

(19) 日本国特許庁(JP)

## (12) 特許公報(B2)

(11) 特許番号

特許第5529613号  
(P5529613)

(45) 発行日 平成26年6月25日(2014.6.25)

(24) 登録日 平成26年4月25日(2014.4.25)

(51) Int.Cl.

H04N 5/374 (2011.01)  
H01L 27/146 (2006.01)

F 1

H04N 5/335 74 O  
H01L 27/14 A

請求項の数 10 (全 12 頁)

(21) 出願番号 特願2010-81641 (P2010-81641)  
 (22) 出願日 平成22年3月31日 (2010.3.31)  
 (65) 公開番号 特開2010-268440 (P2010-268440A)  
 (43) 公開日 平成22年11月25日 (2010.11.25)  
 審査請求日 平成25年4月1日 (2013.4.1)  
 (31) 優先権主張番号 特願2009-101382 (P2009-101382)  
 (32) 優先日 平成21年4月17日 (2009.4.17)  
 (33) 優先権主張国 日本国 (JP)

(73) 特許権者 000001007  
 キヤノン株式会社  
 東京都大田区下丸子3丁目30番2号  
 (74) 代理人 100076428  
 弁理士 大塚 康徳  
 (74) 代理人 100112508  
 弁理士 高柳 司郎  
 (74) 代理人 100115071  
 弁理士 大塚 康弘  
 (74) 代理人 100116894  
 弁理士 木村 秀二  
 (74) 代理人 100130409  
 弁理士 下山 治  
 (74) 代理人 100134175  
 弁理士 永川 行光

最終頁に続く

(54) 【発明の名称】光電変換装置及び撮像システム

## (57) 【特許請求の範囲】

## 【請求項 1】

光電変換部と、フローティングディフュージョン部と、前記光電変換部で発生した電荷を前記フローティングディフュージョン部へ転送する転送部と、前記フローティングディフュージョン部の電位に応じた信号を出力する出力部とをそれぞれ含む複数の画素が複数の列を構成するように配列された画素配列を有する光電変換装置であって、各列について

前記出力部から信号が出力される信号線と、

ドレインが前記信号線に接続され、ソースが第1の基準電位に接続された負荷トランジスタと、

前記負荷トランジスタのゲートに接続された第1の電極と、第2の基準電位に接続された第2の電極とを含む容量素子と、を備え、

前記光電変換部が配された半導体基板の表面に垂直な方向から見た場合に、前記第1の電極は、互いに隣接する2つの前記信号線の間に、当該互いに隣接する2つの前記信号線とは重ならないように配置されている

ことを特徴とする光電変換装置。

## 【請求項 2】

前記容量素子へバイアス電圧を供給する供給部と、

オンすることにより前記第1の電極と前記供給部とを接続し、オフすることにより前記第1の電極と前記供給部との接続を遮断するスイッチと、

をさらに備え、

前記容量素子は、前記スイッチがオンしている期間に前記バイアス電圧が前記供給部により供給され、前記スイッチがオフしている期間に前記バイアス電圧を保持するとともに前記負荷トランジスタのゲートに供給することを特徴とする請求項1に記載の光電変換装置。

【請求項3】

複数の前記容量素子の前記第2の電極には、共通の前記第2の基準電位が接続されていることを特徴とする請求項1又は2に記載の光電変換装置。

【請求項4】

前記容量素子の容量値をChとし、前記信号線と前記第1の電極との間のカップリング容量の容量値をCpとするとき、 $Cp / Ch < 1 / 500$ であることを特徴とする請求項1から3のいずれか1項に記載の光電変換装置。

【請求項5】

光電変換部と、フローティングディフュージョン部と、前記光電変換部で発生した電荷を前記フローティングディフュージョン部へ転送する転送部と、前記フローティングディフュージョン部の電圧に応じた信号を出力する出力部とをそれぞれ含む複数の画素が配列された画素配列と、

前記出力部から信号が出力される信号線と、  
ドレインが前記信号線に接続され、ソースに第1の基準電位が与えられる負荷トランジスタと、

前記信号線の下に配置され、前記負荷トランジスタのゲートに接続された第1の電極と、前記第1の電極の下に配置され、第2の基準電位が与えられる第2の電極とを含む容量素子と、

前記信号線と前記第1の電極との間に配され、固定電位が与えられるシールドと、を備えたことを特徴とする光電変換装置。

【請求項6】

前記容量素子へバイアス電圧を供給する供給部と、  
オンすることにより前記第1の電極と前記供給部とを接続し、オフすることにより前記第1の電極と前記供給部との接続を遮断するスイッチと、  
をさらに備え、

前記容量素子は、前記スイッチがオンしている期間に前記バイアス電圧が前記供給部により供給され、前記スイッチがオフしている期間に前記バイアス電圧を保持するとともに前記負荷トランジスタのゲートに供給することを特徴とする請求項5に記載の光電変換装置。

【請求項7】

前記固定電位は、グランド電位である  
ことを特徴とする請求項5又は6に記載の光電変換装置。

【請求項8】

前記画素配列には、前記容量素子が接続された前記負荷トランジスタが接続された前記信号線が複数設けられ、

複数の前記容量素子の前記第2の電極には、共通の前記第2の基準電位が接続されていることを特徴とする請求項5から7のいずれか1項に記載の光電変換装置。

【請求項9】

前記容量素子の容量値をChとし、前記信号線と前記第1の電極との間のカップリング容量の容量値をCpとするとき、 $Cp / Ch < 1 / 500$ であることを特徴とする請求項5から8のいずれか1項に記載の光電変換装置。

【請求項10】

請求項1から9のいずれか1項に記載の光電変換装置と、

10

20

30

40

50

前記光電変換装置の撮像面へ像を形成する光学系と、  
前記光電変換装置から出力された信号を処理して画像データを生成する信号処理部と、  
を備えたことを特徴とする撮像システム。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、光電変換装置及び撮像システムに関する。

【背景技術】

【0002】

特許文献1には、固体撮像装置において、光電変換セルにおける増幅トランジスタ4と垂直信号線8を介して接続された負荷トランジスタ9のゲートにホールド容量26'を接続した構成が記載されている（特許文献1の図1参照）。ホールド容量26'には、スイッチ27, 28を介して定電流源25が接続されている。スイッチ27, 28がオンしている期間に、定電流源25から供給されたバイアス電流がホールド容量26'によりサンプリングされる。その後、スイッチ27, 28がオフしている間に、そのバイアス電流がホールド容量26'によりホールドされる。これにより、特許文献1によれば、負荷トランジスタ9の設定電流の変動を抑えることができるとされている。特許文献2には、固体撮像装置において、垂直信号線2に設けられた電流源の負荷を構成する電界効果トランジスタ10のゲート電極とグランドとの間にコンデンサ7を接続することが記載されている（特許文献2の図1参照）。これにより、特許文献2によれば、電界効果トランジスタ10のゲート電極の電位の変動を抑制できるので、電界効果トランジスタ10の供給する電流に応じた垂直信号線の電位の変動を防止できるとされている。10 20

【先行技術文献】

【特許文献】

【0003】

【特許文献1】特開2002-152565号公報

【特許文献2】特開2007-129473号公報

【発明の概要】

【発明が解決しようとする課題】

【0004】

一方、特許文献1には、垂直信号線8とホールド容量26'との間のカップリング容量をどのように低減するのかについて記載がない。垂直信号線8とホールド容量26'との間のカップリング容量が増大すると、光電変換セルに高輝度の光が入射したことに応じて垂直信号線8に大きな信号が出力された際に、ホールド容量26'の保持する電圧も変動しやすくなる。これにより、負荷トランジスタ9のゲート電圧が変動するので、負荷トランジスタ9の設定電流の変動が大きくなる可能性がある。また、特開2007-129473号公報には、垂直信号線2とコンデンサ7との間のカップリング容量をどのように低減するのかについて記載がない。垂直信号線2とコンデンサ7との間のカップリング容量が増大すると、画素に高輝度の光が入射したことに応じて垂直信号線2に大きな信号が出力された際に、コンデンサ7の保持する電圧も変動しやすくなる。これにより、電界効果トランジスタ10のゲート電圧が変動するので、電界効果トランジスタ10の供給する定電流の変動が大きくなる可能性がある。30 40

【0005】

本発明は、信号線と容量素子の第1の電極との間のカップリング容量に起因した負荷トランジスタの定電流の変動を抑制することを目的とする。

【課題を解決するための手段】

【0006】

本発明の1つの側面は、光電変換部と、フローティングディフュージョン部と、前記光電変換部で発生した電荷を前記フローティングディフュージョン部へ転送する転送部と、前記フローティングディフュージョン部の電位に応じた信号を出力する出力部とをそれぞ

れ含む複数の画素が複数の列を構成するように配列された画素配列を有する光電変換装置であって、各列について、前記出力部から信号が出力される信号線と、ドレインが前記信号線に接続され、ソースが第1の基準電位に接続された負荷トランジスタと、前記負荷トランジスタのゲートに接続された第1の電極と、第2の基準電位に接続された第2の電極とを含む容量素子と、を備え、前記光電変換部が配された半導体基板の表面に垂直な方向から見た場合に、前記第1の電極は、互いに隣接する2つの前記信号線の間に、当該互いに隣接する2つの前記信号線とは重ならないように配置されている。

【発明の効果】

【0007】

本発明によれば、信号線と容量素子における第1の電極との間のカップリング容量に起因した負荷トランジスタの定電流の変動を抑制することができる。 10

【図面の簡単な説明】

【0008】

【図1】第1実施形態に係る光電変換装置100の概略構成を示す図。

【図2】第1実施形態における定電流回路103の構成を示す図。

【図3】第1実施形態に係る光電変換装置100のレイアウト・断面構成を示す図。

【図4】第1実施形態に係る光電変換装置を適用した撮像システムの構成図。

【図5】第2実施形態に係る光電変換装置100iのレイアウト・断面構成を示す図。

【図6】第3実施形態に係る光電変換装置100jのレイアウト・断面構成を示す図。

【発明を実施するための形態】

【0009】

本発明の第1実施形態に係る光電変換装置100の構成を、図1を用いて説明する。光電変換装置100は、画素配列PA、垂直走査回路(VSR)102、信号線SL<sub>1</sub>～SL<sub>n</sub>、定電流回路103、保持回路104、出力線105、水平走査回路(HSR)106、及び出力アンプ107を備える。画素配列PAでは、複数の画素A<sub>11</sub>～B<sub>2n</sub>が1次元状又は2次元状に配列されている。画素A<sub>11</sub>は、図2(b)に示すように、光電変換部51、転送部52、フローティングディフュージョン部53、リセット部54、及び出力部55を含む。なお、図2(b)は、画素A<sub>11</sub>の構成を例示的に示しているが、他の画素の構成も画素A<sub>11</sub>と同様である。光電変換部51は、光に応じた電荷を発生させて蓄積する。光電変換部51は、例えば、フォトダイオードである。転送部52は、光電変換部51で発生した電荷をフローティングディフュージョン部53へ転送する。転送部52は、例えば、転送トランジスタであり、垂直走査回路102からアクティブルレベルの転送制御信号がゲートに供給された際にオンすることにより、光電変換部51で発生した電荷をフローティングディフュージョン部53へ転送する。リセット部54は、フローティングディフュージョン部53をリセットするとともに、供給されたリセット電位に応じて画素A<sub>11</sub>を選択状態および非選択状態のいずれかにする。リセット部54は、例えば、リセットトランジスタであり、垂直走査回路102からアクティブルレベルのリセット制御信号がゲートに供給された際にオンすることにより、フローティングディフュージョン部53をリセットする。リセット部54は、供給された第1のリセット電位(例えば、Hレベル)に応じてフローティングディフュージョン部53の電位を第1の電位にリセットすることにより、画素A<sub>11</sub>を選択状態にする。リセット部54は、供給された第2のリセット電位(例えば、Lレベル)に応じてフローティングディフュージョン部53の電位を第2のリセット電位にリセットすることにより、画素A<sub>11</sub>を非選択状態にする。出力部55は、フローティングディフュージョン部53の電位に応じた信号を信号線SL<sub>1</sub>へ出力する。出力部55は、例えば、増幅トランジスタであり、そのゲート電極がフローティングディフュージョン部53と接続している。増幅トランジスタは、信号線SL<sub>1</sub>に接続された後述の負荷トランジスタ202とともにソースフォロワ動作を行うことにより、フローティングディフュージョン部53の電位に応じた信号を信号線SL<sub>1</sub>へ出力する。すなわち、出力部55は、リセット部54によりフローティングディフュージョン部53がリセットされた状態でフローティングディフュージョン部53の電位に応じたノイズ信 20

10

20

30

40

50

号を信号線  $S L_1$  へ出力する。出力部 55 は、転送部 52 により光電変換部 51 の電荷がフローティングディフュージョン部 53 へ転送された状態でフローティングディフュージョン部 53 の電位に応じた光信号を信号線  $S L_1$  へ出力する。なお、画素 A11 は、選択部(図示せず)を含む構成でもよい。この場合、選択部は、垂直走査回路 102 によって制御される選択制御信号に応じて画素 A11 を選択状態および非選択状態のいずれかの状態に設定する。選択部は、例えば、選択トランジスタであり、垂直走査回路 102 からアクティブルーベルの選択制御信号がゲートに供給された際にオンすることにより、画素 A11 を選択状態にする。選択部は、垂直走査回路 102 からノンアクティブルーベルの選択制御信号がゲートに供給された際にオフすることにより、画素 A11 を非選択状態にする。垂直走査回路 102 は、画素配列 PA を垂直方向に走査するように画素配列 PA における信号を読み出すべき読み出し行を選択し、読み出し行から複数の信号線  $S L$  ( $S L_1 \sim S L_n$ ) へ信号が出力されるようにする。図 1 に示す定電流回路 103 は、複数の信号線  $S L$  ( $S L_1 \sim S L_n$ ) に接続された複数の負荷トランジスタ 202 を含む。負荷トランジスタ 202 は、その接続された信号線  $S L$  へ定電流を供給する。保持回路 104 は、複数の信号線  $S L$  ( $S L_1 \sim S L_n$ ) を介して読み出し行から出力された複数列の信号(ノイズ信号、光信号)を一時的に保持する。水平走査回路 106 は、保持回路 104 を水平方向に走査するように、保持回路 104 に保持された複数列の信号(ノイズ信号、光信号)が順次に出力線 105 を介して出力アンプ 107 へ転送されるようにする。出力アンプ 107 は、転送された信号(ノイズ信号、光信号)に応じて画像信号を生成する。例えば、出力アンプは、ノイズ信号と光信号との差分をとることにより画像信号を生成する。出力アンプ 107 は、生成した画像信号を後段(後述の撮像信号処理回路 95)へ出力する。なお、光電変換装置 100 は、各列の画素配列 PA と保持回路 104 との間にアンプやクランプ回路を有していてもよい。そして、保持回路 104 で保持する信号は、前述のノイズ信号ではなくアンプのオフセットを含む信号であってもよい。

#### 【0010】

次に、定電流回路 103 の構成を、図 2(a) を用いて説明する。図 2(a) は、定電流回路 103 の簡略化した等価回路図である。定電流回路 103 は、バイアス供給回路(供給部) 201、共通ゲート線 203、及び複数の電流源回路 1031 ~ 103n を含む。バイアス供給回路 201 は、共通ゲート線 203 を介して複数の電流源回路 1031 ~ 103n のそれぞれへバイアス電圧を供給する。複数の電流源回路 1031 ~ 103n は、共通の基準電位線 GL を介して第 2 の基準電位に接続されている。第 2 の基準電位は、例えば、グランド電位であり、その場合、基準電位線 GL は、グランド線である。複数の電流源回路 1031 ~ 103n は、基準電位線 GL を介して共通の第 2 の基準電位を受ける。バイアス供給回路 201 は、2 つのカレントミラー回路と 1 つのトランジスタとを用いて構成されている。複数の電流源回路 1031 ~ 103n は、画素配列 PA の複数列、つまり複数の信号線  $S L_1 \sim S L_n$  に対応して設けられている。電流源回路 1031 は、負荷トランジスタ 202、ホールド容量(容量素子) 204、及びスイッチ 205 を含む。負荷トランジスタ 202 は、ドレインが信号線  $S L$  に接続され、ソースが基準電位線 GL を介して第 1 の基準電位に接続され、ゲートが後述の第 1 の電極 2041 とスイッチ 205 とに接続されている。この実施形態では、第 1 の基準電位と第 2 の基準電位とが等しいが、第 1 の基準電位と第 2 の基準電位とが異なってもよい。第 1 の基準電位は、例えば、グランド電位である。第 1 の基準電位と第 2 の基準電位とが異なる場合には、負荷トランジスタ 202 のソースは、基準電位線 GL とは異なる基準電位線を介して第 1 の基準電位に接続される。また、複数の負荷トランジスタ 202 のソースは、それらに対して共通の第 1 の基準電位を供給する基準電位線に接続されていてもよい。この異なる基準電位線は、例えば、グランド線である。負荷トランジスタ 202 は、定電流源の負荷を構成し、ゲートに供給された電圧に応じた定電流を信号線  $S L$  に供給する。ホールド容量 204 は、共通ゲート線 203 と基準電位線 GL との間に設けられている。ホールド容量 204 は、第 1 の電極 2041 及び第 2 の電極 2042 を含む。第 1 の電極 2041 は、負荷トランジスタ 202 のゲートに接続されている。第 2 の電極 2042 は、基準電位線 GL を介

10

20

30

40

50

して第2の基準電位に接続されている。スイッチ205は、オンすることによりホールド容量204と共に共通ゲート線203とを接続し、オフすることによりホールド容量204と共に共通ゲート線203との接続を遮断する。ホールド容量204は、スイッチ205がオンした際に、バイアス供給回路201から供給されたバイアス電圧を負荷トランジスタ202のゲートに供給する。図2(b)は、図2(a)における1列分の構成を画素とともに示した図である。各信号線SLには複数の画素が接続されているが、図2(b)では1画素だけを図示している。図2(b)に示すように、信号線SLと第1の電極2041との間にはカップリング容量304が存在する。上記の光信号・ノイズ信号を保持回路へ転送する期間以外の期間において、各列のスイッチ205がONされ、共通ゲート線203からバイアス電圧がホールド容量204にサンプリングされる。その後、光信号・ノイズ信号を信号線SL経由で保持回路104へ転送する期間(S読み期間・N読み期間)において、各列のスイッチ205がOFFされ、ホールド容量204がバイアス電圧を保持(ホールド)する。これにより、各列の負荷トランジスタ202のゲート電位の変動は抑制される。そのため、共通ゲート線203にノイズが重畠された際ににおける、負荷トランジスタ202のゲート電位の変動を抑制することができる。つまり、共通ゲート線203にノイズが重畠された際ににおいても、定電流を略一定に保つことができる。

#### 【0011】

次に、信号線SLとホールド容量204の第1の電極2041との位置関係を、図3を用いて説明する。図3(a)は、信号線SLとホールド容量204の第1の電極2041とスイッチ205のレイアウト構成を示す図である。図3(b)は図3(a)のA-A'断面である。ホールド容量204の第1の電極2041は、ポリシリコン電極502を含む。図3(a)において、負荷トランジスタ202のゲート電極に接続されたホールド容量204の第1の電極2041は、ポリシリコン電極502を含む。ポリシリコン電極502は、信号線SLと共に共通ゲート線203とが交差する箇所の近傍にレイアウトされている。ポリシリコン電極502は、スイッチ205、コンタクトホール503を介して共通ゲート線203と接続されている。図3(b)に示すように、ホールド容量204の第2の電極(基準電極)2042は、p型ウェル501を含む。p型ウェル501は、半導体基板SBにおけるn型領域500の上に形成されている。本実施形態では、p型ウェル501(第2の電極2042)が共通の基準電位線GL(不図示)を介して第2の基準電位に接続されている。第2の基準電位は、例えば、グランド電位でありうるが、グランド電位でなくともよく、固定値の基準電位であればよい。p型ウェル501に対向し、ゲート絶縁膜(酸化膜)504を介して、ポリシリコン電極502が配され、ホールド容量204を構成している。一方、信号線SLは、例えば、多層配線構造における最下層(第1層目)のアルミニウム(以下、AL)配線層に含まれている。多層配線構造におけるAL配線層間に層間絶縁膜505で充填されている。信号線SLは、ゲート絶縁膜504及び層間絶縁膜505を介して半導体基板SBの上に配されている。

#### 【0012】

ここで、画素配列における画素間のピッチが縮小するにつれ、ホールド容量204の第1の電極2041と信号線SLとが近接して配置されるため、両者の間のカップリング容量304(図2(b))が増大する傾向にある。上記の光信号・ノイズ信号を信号線SL経由で保持回路104へ転送する期間(S読み期間・N読み期間)において、ホールド容量204と共に共通ゲート線203との間のスイッチ205は、OFFされる。ホールド容量204は、負荷トランジスタ202のゲート電圧を保持している。信号読み出し時に、信号線SLの電位がV'変動したとする。このときスイッチ205はOFFしている。ホールド容量204の容量値をChとし、信号線SLとホールド容量204の第1の電極2041との間のカップリング容量の容量値をCpとすると、負荷トランジスタ202のゲート電位は次式で表されるV'だけ変動する。

$$V' = V \times (C_p / C_h) \dots (1)$$

このときの定電流の変動量Iは次式となる。

$$I = V' \times g_m \dots (2)$$

10

20

30

40

50

数式(2)において、 $g_m$ は負荷トランジスタの相互コンダクタンスである。数式(1)、(2)によれば、画素配列の一部の画素に大きな信号が入射し、信号線SLの電位が大きく変動すると、負荷トランジスタ202によって信号線SLへ供給される定電流が変動する。定電流の変動分は、全列で共通に接続された基準電位線(例えば、グランド線)に流れる。基準電位線は一般的に少なからず抵抗を有するので、異なる電流源回路103の間で電位差が生じる。列毎の第2の基準電位(例えば、グランド電位)の変動は、信号線SLにより伝達された信号に応じた画像に影響を与える。特に、複数の負荷トランジスタ202のソースが共通の第1の基準電位に接続されている場合には、画像に「横スミア」を発生させる可能性がある。横スミアとは、画像における高輝度の被写体の左右に帯状の影ができる現象である。ここで、負荷トランジスタ202が供給する定電流の変動を抑制するためには、数式(1)に示されるように、ホールド容量の容量値を大きくすることも考えられる。この時、ホールド容量の容量値は少なくとも100fF以上とすることが好ましい。しかし、画素ピッチが縮小されることに伴い、ホールド容量を形成する面積も制限されるため、ホールド容量の容量値を大きくすることには限界がある。また、カップリング容量304が大きくなると、信号線SLの変動による、ホールド容量204の第1の電極2041の電位の変動が大きくなる。このように、画素配列における画素間のピッチが縮小することに伴い、カップリング容量304の影響が無視できなくなっている。

#### 【0013】

一方、本実施形態では、ホールド容量204の第1の電極2041(ポリシリコン電極502)と信号線SL(AL配線)とは、半導体基板SBに垂直な方向で重なりをもたないよう、第1の電極2041と信号線SLとの間にオフセットをもって配置されている。言い換えると、信号線SLは、半導体基板SBの表面に垂直な方向、すなわち光電変換部51の受光面に垂直な方向から見た場合に、第1の電極2041(ポリシリコン電極502)に重ならないように配されている。このように、ホールド容量204の第1の電極2041(ポリシリコン電極502)と信号線SL(AL配線)とを両者の間にオフセットをもたせて配置することにより、カップリング容量304の容量値 $C_p$ を小さくすることができる。これにより、数式(1)における( $C_p / C_h$ )を小さくできる。すなわち、

$$C_p / C_h < 1 / 500 \quad \dots \quad (3)$$

とすることができる。ここで、( $C_p / C_h$ )が(1/500)以上になると、数式(2)における定電流の変動量 $I$ が閾値より大きくなる。定電流の変動量 $I$ が閾値より大きくなると、信号線により伝達された信号に応じた画像において「横スミア」の影響が目立つようになる。一方、数式(3)を満たす場合、定電流の変動量 $I$ を閾値以下に抑えることができる。すなわち、信号線SLとホールド容量204の第1の電極2041との間のカップリング容量304に起因した負荷トランジスタ202が流す定電流の変動を抑制することができる。この結果、信号線SLにより伝達された信号に応じた画像において「横スミア」の影響が目立たないようにすることができる。なお、信号線SLは、AL配線としたが、例えば銅(Cu)などの他の材料で構成されていてもよい。また、同様にホールド容量204の第1の電極は、ポリシリコン電極としたが、他の材料の電極でもよい。少なくとも、数式(3)の関係をみたしていればよい。さらに、信号線SLとポリシリコン電極502との間の層間絶縁膜505を厚くすることにより、信号線SLとホールド容量204の第1の電極との間のカップリング容量304を低減しても良い。また、共通ゲート線203は、光電変換部51の受光面に垂直な方向から見た場合に、信号線SLに交差する方向において、ポリシリコン電極(第1の電極)502に重ならないように配されている。これにより、ホールド容量204の第1の電極2041(ポリシリコン電極502)と共通ゲート線203との間のカップリング容量を低減することができる。この結果、共通ゲート線203とホールド容量204の第1の電極との間のカップリング容量に起因した負荷トランジスタ202が供給する定電流の変動も抑制することができる。

#### 【0014】

次に、本発明の光電変換装置を適用した撮像システムの一例を図4に示す。撮像システ

10

20

30

40

50

ム90は、図4に示すように、主として、光学系、撮像装置86及び信号処理部を備える。光学系は、主として、シャッター91、レンズ92及び絞り93を備える。撮像装置86は、光電変換装置100を含む。信号処理部は、主として、撮像信号処理回路95、A/D変換器96、画像信号処理部97、メモリ部87、外部I/F部89、タイミング発生部98、全体制御・演算部99、記録媒体88及び記録媒体制御I/F部94を備える。なお、信号処理部は、記録媒体88を備えなくても良い。シャッター91は、光路上においてレンズ92の手前に設けられ、露出を制御する。レンズ92は、入射した光を屈折させて、撮像装置86の光電変換装置100の撮像面に被写体の像を形成する。絞り93は、光路上においてレンズ92と光電変換装置100との間に設けられ、レンズ92を通過後に光電変換装置100へ導かれる光の量を調節する。撮像装置86の光電変換装置100は、光電変換装置100の撮像面に形成された被写体の像を画像信号に変換する。撮像装置86は、その画像信号を光電変換装置100から読み出して出力する。撮像信号処理回路95は、撮像装置86に接続されており、撮像装置86から出力された画像信号を処理する。A/D変換器96は、撮像信号処理回路95に接続されており、撮像信号処理回路95から出力された処理後の画像信号(アナログ信号)を画像信号(デジタル信号)へ変換する。画像信号処理部97は、A/D変換器96に接続されており、A/D変換器96から出力された画像信号(デジタル信号)に各種の補正等の演算処理を行い、画像データを生成する。この画像データは、メモリ部87、外部I/F部89、全体制御・演算部99及び記録媒体制御I/F部94などへ供給される。メモリ部87は、画像信号処理部97に接続されており、画像信号処理部97から出力された画像データを記憶する。外部I/F部89は、画像信号処理部97に接続されている。これにより、画像信号処理部97から出力された画像データを、外部I/F部89を介して外部の機器(パソコン等)へ転送する。タイミング発生部98は、撮像装置86、撮像信号処理回路95、A/D変換器96及び画像信号処理部97に接続されている。これにより、撮像装置86、撮像信号処理回路95、A/D変換器96及び画像信号処理部97へタイミング信号を供給する。そして、撮像装置86、撮像信号処理回路95、A/D変換器96及び画像信号処理部97がタイミング信号に同期して動作する。全体制御・演算部99は、タイミング発生部98、画像信号処理部97及び記録媒体制御I/F部94に接続されており、タイミング発生部98、画像信号処理部97及び記録媒体制御I/F部94を全体的に制御する。記録媒体88は、記録媒体制御I/F部94に取り外し可能に接続されている。これにより、画像信号処理部97から出力された画像データを、記録媒体制御I/F部94を介して記録媒体88へ記録する。以上の構成により、光電変換装置100において良好な画像信号が得られれば、良好な画像(画像データ)を得ることができる。

#### 【0015】

次に、本発明の第2実施形態に係る光電変換装置100iについて、図5を用いて説明する。図5(a)は、信号線SLiとホールド容量204の第1の電極2041とのレイアウト構成を示す図である。図5(b)は、図5(a)のB-B'断面である。以下では、第1実施形態と異なる点を中心に説明する。図5に示すように、光電変換装置100iは、信号線SLiと第1の電極2041(ポリシリコン電極502)との間に配されたシールド(あるいはシールド層)600iをさらに備える。シールド600iは、例えば、多層配線構造における最下層(第1層目)のAL配線層に含まれている。信号線SLiは、例えば、多層配線構造における最下層より上の層(第2層目)のAL配線層に含まれている。共通ゲート線203は、例えば、多層配線構造における最下層(第1層目)のAL配線層に含まれている。図5(b)において、シールド600iは、信号線SLiとポリシリコン電極502との間に位置し、信号線SLiとポリシリコン電極502との間の容量カップリングを抑制している。具体的には、シールド600iは、導電線(図示せず)を介して固定電位に接続されている。固定電位は、グランド電位とすることができます。固定電位は、少なくとも電位が固定されていれば他の電位であっても良い。この構成により、信号線SLiとポリシリコン電極502とが平面的に(光電変換部51の受光面に垂直な方向から見た場合に)重なる位置にレイアウトされても、両者のカップリング容量30

10

20

30

40

50

4 (図2 (b) 参照)の容量値  $C_p$  を充分に小さくすることができる。従って、画素配列における画素ピッチが第1実施形態より微細になった場合でも、数式(1)における( $C_p / C_h$ )を小さくできる。すなわち、数式(3)を満たすように、( $C_p / C_h$ )を小さくできる。これにより、信号線とホールド容量の第1の電極との間のカップリング容量に起因した負荷トランジスタが流す定電流の変動を抑制することができる。

#### 【0016】

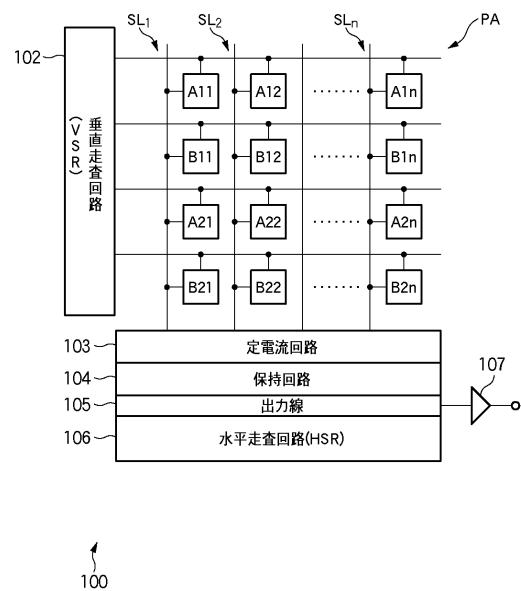
次に、本発明の第3実施形態に係る光電変換装置100jについて、図6を用いて説明する。図6(a)は、信号線  $SL_j$  とホールド容量204jの第1の電極2041jとのレイアウト構成を示す図である。図6(b)は、図6(a)のC-C'断面である。以下では、第1実施形態と異なる点を中心に説明する。図6に示すように、光電変換装置100jでは、信号線  $SL_j$  が、半導体基板SBの表面に垂直な方向、すなわち光電変換部51の受光面に垂直な方向から見た場合に、第1の電極204j(ポリシリコン電極502)に重なるように配されている。これにより、信号線  $SL_j$  とホールド容量204jの第1の電極2041jとの間のカップリング容量の影響が無視できなくなる可能性がある。この場合でも、信号線  $SL_j$  が、例えば、多層配線構造における最下層より上の層(第2層目)のAL配線層に含まれている。これにより、光電変換部51の受光面からの信号線  $SL_j$  とホールド容量204jの第1の電極2041jとの間の高さの差が第1実施形態に比べて大きくなっている。この構成により、信号線  $SL_j$  とポリシリコン電極502とが平面的に(光電変換部51の受光面に垂直な方向から見た場合に)重なる位置にレイアウトされても、両者のカップリング容量304(図2(b)参照)の容量値  $C_p$  を充分に小さくすることができる。従って、画素配列における画素ピッチが第1実施形態より微細になった場合でも、数式(1)における( $C_p / C_h$ )を小さくできる。すなわち、数式(3)を満たすように、( $C_p / C_h$ )を小さくできる。これにより、信号線とホールド容量の第1の電極との間のカップリング容量304に起因した負荷トランジスタ202jが流す定電流の変動を抑制することができる。なお、信号線  $SL_j$  は、多層配線構造における第2層目より上の第n層(nは3より大きい整数)に含まれていてもよい。また、信号線  $SL_j$  とポリシリコン電極502との間の層間絶縁膜505の厚さを厚くすることにより、カップリング容量304(図2(b)参照)の容量値  $C_p$  を充分に小さくすることができる。また、信号線  $SL_j$  が多層配線構造における最下層(第1層目)の配線層に含まれる場合には、信号線  $SL_j$  とポリシリコン電極502との平面距離(光電変換部51の受光面に沿った方向の距離)を少し離すことができる。すなわち、信号線  $SL_j$  とポリシリコン電極502とが平面的に(光電変換部51の受光面に垂直な方向から見た場合に)重ならない位置にレイアウトされてもよい。この場合、第1実施形態の効果に加えて、光電変換部51の受光面からの信号線  $SL_j$  とポリシリコン電極502との高さの差が大きくなつたことによるカップリング容量の低減の効果を得ることができる。

10

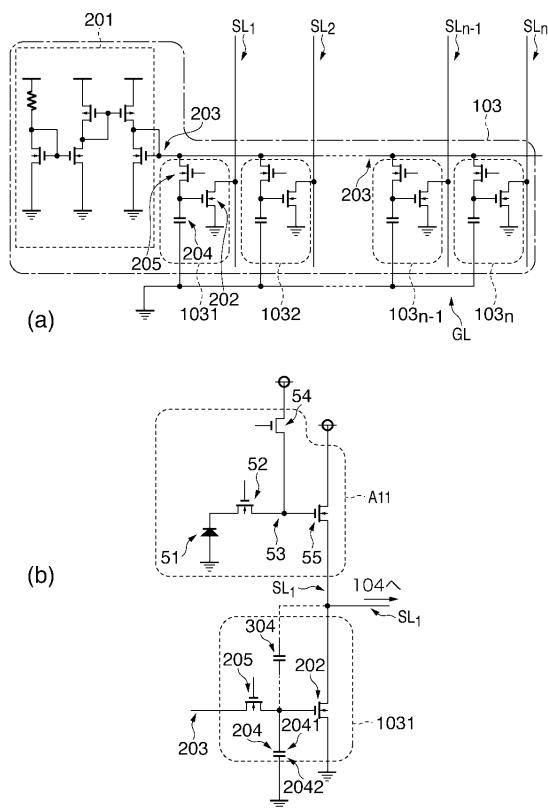
20

30

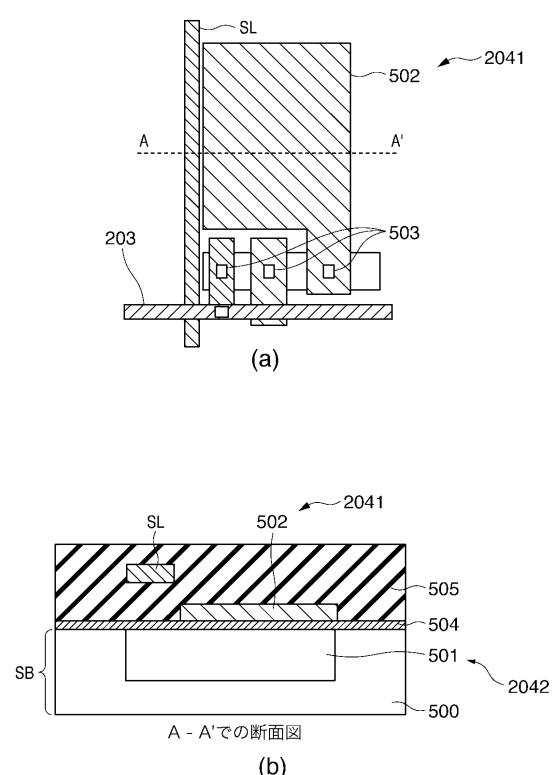
【図1】



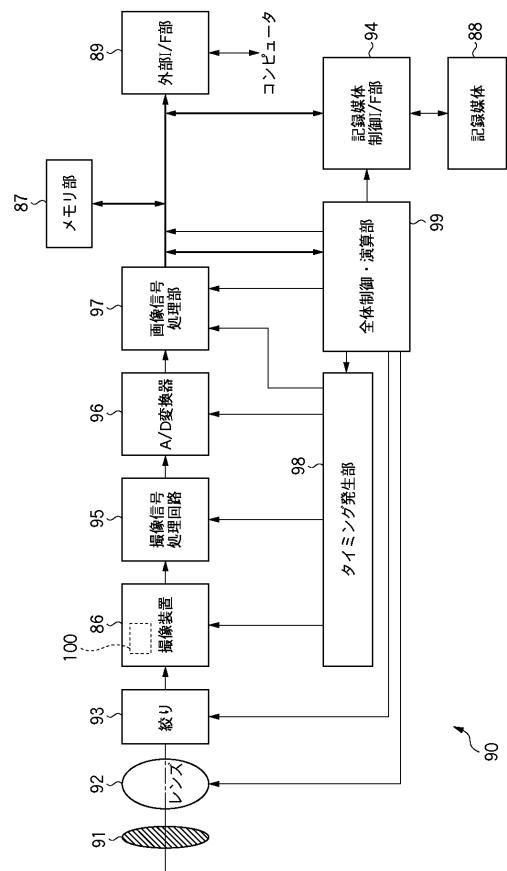
【図2】



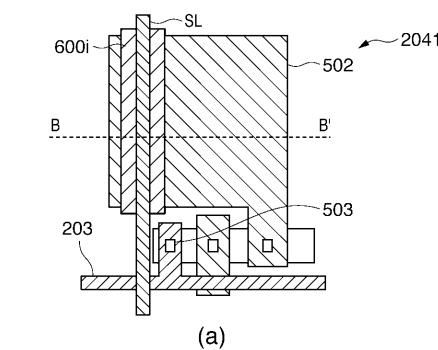
【図3】



【図4】

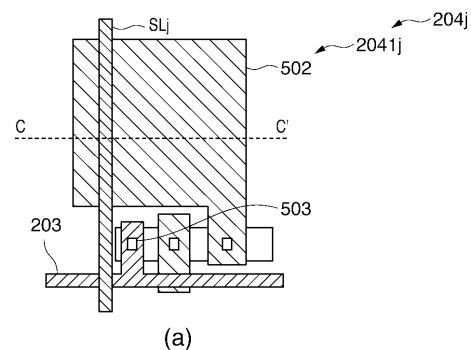


【図5】

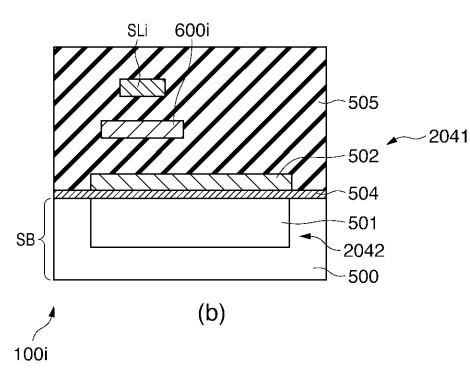


(a)

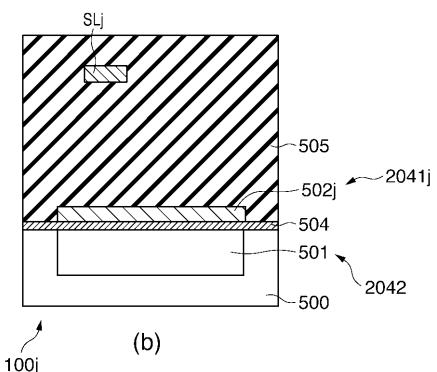
【図6】



(a)



(b)



(b)

---

フロントページの続き

(72)発明者 領木 達也

東京都大田区下丸子3丁目30番2号 キヤノン株式会社内

(72)発明者 酒井 誠一郎

東京都大田区下丸子3丁目30番2号 キヤノン株式会社内

(72)発明者 小泉 徹

東京都大田区下丸子3丁目30番2号 キヤノン株式会社内

審査官 鈴木 肇

(56)参考文献 特開2007-129473(JP, A)

特開昭57-075074(JP, A)

特開2002-152565(JP, A)

特開昭59-218771(JP, A)

(58)調査した分野(Int.Cl., DB名)

H04N 5/30 - 5/378

H01L 21/339

H01L 27/14 - 27/148

H01L 29/762