

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2021 年 12 月 23 日 (23.12.2021)



(10) 国际公布号
WO 2021/254052 A1

(51) 国际专利分类号:
G02F 1/1362 (2006.01) **G02F 1/1343** (2006.01)

(21) 国际申请号: PCT/CN2021/093671

(22) 国际申请日: 2021 年 5 月 13 日 (13.05.2021)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:
202010559623.8 2020年6月18日 (18.06.2020) CN

(71) 申请人: 京东方科技集团股份有限公司
(BOE TECHNOLOGY GROUP CO., LTD.) [CN/CN];
中国北京市朝阳区酒仙桥路 10 号, Beijing
100015 (CN)。 北京京东方显示技术有限公司
(BEIJING BOE DISPLAY TECHNOLOGY CO.,

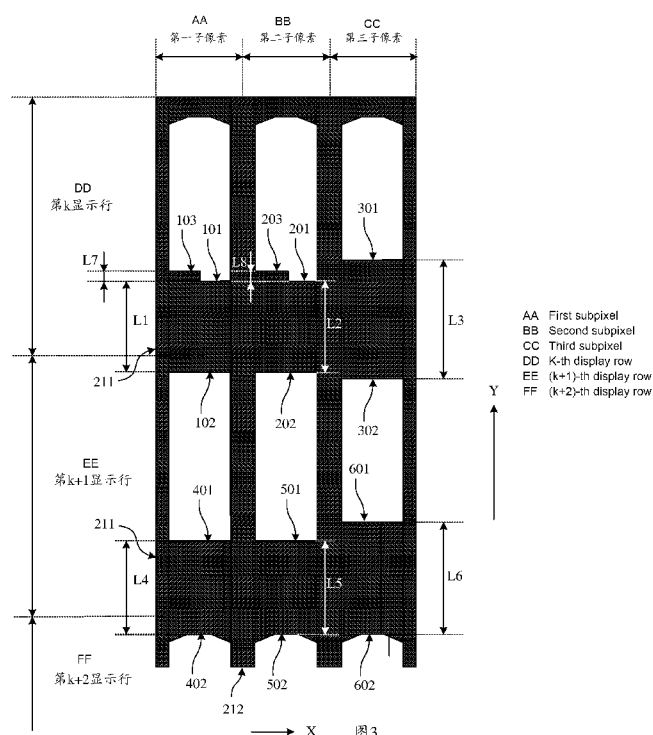
LTD.) [CN/CN]; 中国北京市北京经济技术开发区
经海一路 118 号, Beijing 100176 (CN)。

(72) 发明人: 陈玉琼(CHEN, Yuqiong); 中国北京市经济
技术开发区地泽路 9 号, Beijing 100176 (CN)。 刘
晓那(LIU, Xiaona); 中国北京市经济技术开发区地
泽路 9 号, Beijing 100176 (CN)。 王孟杰(WANG,
Mengjie); 中国北京市经济技术开发区地泽路 9 号,
Beijing 100176 (CN)。 张瑞(ZHANG, Rui); 中国
北京市经济技术开发区地泽路 9 号, Beijing 100176
(CN)。 孙玉家(SUN, Yujia); 中国北京市经济技
术开发区地泽路 9 号, Beijing 100176 (CN)。

(74) 代理人: 北京安信方达知识产权代理有限公司
(AFD CHINA INTELLECTUAL PROPERTY LAW
OFFICE); 中国北京市海淀区学清路 38 号 (B
座) 21 层 2108, Beijing 100083 (CN)。

(54) Title: DISPLAY PANEL AND DISPLAY DEVICE

(54) 发明名称: 显示面板和显示装置



(57) Abstract: A display panel and a display device. The display panel comprises a first substrate (1) and a second substrate (2) provided opposite to each other. The first substrate (1) comprises M*N subpixels defined by gate lines (4) and data lines. Thin film transistors (3) in the k-th display row are connected to a first data line (6), and thin film transistors (3) in the (k+1)-th display row are connected to a second data line (7). The second substrate (2) comprises M*N filter units (22), a black matrix (21) is provided between adjacent filter units (22), and the black matrix (21) comprises shielding rows (211) and shielding columns (212). The shielding row (211) located

(81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, IT, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW。

(84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告 (条约第21条(3))。

between the k -th display row and the $(k+1)$ -th display row has a first width, the shielding row (211) located between the $(k+1)$ -th display row and the $(k+2)$ -th display row has a second width, and the first width is not equal to the second width, so as to reduce the difference in the pixel aperture ratios in subpixels of two adjacent display rows. The display device comprises a display panel.

(57) 摘要: 一种显示面板和显示装置。显示面板包括相对设置的第一基板(1)和第二基板(2); 第一基板(1)包括由栅线(4)和数据线限定出的 $M \times N$ 个子像素, 第 k 显示行的薄膜晶体管(3)与第一数据线(6)连接, 第 $k+1$ 显示行的薄膜晶体管(3)与第二数据线(7)连接; 第二基板(2)包括 $M \times N$ 个滤光单元(22), 相邻的滤光单元(22)之间设置有黑矩阵(21), 黑矩阵(21)包括遮挡行(211)和遮挡列(212); 位于第 k 显示行与第 $k+1$ 显示行之间的遮挡行(211)具有第一宽度, 位于第 $k+1$ 显示行与第 $k+2$ 显示行之间的遮挡行(211)具有第二宽度, 第一宽度不等于第二宽度, 以降低相邻两显示行的子像素存在的像素开口率差异。显示装置包括显示面板。

显示面板和显示装置

本申请要求于 2020 年 6 月 18 日提交中国专利局、申请号为 202010559623.8、发明名称为“显示面板和显示装置”的中国专利申请的优先权，其内容应理解为通过引用的方式并入本申请中。

技术领域

本公开涉及但不限于显示技术领域，具体涉及一种显示面板和显示装置。

10 背景技术

液晶显示装置 (Liquid Crystal Display, 简称 LCD) 具有体积小、功耗低、无辐射等特点，已得到迅速发展。液晶显示面板包括对盒 (CELL) 的薄膜晶体管阵列 (Thin Film Transistor, 简称 TFT) 基板和彩膜 (Color Filter, 简称 CF) 基板，液晶 (Liquid Crystal, 简称 LC) 分子设置在阵列基板和彩膜基板之间，通过控制公共电极和像素电极来形成驱动液晶偏转的电场，实现灰阶显示。

随着 TFT-LCD 技术的成熟，大尺寸、超大尺寸高分辨率液晶显示装置近年来得到迅速发展，市场份额逐渐增加。随着液晶显示装置尺寸增大，横纹和暗态漏光等不良影响比较严重，对产品品质和良率造成较大影响。

20

发明内容

以下是对本文详细描述的主题的概述。本概述并非是为了限制权利要求的保护范围。

一方面，本公开提供了一种显示面板，包括相对设置的第一基板和第二基板；

25

所述第一基板包括由 M 条栅线和 N 对数据线交叉限定出的 M*N 个子像素，每对数据线包括第一数据线和第二数据线，所述子像素包括薄膜晶体管

和像素电极；第 m 显示行中，所有子像素的薄膜晶体管与第 m 条栅线连接；第 n 显示列中，奇数显示行中子像素的薄膜晶体管与第 n 对数据线的的第一数据线连接，偶数显示行中子像素的薄膜晶体管与第 n 对数据线的第二数据线连接；或者，第 n 显示列中，偶数显示行中子像素的薄膜晶体管与第 n 对数据线的的第一数据线连接，奇数显示行中子像素的薄膜晶体管与第 n 对数据线的第二数据线连接； M 和 N 为均大于或等于 1 的正整数， $m=1, 2, \dots, M$ ， $n=1, 2, \dots, N$ ；

所述第二基板包括与所述子像素一一对应的 $M*N$ 个滤光单元，相邻的滤光单元之间设置有黑矩阵，所述黑矩阵包括位于相邻显示行之间的遮挡行和位于相邻显示列之间的遮挡列；

在所述数据线的延伸方向，位于第 k 显示行与第 $k+1$ 显示行之间的遮挡行具有第一宽度，位于第 $k+1$ 显示行与第 $k+2$ 显示行之间的遮挡行具有第二宽度，所述第一宽度不等于所述第二宽度。

在一些可能的实现方式中，第 m 显示行中的多个子像素包括周期性排布的第一子像素、第二子像素和第三子像素；位于第 k 显示行与第 $k+1$ 显示行之间的遮挡行中，所述遮挡行包括位于第 k 显示行内的上边缘和位于第 $k+1$ 显示行内的下边缘；所述上边缘包括位于第 k 显示行的第一子像素内的第一上边缘、位于第 k 显示行的第二子像素内的第二上边缘和位于第 k 显示行的第三子像素内的第三上边缘，所述下边缘包括位于第 $k+1$ 显示行的第一子像素内的第一下边缘、位于第 $k+1$ 显示行的第二子像素内的第二下边缘和位于第 $k+1$ 显示行的第三子像素内的第三下边缘；位于第 $k+1$ 显示行与第 $k+2$ 显示行之间的遮挡行中，所述遮挡行包括位于第 $k+1$ 显示行内的上边缘和位于第 $k+2$ 显示行内的下边缘；所述上边缘包括位于第 $k+1$ 显示行的第一子像素内的第四上边缘、位于第 $k+1$ 显示行的第二子像素内的第五上边缘和位于第 $k+1$ 显示行的第三子像素内的第六上边缘，所述下边缘包括位于第 $k+2$ 显示行的第一子像素内的第四下边缘、位于第 $k+2$ 显示行的第二子像素内的第五下边缘和位于第 $k+2$ 显示行的第三子像素内的第六下边缘；在所述数据线的延伸方向，所述第一上边缘与第一下边缘之间的距离为第一距离，所述第二上边缘与第二下边缘之间的距离为第二距离，所述第三上边缘与第三下边缘

之间的距离为第三距离，所述第四上边缘与第四下边缘之间的距离为第四距离，所述第五上边缘与第五下边缘之间的距离为第五距离，所述第六上边缘与第六下边缘之间的距离为第六距离；所述第一宽度不等于第二宽度包括如下任意一种或多种：所述第一距离小于第四距离，所述第二距离小于第五距离，所述第三距离大于第六距离。

在一些可能的实现方式中，所述第一距离与第四距离之差为 $10\mu\text{m} \sim 20\mu\text{m}$ ，所述第二距离与第五距离之差为 $10\mu\text{m} \sim 20\mu\text{m}$ ，所述第三距离与第六距离之差为 $1\mu\text{m} \sim 5\mu\text{m}$ 。

在一些可能的实现方式中，所述第三距离大于第一距离，所述第三距离大于第二距离。

在一些可能的实现方式中，所述第三距离与第一距离之差为 $10\mu\text{m} \sim 35\mu\text{m}$ ，所述第三距离与第二距离之差为 $10\mu\text{m} \sim 35\mu\text{m}$ 。

在一些可能的实现方式中，所述第六距离大于第四距离，所述第六距离大于第五距离。

在一些可能的实现方式中，所述第六距离与第四距离之差为 $10\mu\text{m} \sim 20\mu\text{m}$ ，所述第六距离与第五距离之差为 $10\mu\text{m} \sim 20\mu\text{m}$ 。

在一些可能的实现方式中，位于第 k 显示行的第一子像素内的遮挡行设置有第一凸起，所述第一凸起设置在所述第一上边缘上，沿着远离所述第一下边缘的方向延伸；位于第 k 显示行的第二子像素内的遮挡行设置有第二凸起，所述第二凸起设置在所述第二上边缘上，所述第二凸起沿着远离所述第二下边缘的方向延伸。

在一些可能的实现方式中，在所述栅线的延伸方向，所述第一凸起位于所述第一子像素中设置薄膜晶体管的一侧，所述第二凸起位于所述第二子像素中设置薄膜晶体管的一侧。

在一些可能的实现方式中，所述第一凸起和第二凸起的形状包括矩形或梯形。

在一些可能的实现方式中，在所述数据线的延伸方向，所述第一凸起包括第一凸起上边缘，所述第二凸起包括第二凸起上边缘，所述第一凸起上边

缘与所述第一上边缘之间的距离为 $10\mu\text{m} \sim 20\mu\text{m}$ ，所述第二凸起上边缘与所述第二上边缘之间的距离为 $10\mu\text{m} \sim 20\mu\text{m}$ 。

5 在一些可能的实现方式中，在所述数据线的延伸方向，所述第三上边缘与所述第一上边缘之间的距离大于所述第一凸起上边缘与所述第一上边缘之间的距离，所述第三上边缘与所述第二上边缘之间的距离大于所述第二凸起上边缘与所述第二上边缘之间的距离。

10 在一些可能的实现方式中，所述第一下边缘、第二下边缘和第三下边缘均为沿所述栅线的延伸方向延伸的平直边缘；所述第四上边缘、第五上边缘和第六上边缘均为沿所述栅线的延伸方向延伸的平直边缘；所述第四下边缘、第五下边缘和第六下边缘上均设置有凸块，所述凸块分别设置在所述第四下边缘、第五下边缘和第六下边缘邻近两侧遮挡列的位置。

15 在一些可能的实现方式中，所述凸块包括直角三角形，所述直角三角形的第一直角边分别设置在所述第四下边缘、第五下边缘和第六下边缘上，所述直角三角形的第二直角边分别设置在所述第四下边缘、第五下边缘和第六下边缘两侧的遮挡列上。

20 在一些可能的实现方式中，所述第一基板包括叠设的第一导电层、第一金属层、第一绝缘层、半导体层、第二金属层、第二绝缘层和第二导电层；所述第一导电层包括设置在每个子像素内的公共电极；所述第一金属层包括栅线和公共电极线、设置在每个子像素内的栅电极和设置在所述第三子像素内的第一连接电极，所述栅线与每个子像素内的栅电极连接，所述公共电极线与每个子像素内的公共电极连接，所述第一连接电极与所述第三子像素的公共电极连接；所述半导体层包括设置在每个子像素内的有源层；所述第二金属层包括第一数据线、第二数据线以及设置在每个子像素内的源电极和漏电极，第 k 显示行中，每个子像素的源电极与所述第一数据线连接，第 $k+1$ 显示行中，每个子像素的源电极与所述第二数据线连接，所述源电极与漏电极之间形成导电沟道；所述第二导电层包括设置在每个子像素内的像素电极和设置在所述第三子像素中的第二连接电极，所述像素电极通过过孔与所在子像素的漏电极连接，所述第二连接电极通过过孔分别与第一连接电极和公共电极线连接。

在一些可能的实现方式中，第 k 显示行中，所述第一子像素、第二子像素和第三子像素中的公共电极设置有第一公共电极凸起，每个子像素的第一公共电极凸位于所述公共电极邻近第 k-1 显示行的一侧；所述第三子像素中的公共电极设置有第二公共电极凸起，所述第二公共电极凸起位于所述公共电极邻近下一显示行的一侧，所述第一连接电极设置在所述第二公共电极凸起上。

在一些可能的实现方式中，在相邻公共电极线之间的第一间隔区域，所述公共电极线具有第三宽度，在相邻第一间隔区域之间的第二间隔区域，所述公共电极线具有第四宽度，所述第三宽度小于所述第四宽度；在所述第一间隔区域，所述栅线具有第五宽度，在所述第二间隔区域，所述栅线具有第六宽度，所述第五宽度小于所述第六宽度。

在一些可能的实现方式中，所述第一子像素、第二子像素和第三子像素中的栅电极均为矩形状，所述第一子像素和第二子像素中栅电极的长边沿着显示行方向延伸，所述第三子像素中的栅电极的长边沿着显示列方向延伸。

在一些可能的实现方式中，所述第二连接电极的一端通过所述第一绝缘层和第二绝缘层上开设的过孔与所述第一连接电极连接，第二连接电极的另一端通过所述第一绝缘层和第二绝缘层上开设的过孔与下一显示行的公共电极线连接。

在一些可能的实现方式中，每个子像素中，所述像素电极与漏电极的连接区域与所述黑矩阵存在交叠，所述像素电极的边缘区域与黑矩阵存在交叠。

在一些可能的实现方式中，第 k 显示行中的多个滤光单元包括周期性排布的第一滤光单元、第二滤光单元和第三滤光单元，所述第一滤光单元对应所述第一子像素，所述第二滤光单元对应所述第二子像素，所述第三滤光单元对应所述第三子像素；所述第一滤光单元包括红色滤光单元，所述第二滤光单元包括绿色滤光单元，所述第三滤光单元包括蓝色滤光单元。

另一方面，本公开提供了一种显示装置，包括上述的显示面板。

在阅读并理解了附图和详细描述后，可以明白其他方面。

附图说明

附图用来提供对本公开技术方案的进一步理解，并且构成说明书的一部分，与本公开的实施例一起用于解释本公开的技术方案，并不构成对本公开技术方案的限制。附图中各部件的形状和大小不反映真实比例，目的只是示意说明本公开内容。

图 1 为本公开示例性实施例一种显示面板的结构示意图；

图 2 为本公开示例性实施例一种第一基板的等效电路图；

图 3 是本公开示例性实施例一种显示面板的俯视图；

图 4A 为本公开示例性实施例形成第一导电层图案后的示意图；

10 图 4B 为图 4A 中 A-A 向的剖视图；

图 4C 为图 4A 中 B-B 向的剖视图；

图 5A 为本公开示例性实施例形成第一金属层图案后的示意图；

图 5B 为图 5A 中 A-A 向的剖视图；

图 5C 为图 5A 中 B-B 向的剖视图；

15 图 6A 为本公开示例性实施例形成半导体层图案后的示意图；

图 6B 为图 6A 中 A-A 向的剖视图；

图 6C 为图 6A 中 B-B 向的剖视图；

图 7A 为本公开示例性实施例形成第二金属层图案后的示意图；

图 7B 为图 7A 中 A-A 向的剖视图；

20 图 7C 为图 7A 中 B-B 向的剖视图；

图 8A 为本公开示例性实施例形成第二绝缘层图案后的示意图；

图 8B 为图 8A 中 A-A 向的剖视图；

图 8C 为图 8A 中 B-B 向的剖视图；

图 9A 为本公开示例性实施例形成第二导电层图案后的示意图；

图 9B 为图 9A 中 A-A 向的剖视图；

图 9C 为图 9A 中 B-B 向的剖视图；

图 10A 为本公开示例性实施例形成黑矩阵图案后的示意图；

图 10B 为图 10A 中 C-C 向的剖视图；

5 图 10C 为图 10A 中 D-D 向的剖视图；

图 11A 为本公开示例性实施例形成滤光单元图案后的示意图；

图 11B 为图 11A 中 C-C 向的剖视图；

图 11C 为图 11A 中 D-D 向的剖视图；

图 12 为本公开示例性实施例形成形成显示面板的示意图；

10 图 13 为本公开示例性实施例另一种第一基板的等效电路图。

具体实施方式

本文中的实施方式可以以多个不同形式来实施。所属技术领域的普通技术人员可以很容易地理解一个事实，就是实现方式和内容可以在不脱离本公开的宗旨及其范围的条件下被变换为各种各样的形式。因此，本公开不应该被解释为仅限定在下面的实施方式所记载的内容中。在不冲突的情况下，本公开中的实施例及实施例中的特征可以相互任意组合。

在附图中，有时为了明确起见，可能夸大表示了构成要素的大小、层的厚度或区域。因此，本公开的任意一个实现方式并不一定限定于图中所示尺寸，附图中部件的形状和大小不反映真实比例。此外，附图示意性地示出了理想的例子，本公开的任意一个实现方式不局限于附图所示的形状或数值等。

本文中的“第一”、“第二”、“第三”等序数词是为了避免构成要素的混同而设置，而不是为了在数量方面上进行限定的。

在本文中，为了方便起见，使用“中部”、“上”、“下”、“前”、“后”、“竖直”、“水平”、“顶”、“底”、“内”、“外”等指示方位或位置关系的词句以参照附图说明构成要素的位置关系，仅是为了便于描述实施方式和简化描述，而

不是指示或暗示所指的装置或元件必须具有特定的方位、以特定的方位构造和操作，因此不能理解为对本公开的限制。构成要素的位置关系可根据描述的构成要素的方向进行适当地改变。因此，不局限于在文中说明的词句，根据情况可以适当地更换。

5 在本文中，除非另有明确的规定和限定，术语“安装”、“相连”、“连接”应做广义理解。例如，可以是固定连接，或可拆卸连接，或一体地连接；可以是机械连接，或电连接；可以是直接相连，或通过中间件间接相连，或两个元件内部的连通。对于本领域的普通技术人员而言，可以根据情况理解上述术语在本公开中的含义。

10 在本文中，晶体管是指至少包括栅电极、漏电极以及源电极这三个端子的元件。晶体管在漏电极（或称漏电极端子、漏区域或漏电极）与源电极（或称源电极端子、源区域或源电极）之间具有沟道区域，并且电流能够流过漏电极、沟道区域以及源电极。在本文中，沟道区域是指电流主要流过的区域。

15 在本文中，第一极可以为漏电极、第二极可以为源电极，或者第一极可以为源电极、第二极可以为漏电极。在使用极性相反的晶体管的情况或电路工作中的电流方向变化的情况下，“源电极”及“漏电极”的功能有时可以互相调换。因此，在本文中，“源电极”和“漏电极”可以互相调换。

20 在本文中，“电连接”包括构成要素通过具有某种电作用的元件连接在一起的情况。“具有某种电作用的元件”只要可以进行连接的构成要素间的电信号的授受，就对其没有特别的限制。“具有某种电作用的元件”例如可以是电极或布线，或者是晶体管等开关元件，或者是电阻器、电感器或电容器等其它功能元件等。

25 在本文中，“平行”是指两条直线形成的角度为 -10° 以上且 10° 以下的状态，因此，也包括该角度为 -5° 以上且 5° 以下的状态。另外，“垂直”是指两条直线形成的角度为 80° 以上且 100° 以下的状态，因此，也包括 85° 以上且 95° 以下的角度的状态。

在本文中，“膜”和“层”可以相互调换。例如，有时可以将“导电层”换成为“导电膜”。与此同样，有时可以将“绝缘膜”换成为“绝缘层”。

本文中的“约”，是指不严格限定界限，允许工艺和测量误差范围内的数值。

一种液晶显示装置采用逐行逐列的方式进行扫描，时序控制电路（T-CON）控制显示装置的子像素按照从左到右、从上到下的顺序逐行逐列进行开启。对于大尺寸、超大尺寸液晶显示装置，由于栅线和数据线的数量增加，栅线和数据线的长度也增加，当扫描频率不变时，子像素的有效充电时间大大缩短。为确保大尺寸、超大尺寸高分辨率液晶显示装置的充电率，一种像素结构采用栅线双侧驱动和双数据线结构，称为 2G2D 驱动。采用 2G2D 驱动时，一显示行的薄膜晶体管设置在第一数据线的右侧，相邻的另一显示行的薄膜晶体管设置在第二数据线的左侧。经研究发现，相邻两显示行中薄膜晶体管的位置不同，使得相邻两显示行的子像素存在像素开口率差异，像素开口率差异不仅导致横纹不良，而且在阵列基板与彩膜基板错位时会导致暗态漏光不良。

本公开示例性实施例提供了一种显示面板，包括相对设置的第一基板和第二基板；所述第一基板包括由 M 条栅线和 N 对数据线交叉限定出的 M*N 个子像素，每对数据线包括第一数据线和第二数据线，所述子像素包括薄膜晶体管和像素电极；第 m 显示行中，所有子像素的薄膜晶体管与第 m 条栅线连接；第 n 显示列中，奇数显示行中子像素的薄膜晶体管与第 n 对数据线的第二数据线连接，偶数显示行中子像素的薄膜晶体管与第 n 对数据线的第二数据线连接；或者，第 n 显示列中，偶数显示行中子像素的薄膜晶体管与第 n 对数据线的第二数据线连接，奇数显示行中子像素的薄膜晶体管与第 n 对数据线的第二数据线连接；M 和 N 为均大于或等于 1 的正整数， $m=1, 2, \dots, M$ ， $n=1, 2, \dots, N$ ；

所述第二基板包括与所述子像素一一对应的 M*N 个滤光单元，相邻的滤光单元之间设置有黑矩阵，所述黑矩阵包括位于相邻显示行之间的遮挡行和位于相邻显示列之间的遮挡列；

在所述数据线的延伸方向，位于第 k 显示行与第 k+1 显示行之间的遮挡行具有第一宽度，位于第 k+1 显示行与第 k+2 显示行之间的遮挡行具有第二宽度，所述第一宽度不等于所述第二宽度。

图 1 为本公开示例性实施例一种显示面板的结构示意图。如图 1 所示，显示面板包括相对设置的第一基板 1 和第二基板 2，以及设置在第一基板 1 与第二基板 2 之间的液晶层（未示出）。第一基板 1 至少包括设置在第一基底 10 上的薄膜晶体管 3 和像素电极 8，第二基板 2 至少包括设置在第二基底 20 上的黑矩阵 21 和滤光单元 22，第二基板 2 的黑矩阵 21 配置为至少遮挡第一基板 1 的薄膜晶体管 3。

图 2 为本公开示例性实施例一种第一基板的等效电路图。如图 2 所示，第一基板 1 包括 M 条栅线 4、M 条公共电极线 5 和 N 对数据线，每对数据线包括第一数据线 6 和第二数据线 7，沿水平方向延伸且平行设置的多条栅线 4 和多条公共电极线 5 限定出 M 个显示行，沿竖直方向延伸且平行设置的多条第一数据线 6 和多条第二数据线 7 限定出 N 个显示列，因而 M 条栅线 4、M 条公共电极线 5、N 条第一数据线 6 和 N 条第二数据线 7 垂直交叉限定出呈阵列排布的 $M \times N$ 个子像素，M 和 N 均为大于或等于 1 的正整数。每个子像素包括薄膜晶体管 3、像素电极 8 和公共电极 9，薄膜晶体管 3 的源电极与第一数据线 6 或第二数据线 7 连接，薄膜晶体管 3 的漏电极与所在子像素的像素电极 8 连接，公共电极 9 与公共电极线 5 连接。在一显示行中，栅线 4 设置在邻近下一显示行的一侧，公共电极线 5 设置在邻近上一显示行的一侧，即栅线 4 设置在本显示行子像素的下侧，公共电极线 5 设置在本显示行子像素的上侧。在一显示列中，第一数据线 6 设置在邻近上一显示列（本例中左侧显示列为上一显示列）的一侧，第二数据线 7 设置在邻近下一显示列（本示例中右侧显示列为下一显示列）的一侧，即第一数据线 6 设置在本显示列子像素的左侧，位于本显示列与左侧显示列之间，第二数据线 7 设置在本显示列子像素的右侧，位于本显示列与右侧显示列之间。M 个显示行中，包括 $M/2$ 个奇数显示行和 $M/2$ 个偶数显示行。 $M/2$ 个奇数显示行中子像素的薄膜晶体管 3 与第一数据线 6 连接， $M/2$ 个偶数显示行中子像素的薄膜晶体管 3 与第二数据线 7 连接。

在示例性实施方式中，第二基板 2 包括阵列排布的 $M \times N$ 个滤光单元 22， $M \times N$ 个滤光单元 22 与 $M \times N$ 个子像素的位置一一对应，相邻的两个滤光单元 22 之间设置有黑矩阵 21。

图 3 是本公开示例性实施例一种显示面板的俯视图，示意了显示面板中 2 个显示行和 3 个显示列的黑矩阵 21 和滤光单元 22。在示例性实施方式中，2 个显示行分别为第 k 显示行和第 $k+1$ 显示行，第 k 显示行和第 $k+2$ 显示行为奇数显示行，第 $k+1$ 显示行为偶数显示行。

5 在示例性实施方式中，第一基板 1 的每个显示行中，包括沿显示行方向周期性排布的第一子像素、第二子像素和第三子像素，第二基板 2 的每个显示行中，包括沿显示行方向周期性排布的第一滤光单元、第二滤光单元和第三滤光单元，第一滤光单元的位置与第一子像素的位置相对应，第二滤光单元的位置与第二子像素的位置相对应，第三滤光单元的位置与第三子像素相对应。由于第二基板 2 的滤光单元与第一基板 1 的子像素一一对应，因此本公开的后续描述中，将第一基板 1 的子像素和第二基板 2 的滤光单元统一采用子像素来说明。

在示例性实施方式中，第二基板 2 中，黑矩阵 21 位于相邻的两个子像素（滤光单元）之间，黑矩阵 21 包括位于相邻显示行的子像素之间的遮挡行 15 211 和位于相邻显示列的子像素之间的遮挡列 212，遮挡行 211 被配置为遮挡第一基板 1 的栅线、公共电极线和薄膜晶体管，遮挡列 212 被配置为遮挡第一基板 1 的第一数据线和第二数据线。

在示例性实施方式中，在数据线的延伸方向 Y ，位于第 k 显示行的子像素与第 $k+1$ 显示行的子像素之间的遮挡行 211 具有第一宽度，位于第 $k+1$ 显示行的子像素与第 $k+2$ 显示行的子像素之间的遮挡行 211 具有第二宽度，第一宽度不等于第二宽度。所述第 k 显示行和第 $k+2$ 显示行中子像素的薄膜晶体管与所述第一数据线连接，所述第 $k+1$ 显示行中子像素的薄膜晶体管与所述第二数据线连接。也即是说，如果 k 为奇数，设置第 k （奇数）显示行与第 $k+1$ （偶数）显示行之间的遮挡行具有第一宽度，第 $k+1$ （偶数）显示行与第 $k+2$ （奇数）显示行之间的遮挡行具有第二宽度，第一宽度不等于第二宽度。或者，如果 k 为偶数，设置第 k （偶数）显示行与第 $k+1$ （奇数）显示行之间的遮挡行具有第一宽度，第 $k+1$ （奇数）显示行与第 $k+2$ （偶数）显示行之间的遮挡行具有第二宽度，第一宽度不等于第二宽度。本公开中，数据线的延伸方向 Y 是指平行于数据线的方向。

在示例性实施方式中，位于第 k 显示行的子像素与第 k+1 显示行的子像素之间的遮挡行 211 包括位于第 k 显示行内的上边缘和位于第 k+1 显示行内的下边缘。位于第 k 显示行内的上边缘包括位于第 k 显示行的第一子像素内的第一上边缘 101、位于第 k 显示行的第二子像素内的第二上边缘 201 和位于第 k 显示行的第三子像素内的第三上边缘 301。位于第 k+1 显示行内的下边缘包括位于第 k+1 显示行的第一子像素内的第一下边缘 102、位于第 k+1 显示行的第二子像素内的第二下边缘 202 和位于第 k+1 显示行的第三子像素内的第三下边缘 302。在数据线的延伸方向 Y，第一上边缘 101 与第一下边缘 102 之间的距离为第一距离 L1，第二上边缘 201 与第二下边缘 202 之间的距离为第二距离 L2，第三上边缘 301 与第三下边缘 302 之间的距离为第三距离 L3。

在示例性实施方式中，位于第 k+1 显示行的子像素与第 k+2 显示行的子像素之间的遮挡行 211 包括位于第 k+1 显示行内的上边缘和位于第 k+2 显示行内的下边缘。位于第 k+1 显示行内的上边缘包括位于第 k+1 显示行的第一子像素内的第四上边缘 401、位于第 k+1 显示行的第二子像素内的第五上边缘 501 和位于第 k+1 显示行的第三子像素内的第六上边缘 601。位于第 k+2 显示行内的下边缘包括位于第 k+2 显示行的第一子像素内的第四下边缘 402、位于第 k+2 显示行的第二子像素内的第五下边缘 502 和位于第 k+2 显示行的第三子像素内的第六下边缘 602。在数据线的延伸方向 Y，第四上边缘 401 与第四下边缘 402 之间的距离为第四距离 L4，第五上边缘 501 与第五下边缘 502 之间的距离为第五距离 L5，第六上边缘 601 与第六下边缘 602 之间的距离为第六距离 L6。

在示例性实施方式中，第一宽度不等于第二宽度包括如下任意一种或多种：第一距离 L1 小于第四距离 L4，第二距离 L2 小于第五距离 L5，第三距离 L3 大于第六距离 L6。

在示例性实施方式中，第一距离 L1 与第四距离 L4 之差约为 $10\mu\text{m} \sim 20\mu\text{m}$ ，第二距离 L2 与第五距离 L5 之差约为 $10\mu\text{m} \sim 20\mu\text{m}$ ，第三距离 L3 与第六距离 L6 之差约为 $1\mu\text{m} \sim 5\mu\text{m}$ 。在一些可能的实现方式中，第一距离 L1 与第四

距离 L4 之差约为 $13\mu\text{m} \sim 15\mu\text{m}$, 第二距离 L2 与第五距离 L5 之差约为 $13\mu\text{m} \sim 15\mu\text{m}$, 第三距离 L3 与第六距离 L6 之差约为 $2.5\mu\text{m} \sim 3.5\mu\text{m}$ 。

在示例性实施方式中, 第三距离 L3 大于第一距离 L1, 第三距离 L3 大于第二距离 L2, 第一距离 L1 等于第二距离 L2。

5 在一些可能的实现方式中, 第三距离 L3 与第一距离 L1 之差约为 $10\mu\text{m} \sim 35\mu\text{m}$, 第三距离 L3 与第二距离 L2 之差约为 $10\mu\text{m} \sim 35\mu\text{m}$ 。

在示例性实施方式中, 第六距离 L6 大于第四距离 L4, 第六距离 L6 大于第五距离 L5, 第四距离 L4 等于第五距离 L5。

10 在一些可能的实现方式中, 第六距离 L6 与第四距离 L4 之差约为 $10\mu\text{m} \sim 20\mu\text{m}$, 第六距离 L6 与第五距离 L5 之差约为 $10\mu\text{m} \sim 20\mu\text{m}$ 。

15 在示例性实施方式中, 位于第 k 显示行的第一子像素内的遮挡行设置有第一凸起 103, 位于第 k 显示行的第二子像素内的遮挡行设置有第二凸起 203。第一凸起 103 设置在第一上边缘 101 上, 向着远离第一下边缘 102 的方向延伸, 第二凸起 203 设置在第二上边缘 201 上, 向着远离第二下边缘 202 的方向延伸。

20 在示例性实施方式中, 在栅线的延伸方向 X, 第一凸起 103 位于第一子像素中设置薄膜晶体管的一侧, 第二凸起 203 位于第二子像素中设置薄膜晶体管的一侧。由于第 k 显示行为奇数显示行, 第 k 显示行中子像素的薄膜晶体管与位于子像素左侧的第一数据线连接, 因而第 k 显示行中子像素的薄膜晶体管位于子像素的左侧, 第一凸起 103 位于第一子像素的左侧, 第二凸起 203 位于第二子像素的左侧。本公开中, 栅线的延伸方向 X 是指平行于栅线的方向。

在示例性实施方式中, 在平行于显示面板的平面内, 第一凸起 103 和第二凸起 203 的形状可以包括矩形或梯形。

25 在示例性实施方式中, 第一凸起 103 和第二凸起 203 的形状为矩形或梯形, 第一凸起 103 包括第一凸起上边缘, 第二凸起 203 包括第二凸起上边缘, 在数据线的延伸方向 Y, 第一凸起上边缘与第一上边缘 101 之间的距离 L7

约为 $10\mu\text{m} \sim 20\mu\text{m}$ ，第二凸起上边缘与第二上边缘 201 之间的距离 L8 约为 $10\mu\text{m} \sim 20\mu\text{m}$ 。

在示例性实施方式中，在数据线的延伸方向 Y，第三上边缘 301 与第一上边缘 101 之间的距离大于第一凸起上边缘与第一上边缘 101 之间的距离 L7，
5 第三上边缘 301 与第二上边缘 201 之间的距离大于第二凸起上边缘与第二上边缘 201 之间的距离 L8。

在示例性实施方式中，所述第一下边缘、第二下边缘和第三下边缘均为沿所述栅线的延伸方向延伸的平直边缘；所述第四上边缘、第五上边缘和第六上边缘均为沿所述栅线的延伸方向延伸的平直边缘；所述第四下边缘、第
10 五下边缘和第六下边缘上均设置有凸块，所述凸块分别设置在所述第四下边缘、第五下边缘和第六下边缘邻近两侧遮挡列的位置。

在示例性实施方式中，所述凸块包括直角三角形，所述直角三角形的第一直角边分别设置在所述第四下边缘、第五下边缘和第六下边缘上，所述直角三角形的第二直角边分别设置在所述第四下边缘、第五下边缘和第六下边
15 缘两侧的遮挡列上。

在示例性实施方式中，所述第一基板包括叠设的第一导电层、第一金属层、第一绝缘层、半导体层、第二金属层、第二绝缘层和第二导电层；所述第一导电层包括设置在每个子像素内的公共电极；所述第一金属层包括栅线和公共电极线、设置在每个子像素内的栅电极和设置在所述第三子像素内的
20 第一连接电极，所述栅线与每个子像素内的栅电极连接，所述公共电极线与每个子像素内的公共电极连接，所述第一连接电极与所述第三子像素的公共电极连接；所述半导体层包括设置在每个子像素内的有源层；所述第二金属层包括第一数据线、第二数据线以及设置在每个子像素内的源电极和漏电极，
第 k 显示行中，每个子像素的源电极与所述第一数据线连接，第 k+1 显示行
25 中，每个子像素的源电极与所述第二数据线连接，所述源电极与漏电极之间形成导电沟道；所述第二导电层包括设置在每个子像素内的像素电极和设置在所述第三子像素中的第二连接电极，所述像素电极通过过孔与所在子像素的漏电极连接，所述第二连接电极通过过孔分别与第一连接电极和公共电极线连接。

在示例性实施方式中，第 k 显示行中，所述第一子像素、第二子像素和第三子像素中的公共电极设置有第一公共电极凸起，每个子像素的第一公共电极凸位于所述公共电极邻近第 k-1 显示行的一侧；所述第三子像素中的公共电极设置有第二公共电极凸起，所述第二公共电极凸起位于所述公共电极邻近下一显示行的一侧，所述第一连接电极设置在所述第二公共电极凸起上。

在示例性实施方式中，在相邻公共电极线之间的第一间隔区域，所述公共电极线具有第三宽度，在相邻第一间隔区域之间的第二间隔区域，所述公共电极线具有第四宽度，所述第三宽度小于所述第四宽度；在所述第一间隔区域，所述栅线具有第五宽度，在所述第二间隔区域，所述栅线具有第六宽度，所述第五宽度小于所述第六宽度。

在示例性实施方式中，所述第一子像素、第二子像素和第三子像素中的栅电极均为矩形状，所述第一子像素和第二子像素中栅电极的长边沿着显示行方向延伸，所述第三子像素中的栅电极的长边沿着显示列方向延伸。

在示例性实施方式中，所述第二连接电极的一端通过所述第一绝缘层和第二绝缘层上开设的过孔与所述第一连接电极连接，第二连接电极的另一端通过所述第一绝缘层和第二绝缘层上开设的过孔与下一显示行的公共电极线连接。

在示例性实施方式中，每个子像素中，所述像素电极与漏电极的连接区域与所述黑矩阵存在交叠，所述像素电极的边缘区域与黑矩阵存在交叠。

在示例性实施方式中，第一子像素（第一滤光单元）为红色子像素（红色滤光单元），第二子像素（第二滤光单元）为绿色子像素（绿色滤光单元），第三子像素（第三滤光单元）为蓝色子像素（蓝色滤光单元）。

下面通过显示面板的制备过程进行示例性说明。本公开所说的“构图工艺”包括沉积膜层、涂覆光刻胶、掩模曝光、显影、刻蚀和剥离光刻胶处理。沉积可以采用溅射、蒸镀和化学气相沉积中的任意一种或多种，涂覆可以采用喷涂和旋涂中的任意一种或多种，刻蚀可以采用干刻和湿刻中的任意一种或多种。“薄膜”是指将某一种材料在基底上利用沉积或涂覆工艺制作出的一层薄膜。若在整个制作过程中该“薄膜”无需构图工艺，则该“薄膜”还可以称为

“层”。若在整个制作过程中该“薄膜”需构图工艺，则在构图工艺前称为“薄膜”，构图工艺后称为“层”。经过构图工艺后的“层”中包含至少一个“图案”。本公开中所说的“A 和 B 同层设置”是指，A 和 B 通过同一次构图工艺同时形成。本公开示例性实施例中，“A 的正投影包含 B 的正投影”是指，B 的正投影的边界落入 A 的正投影的边界范围内，或者 A 的正投影的边界与 B 的正投影的边界完全重叠。

在示例性实施方式中，显示面板的制备过程可以包括两部分，第一部分包括基板制备，第二部分包括对位压合（对盒）。在示例性实施方式中，基板制备包括第一基板制备和第二基板制备，两者没有先后次序要求，可以同时进行。在示例性实施方式中，第一基板可以是阵列基板，第二基板可以是彩膜基板。下面分别说明两部分的处理过程。

一、第一部分中阵列基板的制备

图 4A ~ 图 9C 示意了阵列基板的制备过程，阵列基板示意了 2 个显示行、三个显示列中 6 个子像素的结构。在示例性实施方式中，第 k 显示行和第 k+2 显示行可以为奇数行，第 k+1 显示行可以为偶数行。每个显示行中可以包括第一子像素、第二子像素和第三子像素，分别对应于彩膜基板的第一滤光单元、第二滤光单元和第三滤光单元。

(1) 形成第一导电层图案。在示例性实施方式中，形成第一导电层图案可以包括：在第一基底上沉积第一透明导电薄膜，通过构图工艺对第一透明导电薄膜进行构图，在第一基底 10 上形成第一导电层图案，第一导电层图案至少包括设置在每个子像素内的公共电极 9，如图 4A、图 4B 和图 4C 所示，图 4B 为图 4A 中 A-A 向的剖视图，图 4C 为图 4A 中 B-B 向的剖视图。

在示例性实施方式中，在每个显示行中，公共电极 9 为板状电极，第一子像素和第二子像素的公共电极 9 的形状和尺寸相同，第三子像素的公共电极 9 的形状和尺寸不同于第一子像素和第二子像素，第 k 显示行的第一子像素与第 k+1 显示行的第一子像素两者的公共电极 9 的形状和尺寸不同，第 k 显示行的第二子像素与第 k+1 显示行的第二子像素两者的公共电极 9 的形状和尺寸不同，第 k 显示行的第三子像素与第 k+1 显示行的第三子像素两者的公共电极 9 的形状和尺寸不同。

在示例性实施方式中，第 k 显示行的第一子像素、第二子像素和第三子像素中的公共电极 9 设置有第一公共电极凸起，每个子像素的第一公共电极凸位于公共电极 9 邻近第 $k-1$ 显示行的一侧，每个子像素的第一公共电极凸位被配置为与后续形成的公共电极线连接，实现显示行方向每个子像素的公共电极 9 的相互连接。

在示例性实施方式中，第 k 显示行的第三子像素和第 $k+1$ 显示行的第三子像素中的公共电极 9 设置有第二公共电极凸起，第 k 显示行的第三子像素的第二公共电极凸起位于公共电极 9 邻近第 $k+1$ 显示行的一侧，第 $k+1$ 显示行的第三子像素的第二公共电极凸起位于公共电极 9 邻近第 $k+2$ 显示行的一侧，第二公共电极凸起被配置为通过后续形成的第一连接电极和第二连接电极，使第 k 显示行的第三子像素中的公共电极 9 与第 $k+1$ 显示行的第三子像素中的公共电极 9 连接，实现显示列方向第三子像素的公共电极 9 的相互连接。由于显示行方向各个子像素中的公共电极 9 通过公共电极线 5 相互连接，显示列方向各个第三子像素的通过第二公共电极凸起、第一连接电极、第二连接电极和公共电极线 5 相互连接，因而实现了所有子像素的公共电极 9 相互连接，使得所有子像素的公共电极 9 具有相同的电位，提高显示面板的显示效果。

在示例性实施方式中，第 k 显示行中，公共电极线 5 在基底 10 上的正投影中的部分区域与公共电极 9 在基底 10 上的正投影的部分区域存在交叠。也就是说，公共电极线 5 的一部分设置在公共电极 9 上，另一部分设置在基底 10 上。第 $k+1$ 显示行中，公共电极线 5 在基底 10 上的正投影中的全部区域与公共电极 9 在基底 10 上的正投影的部分区域存在交叠。也就是说，公共电极线 5 设置在公共电极 9 上。

(2) 形成第一金属层图案。在示例性实施方式中，形成第一金属层图案可以包括：在形成有前述图案的第一基底上沉积第一金属薄膜，通过构图工艺对第一金属薄膜进行构图，在第一基底 10 上形成第一金属图案，第一金属图案至少包括沿水平方向延伸的栅线 4 和公共电极线 5、设置在每个子像素内的栅电极 11、设置在第三子像素内的第一连接电极 31，如图 5A、图 5B 和图 5C 所示，图 5B 为图 5A 中 A-A 向的剖视图，图 5C 为图 5A 中 B-B 向

的剖视图。

在示例性实施方式中，每个显示行的栅线 4 设置在本显示行的下侧，与本显示行中每个子像素的公共电极 9 间隔一定距离，与栅线 4 平行的公共电极线 5 设置在本显示行的上侧，搭设在本显示行中每个子像素的公共电极 9 上，实现显示行方向公共电极线 5 与每个子像素的公共电极 9 的连接。每个子像素中，栅电极 11 是与栅线 4 连接的一体结构。位于第三子像素内的第一连接电极 31 设置在第三子像素中公共电极 9 的第二公共电极凸起上，实现第一连接电极 31 与第三子像素的公共电极 9 的连接。第 k 显示行中，第一连接电极 31 设置在第三子像素的栅电极 11 的右侧，第 k+1 显示行中，第一连接电极 31 设置在第三子像素的栅电极 11 的左侧。

在示例性实施方式中，水平方向设置的公共电极线 5 可以为非等宽度设置。在相邻公共电极线 5 之间的第一间隔区域，公共电极线 5 具有第三宽度，在相邻第一间隔区域之间的第二间隔区域，公共电极线 5 具有第四宽度，第三宽度小于第四宽度。在第二间隔区域，由于公共电极线 5 与公共电极 9 连接，较宽的公共电极线 5 可以保证公共电极线 5 与公共电极 9 的可靠连接。由于后续工艺中，相邻公共电极线 5 之间的第一间隔区域设置有数据线，较窄的公共电极线 5 可以使得公共电极线 5 与后续形成的数据线具有较小的交叠面积，相当于公共电极线 5 在与数据线的交叠区域进行了减宽设计，因而可以减小公共电极线 5 与数据线之间的寄生电容，提高显示面板的电学性能。本公开实施例中，公共电极线的宽度是指在垂直于公共电极线方向公共电极线的尺寸。

在示例性实施方式中，水平方向设置的栅线 4 可以为非等宽度设置。相邻公共电极线 5 之间的第一间隔区域，栅线 4 具有第五宽度，在相邻第一间隔区域之间的第二间隔区域，栅线 4 具有第六宽度，第五宽度小于第六宽度。在第二间隔区域，由于栅线 4 连接栅电极 11，较宽的栅线 4 可以增加栅电极 11 的面积，提高薄膜晶体管的电学性能。由于后续工艺中，相邻公共电极线 5 之间的第一间隔区域设置有数据线，较窄的栅线 4 可以使得栅线 4 与后续形成的数据线具有较小的交叠面积，相当于栅线 4 在与数据线的交叠区域进行了减宽设计，因而可以减小栅线 4 与数据线之间的寄生电容，提高显示面

板的电学性能。本公开实施例中，栅线的宽度是指在垂直于栅线方向栅线的尺寸。

在示例性实施方式中，第一子像素、第二子像素和第三子像素中的栅电极 11 均为矩形形状，第一子像素和第二子像素中栅电极 11 的长边沿着显示行方向延伸，第三子像素中的栅电极 11 的长边沿着显示列方向延伸。在垂直于栅线方向，第三子像素中栅电极 11 的上边缘与栅线 4 之间的距离大于第一子像素和第二子像素中栅电极 11 的上边缘与栅线 4 之间的距离。在平行于栅线方向，第三子像素中栅电极 11 两个边缘之间的距离小于第一子像素和第二子像素中栅电极 11 两个边缘之间的距离。由于第三子像素中的公共电极 9 设置有向着栅线 4 延伸的第二公共电极凸起，因而第三子像素中的栅电极 11 设计成向着公共电极 9 延伸的矩形形状，以保证第三子像素中栅电极 11 的面积。

(3) 形成半导体层图案。在示例性实施方式中，形成半导体层图案可以包括：在形成有前述图案的第一基底上依次沉积第一绝缘薄膜和半导体层薄膜，通过构图工艺对半导体层薄膜进行构图，形成覆盖第一金属层图案和第一导电层图案的第一绝缘层 12，以及设置在第一绝缘层 12 上的半导体层图案，半导体层图案至少包括设置在每个子像素内的有源层 13，每个有源层 13 的位置与所在子像素内栅电极 11 的位置相对应，如图 6A、图 6B 和图 6C 所示，图 6B 为图 6A 中 A-A 向的剖视图，图 6C 为图 6A 中 B-B 向的剖视图。

在示例性实施方式中，每个子像素内的有源层 13 的形状可以相同，第 k 显示行中每个子像素内有源层 13 的位置不同于第 k+1 显示行中每个子像素内有源层 13 的位置。

在示例性实施方式中，由于第 k 显示行为奇数行，第一子像素、第二子像素和第三子像素中的薄膜晶体管与位于子像素左侧的第一数据线连接，因此第 k 显示行中的有源层 13 位于靠近第一数据线的一侧（左侧），可以简化薄膜晶体管中源电极的结构，减小源电极与栅电极之间的寄生电容，提高薄膜晶体管的电学性能。由于第 k+1 显示行为偶数行，第一子像素、第二子像素和第三子像素中的薄膜晶体管与位于子像素右侧的第二数据线连接，因此第 k+1 显示行中的有源层 13 位于靠近第二数据线的一侧（右侧），可以简化薄膜晶体管中源电极的结构，减小源电极与栅电极之间的寄生电容，提高

薄膜晶体管的电学性能。

(4) 形成第二金属层图案。在示例性实施方式中, 形成第一金属层图案可以包括: 在形成有前述图案的第一基底上沉积第二金属薄膜, 通过构图工艺对第二金属薄膜进行构图, 形成设置在第一绝缘层 12 上的第二金属图案, 第二金属图案至少包括沿竖直方向延伸的第一数据线 6 和第二数据线 7、设置在每个子像素内的源电极 14 和漏电极 15, 如图 7A、图 7B 和图 7C 所示, 图 7B 为图 7A 中 A-A 向的剖视图, 图 7C 为图 7A 中 B-B 向的剖视图。

在示例性实施方式中, 每个显示列中的第一数据线 6 和第二数据线 7 形成双数据线, 第一数据线 6 设置在每个显示列的左侧, 用于向第 k 显示行(奇数行)的子像素提供数据信号, 第二数据线 7 设置在每个显示列的右侧, 用于向第 k+1 显示行(偶数行)的子像素提供数据信号。第 k 显示行中, 每个子像素的源电极 14 是与第一数据线 6 连接的一体结构, 第 k+1 显示行中, 每个子像素的源电极 14 是与第二数据线 7 连接的一体结构。每个子像素中, 源电极 14 的一端和漏电极 15 的一端分别设置在有源层 13 上, 源电极 14 与漏电极 15 之间形成导电沟道。

在示例性实施方式中, 在每个显示行中, 第一子像素和第二子像素的源电极 14 和漏电极 15 的形状、尺寸和位置相同, 第三子像素与第一子像素和第二子像素的源电极 14 和漏电极 15 的形状、尺寸和位置不同。第 k 显示行的第一子像素与第 k+1 显示行的第一子像素两者的源电极 14 和漏电极 15 的形状和尺寸相同, 位置相对于竖直中心线镜像对称。第 k 显示行的第二子像素与第 k+1 显示行的第二子像素两者的源电极 14 和漏电极 15 的形状和尺寸相同, 位置相对于竖直中心线镜像对称。第 k 显示行的第三子像素与第 k+1 显示行的第三子像素两者的源电极 14 和漏电极 15 的形状和尺寸相同, 位置相对于竖直中心线镜像对称。竖直中心线是每个显示列中第一数据线 6 和第二数据线 7 的中心线。

在一些可能的实现方式中, 形成半导体层图案和形成第二金属层图案可以采用一次构图工艺, 先依次沉积第一绝缘薄膜、半导体层薄膜和第二金属薄膜, 在第二金属薄膜上涂覆一层光刻胶, 采用半色调或灰色调掩模板对光刻胶进行曝光显影, 然后通过二次刻蚀工艺和一次灰化工艺, 形成有源层、

第一数据线、第二数据线、源电极和漏电极图案，第一数据线、第二数据线、源电极和漏电极图案下保留有半导体层薄膜。

(5) 形成第二绝缘层图案。在示例性实施方式中，形成第二绝缘层图案可以包括：在形成有前述图案的第一基底上，沉积第二绝缘薄膜，通过构图工艺对第二绝缘薄膜进行构图，形成覆盖第二金属图案的第二绝缘层 16 图案，第二绝缘层 16 图案至少包括多个过孔，如图 8A、图 8B 和图 8C 所示，图 8B 为图 8A 中 A-A 向的剖视图，图 8C 为图 8A 中 B-B 向的剖视图。

在示例性实施方式中，过孔可以包括：设置在每个子像素中漏电极 15 所在位置的第一过孔 K1、设置在第三子像素中的第一连接电极 31 所在位置的第三过孔 K3 和设置在第三子像素中公共电极线 5 所在位置的第三过孔 K3，第一过孔 K1 内的第二绝缘层 16 被刻蚀掉，暴露出漏电极 15 的表面，第二过孔 K2 内的第二绝缘层 16 和第一绝缘层 12 被刻蚀掉，暴露出第一连接电极 31 的表面，第三过孔 K3 内的第二绝缘层 16 和第一绝缘层 12 被刻蚀掉，暴露出公共电极线 5 的表面。第 k 显示行的第三子像素中第三过孔 K3 的位置不同于第 k+1 显示行的第三子像素中第三过孔 K3 的位置。

(6) 形成第二导电层图案。在示例性实施方式中，形成第二导电层图案可以包括：在形成有前述图案的第一基底上沉积第二透明导电薄膜，通过构图工艺对第二透明导电薄膜进行构图，形成第二导电层图案，第二导电层图案至少包括设置在每个子像素内的像素电极 8 和设置在第三子像素中的第二连接电极 32，如图 9A、图 9B 和图 9C 所示，图 9B 为图 9A 中 A-A 向的剖视图，图 9C 为图 9A 中 B-B 向的剖视图。在示例性实施方式中，在每个子像素内，像素电极 8 为缝隙电极，通过第一过孔 K1 与所在子像素的漏电极 15 连接。在第三子像素内，第二连接电极 32 的一端通过第二过孔 K2 与第一连接电极 31 连接，另一端通过第三过孔 K3 与下一显示行的公共电极线 5 连接，实现显示列方向每个第三子像素中公共电极 9 的相互连接。在示例性实施方式中，在每个显示行中，第一子像素和第二子像素的像素电极 8 的形状和尺寸相同，第三子像素的像素电极 8 的形状和尺寸不同于第一子像素和第二子像素。第 k 显示行的第一子像素与第 k+1 显示行的第一子像素两者的像素电极 8 的形状和尺寸不同，第 k 显示行的第二子像素与第 k+1 显示行的第

二子像素两者的像素电极 8 的形状和尺寸不同，第 k 显示行的第三子像素与第 k+1 显示行的第三子像素两者的像素电极 8 的形状和尺寸不同。在示例性实施方式中，由于显示列方向各个第三子像素的公共电极 9 通过第二公共电极凸起、第一连接电极 31、第二连接电极 32 和公共电极线 5 相互连接，而显示行方向各个子像素中的公共电极 9 通过公共电极线 5 相互连接，因而实现了所有子像素的公共电极 9 相互连接，使得所有子像素的公共电极 9 具有相同的电位，提高显示面板的显示效果。

在示例性实施方式中，第一基底可以采用玻璃基底、石英基底或者塑料基底。第一金属薄膜和第二金属薄膜可以采用金属材料，采用磁控溅射方法（Sputter）沉积，金属材料可以包括银（Ag）、铜（Cu）、铝（Al）、钛（Ti）和钼（Mo）中的任意一种或多种，或上述金属的合金材料，如铝钕合金（AlNd）或钼铌合金（MoNb），可以是单层结构，或者多层复合结构，如 Ti/Al/Ti 等。第一绝缘薄膜和第二绝缘薄膜可以采用硅氧化物（SiO_x）、硅氮化物（SiN_x）和氮氧化硅（SiON）中的任意一种或多种，可以是单层结构，或者多层复合结构，采用化学气相沉积（CVD）方式或等离子体增强化学气相沉积（PECVD）方式沉积。第一绝缘层称为栅绝缘（GI）层，第二绝缘层称之为钝化（PVX）层。第一透明导电薄膜和第二透明导电薄膜可以采用氧化铟锡（ITO）或氧化铟锌（IZO）。半导体层薄膜可以采用非晶态氧化铟镓锌材料（a-IGZO）、氮氧化锌（ZnON）、氧化铟锌锡（IZTO）、非晶硅（a-Si）、多晶硅（p-Si）、六噻吩或聚噻吩等材料，即本公开实施例适用于基于氧化物（Oxide）技术、硅技术或有机物技术制造的晶体管。

这样，完成阵列基板的制备，每个子像素内的栅电极 11、有源层 13、源电极 14 和漏电极 15 构成薄膜晶体管，每个子像素内的公共电极 9 为板状电极，像素电压 8 为缝隙电极，公共电极 9 被配置为提供公共电压，像素电极 8 被配置为提供显示用像素电压，缝隙电极与板状电极之间产生的多维电场驱动液晶偏转。在显示行中，第一子像素、第二子像素和第三子像素中的公共电极 9 通过同一条公共电极线 5 相互连接，在显示列中，第 k 显示行中的公共电极 9 与第 k+1 显示行中的公共电极 9 通过第一连接电极 31 和第二连接电极 32 相互连接。

在一些可能的实现方式中，第一导电层图案可以包括像素电极，第二导电层图案可以包括公共电极，像素电极为板状电极，公共电极为缝隙电极。在一些可能的实现方式中，阵列基板的制备方法还可以包括形成平坦层、取向膜以及对取向膜进行配向等处理。

5 二、第一部分中彩膜基板的制备

图 10A ~ 图 11C 示意了彩膜基板的制备过程，彩膜基板示意了 2 个显示行、三个显示列中 6 个滤光单元的结构。在示例性实施方式中，第 k 显示行可以为奇数行，第 k+1 显示行可以为偶数行。每个显示行中包括第一滤光单元、第二滤光单元和第三滤光单元，分别对应于阵列基板的第一子像素、第二子像素和第三子像素。在示例性实施方式中，第一滤光单元可以为红色滤光单元，第二滤光单元可以为绿色滤光单元，第三滤光单元可以为蓝色滤光单元。

(1) 形成黑矩阵图案。在示例性实施方式中，形成黑矩阵图案可以包括：在第二基底 20 上涂覆黑矩阵薄膜，采用掩膜版对黑矩阵薄膜进行曝光，显影后在第二基底 20 上形成黑矩阵 21 图案，如图 10A、图 10B 和图 10C 所示，图 10B 为图 10A 中 C-C 向的剖视图，图 10C 为图 10A 中 D-D 向的剖视图。

在示例性实施方式中，彩膜基板上的黑矩阵 21 图案包括在栅线延伸方向 X 延伸的遮挡行 211 和在数据线延伸方向 Y 延伸遮挡列 212，多个遮挡行 211 和遮挡列 212 相互交叉，形成多个开口区域，多个开口区域与阵列基板上的多个像素电极 8 的位置相对应。遮挡行 211 的位置与阵列基板上的栅线 4、公共电压线 5、薄膜晶体管的位置相对应，遮挡行 211 被配置为遮挡阵列基板上的栅线、公共电极线和薄膜晶体管，遮挡列 212 的位置与阵列基板上的第一数据线和第二数据线的位置相对应，遮挡列 212 被配置为遮挡阵列基板上的第一数据线和第二数据线。

在示例性实施方式中，在竖直方向 Y，位于第 k 显示行的滤光单元与第 k+1 显示行的滤光单元之间的遮挡行 211 具有第一宽度，位于第 k+1 显示行的滤光单元与第 k+2 显示行的滤光单元之间的遮挡行 211 具有第二宽度，第一宽度不等于第二宽度。本公开实施例中，竖直方向 Y 是平行于数据线的方向。

在示例性实施方式中，位于第 k 显示行的滤光单元与第 k+1 显示行的滤光单元之间的遮挡行 211 包括位于第 k 显示行内的上边缘和位于第 k+1 显示行内的下边缘。位于第 k 显示行内的上边缘包括位于第 k 显示行的第一滤光单元内的第一上边缘 101、位于第 k 显示行的第二滤光单元内的第二上边缘 201 和位于第 k 显示行的第三滤光单元内的第三上边缘 301。

在示例性实施方式中，位于第 k+1 显示行内的下边缘包括位于第 k+1 显示行的第一滤光单元内的第一下边缘 102、位于第 k+1 显示行的第二滤光单元内的第二下边缘 202 和位于第 k+1 显示行的第三滤光单元内的第三下边缘 302。第一上边缘 101 与第一下边缘 102 之间的距离为第一距离 L1，第二上边缘 201 与第二下边缘 202 之间的距离为第二距离 L2，第三上边缘 301 与第三下边缘 302 之间的距离为第三距离 L3。

在示例性实施方式中，位于第 k+1 显示行的滤光单元与第 k+2 显示行的滤光单元之间的遮挡行 211 包括位于第 k+1 显示行内的上边缘和位于第 k+2 显示行内的下边缘。位于第 k+1 显示行内的上边缘包括位于第 k+1 显示行的第一滤光单元内的第四上边缘 401、位于第 k+1 显示行的第二滤光单元内的第五上边缘 501 和位于第 k+1 显示行的第三滤光单元内的第六上边缘 601。位于第 k+2 显示行内的下边缘包括位于第 k+2 显示行的第一滤光单元内的第四下边缘 402、位于第 k+2 显示行的第二滤光单元内的第五下边缘 502 和位于第 k+2 显示行的第三滤光单元内的第六下边缘 602。第四上边缘 401 与第四下边缘 402 之间的距离为第四距离 L4，第五上边缘 501 与第五下边缘 502 之间的距离为第五距离 L5，第六上边缘 601 与第六下边缘 602 之间的距离为第六距离 L6。

在示例性实施方式中，第一宽度不等于第二宽度包括如下任意一种或多种：第一距离 L1 小于第四距离 L4，第二距离 L2 小于第五距离 L5，第三距离 L3 大于第六距离 L6。

在示例性实施方式中，第一距离 L1 与第四距离 L4 之差约为 $10\mu\text{m} \sim 20\mu\text{m}$ ，第二距离 L2 与第五距离 L5 之差约为 $10\mu\text{m} \sim 20\mu\text{m}$ ，第三距离 L3 与第六距离 L6 之差约为 $1\mu\text{m} \sim 5\mu\text{m}$ 。在一些可能的实现方式中，第一距离 L1 与第四

距离 L4 之差约为 $13\mu\text{m} \sim 15\mu\text{m}$, 第二距离 L2 与第五距离 L5 之差约为 $13\mu\text{m} \sim 15\mu\text{m}$, 第三距离 L3 与第六距离 L6 之差约为 $2.5\mu\text{m} \sim 3.5\mu\text{m}$ 。

在示例性实施方式中, 第三距离 L3 大于第一距离 L1, 第三距离 L3 大于第二距离 L2, 第一距离 L1 等于第二距离 L2。

5 在一些可能的实现方式中, 第三距离 L3 与第一距离 L1 之差约为 $10\mu\text{m} \sim 35\mu\text{m}$, 第三距离 L3 与第二距离 L2 之差约为 $10\mu\text{m} \sim 35\mu\text{m}$ 。

在示例性实施方式中, 第六距离 L6 大于第四距离 L4, 第六距离 L6 大于第五距离 L5, 第四距离 L4 等于第五距离 L5。

10 在一些可能的实现方式中, 第六距离 L6 与第四距离 L4 之差约为 $10\mu\text{m} \sim 20\mu\text{m}$, 第六距离 L6 与第五距离 L5 之差约为 $10\mu\text{m} \sim 20\mu\text{m}$ 。

在示例性实施方式中, 位于第 k 显示行的第一滤光单元内的遮挡行设置有第一凸起 103, 位于第 k 显示行的第二滤光单元内的遮挡行设置有第二凸起 203。第一凸起 103 设置在第一上边缘 101 上, 向着远离第一下边缘 102 的方向延伸, 第二凸起 203 设置在第二上边缘 201 上, 向着远离第二下边缘 15 202 的方向延伸。

在示例性实施方式中, 在水平方向 X, 第一凸起 103 的位置与阵列基板上薄膜晶体管的位置相对应。本公开实施例中, 水平方向 X 是平行于栅线的方向。

20 在示例性实施方式中, 在平行于彩膜基板的平面内, 第一凸起 103 和第二凸起 203 的形状可以包括矩形或梯形。

在示例性实施方式中, 第一凸起 103 包括第一凸起上边缘, 第二凸起 203 包括第二凸起上边缘, 在竖直方向 Y, 第一凸起上边缘与第一上边缘 101 之间的距离 L7 约为 $10\mu\text{m} \sim 20\mu\text{m}$, 第二凸起上边缘与第二上边缘 201 之间的距离 L8 约为 $10\mu\text{m} \sim 20\mu\text{m}$ 。在水平方向 X, 第一凸起 103 和第二凸起 203 的宽度为所在滤光单元的宽度的 $1/3 \sim 1/2$ 。

在示例性实施方式中, 位于第 k 显示行的第一滤光单元与第 k+1 显示行的第一滤光单元之间的遮挡行包括设置有第一凸起 103 的第一上边缘 101 和

平直的第一下边缘 102，第一上边缘 101 和第一下边缘 102 沿水平方向 X 延伸。位于第 k+1 显示行的第一滤光单元与第 k+2 显示行的第一滤光单元之间的遮挡行包括平直的第四上边缘 401 和设置有两个凸块的第四下边缘 402，两个凸块分别设置在第四下边缘 402 邻近两侧遮挡列的位置。在示例性实施方式中，凸块可以是直角三角形，两个直角三角形的第一直角边分别设置在第四下边缘 402 上，两个直角三角形的第二直角边分别设置在第四下边缘 402 两侧的遮挡列上。

在示例性实施方式中，位于第 k 显示行的第二滤光单元与第 k+1 显示行的第二滤光单元之间的遮挡行包括设置有第二凸起 203 的第二上边缘 201 和平直的第二下边缘 202，第二上边缘 201 和平直的第二下边缘 202 沿水平方向 X 延伸。位于第 k+1 显示行的第二滤光单元与第 k+2 显示行的第二滤光单元之间的遮挡行包括平直的第五上边缘 501 和设置有两个凸块的第五下边缘 502，两个凸块分别设置在第五下边缘 502 邻近两侧遮挡列的位置。在示例性实施方式中，凸块可以是直角三角形，两个直角三角形的第一直角边分别设置在第五下边缘 502 上，两个直角三角形的第二直角边分别设置在第五下边缘 502 两侧的遮挡列上。

在示例性实施方式中，位于第 k 显示行的第三滤光单元与第 k+1 显示行的第三滤光单元之间的遮挡行包括平直的第三上边缘 301 和平直的第三下边缘 302，第三上边缘 301 和第三下边缘 302 沿水平方向 X 延伸。位于第 k+1 显示行的第三滤光单元与第 k+2 显示行的第三滤光单元之间的遮挡行包括平直的第六上边缘 601 和设置有两个凸块的第六下边缘 602，两个凸块设置在第六下边缘 602 邻近两侧遮挡列的位置。在示例性实施方式中，凸块可以是直角三角形，两个直角三角形的第一直角边分别设置在第六下边缘 602 上，两个直角三角形的第二直角边分别设置在第六下边缘 602 两侧的遮挡列上。

以第四下边缘处的凸块为例，当凸块包括一个直角三角形时，直角三角形的第一直角边设置在紧贴第四下边缘位置处，直角三角形的第二直角边设置在贴近第四下边缘一侧（左侧或右侧）的遮挡列位置处。当凸块包括两个直角三角形时，其中第一直角三角形的第一直角边设置在紧贴第四下边缘位置处，第一直角三角形的第二直角边设置在贴近第四下边缘左侧（或右侧）的遮挡

列位置处，第二直角三角形的第一直角边设置在紧贴第四下边缘位置处，第二直角三角形的第二直角边设置在贴近第四下边缘右侧（或左侧）的遮挡列位置处。

在示例性实施方式中，在竖直方向 Y，第三上边缘 301 与第一上边缘 101 之间的距离大于第一凸起上边缘与第一上边缘 101 之间的距离 L7，第三上边缘 301 与第二上边缘 201 之间的距离大于第二凸起上边缘与第二上边缘 201 之间的距离 L8。

在示例性实施方式中，对于第 k 显示行与第 k+1 显示行之间的遮挡行，第一凸起 103 的上边缘与第一中心线的距离大于第一上边缘 101 与第一中心线的距离，第二凸起 203 的上边缘与第一中心线的距离大于第二上边缘 201 与第一中心线的距离，第三上边缘 301 与第一中心线的距离大于第一凸起 103 的上边缘与第一中心线的距离，第三上边缘 301 与第一中心线的距离大于第二凸起 203 的上边缘与第一中心线的距离。第三下边缘 302 与第一中心线的距离大于第一下边缘 102 与第一中心线的距离，第三下边缘 302 与第一中心线的距离大于第二下边缘 202 与第一中心线的距离。本公开实施例中，第一中心线为位于第 k 显示行内的上边缘与位于第 k+1 显示行内的下边缘之间的水平方向 X 延伸的中线。

在一些可能的实现方式中，第一凸起 103 的上边缘与第一中心线的距离等于第二凸起 203 的上边缘与第一中心线的距离，第一上边缘 101 与第一中心线的距离等于第二上边缘 201 与第一中心线的距离，第一下边缘 102 与第一中心线的距离等于第二下边缘 202 与第一中心线的距离。

在示例性实施方式中，对于第 k+1 显示行与第 k+2 显示行之间的遮挡行，第六上边缘 601 与第二中心线的距离大于第四上边缘 401 与第二中心线的距离，第六上边缘 601 与第二中心线的距离大于第五上边缘 501 与第二中心线的距离，第六下边缘 602 与第二中心线的距离等于第四下边缘 402 与第二中心线的距离，第六下边缘 602 与第二中心线的距离等于第五下边缘 502 与第二中心线的距离。本公开实施例中，第二中心线为位于第 k+1 显示行内的上边缘与位于第 k+2 显示行内的下边缘之间的水平方向 X 延伸的中线。

在一些可能的实现方式中，第四上边缘 401 与第二中心线的距离等于第五上边缘 501 与第二中心线的距离。

(2) 形成滤光单元图案。在示例性实施方式中，形成滤光单元图案可以包括：在形成有黑矩阵 21 图案的第二基底 20 上依次形成三个滤光单元图案，三个滤光单元图案包括红色滤光单元 23、绿色滤光单元 24 和蓝色滤光单元 25，三个滤光单元分别设置在黑矩阵 21 之间，并按照设定规律周期性排列，如图 11A、图 11B 和图 11C 所示，图 11B 为图 11A 中 C-C 向的剖视图，图 11C 为图 11A 中 D-D 向的剖视图。

三、第二部分

10 在示例性实施方式中，对盒工艺可以包括：首先，将彩膜基板翻转，使得彩膜基板上的彩膜层朝向阵列基板。随后，在阵列基板的非显示区域涂覆密封体，在阵列基板的显示区域滴涂液晶，在真空条件下，彩膜基板与阵列基板相对贴近进行对位和压合，通过紫外固化和/或热固化，使封框胶固化，完成对盒工艺，形成显示面板，如图 12 所示。

15 在示例性实施方式中，黑矩阵的遮挡行实现对第一基板上多条栅线、多条公共电极线和多个薄膜晶体管的遮挡，黑矩阵的遮挡列实现对第一基板上多条第一数据线和多条第二数据线的遮挡，多个遮挡行和遮挡列相互交叉形成的多个开口区域暴露出第一基板上的多个像素电极。

20 在示例性实施方式中，第一基板上的每个子像素中，像素电极与漏电极的连接区域与黑矩阵存在交叠，使得黑矩阵实现对第一过孔的遮挡，可以保证良好的显示品质。

在示例性实施方式中，第一基板上的每个子像素中，像素电极的边缘区域与黑矩阵存在交叠，使得黑矩阵实现对边缘区域的遮挡，可以保证良好的显示品质。

25 在一些可能的实现方式中，可以采用阵列基板翻转方式，封框胶可以涂覆在阵列基板上，或者可以涂覆在彩膜基板上，液晶可以滴涂在阵列基板上，或者可以滴涂在彩膜基板上，本公开在此不做限定。

在一些可能的实现方式中，阵列基板和彩膜基板也可以通过其它方式制

备，阵列基板和彩膜基板上可以形成有其它膜层，本公开在此不做限定。

在示例性实施方式中，由于奇数行中子像素的薄膜晶体管连接第一数据线，偶数行中子像素的薄膜晶体管连接第二数据线，使得奇数行与偶数行中子像素的电极形状不同，因而产生像素开口率差异。本公开实施例在形成黑矩阵时，通过将奇数显示行和偶数显示行的遮挡行设置成不同宽度，使得奇数行与偶数行中第一子像素的像素开口率相同，奇数行与偶数行中第二子像素的像素开口率相同，奇数行与偶数行中第三子像素的像素开口率相同，减小了奇数显示行的像素开口率与偶数显示行的像素开口率之间的差异，有效避免了横纹不良和暗态漏光不良。通过在奇数显示行的第一子像素和第二子像素中邻近薄膜晶体管一侧的遮挡行上设置凸起，将邻近薄膜晶体管附近的遮挡行加宽，有效避免了在阵列基板与彩膜基板错位时导致的暗态漏光不良，提升了产品品质。

图 13 为本公开示例性实施例另一种第一基板的等效电路图。如图 13 所示，第一基板包括 M 条栅线 4、M 条公共电极线 5 和 N 对数据线，每对数据线包括第一数据线 6 和第二数据线 7，沿水平方向延伸且平行设置的多条栅线 4 和多条公共电极线 5 限定出 M 个显示行，沿竖直方向延伸且平行设置的多条第一数据线 6 和多条第二数据线 7 限定出 N 个显示列，因而 M 条栅线 4、M 条公共电极线 5、N 条第一数据线 6 和 N 条第二数据线 7 垂直交叉限定出呈阵列排布的 M*N 个子像素，M 和 N 为大于或等于 1 的正整数。每个子像素包括薄膜晶体管 3 和像素电极 8，薄膜晶体管 3 的源电极与第一数据线 6 或第二数据线 7 连接，薄膜晶体管 3 的漏电极与所在子像素的像素电极 8 连接。在一显示行中，栅线 4 设置在邻近下一显示行的一侧，公共电极线 5 设置在邻近上一显示行的一侧，即栅线 4 设置在本显示行子像素的下侧，公共电极线 5 设置在本显示行子像素的上侧。在一显示列中，第一数据线 6 设置在邻近上一显示列的一侧，第二数据线 7 设置在邻近下一显示列的一侧，即第一数据线 6 设置在本显示列子像素的左侧，位于本显示列与左侧显示列之间，第二数据线 7 设置在本显示列子像素的右侧，位于本显示列与右侧显示列之间。M 个显示行中，包括 M/2 个奇数显示行和 M/2 个偶数显示行。M/2 个奇数显示行中子像素的薄膜晶体管 3 与第二数据线 7 连接，M/2 个偶数显

示行中子像素的薄膜晶体管 3 与第一数据线 6 连接。

在示例性实施方式中，第二基板 2 包括阵列排布的 $M \times N$ 个滤光单元， $M \times N$ 个滤光单元 22 与 $M \times N$ 个子像素的位置一一对应，相邻的两个滤光单元 22 之间设置有黑矩阵 21。由于偶数显示行中子像素的薄膜晶体管与第一数据线 5 连接，奇数显示行中子像素的薄膜晶体管与第二数据线连接，因而可以设置第 k （偶数）显示行与第 $k+1$ （奇数）显示行之间的遮挡行具有第一宽度，第 $k+1$ （奇数）显示行与第 $k+2$ （偶数）显示行之间的遮挡行具有第二宽度，所述第一宽度不等于所述第二宽度。

10 所述第一宽度不等于所述第二宽度包括如下任意一种或多种：第一距离小于第四距离，第二距离小于第五距离，第三距离大于第六距离。

第一距离为位于第 k 显示行的第一子像素内的第一上边缘与位于第 $k+1$ 显示行的第一子像素内的第一下边缘之间的距离，第二距离为位于第 k 显示行的第二子像素内的第二上边缘与位于第 $k+1$ 显示行的第二子像素内的第二下边缘之间的距离，第三距离为位于第 k 显示行的第三子像素内的第三上边缘与位于第 $k+1$ 显示行的第三子像素内的第三下边缘之间的距离，第四距离为位于第 $k+1$ 显示行的第一子像素内的第四上边缘与位于第 $k+2$ 显示行的第一子像素内的第四下边缘之间的距离，第五距离为位于第 $k+1$ 显示行的第二子像素内的第五上边缘与位于第 $k+2$ 显示行的第二子像素内的第五下边缘之间的距离，第六距离为位于第 $k+1$ 显示行的第三子像素内的第六上边缘与位于第 $k+2$ 显示行的第三子像素内的第六下边缘之间的距离。

本公开实施例还提供了一种显示装置，包括前述的显示面板。显示装置可以是手机、平板电脑、电视机、显示器、笔记本电脑、数码相框、导航仪等任何具有显示功能的产品或部件。

25 虽然本公开所揭露的实施方式如上，但所述的内容仅为便于理解本公开而采用的实施方式，并非用以限定本公开。任何本公开所属领域内的技术人员，在不脱离本公开所揭露的精神和范围的前提下，可以在实施的形式及细节上进行任何的修改与变化，但本申请的专利保护范围，仍须以所附的权利要求书所界定的范围为准。

权 利 要 求 书

- 1、一种显示面板，包括相对设置的第一基板和第二基板；所述第一基板包括由 M 条栅线和 N 对数据线交叉限定出的 $M*N$ 个子像素，每对数据线包括第一数据线和第二数据线，所述子像素包括薄膜晶体管和像素电极；第 m 显示行中，所有子像素的薄膜晶体管与第 m 条栅线连接；第 n 显示列中，奇数显示行中子像素的薄膜晶体管与第 n 对数据线的第二数据线连接，偶数显示行中子像素的薄膜晶体管与第 n 对数据线的第二数据线连接；或者，第 n 显示列中，偶数显示行中子像素的薄膜晶体管与第 n 对数据线的第二数据线连接，奇数显示行中子像素的薄膜晶体管与第 n 对数据线的第二数据线连接；
- 10 M 和 N 为均大于或等于 1 的正整数， $m=1, 2, \dots, M$ ， $n=1, 2, \dots, N$ ；

所述第二基板包括与所述子像素一一对应的 $M*N$ 个滤光单元，相邻的滤光单元之间设置有黑矩阵，所述黑矩阵包括位于相邻显示行之间的遮挡行和位于相邻显示列之间的遮挡列；

- 在所述数据线的延伸方向，位于第 k 显示行与第 $k+1$ 显示行之间的遮挡行具有第一宽度，位于第 $k+1$ 显示行与第 $k+2$ 显示行之间的遮挡行具有第二宽度，所述第一宽度不等于所述第二宽度。
- 15

- 2、根据权利要求 1 所述的显示面板，其中，第 m 显示行中的多个子像素包括周期性排布的第一子像素、第二子像素和第三子像素；位于第 k 显示行与第 $k+1$ 显示行之间的遮挡行中，所述遮挡行包括位于第 k 显示行内的上边缘和位于第 $k+1$ 显示行内的下边缘；所述上边缘包括位于第 k 显示行的第一子像素内的第一上边缘、位于第 k 显示行的第二子像素内的第二上边缘和位于第 k 显示行的第三子像素内的第三上边缘，所述下边缘包括位于第 $k+1$ 显示行的第一子像素内的第一下边缘、位于第 $k+1$ 显示行的第二子像素内的第二下边缘和位于第 $k+1$ 显示行的第三子像素内的第三下边缘；位于第 $k+1$ 显示行与第 $k+2$ 显示行之间的遮挡行中，所述遮挡行包括位于第 $k+1$ 显示行内的上边缘和位于第 $k+2$ 显示行内的下边缘；所述上边缘包括位于第 $k+1$ 显示行的第一子像素内的第四上边缘、位于第 $k+1$ 显示行的第二子像素内的第五上边缘和位于第 $k+1$ 显示行的第三子像素内的第六上边缘，所述下边缘包括位于第 $k+2$ 显示行的第一子像素内的第四下边缘、位于第 $k+2$ 显示行的第
- 20
- 25

二子像素内的第五下边缘和位于第 $k+2$ 显示行的第三子像素内的第六下边缘；在所述数据线的延伸方向，所述第一上边缘与第一下边缘之间的距离为第一距离，所述第二上边缘与第二下边缘之间的距离为第二距离，所述第三上边缘与第三下边缘之间的距离为第三距离，所述第四上边缘与第四下边缘之间的距离为第四距离，所述第五上边缘与第五下边缘之间的距离为第五距离，所述第六上边缘与第六下边缘之间的距离为第六距离；所述第一宽度不等于第二宽度包括如下任意一种或多种：所述第一距离小于第四距离，所述第二距离小于第五距离，所述第三距离大于第六距离。

3、根据权利要求 2 所述的显示面板，其中，所述第一距离与第四距离之差为 $10\mu\text{m} \sim 20\mu\text{m}$ ，所述第二距离与第五距离之差为 $10\mu\text{m} \sim 20\mu\text{m}$ ，所述第三距离与第六距离之差为 $1\mu\text{m} \sim 5\mu\text{m}$ 。

4、根据权利要求 2 所述的显示面板，其中，所述第三距离大于第一距离，所述第三距离大于第二距离。

5、根据权利要求 4 所述的显示面板，其中，所述第三距离与第一距离之差为 $10\mu\text{m} \sim 35\mu\text{m}$ ，所述第三距离与第二距离之差为 $10\mu\text{m} \sim 35\mu\text{m}$ 。

6、根据权利要求 2 所述的显示面板，其中，所述第六距离大于第四距离，所述第六距离大于第五距离。

7、根据权利要求 6 所述的显示面板，其中，所述第六距离与第四距离之差为 $10\mu\text{m} \sim 20\mu\text{m}$ ，所述第六距离与第五距离之差为 $10\mu\text{m} \sim 20\mu\text{m}$ 。

8、根据权利要求 2 所述的显示面板，其中，位于第 k 显示行的第一子像素内的遮挡行设置有第一凸起，所述第一凸起设置在所述第一上边缘上，沿着远离所述第一下边缘的方向延伸；位于第 k 显示行的第二子像素内的遮挡行设置有第二凸起，所述第二凸起设置在所述第二上边缘上，所述第二凸起沿着远离所述第二下边缘的方向延伸。

9、根据权利要求 8 所述的显示面板，其中，在所述栅线的延伸方向，所述第一凸起位于所述第一子像素中设置薄膜晶体管的一侧，所述第二凸起位于所述第二子像素中设置薄膜晶体管的一侧。

10、根据权利要求 8 所述的显示面板，其中，所述第一凸起和第二凸起

的形状包括矩形或梯形。

11、根据权利要求 8 所述的显示面板，其中，在所述数据线的延伸方向，所述第一凸起包括第一凸起上边缘，所述第二凸起包括第二凸起上边缘，所述第一凸起上边缘与所述第一上边缘之间的距离为 $10\mu\text{m} \sim 20\mu\text{m}$ ，所述第二凸起上边缘与所述第二上边缘之间的距离为 $10\mu\text{m} \sim 20\mu\text{m}$ 。

12、根据权利要求 11 所述的显示面板，其中，在所述数据线的延伸方向，所述第三上边缘与所述第一上边缘之间的距离大于所述第一凸起上边缘与所述第一上边缘之间的距离，所述第三上边缘与所述第二上边缘之间的距离大于所述第二凸起上边缘与所述第二上边缘之间的距离。

13、根据权利要求 2 所述的显示面板，其中，所述第一下边缘、第二下边缘和第三下边缘均为沿所述栅线的延伸方向延伸的平直边缘；所述第四上边缘、第五上边缘和第六上边缘均为沿所述栅线的延伸方向延伸的平直边缘；所述第四下边缘、第五下边缘和第六下边缘上均设置有凸块，所述凸块分别设置在所述第四下边缘、第五下边缘和第六下边缘邻近两侧遮挡列的位置。

14、根据权利要求 13 所述的显示面板，其中，所述凸块包括直角三角形，所述直角三角形的第一直角边分别设置在所述第四下边缘、第五下边缘和第六下边缘上，所述直角三角形的第二直角边设置在所述第四下边缘、第五下边缘和第六下边缘两侧的遮挡列上。

15、根据权利要求 1~14 任一项所述的显示面板，其中，所述第一基板包括叠设的第一导电层、第一金属层、第一绝缘层、半导体层、第二金属层、第二绝缘层和第二导电层；所述第一导电层包括设置在每个子像素内的公共电极；所述第一金属层包括栅线和公共电极线、设置在每个子像素内的栅电极和设置在所述第三子像素内的第一连接电极，所述栅线与每个子像素内的栅电极连接，所述公共电极线与每个子像素内的公共电极连接，所述第一连接电极与所述第三子像素的公共电极连接；所述半导体层包括设置在每个子像素内的有源层；所述第二金属层包括第一数据线、第二数据线以及设置在每个子像素内的源电极和漏电极，第 k 显示行中，每个子像素的源电极与所述第一数据线连接，第 $k+1$ 显示行中，每个子像素的源电极与所述第二数据线连接，所述源电极与漏电极之间形成导电沟道；所述第二导电层包括设置

在每个子像素内的像素电极和设置在所述第三子像素中的第二连接电极，所述像素电极通过过孔与所在子像素的漏电极连接，所述第二连接电极通过过孔分别与第一连接电极和公共电极线连接。

5 16、根据权利要求 15 所述的显示面板，其中，第 k 显示行中，所述第一子像素、第二子像素和第三子像素中的公共电极设置有第一公共电极凸起，每个子像素的第一公共电极凸位于所述公共电极邻近第 k-1 显示行的一侧；所述第三子像素中的公共电极设置有第二公共电极凸起，所述第二公共电极凸起位于所述公共电极邻近下一显示行的一侧，所述第一连接电极设置在所述第二公共电极凸起上。

10 17、根据权利要求 15 所述的显示面板，其中，在相邻公共电极线之间的第一间隔区域，所述公共电极线具有第三宽度，在相邻第一间隔区域之间的第二间隔区域，所述公共电极线具有第四宽度，所述第三宽度小于所述第四宽度；在所述第一间隔区域，所述栅线具有第五宽度，在所述第二间隔区域，所述栅线具有第六宽度，所述第五宽度小于所述第六宽度。

15 18、根据权利要求 15 所述的显示面板，其中，所述第一子像素、第二子像素和第三子像素中的栅电极均为矩形状，所述第一子像素和第二子像素中栅电极的长边沿着显示行方向延伸，所述第三子像素中的栅电极的长边沿着显示列方向延伸。

20 19、根据权利要求 15 所述的显示面板，其中，所述第二连接电极的一端通过所述第一绝缘层和第二绝缘层上开设的过孔与所述第一连接电极连接，第二连接电极的另一端通过所述第一绝缘层和第二绝缘层上开设的过孔与下一显示行的公共电极线连接。

25 20、根据权利要求 15 所述的显示面板，其中，每个子像素中，所述像素电极与漏电极的连接区域与所述黑矩阵存在交叠，所述像素电极的边缘区域与黑矩阵存在交叠。

21、根据权利要求 1~14 任一项所述的显示面板，其中，第 k 显示行中的多个滤光单元包括周期性排布的第一滤光单元、第二滤光单元和第三滤光单元，所述第一滤光单元对应所述第一子像素，所述第二滤光单元对应所述

第二子像素，所述第三滤光单元对应所述第三子像素；所述第一滤光单元包括红色滤光单元，所述第二滤光单元包括绿色滤光单元，所述第三滤光单元包括蓝色滤光单元。

22、一种显示装置，包括如权利要求 1~21 任一项所述的显示面板。

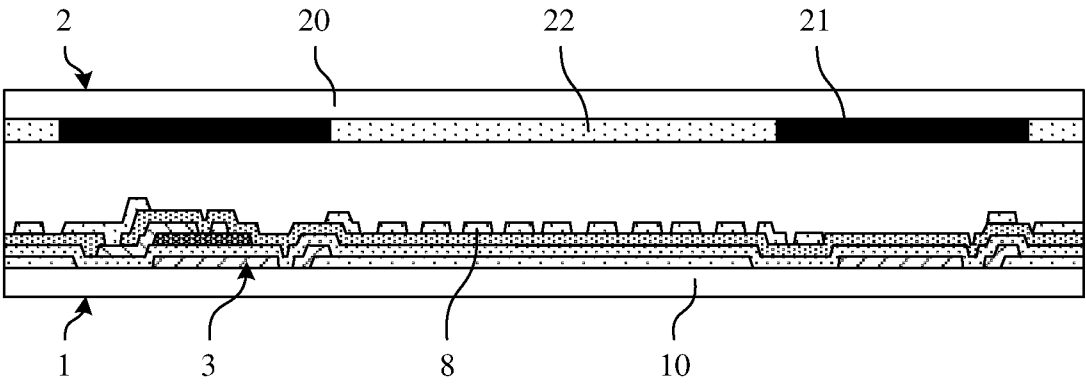


图1

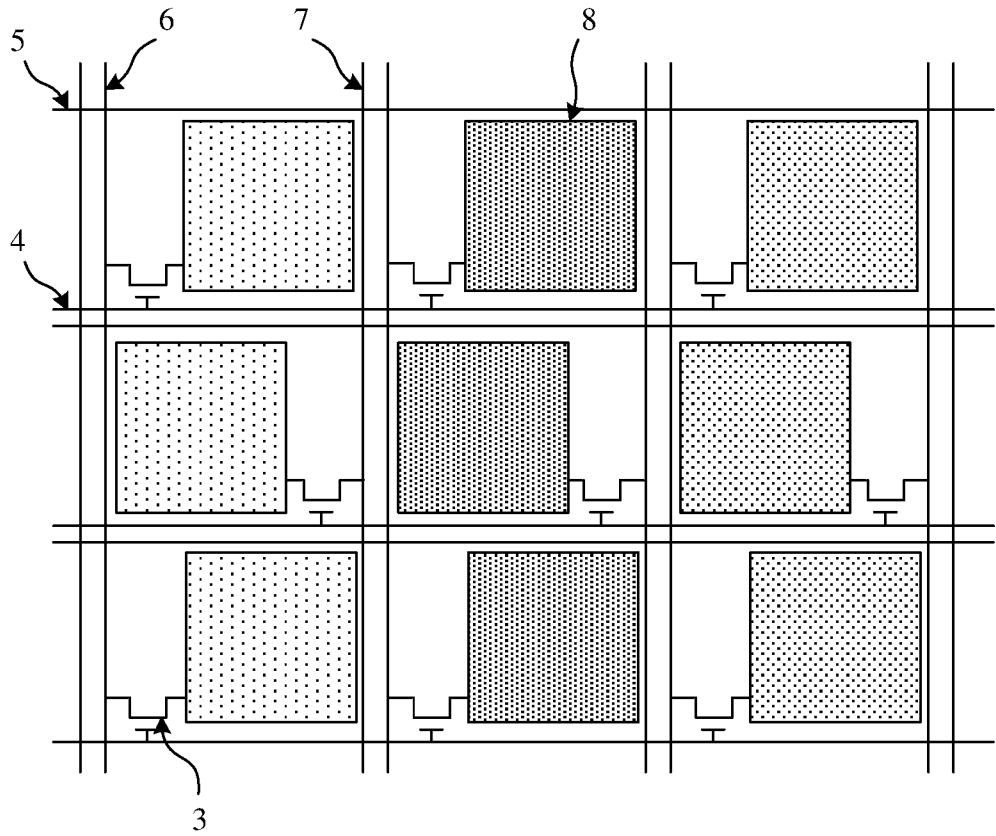


图2

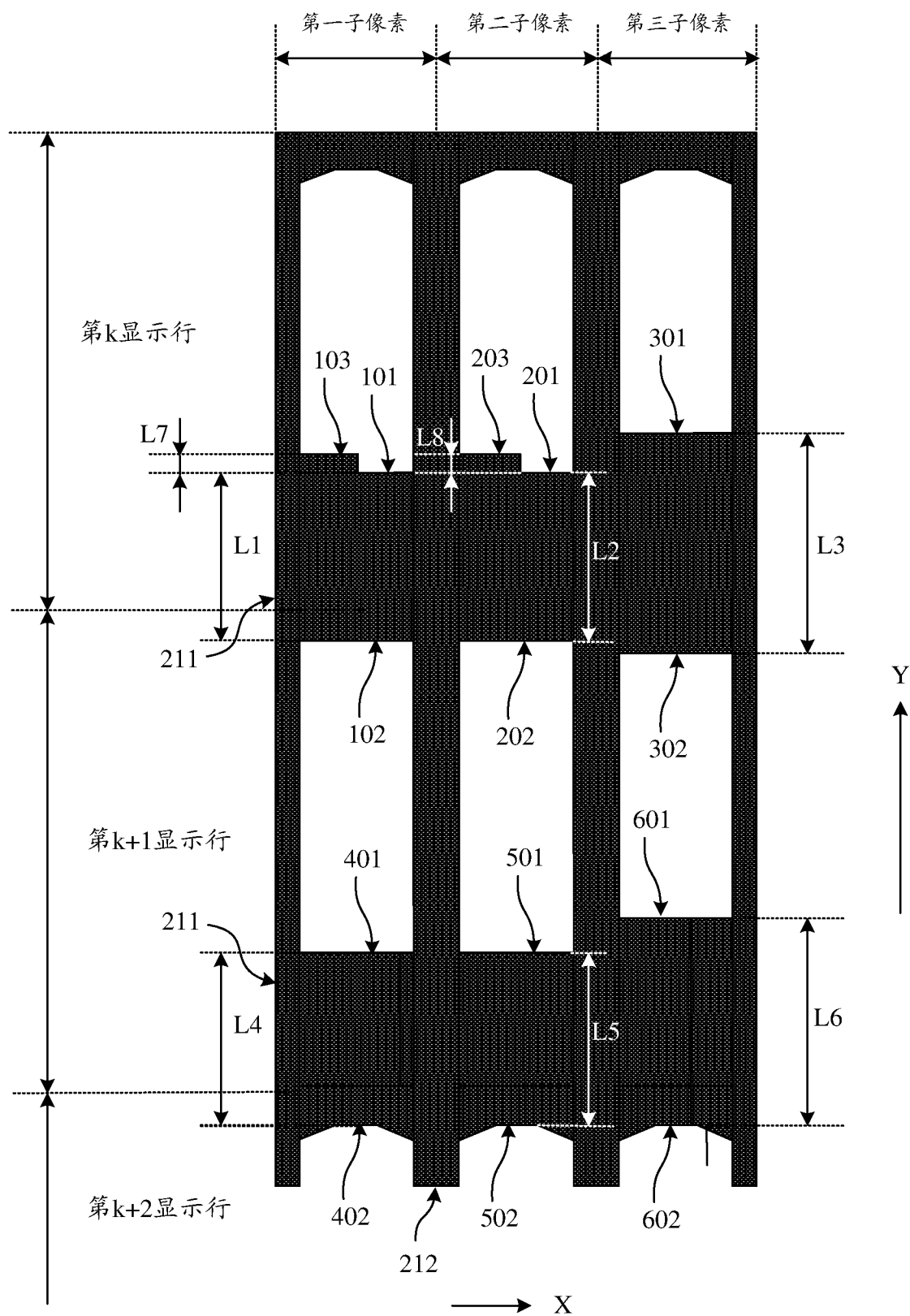


图3

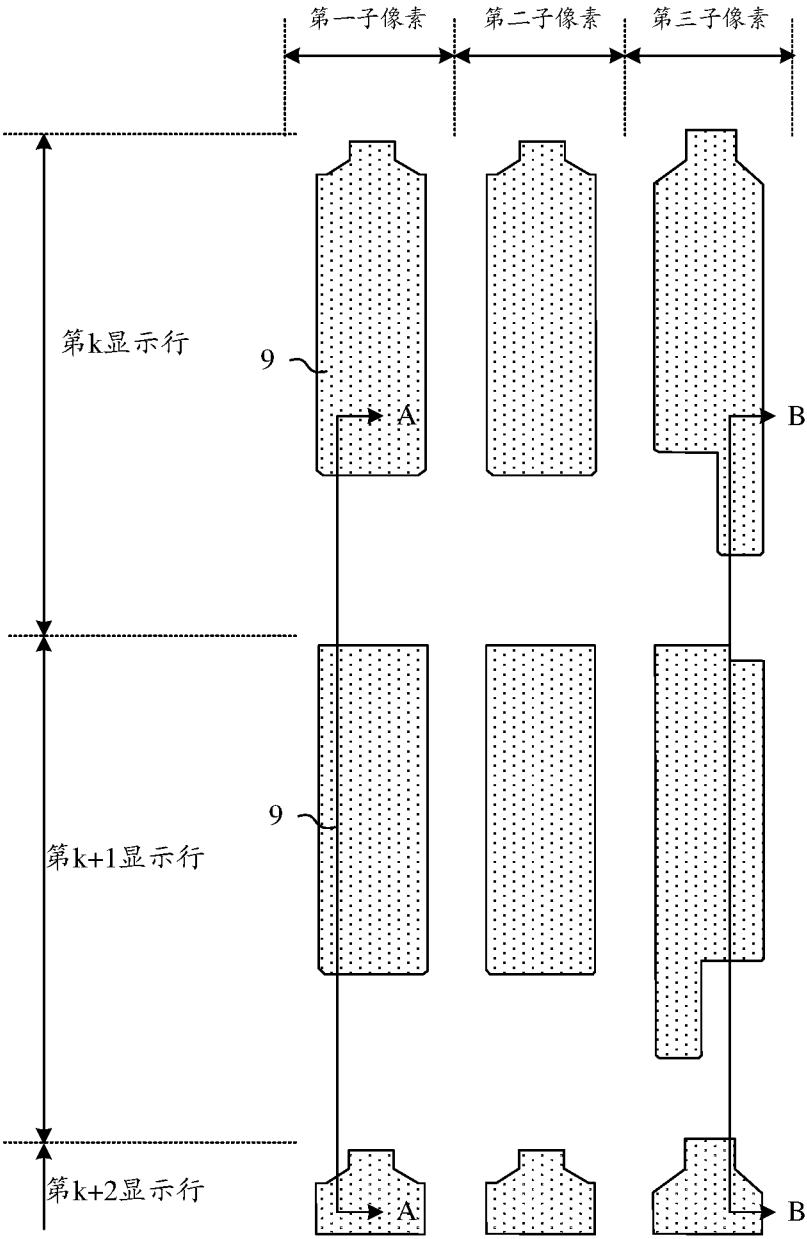


图4A

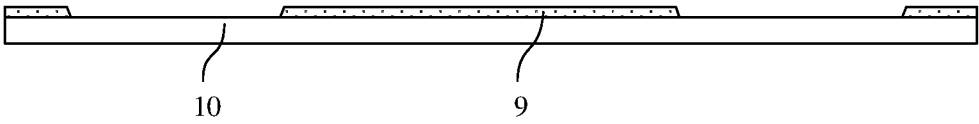


图4B

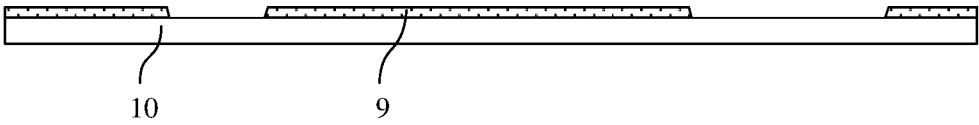


图4C

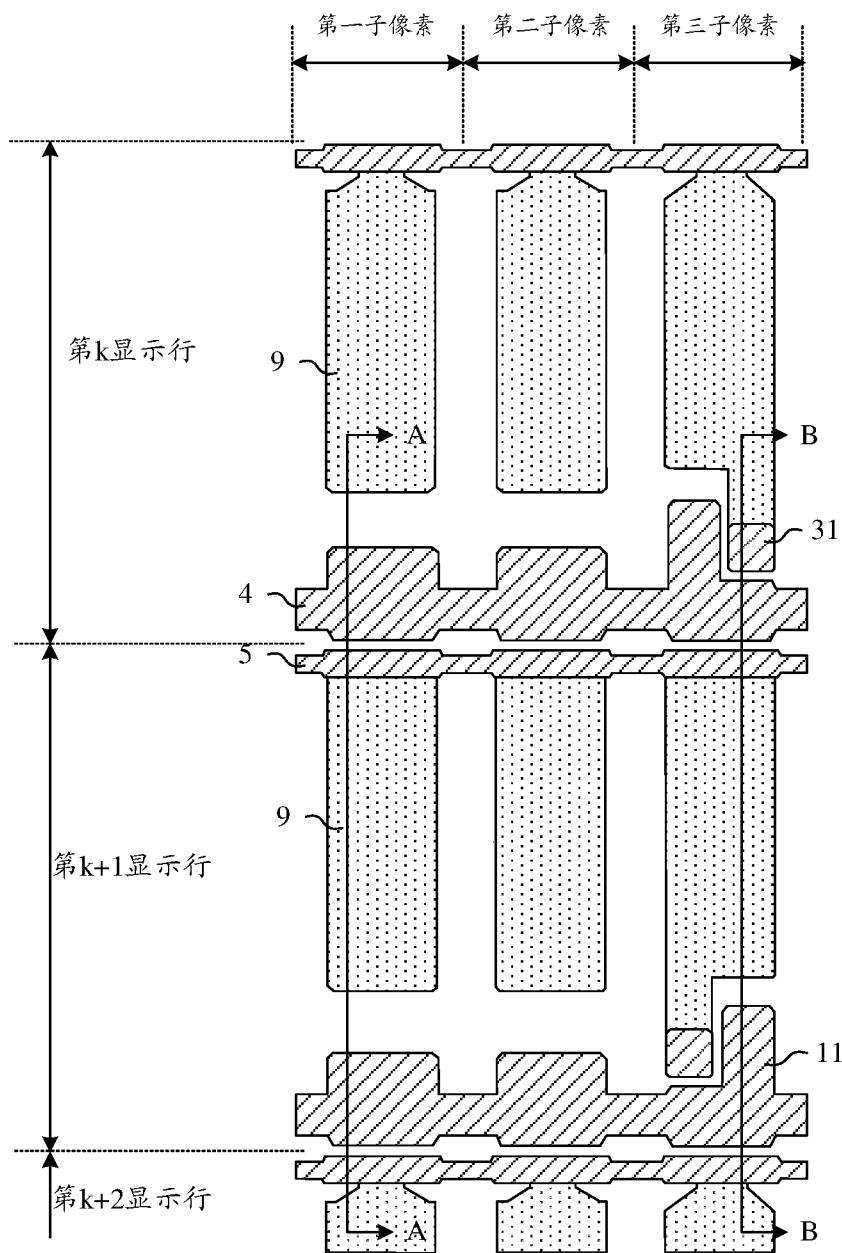


图5A

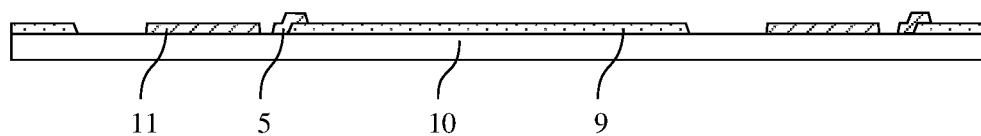


图5B

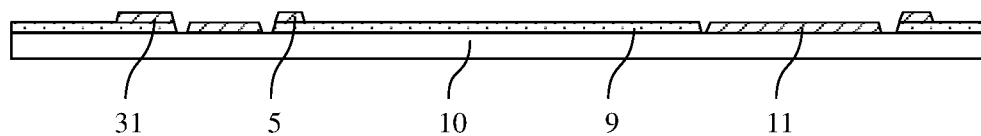


图5C

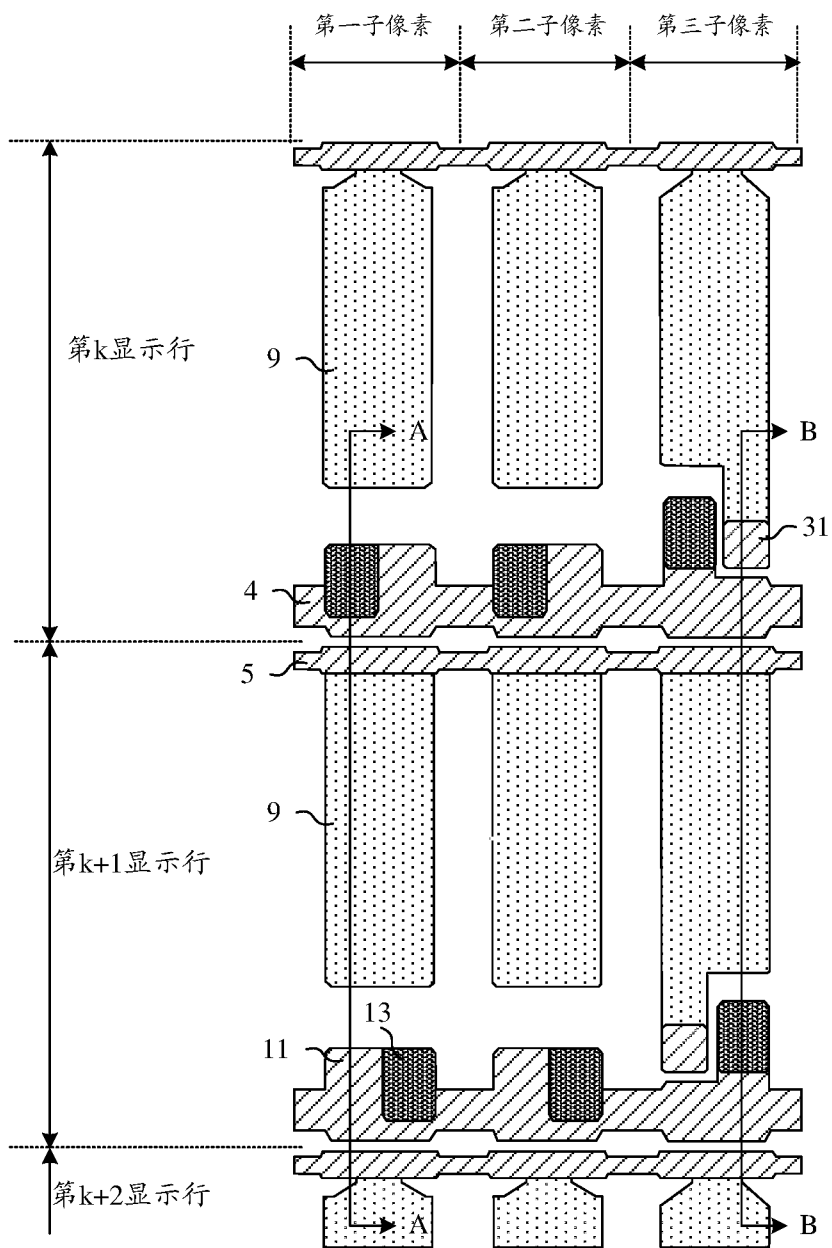


图6A

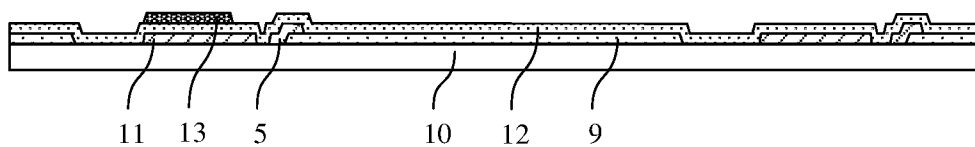


图6B

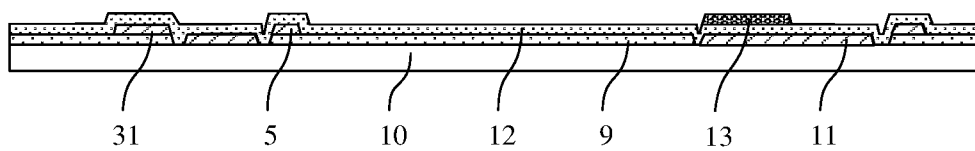


图6C

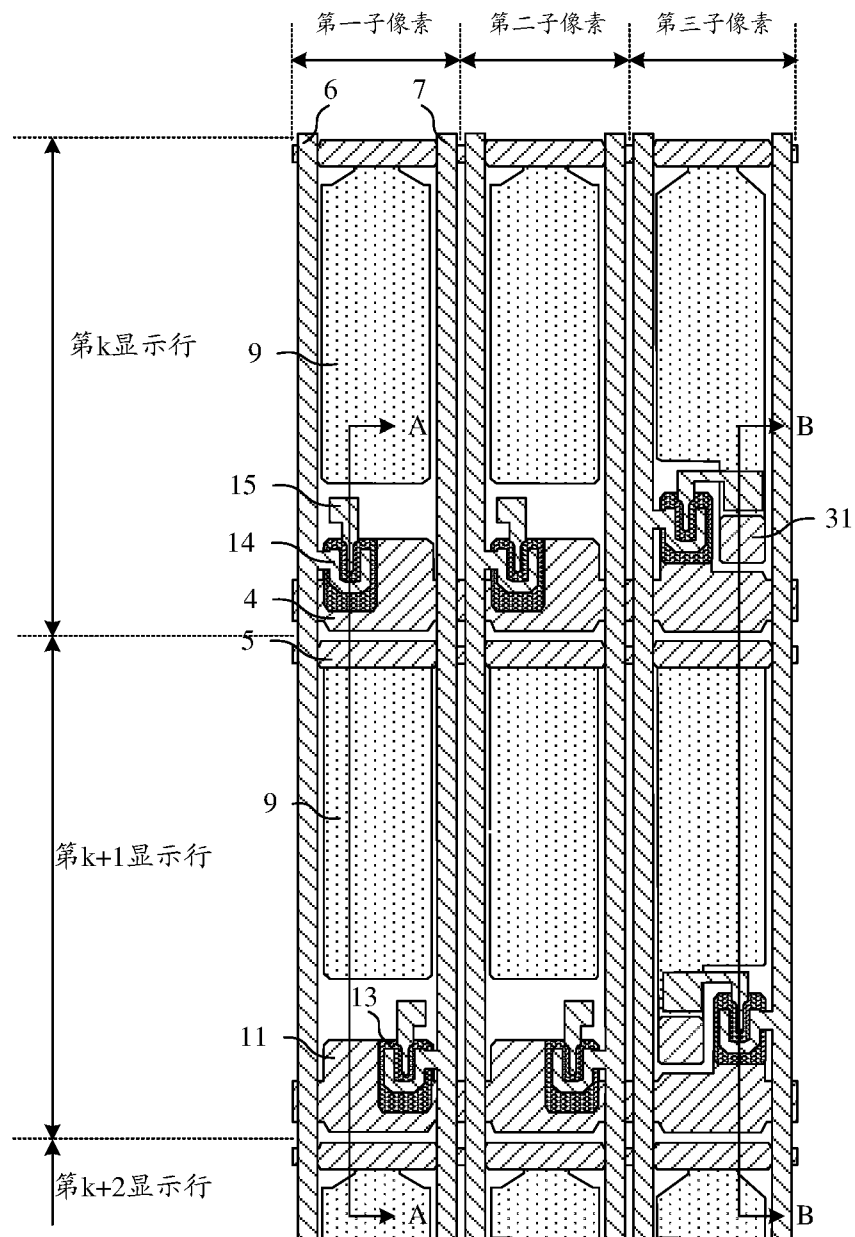


图7A

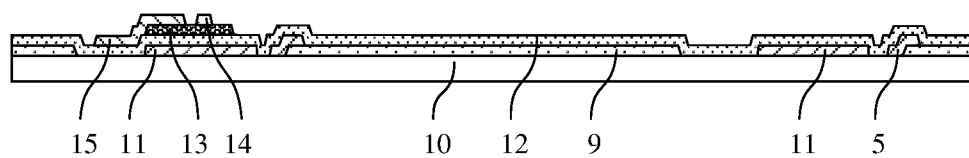


图7B

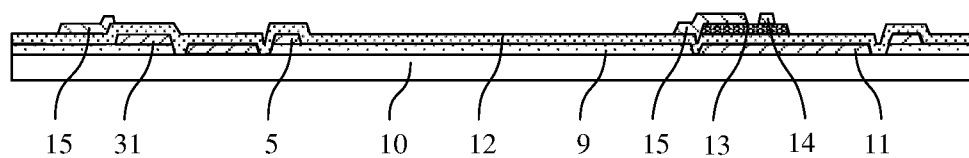
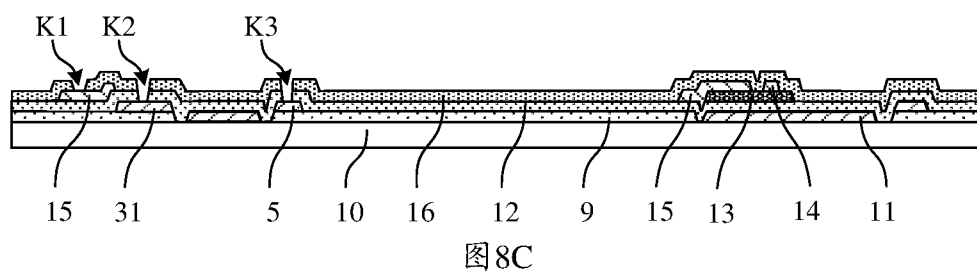
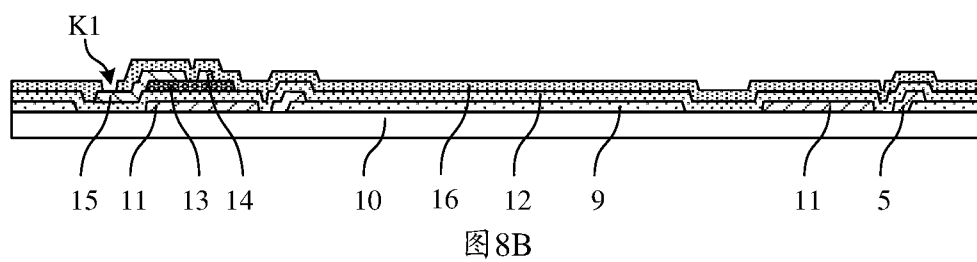
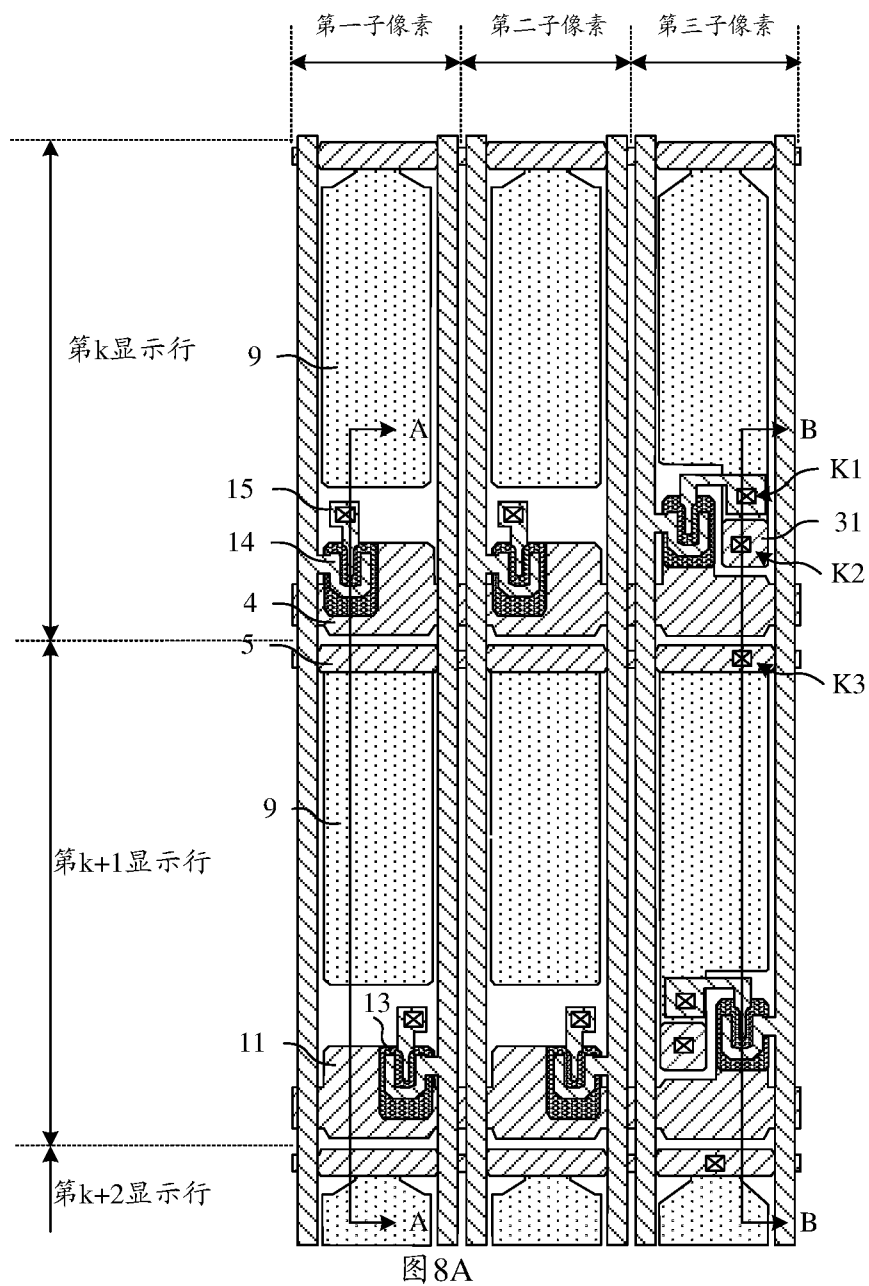


图7C



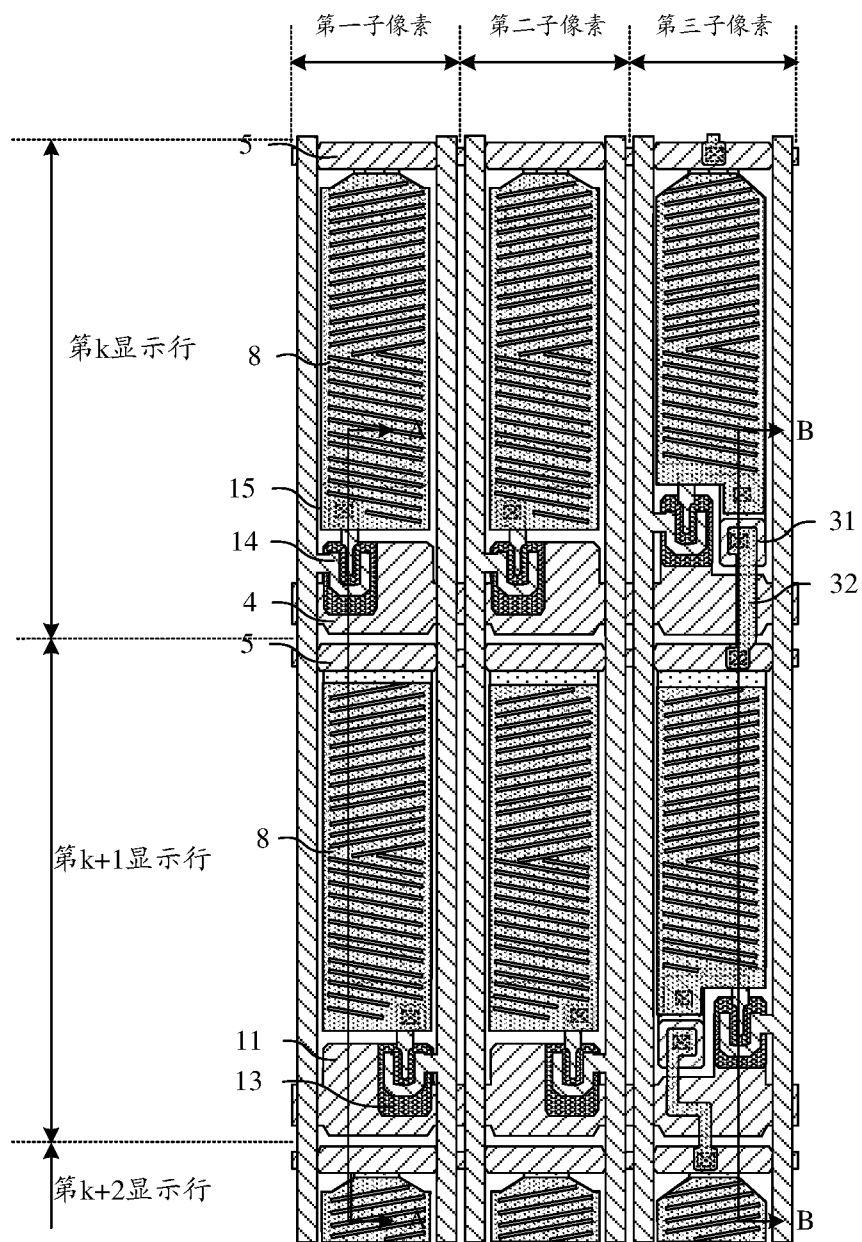


图9A

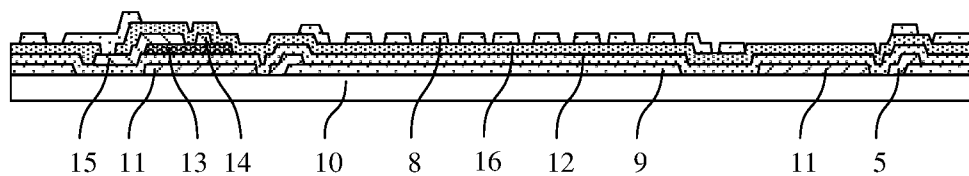


图9B

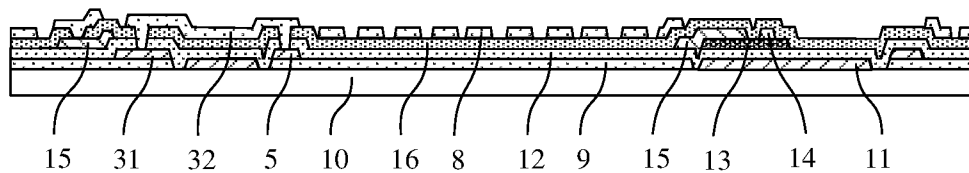


图9C

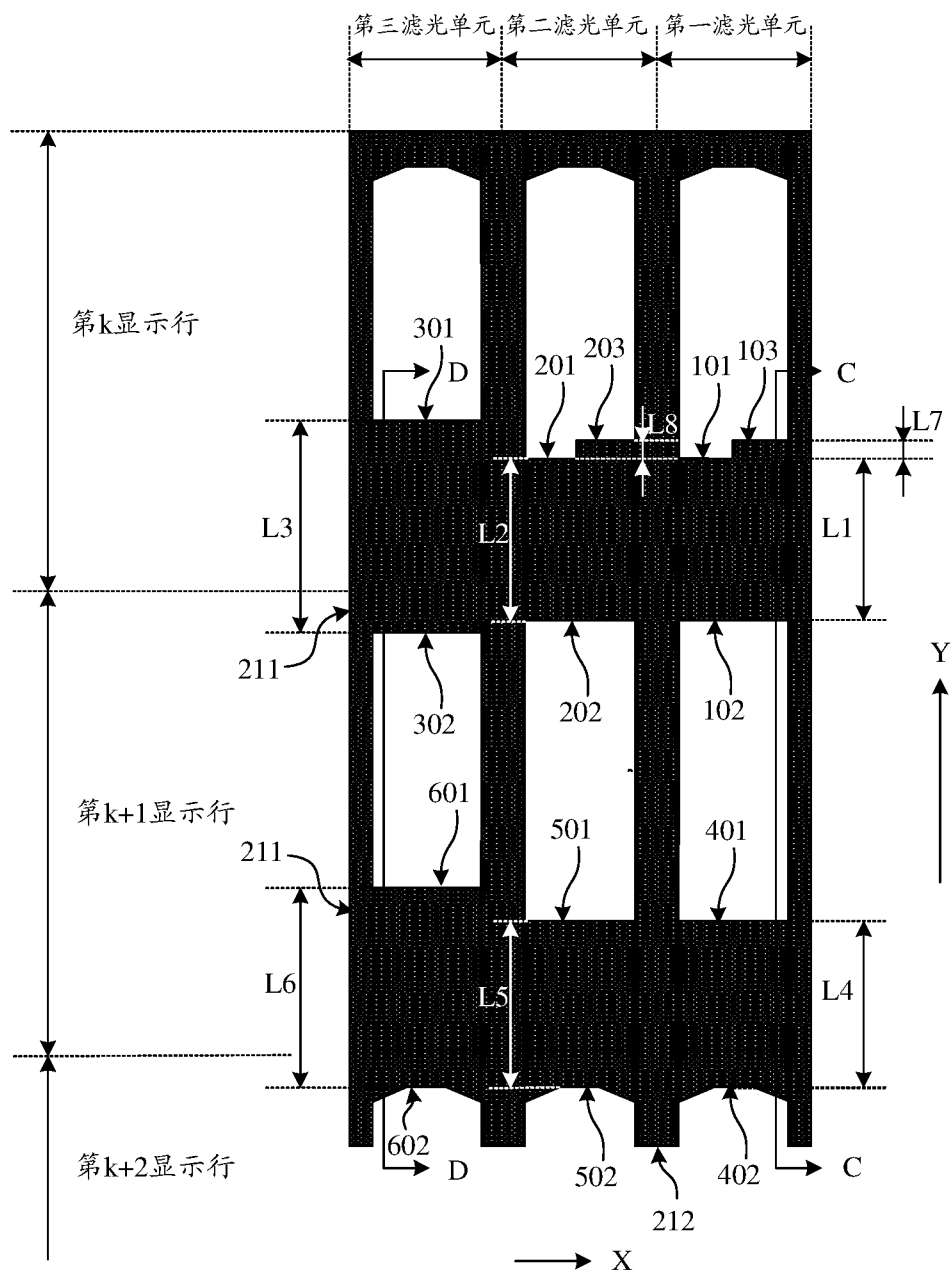


图10A

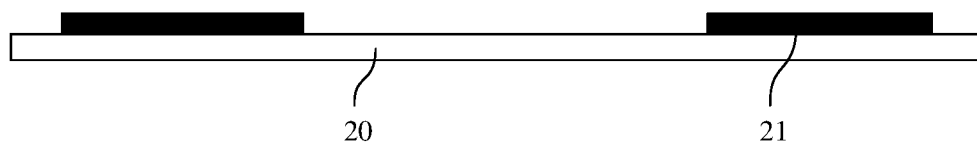


图10B

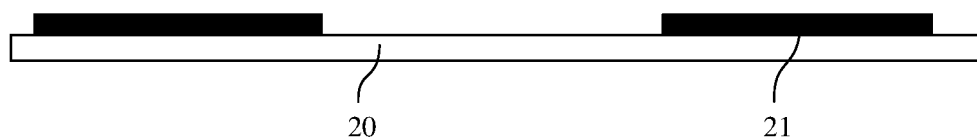


图10C

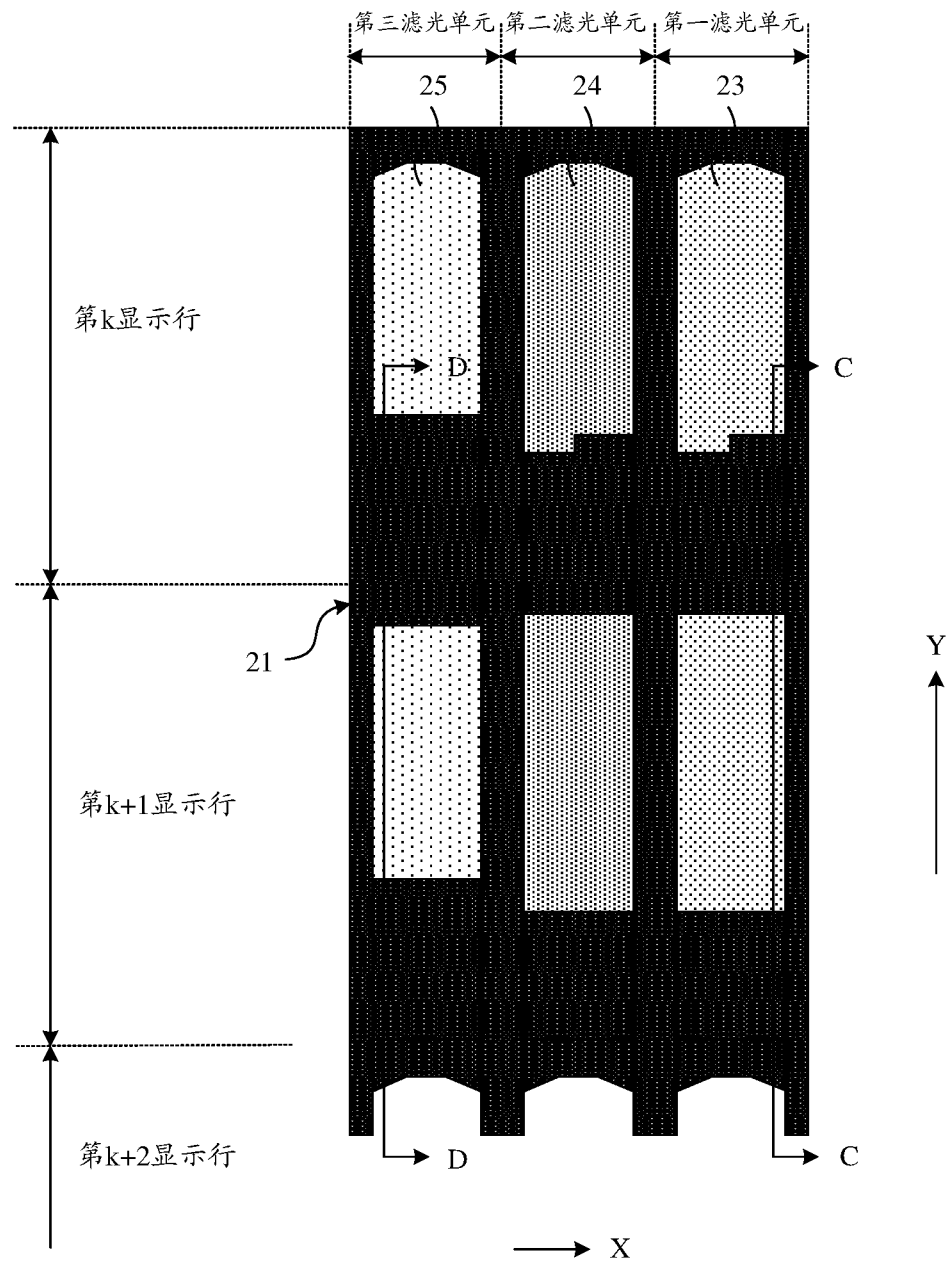


图11A

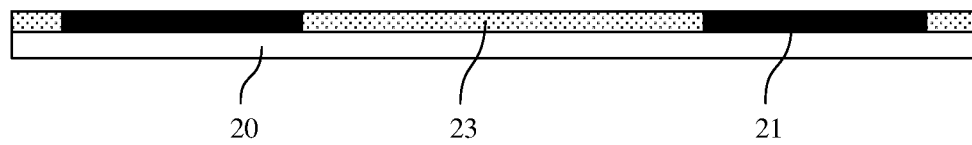


图11B

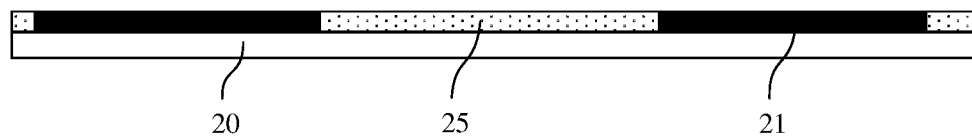


图11C

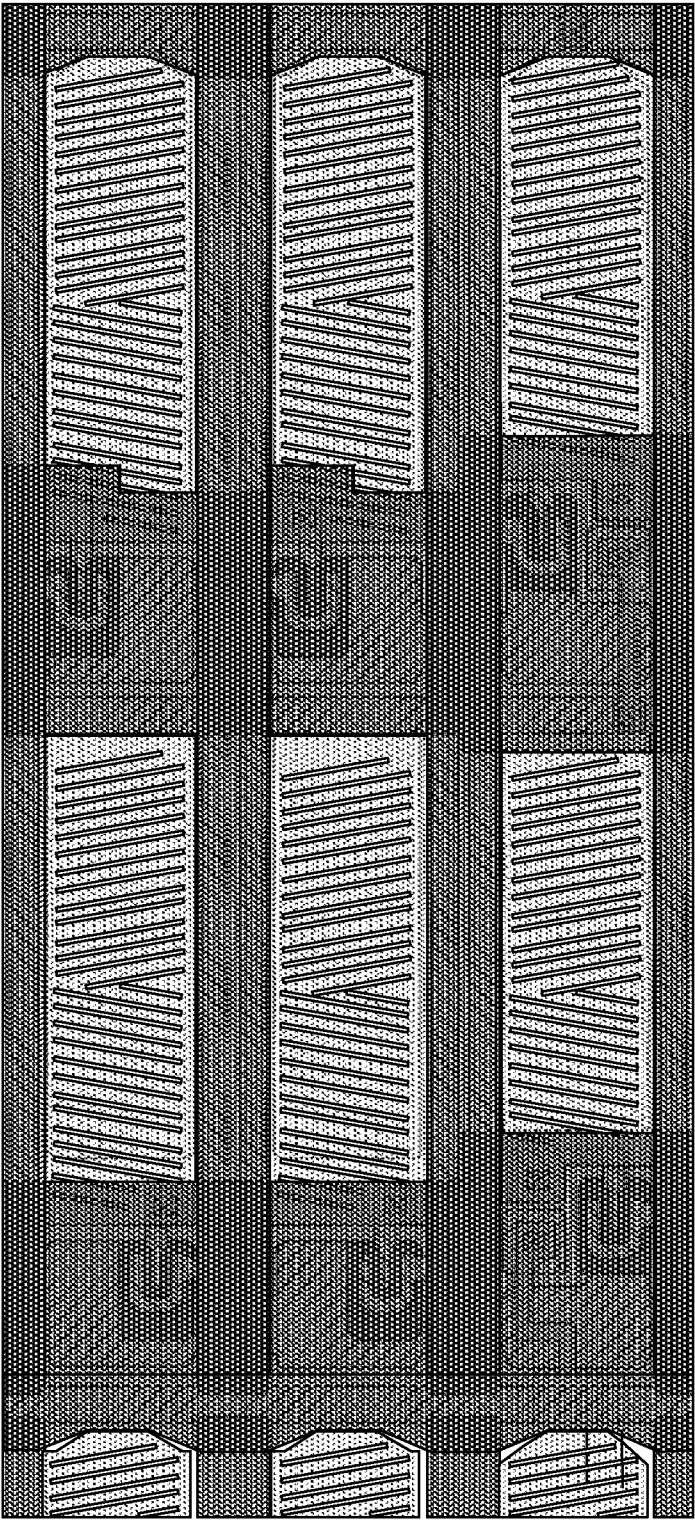


图 12

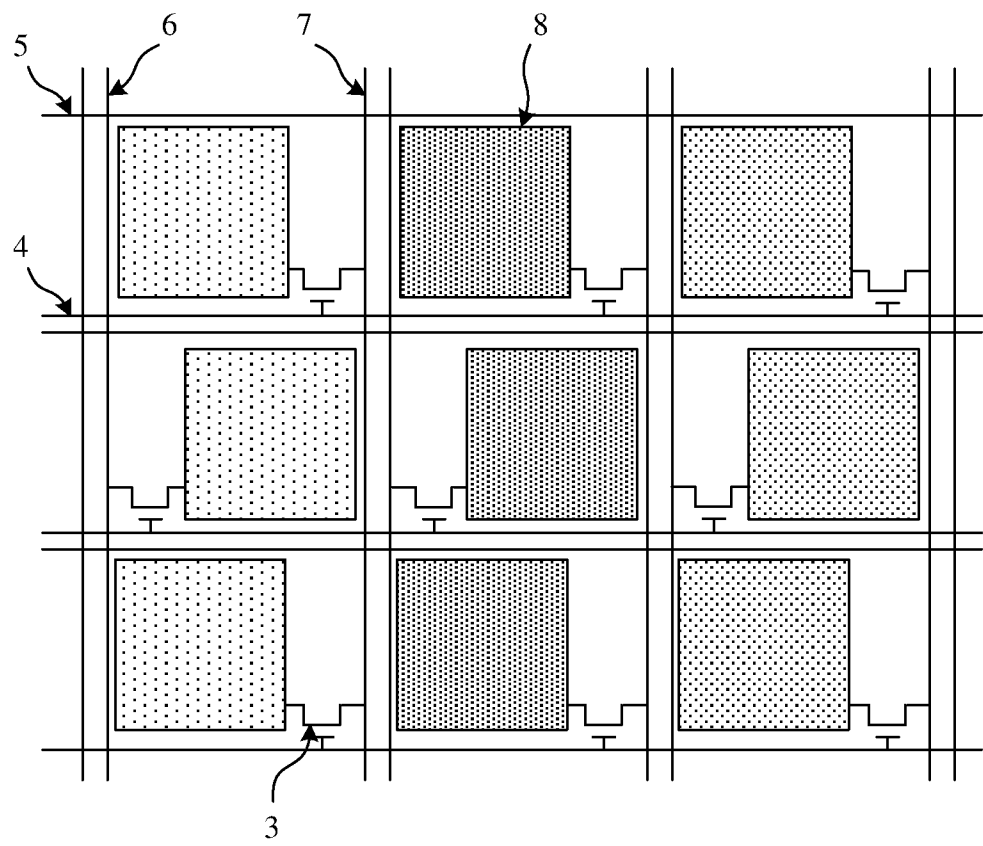


图 13

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2021/093671

A. CLASSIFICATION OF SUBJECT MATTER

G02F 1/1362(2006.01)i; G02F 1/1343(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G02F1/-

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

EPTXT; VEN; USTXT; WOTXT; CNABS; CNTXT: 刘晓娜, 张瑞, 孙玉家, 王孟杰, 陈玉琼, 京东方, 单数, 奇数, 偶数, 双数, 黑矩阵, 遮光, 遮挡, 遮蔽, 挡光, 色阻, 宽度, 距离, 间隔, 邻, 行, 数据线, 组, 对, 行间; data, line, wir?, shad?, BM, black, Matrix, odd, even, pair, couple, width, narrow.

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	CN 103792749 A (BEIJING BOE DISPLAY TECHNOLOGY CO., LTD. et al.) 14 May 2014 (2014-05-14) description paragraphs 3, 18, 27-44, figures 1-6	1-2, 8-11, 15, 18-22
Y	CN 109920356 A (BEIJING BOE DISPLAY TECHNOLOGY CO., LTD. et al.) 21 June 2019 (2019-06-21) description, paragraphs 34-36, figure 1	1-2, 8-11, 15, 18-22
A	CN 108398836 A (XIAMEN TIANMA MICROELECTRONICS CO., LTD.) 14 August 2018 (2018-08-14) entire document	1-22
A	CN 111243441 A (BOE TECHNOLOGY GROUP CO., LTD.) 05 June 2020 (2020-06-05) entire document	1-22
A	CN 109979317 A (BEIHAI HKC PHOTOELECTRIC TECHNOLOGY CO., LTD. et al.) 05 July 2019 (2019-07-05) entire document	1-22



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

17 July 2021

Date of mailing of the international search report

06 August 2021

Name and mailing address of the ISA/CN

China National Intellectual Property Administration (ISA/
CN)
No. 6, Xitucheng Road, Jimenqiao, Haidian District, Beijing
100088
China

Facsimile No. (86-10)62019451

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2021/093671**C. DOCUMENTS CONSIDERED TO BE RELEVANT**

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	CN 104460147 A (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.) 25 March 2015 (2015-03-25) entire document	1-22
A	CN 105551390 A (BOE TECHNOLOGY GROUP CO., LTD. et al.) 04 May 2016 (2016-05-04) entire document	1-22
A	US 2017011693 A1 (SAMSUNG DISPLAY CO., LTD.) 12 January 2017 (2017-01-12) entire document	1-22

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2021/093671

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
CN	103792749	A	14 May 2014	None			
CN	109920356	A	21 June 2019	None			
CN	108398836	A	14 August 2018	None			
CN	111243441	A	05 June 2020	None			
CN	109979317	A	05 July 2019	None			
CN	104460147	A	25 March 2015	WO	2016078170	A1	26 May 2016
				CN	104460147	B	09 January 2018
				US	2016148950	A1	26 May 2016
CN	105551390	A	04 May 2016	None			
US	2017011693	A1	12 January 2017	US	10074325	B2	11 September 2018
				KR	20170007610	A	19 January 2017

国际检索报告

国际申请号

PCT/CN2021/093671

A. 主题的分类 G02F 1/1362(2006.01)i; G02F 1/1343(2006.01)i 按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类																										
B. 检索领域 检索的最低限度文献(标明分类系统和分类号) G02F1/- 包含在检索领域中的除最低限度文献以外的检索文献 在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用)) EPTXT;VEN;USTXT;WOTXT;CNABS;CNTXT:刘晓娜, 张瑞, 孙玉家, 王孟杰, 陈玉琼, 京东方, 单数, 奇数, 偶数, 双数, 黑矩阵, 遮光, 遮挡, 遮蔽, 挡光, 色阻, 宽度, 距离, 间隔, 邻, 行, 数据线, 组, 对, 行间; data, line, wir?, shad?, BM, black, Matrix, odd, even, pair, couple, width, narrow.																										
C. 相关文件 <table border="1"> <thead> <tr> <th>类 型*</th> <th>引用文件, 必要时, 指明相关段落</th> <th>相关的权利要求</th> </tr> </thead> <tbody> <tr> <td>Y</td> <td>CN 103792749 A (北京京东方显示技术有限公司等) 2014年 5月 14日 (2014 - 05 - 14) 说明书第3、18、27-44段, 图1-6</td> <td>1-2, 8-11, 15, 18-22</td> </tr> <tr> <td>Y</td> <td>CN 109920356 A (北京京东方显示技术有限公司等) 2019年 6月 21日 (2019 - 06 - 21) 说明书第34-36段, 图1</td> <td>1-2, 8-11, 15, 18-22</td> </tr> <tr> <td>A</td> <td>CN 108398836 A (厦门天马微电子有限公司) 2018年 8月 14日 (2018 - 08 - 14) 全文</td> <td>1-22</td> </tr> <tr> <td>A</td> <td>CN 111243441 A (京东方科技集团股份有限公司) 2020年 6月 5日 (2020 - 06 - 05) 全文</td> <td>1-22</td> </tr> <tr> <td>A</td> <td>CN 109979317 A (北海惠科光电技术有限公司等) 2019年 7月 5日 (2019 - 07 - 05) 全文</td> <td>1-22</td> </tr> <tr> <td>A</td> <td>CN 104460147 A (深圳市华星光电技术有限公司) 2015年 3月 25日 (2015 - 03 - 25) 全文</td> <td>1-22</td> </tr> <tr> <td>A</td> <td>CN 105551390 A (京东方科技集团股份有限公司等) 2016年 5月 4日 (2016 - 05 - 04) 全文</td> <td>1-22</td> </tr> </tbody> </table>			类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求	Y	CN 103792749 A (北京京东方显示技术有限公司等) 2014年 5月 14日 (2014 - 05 - 14) 说明书第3、18、27-44段, 图1-6	1-2, 8-11, 15, 18-22	Y	CN 109920356 A (北京京东方显示技术有限公司等) 2019年 6月 21日 (2019 - 06 - 21) 说明书第34-36段, 图1	1-2, 8-11, 15, 18-22	A	CN 108398836 A (厦门天马微电子有限公司) 2018年 8月 14日 (2018 - 08 - 14) 全文	1-22	A	CN 111243441 A (京东方科技集团股份有限公司) 2020年 6月 5日 (2020 - 06 - 05) 全文	1-22	A	CN 109979317 A (北海惠科光电技术有限公司等) 2019年 7月 5日 (2019 - 07 - 05) 全文	1-22	A	CN 104460147 A (深圳市华星光电技术有限公司) 2015年 3月 25日 (2015 - 03 - 25) 全文	1-22	A	CN 105551390 A (京东方科技集团股份有限公司等) 2016年 5月 4日 (2016 - 05 - 04) 全文	1-22
类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求																								
Y	CN 103792749 A (北京京东方显示技术有限公司等) 2014年 5月 14日 (2014 - 05 - 14) 说明书第3、18、27-44段, 图1-6	1-2, 8-11, 15, 18-22																								
Y	CN 109920356 A (北京京东方显示技术有限公司等) 2019年 6月 21日 (2019 - 06 - 21) 说明书第34-36段, 图1	1-2, 8-11, 15, 18-22																								
A	CN 108398836 A (厦门天马微电子有限公司) 2018年 8月 14日 (2018 - 08 - 14) 全文	1-22																								
A	CN 111243441 A (京东方科技集团股份有限公司) 2020年 6月 5日 (2020 - 06 - 05) 全文	1-22																								
A	CN 109979317 A (北海惠科光电技术有限公司等) 2019年 7月 5日 (2019 - 07 - 05) 全文	1-22																								
A	CN 104460147 A (深圳市华星光电技术有限公司) 2015年 3月 25日 (2015 - 03 - 25) 全文	1-22																								
A	CN 105551390 A (京东方科技集团股份有限公司等) 2016年 5月 4日 (2016 - 05 - 04) 全文	1-22																								
☒ 其余文件在C栏的续页中列出。 ☒ 见同族专利附件。																										
<table border="0"> <tr> <td> * 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件 </td> <td> “T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件 </td> </tr> </table>			* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件	“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件																						
* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件	“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件																									
国际检索实际完成的日期		国际检索报告邮寄日期																								
2021年 7月 17日		2021年 8月 6日																								
ISA/CN的名称和邮寄地址		受权官员																								
中国国家知识产权局(ISA/CN) 中国 北京市海淀区蓟门桥西土城路6号 100088 传真号 (86-10)62019451		艾春艳 电话号码 (86-28) 62967926																								

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2021/093671

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	103792749	A	2014年 5月 14日	无			
CN	109920356	A	2019年 6月 21日	无			
CN	108398836	A	2018年 8月 14日	无			
CN	111243441	A	2020年 6月 5日	无			
CN	109979317	A	2019年 7月 5日	无			
CN	104460147	A	2015年 3月 25日	WO	2016078170	A1	2016年 5月 26日
				CN	104460147	B	2018年 1月 9日
				US	2016148950	A1	2016年 5月 26日
CN	105551390	A	2016年 5月 4日	无			
US	2017011693	A1	2017年 1月 12日	US	10074325	B2	2018年 9月 11日
				KR	20170007610	A	2017年 1月 19日