



(12) 发明专利

(10) 授权公告号 CN 1856103 B

(45) 授权公告日 2010.04.21

(21) 申请号 200610071997.5

G06T 9/00 (2006.01)

(22) 申请日 1997.03.12

(56) 对比文件

(30) 优先权数据

63117/1996 1996.03.19 JP

PCT/JP96/03568 1996.12.05 WO

EP 0510627 A2, 1992.10.28, 全文.

US 4191974, 1980.03.04, 全文.

JP 特开平 6-164940 A, 1994.06.10, 全文.

JP 特开平 6-181523 A, 1994.06.28, 全文.

(62) 分案原申请数据

97190213.5 1997.03.12

审查员 黄海云

(73) 专利权人 三菱电机株式会社

地址 日本东京都

(72) 发明人 木村智广 上野几朗 柳谷太一

吉田雅之 小野文孝 的场成浩

上田国雄

(74) 专利代理机构 中国专利代理(香港)有限公司

司 72001

代理人 刘杰

(51) Int. Cl.

H04N 7/26 (2006.01)

H04N 7/34 (2006.01)

H04N 1/41 (2006.01)

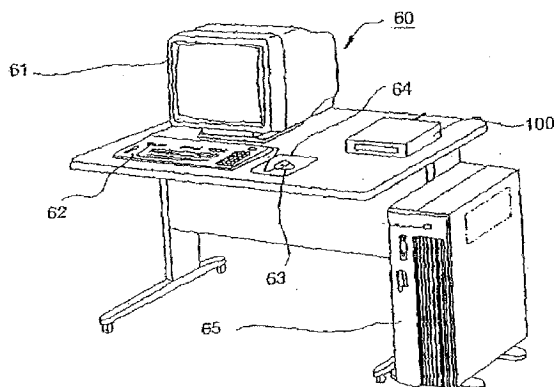
权利要求书 18 页 说明书 31 页 附图 58 页

(54) 发明名称

编码装置、译码装置和编码、译码方法以及图象处理装置

(57) 摘要

通过将多种编码方式有效地组合,提高编码效率。第1编码器(5)对预测误差是否是0进行编码。第2编码器(6)在预测误差不是0时对该预测误差进行编码。第3编码器(8)无论预测误差是否是0都对预测误差经编码。由模式判定器(2)判定模式,并由编码控制器(11)根据所判定的模式有选择地使第1、第2、第3编码器(5)、(6)、(8)动作。



1. 一种编码装置 (400), 包括:

像素存储器 (1), 用于接收和存储要编码的编码像素的值, 并用于将编码像素附近的已编码像素的值作为参照像素值输出;

模式判定器 (2), 用于从用于编码像素的多种预先定义的编码模式中判定特定编码模式;

第一编码部 (101), 用于预测所述编码像素的值, 判定该预测的预测结果是否正确, 根据该判定的预测结果对编码像素的值进行编码, 并用于输出表示在所判定的特定编码模式下的该编码像素的代码字;

第二编码部 (102), 用于预测所述编码像素的值, 对所述编码像素的值进行编码, 并用于输出表示在判定的非特定编码模式的编码模式下的该编码像素的代码字; 和

编码控制部 (11), 用于根据所述模式判定器 (2) 所选择的编码模式, 有选择地操作所述第一编码部和第二编码部,

其中, 所述第一编码部 (101) 包括:

第一预测器 (3), 用于根据所述参照像素的值计算所述编码像素的预测值;

第一预测误差计算器 (30), 用于计算所述编码像素的值与由所述第一预测器 (3) 计算出的所述预测值之间的误差作为预测误差;

零判定器 (4), 用于判定由所述第一预测误差计算器 (30) 计算出的预测误差是否为零, 以指示所述预测是正确的, 并用于输出所述判定的预测结果;

第一编码器 (5), 用于接收来自所述零判定器 (4) 的判定的预测结果并对其进行编码, 并用于输出表示所述零判定器 (4) 的预测结果是否正确的代码字; 和

第二编码器 (6), 用于当对所述编码像素的预测误差不是零时, 利用第一误差 / 符号转换器 (36) 将所述第一预测误差计算器 (30) 计算的预测误差编码为代码字, 该第一误差 / 符号转换器包括第一转换表而不包括该预测误差值零, 并用于输出表示所述编码像素的代码字,

其中, 所述第二编码部 (102) 包括:

第二预测器 (7), 用于根据所述参照像素的值计算所述编码像素的预测值;

第二预测误差计算器 (31), 用于计算所述编码像素的值与由所述第二预测器 (7) 计算出的所述预测值之间的误差作为预测误差; 和

第三编码器 (8), 用于利用第二误差 / 符号转换器 (38) 将所述第二预测误差计算器 (31) 计算的预测误差编码为代码字, 该第二误差 / 符号转换器包括第二转换表并包括该预测误差值零, 并用于输出表示所述编码像素的代码字, 并且

其中, 所述模式判定器 (2) 接收从所述像素存储器输出的所述参照像素的值和所述零判定器 (4) 输出的所述判定的预测结果, 并根据所述参照像素的值和所述判定的预测结果的组合模式判定所述编码模式。

2. 根据权利要求 1 所述的编码装置, 其中所述编码装置设置在一个半导体芯片上。

3. 根据权利要求 1 所述的编码装置, 其中所述编码装置设置在一个电路板上。

4. 一种编码装置 (400), 包括:

像素存储器 (1), 用于接收和存储要编码的编码像素的值, 并用于将编码像素附近的已编码像素的值作为参照像素值输出;

模式判定器 (2), 用于从用于编码像素的多种预先定义的编码模式中判定特定编码模式;

第一编码部 (101), 用于预测所述编码像素的值, 判定该预测的预测结果是否正确, 根据该判定的预测结果对编码像素的值进行编码, 并用于输出表示在所判定的特定编码模式下的该编码像素的代码字;

第二编码部 (102), 用于预测所述编码像素的值, 对所述编码像素的值进行编码, 并用于输出表示在判定的非特定编码模式的编码模式下的该编码像素的代码字; 和

编码控制部 (11), 用于根据所述模式判定器 (2) 所选择的编码模式, 有选择地操作所述第一编码部和第二编码部,

其中, 所述第一编码部 (101) 包括:

第一预测器 (3), 用于根据所述参照像素的值计算所述编码像素的预测值;

第一预测误差计算器 (30), 用于计算所述编码像素的值与由所述第一预测器 (3) 计算出的所述预测值之间的误差作为预测误差;

零判定器 (4), 用于判定由所述第一预测误差计算器 (30) 计算出的预测误差是否为零, 以指示所述预测是正确的, 并用于输出所述判定的预测结果;

第一编码器 (5), 用于接收来自所述零判定器 (4) 的判定的预测结果并对其进行编码, 并用于输出表示所述零判定器 (4) 的预测结果是否正确的代码字; 和

第二编码器 (6), 用于当对所述编码像素的预测误差不是零时, 利用第一误差 / 符号转换器 (36) 将所述第一预测误差计算器 (30) 计算的预测误差编码为代码字, 该第一误差 / 符号转换器包括第一转换表而不包括该预测误差值零, 并用于输出表示所述编码像素的代码字,

其中, 所述第二编码部 (102) 包括:

第二预测器 (7), 用于根据所述参照像素的值计算所述编码像素的预测值;

第二预测误差计算器 (31), 用于计算所述编码像素的值与由所述第二预测器 (7) 计算出的所述预测值之间的误差作为预测误差; 和

第三编码器 (8), 用于将所述第二预测误差计算器 (31) 计算的用于要以所选择的非特定编码模式的编码模式进行编码的所述编码像素的预测误差的代码字进行编码, 而不管所述第二预测误差计算器 (31) 计算的预测误差是否为特定值, 并用于输出所述用于要以所选择的非特定编码模式的编码模式进行编码的所述编码像素的代码字,

其中, 所述第一编码器 (5) 包括: 第一概率估计器 (25), 用于接收从所述零判定器 (4) 输出的判定的结果作为一个二进制符号串, 并估计其中一个二进制符号的出现概率; 和第一代码字分配器 (15), 用于对所述二进制符号串进行编码,

其中, 所述第二编码器 (6) 包括: 第一误差 / 符号转换器 (36), 用于接收所述第一预测误差计算器 (30) 计算的预测误差并且将其转换为一个二进制符号串; 第二概率估计器 (26), 用于接收所述第一误差 / 符号转换器 (36) 转换的二进制符号串, 并估计其中一个二进制符号的出现概率; 和第二代码字分配器 (16), 用于对所述第一误差 / 符号转换器 (36) 转换的二进制符号串进行编码; 并且

其中, 所述第三编码器 (8) 包括: 第二误差 / 符号转换器 (38), 用于接收所述第二预测误差计算器 (31) 计算的预测误差并且将其转换为一个二进制符号串; 第三概率估计器

(28),用于接收所述第二误差 / 符号转换器 (38) 转换的二进制符号串,并估计其中一个二进制符号的出现概率;及第三代码字分配器 (18),用于对所述第二误差 / 符号转换器 (38) 转换的二进制符号串进行编码,并且

其中,所述编码控制部 (11) 具有代码字送出顺序控制器,用于当代码字已被所述第一编码器 (5)、所述第二编码器 (6) 和所述第三编码器 (8) 的至少其中之一判定时并且当代码字已不被其它编码器判定时,改变输出代码字的顺序。

5. 根据权利要求 4 所述的编码装置 (400),其中所述第一代码器分配器 (15)、所述第二代码器分配器 (16) 和所述第三代码器分配器 (18) 的至少其中之一,根据由用于所述第一代码字分配器 (15) 的所述第一概率估计器 (25a)、用于所述第二代码字分配器 (16) 的所述第二概率估计器 (26a) 以及用于所述第三代码字分配器 (18) 的所述第三概率估计器 (28a) 分别估计的二进制符号的其中一个二进制符号的估计概率的变化,来改变二进制符号中哪一个是优势符号的解释。

6. 根据权利要求 4 所述的编码装置 (400),其中所述第一编码部 (101) 的第一预测器 (3) 和所述第二编码部 (102) 的第二预测器 (7) 合并为一个预测器。

7. 根据权利要求 4 所述的编码装置 (400),其中所述第一编码器 (5)、所述第二编码器 (6) 和所述第三编码器 (8) 中的至少两个编码器合并为一个编码器。

8. 一种译码装置 (500),包括:

像素存储器 (41),用于存储要译码的译码像素的值,并用于将译码像素附近的已译码像素的值作为参照像素值输出;

模式判定器 (42),用于从用于译码像素的多种预先定义的译码模式中判定特定译码模式;

第一译码部 (201),用于接收代码字,预测所述译码像素的值,判定该预测的预测结果是否正确,根据该判定的预测结果在所判定的特定译码模式下将所述代码字译码为所述译码像素的值;

第二译码部 (202),用于接收表示所述译码像素的代码字,预测所述译码像素的值,在判定的非特定译码模式的译码模式下对所述代码字进行译码;和

译码控制部 (43),用于根据所述模式判定器 (2) 所选择的译码模式,有选择地操作所述第一译码部和第二译码部,

其中,所述第一译码部 (201) 包括:

第一预测器 (3),用于根据所述参照像素的值计算所述译码像素的预测值;

第一译码器 (45),用于将代表所述译码像素的代码字译码为所述判定的预测结果,以指示预测误差是否是零;

第二译码器 (46),用于利用第一符号 / 误差转换器 (86) 将代表具有所述预测误差非零的译码像素的代码字译码为非零预测误差,该第一符号 / 误差转换器包括第一转换表而不包括该预测误差值零;

第一译码像素计算器 (32),用于根据由所述第一预测器 (3) 计算出的所述译码像素的预测值、所述判定的预测结果和所述第二译码器 (46) 获得的所述预测误差来计算所述译码像素的值,

其中,所述第二译码部 (202) 包括:

第二预测器 (7), 用于根据所述参照像素的值计算所述译码像素的预测值;

第三译码器 (48), 用于利用第二符号 / 误差转换器 (88) 将代表所述译码像素的代码字译码为所述预测误差, 该第二符号 / 误差转换器包括第二转换表并包括该预测误差值零;

第二译码像素计算器 (33), 用于根据由所述第二预测器 (7) 计算出的所述译码像素的预测值和所述第三译码器 (48) 获得的所述预测误差来计算所述译码像素的值, 并且

其中, 所述模式判定器接收从所述像素存储器输出的所述参照像素的值和从所述第一译码器输出的所述判定的预测结果, 并根据所述参照像素的值和所述判定的预测结果的组合模式判定所述译码模式。

9. 根据权利要求 8 所述的译码装置 (500), 其中所述译码装置设置在一个半导体芯片上。

10. 根据权利要求 8 所述的译码装置 (500), 其中所述译码装置设置在一个电路板上。

11. 一种译码装置 (500), 包括:

像素存储器 (41), 用于存储要译码的译码像素的值, 并用于将译码像素附近的已译码像素的值作为参照像素值输出;

模式判定器 (42), 用于从用于译码像素的多种预先定义的译码模式中判定特定译码模式;

第一译码部 (201), 用于接收代码字, 预测所述译码像素的值, 判定该预测的预测结果是否正确, 根据该判定的预测结果在所判定的特定译码模式下将所述代码字译码为所述译码像素的值;

第二译码部 (202), 用于接收表示所述译码像素的代码字, 预测所述译码像素的值, 在判定的非特定译码模式的译码模式下对所述代码字进行译码; 和

译码控制部 (43), 用于根据所述模式判定器 (2) 所选择的译码模式, 有选择地操作所述第一译码部和第二译码部,

其中, 所述第一译码部 (201) 包括:

第一预测器 (3), 用于根据所述参照像素的值计算所述译码像素的预测值;

第一译码器 (45), 用于将代表所述译码像素的代码字译码为所述判定的预测结果, 以指示预测误差是否是零;

第二译码器 (46), 用于利用第一符号 / 误差转换器 (86) 将代表具有所述预测误差非零的译码像素的代码字译码为非零预测误差, 该第一符号 / 误差转换器包括第一转换表而不包括该预测误差值零;

第一译码像素计算器 (32), 用于根据由所述第一预测器 (3) 计算出的所述译码像素的预测值、所述判定的预测结果和所述第二译码器 (46) 获得的所述预测误差来计算所述译码像素的值,

其中所述第二译码部 (202) 包括:

第二预测器 (7), 用于根据所述参照像素的值计算所述译码像素的预测值;

第三译码器 (48), 用于将所述代码字或所述要以所选择的非特定译码模式的译码模式译码的译码像素译码成预测误差, 而不管所述预测误差是否为预定值;

第二译码像素计算器 (33), 用于根据由所述第二预测器 (7) 计算出的译码像素的预测值和由所述第三译码器 (48) 获得的预测误差, 计算所述要以所选择的非特定译码模式的

译码模式译码的译码像素的值,

其中,所述第一译码器(45)具有:第一符号复原器(55),用于接收代码字并将代码字译码为一个二进制符号串;和第一概率估计器(75),用于估计其中一个二进制符号的出现概率,并且其中所述第一译码器其中一个二进制符号作为判定的结果,

其中,所述第二译码器(46)具有:第二符号复原器(56),用于接收代码字并将代码字译码为一个二进制符号串;第二概率估计器(76),用于接收该二进制符号并估计其中一个二进制符号的出现概率;和第一符号/误差转换器(86),用于接收该二进制符号串并将该二进制符号串转换为预测误差,

其中,所述第三译码器(48)具有:第三符号复原器(58),用于接收代码字并将代码字译码为一个二进制符号串;第三概率估计器(78),用于接收该二进制符号并估计其中一个二进制符号的出现概率;和第二符号/误差转换器(88),用于接收该二进制符号串并将该二进制符号串转换为预测误差,并且

其中,所述译码控制部(43)具有二进制符号使用顺序控制器,用于在使用由至少所述第一译码器(45)、所述第二译码器(46)和所述第三译码器(48)的至少其中之一译码后的全部二进制符号串之前、所述第三译码器(48)已用尽的情况下,当由所述第一译码器(45)、所述第二译码器(46)和所述第三译码器(48)的其中另一个译码器输出该二进制符号串时,改变译码后的二进制符号串的使用顺序。

12. 根据权利要求11所述的译码装置(500),其中所述第一符号复原器(55)、所述第二符号复原器(56)和所述第三符号复原器(58)的至少其中之一,根据由用于所述第一符号复原器(55)的所述第一概率估计器(75)、用于所述第二符号复原器(56)的所述第二概率估计器(76)以及用于所述第三符号复原器(58)的所述第三概率估计器(78)分别估计的二进制符号的概率估计的变化,来改变二进制符号中哪一个是优势符号的解释。

13. 根据权利要求11所述的译码装置(500),其中所述第一译码部(201)的第一预测器(3)和所述第二译码部(202)的第二预测器(7)合并为一个预测器。

14. 根据权利要求11所述的译码装置(500),其中所述第一译码器(45)、所述第二译码器(46)和所述第三译码器(48)中的至少两个译码器合并为一个译码器。

15. 一种编码方法,包括:

输出步骤,接收和存储要编码的编码像素的值,并用于将编码像素附近的已编码像素的值作为参照像素值输出;

模式判定步骤,从用于编码像素的多种预先定义的编码模式中判定特定编码模式;

第一主编码步骤,预测所述编码像素的值,判定该预测的预测结果是否正确,根据该判定的预测结果对编码像素的值进行编码,并输出表示在所判定的特定编码模式下的该编码像素的代码字;

第二主编码步骤,预测所述编码像素的值,对所述编码像素的值进行编码,并输出表示在判定的非特定编码模式的编码模式下的该编码像素的代码字;和

编码控制步骤,根据所述模式判定步骤所选择的编码模式,有选择地操作所述第一主编码步骤和第二主编码步骤,

其中,所述第一主编码步骤包括:

第一预测步骤,根据所述参照像素的值计算所述编码像素的预测值;

第一预测误差计算步骤,计算所述编码像素的值与由所述第一预测步骤计算出的所述预测值之间的误差作为预测误差;

零判定步骤,判定由所述第一预测误差计算步骤计算出的预测误差是否为零,以指示所述预测是正确的,并输出所述判定的预测结果;

第一编码步骤,接收来自所述零判定步骤的判定的预测结果并对其进行编码,并输出表示所述零判定步骤的预测结果是否正确的代码字;和

第二编码步骤,当对所述编码像素的预测误差不是零时,利用第一转换表将所述第一预测误差计算步骤计算的预测误差编码为代码字,该第一转换表不包括该预测误差值零,并输出表示所述编码像素的代码字,

其中,所述第二主编码步骤包括:

第二预测步骤,根据所述参照像素的值计算所述编码像素的预测值;

第二预测误差计算步骤,计算所述编码像素的值与由所述第二预测步骤计算出的所述预测值之间的误差作为预测误差;和

第三编码步骤,用于利用第二转换表将所述第二预测误差计算步骤计算的预测误差编码为代码字,该第二转换表包括该预测误差值零,并输出表示所述编码像素的代码字,并且

其中,所述模式判定步骤接收从所述输出步骤输出的所述参照像素的值和所述零判定步骤输出的所述判定的预测结果,并根据所述参照像素的值和所述判定的预测结果的组合模式判定所述编码模式。

16. 一种编码方法,包括:

输出步骤,接收和存储要编码的编码像素的值,并用于将编码像素附近的已编码像素的值作为参照像素值输出;

模式判定步骤,从用于编码像素的多种预先定义的编码模式中判定特定编码模式;

第一主编码步骤,预测所述编码像素的值,判定该预测的预测结果是否正确,根据该判定的预测结果对编码像素的值进行编码,并输出表示在所判定的特定编码模式下的该编码像素的代码字;

第二主编码步骤,预测所述编码像素的值,对所述编码像素的值进行编码,并输出表示在判定的非特定编码模式的编码模式下的该编码像素的代码字;和

编码控制步骤,根据所述模式判定步骤所选择的编码模式,有选择地操作所述第一主编码步骤和第二主编码步骤,

其中,所述第一主编码步骤包括:

第一预测步骤,根据所述参照像素的值计算所述编码像素的预测值;

第一预测误差计算步骤,计算所述编码像素的值与由所述第一预测步骤计算出的所述预测值之间的误差作为预测误差;

零判定步骤,判定由所述第一预测误差计算步骤计算出的预测误差是否为零,以指示所述预测是正确的,并输出所述判定的预测结果;

第一编码步骤,接收来自所述零判定步骤的判定的预测结果并对其进行编码,并输出表示所述零判定步骤的预测结果是否正确的代码字;和

第二编码步骤,当对所述编码像素的预测误差不是零时,利用第一转换表将所述第一预测误差计算步骤计算的预测误差编码为代码字,该第一转换表不包括该预测误差值零,

并输出表示所述编码像素的代码字,

其中所述第二主编码步骤包括:

第二预测步骤,根据所述参照像素的值计算所述编码像素的预测值;

第二预测误差计算步骤,计算所述编码像素的值与由所述第二预测步骤计算出的所述预测值之间的误差作为预测误差;和

第三编码步骤,将所述第二预测误差计算步骤计算的用于要以所选择的非特定编码模式的编码模式进行编码的所述编码像素的预测误差进行编码,而不管所述第二预测误差计算步骤计算的预测误差是否为预定值,并输出所述用于要以所选择的非特定编码模式的编码模式进行编码的所述编码像素的代码字,

其中,所述第一编码步骤包括:第一概率估计步骤,接收从所述零判定步骤输出的判定的结果作为一个二进制符号串,并估计其中一个二进制符号的出现概率;和第一代码字分配步骤,用于对所述二进制符号串进行编码,

其中,所述第二编码步骤包括:第一误差/符号转换步骤,接收所述第一预测误差计算步骤计算的预测误差并且将其转换为一个二进制符号串;第二概率估计步骤,接收所述第一误差/符号转换步骤转换的二进制符号串,并估计其中一个二进制符号的出现概率;和第二代码字分配步骤,用于对所述第一误差/符号转换步骤转换的二进制符号串进行编码;并且

其中,所述第三编码步骤包括:第二误差/符号转换步骤,接收所述第二预测误差计算步骤计算的预测误差并且将其转换为一个二进制符号串;第三概率估计步骤,接收所述第二误差/符号转换步骤转换的二进制符号串,并估计其中一个二进制符号的出现概率;和第三代码字分配步骤,用于对所述第二误差/符号转换步骤转换的二进制符号串进行编码,并且

其中,根据二进制符号中哪一个是优势符号的信息以及该优势符号的估计的出现概率,从由二进制符号的扩展信息源有系统地生成的赫夫曼代码表集合中选择最适合于依优势符号的估计出现概率而设定的二进制符号的扩展信息源的状态的代码表,从而实现所述第一代码字分配步骤、所述第二代码字分配步骤和所述第三代码字分配步骤的至少其中之一对所述二进制符号的扩展信息源进行编码。

17. 一种译码方法,包括:

输出步骤,存储要译码的译码像素的值,并用于将译码像素附近的已译码像素的值作为参照像素值输出;

模式判定步骤,从用于译码像素的多种预先定义的译码模式中判定特定译码模式;

第一主译码步骤,接收代码字,预测所述译码像素的值,判定该预测的预测结果是否正确,根据该判定的预测结果在所判定的特定译码模式下将所述代码字译码为所述译码像素的值;

第二主译码步骤,接收代码字,预测所述译码像素的值,在判定的非特定译码模式的译码模式下对所述代码字进行译码;和

译码控制步骤,根据所述模式判定步骤所选择的译码模式,有选择地操作所述第一主译码步骤和第二主译码步骤,

其中,所述第一主译码步骤包括:

第一预测步骤,根据所述参照像素的值计算所述译码像素的预测值;

第一译码步骤,将代表所述译码像素的代码字译码为所述判定的预测结果,以指示预测误差是否是零;

第二译码步骤,利用第一符号/误差转换步骤将用于所述译码像素并具有非零预测误差的代码字译码为非零预测误差,该第一符号/误差转换步骤利用第一转换表并包括该预测误差值零;

第一译码像素计算步骤,根据由所述第一预测步骤计算出的所述译码像素的预测值、所述判定的预测结果和所述第二译码步骤获得的所述预测误差来计算所述译码像素的值,

其中,所述第二主译码步骤包括:

第二预测步骤,根据所述参照像素的值计算所述译码像素的预测值;

第三译码步骤,利用第二符号/误差转换步骤对用于所述译码像素的代码字进行译码,该第二符号/误差转换步骤利用第二转换表并包括该预测误差值零;

第二译码像素计算步骤,根据由所述第二预测步骤计算出的所述译码像素的预测值和所述第三译码步骤计算出的所述预测误差来计算所述译码像素的值,并且

其中,所述模式判定步骤接收所述输出步骤输出的所述参照像素的值和从所述第一译码步骤输出的所述判定的结果,并根据所述参照像素的值和所述判定的预测结果的组合模式判定所述译码模式。

18. 一种译码方法,包括:

输出步骤,存储要译码的译码像素的值,并用于将译码像素附近的已译码像素的值作为参照像素值输出;

模式判定步骤,从用于译码像素的多种预先定义的译码模式中判定特定译码模式;

第一主译码步骤,接收代码字,预测所述译码像素的值,判定该预测的预测结果是否正确,根据该判定的预测结果在所判定的特定译码模式下将所述代码字译码为所述译码像素的值;

第二主译码步骤,接收代码字,预测所述译码像素的值,在判定的非特定译码模式的译码模式下对所述代码字进行译码;和

译码控制步骤,根据所述模式判定步骤所选择的译码模式,有选择地操作所述第一主译码步骤和第二主译码步骤,

其中,所述第一主译码步骤包括:

第一预测步骤,根据所述参照像素的值计算所述译码像素的预测值;

第一译码步骤,将代表所述译码像素的代码字译码为所述判定的预测结果,以指示预测误差是否是零;

第二译码步骤,利用第一符号/误差转换步骤将用于所述译码像素并具有非零预测误差的代码字译码为非零预测误差,该第一符号/误差转换步骤利用第一转换表并包括该预测误差值零;

第一译码像素计算步骤,根据由所述第一预测步骤计算出的所述译码像素的预测值、所述判定的预测结果和所述第二译码步骤获得的所述预测误差来计算所述译码像素的值,

其中所述第二主译码步骤包括:

第二预测步骤,根据所述参照像素的值计算所述译码像素的预测值;

第三译码步骤,将用于所述要以所选择的非特定译码模式的译码模式译码的译码像素的代码字译码成预测误差,而不管所述预测误差是否为预定值;和

第二译码像素计算步骤,根据由所述第二预测步骤计算出的译码像素的预测值和由所述第三译码步骤计算的预测误差,计算所述要以所选择的非特定译码模式的译码模式译码的译码像素的值,

其中,所述第一译码步骤包括:第一符号复原步骤,接收代码字并将代码字译码为一个二进制符号串;和第一概率估计步骤,估计其中一个二进制符号的出现概率,以及输出其中一个二进制符号作为判定的结果的步骤,其中,所述第二译码步骤包括:第二符号复原步骤,接收代码字并将代码字译码为一个二进制符号串;第二概率估计步骤,估计其中一个二进制符号的出现概率;和第一符号/误差转换步骤,接收该二进制符号串并将该二进制符号串转换为预测误差,

其中,所述第三译码步骤包括:第三符号复原步骤,用于接收代码字并将代码字译码为一个二进制符号串;第三概率估计步骤,用于接收该二进制符号并估计其中一个二进制符号的出现概率;和第二符号/误差转换步骤,用于接收该二进制符号串并将该二进制符号串转换为预测误差,以及

其中,所述第一符号复原步骤、所述第二符号复原步骤和所述第三符号复原步骤的至少其中之一,根据由用于所述第一符号复原步骤的所述第一概率估计步骤、用于所述第二符号复原步骤的所述第二概率估计步骤以及用于所述第三符号复原步骤的所述第三概率估计步骤分别估计的二进制符号的概率估计的变化,来改变二进制符号中哪一个是优势符号的解释。

19. 一种图像处理装置 (60,66,68,69,61,100),用于接收表示像素的图像信号,利用根据权利要求 1 所述的编码装置 (400) 将由该图像信号表示的像素编码为代码,并用于向后续的处理装置输出该代码。

20. 根据权利要求 19 所述的图像处理装置 (600),还包括:

图像拾取装置 (325),用于拾取由多个像素组成的图像;

图像压缩电路 (318),用于压缩所拾取的图像;和

存储器 (319 或 316),用于存储压缩后的图像,

其中,所述图像压缩电路 (318) 包括所述编码装置 (400)。

21. 根据权利要求 20 所述的图像处理装置 (600),其中,所述第一编码器 (5) 包括:第一概率估计器 (25),用于接收从所述零判定器 (4) 输出的判定的结果作为一个二进制符号串,并估计其中一个二进制符号的出现概率;和第一代码字分配器 (15),用于对所述二进制符号串进行编码,

其中,所述第二编码器 (6) 包括:第一误差/符号转换器 (36),用于接收所述第一预测误差计算器 (30) 计算的预测误差并且将其转换为一个二进制符号串;第二概率估计器 (26),用于接收所述第一误差/符号转换器 (36) 转换的二进制符号串,并估计其中一个二进制符号的出现概率;和第二代码字分配器 (16),用于对所述第一误差/符号转换器 (36) 转换的二进制符号串进行编码;并且

其中,所述第三编码器 (8) 包括:第二误差/符号转换器 (38),用于接收所述第二预测误差计算器 (31) 计算的预测误差并且将其转换为一个二进制符号串;第三概率估计器

(28),用于接收所述第二误差/符号转换器(38)转换的二进制符号串,并估计其中一个二进制符号的出现概率;及第三代码字分配器(18),用于对所述第二误差/符号转换器(38)转换的二进制符号串进行编码。

22. 根据权利要求21所述的图像处理装置(600),其中,所述第一误差/符号变换器(36)和所述第二误差/符号变换器(38)的至少其中之一从输入到该第一误差/符号变换器(36)和第二误差/符号变换器(38)的其中之一的作为预测误差值出现的可能性高的值起按顺序产生比较值,并且将所产生的值与输入到所述第一误差/符号变换器(36)和第二误差/符号变换器(38)的其中之一的所述预测误差顺序比较,并根据所产生的其中一个比较值与所述预测误差达到一致之前的比较次数而生成和输出一个二进制符号串。

23. 根据权利要求19所述的图像处理装置(600),其中,所述模式判定器(2)根据在所述编码像素前面的已编码像素的编码模式来选择编码像素的编码模式。

24. 根据权利要求21所述的图像处理装置(600),其中,根据二进制符号中哪一个是优势符号的信息以及该优势符号的估计的出现概率,从由二进制符号的扩展信息源有系统地生成的赫夫曼代码表集合中选择最适合于依优势符号的估计出现概率而设定的二进制符号的扩展信息源的状态的代码表,从而实现所述第一代码字分配器(15)、所述第二代码字分配器(16)和所述第三代码字分配器(18)的至少其中之一对所述二进制符号的扩展信息源进行编码。

25. 根据权利要求20所述的图像处理装置(600),其中,所述图像压缩电路(318)包括多个所述编码装置(400),用于并行地输入亮度信号Y和色差信号U、V并用于对所述信号进行编码。

26. 根据权利要求20所述的图像处理装置(600),其中,所述图像压缩电路(318)包括多个所述编码装置(400),用于并行地输入彩色信号R、G、B并用于对所述信号进行编码。

27. 根据权利要求20所述的图像处理装置(600),其中,所述图像压缩电路(318)包括一个所述编码装置(400),用于以块为单位串行地输入亮度信号Y和色差信号U、V并用于对所述信号进行编码。

28. 根据权利要求20所述的图像处理装置(600),其中,所述图像压缩电路(318)包括一个所述编码装置(400),用于以块为单位串行地输入彩色信号R、G、B并用于对所述信号进行编码。

29. 根据权利要求23所述图像处理装置,其中,所述图像处理装置是一个打印机。

30. 一种图像处理装置(60,66,68,69,61,100),用于接收表示像素的代码的图像信号,利用根据权利要求8所述的译码装置(500)将由该代码译码为所述像素的值,并用于向后续的处理装置输出该像素。

31. 根据权利要求19或30的图像处理装置,其中所述图像处理装置是一个电子计算机。

32. 根据权利要求19或30的图像处理装置,其中所述图像处理装置是一个扫描器。

33. 根据权利要求19或30的图像处理装置,其中所述图像处理装置是一个传真机。

34. 根据权利要求19或30的图像处理装置,其中所述图像处理装置是一个显示单元。

35. 根据权利要求19或30的图像处理装置,其中所述图像处理装置是一个存储装置。

36. 根据权利要求30所述的图像处理装置(600),还包括:

图像拾取装置 (325), 用于拾取由多个像素组成的图像 ;
图像压缩电路 (318), 用于压缩所拾取的图像 ;
存储器 (319 或 316), 用于存储压缩的图像 ; 和
图像扩展电路 (320), 用于扩展存储的图像,
其中, 所述图像扩展电路 (320) 包括所述译码装置 (500)。

37. 根据权利要求 30 所述的图像处理装置 (600), 其中, 所述第一译码器 (45) 具有 : 第一符号复原器 (55), 用于接收代码字并将该代码字译码为一个二进制符号串 ; 及第一概率估计器 (75), 用于估计其中一个二进制符号的出现概率 ; 并且, 其中所述第一译码器输出其中一个二进制符号作为判定的预测结果,

其中, 所述第二译码器 (46) 具有 : 第二符号复原器 (56), 用于接收代码字并将该代码字译码为一个二进制符号串 ; 及第二概率估计器 (76), 接收所述二进制符号并估计其中一个二进制符号的出现概率 ; 及第一符号 / 误差变换器 (86), 用于接收所述二进制符号串并将该二进制符号串变换为所述预测误差, 并且

其中, 所述第三译码器 (48) 具有 : 第三符号复原器 (58), 用于接收代码字并将该代码字译码为一个二进制符号串 ; 及第三概率估计器 (78), 用于接收该二进制符号并估计其中一个二进制符号的出现概率 ; 及第二符号 / 误差变换器 (88), 用于接收该二进制符号串并将该二进制符号串变换为所述预测误差。

38. 根据权利要求 37 所述的图像处理装置 (600), 其中, 所述第一符号 / 误差变换器 (86) 和所述第二符号 / 误差变换器 (88) 的至少其中之一根据输入的该二进制符号的值和个数, 将所述输入的二进制符号串变换为所述预测误差。

39. 根据权利要求 30 所述的图像处理装置 (600), 其中, 所述模式判定器 (2) 根据在所述编码像素前面的已编码像素的编码模式来选择编码像素的编码模式。

40. 根据权利要求 37 所述的图像处理装置 (600), 其中, 根据二进制符号中哪一个是优势符号的信息以及该优势符号的估计的出现概率, 从由二进制符号的扩展信息源有系统地生成的赫夫曼代码表集合中选择最适合于依优势符号的估计出现概率而设定的二进制符号的扩展信息源的状态的代码表, 从而实现所述第一符号复原器 (55)、所述第二符号复原器 (56) 和所述第三符号复原器 (58) 的至少其中之一对所述二进制符号的扩展信息源进行译码。

41. 根据权利要求 36 所述的图像处理装置 (600), 其中, 所述图像压缩电路 (320) 包括多个所述译码装置 (500), 用于并行地输入亮度信号 Y 和色差信号 U、V 并用于对所述信号进行译码。

42. 根据权利要求 36 所述的图像处理装置 (600), 其中, 所述图像压缩电路 (320) 包括多个所述译码装置 (500), 用于并行地输入彩色信号 R、G、B 并用于对所述信号进行译码。

43. 根据权利要求 36 所述的图像处理装置 (600), 其中, 所述图像压缩电路 (320) 包括一个所述译码装置 (500), 用于以块为单位串行地输入亮度信号 Y 和色差信号 U、V 并用于对所述信号进行译码。

44. 根据权利要求 36 所述的图像处理装置 (600), 其中, 所述图像压缩电路 (320) 包括一个所述译码装置 (500), 用于以块为单位串行地输入彩色信号 R、G、B 并用于对所述信号进行译码。

45. 一种编码装置 (400), 包括:

像素存储器 (1), 用于接收和存储要编码的编码像素的值, 并用于将编码像素附近的至少一个已编码像素的值作为参照像素的值输出;

编码部 (101a), 用于预测所述编码像素的值, 判定该预测是否正确, 对编码像素的值进行编码, 并用于输出该编码像素的代码字; 和

编码控制器 (11), 用于根据由所述编码部 (101a) 作出的所述预测的判定结果, 控制所述编码部的操作,

其中, 所述编码部 (101a) 包括:

预测器 (3), 用于根据所述参照像素的值计算所述编码像素的预测值;

预测误差计算器 (30), 用于计算所述编码像素的值与由所述预测器 (3) 计算出的所述预测值之间的误差作为预测误差;

判定器 (4), 用于判定由所述预测误差计算器 (30) 计算出的预测误差指示所述预测是否正确, 并用于输出所述判定结果;

第一编码器 (5), 用于接收从所述判定器 (4) 输出的判定结果作为第一二进制符号, 对该判定结果进行编码, 并用于输出所述代码字; 和

第二编码器 (6), 用于对由所述预测误差计算器 (30) 计算的预测误差进行编码, 从所述预测误差得出第二二进制符号, 并用于输出所述要编码的编码像素的代码字, 第一和第二编码器中至少之一分别估计用于该第一和第二二进制符号的优势符号的出现概率,

其中, 根据以预定方式从所述预定误差得出的第一二进制符号和第二二进制符号中一个是优势符号的信息以及该优势符号的估计的出现概率, 从由二进制符号的扩展信息源的赫夫曼代码表集合中选择最适合于依优势符号的估计出现概率而设定的二进制符号组成的扩展信息源的状态的、用于各编码器 (5, 6) 的赫夫曼代码表, 从而实现所述第一编码器 (5) 和所述第二编码器 (6) 中所述至少之一对所述二进制符号的扩展信息源进行编码,

所述编码部 (101a) 的第一编码器或第二编码器的代码字是根据所述判定器 (4) 的判定结果而选择的。

46. 根据权利要求 45 所述的编码装置 (400), 其特征在于,

所述第一编码器 (5) 包括: 第一概率估计器 (25), 用于接收所述判定器 (4) 输出的所述判定的预测结果作为一个二进制符号串, 并估计其中一个二进制符号的出现概率; 和第一代码字分配器 (15), 用于对所述判定器 (4) 输出的二进制符号串进行编码,

其中, 所述第二编码器 (6) 包括: 第一误差 / 符号变换器 (36), 用于接收所述预测误差计算器 (30) 计算的预测误差并且将所述预测误差变换为一个二进制符号串; 第二概率估计器 (26), 用于接收所述第一误差 / 符号变换器 (36) 变换的二进制符号串, 并估计其中一个二进制符号的出现概率; 和第二代码字分配器 (16), 用于对所述第一误差 / 符号变换器 (36) 变换的二进制符号串进行编码。

47. 一种译码装置 (500), 包括:

像素存储器 (41), 用于将译码像素附近的已译码像素的至少一个值作为参照像素值输出, 并用于存储要译码的译码像素的值;

译码部 (201a), 用于接收代码字, 预测所述译码像素的值, 判定该预测的预测结果是否正确, 并用于将该代码字译码为译码像素的值; 和

译码控制器 (43), 用于根据由所述译码部 (201a) 作出的所述预测的判定结果, 控制所述译码部的操作,

其中, 所述译码部 (201a) 包括:

预测器 (3), 用于根据所述参照像素的值计算所述译码像素的预测值;

第一译码器 (45), 用于将该代码字译码为判定的预测结果, 作为指示所述预测是否正确的第一二进制符号;

第二译码器 (46), 用于对表示译码像素的代码字进行译码, 从该代码字得出第二二进制符号, 并用于输出所述预测误差, 第一和第二译码器中至少之一分别估计用于该第一和第二二进制符号的优势符号的出现概率;

译码像素计算器 (32), 用于根据由预测器 (3) 计算的所述译码像素的预测值、所述预测的判定结果、以及所述第二译码器 (46) 获得的预测误差, 来计算所述译码像素的值,

其中, 根据以预定方式从所述预定误差得出的第一二进制符号和第二二进制符号中哪一个是优势符号的信息以及该优势符号的估计的出现概率, 从由二进制符号的扩展信息源的赫夫曼代码表集合中选择最适合于依优势符号的估计出现概率而设定的二进制符号组成的扩展信息源的状态的、用于各译码器 (45, 46) 的赫夫曼代码表, 从而实现所述第一译码器 (45) 和所述第二译码器 (46) 中所述至少之一对所述二进制符号的扩展信息源进行译码, 所述译码像素计算器 (32) 的输出或所述译码部 (201a) 的输出是根据所述第一译码器 (45) 的判定结果而选择的。

48. 根据权利要求 47 所述的译码装置 (500), 包括:

所述第一译码器 (45) 具有: 第一符号复原器 (55), 用于接收代码字并将该代码字译码为一个二进制符号串; 及第一概率估计器 (75), 用于估计其中一个二进制符号的出现概率; 并且, 其中所述第一译码器输出其中一个二进制符号作为判定的预测结果,

其中, 所述第二译码器 (46) 具有: 第二符号复原器 (56), 用于接收代码字并将该代码字译码为一个二进制符号串; 及第二概率估计器 (76), 接收所述第二符号复原器 (56) 译码的二进制符号串并估计其中一个二进制符号的出现概率; 及第一符号/误差变换器 (86), 用于接收所述第二符号复原器 (56) 译码的二进制符号串并将其变换为所述预测误差。

49. 一种编码方法, 包括:

输出步骤, 接收和存储具有处于预定范围中的值的像素作为编码像素, 并将编码像素附近的至少一个已编码像素的值作为参照像素值输出;

编码步骤, 预测所述编码像素的值, 判定该预测是否正确, 对编码像素的值进行编码, 并输出该编码像素的代码字; 和

编码控制步骤, 根据由所述编码步骤作出的所述预测的判定结果, 控制所述编码步骤的操作,

其中, 所述编码步骤包括:

预测步骤, 根据所述参照像素的值计算所述编码像素的预测值;

预测误差计算步骤, 计算所述编码像素的值与由所述预测步骤计算出的所述预测值之间的误差作为预测误差;

判定步骤, 判定由所述预测误差计算步骤计算出的预测误差指示所述预测是否正确, 并用于输出所述判定结果作为第一二进制符号;

第一编码步骤,接收从所述判定步骤输出的判定结果,对该判定结果进行编码,并输出所述代码字;和

第二编码步骤,对由所述预测误差计算步骤计算的预测误差进行编码,从所述预测误差得出第二二进制符号,并输出所述要编码的编码像素的代码字,第一和第二编码步骤中至少之一分别估计用于该第一和第二二进制符号的优势符号的出现概率,

其中,根据以预定方式从所述预定误差得出的第一二进制符号和第二二进制符号中哪一个是优势符号的信息以及该优势符号的估计的出现概率,从由二进制符号的扩展信息源的赫夫曼代码表集合中选择最适合于依优势符号的估计出现概率而设定的二进制符号组成的扩展信息源的状态的、用于各编码步骤的赫夫曼代码表,从而实现所述第一编码步骤和所述第二编码步骤中所述至少之一对所述二进制符号的扩展信息源进行编码,所述第一或第二编码步骤的代码字是根据所述判定步骤的判定结果而选择的。

50. 根据权利要求 49 所述的编码方法,

所述第一编码步骤包括:第一概率估计步骤,接收所述判定步骤输出的所述判定的预测结果作为一个二进制符号串,并估计其中一个二进制符号的出现概率;和第一代码字分配步骤,用于对所述判定步骤输出的二进制符号串进行编码,

其中,所述第二编码步骤包括:第一误差/符号变换步骤,接收所述预测误差并且将所述预测误差变换为一个二进制符号串;第二概率估计步骤,接收所述第一误差/符号变换步骤变换的二进制符号串,并估计其中一个二进制符号的出现概率;和第二代码字分配步骤,对所述第一误差/符号变换步骤变换的二进制符号串进行编码。

51. 一种译码方法,包括:

输出步骤,将译码像素附近的已译码像素的至少一个值作为参照像素值输出,并存储要译码的译码像素的值;

译码步骤,接收代码字,预测所述译码像素的值,判定该预测的预测结果是否正确,并将该代码字译码为译码像素的值;和

译码控制步骤,根据由所述译码步骤作出的所述预测的判定结果,控制所述译码步骤的操作,

其中,所述译码步骤包括:

预测步骤,根据所述参照像素的值计算所述译码像素的预测值;

第一译码步骤,将该代码字译码为判定的预测结果,作为指示所述预测是否正确的第一二进制符号;

第二译码步骤,对表示译码像素的代码字进行译码,从该代码字得出第二二进制符号,并用于输出所述预测误差,第一和第二译码步骤中至少之一分别估计用于该第一和第二二进制符号的优势符号的出现概率;

译码像素计算步骤,根据由预测步骤计算的所述译码像素的预测值、所述预测的判定结果、以及所述第二译码步骤获得的预测误差,来计算所述译码像素的值,

其中,根据以预定方式从所述预定误差得出的第一二进制符号和第二二进制符号中哪一个是优势符号的信息以及该优势符号的估计的出现概率,从由二进制符号的扩展信息源的赫夫曼代码表集合中选择最适合于依优势符号的估计出现概率而设定的二进制符号组成的扩展信息源的状态的、用于各译码步骤的赫夫曼代码表,从而实现所述第一译码步骤

和所述第二译码步骤中至少之一对所述二进制符号的扩展信息源进行译码,

所述译码像素计算步骤的结果或所述预测值是根据所述第一译码步骤的判定结果而选择的。

52. 根据权利要求 51 所述的译码方法,

所述第一译码步骤包括:第一符号复原步骤,接收代码字并将该代码字译码为一个二进制符号串;及第一概率估计步骤,估计其中一个二进制符号的出现概率;以及输出其中一个二进制符号作为判定的预测结果的步骤,

其中,所述第二译码步骤包括:第二符号复原步骤,接收代码字并将该代码字译码为一个二进制符号串;及第二概率估计步骤,接收所述第二符号复原步骤译码的二进制符号串并估计其中一个二进制符号的出现概率;及第一符号/误差变换步骤,接收所述第二符号复原步骤译码的二进制符号串并将其变换为所述预测误差。

53. 一种编码装置(400),包括:

像素存储器(1),用于接收和存储要编码的编码像素的值,并用于将编码像素附近的已编码像素的值作为参照像素值输出;

模式判定器(2),用于从多种预先定义的编码模式判定特定编码模式和不同于特定编码模式的编码模式其中之一以用于所述编码像素;

第一编码部(101),用于预测所述编码像素的值,判定该预测是否正确,根据该判定结果对编码像素的值进行编码,并用于输出表示在所判定的特定编码模式下的该编码像素的代码字;

第二编码部(102),用于预测所述编码像素的值,对所述编码像素的值进行编码,并用于输出表示在所判定的非特定编码模式下的该编码像素的代码字;

编码控制部(11),根据所述模式判定器(2)所判定的编码模式,有选择地操作所述第一编码部和第二编码部,

其中,所述第一编码部(101)包括:

第一预测器(3),用于根据所述参照像素的值计算所述编码像素的预测值;

第一预测误差计算器(30),用于计算所述编码像素的值与由所述第一预测器(3)计算出的所述预测值之间的误差作为预测误差;

判定器(4),用于判定由所述第一预测误差计算器(30)计算出的预测误差指示所述预测是否正确,并用于输出所述判定的预测结果;

第一编码器(5),用于接收来自所述判定器(4)的判定的预测结果并对其进行编码,并用于输出表示所述判定器(4)的预测结果的代码字;和

第二编码器(6),用于当所述预测是不正确时,将所述第一预测误差计算器(30)计算的预测误差编码为代码字,并用于输出表示所述编码像素的代码字;并且

其中,所述第二编码部(102)包括:

第二预测器(7),用于根据所述参照像素的值计算所述编码像素的预测值;

第二预测误差计算器(31),用于计算所述编码像素的值与由所述第二预测器(7)计算出的所述预测值之间的误差作为预测误差;和

第三编码器(8),用于将所述第二预测误差计算器(31)计算的预测误差编码为代码字,并用于输出表示所述编码像素的代码字;并且

其中,所述模式判定器(2)输入所述参照像素的值和所述判定器(4)输出的所述判定的预测结果,并在由所述第一编码部(101)所使用的所述特定编码模式(模式A)和由所述第二编码部(102)所使用的非特定编码模式的编码模式(模式B)之间选择一种编码模式,使得当所述判定器(4)判定所述预测已被证实为是正确时,所述特定编码模式(模式A)被保持,当所述判定器(4)判定所述预测已被证实为是不正确时,所述特定编码模式(模式A)被释放,新选择一种编码模式而不保持该特定编码模式,当附近的参照像素的值相同时选择所述特定编码模式(模式A),并且当附近的参照像素的值不相同选择所述非特定编码模式的编码模式(模式B)。

54. 一种译码装置(500),包括:

像素存储器(41),用于存储要译码的译码像素的值,并将该译码像素附近的其中一个已译码像素的值作为参照像素值输出;

模式判定器(42),用于从多种预先定义的译码模式判定特定译码模式和像素不同于特定译码模式的译码模式中之一以用于所述译码像素;

第一译码部(201),用于接收编码字,预测所述译码像素的值,判定该预测是否正确,并用于根据该判定的预测结果将所述编码字在所判定的特定译码模式下译码为该译码像素的值;

第二译码部(202),用于接收译码像素的编码字,预测所述译码像素的值,在非特定译码模式的译码模式下对该代码字进行译码;和

译码控制部(43),用于根据所述模式判定器(42)所判定的译码模式,有选择地操作所述第一译码部和第二译码部,并且

其中,所述第一译码部(201)包括:

第一预测器(3),用于根据所述参照像素的值计算所述译码像素的预测值;

第一译码器(45),用于将所述编码字译码为所述判定的预测结果,以指示所述预测是否正确;

第二译码器(46),当所述预测不正确时,用于将表示所述译码像素的编码字译码为预测误差;

第一译码像素计算器(32),用于根据由所述第一预测器(3)所计算的译码像素的预测值、所述判定的预测结果和所述第二译码器(46)获得的预测误差来计算所述译码像素的值,并且

其中,所述第二译码部(202)包括:

第二预测器(7),用于根据所述参照像素的值计算所述译码像素的预测值;

第三译码器(48),用于将表示所述译码像素的编码字译码为预测误差;

第二译码像素计算器(33),用于根据由所述第二预测器(7)所计算的译码像素的预测值和所述第三译码器(48)获得的预测误差来计算所述译码像素的值;并且

其中,所述模式判定器(42)输入所述参照像素的值和由所述第一译码器(45)译码的所述判定的预测结果,并在由所述第一译码部(201)所使用的所述特定译码模式和由所述第二译码部(202)所使用的非特定译码模式的译码模式之间选择一种译码模式,使得当所述判定的预测结果判定所述预测已被证实为是正确时,所述特定译码模式(模式A)被保持,当所述预测结果判定所述预测已被证实为是不正确时,所述特定译码模式(模式A)被

释放,新选择一种译码模式而不保持该特定译码模式,当附近的参照像素的值相同时选择所述特定译码模式(模式A),并且当附近的参照像素的值不相同选择所述非特定译码模式的译码模式(模式B)。

55. 一种编码方法,包括:

输出步骤,接收和存储编码像素的值,并用于将编码像素附近的已编码像素的值作为参照像素值输出;

模式判定步骤,从多种预先定义的编码模式判定特定编码模式和像素的不同于特定编码模式的编码模式其中之一以用于所述编码像素;

第一主编码步骤,预测所述编码像素的值,判定该预测结果是否正确,根据该判定的预测结果对编码像素的值进行编码,并用于输出表示在所判定的特定编码模式下的该编码像素的代码字;

第二主编码步骤,预测所述编码像素的值,对所述编码像素的值进行编码,并用于输出表示在所判定的非特定编码模式下的该编码像素的代码字;

编码控制步骤,根据所述模式判定步骤所判定的编码模式,有选择地操作所述第一主编码步骤和第二主编码步骤,

其中,所述第一主编码步骤包括:

第一预测步骤,根据所述参照像素的值计算所述编码像素的预测值;

第一预测误差计算步骤,计算所述编码像素的值与由所述第一预测步骤计算出的所述预测值之间的误差作为预测误差;

判定步骤,判定由所述第一预测误差计算步骤计算出的预测误差指示所述预测是否正确,并输出所述判定的预测结果;

第一编码步骤,接收来自所述判定步骤输出的判定的预测结果并对其进行编码,并输出表示所述预测结果的代码字;和

第二编码步骤,当所述预测是不正确时,将所述第一预测误差计算步骤计算的预测误差编码为代码字,并输出表示所述编码像素的代码字;并且

其中,所述第二主编码步骤包括:

第二预测步骤,根据所述参照像素的值计算所述编码像素的预测值;

第二预测误差计算步骤,计算所述编码像素的值与由所述第二预测步骤计算出的所述预测值之间的误差作为预测误差;和

第三编码步骤,将所述第二预测误差计算步骤计算的预测误差编码为代码字,并输出表示所述编码像素的代码字;并且

其中,所述模式判定步骤根据所述参照像素的值和所述判定步骤的预测结果在所述特定编码模式(模式A)和非特定编码模式的编码模式(模式B)之间选择一种编码模式,使得当所述判定步骤判定所述预测已被证实为是正确时,所述特定编码模式(模式A)被保持,当所述判定步骤判定所述预测已被证实为是不正确时,所述特定编码模式(模式A)被释放,新选择一种编码模式而不保持该特定编码模式,当附近的参照像素的值相同时选择所述特定编码模式(模式A),并且当附近的参照像素的值不相同选择所述非特定编码模式的编码模式(模式B)。

56. 一种译码方法,

输出步骤,存储要译码的译码像素的值,并将该译码像素附近的其中一个已译码像素的值作为参照像素值输出;

模式判定步骤,从多种预先定义的译码模式判定特定译码模式和像素不同于特定译码模式的译码模式其中之一以用于译码像素;

第一主译码步骤,接收编码字,预测所述译码像素的值,判定该预测是否正确,并根据该判定的预测结果将所述编码字在所判定的特定译码模式下译码为该译码像素的值;

第二主译码步骤,接收译码像素的编码字,预测所述译码像素的值,在非特定译码模式的译码模式下对该代码字进行译码;和

译码控制步骤,根据所述模式判定步骤所判定的译码模式,有选择地操作所述第一主译码步骤和第二主译码步骤,并且

其中,所述第一主译码步骤包括:

第一预测步骤,根据所述参照像素的值计算所述译码像素的预测值;

第一译码步骤,将所述编码字译码为所述判定的预测结果,以指示所述预测是否正确;

第二译码步骤,当所述预测不正确时,将表示所述译码像素的编码字译码为预测误差;

第一译码像素计算步骤,根据由所述第一预测步骤所计算的译码像素的预测值、所述判定的预测结果和所述第二译码步骤获得的非预定值的预测误差来计算所述译码像素的值,并且

其中,所述第二主译码步骤包括:

第二预测步骤,根据所述参照像素的值计算所述译码像素的预测值;

第三译码步骤,将表示所述译码像素的编码字译码为预测误差;

第二译码像素计算步骤,根据由所述第二预测步骤所计算的译码像素的预测值和所述第三译码步骤计算的预测误差来计算所述译码像素的值;并且

其中,所述模式判定步骤输入所述参照像素的值和由所述第一译码步骤输出的所述判定的预测结果,并在由所述第一主译码步骤所使用的所述特定译码模式和由所述第二主译码步骤所使用的非特定译码模式的译码模式之间选择一种译码模式,使得当所述判定的预测结果判定所述预测已被证实为是正确时,所述特定译码模式(模式 A)被保持,当所述预测结果判定所述预测已被证实为是不正确时,所述特定译码模式(模式 A)被释放,新选择一种译码模式而不保持该特定译码模式,当附近的参照像素的值相同时选择所述特定译码模式(模式 A),并且当附近的参照像素的值不相同选择所述非特定译码模式的译码模式(模式 B)。

编码装置、译码装置和编码、译码方法以及图象处理装置

[0001] 本申请是申请日为 1997 年 3 月 12 日、申请号为 200410039916.4 并且发明名称为“编码装置、译码装置和编码、译码方法以及图象处理装置”的申请的分案申请。

技术领域

[0002] 本发明涉及对由传真装置、扫描装置、计算机、数字摄象机等生成和使用的图象信息进行编码或译码的编码装置及译码装置以及编码、译码方法。尤其是涉及备有两种编码方式和两种译码方式并通过两种方式的切换高效率地进行图象信息的编码和译码的编码装置和译码装置。本发明还涉及高效率地进行图象信息的编码和译码的编码方法和译码方法。另外,本发明还涉及备有本发明的编码装置和译码装置的图象处理装置。进而,本发明还涉及执行本发明的编码方法和译码方法的图象处理装置。

背景技术

[0003] 现有例 1

[0004] 图 66 是表示现有的编码装置的框图。

[0005] 在图 66 中,901 是象素存储器,用于输入和存储进行编码的象素(以下,称为编码象素或简称象素)的值,并输出该编码象素的值,同时,输出 1 个或多个已存储的且已完成编码的象素中位于编码象素附近的象素的值作为参照象素的值。

[0006] 907 是预测器,根据参照象素的值计算编码象素的预测值。

[0007] 931 是预测误差计算器,从编码象素的值减去预测器 907 的预测值,求出预测误差。

[0008] 908 是编码器,用于对编码象素的值与预测器 907 的预测值的预测误差值进行编码,并输出代码字。

[0009] 910 是编码缓冲器,用于输入由编码器 908 输出的代码字,并按照其输入顺序将代码字作为连续序列输出而构成代码。

[0010] 下面,说明现有的编码装置的动作。

[0011] 预测器 907 从 1 个或多个参照象素的值计算预测值。计算方法,用规定的预测函数、或用参照表都可以。编码器 908 用预先决定的一种代码字表对从编码象素的值减去所计算的预测值后得到的预测误差(在 8 位/象素的情况下,为 $-255 \sim +255$;其中包括 0)进行编码。

[0012] 现有例 2

[0013] 作为另一个现有例,已知还有一种将多值的编码象素及译码象素的预测误差变换为二进制符号串后进行编码和译码的方法。这里,作为二进制符号的编码和译码方法之一,说明在日本专利登记第 1251403 号中公开的编码和译码方法。

[0014] 在该编码和译码方法中,如图 67 所示,对具有 1 个或多个二进制符号的二进制符号串分配 1 个代码字。就是说,在该说明书中使用的所谓编码,意味着当出现一定数(以下,将该一定数称作代码次数)的连续的二进制符号“0”(MPS = 较高概率符号,优势符号)时、

或出现二进制符号“1”(LPS = 较低概率符号, 劣势符号) 时确定代码字并输出该代码字的操作。这时, 连续出现的 MPS 的个数由编码器内部(或外部)的 MPS 计数器(图中未示出)计数, MPS 的值存储在 MPS 存储器(图中未示出)内, 二进制符号串的状态序号(如后文所述), 存储在状态序号存储器(图中未示出)内。代码次数可以取任意的自然数, 但在该说明书中, 假定限定为 2^n (2 的 n 次方)。当 MPS 的连续出现数(MPS 计数器的值)与代码次数 2^n 相等时, 对该 MPS 分配 1 位的代码字“0”。另一方面, 在 MPS 的连续出现数与代码次数相等之前如出现 LPS 时, 用 n 位的二进制数表示在输出紧接在前面的代码字之后到该 LPS 出现之前的 MPS 的连续出现数, 并将为了区别仅有 MPS 时的代码字“0”而在该 n 位二进制数的开头加上 1 位的“1”后的 $(n+1)$ 位代码字分配给该 LPS。以下, 将分配了代码字的二进制符号串的单位称作信息。在确定代码字并输出代码字后, 将 MPS 计数器复位。这样, 将所输出的各代码字作为连续序列输出而构成代码。另一方面, 当对代码进行译码时, 将输入到译码器的代码分解为代码字, 在每个译码器内复原为二进制符号串, 并再现出像素。

[0015] 在上述的编码和译码方法中, 根据从与过去的二进制符号串有关的数据估计的二进制符号(0 或 1)中任何一种二进制符号的出现概率将代码次数切换为适当的值, 可以实现极高的编码效率。

[0016] 下面给出决定该代码次数的状态转移方式的第 1 例。

[0017] 在用编码器或译码器对二进制符号串进行编码或译码时, 二进制符号串处在图 68 所示 16 种状态的任何一种状态, 根据二进制符号串的各种状态决定代码次数。假定编码器或译码器的状态序号的初始值为 0。此外, 还假定在编码或译码处理开始时, 各编码器或译码器的 MPS 计数器已复位。编码器或译码器, 在编码或译码处理中当确定代码字时执行状态转移。当二进制符号串的 MPS 的连续出现数与代码次数相等时, 将状态序号加 1。在 MPS 的连续出现数与代码次数相等之前如出现 LPS 时, 将状态序号减 1。但是, 在状态序号 15 时 MPS 的连续出现数与代码次数相等、或在状态序号 0 时出现 LPS 的情况下, 编码器或译码器不执行状态转移, 状态序号保持不变。

[0018] 作为决定代码次数的方式的第 2 例, 给出在发送和接收端对在二进制符号串中出现的二进制符号 0 和的个数 $N(0)$ 、 $N(1)$ 在同一范围(例如, 1 行)内进行计数并根据该计数结果计算代码次数的方式。例如, 在日本专利特公昭 59-27501 号公报(对应于美国专利 USP4191974)中公开了这种决定代码次数的方式。其计算方式用 $2^{n+1}N(1) > N(0) \geq 2^n N(1)$ 表示。但是, 在这种情况下, 作为二进制符号串的状态转移目标的代码次数 2^n 应不大于预定的最大值而不小于预定的最小值。

[0019] 对于图 67 的编码方式, 已知如下性质。即, 假定以图 67 的方式对 2 个符号“0”、“1”的出现概率分别为 p 、 $1-p$ ($p \geq 1/2$) 的二进制信息源进行编码, 则当假定应编码的二进制符号的出现形态为任意的时, 使各次数的最大代码长度为最小的 n 满足下式。

$$[0020] \quad 2^n / (2^n + 1) \leq p < 2^{n+1} / (2^{n+1} + 1)$$

[0021] 因此, 如果由上式决定了 n , 则能选择大体上最佳的代码形式。

[0022] 这里, 如假定二进制符号的计数值、即二进制符号“0”的计数值为 $N(0)$ 、二进制符号“1”的计数值为 $N(1)$, 则

$$[0023] \quad p = N(0) / (N(0) + N(1))$$

[0024] 因此, 由上式可得

[0025] $2^n N(1) \leq N(0) < 2^{n+1} N(1)$

[0026] 现有例 3

[0027] 作为现有的编码装置和译码装置,还有一面根据与参照像素的值对应的预定的条件判定切换例如模式 A、模式 B 这样的 2 种编码模式或译码模式、一面进行编码或译码的装置。基本上,如果参照像素的值满足预定条件则以模式 A、如不满足预定条件则以模式 B 进行编码或译码。这种模式的切换可以按照例如在「昭和 52 年度电子通信学会综合全国大会 1016」中作为「起始模式不同的行程编码」说明的方式进行。如图 69 所示,假定 X 为作为编码或译码对象的编码像素或译码像素(以下,简称像素),如其附近的参照像素 a、b、c 的值满足预定条件「 $a = b = c$ 」,则以模式 A 对象素 X 连续地进行编码或译码,直到出现变成「 $X \neq \text{预测值}$ 」的像素 X 为止,并从变成「 $X \neq \text{预测值}$ 」的下一个像素 X 起切换为模式 B 进行编码。在这之后,以模式 B 对象素 X 连续进行编码或译码,并当参照像素 a、b、c 的值再次满足预定条件「 $a = b = c$ 」时,从下一个像素起切换为模式 A 进行编码或译码。

[0028] 现有例 4

[0029] 下面,根据附图说明现有摄象装置的图象编码处理或译码处理。假定编码处理由图象压缩电路进行,而译码处理用图象扩展电路进行。

[0030] 图 70 是表示图象压缩电路和图象扩展电路的结构图。

[0031] 在图 70 中,图象压缩电路由进行可逆压缩的系统和进行不可逆压缩的系统构成。

[0032] 所谓不可逆的图象压缩,是指进行再生的图象的质量(再现性)虽然降低,但图象压缩率提高的处理。

[0033] 而所谓可逆的图象压缩,是指与上述不可逆图象压缩相比,虽然图象的压缩率降低,但进行再生的图象质量(再现性)不会恶化的处理。

[0034] 951 是 DCT(离散余弦变换)运算电路,用于对输入图象进行二维 DCT 运算,将图象分解为二维空间频率分量。952 是将 DCT 系数量化的量化电路,953 是对量化后的 DCT 系数进行赫夫曼编码的熵编码器。用 DCT 运算电路 951、量化电路 952、熵编码器 953 进行不可逆图象压缩。此外,954 是预测器,用 1 个像素前的数据进行某个图象数据的预测。955 是熵编码器,对某个像素与以预测器 954 预测的像素之间的差分进行赫夫曼编码。按照这种方式,用预测器 954 和熵编码器 955 进行可逆的图象压缩。SW1 是进行可逆压缩动作或进行不可逆压缩动作的选择开关,在 a 侧选择可逆的压缩动作,在 b 侧选择不可逆的压缩动作。

[0035] 图象扩展电路由进行可逆扩展动作的系统和进行不可逆扩展动作的系统构成。熵译码器 956 和译码器 957,以与熵编码器 955、预测器 954 相反的动作对已进行了可逆压缩的数据进行译码。此外,熵译码器 958、去量化电路 959、反 DCT 运算电路 960 以与 DCT 运算电路 951、量化电路 952、熵编码器 953 相反动作对已被压缩的数据进行译码。SW2 是进行可逆扩展动作或进行不可逆扩展动作的选择开关,在 a 侧选择可逆的扩展动作,在 b 侧选择不可逆的扩展动作。

[0036] 作为现有例 1 示出的编码装置,用预先决定的一种代码字表对预测误差进行编码。在图象信息中,一般在画面内其统计性质变化很大,就是说,已知有这样的情况,即在画面内的某个部分上预测很容易准确,但在某个部分上却频繁地发生很大的预测误差。可是,在现有例 1 的编码装置中,无论在画面内图象信息的统计性质怎样变化,总是以一种代码字表进行编码,所以存在着不能提高编码效率的问题。

[0037] 另一方面,作为现有例 2 给出的编码方法,是根据 MPS 的出现概率动态地改变代码次数并对多个代码字表进行切换而进行编码的方式。因此,在画面内的图象信息的统计性质变化剧烈的情况下,是一种与作为现有例 1 说明的编码装置相比能提高编码效率的编码模式。但是,即使是按照现有例 2 的方式,在各编码像素中对其预测误差最低分配 1 个代码字时,尽管有几次预测准确(预测误差=0),每个像素至少也需要 1 位的代码量。尽管预测准确的概率超过 1/2,对其预测误差也要分配 1 位以上的代码字,这意味着实际上需要的代码量比预测误差的代码量的理论下限值(熵)大,就是说,编码效率降低。

[0038] 另外,现有例 4 的图象压缩电路(编码装置)及图象扩展电路(译码装置),结构如图 70 所示,由 DCT 运算电路和量化电路和熵编码器实现不可逆的图象压缩和扩展。而由预测器和熵编码器实现可逆的图象压缩和图象扩展。按照这种方式,现有的摄象装置可根据情况分别使用可逆图象压缩电路和不可逆图象压缩电路两种电路。在摄象装置中,最主要的是不使再生的图象质量再现性降低,且提高图象的压缩率。尤其是,在目前的数字摄象机中,为将所摄制的信号存储在存储媒体内并在监视器上显示,上述要求就更高了。此外,由于输入图象的像素数增大、输入图象的彩色化、输入图象的多层次化而导致输入信息的大容量化,因而当用有限的存储容量存储信息时,存在着现有装置的图象压缩率不够充分的问题。

[0039] 另外,在使用多媒体的今天,图象信息与其他的声音信息和字符信息一起传送、显示和存储,但图象信息所占比例高于其他信息,因而希望进一步提高图象的压缩率。

发明内容

[0040] 本发明是为解决如上所述的问题而开发的,其目的是提供一种能以高的效率对图象信息进行编码和译码的编码装置和译码装置。

[0041] 本发明的另一目的是提供一种通过有效地切换不同类型的编码方式和不同类型的译码方式进行编码和译码、从而高效率地进行图象信息的编码和译码的编码方法和译码方法。

[0042] 本发明的又一目的是提供一种即使在有效地切换不同类型的编码方式和不同类型的译码方式而高效率地进行编码和译码的情况下也仍能以小型且简单的形式构成装置的编码装置和译码装置。

[0043] 本发明的进一步的目的是提供一种备有上述编码装置和译码装置的图象处理装置。

[0044] 本发明的更进一步的目的是,提供一种执行上述编码方法和译码方法的图象处理装置。

[0045] 该本发明的目的是提供一种即使在进行可逆图象压缩时与现有的可逆图象压缩相比仍能获得更高压缩率的图象处理装置。

[0046] 本发明的编码装置的特征在于:

[0047] 备有:像素存储器,输入和存储具有规定范围的任何值的像素作为编码像素,并输出想要进行编码的编码像素的值,同时将编码像素附近的已编码像素的值作为参照像素值输出;模式判定器,根据参照像素的取值,从预先定义的多种编码模式中对编码像素选择特定编码模式和与非特定的编码模式中的任何一种模式;第 1 编码部,预测编码像素的值,判

定预测是否准确,根据判定结果对编码像素的值进行编码并输出代码字;第2编码部,预测编码像素的值,而不判定预测是否准确,对编码像素的值进行编码并输出代码字;及编码控制部,根据由上述模式判定器选出的特定编码模式和非特定的编码模式中的任何一种模式,有选择地使第1和第2编码部动作。

[0048] 上述第1编码部备有:第1预测器,根据参照像素的取值计算编码像素的预测值;第1预测误差计算器,计算编码像素的值与由第1预测器计算出的预测值之间的误差作为预测误差;判定器,判定由第1预测误差计算器计算出的预测误差是否是特定值并输出判定结果;第1编码器,对于用所选出的特定编码模式进行编码的编码像素,输入从判定器输出的判定结果后进行编码,并输出代码字;及第2编码器,在用所选出的上述特定编码模式进行编码的编码像素中,对于由第1预测误差计算器计算出的预测误差不是上述特定值的编码像素,将其预测误差进行编码,并输出对应的代码字。

[0049] 上述第2编码部备有:第2预测器,根据参照像素的取值计算编码像素的预测值;第2预测误差计算器,计算编码像素的值与由第2预测器计算出的预测值之间的误差作为预测误差;及第3编码器,对于用所选出的非特定的编码模式进行编码的编码像素,无论用上述第2预测误差计算器计算出的预测误差是否是上述特定值,对其预测误差进行编码并输出对应的代码字。

[0050] 上述第1编码器备有:第1概率估计器,将从判定器输出的判定结果作为二进制符号串输入,并估计二进制符号中任何一个二进制符号的出现概率;及第1代码字分配器,用于对二进制符号串进行编码;

[0051] 上述第2编码器备有:第1误差/符号变换器,输入预测误差并将预测误差变换为二进制符号串;第2概率估计器,输入二进制符号串,并估计二进制符号中任何一个二进制符号的出现概率;及第2代码字分配器,用于对二进制符号串进行编码;

[0052] 上述第3编码器备有:第2误差/符号变换器,输入预测误差并将预测误差变换为二进制符号串;第3概率估计器,输入二进制符号串,并估计二进制符号中任何一个二进制符号的出现概率;及第3代码字分配器,用于对二进制符号串进行编码。

[0053] 上述编码控制部备有代码字送出顺序控制器,当至少用上述第1编码器、第2编码器、第3编码器中的任何一个确定代码字、且其余编码器未确定代码字时,改变代码字的输出顺序。

[0054] 在本发明的编码装置中,其特征在于:

[0055] 至少上述第1误差/符号变换器和第2误差/符号变换器中的任何一个,从输入到该第1误差/符号变换器和第2误差/符号变换器的作为预测误差值出现的可能性高的值起按顺序产生比较值,并与输入到上述第1误差/符号变换器和第2误差/符号变换器中的任何一个的预测误差逐次比较,根据该预测误差与所产生的一个比较值一致之前的比较次数生成和输出二进制符号串。

[0056] 上述模式判定器,还根据在编码像素前面的已编码的像素的编码模式,选择编码像素的编码模式。

[0057] 在本发明的编码装置中,其特征在于:

[0058] 至少上述第1代码字分配器、第2代码字分配器、第3代码字分配器中的任何一个,根据由对应的第1概率估计器、第2概率估计器、第3概率估计器分别估计的二进制符

号中任何一个二进制符号的概率变化,改变二进制符号中哪一个是优势符号的解释。

[0059] 上述第 1 编码部的第 1 预测器和第 2 编码部的第 2 预测器可以合并为一个公用的预测器。

[0060] 上述第 1 编码器、第 2 编码器、第 3 编码器中至少任意 2 个编码器可合并为一个公用的编码器。

[0061] 在本发明的编码装置中,其特征在于:至少上述第 1 代码字分配器、第 2 代码字分配器、第 3 代码字分配器中的任何一个,根据二进制符号的哪一个是优势符号的信息及优势符号的估计出现概率,在对二进制符号的扩展信息源有系统地生成的赫夫曼代码集合中选择最适合于从优势符号的估计出现概率设定的二进制符号的扩展信息源状态的代码,从而实现二进制信息源的编码。

[0062] 本发明的译码装置的特征在于:

[0063] 备有:像素存储器,存储具有规定范围的任何值的已译码像素,并将想要进行译码的译码像素附近的已译码像素的值作为参照像素值输出;模式判定器,根据参照像素的取值,从预先定义的多种译码模式中对译码像素选择特定译码模式和与其不同的译码模式的任何一种模式;第 1 译码部,输入代码字,同时预测译码像素的值,判定预测是否准确,并根据判定结果将代码字译码为译码像素的值;第 2 译码部,输入代码字,同时预测译码像素的值,并将代码字译码为译码像素的值而不判定预测是否准确;及译码控制部,根据由上述模式判定器选出的特定译码模式和非特定的译码模式中的任何一种模式,有选择地使第 1 和第 2 译码部动作。

[0064] 上述第 1 译码部备有:第 1 预测器,根据参照像素的取值计算译码像素的预测值;第 1 译码器,对于用所选出的特定译码模式进行译码的译码像素,将对应的代码字译码为指示预测误差是否是规定值的判定结果;第 2 译码器,在用所选出的上述特定译码模式进行译码的译码像素中,对于预测误差不是上述规定值的译码像素,将对应的代码字译码为该预测误差;及第 1 译码像素计算器,根据由上述第 1 预测器计算出的译码像素的预测值、上述判定结果、由上述第 2 译码器得到的预测误差,计算译码像素的值。

[0065] 上述第 2 译码部备有:第 2 预测器,根据参照像素的取值计算译码像素的预测值;第 3 译码器,对于用所选出的非特定的译码模式进行译码的译码像素,无论预测误差是否是上述规定值,将对应的代码字译码为该预测误差;及第 2 译码像素计算器,根据由上述第 2 预测器计算出的译码像素的预测值、及由上述第 3 译码器译码后的预测误差,计算用所选出的非特定的译码模式进行译码的译码像素。

[0066] 上述第 1 译码器备有:第 1 符号复原器,输入代码字并译码为二进制符号串;及第 1 概率估计器,估计二进制符号中任何一个二进制符号的出现概率;并且,输出二进制符号串中的任何一个作为判定结果;同时,

[0067] 上述第 2 译码器备有:第 2 符号复原器,输入代码字并译码为二进制符号串;第 2 概率估计器,输入二进制符号并估计二进制符号中任何一个二进制符号的出现概率;及第 1 符号/误差变换器,输入二进制符号串并将二进制符号串变换为预测误差;

[0068] 上述第 3 译码器备有:第 3 符号复原器,输入代码字并译码为二进制符号串;及第 3 概率估计器,输入二进制符号并估计二进制符号中任何一个二进制符号的出现概率;及第 2 符号/误差变换器,输入二进制符号串并将二进制符号串变换为预测误差。

[0069] 上述译码控制部备有二进制符号使用顺序控制器,在使用由至少第 1 译码器、第 2 译码器、第 3 译码器中的任何一个译码后的全部二进制符号串之前,当其他任何一个译码器输出二进制符号串时,改变译码后的二进制符号串的使用顺序。

[0070] 本发明的译码装置的特征在于:

[0071] 至少上述第 1 符号 / 误差变换器和第 2 符号 / 误差变换器中的任何一个,根据输入的二进制符号的值和个数,将所输入的二进制符号串变换为预测误差。

[0072] 上述模式判定器,还根据在译码像素前面的已译码像素的译码模式,选择译码像素的译码模式。

[0073] 本发明的译码装置的特征在于:

[0074] 至少上述第 1 符号复原器、第 2 符号复原器、第 3 符号复原器中的任何一个,根据由对应的第 1 概率估计器、第 2 概率估计器、第 3 概率估计器分别估计的二进制符号的概率估计变化,改变二进制符号中哪一个是优势符号的解释。

[0075] 上述第 1 译码部的第 1 预测器和第 2 译码部的第 2 预测器可以合并为一个公用的预测器。

[0076] 上述第 1 译码器、第 2 译码器、第 3 译码器中至少任意 2 个译码器可合并为一个公用的译码器。

[0077] 本发明的译码装置的特征在于:至少上述第 1 符号复原器、第 2 符号复原器、第 3 符号复原器中的任何一个,根据二进制符号的哪一个是优势符号的信息及优势符号的估计出现概率,从对二进制符号的扩展信息源有系统地生成的赫夫曼代码集合中选择最适合于从优势符号的估计出现概率设定的二进制符号的扩展信息源状态的代码,从而实现二进制信息源的译码。

[0078] 本发明的编码方法的特征在于:

[0079] 包括:输出工序,输入和存储具有规定范围的任何值的像素作为编码像素,并输出想要进行编码的编码像素的值,同时将编码像素附近的已编码像素的值作为参照像素值输出;模式判定工序,根据参照像素的取值,从预先定义的多种编码模式中对编码像素选择特定编码模式和非特定的编码模式中的任何一种模式;第 1 主编码工序,预测编码像素的值,判定预测是否准确,根据判定结果对编码像素的值进行编码并输出代码字;第 2 主编码工序,预测编码像素的值,对编码像素的值进行编码而不判定预测是否准确,并输出代码字;及编码控制工序,根据由上述模式判定工序选出的特定编码模式和非特定的编码模式,有选择地进行第 1 和第 2 主编码工序的动作。

[0080] 上述第 1 主编码工序包括:第 1 预测工序,根据参照像素的取值计算编码像素的预测值;第 1 预测误差计算工序,计算编码像素的值与由第 1 预测工序计算出的预测值之间的误差作为预测误差;判定工序,判定由第 1 预测误差计算工序计算出的预测误差是否是规定值并输出判定结果;第 1 编码工序,对于用所选出的特定编码模式进行编码的编码像素,输入由判定器输出的判定结果后对其进行编码,并输出代码字;及第 2 编码工序,在用所选出的上述特定编码模式进行编码的编码像素中,对于由第 1 预测误差计算工序计算出的预测误差不是上述规定值的编码像素,对其预测误差进行编码,并输出对应的代码字。

[0081] 上述第 2 主编码工序包括:第 2 预测工序,根据参照像素的取值计算编码像素的预测值;第 2 预测误差计算工序,计算编码像素的值与由第 2 预测工序计算出的预测值之间的

误差作为预测误差；及第 3 编码工序，对于用所选出的非特定的编码模式进行编码的编码像素，无论由上述第 2 预测误差计算工序计算出的预测误差是否是上述规定值，对其预测误差进行编码并输出对应的代码字。

[0082] 上述第 1 编码工序包括：第 1 概率估计工序，将从判定工序输出的判定结果作为二进制符号串输入，并估计二进制符号中任何一个二进制符号的出现概率；及第 1 代码字分配工序，用于对二进制符号串进行编码；

[0083] 上述第 2 编码工序包括：第 1 误差 / 符号变换工序，输入预测误差并将预测误差变换为二进制符号串；第 2 概率估计工序，输入二进制符号串，并估计二进制符号中任何一个二进制符号的出现概率；及第 2 代码字分配工序，用于对二进制符号串进行编码；

[0084] 上述第 3 编码工序包括：第 2 误差 / 符号变换工序，输入预测误差并将预测误差变换为二进制符号串；第 3 概率估计工序，输入二进制符号串，并估计二进制符号中任何一个二进制符号的出现概率；及第 3 代码字分配工序，用于对二进制符号串进行编码。

[0085] 本发明的编码方法的特征在于，包括这样的工序，即至少上述第 1、第 2、第 3 代码字分配工序中的任何一个，根据由对应的第 1、第 2、第 3 概率估计工序分别估计的二进制符号的概率估计变化，改变二进制符号中哪一个是优势符号的解释。

[0086] 本发明的编码方法的特征在于：至少上述第 1、第 2、第 3 代码字分配工序中的任何一个，根据二进制符号的哪一个是优势符号的信息及优势符号的估计出现概率，在对二进制符号的扩展信息源有系统地生成的赫夫曼代码集合中选择最适合于从优势符号的估计出现概率设定的二进制符号的扩展信息源状态的代码，从而实现二进制信息源的编码。

[0087] 本发明的译码方法的特征在于：

[0088] 包括：输出工序，存储具有规定范围的任何值的已译码像素，并将想要进行译码的译码像素附近的已译码像素的值作为参照像素值输出；模式判定工序，根据参照像素的取值，从预先定义的多种译码模式中对译码像素选择特定译码模式和非特定的译码模式中的任何一种模式；第 1 主译码工序，输入代码字，同时预测译码像素的值，判定预测是否准确，并根据判定结果将代码字译码为译码像素的值；第 2 主译码工序，输入代码字，同时预测译码像素的值，并将代码字译码为译码像素的值而不判定预测是否准确；及译码控制工序，根据由上述模式判定工序选出的特定译码模式和非特定的译码模式，有选择地进行第 1 和第 2 译码工序的动作。

[0089] 上述第 1 主译码工序包括：第 1 预测工序，根据参照像素的取值计算译码像素的预测值；第 1 译码工序，对于用所选出的特定译码模式进行译码的译码像素，将对应的代码字译码为指示预测误差是否是规定值的判定结果；第 2 译码工序，在用所选出的上述特定译码模式进行译码的译码像素中，对于预测误差不是上述规定值的译码像素，将对应的代码字译码为该预测误差；及第 1 译码像素计算工序，根据由上述第 1 预测工序计算出的译码像素的预测值、上述判定结果、由上述第 2 译码工序得到的预测误差，计算译码像素的值。

[0090] 上述第 2 主译码工序包括：第 2 预测工序，根据参照像素的取值计算译码像素的预测值；第 3 译码工序，对于用所选出的非特定的译码模式进行译码的译码像素，无论预测误差是否是上述规定值，将对应的代码字译码为该预测误差；及第 2 译码像素计算工序，根据由上述第 2 预测工序计算出的译码像素的预测值、及由上述第 3 译码工序译码后的预测误差，计算用所选出的非特定的译码模式进行译码的译码像素的值。

[0091] 上述第 1 译码工序包括：第 1 符号复原工序，输入代码字并译码为二进制符号串；及第 1 概率估计工序，估计二进制符号中任何一个二进制符号的出现概率；并且，输出二进制符号串中的任何一个作为判定结果；同时，

[0092] 上述第 2 译码工序备有：第 2 符号复原工序，输入代码字并译码为二进制符号串；及第 2 概率估计工序，输入二进制符号并估计二进制符号的出现概率；及第 1 符号 / 误差变换工序，输入二进制符号串并将二进制符号串变换为预测误差；

[0093] 上述第 3 译码工序包括：第 3 符号复原工序，输入代码字并译码为二进制符号串；第 3 概率估计工序，输入二进制符号并估计二进制符号的出现概率；及第 2 符号 / 误差变换工序，输入二进制符号串并将二进制符号串变换为预测误差。

[0094] 在本发明的译码方法中，其特征在于包括这样的工序，即至少上述第 1、第 2、第 3 符号复原工序中的任何一个，根据由对应的第 1、第 2、第 3 概率估计工序分别估计的二进制符号的概率估计变化，改变二进制符号的解释。

[0095] 本发明的译码方法中，其特征在于：

[0096] 至少上述第 1、第 2、第 3 符号复原工序中的任何一个，根据二进制符号的哪一个是优势符号的信息及优势符号的估计出现概率，在对二进制符号的扩展信息源有系统地生成的赫夫曼代码集合中选择最适合于从优势符号的估计出现概率设定的二进制符号的扩展信息源状态的代码，从而实现二进制信息源的译码。

[0097] 上述编码装置设置在半导体芯片上。

[0098] 上述编码装置设置在电路板上。

[0099] 在本发明的图象处理装置中，输入由多个像素构成的图象信号，用编码装置对该图象信号的像素进行编码并输出到下一级的处理装置，其特征在于：

[0100] 上述编码装置备有：像素存储器，输入和存储具有规定范围的任何值的像素作为编码像素，并输出想要进行编码的编码像素的值，同时将编码像素附近的已编码像素的值作为参照像素值输出；模式判定器，根据参照像素的取值，从预先定义的多种编码模式中对编码像素选择特定编码模式和非特定的编码模式中的任何一种模式；第 1 编码部，预测编码像素的值，判定预测是否准确，根据判定结果对编码像素的值进行编码并输出代码字；第 2 编码部，预测编码像素的值，对编码像素的值进行编码而不判定预测是否准确，并输出代码字；及编码控制部，根据由上述模式判定器选出的特定编码模式和非特定的编码模式中的任何一种模式，有选择地使第 1 和第 2 编码部动作。

[0101] 上述图象处理装置是电子计算机。

[0102] 上述图象处理装置是扫描器。

[0103] 上述图象处理装置是传真装置。

[0104] 上述图象处理装置是显示装置。

[0105] 上述图象处理装置是存储装置。

[0106] 上述译码装置设置在半导体芯片上。

[0107] 上述译码装置设置在电路板上。

[0108] 在本发明的图象处理装置中，输入编码后的图象信号，用译码装置对该图象信号的像素进行译码并输出到下一级的处理装置，其特征在于：

[0109] 上述译码装置备有：像素存储器，存储具有规定范围的任何值的已译码像素，并将

想要进行译码的译码象素附近的已译码象素的值作为参照象素值输出；模式判定器，根据参照象素的取值，从预先定义的多种译码模式中对译码象素选择特定译码模式和非特定的译码模式中的任何一种模式；第 1 译码部，输入代码字，同时预测译码象素的值，判定预测是否准确，并根据判定结果将代码字译码为译码象素的值；第 2 译码部，输入代码字，同时预测译码象素的值，并将代码字译码为译码象素的值而不判定预测是否准确；及译码控制部，根据由上述模式判定器选出的特定译码模式和非特定的译码模式的任何一种模式，有选择地使第 1 和第 2 译码部动作。

[0110] 上述图象处理装置是电子计算机。

[0111] 上述图象处理装置是扫描器。

[0112] 上述图象处理装置是传真装置。

[0113] 上述图象处理装置是打印机。

[0114] 上述图象处理装置是显示装置。

[0115] 上述图象处理装置是存储装置。

[0116] 本发明的编码装置的特征在于：

[0117] 备有：象素存储器，输入和存储具有规定范围的任何值的象素作为编码象素，并输出想要进行编码的编码象素的值，同时将编码象素附近的已编码的象素的值作为参照象素值输出；编码部，预测编码象素的值，判定预测是否准确，根据判定结果对编码象素的值进行编码并输出代码字；及编码控制部，根据由上述编码部判定的预测是否准确，使上述编码部动作。

[0118] 上述编码部备有：预测器，根据参照象素的取值计算编码象素的预测值；预测误差计算器，计算编码象素的值与由预测器计算出的预测值之间的误差作为预测误差；判定器，判定由预测误差计算器计算出的预测误差是否是特定值并输出判定结果；第 1 编码器，输入从判定器输出的判定结果后进行编码，并输出代码字；及第 2 编码器，对于由预测误差计算器计算出的预测误差不是上述特定值的编码象素，对其预测误差进行编码，并输出对应的代码字。

[0119] 本发明的译码装置的特征在于：

[0120] 备有：象素存储器，存储具有规定范围的任何值的已译码象素，并将想要进行译码的译码象素附近的已译码象素的值作为参照象素值输出；译码部，输入代码字，同时预测译码象素的值，判定预测是否准确，并根据判定结果将代码字译码为译码象素的值；及译码控制部，根据由上述译码部判定的预测是否准确，使上述译码部动作。

[0121] 上述译码部备有：预测器，根据参照象素的取值计算译码象素的预测值；第 1 译码器，将对应的代码字译码为指示预测误差是否是规定值的判定结果；第 2 译码器，对于预测误差不是上述规定值的译码象素，将对应的代码字译码为该预测误差；及译码象素计算器，根据由上述预测器计算出的译码象素的预测值、上述判定结果、由上述第 2 译码器得到的预测误差，计算译码象素的值。

[0122] 本发明的图象处理装置备有：对由多个象素构成的图象进行摄象的摄象部；对所摄制的图象进行压缩的图象压缩电路；及存储被压缩后的图象的存储部，其特征在于：上述图象压缩电路备有编码装置，该编码装置具有：象素存储器，输入和存储具有规定范围的任何值的象素作为编码象素，并输出想要进行编码的编码象素的值，同时将编码象素附近

的已编码的像素值作为参照像素值输出；模式判定器，根据参照像素的取值，从预先定义多种编码模式中对编码像素选择特定编码模式和非特定的编码模式中的任何一种模式；第 1 编码部，预测编码像素的值，判定预测是否准确，根据判定结果对编码像素的值进行编码并输出代码字；第 2 编码部，预测编码像素的值，对编码像素的值进行编码而不判定预测是否准确，并输出代码字；及编码控制部，根据由上述模式判定器选出的特定编码模式和非特定的编码模式中的任何一种模式，有选择地使第 1 和第 2 编码部动作。

[0123] 本发明的图象处理装置备有：对由多个像素构成的图象进行摄取的摄象部；对所摄制的图象进行压缩的图象压缩电路；存储被压缩后的图象的存储部；及对所摄制的图象进行扩展的图象扩展电路；其特征在于：上述图象扩展电路备有译码装置，该译码装置具有：像素存储器，存储具有规定范围的任何值的已译码像素，并将想要进行译码的译码像素附近的已译码像素的值作为参照像素值输出；模式判定器，根据参照像素的取值，从预先定义多种译码模式中对译码像素选择特定译码模式和非特定的译码模式中的任何一种模式；第 1 译码部，输入代码字，同时预测译码像素的值，判定预测是否准确，并根据判定结果将代码字译码为译码像素的值；第 2 译码部，输入代码字，同时预测译码像素的值，并将代码字译码为译码像素的值而不判定预测是否准确；及译码控制部，根据由上述模式判定器选出的特定译码模式和非特定的译码模式中的任何一种模式，有选择地使第 1 和第 2 译码部动作。

[0124] 上述图象压缩电路具有多个上述编码装置，并将亮度信号 Y 和色差信号 U、V 并行地输入到上述多个编码装置内进行编码。

[0125] 上述图象压缩电路具有多个上述编码装置，并将彩色信号 R、G、B 并行地输入到上述多个编码装置内进行编码。

[0126] 上述图象压缩电路具有 1 个上述编码装置，并将亮度信号 Y 和色差信号 U、V 以块为单位串行地输入到上述编码装置内进行编码。

[0127] 上述图象压缩电路具有 1 个上述编码装置，并将彩色信号 R、G、B 以块为单位串行地输入到上述编码装置内进行编码。

[0128] 上述图象扩展电路具有多个上述译码装置，并将编码后的亮度信号 Y 和色差信号 U、V 并行地输入到上述多个译码装置内进行译码。

[0129] 上述图象扩展电路具有多个上述译码装置，并将编码后的彩色信号 R、G、B 并行地输入到上述多个译码装置内进行译码。

[0130] 上述图象扩展电路具有 1 个上述译码装置，并将编码后的亮度信号 Y 和色差信号 U、V 以块为单位串行地输入到上述译码装置内进行译码。

[0131] 上述图象扩展电路具有 1 个上述译码装置，并将编码后的彩色信号 R、G、B 以块为单位串行地输入到上述译码装置内进行译码。

附图说明

[0132] 图 1 是表示本发明的图象处理装置的斜视图。

[0133] 图 2 是表示本发明图象处理装置的应用例的斜视图。

[0134] 图 3 是表示本发明的编码对象二进制符号串的状态和代码次数的图。

[0135] 图 4 是表示本发明实施形态 1 的编码装置的构成例的框图。

- [0136] 图 5 是表示本发明的第 1 编码器的构成例的框图。
- [0137] 图 6 是表示本发明的第 2 编码器的构成例的框图。
- [0138] 图 7 是表示本发明的第 3 编码器的构成例的框图。
- [0139] 图 8 是本发明的第 2 编码器进行的从预测误差到二进制符号的变换例的图。
- [0140] 图 9 是本发明的第 3 编码器进行的从预测误差到二进制符号的变换例的图。
- [0141] 图 10 是表示本发明的编码处理的流程的流程图。
- [0142] 图 11 是表示本发明在对编码像素进行编码时具有的各种条件的具体例的图。
- [0143] 图 12 是表示本发明的编码动作的图。
- [0144] 图 13 是表示本发明实施形态 1 的译码装置的构成例的框图。
- [0145] 图 14 是表示本发明的第 1 译码器的构成例的框图。
- [0146] 图 15 是表示本发明的第 2 译码器的构成例的框图。
- [0147] 图 16 是表示本发明的第 3 译码器的构成例的框图。
- [0148] 图 17 是表示本发明实施形态 2 的编码装置的构成例的框图。
- [0149] 图 18 是表示本发明的编码处理的流程的流程图。
- [0150] 图 19 是表示本发明的编码动作的图。
- [0151] 图 20 是表示在由本发明的第 3 编码器确定了代码字后由编码控制部进行的控制处理的流程的流程图。
- [0152] 图 21 是表示在由本发明的第 1 编码器确定了代码字后由编码控制部进行的控制处理的流程的流程图。
- [0153] 图 22 是表示在由本发明的第 1 编码器根据在二进制符号串中发生 LPS 的情况确定了代码字后由编码控制部进行的控制处理的流程的流程图。
- [0154] 图 23 是表示本发明的编码动作的图。
- [0155] 图 24 表示本发明的图象预先读出动作的流程的流程图。
- [0156] 图 25 是表示本发明实施形态 2 的译码装置的构成例的框图。
- [0157] 图 26 是表示本发明实施形态 3 的编码装置的构成例的框图。
- [0158] 图 27 是表示本发明实施形态 3 的编码器 5a 的构成例的框图。
- [0159] 图 28 是表示本发明实施形态 3 的编码器 6a 的构成例的框图。
- [0160] 图 29 是表示本发明实施形态 3 的编码器 8a 的构成例的框图。
- [0161] 图 30 是表示本发明实施形态 3 的概率估计器的动作流程的流程图并给出真值表的图。
- [0162] 图 31 是表示当对 MPS 和 LPS 的解释反转时本发明的编码动作的图。
- [0163] 图 32 是表示本发明实施形态 3 的译码装置的构成例的框图。
- [0164] 图 33 是表示本发明实施形态 3 的译码器 45a 的构成例的框图。
- [0165] 图 34 是表示本发明实施形态 3 的译码器 46a 的构成例的框图。
- [0166] 图 35 是表示本发明实施形态 3 的译码器 48a 的构成例的框图。
- [0167] 图 36 是表示本发明实施形态 4 的编码装置的构成例的框图。
- [0168] 图 37 是表示本发明实施形态 4 的译码装置的构成例的框图。
- [0169] 图 38 表示在本发明的编码器内部备有多个 MPS 计数器的情况的图。
- [0170] 图 39 是表示本发明实施形态 5 的编码装置的构成例的框图。

- [0171] 图 40 是表示本发明的与图 39 所示编码装置对应的译码装置的构成例的框图。
- [0172] 图 41 是表示本发明实施形态 5 的编码装置的另一个构成例的框图。
- [0173] 图 42 是表示图 41 所示编码器 5b 的构成例的框图。
- [0174] 图 43 是表示本发明的与图 41 所示编码装置对应的译码装置的构成例的框图。
- [0175] 图 44 是表示在图 43 所示译码装置内采用的译码器 45b 的构成例的框图。
- [0176] 图 45 是表示本发明实施形态 5 的编码装置的另一个构成例的框图。
- [0177] 图 46 是表示在图 45 所示编码装置内采用的编码器 6b 的构成例的框图。
- [0178] 图 47 是表示与图 45 所示编码装置对应的译码装置的构成例的框图。
- [0179] 图 48 是表示在图 47 所示译码装置内采用的译码器 46b 的构成例的框图。
- [0180] 图 49 是表示本发明实施形态 5 的编码装置的另一个构成例的框图。
- [0181] 图 50 是表示在图 49 所示编码装置内采用的编码器 5c 的构成例的框图。
- [0182] 图 51 是表示本发明实施形态 6 的编码装置的构成例的框图。
- [0183] 图 52 是表示本发明实施形态 6 的译码装置的构成例的框图。
- [0184] 图 53 是表示本发明实施形态 7 的图象处理装置的构成例的图。
- [0185] 图 54 是表示由本发明实施形态 7 的图象处理装置记录静态图象的时序的图。
- [0186] 图 55 是表示本发明的图象压缩电路 318 的结构图。
- [0187] 图 56 是表示本发明的图象扩展电路 320 的结构图。
- [0188] 图 57 是表示本发明的图象压缩电路 318 的另一种结构的图。
- [0189] 图 58 是表示本发明的图象扩展电路 320 的另一种结构的图。
- [0190] 图 59 是表示本发明的图象处理装置的另一种结构的图。
- [0191] 图 60 是表示本发明的图象处理装置的另一种结构的图。
- [0192] 图 61 是表示本发明的图象处理装置和计算机 700 的图。
- [0193] 图 62 是表示本发明的图象压缩电路 318 的另一种结构的图。
- [0194] 图 63 是表示本发明的图象压缩电路 318 的另一种结构的图。
- [0195] 图 64 是表示本发明的图象压缩电路 318 的另一种结构的图。
- [0196] 图 65 是表示本发明的图象压缩电路 318 的另一种结构的图。
- [0197] 图 66 是表示现有的编码装置的构成例的框图。
- [0198] 图 67 是表示现有的编码和译码方法的图。
- [0199] 图 68 是表示决定代码次数的现有状态转移方式的图。
- [0200] 图 69 是表示编码像素或译码像素及参照像素的图。
- [0201] 图 70 是表示现有的图象压缩电路和图象扩展电路的结构图。

具体实施方式

- [0202] 实施形态 1
- [0203] 图 1 是备有本发明的编码装置的图象处理装置的构成例的斜视图。
- [0204] 备有本发明的译码装置的图象处理装置,也具有与图 1 所示图象处理装置相同的结构。
- [0205] 在图 1 中,图象处理装置 60 备有显示单元 61、键盘 62、鼠标 63、鼠标垫 64、系统单元 65、压缩磁盘装置 100。

[0206] 本发明的图象处理装置,例如,如图 1 所示,从压缩磁盘装置 100 输入已编码的图象信息并进行译码,将译码后的图象信息传送到系统单元 65,并在显示单元 61 上显示。本发明的图象处理装置,对显示在显示单元 61 上的图象信息进行编码,并输出到压缩磁盘装置 100。另外,对图象信息进行编码后经由图中未示出的线路传送图象信息。但是,本发明的图象处理装置的结构,并不限于图 1 所示的个人计算机或工作站的结构,也可以是使用其他部件的任何构成形式。例如,代替压缩磁盘装置 100,也可以将视频播放机作为输入装置,也可代替图象信息而从网络输入图象数据。此外,输入的数据,可以是模拟形式,也可以是数字形式。

[0207] 另外,本发明的图象处理装置,如图 1 所示,可以作为独立的装置存在,但也可以如图 2 所示,配有打印机 66、扫描器 68、传真装置 69、显示装置(例如,显示单元 61)、或存储装置(例如,压缩磁盘装置 100)等外围设备。即,本发明的图象处理装置,意味着备有以下说明的编码装置或译码装置中的任何一种装置电子设备,或执行以下说明的编码方法或译码方法中的任何一种方法的电子设备。

[0208] 另外,本发明的编码装置或译码装置,可以设置在独立的壳体中,也可以作为其他电视摄像机、测定机或计算机等的系统板或电路板的一部分,或者,有时也可以作为半导体芯片存在。此外,在图 2 中虽未示出,但也可以是用局域网将图 2 所示的各个装置连接并在相互之间传送编码后信息的形式。另外,也可以是采用 ISDN(综合业务数字网)等广域网发送和接收编码后信息的形式。

[0209] 本实施形态中的编码装置的编码器或译码装置的译码器,假定使用图 67 中说明的编码或译码方法。即,在本实施形态中,假定根据二进制符号中哪一个是优势符号的信息及优势符号的估计出现概率,在对二进制符号的扩展信息源(二进制符号串)有系统地生成如图 67 所示的赫夫曼代码集合中选择最适合于从优势符号的估计出现概率设定的二进制符号的扩展信息源状态的代码,从而实现二进制信息源的编码或译码。此外,如图 3 所示,假定对 32 种状态分别设定各代码次数。假定根据图 3 所示的这种状态转移规则,在以下说明的多个编码器或译码器中分别独立地设定状态及其代码次数,同时对二进制符号进行编码或译码。

[0210] 根据编码模式的切换与编码像素的值和预测值的预测误差向二进制符号串的变换之间的关系,说明本发明实施形态 1 的编码装置的构成例和动作。

[0211] 图 4 示出本发明实施形态 1 的编码装置 400 的构成例。

[0212] 首先,说明本实施形态的编码装置 400 的构成要素。

[0213] 在图 4 中,1 是像素存储器,用于输入和存储进行编码的编码像素的值,并输出该编码像素的值,同时输出 1 个以上已存储的且已完成编码的像素中位于编码像素附近的像素的值作为参照像素的值。

[0214] 2 是模式判定器,根据上述 1 个以上的参照像素的值对编码像素决定模式 A 或方式 B,并输出模式识别信号 CM。关于模式 A 和模式 B 的模式决定方法,将在后文中说明。

[0215] 3 是第 1 预测器,在模式 A 中,利用参照像素的值计算编码像素的预测值。

[0216] 30 是第 1 预测误差计算器,从编码像素的值减去预测器 3 的预测值,求出预测误差。

[0217] 4 是零判定器,将编码像素的值与预测器 3 的预测值之间的预测误差值变换为指

示预测误差值是 0 或不是 0 的二进制符号,并输出变换后的二进制符号。在本实施形态及后文所述的实施形态中,作为一例示出判定预测误差是 0 或不是 0 的零判定器,但也可以不是判定预测误差值是 0 或不是 0,而是例如判定预测误差是 1 或不是 1、或判定是 -3 或不是 -3 等的判定器。

[0218] 5 是第 1 编码器,在模式 A 中,对从零判定器 4 输出的二进制符号进行编码。

[0219] 6 是第 2 编码器,在模式 A 中,当判定预测误差不是 0 时(例如在判定器判定是 1 或不是 1、或判定是 -3 或不是 -3 的情况下,判定不是 1 或不是 -3 时,以下与此相同),对预测误差进行编码。

[0220] 7 是第 2 预测器,在模式 B 中,利用参照像素的值计算编码像素的预测值。

[0221] 31 是第 2 预测误差计算器,从编码像素的值减去预测器 7 的预测值,求出预测误差。

[0222] 8 是第 3 编码器,在模式 B 中,对编码像素的值与预测器 7 的预测值之间的预测误差值进行编码。

[0223] 9 是代码切换器,可适当地选择第 1 编码器 5、第 2 编码器 6、第 3 编码器 8 输出的代码字,并输出适当的代码字。

[0224] 10 是代码缓冲器,将代码切换器 9 选择和输出的代码字按其输入顺序作为连续的代码输出。

[0225] 11 是编码控制部,根据模式识别信号 CM、控制信号 C1 ~ C6,控制像素存储器 1、第 1 编码器 5、第 2 编码器 6、第 3 编码器 8、代码切换器 9、代码缓冲器 10。

[0226] 101 是第 1 编码部,备有:第 1 编码器 5,在模式 A 中,对指示编码像素的值与估计的预测值之间的预测误差是否是 0 的二进制符号进行编码;及第 2 编码器 6,在模式 A 中,对不是 0 时的预测误差进行编码

[0227] 102 是第 2 编码部,备有第 3 编码器 8,在模式 B 中,无论编码像素的值与估计的预测值之间的误差是 0 或不是 0,都对预测误差进行编码。

[0228] 图 5、图 6、图 7 是分别表示第 1 编码器 5、第 2 编码器 6、第 3 编码器 8 的内部结构例的图。

[0229] 如参照如 5、图 6、图 7,则第 1 编码器 5、第 2 编码器 6、第 3 编码器 8 分别备有概率估计器 25、26、28,用于输入二进制符号串,并估计与该二进制符号对应的优势符号(MPS)的出现概率。此外,第 1 编码器 5、第 2 编码器 6、第 3 编码器 8,还分别备有第 1 代码字分配器 15、第 2 代码字分配器 16、第 3 代码字分配器 18,用于输入二进制符号串及由概率估计器估计出的估计出现概率,并通过对二进制符号串进行编码,输出代码字。第 1 概率估计器 25、第 2 概率估计器 26、第 3 概率估计器 28,决定图 3 所示的代码次数,并将该代码次数输出到代码字分配器 15、16、18。即,概率估计器根据从与过去的二进制符号串有关的数据估计的 MPS 的出现概率,将代码次数切换为适当的值,从而提高编码效率。

[0230] 概率估计器决定代码次数的方式有两种,两种方式都在现有例中说明过了。

[0231] 上数两种方式中,第 1 例是状态转移模式,当从图 3 所示的 32 种状态的任何一种状态起 MPS 的连续出现数与代码次数相等时,将分别指示 32 种状态的状态序号加 1,在 MPS 的连续出现数与代码次数相等之前如出现了 LPS 时,将状态序号减 1。

[0232] 上数两种方式中,第 2 例是对在二进制符号串中出现的二进制符号 0 和 1 的个数

N(0)、N(1) 进行计数,并按照计算式从该计数结果决定代码次数。

[0233] 概率估计器也可以采用与上述第 1 例或第 2 例不同的方式估计概率。

[0234] 如参照图 6 和图 7,则第 2 编码器 6、第 3 编码器 8,备有将预测误差值变换为二进制符号的第 1 误差 / 符号变换器 36、第 2 误差 / 符号变换器 38。误差 / 符号变换器 36 进行图 8 所示的变换。而误差 / 符号变换器 38 进行图 9 所示的变换。由误差 / 符号变换器 36、38 进行的变换,可以通过预先存储如图 8 和图 9 所示的表,对表进行检索,以进行从预测误差到二进制符号的变换。或者,也可以采用如以下所述的算法实现图 8 和图 9 所示的对应关系。该算法包括:从输入到误差 / 符号变换器 36 或误差 / 符号变换器 38 的作为预测误差值出现的可能性高的值、即在图 8 和图 9 所示的预测误差中绝对值小的值起按顺序产生应与预测误差比较的值的步骤;及在所产生的比较值与输入到误差 / 符号变换器 36 或误差 / 符号变换器 38 的预测误差值一致之前进行逐次比较的步骤。并且,当不一致时,输出一个二进制符号“0”。然后,将所产生的下一个比较值与预测误差值进行比较,当不一致时,产生一个二进制符号“0”。接着将所产生的下一个比较值与预测误差值进行比较,并当一致时,产生二进制符号“1”,并结束变换。

[0235] 根据图 8 的情况,具体地说明用上述算法实现预测误差与二进制符号之间的对应关系的操作。

[0236] 假定以输入到误差 / 符号变换器 36 的预测误差值为「-2」的情况为前提。

[0237] 误差 / 符号变换器 36 产生「-1」作为第 1 比较值。由于输入到误差 / 符号变换器 36 的预测误差值与比较值不一致,所以作为二进制符号输出“0”。然后,误差 / 符号变换器 36 产生「+1」作为第 2 比较值。由于预测误差值「-2」与比较值「+1」不一致,所以再次输出“0”的二进制符号。接着,误差 / 符号变换器 36 产生「-2」的比较值。这时,由于预测误差值与比较值一致,所以产生“1”的二进制符号,并结束变换。因此,当输入预测误差「-2」时,输出二进制符号串“001”。

[0238] 下面,说明本实施形态的编码装置 400 的编码动作。

[0239] 图 10 是示出模式判定器 2 的模式判定动作及根据其判定模式的判定结果执行的编码动作的流程图。

[0240] 如参照图 10,则模式切换动作按照以下步骤进行,即模式判定器 2 根据从像素存储器 1 输出的参照像素 a、b、c 对条件「 $a = b = c$ 」(「 $a = b = c$ 」表示像素值相等)进行判定的步骤(S16)及判定零判定器 4 的输出值是“0”(预测误差 = 0;预测一致)或“1”(预测误差 $\neq 0$;预测不一致)的步骤(S15),并指定模式 A 或模式 B(S17、S98)。在条件「 $a = b = c$ 」一旦满足后(S11、S16),如判定零判定器 4 的输出值是“0”时(S15),则继续以模式 A 进行编码(S18)。即,如在某个像素 X 附近的参照像素 a、b、c 一旦满足条件「 $a = b = c$ 」,则在变成「 $X \neq \text{预测值}$ 」的像素出现之前连续地以模式 A 进行编码。当判定零判定器 4 的输出值是“1”时(S15),以模式 A 对使该零判定器的输出值为 1 的编码像素进行编码,然后设定模式 B 作为所输入的像素的编码模式,并将编码模式切换为模式 B(S17)。而如在模式 B 中满足条件「 $a = b = c$ 」(S16),则设定为模式 A(S98),并判定零判定器 4 的输出值是“0”(预测误差 = 0;预测一致)或“1”(预测误差 $\neq 0$;预测不一致)(S15)。而当在模式 B 中条件「 $a = b = c$ 」不满足时,继续进行模式 B 的编码(S19)。

[0241] 另外,图 10 所示流程图的动作,改用后文所述的图 5 和图 6 的具体例进行说明。

[0242] (1) 模式 A 编码

[0243] 说明以模式 A 进行的编码动作。

[0244] 首先,如果从编码像素的值减去预测器 3 的输出即预测值(例如,假定为紧接在参照像素前面的像素的值)后得到的预测误差为 0(预测一致),则零判定器 4 输出二进制符号“0”,如果不是 0(预测不一致),则输出二进制符号“1”。第 1 编码器 5 将零判定器 4 的输出值“0”作为 MPS,将“1”作为 LPS 并进行编码。零判定器 4 的输出为“0”(预测误差为 0)时及为“1”(预测误差不是 0)时的编码处理,按如下所述进行。

[0245] (1-1) 当零判定器 4 的输出为“0”时

[0246] 第 1 编码器 5,在其概率估计器 25 内具有图中未示出的 MPS 计数器,MPS 计数器对指示预测误差为 0 的二进制符号“0”、即 MPS 的连续出现数进行计数。仅当输入到第 1 编码器 5 的 MPS 的连续出现数(MPS 的计数值)达到了代码次数时,确定代码字(1 位的“0”)(参照图 67)。在 MPS 的连续出现数达到代码次数之前,不确定代码字。

[0247] (1-2) 当零判定器 4 的输出为“1”时

[0248] 首先,第 1 编码器 5 对指示预测误差不是 0 的二进制符号“1”、即 LPS 与在 LPS 以前的尚未分配代码字的 MPS 数合在一起进行编码。根据该 LPS 以前的 MPS 的连续出现数(MPS 的计数值),当代码次数为 2^n 时,确定具有 $n+1$ 位代码字长的代码字(参照图 67)。在第 1 编码器 5 的编码结束后,接着,第 2 编码器 6,将从编码像素的值减去预测器 3 的输出即预测值后的预测误差(8 位/像素时,为 $-255 \sim -1, 1 \sim 255$;其中不包括 0)变换为二进制符号串“0...01”并进行编码。变换后的二进制符号串,按照概率估计器 26 决定的代码次数值,分解为 1 个以上的信息,并确定对应的代码字。

[0249] 本实施形态的特征在于,在第 2 编码器 6 中,在对预测误差进行编码时,也采用与第 1 编码器 5 相同的如图 67 所示的编码模式。即,主要特征是第 1 编码器 5 对二进制符号串进行编码时与第 2 编码器 6 对二进制符号串进行编码时,都采用图 67 所示的同样的编码模式。

[0250] (2) 模式 B 编码

[0251] 下面,说明以模编模式 B 进行的动作。

[0252] 预测器 7 从 1 个以上的参照像素值计算预测值。计算方法,可以根据规定的预测函数,也可以利用参照表。第 3 编码器 8 在将从编码像素的值减去所计算的预测值得到的预测误差(在 8 位/像素的情况下,为 $-255 \sim +255$;其中包括 0)变换为图 9 所示的二进制符号串之后,按照与第 2 编码器 6 同样的模式进行编码。即,根据图 67 所示的编码模式,从二进制符号串生成代码字。图 9 所示的二进制符号串,由于全部以 LPS 结束,所以第 3 编码器 8 可以对图 9 所示的全部二进制符号串确定代码字。

[0253] 在上述的图 8 和图 9 所示的变换例中,按顺序产生作为预测误差值出现的可能性高的值并与预测值进行比较,当这些值中一个与预测值一致时作为 1,不一致时作为 0,从而将预测误差变换为二进制符号。误差/符号变换器 36、38,如上所述,将预测误差变换为二进制符号并输出到概率估计器 26、28。概率估计器 26、28 根据输入的二进制符号变更和决定代码次数,并将所决定的代码次数分别输出到代码字分配器 16、18。在这种情况下的代码次数决定法,可采用前面说明过的 2 个方式例。由代码字分配器 16、18 进行的编码,与由代码字分配器 15 进行的编码完全相同。即,可用图 67 所示的编码方式进行编码。再来

参照图 4, 编码控制部 11 将编码像素的值存储在像素存储器 1 内, 同时从像素存储器 1 输出编码像素的值及在该编码像素附近的 1 个以上的参照像素的值, 利用模式判定器 2 的输出即模式识别信号 CM 使第 1 编码器 5、第 2 编码器 6、第 3 编码器 8 适当地动作。在其动作过程中, 第 1 编码器 5、第 2 编码器 6、第 3 编码器 8 将代码字的输出准备状态通知编码控制部 11, 编码控制部 11 判定应输出代码字的第 1 编码器 5、或第 2 编码器 6、或第 3 编码器 8, 并用代码切换器 9 和代码缓冲器 10, 按代码字的确定顺序输出将代码字作为连续序列的代码。代码缓冲器 10 通过直接从第 1 编码器 5、第 2 编码器 6、第 3 编码器 8 通知必要的代码字长, 或间接地通过编码控制部 11 通知必要的代码字长, 从代码字构成代码。

[0254] 下面, 根据图 11 和图 12 更为具体地说明图 10 所示的流程图。

[0255] 图 11 是表示所输入的编码像素、参照像素的状态、零判定器的输出、及预测误差值的图。

[0256] 输入如图 11 所示的像素 $X_1 \sim X_6$ 时在这些像素附近的参照像素的状态, 如图 11 中的参照像素一栏所示。此外, 零判定器的输出表示对各编码像素的预测是否准确, 预测误差表示当预测不准确时的预测误差值。假定按顺序输入如图 11 所示的像素 $X_1 \sim X_6$, 说明此时的图 10 流程图的动作。其动作结果, 示于图 12。为便于理解这里的说明, 假定在图 12 中示出的情况是, 第 1 编码器 5、第 2 编码器 6、第 3 编码器 8 内部的概率估计器 25、26、28 将代码次数全都确定为 4 次 ($2^n = 4$)。

[0257] 首先, 在装置接通电源的初始状态中, 在 S11 设定模式 A 作为该装置的编码模式的初始模式。在 S12 中, 输入像素 X_1 。在 S14 中, 判定模式 A, 在 S15 中, 检查零判定器对像素 X_1 的输出。如图 11 所示, 由于零判定器对像素 X_1 的输出为 0, 所以, 操作进入 S18。在 S18 中, 由第 1 编码器 5 按模式 A 对像素 X_1 进行编码。

[0258] 接着, 在 S12 中, 输入像素 X_2 。对像素 X_2 也经过 S14、S15、S18, 进行模式 A 的编码。

[0259] 接着, 在 S12 中, 输入像素 X_3 。在 S14 中, 判定像素 X_3 的编码模式为模式 A, 并使操作进入 S15。在 S15 中, 因零判定器的输出为 1, 所以, 操作进入 S17。在 S17 中, 按模式 A 对像素 X_3 进行编码。该模式 A 的编码, 因零判定器的输出为 1, 所以由第 1 编码器 5 和第 2 编码器 6 进行。由于出现了 LPS, 所以应确定从第 1 编码器 5 输出的像素 X_1 、 X_2 的代码字。在图 12 中, 在位置 P1, 从第 1 编码器 5 输出的像素 X_1 、 X_2 的代码字完成。如上所述, 当模式 A 的编码由于 LPS 的出现而确定时, 由第 2 编码器 6 对使零判定器的输出为 1 的像素进行编码。如图 11 所示, X 像素 3 的预测误差为「+1」。因此, 在第 2 编码器 6 内, 误差 / 符号变换 36, 按照图 8 所示的表输出“01”的二进制符号。第 2 编码器 6 按照图 67 所示的编码模式对该二进制符号进行编码。因图 8 所示的二进制符号全部以 LPS 结束, 所以在采用图 67 所示编码模式的情况下, 当在第 2 编码器 6 中对图 8 所示的各预测误差的编码结束时, 必须确定与各预测误差对应的代码字。如图 12 所示, 在像素 X_3 的情况下, 在位置 P2, 确定第 2 编码器 6 的代码字。

[0260] 接着, 在 S17 中, 在设定为模式 B 后, 在 S12 中, 输入像素 X_4 。在 S14 中, 判定像素 X_4 的编码模式为模式 B。然后, 在 S16 中, 检查像素 X_4 的参照像素的状态。像素 X_4 的参照像素的值, 如图 11 所示, 由于不满足条件「 $a = b = c$ 」, 所以, 操作进 S19。在 S19 中, 对像素 X_4 进行模式 B 的编码。因像素 4 的预测误差为「+1」, 所以, 如图 9 所示, 输出“001”的二进制符号。由于图 9 所示的二进制符号串都是以 LPS 结束, 所以, 只要采用图 67 所示的编

码模式,就必须在各预测误差的编码结束时确定从第 3 编码器 8 输出的代码字。如图 12 所示,像素 4 的代码字在位置 P3 确定。

[0261] 在 S19 中确定像素 4 的代码字后,在 S12 中,输入像素 X_5 。在 S14 中,判定像素 X_5 的编码模式为模式 B,并在 S16 中,检查像素 X_5 的参照像素的状态。因像素 X_5 的参照像素 a、b、c 满足条件「 $a = b = c$ 」,所以,设定模式 A(S98),操作进入 S15。由于零判定器对像素 X_5 的输出为 0,所以,操作进入 S18。在这里,按模式 A 对像素 X_5 进行编码。在该时刻,从第 1 编码器 5 输出的像素 X_5 的代码字没有确定。

[0262] 然后,在 S12 中,输入像素 X_6 。在 S14 中,判定像素 X_6 的编码模式为模式 A,在 S15 中,判定零判定器的输出为 1。因此,在 S17 中,对像素 X_6 进行模式 A 的编码。由于在像素 X_6 的情况下出现了 LPS,所以,如图 12 所示,在位置 P4 确定从第 1 编码器 5 输出的像素 X_5 的代码字。由于第 1 编码器 5 用 LPS 确定像素 X_5 的代码字,所以由第 2 编码器 6 对像素 X_6 的误差进行编码。图 11 所示的 X_6 的预测误差为「-2」。因此,如图 8 所示,对与预测误差为「-2」对应的“001”的二进制符号进行编码。由于在位置 P5 出现 LPS,所以在位置 P5 确定从第 2 编码器 6 输出的像素 X_6 的代码字。

[0263] 图 12 所示的确定后的代码字,指示出第 1 编码器 5、第 2 编码器 6、第 3 编码器 8 内部的概率估计器 25、26、28 将图 67 示出的代码次数全都确定为 4 次 ($2^n = 4$) 的情况。这里,为简化说明起见,说明了第 1 编码器 5、第 2 编码器 6、第 3 编码器 8 全都以 4 次的代码次数进行编码的情况,但如上所述,第 1 编码器 5、第 2 编码器 6、第 3 编码器 8,也可以分别独立地决定代码次数,并独立进行操作。

[0264] 如上所述,在本实施形态中,通过输入像素的值,输出与之对应的代码。所输出的代码,在代码缓冲器 10 中的图中未示出的存储器等内暂时存储后、或从代码缓冲器 10 直接通过无线或有线通信线路以模拟或数字的形式传送。还可固定地保存在存储媒体内(以磁或光学方式进行记录的插件、带、盘、RAM、ROM 等)。

[0265] 另外,在本实施形态 1 中,在将编码模式从模式 A 切换到模式 B 时,必须输出 LPS。即,在本实施形态 1 中,在将编码模式从模式 A 切换到模式 B 时,必须由第 1 编码器 5 和第 2 编码器 6 确定代码字。此外,在将编码模式从模式 B 切换到模式 A 时,也必须输出 LPS,所以,在本实施形态 1 中,当从模式 B 切换到模式 A 时,必须由第 3 编码器 8 确定代码字。

[0266] 如上所述,如采用本编码装置 400,则在 MPS 连续出现时的编码效率,可以大幅度提高。此外,在模式 A 中,当出现 LPS 时,将编码模式切换为模式 B,而在模式 B 中,当参照像素的值满足规定的条件「 $a = b = c$ 」时,将编码模式从模式 B 切换到模式 A,从而能有效地进行第 1 和第 2 编码部的编码切换。

[0267] 按照这种方式,第 1 编码部和第 2 编码部的切换能适当地以不发生矛盾的方式进行,因而能实现高效率的编码和译码。这些切换,由编码控制部 11 利用模式识别信号 CM 和控制信号 C1 ~ C6 通过控制编码装置 400 内的各部进行。

[0268] 图 13 是表示本发明实施形态 1 的译码装置 500 的构成例的框图。

[0269] 首先,说明本实施形态的译码装置 500 的构成要素。

[0270] 41 是像素存储器,在进行译码之前输出 1 个以上已存储的且已完成译码的像素中位于译码像素附近的像素值作为参照像素值,并存储译码后的像素值。

[0271] 42 是模式判定器,与上述编码装置 400 的模式判定器 2 一样,根据上述 1 个以上的

参照像素的值对译码像素决定模式 A 或模式 B,并输出模式识别信号 CM。

[0272] 45 是第 1 译码器,在模式 A 中,将代码字译码为指示预测误差是 0 或不是 0(例如,当判定器判定是 1 或不是 1、或判定是 -3 或不是 -3 时,指示不是 1 或不是 -3,以下与此相同)的二进制符号。

[0273] 46 是第 2 译码器,在模式 A 中,当预测误差不是 0 时,将代码字译码为预测误差。

[0274] 48 是第 3 译码器,在模式 B 中,将代码字译码为译码像素的值与该译码像素所对应的预测器 7 的预测值之间的预测误差。

[0275] 40 是代码缓冲器,将所输入的代码分解为代码字并输出。

[0276] 43 是译码控制部,根据模式识别信号 CM 和控制信号 C11 ~ C16,控制像素存储器 41、第 1 译码器 45、第 2 译码器 46、第 3 译码器 48、像素切换器 12(如后文所述)、代码缓冲器 40。

[0277] 12 是像素切换器,在译码像素计算器 32、33 和预测器 3 输出的已译码像素中选择和输出适当的已译码像素的值。

[0278] 32、33 是第 1 和第 2 译码像素计算器,从译码像素的预测值和已译码的预测误差计算译码像素的值。

[0279] 预测器 3、预测器 7 与在上述编码装置 400 中的相同。

[0280] 201 是第 1 译码部,备有:第 1 译码器 45,将代码字译码为指示译码像素与所估计的预测值之间的预测误差是否是 0 的二进制符号;及第 2 译码器 46,当预测误差不是 0 时,将代码字译码为预测误差。

[0281] 202 是第 2 译码部,备有第 3 译码器 48,无论译码像素的值与所估计的预测值之间的误差是 0 或不是 0,都将代码字译码为预测误差。

[0282] 图 14、图 15、图 16 是表示第 1 译码器 45、第 2 译码器 46、第 3 译码器 48 的内部构成例的框图。

[0283] 第 1 译码器 45、第 2 译码器 46、第 3 译码器 48,分别具有第 1 符号复原 55 器、第 2 符号复原器 56、第 3 符号复原器 58 及第 1 概率估计器 75、第 2 概率估计器 76、第 3 概率估计器 78。此外,第 2 译码器 46、第 3 译码器 48,还具有用于将二进制符号变换为预测误差的第 1 符号 / 误差变换器 86、第 2 符号 / 误差变换器 88。

[0284] 下面,说明本实施形态的译码装置 500 的译码动作。

[0285] 第 1 译码器 45、第 2 译码器 46、第 3 译码器 48,取得由代码缓冲器 40 将代码分割为代码字后输出的代码字。当第 1 译码器 45、或第 2 译码器 46、或第 3 译码器 48 按代码次数 = 2^n 进行译码时,第 1 译码器 45、第 2 译码器 46、或第 3 译码器 48 根据未取得的代码字起始位的值按如下模式判定代码字长。

[0286] 如代码字起始位为 0,则代码字长为 1,从图 67 可知,仅将代码字长 2^n 的二进制符号“0”的信息复原。如代码字起始位为 1,则代码字长为 $n+1$ 位,第 1 译码器 45、或第 2 译码器 46、或第 3 译码器 48,将指示除去代码字起始位后剩下的 n 位代码位的二进制数的值作为二进制符号“0”的连续出现数(假定为 k),并复原长度为 $k+1$ 的信息“0...01”。

[0287] 在按模式 A 译码的情况下,第 1 译码器 45 变换代码字作为输入,并输出二进制符号串(这里,与信息等效)。第 1 译码器 45 的各个输出,分别与应以模式 A 译码的 1 个像素相对应,如输出值为 0,则表示与译码像素对应的预测误差为 0,如输出值为 1,则表示预测

误差不是 0。当预测误差为 0 时,预测值将直接成为译码像素的值。当预测误差不是 0 时,接着由第 2 译码器 46 对预测误差进行译码。

[0288] 当对预测误差进行译码时,第 2 译码器 46、第 3 译码器 48,分别将代码字作为输入,变换为 1 个以上的信息,并将上述 1 个以上的信息汇总起来组合成二进制符号串。第 2 译码器 46 以模式 A 对预测误差不是 0 的像素进行译码,并将图 8(示出预测误差中不存在 0 的情况)所示的二进制符号串反变换为预测误差后输出。第 3 译码器 48,对以模式 B 编码后的像素,将图 9(示出预测误差中存在 0 的情况)所示的二进制符号串反变换为预测误差后输出。译码像素的值,在以模式 A 译码时,变为将第 2 译码器 46 的输出(预测误差)与预测器 3 的输出(预测值)相加后的值。在以模式 B 译码时,变为将第 3 译码器 48 的输出(预测误差)与预测器 7 的输出(预测值)相加后的值。

[0289] 译码处理的模式切换,根据从像素存储器 41 输出的参照像素的状态和第 1 译码器 45 的输出值,由模式判定器 42 以与图 4 所示的模式判定器 2 同样的判定方法实现。

[0290] 在进行译码处理期间,译码控制部 43 从像素存储器 41 输出 1 个以上的参照像素的值,并根据模式判定器 42 的输出即模式识别信号 CM,有选择地使第 1 译码器 45、第 2 译码器 46、第 3 译码器 48 动作。在该过程中,第 1 译码器 45、第 2 译码器 46、第 3 译码器 48,将代码字的输入通知译码控制部 43,代码缓冲器 40 直接通知各代码字长,或通过译码控制部 43 间接地通知代码字长,从而将代码分割为代码字并输出。译码控制部 43 在第 1 译码器 45、第 2 译码器 46、第 3 译码器 48 中判定应进行译码的适当的译码器,并由像素切换器 12 将已译码像素的值存储在像素存储器 41 内。

[0291] 实施形态 2

[0292] 图 17 是表示本发明实施形态 2 的编码装置 400 的构成例的框图。但与实施形态 1 中给出的图 4 的不同点在于,零判定器 4 的输出不输入到模式判定器 2。

[0293] 下面,说明本实施形态的编码装置 400 的动作。

[0294] 在本实施形态中,如图 18 所示,当某个像素 X 附近的参照像素 a、b、c 满足条件「 $a = b = c$ 」时,则以模式 A 进行编码(S4 ~ S6),如参照像素 a、b、c 不满足条件「 $a = b = c$ 」,则以模式 B 进行编码(S7)。该模式切换动作,由模式判定器 2 只通过判定从像素存储器 1 输出的参照像素 a、b、c 是否满足条件「 $a = b = c$ 」进行。不必象实施形态 1 那样参照零判定器 4 的输出值。模式 A 的编码动作和模式 B 的编码动作,因与实施形态 1 相同,因而其说明从略。

[0295] 在实施形态 1 中,当编码模式从模式 A 切换为模式 B 时,必须由第 1 编码器 5 确定代码字,但在实施形态 2 中,因与实施形态 1 的编码模式判定条件不同,所以不一定由第 1 编码器 5 确定代码字。

[0296] 在图 19 中,示出在本发明实施形态 2 中的作为像素 $X_1 \sim X_6$ 的编码对象的二进制符号串的例。图 19 所示的例,表示出图 11 所示的编码像素输入到本实施形态的编码装置 400 时的编码状态。此外,为简化说明,假定代码字由按 4 次代码次数进行编码的第 1 编码器 5、第 2 编码器 6、第 3 编码器 8 输出。在图 19 的例中,由于在以模式 A 对像素 X_2 进行的编码结束时连续输出的二进制符号不是以 1 结束,并且,由于 MPS 计数器的值也没有达到代码次数=4,所以在第 1 编码器 5 中,在像素 X_2 的编码结束时,不确定代码字。因此,在由第 1 编码器 5 确定代码字之前,由第 3 编码器 8 确定与像素 X_3 、像素 X_4 对应的代码字。在这种

情况下,在译码装置 500 中,在由第 3 编码器 8 生成代码字之前,如果没有取得由第 1 编码器 5 生成的代码字则不能正确地译码,所以在编码装置 400 中必须进行以下所述的改变代码字送出顺序的操作、即代码字送出顺序控制。或者,在编码装置 400 中必须进行以下所述的编码模式 A 的像素预先读出操作。

[0297] 首先,用图 20、图 21 说明实施形态 2 的代码字送出顺序控制的动作。

[0298] 图 20 是表示由第 3 编码器 8 确定代码字 (S20) 后由编码控制部 11 进行的控制处理流程的流程图。

[0299] 图 21 是表示由第 1 编码器 5 确定代码字 (S30) 后由编码控制部 11 进行的控制处理流程的流程图。

[0300] 在本实施形态中,之所以必须进行代码字送出顺序控制,如图 19 所示,是因为在由第 1 编码器 5 确定代码字之前(如换句话说,就是第 1 编码器 5 内部的 MPS 计数器的值在 1 以上时(图 20 的 S22)),有时要由第 3 编码器 8 生成代码字。在这种情况下,将由第 3 编码器 8 生成代码字暂时存储在代码缓冲器 10 内(图 20 的 S24)。在以下两种情况下由第 1 编码器 5 确定代码字。

[0301] (1) 连续出现的 MPS 数与代码次数相等时。

[0302] (2) 出现 LPS 时。

[0303] 如图 21 所示,在 (1) 或 (2) 的情况下,都要改变由第 1 编码器 5 确定的代码字和暂时存储在代码缓冲器 10 内的由第 3 编码器 8 生成的代码字的送出顺序,在将由第 1 编码器 5 确定的代码字送出之后,根据来自编码控制部 11 的指示将暂时存储在代码缓冲器 10 内的代码字送出 (S34)。此外,如图 21 的 S35、S36 所示,在 (2) 的情况下,在将由第 1 编码器 5 确定的代码字和存储在代码缓冲器 10 内的代码字送出 (S34) 之后,进一步,将由第 2 编码器 6 生成的代码字送出 (S36)。在图 19 示出的例中,由第 3 编码器 8 在位置 P1 和 P2 确定代码字,从第 1 编码器 5 输出的代码字在位置 P3 确定。因此,在位置 P1 和 P2 确定的第 3 编码器 8 的代码字,暂时保存在代码缓冲器 10 内,当在位置 P3 确定了从第 1 编码器 5 输出的代码字时,先输出在位置 P3 确定的代码字,然后再输出在代码缓冲器 10 内暂时保存着的在位置 P1 和 P2 确定的代码字。并且,在最后输出在位置 P4 确定的第 2 编码器 6 的代码字。

[0304] 在 (2) 的情况下,如图 22 的 S44 所示,也可以按照由第 1 编码器 5 确定的代码字、由第 2 编码器 6 确定的代码字、暂时存储在代码缓冲器 10 内的由第 3 编码器 8 生成的代码字的顺序送出。如按照图 22 的流程,则图 19 所示的代码字的输出顺序为,按照在位置 P3 确定的第 1 编码器 5 的代码字、在位置 P4 确定的第 2 编码器 6 的代码字、在位置 P1 确定的第 3 编码器 8 的代码字、在位置 P2 确定的第 3 编码器 8 的代码字的顺序输出。

[0305] 在进行代码字送出顺序控制时,必须在发送和接收端决定代码缓冲器 10 的最大容量 MAX。

[0306] 图 23 是表示决定代码缓冲器 10 的最大容量 MAX 时的动作的图。

[0307] 在模式 A 中,当对象素 $X_1 \sim X_2$ 进行编码并在未确定的状态下切换为模式 B 时,并当在模式 B 中在位置 P1、P2... 依次确定代码字并暂时保存在代码缓冲器 10 内时,在代码缓冲器 10 内依次存储暂时保存的由第 3 编码器 8 生成的代码字。这时,应决定由该暂时保存的代码字占有的代码缓冲器 10 的最大容量 MAX,当暂时保存的代码字的存储量在位置 PX

达到该最大容量 MAX 时,将暂时保存的代码字输出,以增加代码缓冲器 10 的空闲区域。如图 23 所示,当暂时保存的代码字的存储量达到最大容量 MAX 时,应将为确定方式 A 的代码字所需个数的伪二进制符号“0”附加在代码字未确定的二进制符号上。由于图 23 所示的情况表示代码次数为 4 次,所以附加 2 个伪二进制符号“0”,即可确定从第 1 编码器 5 输出的代码字。在代码字未确定的二进制符号上附加必要个数的伪二进制符号“0”,一直到第 1 编码器 5 的代码字确定为止。

[0308] 通过以这种方式强制性地确定从第 1 编码器 5 输出的代码字,可以输出在代码缓冲器 10 内暂时保存着的由第 3 编码器 8 确定的代码字,因而可以恢复代码缓冲器 10 内的空闲区域。通过这样的处理,能防止因暂时保存着的用第三编码器 8 确定的代码字而使代码缓冲器 10 溢出。

[0309] 这样,即使是在代码字未确定的二进制符号上附加伪二进制符号“0”的情况下,如使译码装置 500 的代码缓冲器的最大容量 MAX 与编码装置 400 的代码缓冲器具有相同的值,则通过附加伪二进制符号“0”这样的处理,仍能正确地进行译码动作。

[0310] 图 23 示出了将伪二进制符号“0”附加在代码字未确定的二进制符号上从而确定从第 1 编码器 5 输出的代码字的情况,但也可以通过仅附加 1 个伪二进制符号“1”确定从第 1 编码器 5 输出的代码字。但是,当附加伪二进制符号“1”时,应假定不产生第 2 编码器 6 的与预测误差对应的代码字。

[0311] 下面,用图 24 说明编码模式 A 的像素预先读出操作。

[0312] 在本说明书中使用的编码模式 A 的像素预先读出操作,是指在从第 1 编码器 5 输出的代码字确定之前,按像素逐个地预先读出随后要进行编码的预定像素的值的操作。

[0313] 图 24 是表示从模式 B 的设定 (S50) 开始的编码控制部 11 的控制处理流程的流程图。

[0314] 在编码模式 A 的像素预先读出操作中,如图 24 所示,在 S50 中设定模式 B 后,在 S52 中,检查第 1 编码器 5 内部 MPS 计数值是否是 0。当 MPS 计数值是 0 时,由于从第 1 编码器 5 输出的代码字已经确定,所以不需要进行预先读出操作。当第 1 编码器 5 内部 MPS 计数值不是 0 时,由于指示出从第 1 编码器 5 输出的代码字还没有确定,所以进行在 S53 ~ S56 中示出的预先读出操作。即,在从第 1 编码器 5 输出的代码字确定之前 (S55),按像素逐个地预先读出随后要进行编码的预定像素的值 (S53),在 S53 ~ S56 中示出的预先读出操作,进行若干次。然后,在从第 1 编码器 5 输出的代码字被确定后,回到因进行像素的预先读出操作而尚未完成编码的像素,进行模式 B 的编码 (S57)。再次引用图 19 的例时,为进行像素的预先读出操作,在像素 X_2 之后,编码模式不从模式 A 切换到模式 B,而是预先读出像素 X_5 、 X_6 的值,并确定第 1 编码器 5 中的代码字 (S55)。在这之后,对尚未完成编码的像素 X_3 、 X_4 以模式 B 进行编码 (S57)。但在进行预先读出操作时,需预先读出随后要进行编码的预定像素的值,然后,对因进行像素的预先读出操作而尚未完成编码的像素进行编码,所以,必需有一个存储像素的行存储器。必须在发送和接收端预先决定该行存储器的最大值。其理由与图 23 所示的情况相同。就是说,即使是在第 1 编码器 5 的代码字未确定的状态下对像素进行预先读出,也还继续存在着第 1 编码器 5 的代码字未确定的情况。因此,必须预先决定存储像素的行存储器的最大值。当超过该最大值时,在未确定的二进制符号上附加伪二进制符号“0”,以确定从第 1 编码器 5 输出的代码字。如上所述,也可以附加伪二进制符

号“1”而确定从第 1 编码器 5 输出的代码字。

[0315] 以下,用图 25 说明本实施形态的译码装置 500 的构成例,但图 25 与实施形态 1 的图 13 的不同点在于,第 1 译码器 45 的输出不输入到模式判定器 42。图 25 所示的第 1 译码器 45,按照实施形态 1 进行与图 13 所示的第 1 编码器 45 相同的译码动作。即,在模式 A 中译码为指示预测误差是 0 或不是 0 的二进制符号。然后,将其结果通过控制信号 C13 传送到译码控制部 43。译码控制部 43,根据指示来自第 1 译码器 45 的预测误差是 0 或不是 0 的信息,使第 2 译码器 46 动作。在以下的说明中,主要说明与本发明实施形态 1 不同的动作。

[0316] 在本实施形态的译码装置 500 中,将所输入的代码字变换为二进制符号串(信息),并使用这些二进制符号串将像素的值再生。在本实施形态 2 中,与实施形态 1 不同,在使用由第 1 译码器 45 从 1 个代码字以模式 A 译码的多个二进制符号之前,有时要将译码模式从模式 A 切换为模式 B。如再次以图 19 的情况为例,则当对 X_1 译码时,可以将译码进行到与 X_2 、 X_5 、 X_6 的译码有关的二进制符号“0001”,但因在 X_2 的译码后将译码模式切换到模式 B,所以,未使用的二进制符号“01”,将在以模式 B 进行的译码结束后使用。因此,在以模式 A 进行的译码中,如在第 1 译码器 45 内留有未使用的二进制符号,则译码控制部 43 指示译码器将其输出,如没有未使用的二进制符号,则指示译码器取得新的代码字,将其变换为二进制符号串,并对二进制符号进行译码。

[0317] 在译码装置 500 中,如上所述,仅在必须控制使用译码后的二进制符号的顺序上与实施形态 1 不同,而其他动作与实施形态 1 相同,所以这里将其说明省略。

[0318] 如上所述,如按照本实施形态,则能只根据每个像素的参照像素的状态决定编码模式。其结果是,当编码器从第 1 编码器 5 切换到第 3 编码器 8 时,虽然存在着代码字未确定的情况,但通过进行如上所述的控制,在译码装置 500 中能以不发生矛盾的方式根据代码字对像素进行译码。当译码器从第 3 编码器 48 切换到第 1 编码器 45 时,如在实施形态 1 中所说明的,只要是用图 67 所示的编码模式对图 9 所示的二进制符号进行译码,就必须确定代码字,所以就没有必要进行代码字的送出顺序控制或预先读出控制了。

[0319] 实施形态 3

[0320] 图 26 是表示本发明实施形态 3 的编码装置 400 的构成例的图。但图 26 与实施形态 2 中示出的图 17 的不同之处在于编码器的结构。

[0321] 图 27、图 28、图 29 分别表示本实施形态的第 1 编码器 5a、第 2 编码器 6a、第 3 编码器 8a 的构成例的框图。

[0322] 第 1 编码器 5a、第 2 编码器 6a、第 3 编码器 8a,分别备有“异”电路 95、96、98。“异”电路 95、96、98,输入二进制符号 X 和从概率估计器 25a、26a、28a 输出的 MPS(Y),进行如图 30 的真值表所示的运算,并将“异”信号 Z 输出到概率估计器。这里,MPS(Y)意味着在编码时由概率估计器解释为 MPS 的二进制符号的值,即“0”或“1”。

[0323] 说明本实施形态的编码装置 400 的动作。

[0324] 本实施形态中的编码模式判定,利用与实施形态 2 相同的方法进行。就是说,如图 18 所示,如某个像素 X 附近的参照像素 a、b、c 满足条件 $[a = b = c]$,则以模式 A 对该像素进行编码,如不满足该条件,则以模式 B 对该像素进行编码。

[0325] 在实施形态 3 中,与实施形态 2 的不同点在于,当以图 67 所示的编码方法进行编

码时, MPS/LPS 的解释在状态转移过程中改换。在实施形态 1、2 中, 第 1 编码器 5 将 MPS 解释为“0”(表示预测一致的二进制符号), 第 2 编码器 6 及第 3 编码器 8 将 MPS 解释为在图 8 和图 9 中定义的“0”。但是, 在实施形态 3 中, 如图 30 的流程所示, 在状态转移过程中, 当在状态 S_0 发生 LPS(预测不一致) 时 (S72), 在这之后将改换 MPS 和 LPS 的解释 (S73)。例如, 在第 1 编码器 5 中进行编码的过程中, 当在状态 S_0 、且解释为 MPS = “0”时, 如发生二进制符号“1”(预测不一致), 则在输出该代码字以后, 改换 MPS 和 LPS 的解释, 将 MPS 解释为“1”, 而将 LPS 解释为“0”, 并生成代码字。反之, 在第 1 编码器 5 中进行编码的过程中, 当在状态 S_0 、且解释为 MPS = “1”时, 如发生二进制符号“0”, 则在输出代码字以后, 将 MPS 解释为“0”, 而将 LPS 解释为“1”。

[0326] 在状态 S_0 中预测存在误差时, 之所以按上述方式将 MPS 和 LPS 的解释反转, 是因为 MPS 应具有高的固有出现概率的前提已失去, 而应考虑到发生了 LPS 的出现概率高的状态。MPS 和 LPS 的解释一旦反转, 则在状态 S_0 再次出现 LPS 之前保持该 MPS 和 LPS 的解释并进行编码。“异”电路 95、96、98, 输入从二进制符号 X 和从概率估计器 25a、26a、28a 输出的 MPS(Y), 并输出“异”信号 Z。即, 如二进制符号 X 与 MPS 一致, 则输出表示二进制符号“0”的“异”信号 Z, 如二进制符号 X 与 MPS 不一致, 则输出表示二进制符号“1”的“异”信号 Z。无论是解释为 MPS = “0”, 或解释为 MPS = “1”, 状态转移的规则都采用与上述方法相同的规则。即, 可以将作为“异”电路的输出的“异”信号 Z 看作是表示决定实施形态 1、实施形态 2 的状态转移的二进制符号的信号, 并进行状态转移。

[0327] 另外, 上述情况说明了采用代码次数决定方式的第 1 例中的状态转移方式变更 MPS 和 LPS 的解释, 但如在上述代码次数决定方式的第 2 例的 0/1 计数的式中, 通过将 N(0) 和 N(1) 进行比较, 也可以很容易地实现 MPS/LPS 的解释的变更。即, 当 $N(0) > N(1)$ 时, 可将 MPS 解释为“0”, 将 LPS 解释为“1”, 而当 $N(0) < N(1)$ 时, 可将 MPS 解释为“1”, 将 LPS 解释为“0”。

[0328] 由于 MPS 和 LPS 的解释的变更, 所以代码字送出顺序控制的方法与在实施形态 2 中所述的方法不同。在实施形态 2 中, 仅当编码从第 1 编码器 5 切换到第 3 编码器 8 进行时判明代码字是否确定后, 才能进行代码字送出顺序控制。在实施形态 3 中, 在这种情况下, 代码字不一定在图 19 所示的代码字完成位置上完成。

[0329] 图 31 是表示 MPS 和 LPS 的解释变更时的编码情况的图。

[0330] 在图 31 中, 假定在编码器 5a、6a 中将 MPS 解释为“0”, 将 LPS 解释为“1”, 在编码器 8a 中将 MPS 解释为“1”, 并将 LPS 解释为“0”。

[0331] 二进制符号 X 用“异”电路变换为“异”信号 Z。因此, 编码器 5a、6a、8a 必须输入多个“异”信号 Z 作为二进制符号串, 并进行编码。在二进制符号 X 的情况下, 如图 8 和图 9 所示, 构成必须在 LPS 结束的二进制符号串, 但因“异”信号 Z 是将二进制符号 X 反转后的信号, 所以, 图 8 和图 9 所示的二进制符号被反转, 因而当切换编码模式时, 存在着不能由各编码器确定代码字的情况。因此, 无论从哪一个编码器起, 当该编码器已切换到其他编码器时, 编码控制部 11 必须知道在切换到其他编码器之前的编码器中的代码字是否确定。

[0332] 例如, 如在图 31 的位置 P1 上编码器 8a 的代码字已确定, 则编码控制部 11 检查是否有代码字尚未确定的其他编码器 (MPS 的计数值大于 1 的编码器), 如果没有, 则指示代码缓冲器 10, 输出原已确定的代码字。如果有代码字尚未确定的编码器, 则将由编码器 8a 确

定的代码字暂时存储在代码缓冲器 10 内,在由其他编码器确定另外的代码字后再行输出。如图 31 所示,由于在位置 P1 上应从编码器 5a 输出的代码字尚未确定,所以在位置 P2 确定了应由编码器 5a 输出的代码字后,再输出在位置 P1 确定了的代码字。从图 31 可以看出,当编码器从编码器 8a 切换到编码器 5a 时,从编码器 8a 输出的代码字不能确定。应从编码器 5a 输出的代码字,在位置 P2 确定,但如上所述,该代码字在位置 P1 确定了的代码字之前输出。于是,将由编码器 6a 在位置 P3 确定了的代码字暂时存储在代码缓冲器 10 内。然后,通过在位置 P4 确定应从编码器 8a 输出的代码字,使已在位置 P3 确定的代码字在位置 P4 确定了的代码字之后输出。就是说,通过进行上述处理,可按各信息的开头符号(MPS 计数器对 MPS 数开始计数的符号)的发生顺序,发送该代码字。

[0333] 下面,用图 32 说明本实施形态的译码装置 500 的构成例。

[0334] 图 33、图 34、图 35 分别为表示各译码器 45a、46a、48a 的内部结构例的框图。

[0335] 在译码装置 500 中,将所输入的代码字变换为二进制符号串(信息),并使用该二进制符号将对应象素的值再生。在本实施形态 3 中,在使用由某个译码器从 1 个代码字译码的多个二进制符号之前,有时使用由其他译码器译码的二进制符号。在译码控制部 43 中,如在从另一译码器切换后的译码器内留有未使用的二进制符号,则指示译码器将其输出,如没有未使用的二进制符号,则指示译码器取得新的代码字,并对二进制符号进行译码。

[0336] 在本实施形态的译码装置 500 中,仅在控制使用译码后二进制符号的顺序上与实施形态 2 不同,而其他动作与实施形态 2 相同,所以这里将其说明省略。

[0337] 实施形态 4

[0338] 图 36 是表示本发明实施形态 4 的编码装置 400 的构成例的框图。

[0339] 在图 36 中,编码器 5a、6a、8a 分别具有与图 27、图 28、图 29 所示相同的结构。

[0340] 说明本实施形态的编码装置 400 的动作。

[0341] 本实施形态中的编码模式判定,利用与实施形态 1 相同的方法进行。就是说,如图 10 所示,如在某个象素 X 附近的参照象素 a、b、c 一旦满足条件「 $a = b = c$ 」,则在变成「 $X \neq \text{预测值}$ 」的象素出现之前连续地以模式 A 进行编码。

[0342] 在实施形态 4 中,与实施形态 1 的不同点在于,当以图 67 所示的编码方法进行编码时,MPS 和 LPS 的解释在状态转移过程中改换。在实施形态 1、2 中,在第 1 编码器 5 将 MPS 解释为“0”(表示预测一致的二进制符号),在第 2 编码器 6 及第 3 编码器 8 将 MPS 解释为在图 8 和图 9 中定义的“0”。但是,在实施形态 4 中,在状态转移过程中,当在状态 S_0 发生 LPS(预测不一致)时,在这之后改换 MPS 和 LPS 的解释。状态转移的规则,采用与实施形态 1、实施形态 2、实施形态 3 相同的方法进行。如上所述,在以 0/1 计数方式进行状态转移时,通过将 $N(0)$ 和 $N(1)$ 进行比较,也可以很容易地实现 MPS/LPS 的解释的变更。

[0343] 因此,代码字送出顺序控制方法与实施形态 3 相同。就是说,在实施形态 2 中,仅当编码从第 1 编码器 5 切换到第 3 编码器 8 时判明代码字是否确定后,才能进行代码字送出顺序控制,但在实施形态 4 中,由于代码字不一定在图 19 所示的代码字完成位置 P1 ~ P4 上完成,所以,无论是哪一个编码器,当其已切换到其他编码器时,编码控制部必须知道在切换前使用的编码器中的代码字是否确定。

[0344] 下面,用图 37 说明本实施形态的译码装置 500 的构成例。

[0345] 在图 37 中,译码器 45a、46a、48a 分别具有与图 33、图 34、图 35 所示的译码器相同

的结构。

[0346] 在译码装置 500 中,将所输入的代码字变换为二进制符号串(信息),并使用这些二进制符号将像素的值再生。在本实施形态 4 中,在使用由某个译码器从 1 个代码字译码的多个二进制符号之前,有时使用由其他译码器译码的二进制符号。在译码控制器中,如在从其他译码器切换后的译码器内留有未使用的二进制符号,则指示译码器将其输出,如没有未使用的二进制符号,则指示译码器取得新的代码字,并对二进制符号进行译码。

[0347] 在本实施形态的译码装置 500 中,仅在控制使用译码后二进制符号的顺序上与实施形态 3 不同,而其他动作与实施形态 3 相同,所以其说明从略。

[0348] 实施形态 5

[0349] 在上述实施形态中,以编码器内部分别具有一个 MPS 计数器、一个存储状态序号的状态序号存储器、一个存储 MPS 值的 MPS 存储器为前提进行了说明,但如图 38 所示,在编码器内部也可以分别具有多个的 MPS 计数器、状态序号存储器、MPS 存储器。在图 38 中,在编码器内部具有多个 MPS 计数器 C1、C2、...、状态序号存储器 R1、R2、...、MPS 存储器 Q1、Q2、...。各 MPS 计数器 C1、C2、...、状态序号存储器 R1、R2、...、MPS 存储器 Q1、Q2、...,与参照像素的状态对应地设置。

[0350] 即使是这种分别具有多个与参照像素的状态对应的 MPS 计数器、状态序号存储器、MPS 存储器的译码器,也能适用于上述的实施形态。

[0351] 图 39 是表示本发明实施形态的编码装置 400 的另一个构成例的图。

[0352] 在上述的预测器 3 和预测器 7 用相同的预测方式计算编码像素的预测值时,没有必要分别设置预测器 3 和预测器 7、及第 1 预测误差计算器 30 和第 2 预测误差计算器 31,如图 39 所示,也可以将包含预测器 3 的输出的预测误差计算器 30 的输出供给第 3 编码器 8。

[0353] 图 40 是表示与图 39 所示编码装置 400 对应的译码装置 500 的构成例的框图。

[0354] 从图 40 也可以看出,与图 39 的情况相同,在译码装置 500 内也只有一个预测器及一个译码像素计算器。

[0355] 图 41 是表示本发明实施形态的编码装置 400 的另一个构成例的框图。

[0356] 图 42 是表示在图 41 中示出的编码器 5b 的内部构成例的框图。

[0357] 图 41 所示的编码装置 400 的特征在于,将上述第 1 编码器 5 和第 2 编码器 6 合并成一个编码器 5b。编码器 5b 的结构,如图 42 所示。在编码器 5b 中,备有开关 85,通过控制信号 C2 将零判定器 4 与概率估计器 25 连接。此外,还通过控制信号 C3 将误差/符号变换器 36 与概率估计器 25 连接。如上述的实施形态所说明过的,第 1 编码器 5 和第 2 编码器 6 仅输入不同,但采用相同的编码方式对二进制符号进行编码,所以,通过采用如图 42 所示的编码器 5b,能简化编码装置 400 的结构。

[0358] 图 43 是表示与图 41 所示编码装置 400 对应的译码装置 500 的构成例的框图。

[0359] 图 44 是表示在如图 43 所示的译码装置 500 中采用的译码器 45b 的内部结构的框图。

[0360] 将在上述实施形态中说明过的第 1 译码器 45 和第 2 译码器 46 合并后,就成为图 44 所示的译码器 45b。

[0361] 图 45 是表示本发明实施形态的编码装置 400 的另一个构成例的框图。

[0362] 图 46 是表示在图 45 中示出的编码器 6b 的构成例的框图。

[0363] 图 47 是表示与图 45 所示编码装置 400 对应的译码装置 500 的构成例的图。

[0364] 图 48 是表示图 47 所示译码装置 500 的译码器 46b 的构成例的图。

[0365] 图 45 所示编码装置 400 中的特征在于,将上述第 2 编码器 6 和第 3 编码器 8 合并成一个编码器 6b。在上述实施形态中说明过的第 2 编码器 6 和第 3 编码器 8 及编码器 6b 的不同点,只是图 8 和图 9 所示的预测误差与二进制符号的对应关系不同,除此以外,编码器 6b 进行同样的动作。因此,如图 46 所示,通过用开关 85 切换编码器 6b 中的误差 / 符号变换器 36 和 38,可以构成将第 2 编码器 6 与第 3 编码器 8 合并后的编码器 6b。在图 48 所示的译码器 46 的情况下,也能通过用开关 85 切换编码器 6b 中的符号 / 误差变换器 86 和 88,构成将图 13 或图 25 所示的第 2 译码器 46 与第 3 译码器 48 合并后的译码器 46b。

[0366] 图 49 是表示本发明实施形态的编码装置 400 的另一个构成例的框图。

[0367] 图 50 是表示将在上述实施形态中说明过的第 1 编码器 5、第 2 编码器 6、第 3 编码器 8 合并后的编码器 5c 的框图。

[0368] 通过用开关 85 切换零判定器的输出和误差 / 符号变换器 36 和 38 的输出,编码器 5c 可以兼有上述第 1 编码器 5、第 2 编码器 6、第 3 编码器 8 的功能。

[0369] 另外,在本说明书中虽未在图中示出,但第 1 译码器 45、第 2 译码器 46、第 3 译码器 48,也与编码器 5c 一样,可以作为一个译码器构成。

[0370] 实施形态 6

[0371] 图 51 是表示本发明实施形态的编码装置 400 的另一个构成例的框图。

[0372] 图 51 所示的编码装置 400,是从图 4 所示编码装置 400 中去掉模式判定器 2 和第 2 编码部 102 后构成的。从零判定器 4 输出到模式判定器 2 的判定结果,在图 51 中,输入到编码控制部 11。编码控制部 11,根据零判定器 4 的判定结果,利用控制信号 C2、C3 使第 1 编码器 5 和第 2 编码器 6 动作。此外,编码控制部 11 还通过控制信号 C5 使代码切换器 9 动作,从第 1 编码器 5 和第 2 编码器 6 输出的代码字中选择和输出适当的代码字。

[0373] 图 52 是表示本实施形态的译码装置 500 的另一个构成例的框图。

[0374] 图 52 所示的译码装置 500,是从图 13 所示译码装置 500 中去掉模式判定器 42 和第 2 译码部 202 后构成的。由第 1 译码器 45 将代码字译码为用指示预测误差是否是 0 的二进制符号表示的判定结果,并将该判定结果输入到译码控制部 43。译码控制部 43,根据输入的判定结果,通过控制信号 C12 控制像素切换器 12。

[0375] 图 51 所示的编码装置 400 的特征在于,判定预测是否准确,并根据判定结果对编码像素进行编码。图 52 所示的译码装置 500 的特征在于,判定对译码像素值的预测是否准确,并根据判定结果将代码字译码为译码像素。这样,通过判定预测是否准确并以由 1 个以上的指示预测是否准确的二进制符号构成的信息为单位进行编码或译码,在预测的准确率高的情况下,与通常对预测误差进行编码或译码的情况相比,可进行高效率的编码或译码。

[0376] 在上述实施形态中,预测器 3 和 7 从参照像素的取值计算编码像素的预测值,但如必要时,也可以将模式识别信号 CM 从模式判定器输入到预测器 3 和 7,并根据模式识别信号 CM 和参照像素的取值计算预测值。

[0377] 另外,在上述实施形态中,虽以参照像素为 a、b、c 三个像素的情况为前提,但参照像素只要是 1 个以上即可。

[0378] 另外,在上述实施形态中,以参照像素 a、b、c 满足条件「 $a = b = c$ 」时选择方式 A 的情况作为前提,但也可以根据参照像素的数目的变化变更其条件。例如,当具有参照像素 a、b、c、d 时,也可以在条件「 $a = b = d$ 成立时选择模式 A。

[0379] 另外,在上述实施形态中,虽然没有专门讲述关于计算机硬件或软件的使用,但上述构成要素的全部或部分功能也可以由计算机的硬件实施。或者,也可以由软件实现各构成要素的功能。或也可由固件实现。还可以由它们的组合实现。或者,以在一片半导体芯片上集成全部或部分功能的形式实现。

[0380] 另外,在上述实施形态中,说明了第 1、第 2、第 3 编码器及第 1、第 2、第 3 译码器全部采用图 67 所示编码方式的情况,但在进行编码和译码时,有时也可以不采用图 67 所示的编码方式。

[0381] 另外,在上述实施形态中,说明了对图象信息进行编码或译码的情况,但即使在对声音信息、光信息或其他信息编码或译码时,也能用上述实施形态实现。特别是,当所输入的信息趋向于取特定值时,可进行高效率的编码。例如,声音信息或光信息等具有从与图象信息相同的背景抽出的信息、或具有从某个规定背景抽出的信息时,也可以将这些声音信息或光信息看作是本说明书中提到的图象信息,并能进行高效率的编码。

[0382] 实施形态 7

[0383] 图 53 是表示本发明的图象处理装置一实施例的摄象装置(数字摄象机)的图,是表示将静态图象记录在存储器插件上的数字摄象机 600 的构成例的图。

[0384] 在图 53 中,325 是对由多个像素构成的图象进行摄象的摄象部,311 是作为将光学图象变换为电信号的传感器使用的固体摄象元件,312 是将光学图象在固体摄象元件 311 上成像的透镜,313 是调整入射到固体摄象元件 311 的光量的光圈,314 是调整固体摄象元件 311 的曝光时间的快门,315 是将固体摄象元件 311 的输出转换为数字信号的 AD(模-数)转换电路,316 是由暂时存储被转换为数字信号的固体摄象元件 311 的 1 帧信号的半导体存储器构成的帧存储器,317 是从帧存储器 316 存储的固体摄象元件 311 的输出信号取出相邻的至少 2 行以上数据并通过运算从各图象信号生成和输出亮度信号 Y、色差信号 U、V 的记录信号处理电路,318 是对由记录信号处理电路 317 生成的亮度信号 Y、色差信号 U、V 进行编码和数据压缩的图象压缩电路,319 是用于记录图象的由半导体存储器构成的存储器插件,320 是对从存储器插件 319 读出的编码后图象数据进行扩展的图象扩展电路,321 是用于将扩展后的亮度信号 Y、色差信号 U、V 在监视器 324 上显示的再生信号处理电路(或显示电路)。322 是控制固体摄象元件 311 的动作的系统控制器,323 是使摄影开始的触发开关。

[0385] 54 是表示由图 53 所示的数字摄象机 600 记录静态图象的时序的图。

[0386] 在时刻 T0 触发开关 323 接通后,开始以下所述的一系列的静态图象记录时序。首先,从时刻 T0 到 T1 期间,将蓄积在固体摄象元件 311 上的暗电荷转移除去,然后,用图中未示出的测光元件进行测光动作,并设定适当的曝光时间和曝光光圈。接着,在从时刻 T2 到 T3 期间,打开快门 314 进行对固体摄象元件 311 的曝光动作。接着,在时刻 T3 将快门 314 关闭,然后从固体摄象元件 311 读出曝光信号电荷。从固体摄象元件 311 读出的信号,由 AD 转换电路 315 转换为数字信号,并将 1 帧的信号暂时存储在帧存储器 316 内。然后,当在时刻 T4 结束曝光信号的读出时,在从时刻 T4 到 T5 期间,读出暂时存储在帧存储器 316 内的

信号,并由记录信号处理电路 317 根据固体摄像元件 311 的若干个相邻的像素数据通过计算求出亮度信号 Y、色差信号 U、V。亮度信号 Y、色差信号 U、V,由图象压缩电路 318 进行编码数据压缩,并记录在存储器插件 319 内。

[0387] 图 55 是表示图象压缩电路 318 的结构图。

[0388] 在图象压缩电路 318 内备有 3 个编码装置 400。作为编码装置 400,可采用上述实施形态 1~6 中说明过的编码装置。例如,可采用图 4 所示的编码装置 400。编码装置 400,从记录信号处理电路 317 并行地输入亮度信号 Y、色差信号 U、V。各编码装置 400 用如上所述的编码方法进行编码。编码后的结果,输出和存储在存储器插件 319 内并输入到编码装置 400。亮度信号 Y,如图 55 所示,是 1 帧的亮度信号 Y、即 Y_1 、 Y_2 、...、 Y_n ,编码装置 400 输入 1 帧的亮度信号 Y 并进行编码。色差信号 U、V,也同样由编码装置 400 编码。

[0389] 图 56 是表示图象扩展电路 320 的结构图。

[0390] 在图象扩展电路 320 内备有 3 个译码装置 500。作为该译码装置 500,可采用上述实施形态 1~6 中说明过的译码装置。例如,可采用图 13 所示的译码装置 500。图象扩展电路 320,从存储器插件 319 并行地输入亮度信号 Y、色差信号 U、V 的代码,并由各译码装置 500 分别进行译码,并输出到再生信号处理电路 321。

[0391] 图 57 是表示图象压缩电路 318 的另一例的图。

[0392] 图 57 中示出的图象压缩电路 318 备有一个编码装置 400。编码装置 400,从记录信号处理电路 317 按每个帧串行地输入亮度信号 Y、色差信号 U、V。即,输入由 Y_1 、 Y_2 、...、 Y_n 构成的 1 帧的亮度信号 Y,然后,连续地输入由 U_1 、 U_2 、...、 U_n 构成的 1 帧的色差信号 U,及由 V_1 、 V_2 、...、 V_n 构成的 1 帧的色差信号 V。在图 57 所示的情况下,仅以一个编码装置 400 完成操作,所以使图象压缩电路 318 的结构得到简化。

[0393] 图 58 是表示图象扩展电路 320 的另一种结构的图。

[0394] 在图象扩展电路 320 内备有一个译码装置 500。图象扩展电路 320,从存储器插件 319 以帧为单位串行地输入编码后的信号,以帧为单位对亮度信号 Y 和色差信号 U、V 进行译码,并输出到再生信号处理电路 321。

[0395] 图 57 和图 58 所示的情况,是以帧为单位进行编码或译码,但也不限于以帧为单位,也可以按一定大小的块为单位进行编码或译码。或者也可以几行为单位进行编码或译码。

[0396] 图 59 是表示数字摄像机 600 的另一种结构的图。

[0397] 图 59 与图 53 的不同点在于,在将图象显示在监视器 324 上时,通过帧存储器 316 进行显示。

[0398] 图 60 是表示数字摄像机 600 的又一种结构的图。

[0399] 图 60 与图 53 的不同点在于,在图 60 的情况下没有设置存储器插件 319,并将图象压缩电路 318 和图象扩展电路 320 配置在帧存储器 316 的前后。

[0400] 即使是在图 59 和图 60 的情况下,也能采用从图 55 到图 58 所示结构的图象压缩电路 318 和图象扩展电路 320。

[0401] 图 61 是表示数字摄像机 600 的另一种结构及计算机 700 的结构图。

[0402] 图 61 的结构特征在于,用数字摄像机 600 的图象压缩电路 318 进行压缩处理,而在计算机 700 中进行扩展处理。在数字摄像机 600 中,只进行压缩处理,并将压缩后的数

据存储在存储器插件 319 内。存储器插件 319 以脱机的形式安装在计算机 700 内。根据存储在 CPU(中央处理单元)701 和 RAM(随机存取存储器)702 内的图象扩展程序 703, 读出存储在存储器插件 319 内的代码并进行扩展处理。然后, 按照图象处理程序 704 进行所要求的图象处理, 并可以进行显示和打印。此外, 当数字摄象机 600 备有通信功能时, 可以利用有线通信或无线通信远距离地输送在存储器插件 319 内存储的代码。

[0403] 图 62 和图 63 示出输入到图象压缩电路 318 的信号是彩色信号 R、G、B 的情况。

[0404] 图 64 和图 65 示出输入到图象压缩电路 318 的信号是彩色信号 R、G1、G2、B 的情况。

[0405] 另外, 图中虽未示出, 但图象扩展电路 320 也能以与从图 62 到图 65 所示结构相同的结构, 对彩色信号进行译码。

[0406] 在上述的例中, 说明了用存储器插件 319 存储代码的情况, 但除存储器插件 319 外, 也可以采用软盘、硬盘、快擦写存储器等其他二次存储装置。或者, 不将代码存储在存储装置内, 而用通信装置或电缆等输送到外部。

[0407] 产业上的应用可能性

[0408] 如上所述, 本发明提供高效率的编码装置和译码装置及其方法。尤其是, 备有与多种编码模式对应的编码方式, 并利用与编码模式对应的编码方式高效率地将图象信息进行编码或译码。

[0409] 另外, 在切换编码模式时, 即使是在代码未确定的状态, 本发明也能对图象信息进行适当的编码, 同时能正确地进行译码。

[0410] 另外, 即使是在变更了 MPS 和 LPS 的解释时, 本发明也能适当地编码并正确地进行译码。

[0411] 另外, 本发明能以小型化的形式构成编码装置、译码装置、或图象处理装置。

[0412] 另外, 本发明由于能获得比现有的图象压缩率更高的压缩率, 所以能以较小的容量将高质量的图象存储在存储媒体内。

[0413] 因此, 对于设在数字摄象机等图象处理装置内的存储媒体, 与现有的相比, 能存储更多的图象信息。

[0414] 从以上各点来看, 本发明在产业上有广泛的应用可能性。

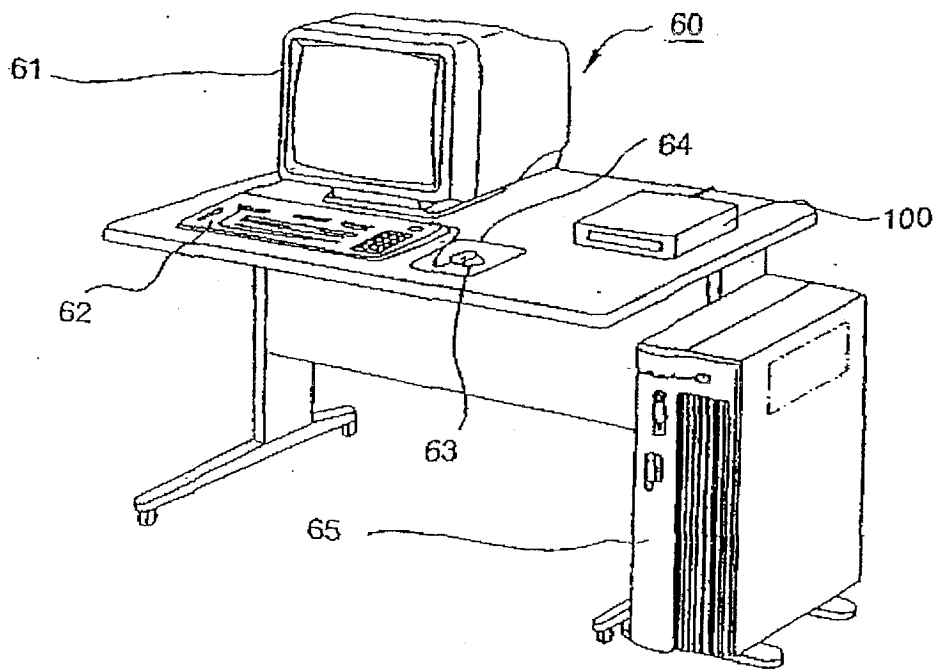


图 1

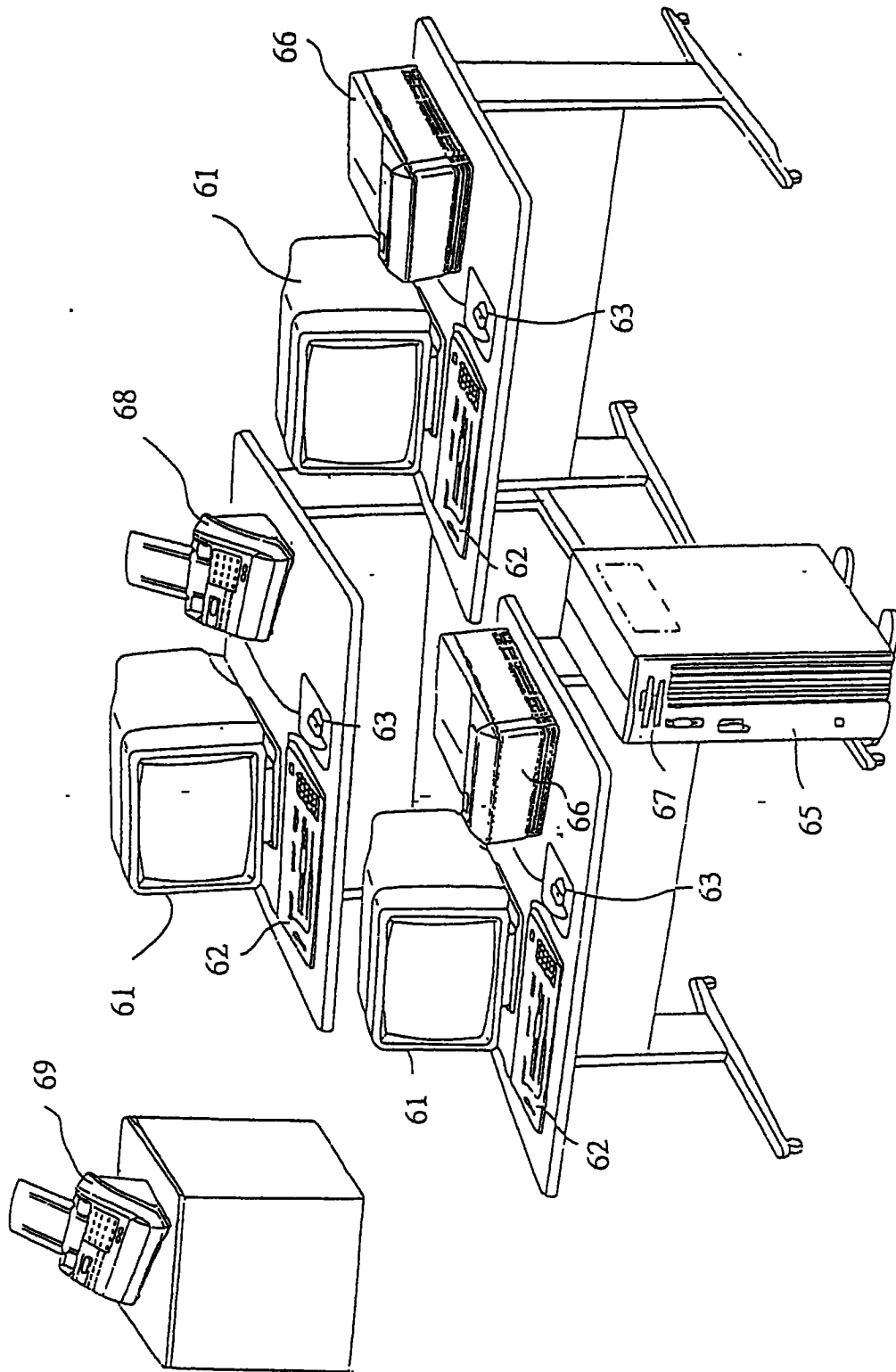


图 2

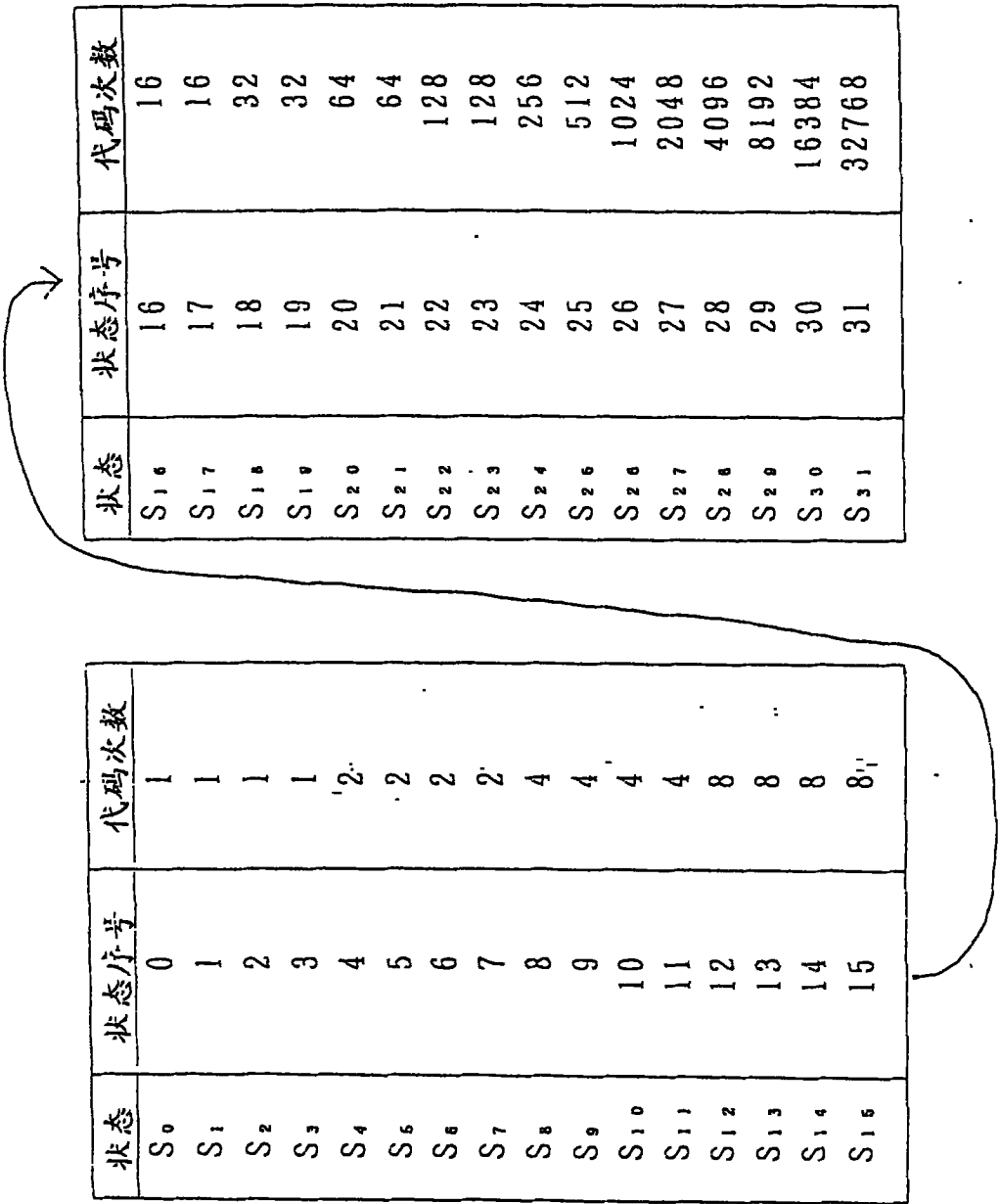


图 3

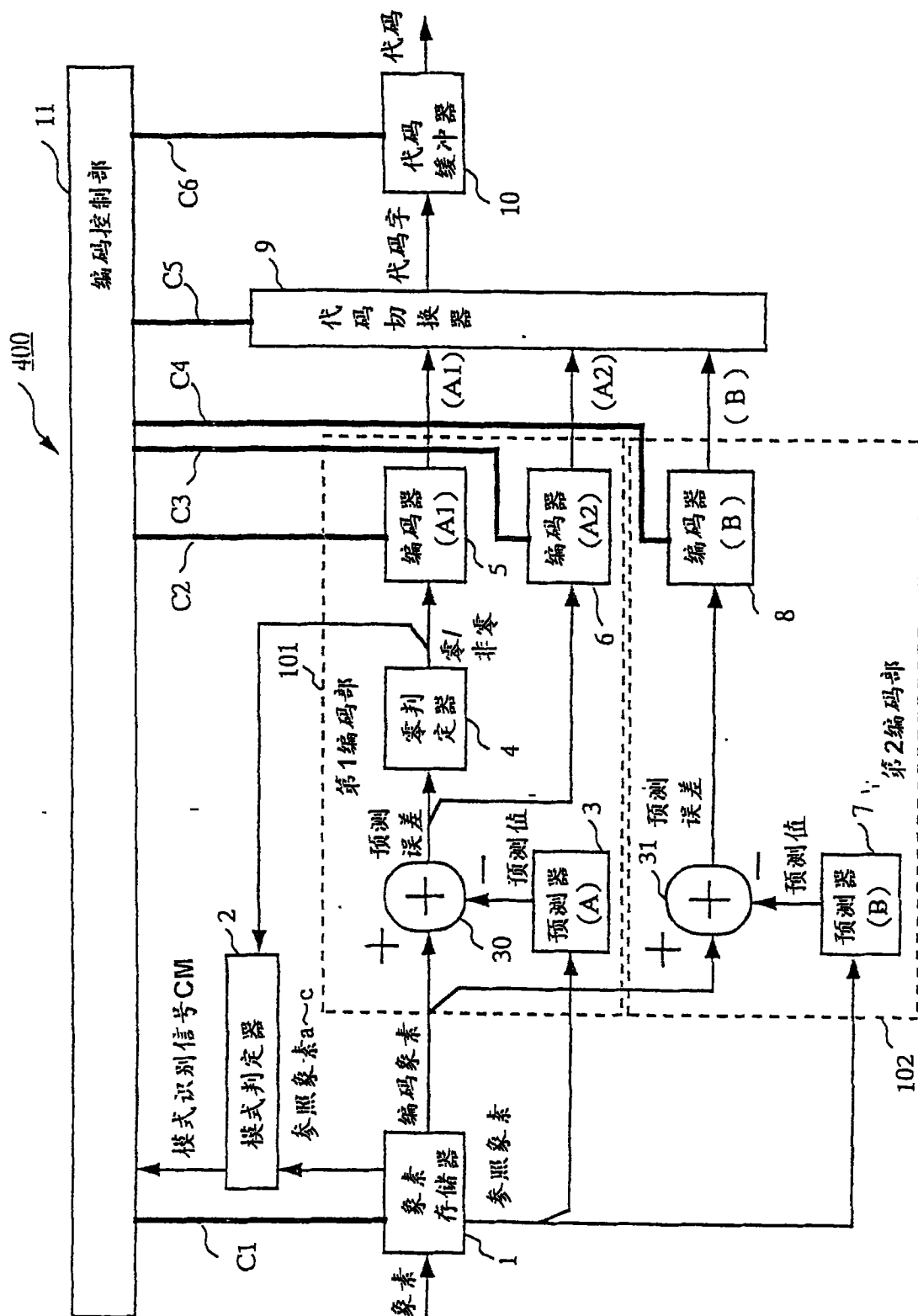


图 4

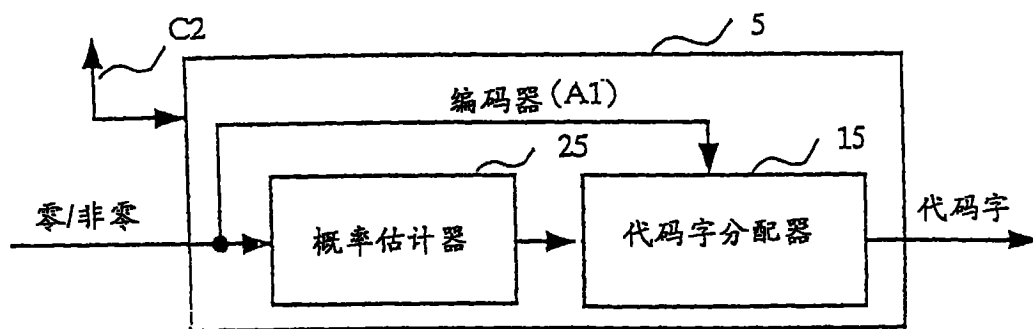


图 5

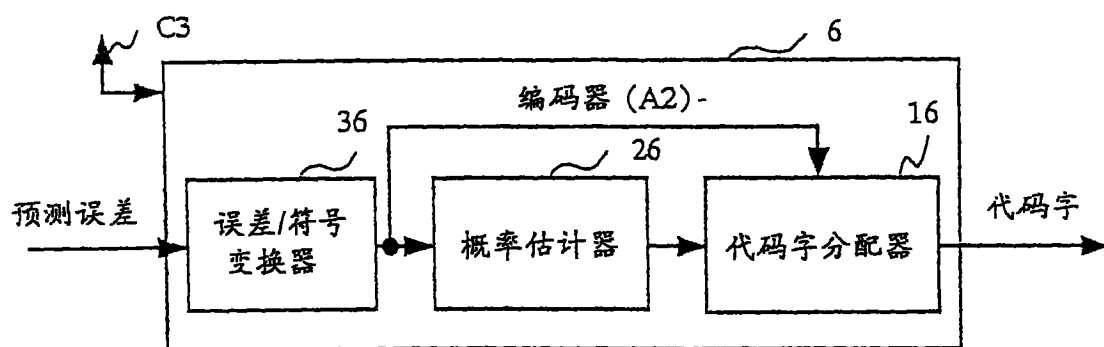


图 6

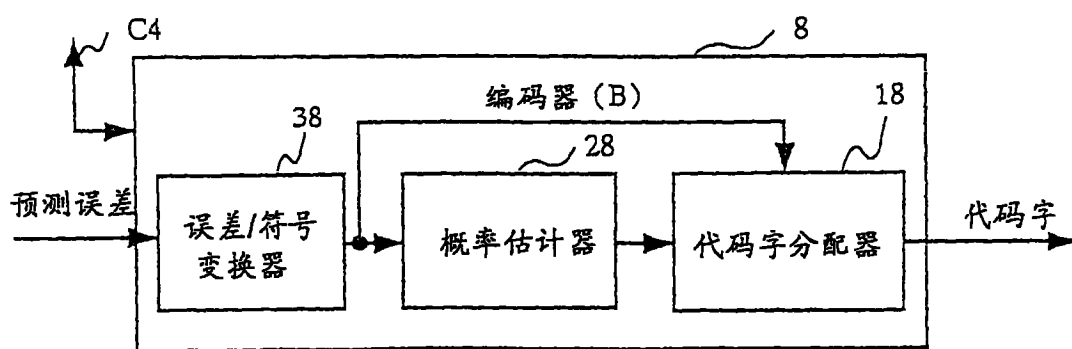


图 7

预测误差	二进制值符号
- 1	1
+ 1	0 1
- 2	0 0 1
+ 2	0 0 0 1
- 3	0 0 0 0 1
. . .	
- 255	0 0 1
+ 255	0 0 1
8 bit/pel 图像 (象素值 : 0 ~ 255) 时	

图 8

预测误差	二进制值符号
0	1
- 1	0 1
+ 1	0 0 1
- 2	0 0 0 1
+ 2	0 0 0 0 1
. . .	
- 255	0 0 1
+ 255	0 0 1
8 bit/pel 图像 (象素值 : 0 ~ 255) 时	

图 9

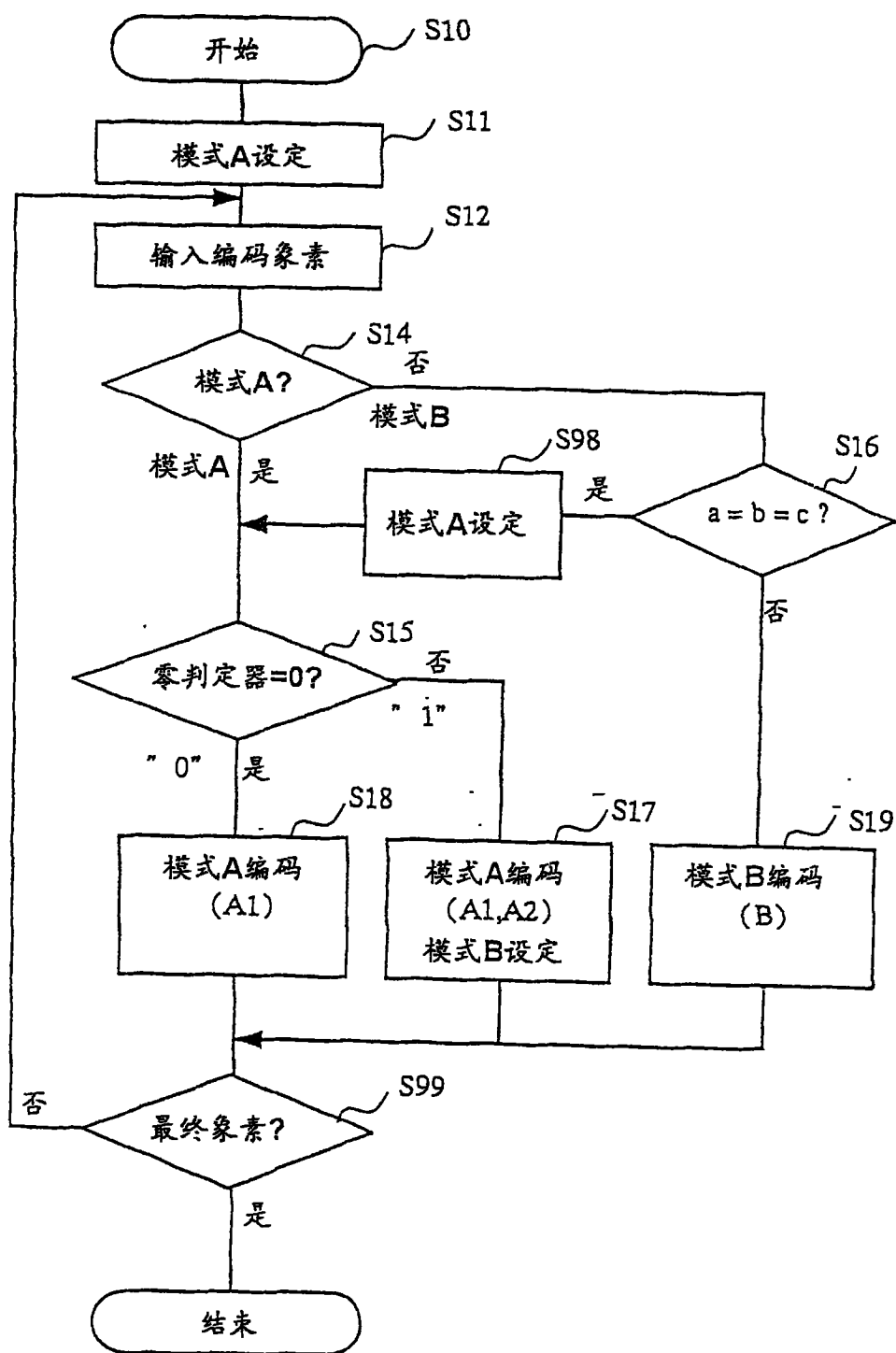


图 10

编码象素	参照象素	零判定器	预测误差
X1	$\lceil a = b = c \rceil$	0	0
X2	$\lceil a = b = c \rceil$	0	0
X3	not $\lceil a = b = c \rceil$	1	+1
X4	not $\lceil a = b = c \rceil$	1	+1
X5	$\lceil a = b = c \rceil$	0	0
X6	$\lceil a = b = c \rceil$	1	-2
⋮	⋮	⋮	⋮

图 11

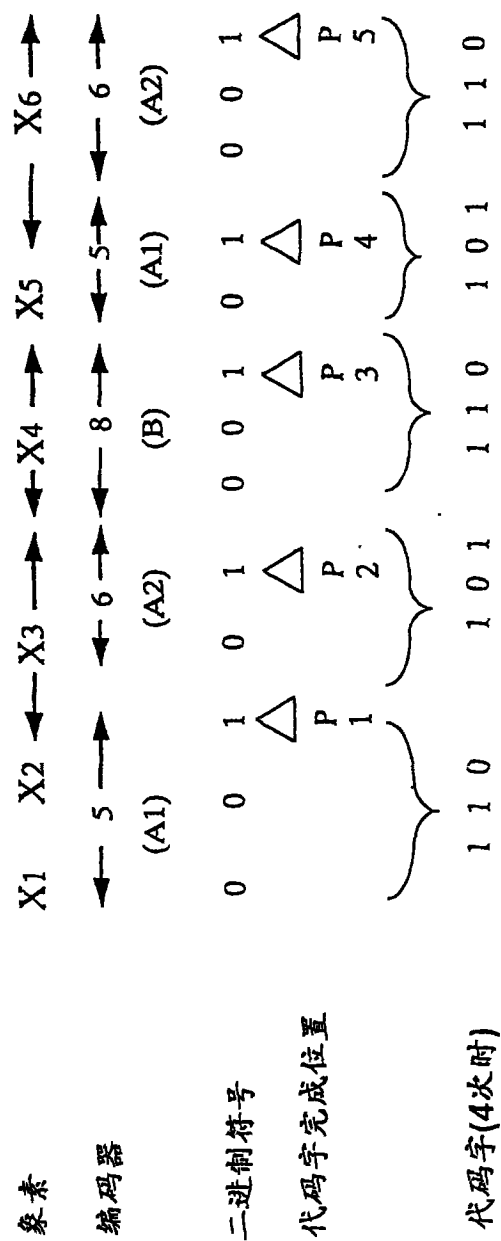


图 12

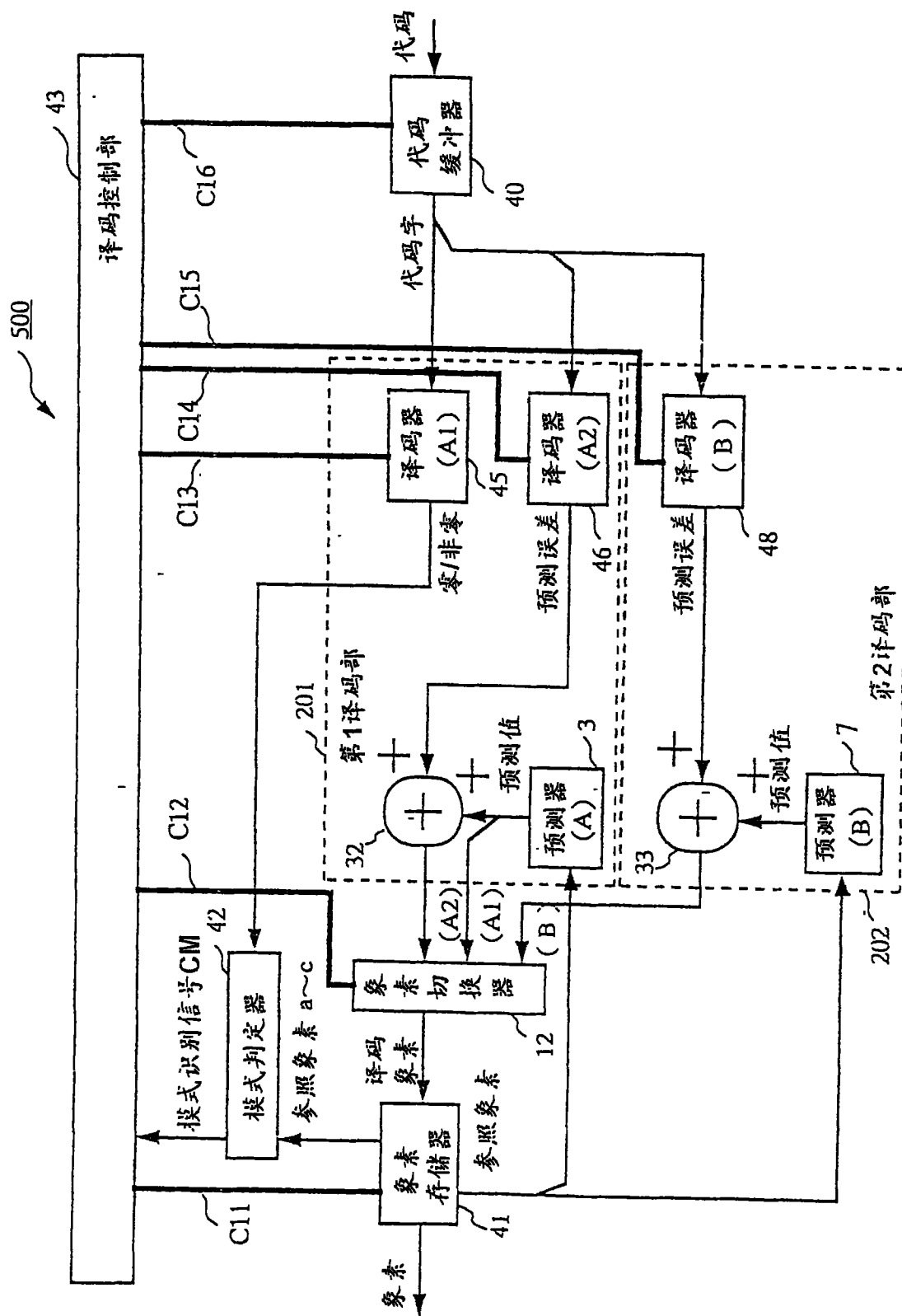


图 13

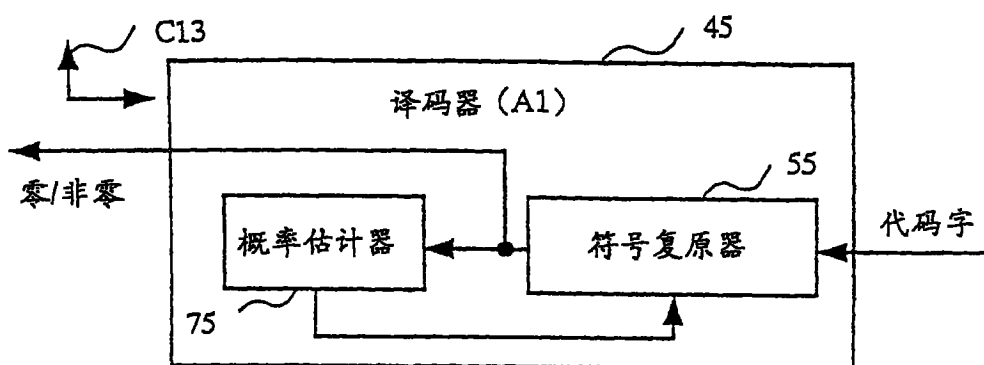


图 14

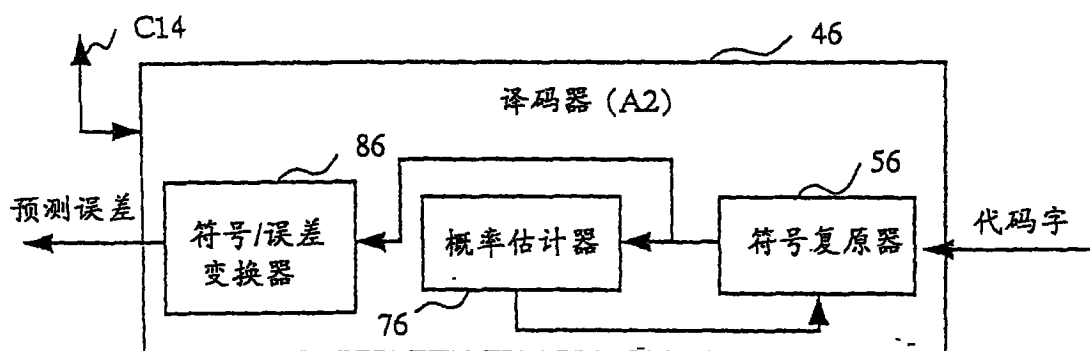


图 15

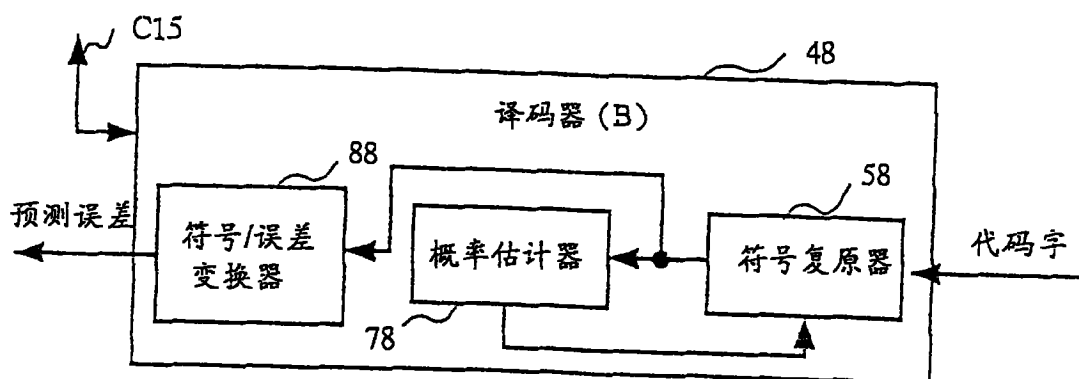


图 16

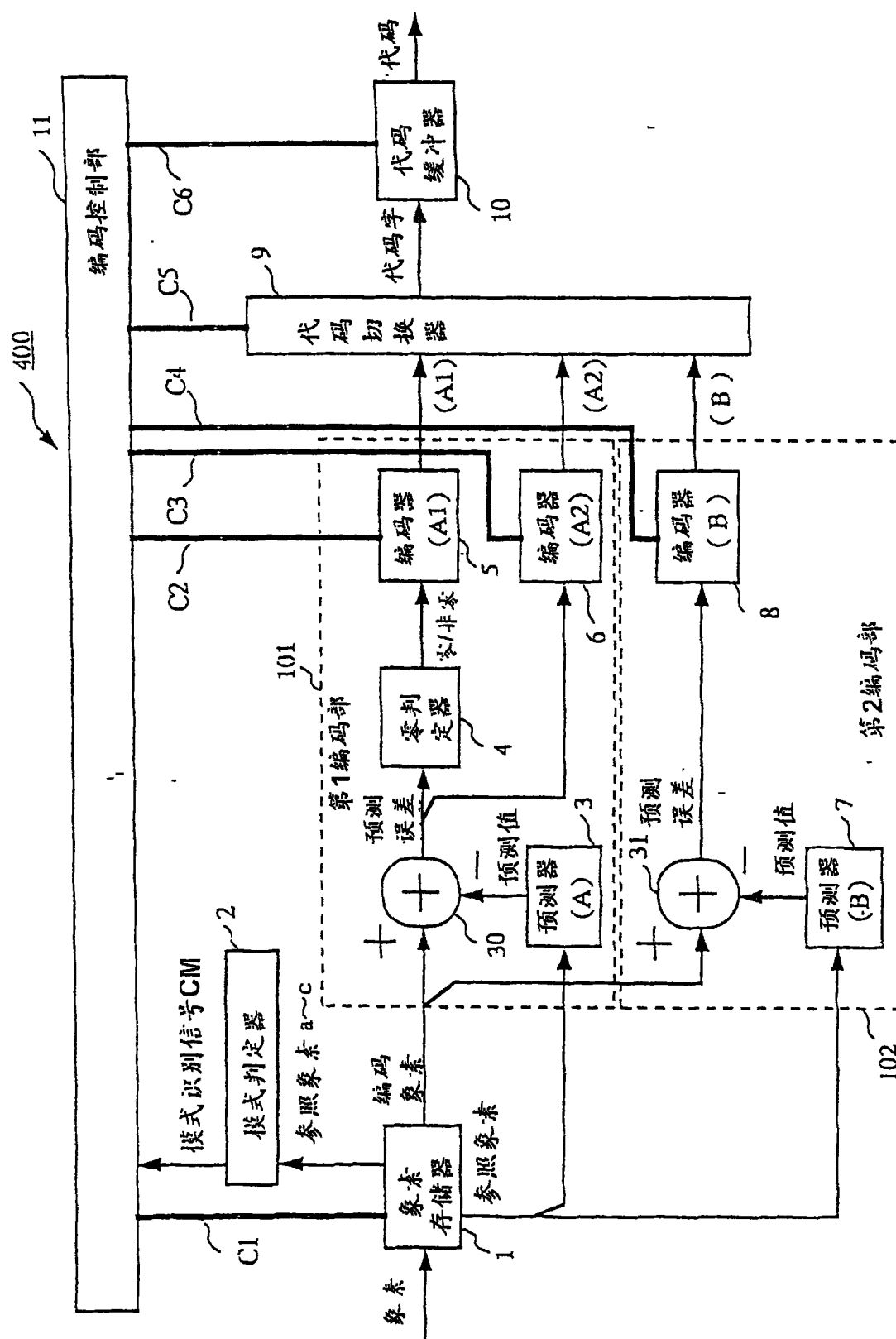


图 17

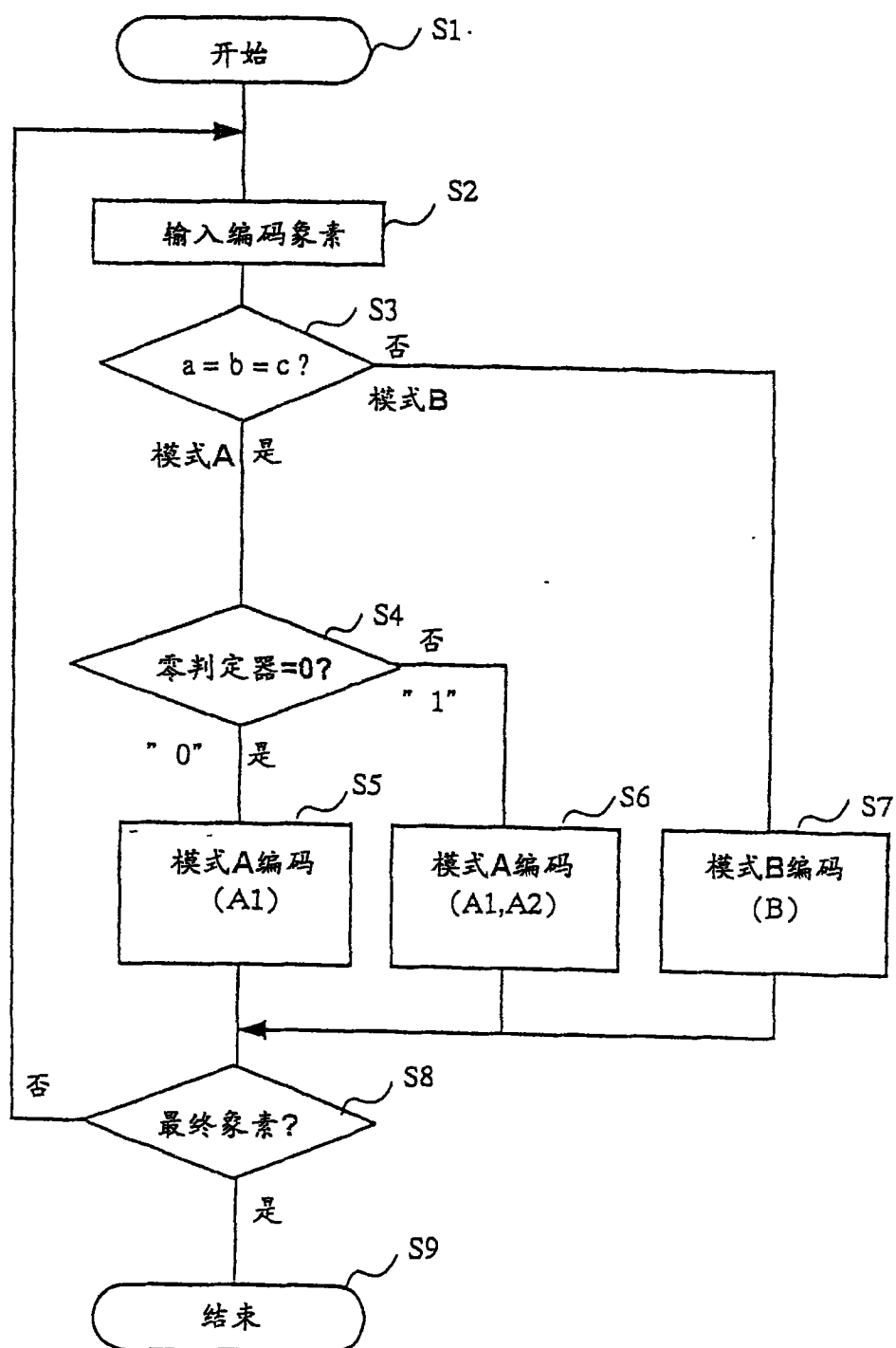


图 18

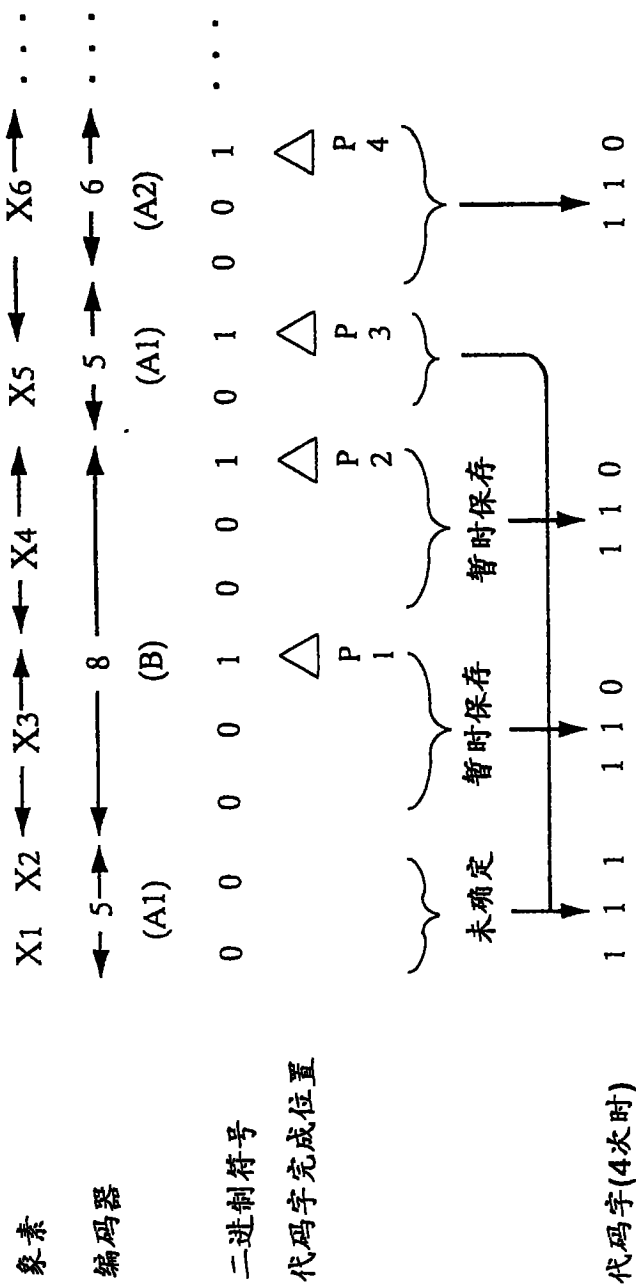


图 19

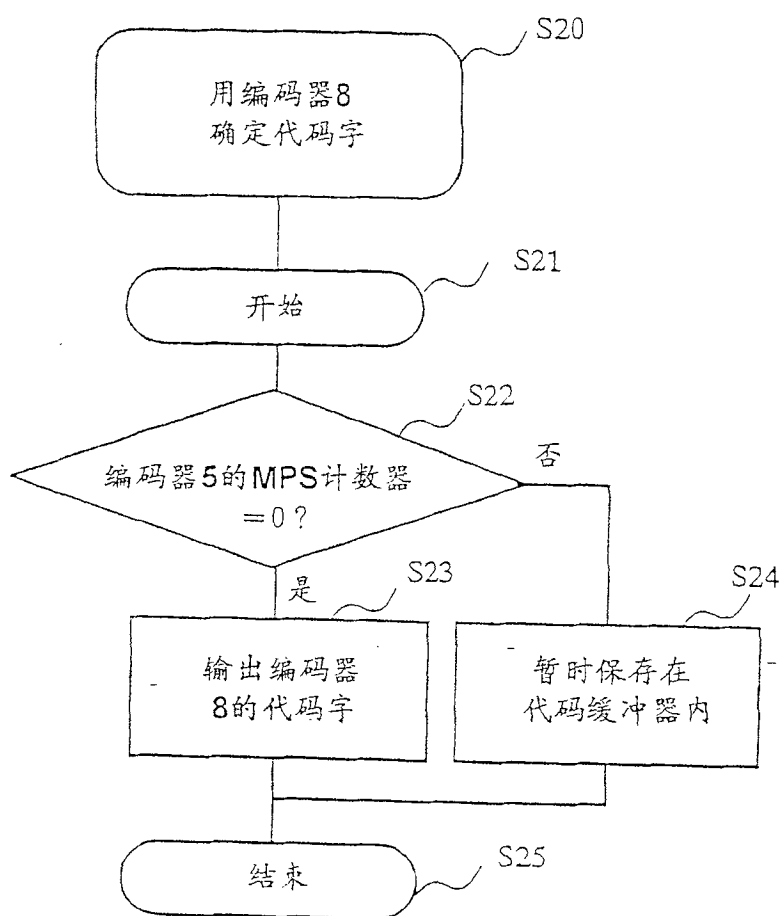


图 20

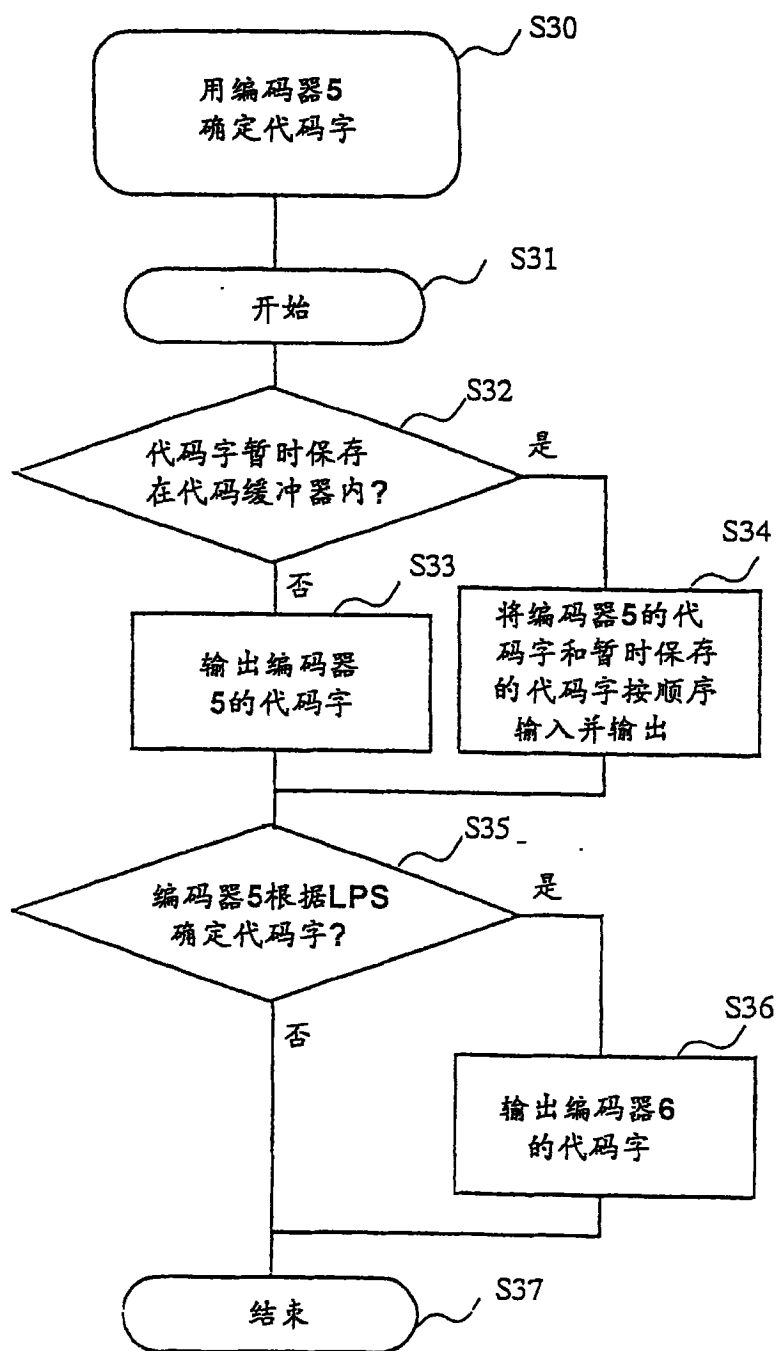


图 21

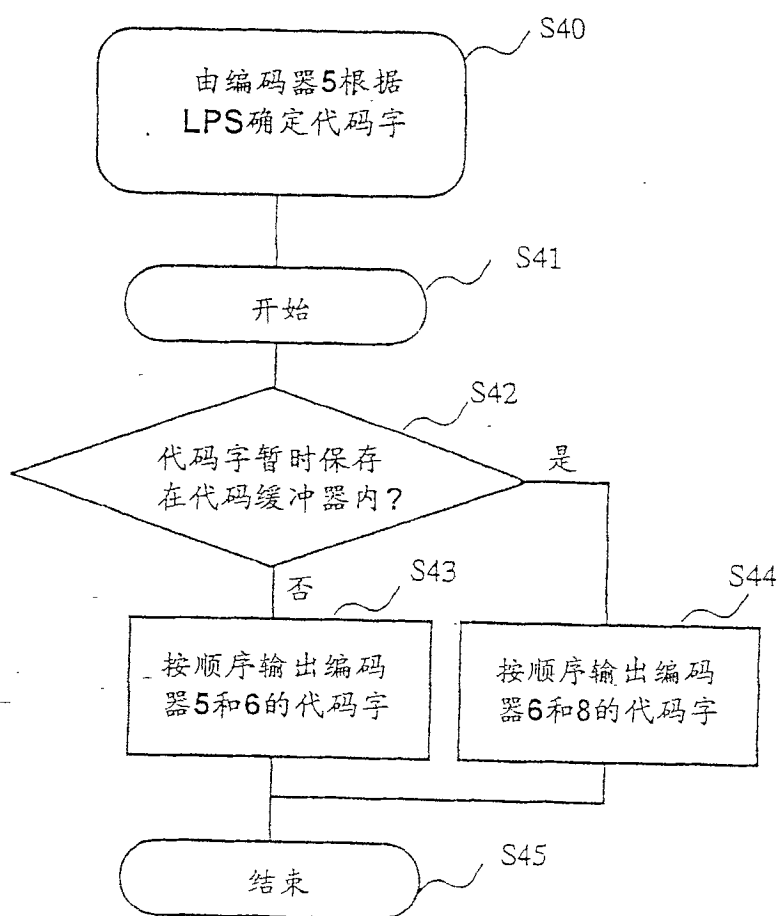


图 22

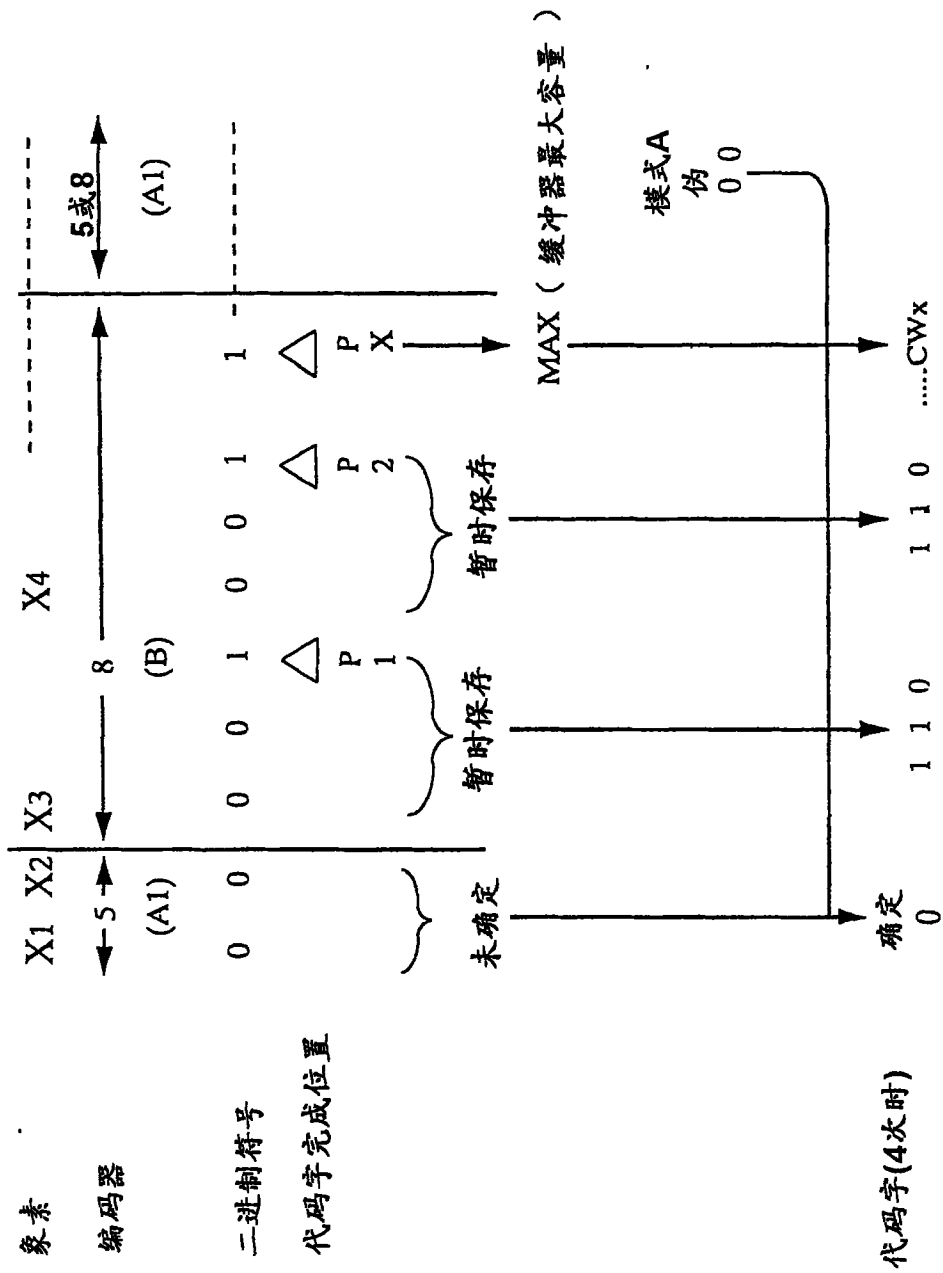


图 23

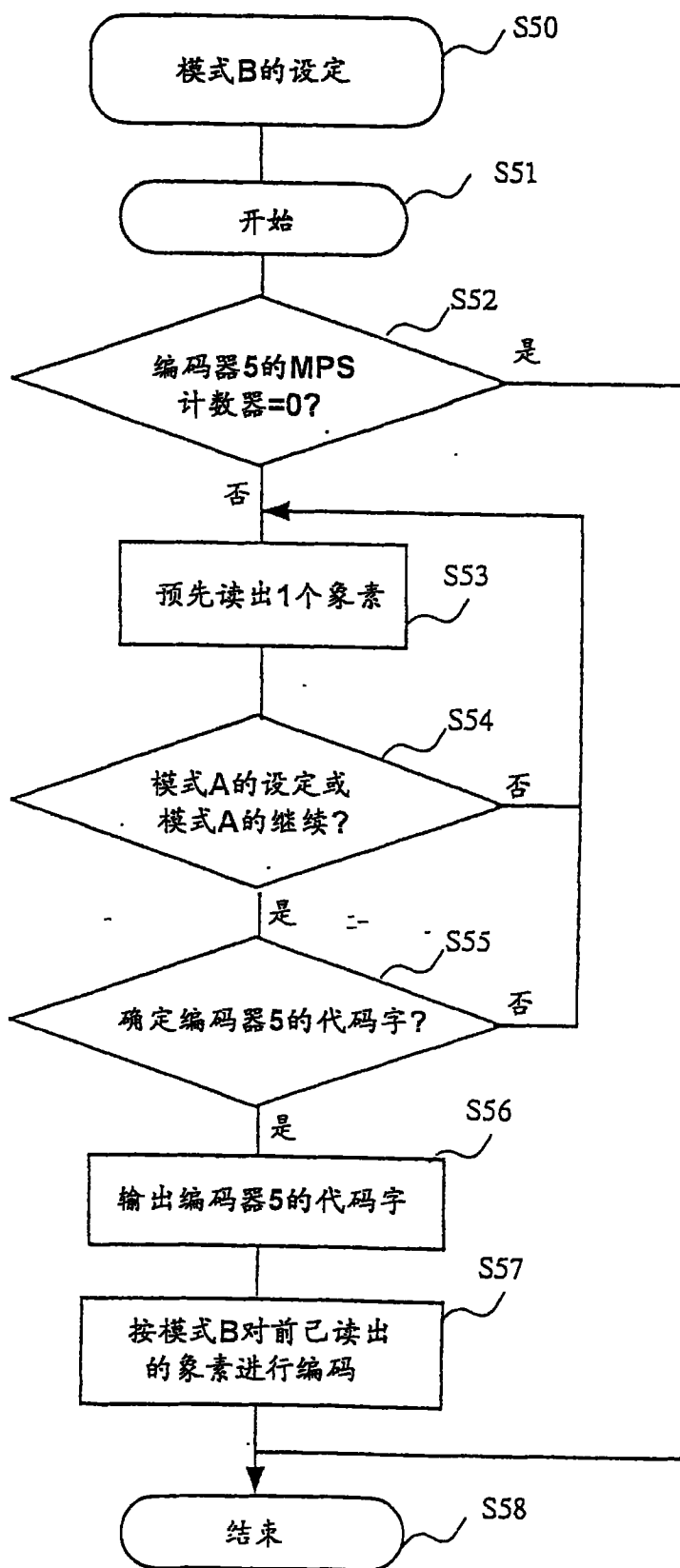


图 24

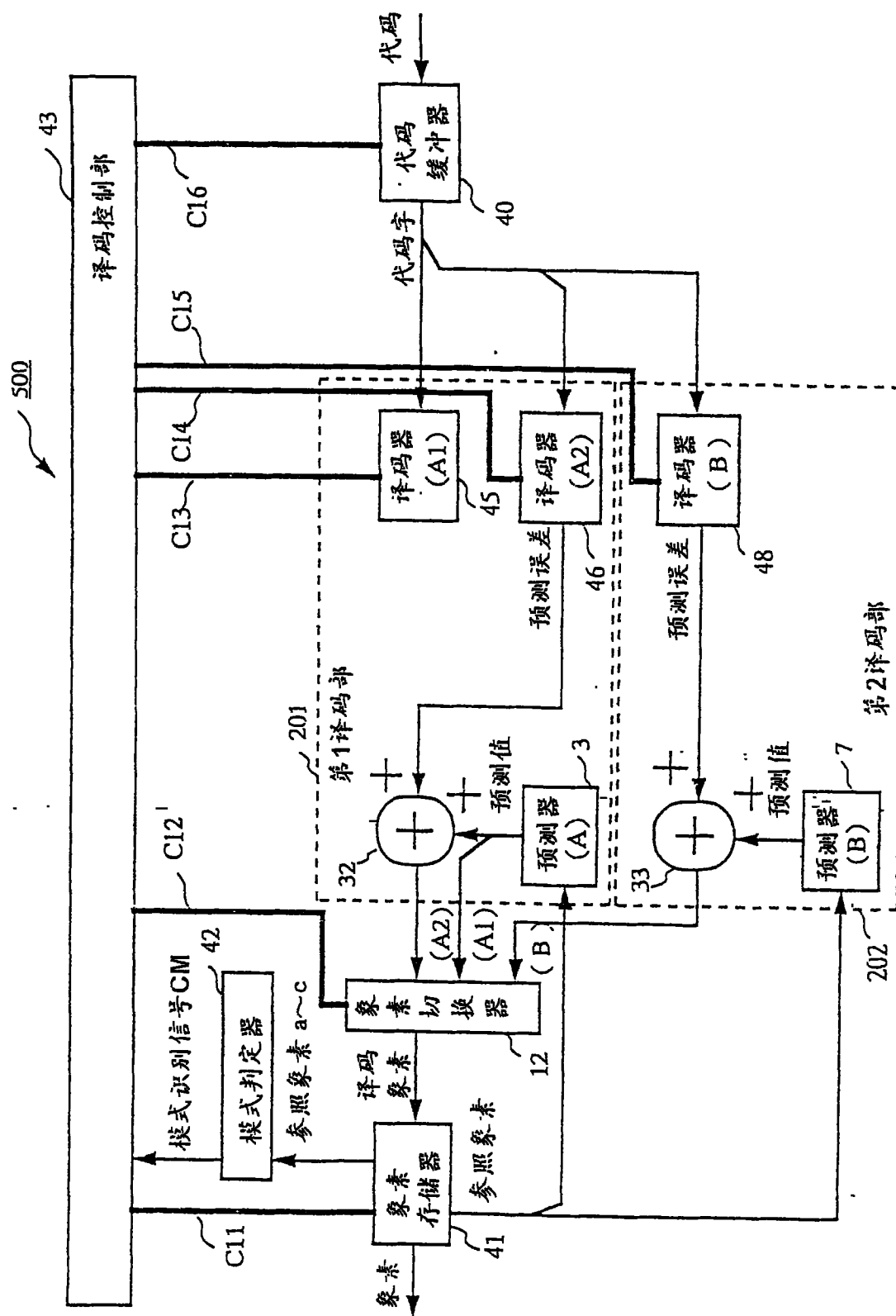


图 25

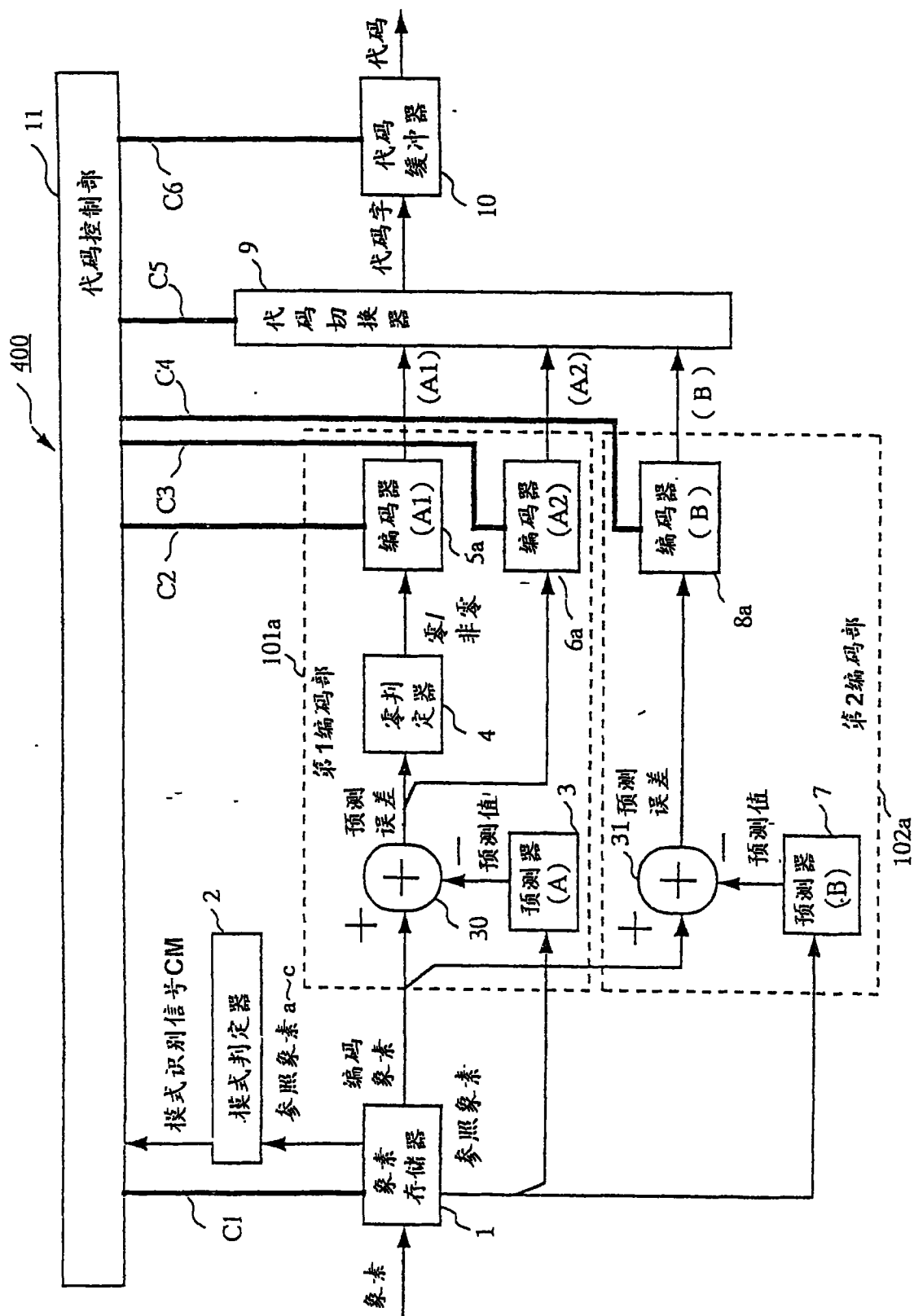


图 26

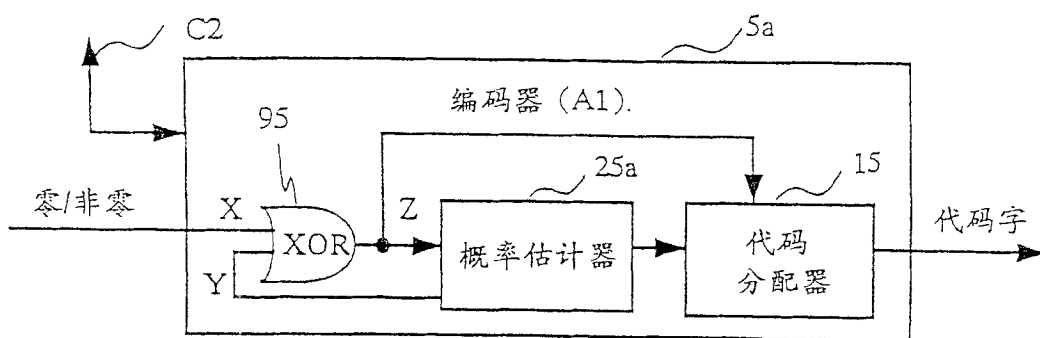


图 27

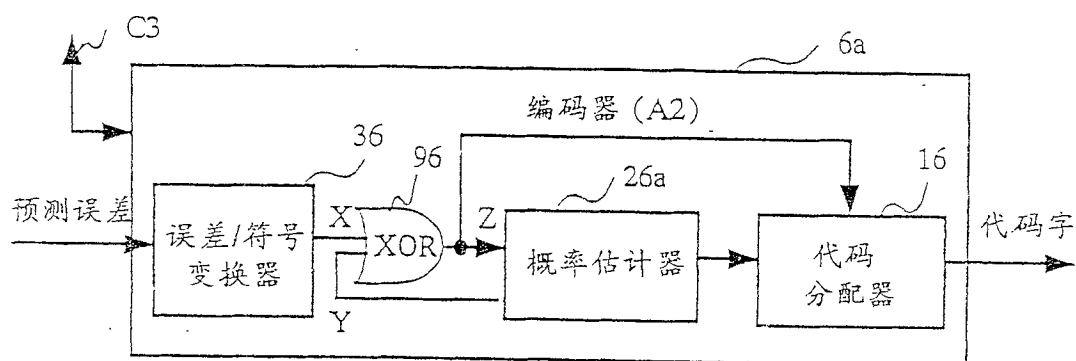


图 28

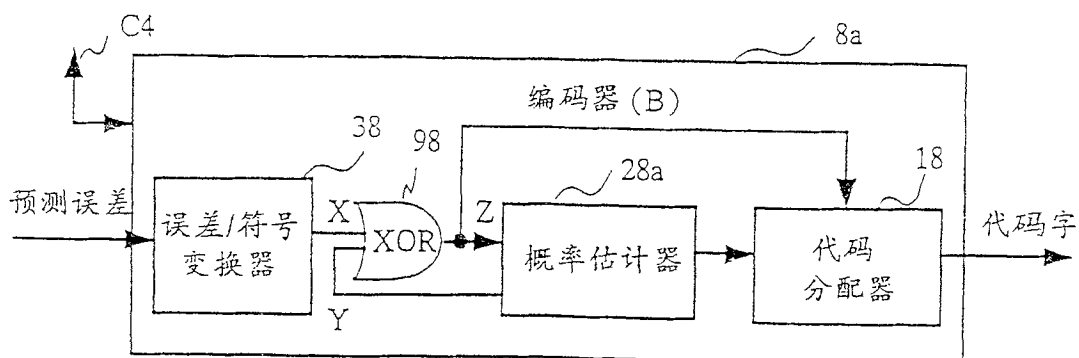


图 29

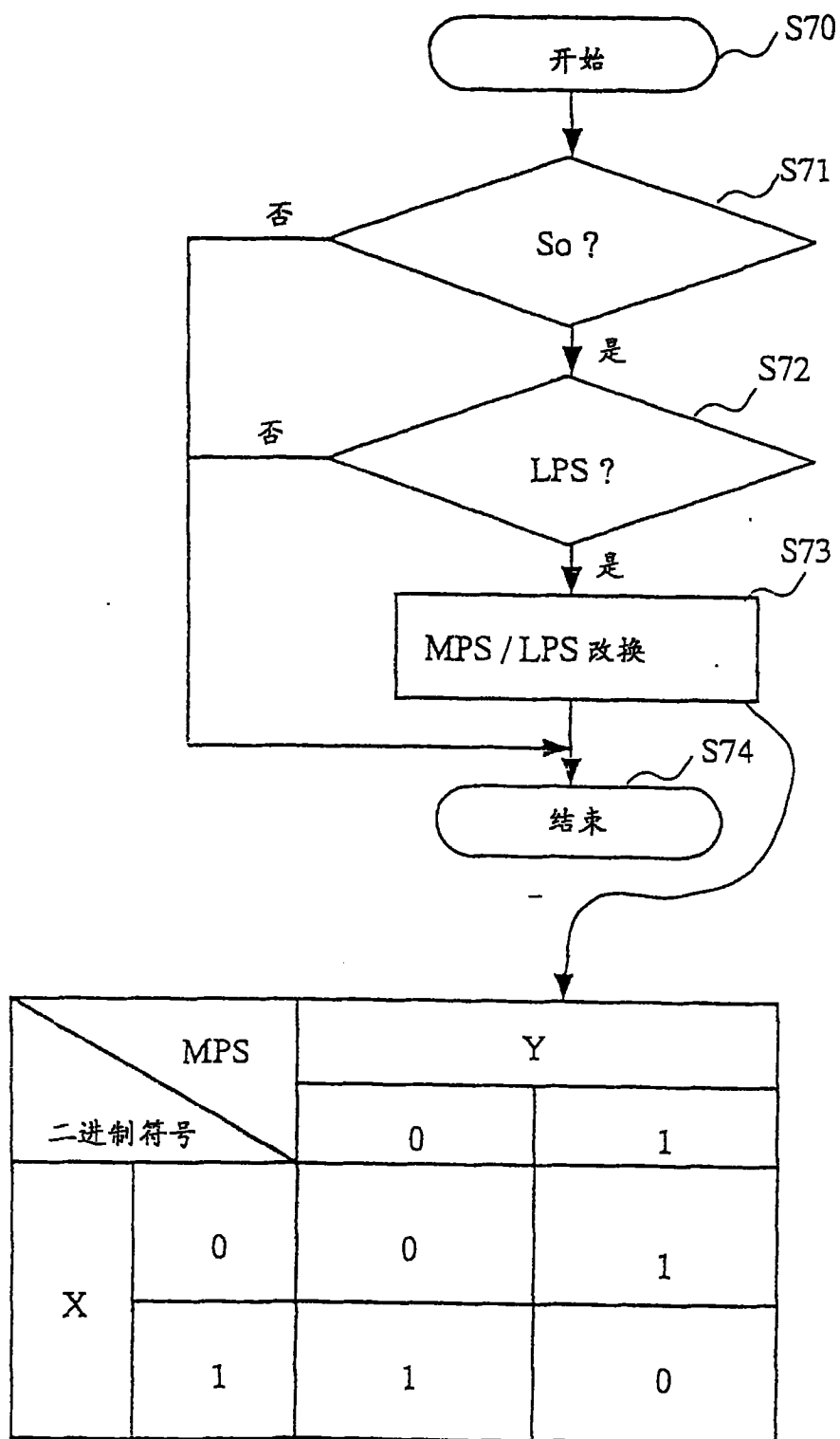


图 30

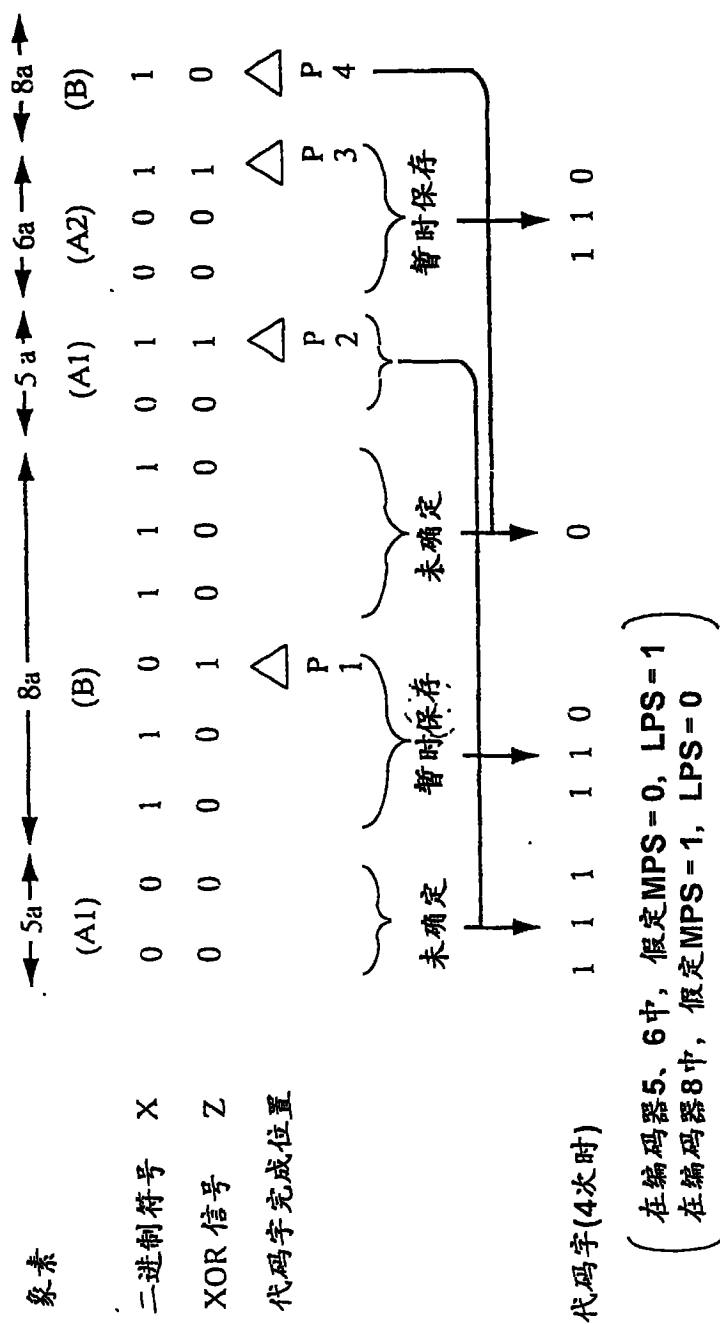


图 31

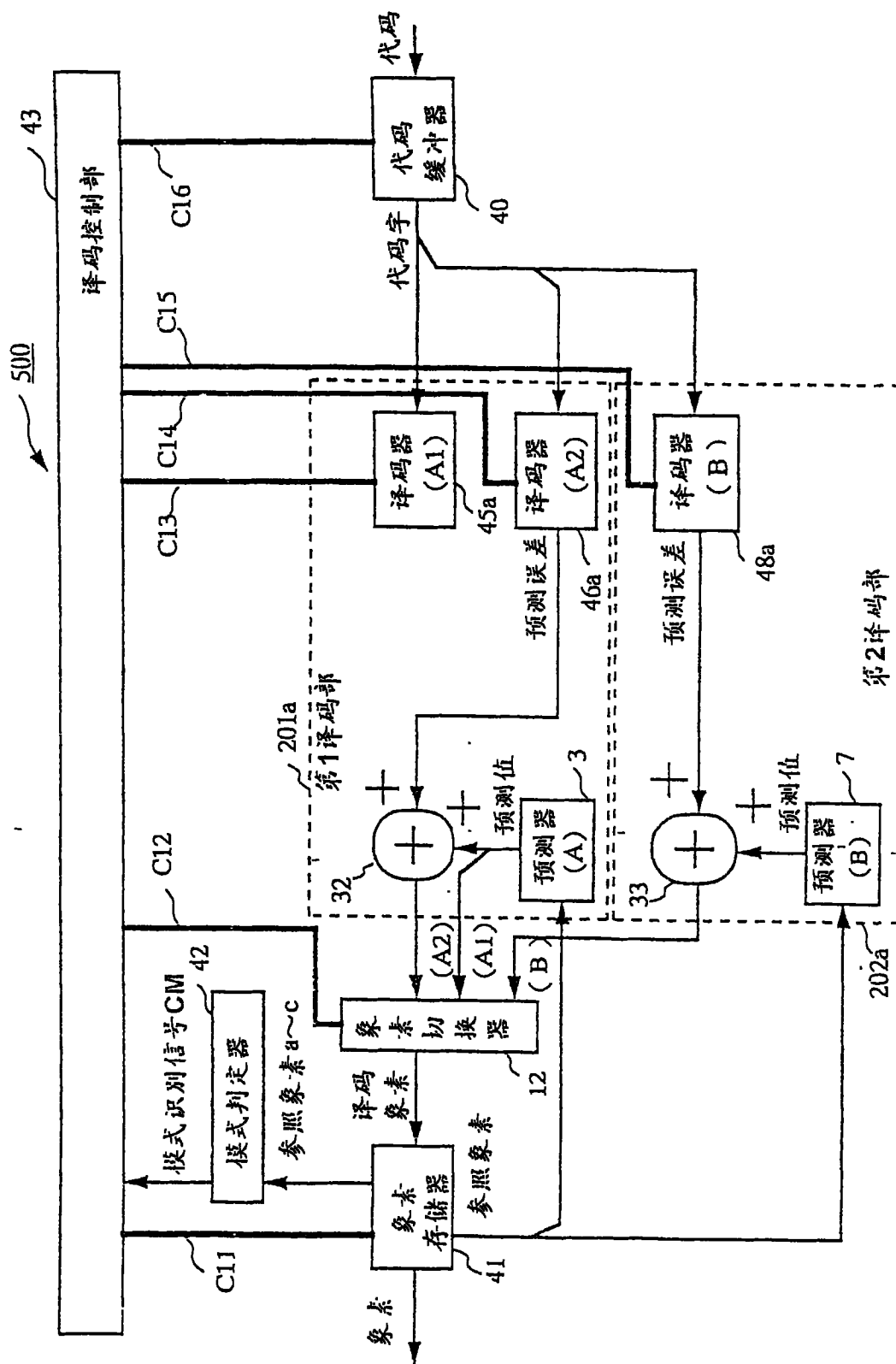


图 32

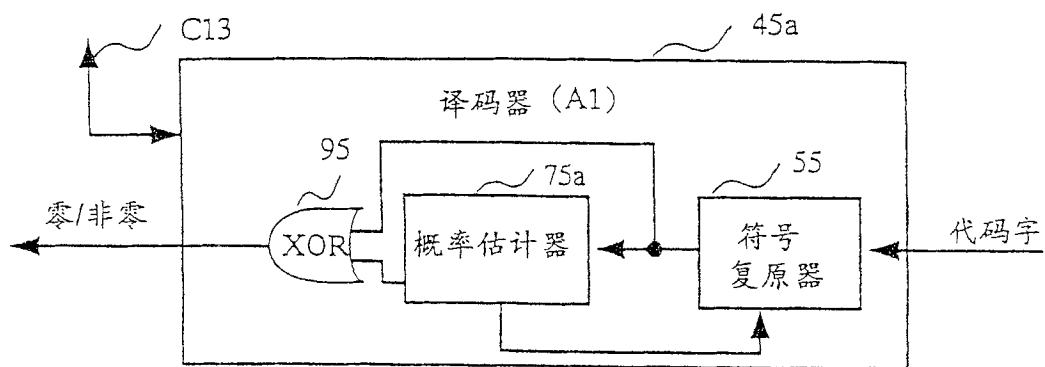


图 33

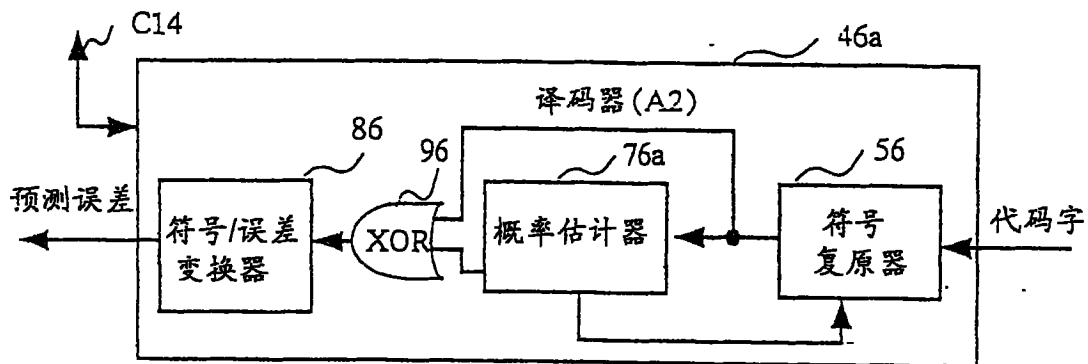


图 34

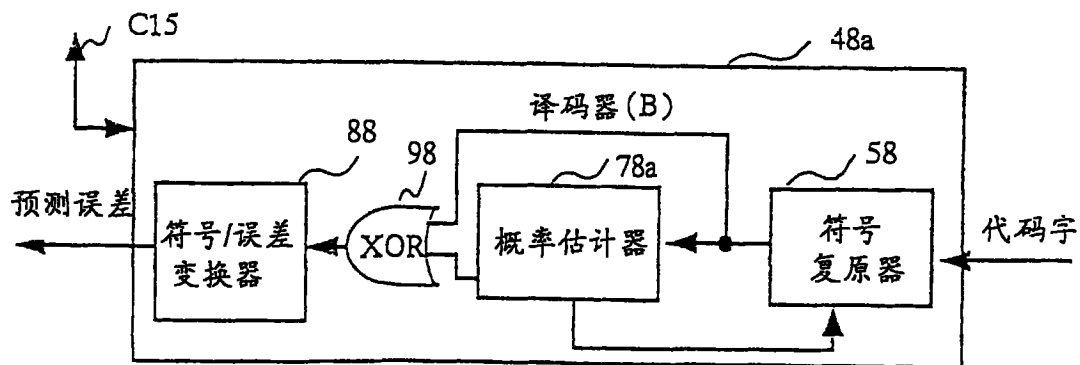


图 35

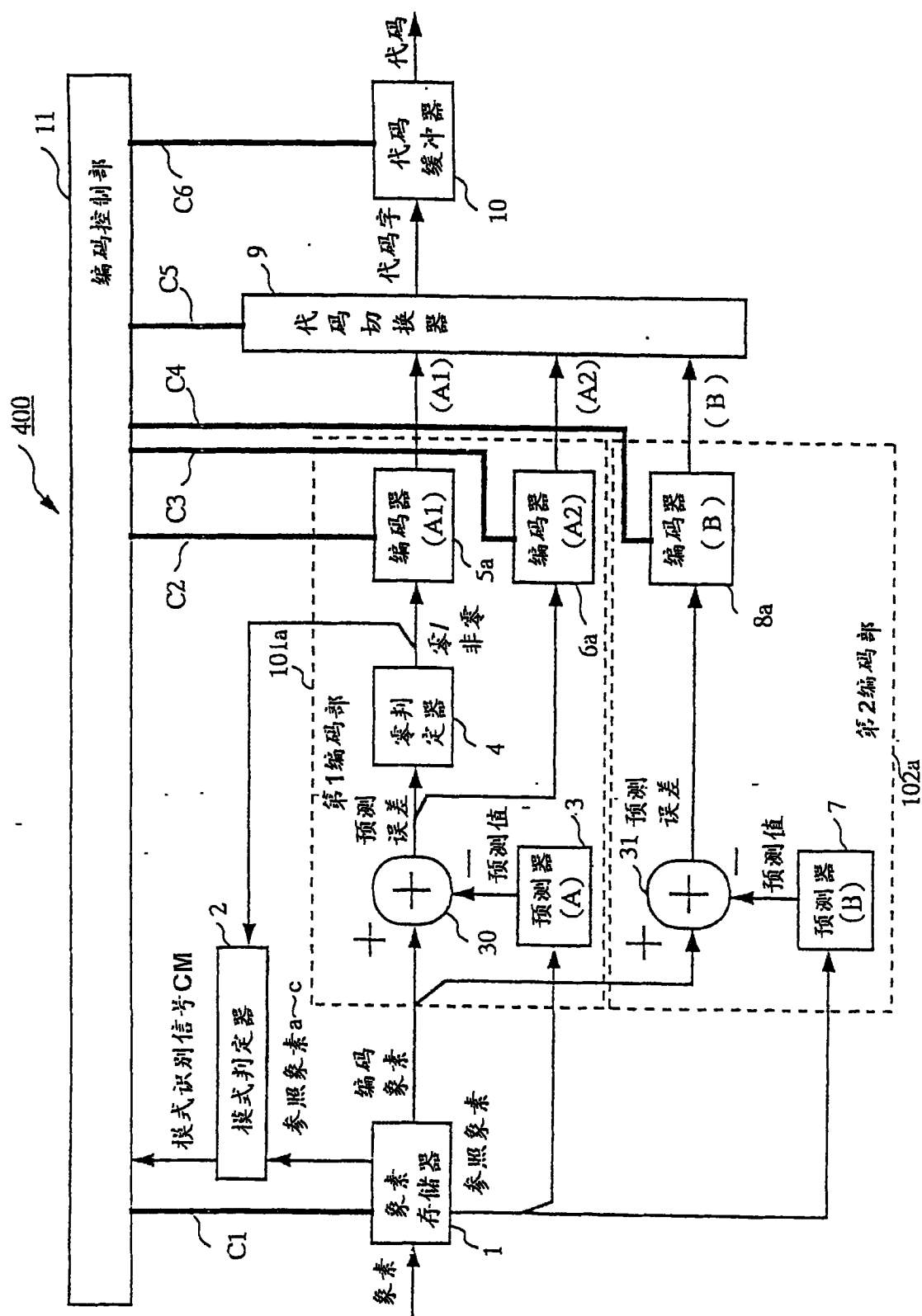


图 36

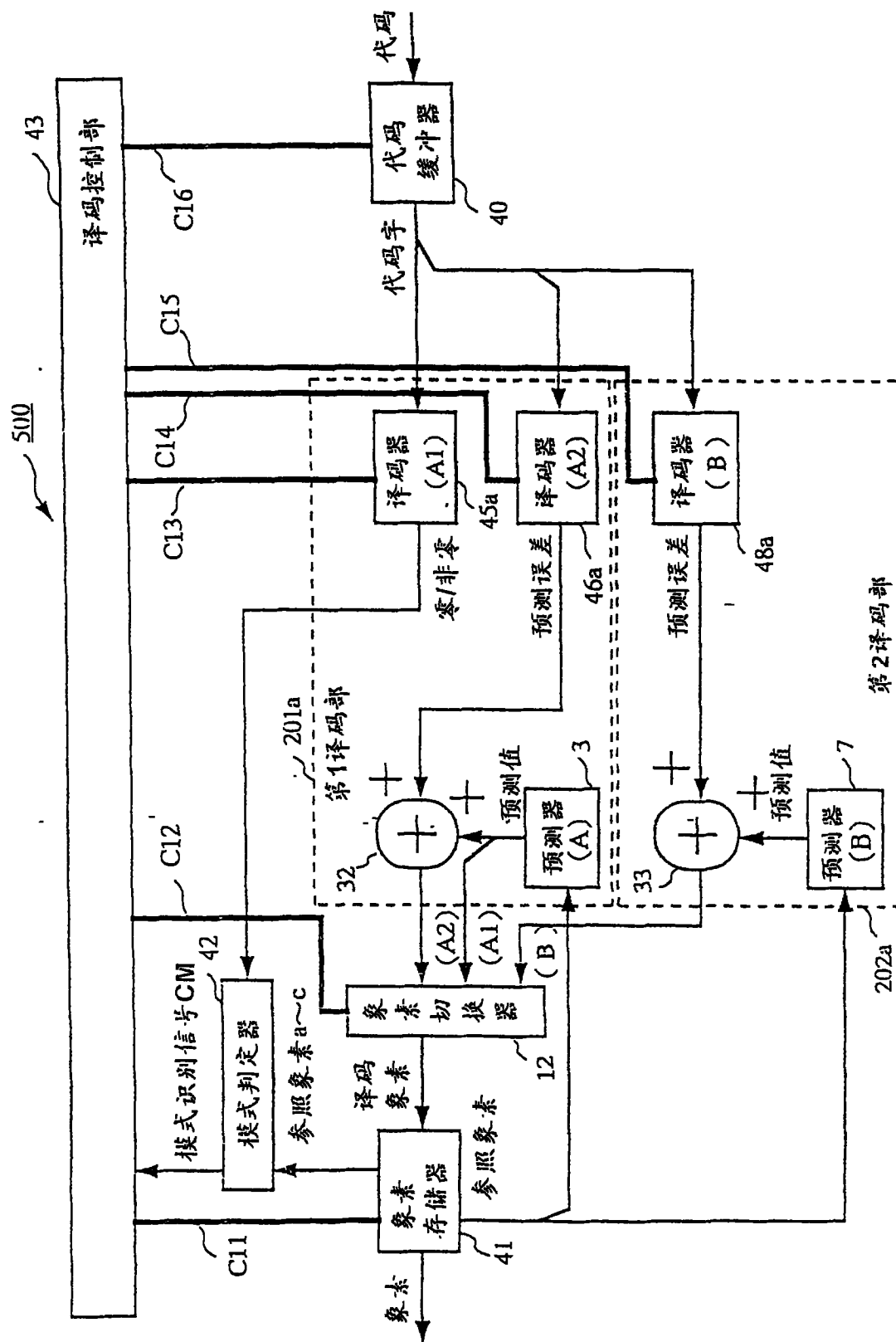


图 37

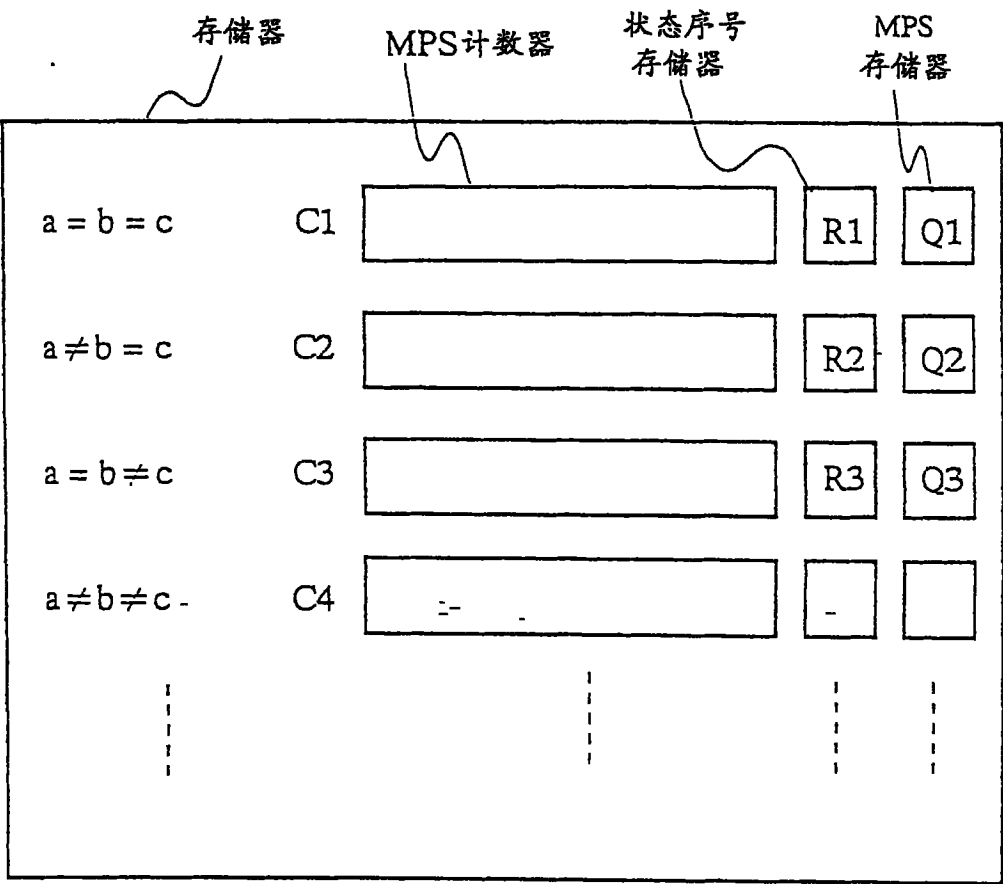


图 38

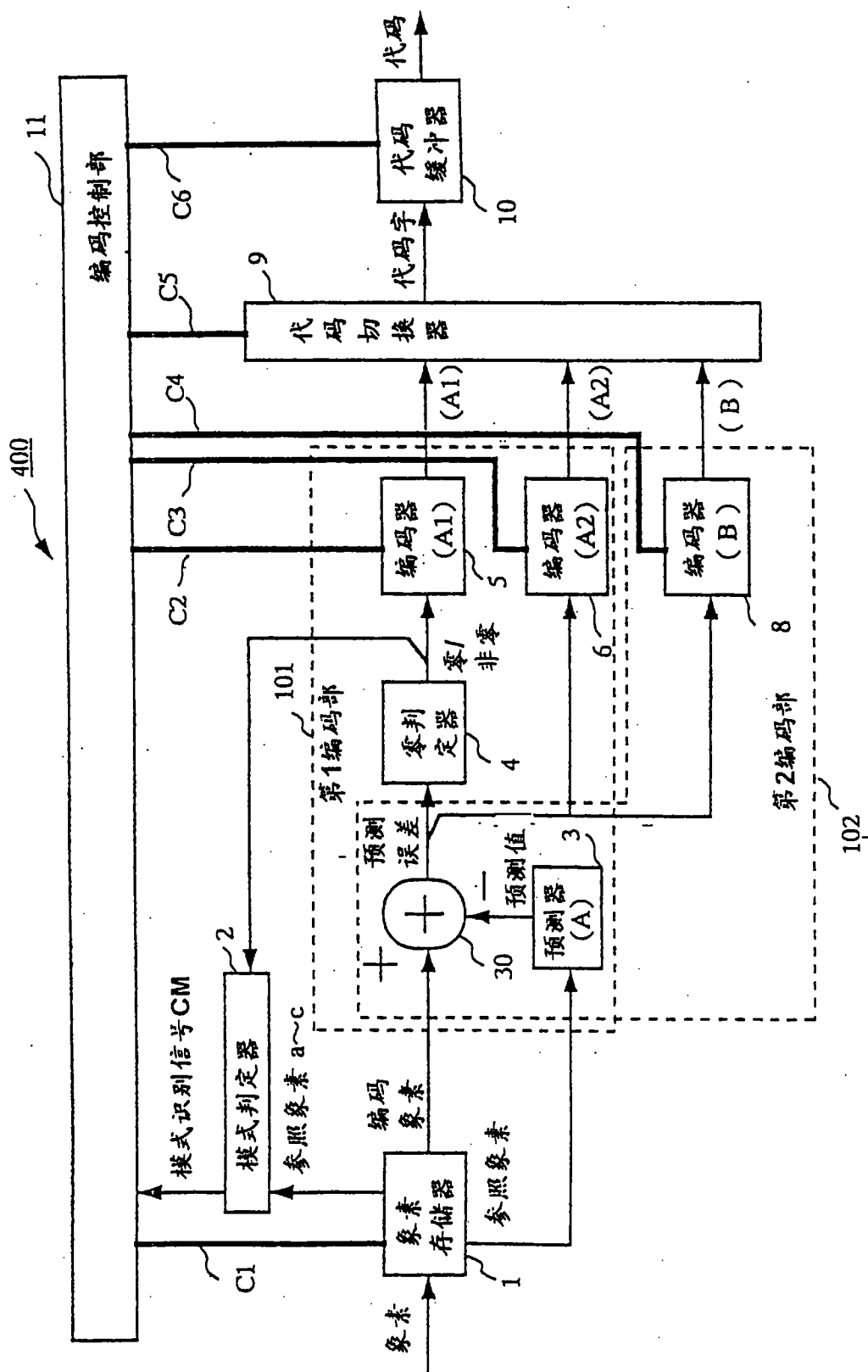


图 39

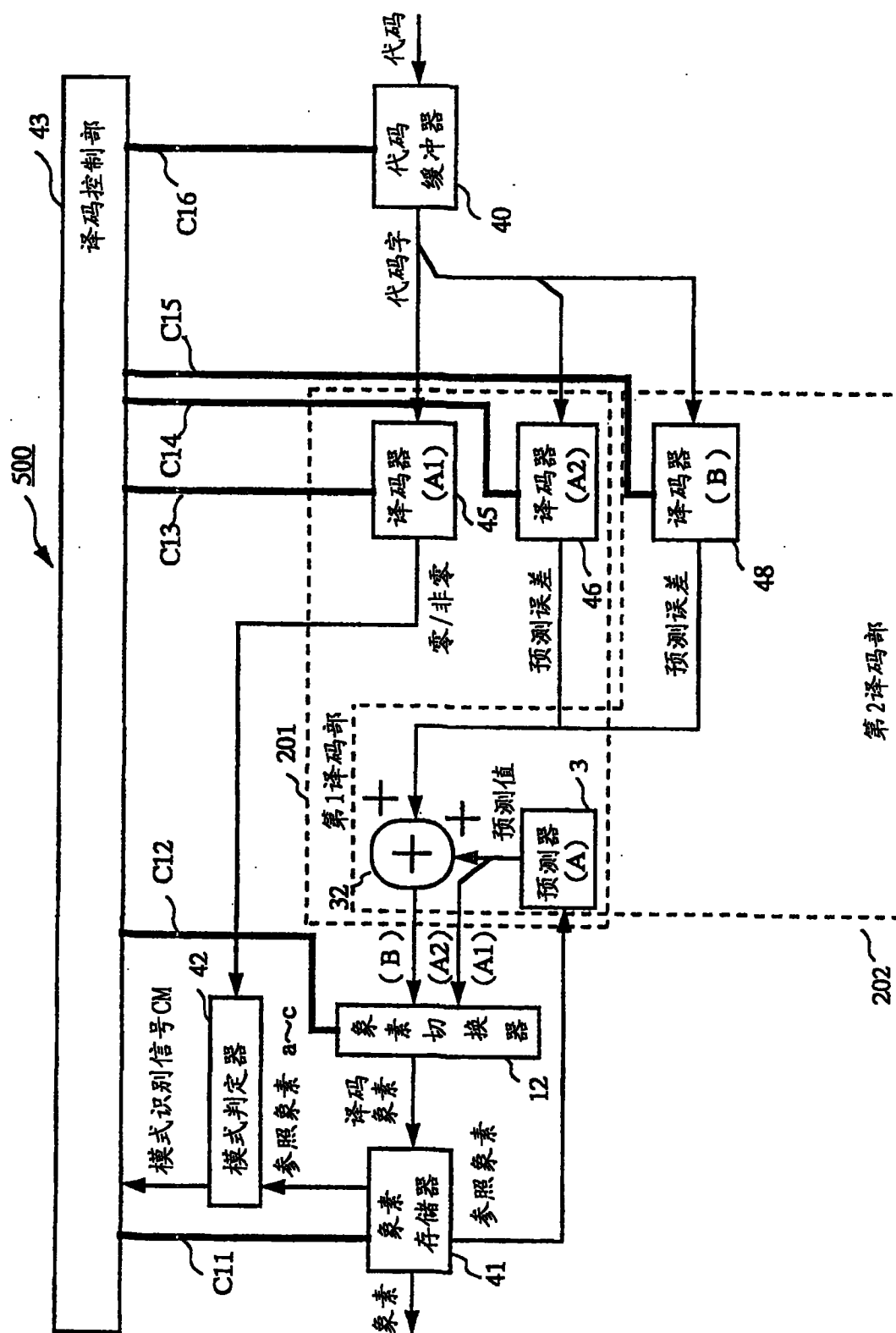


图 40

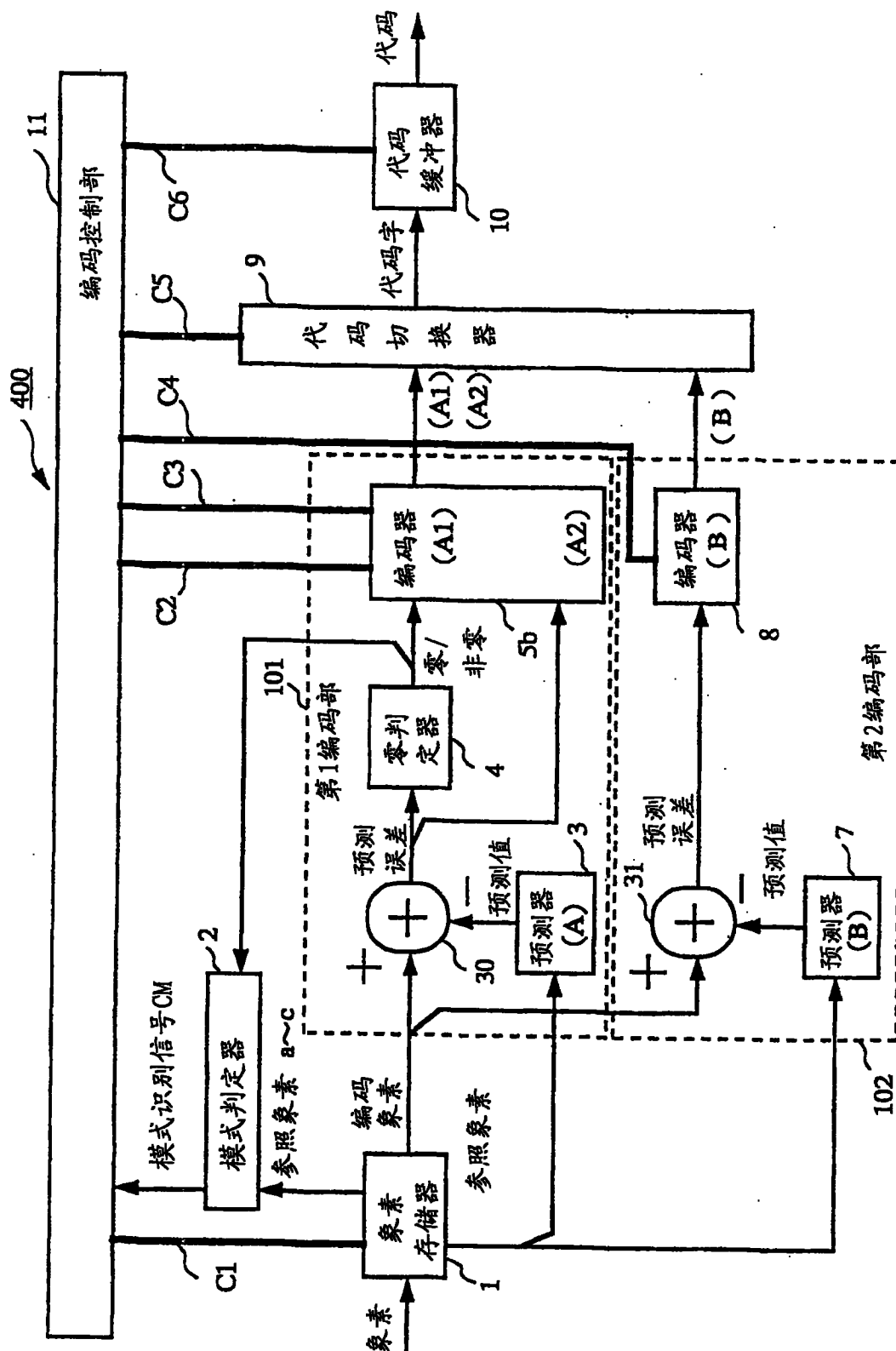


图 41

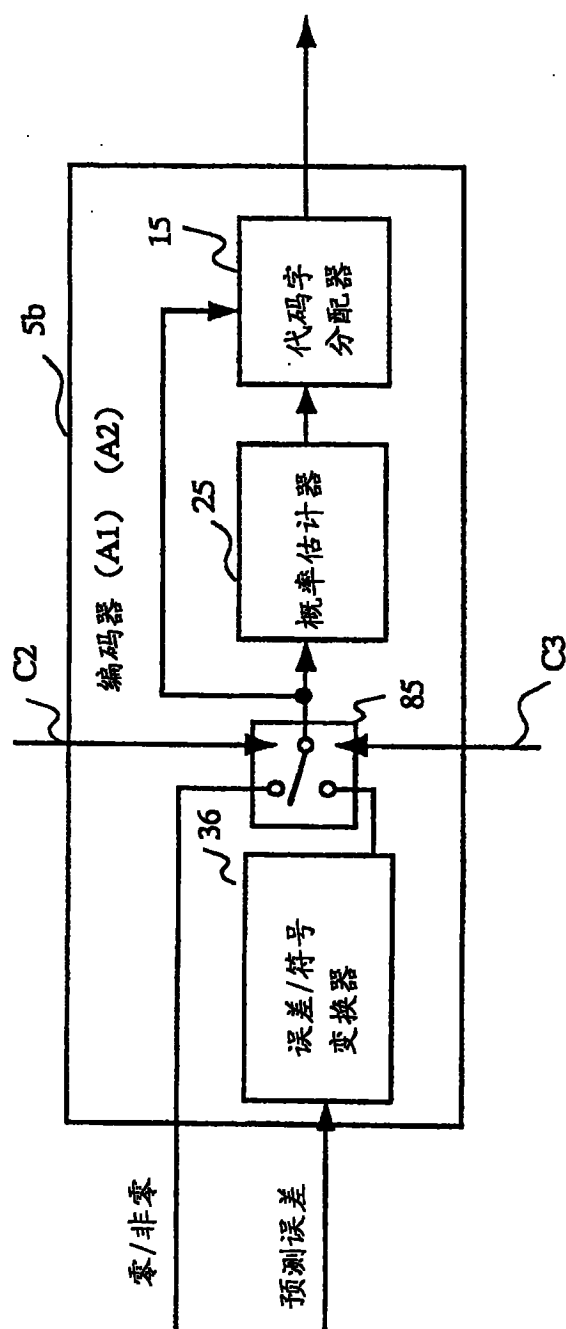


图 42

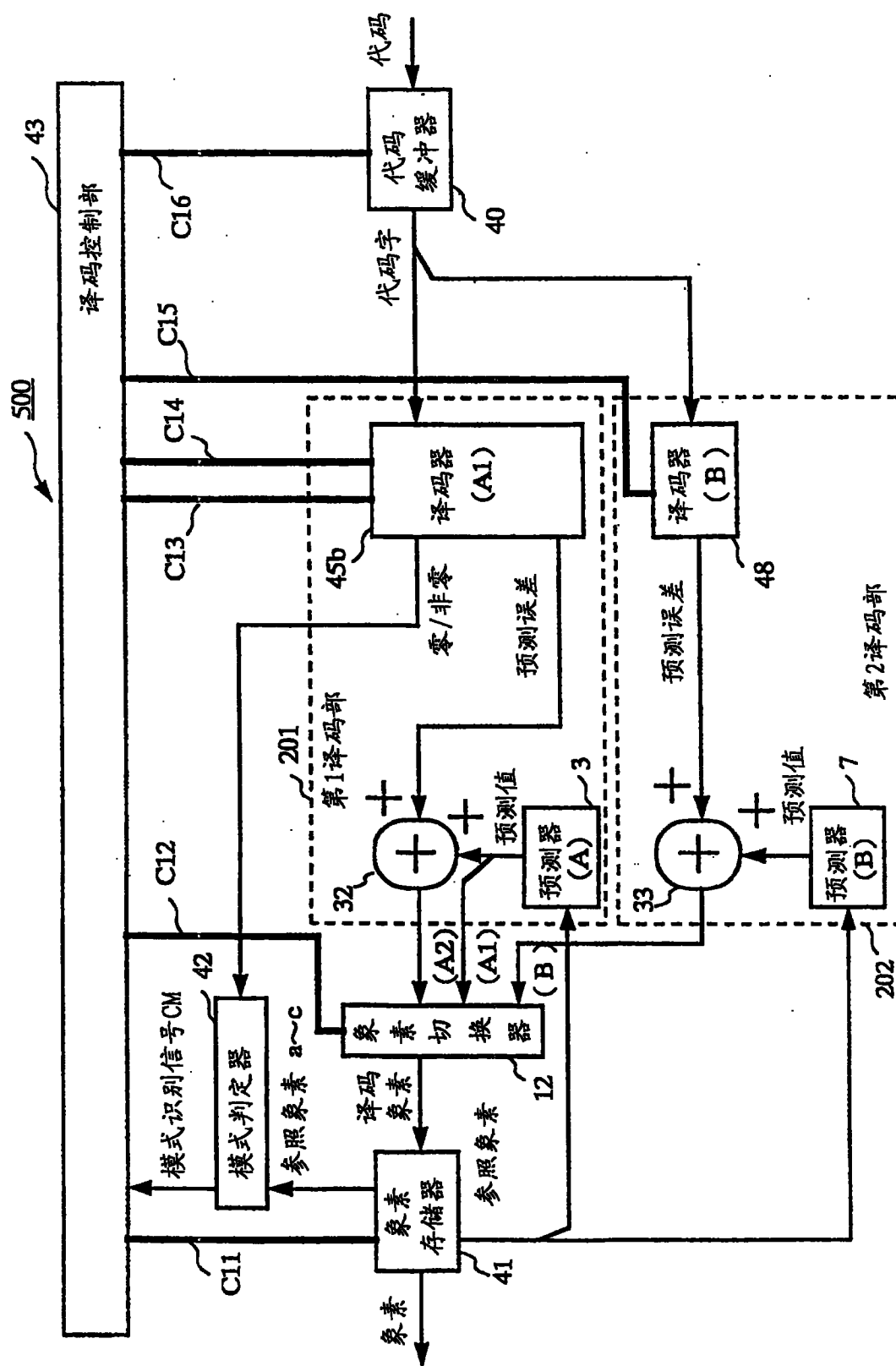


图 43

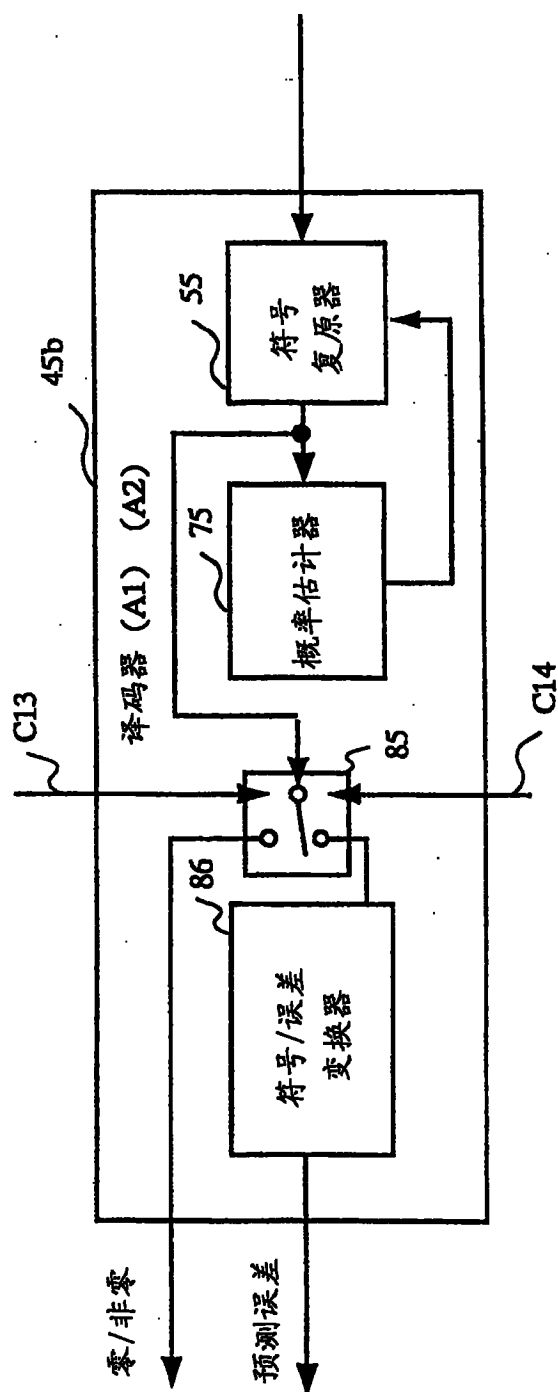


图 44

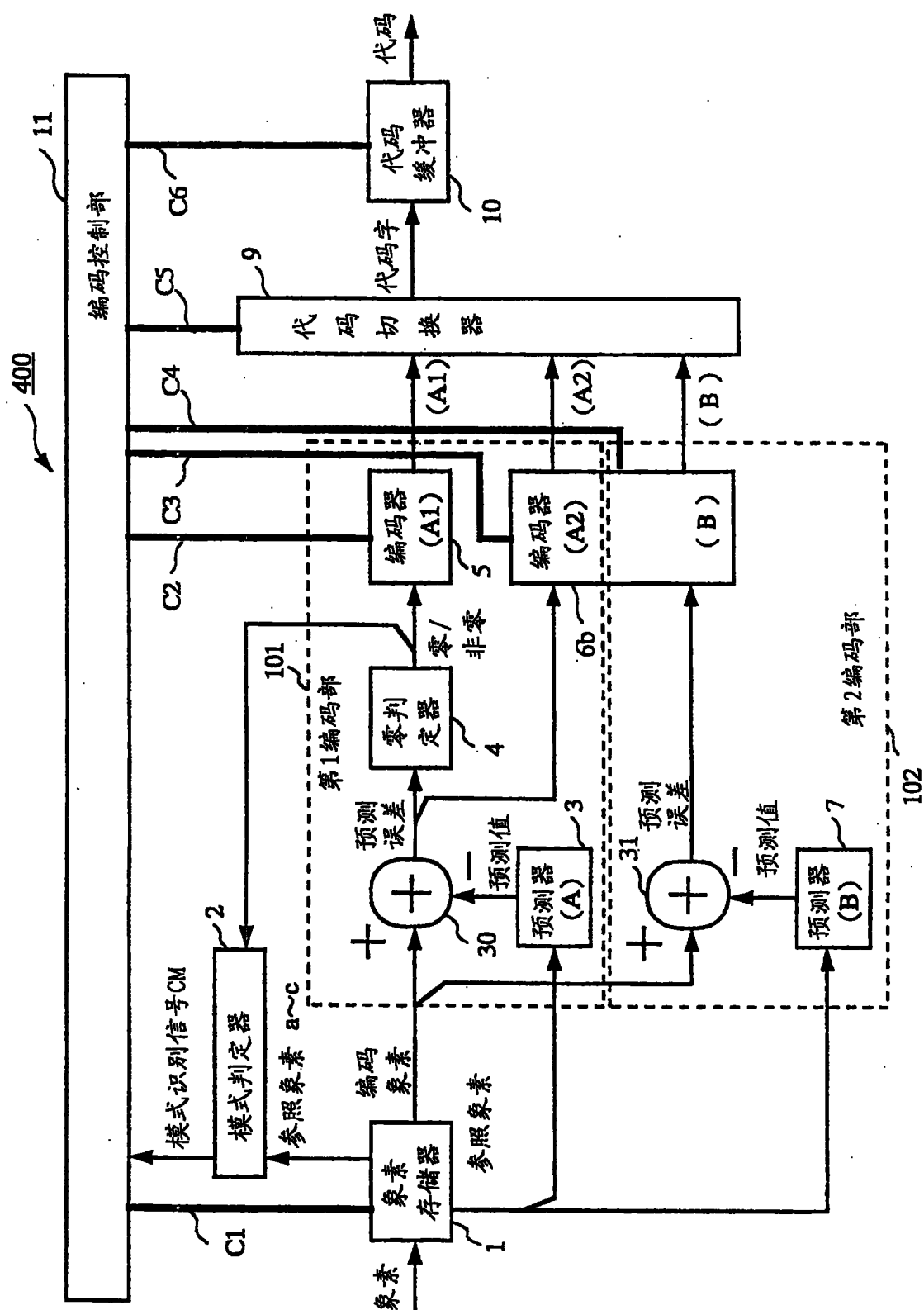


图 45

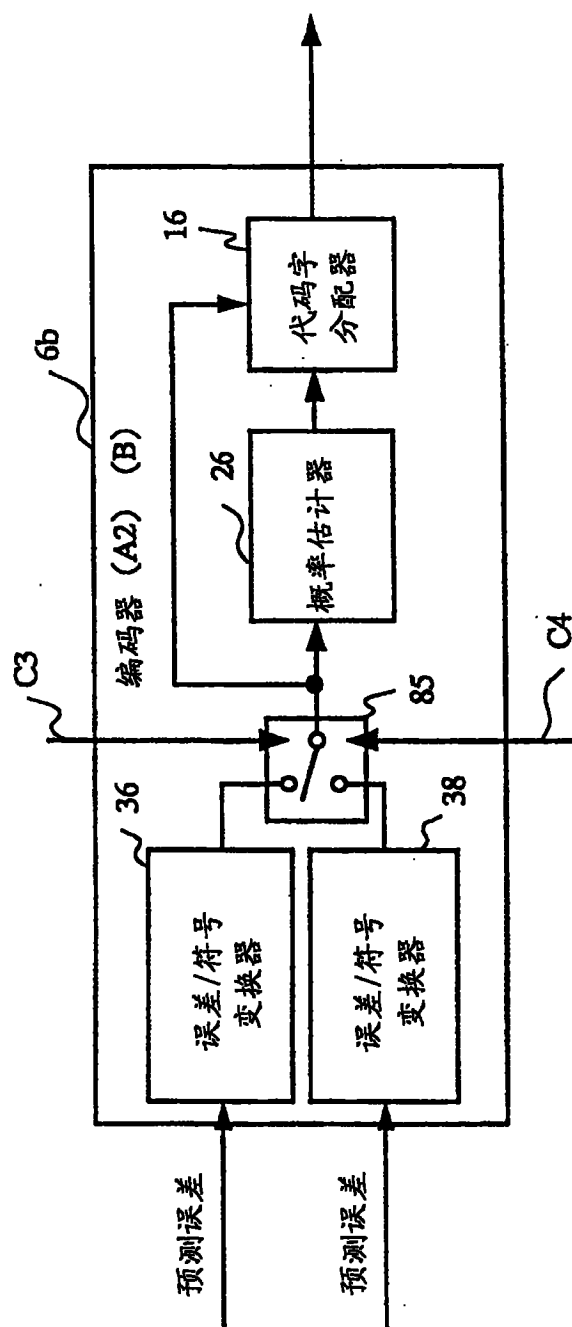


图 46

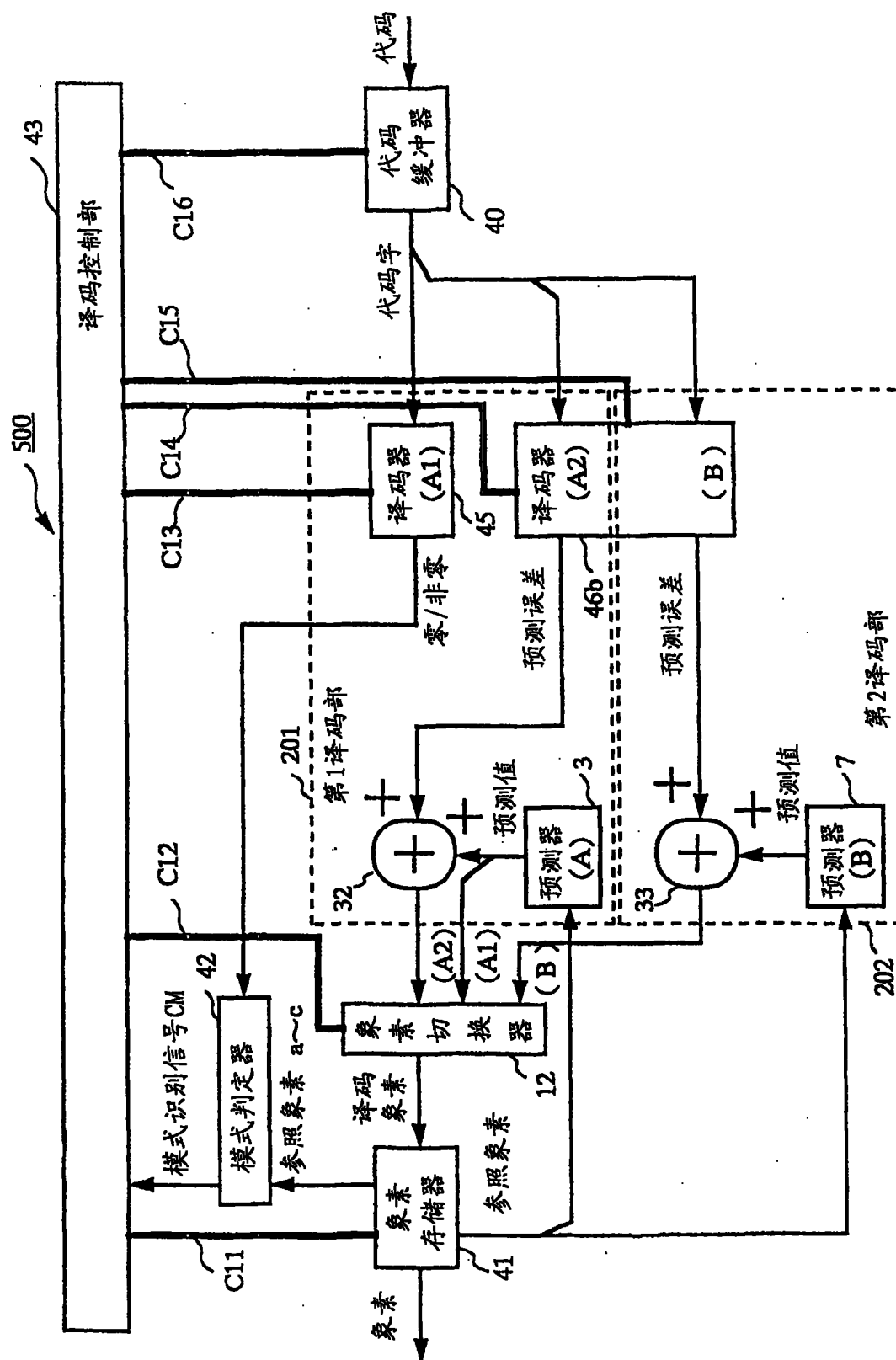


图 47

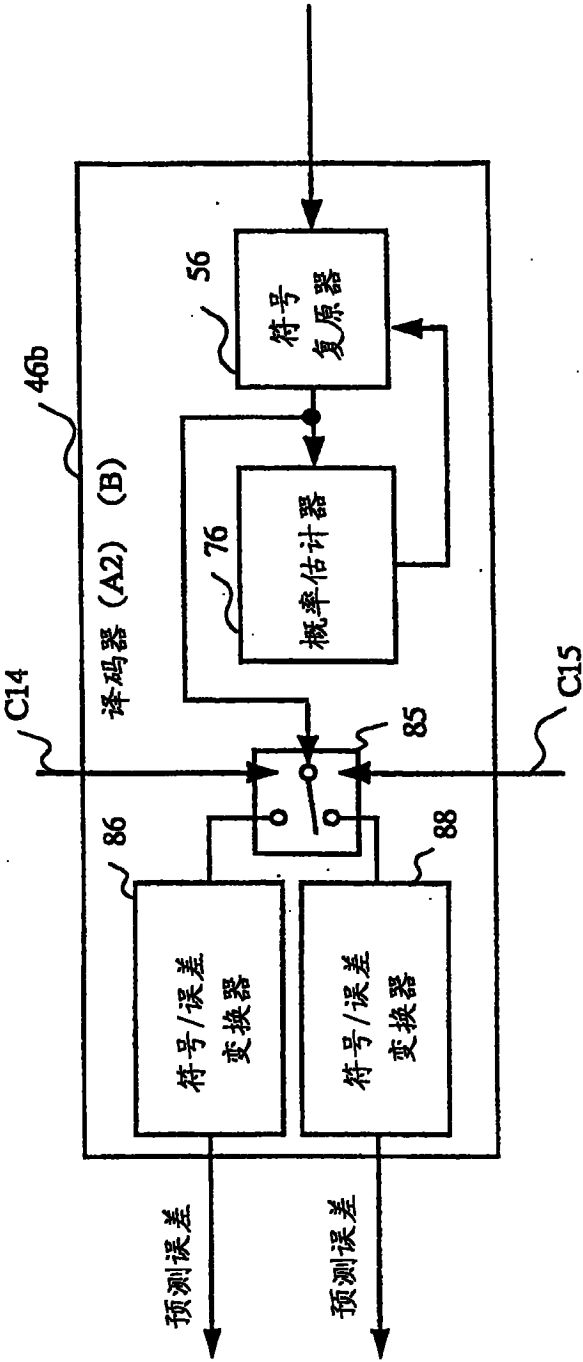


图 48

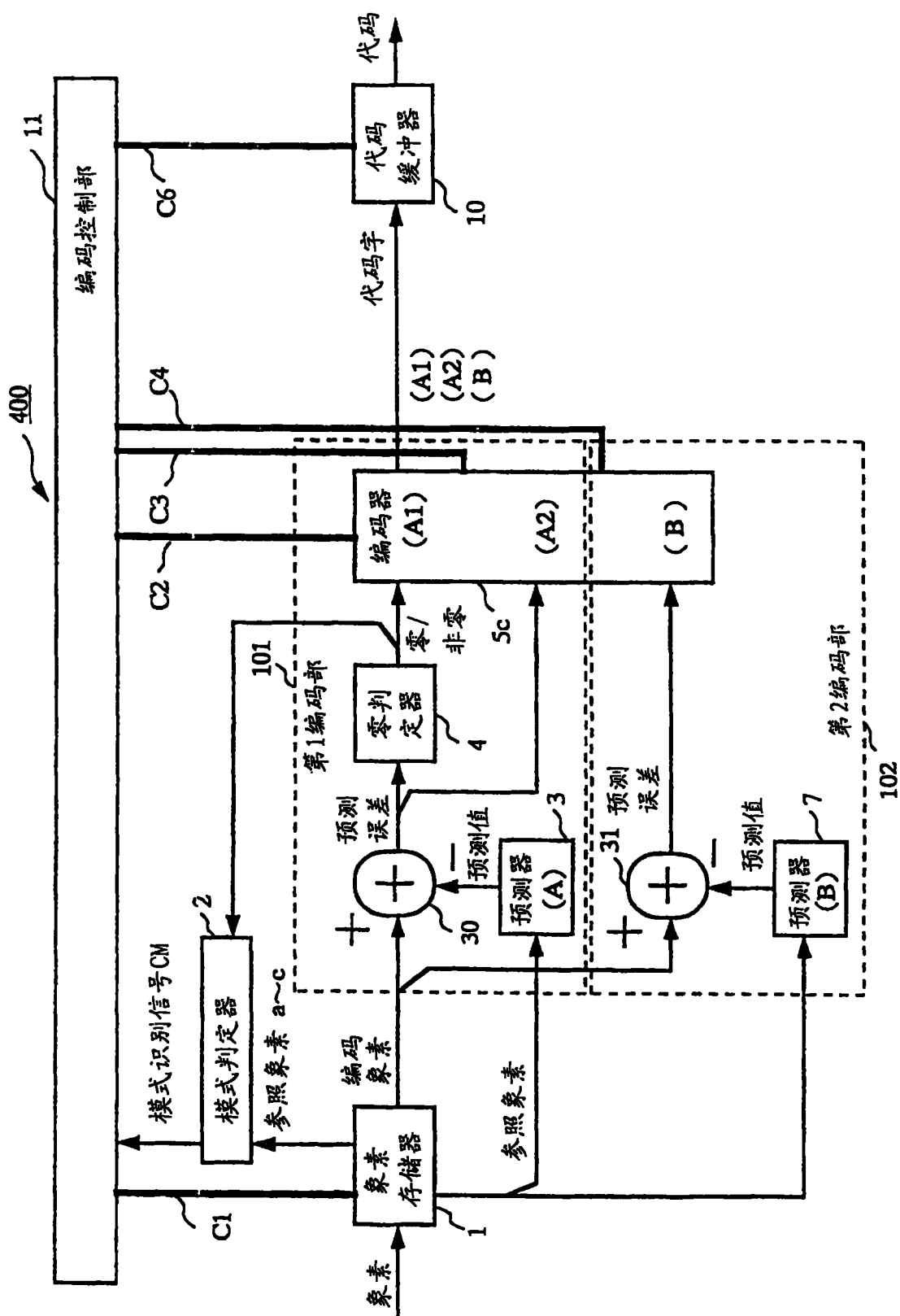


图 49

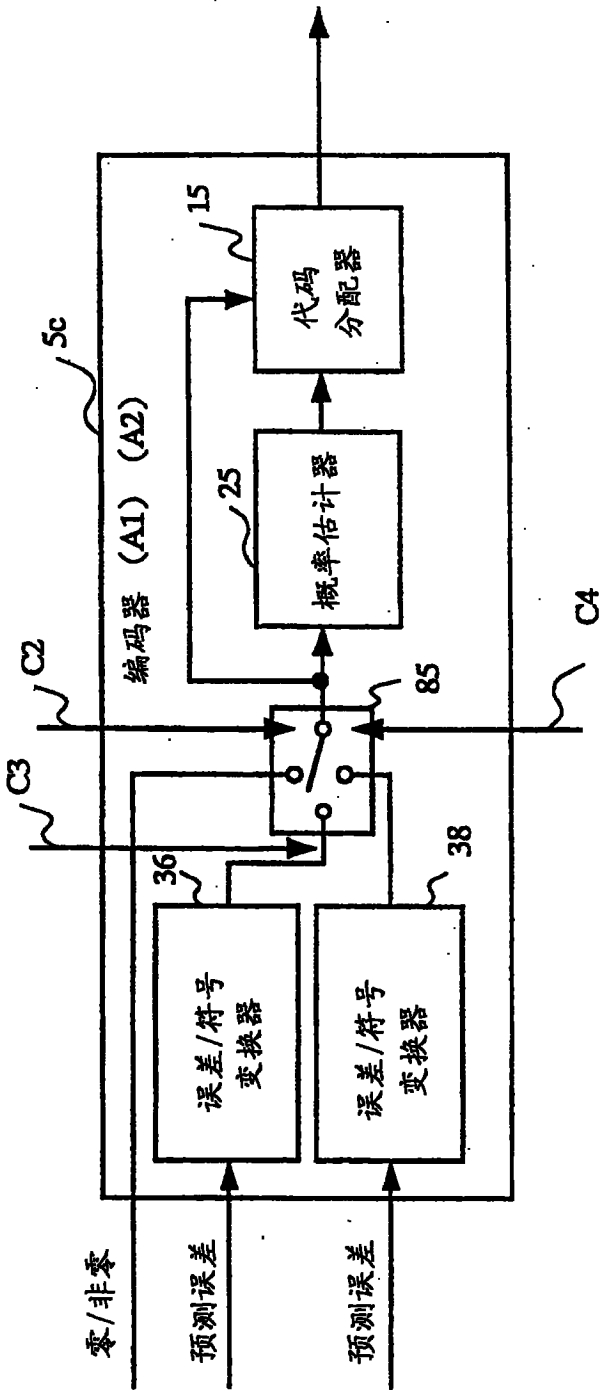


图 50

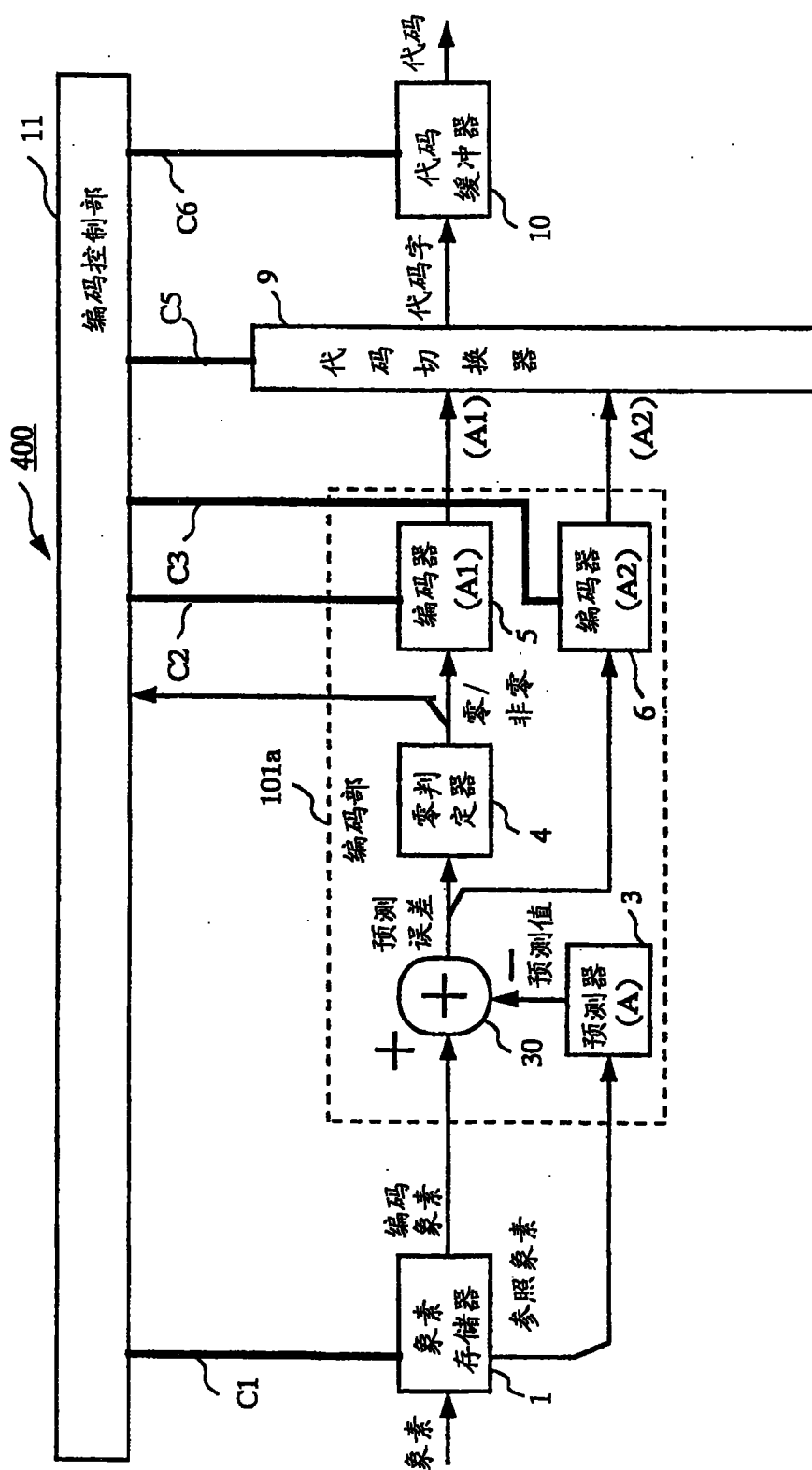


图 51

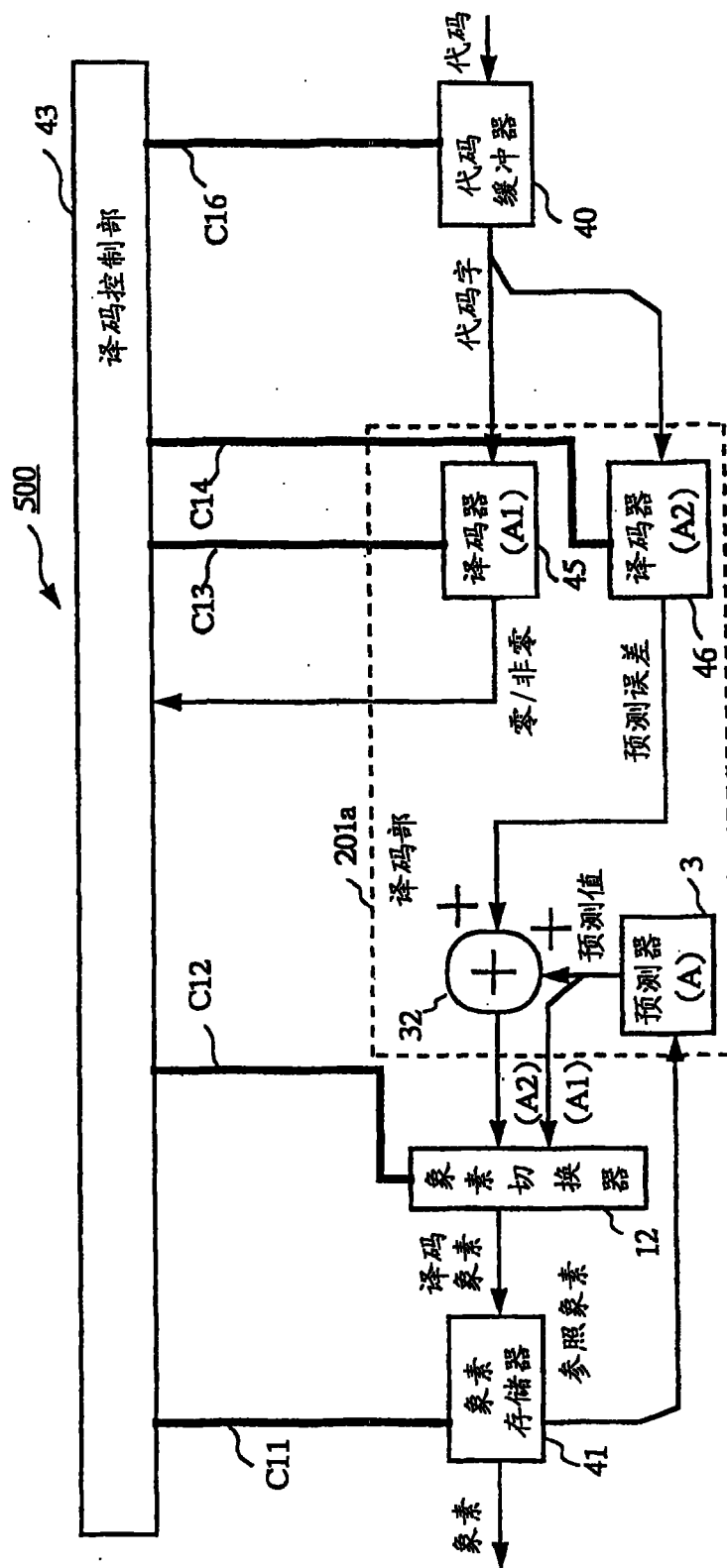


图 52

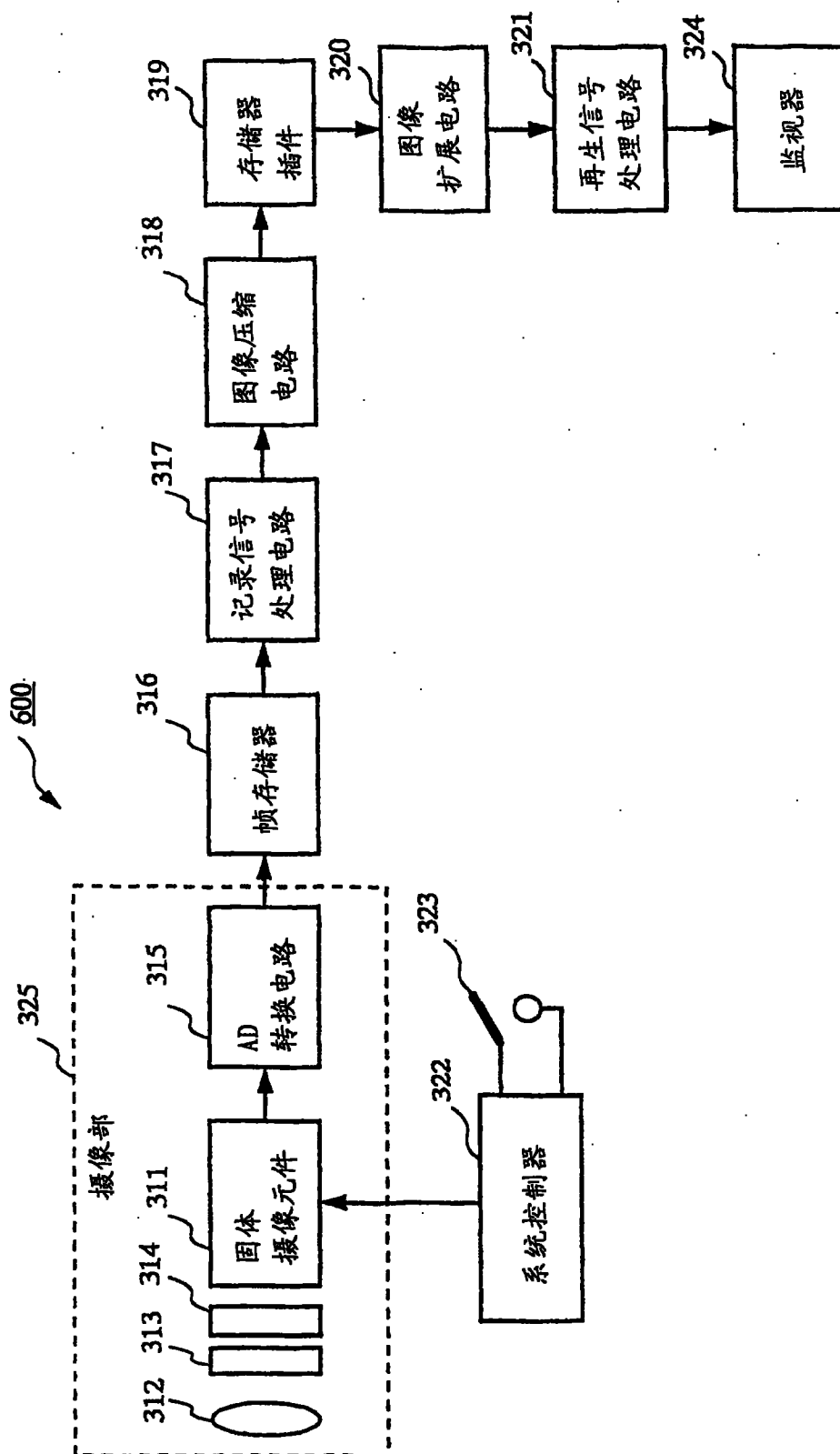


图 53

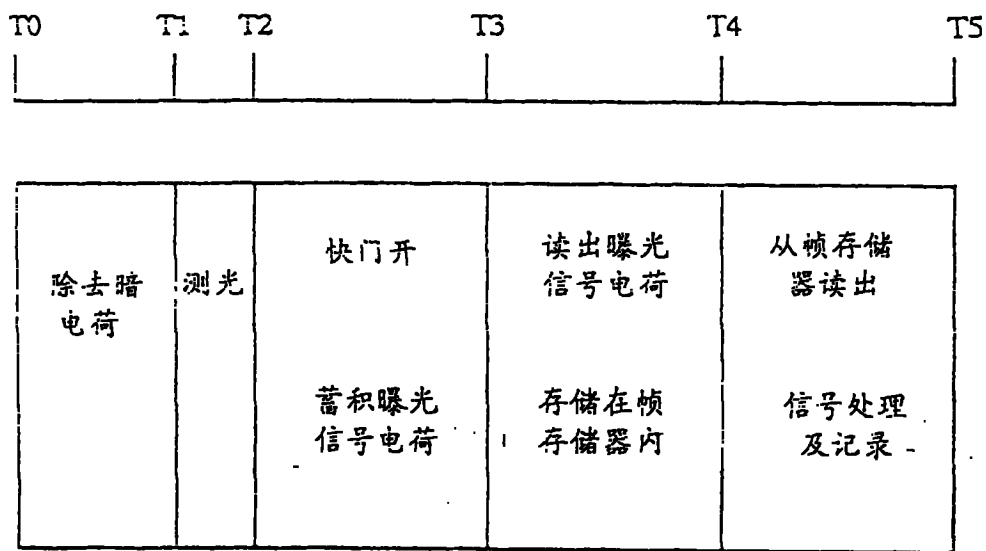


图 54

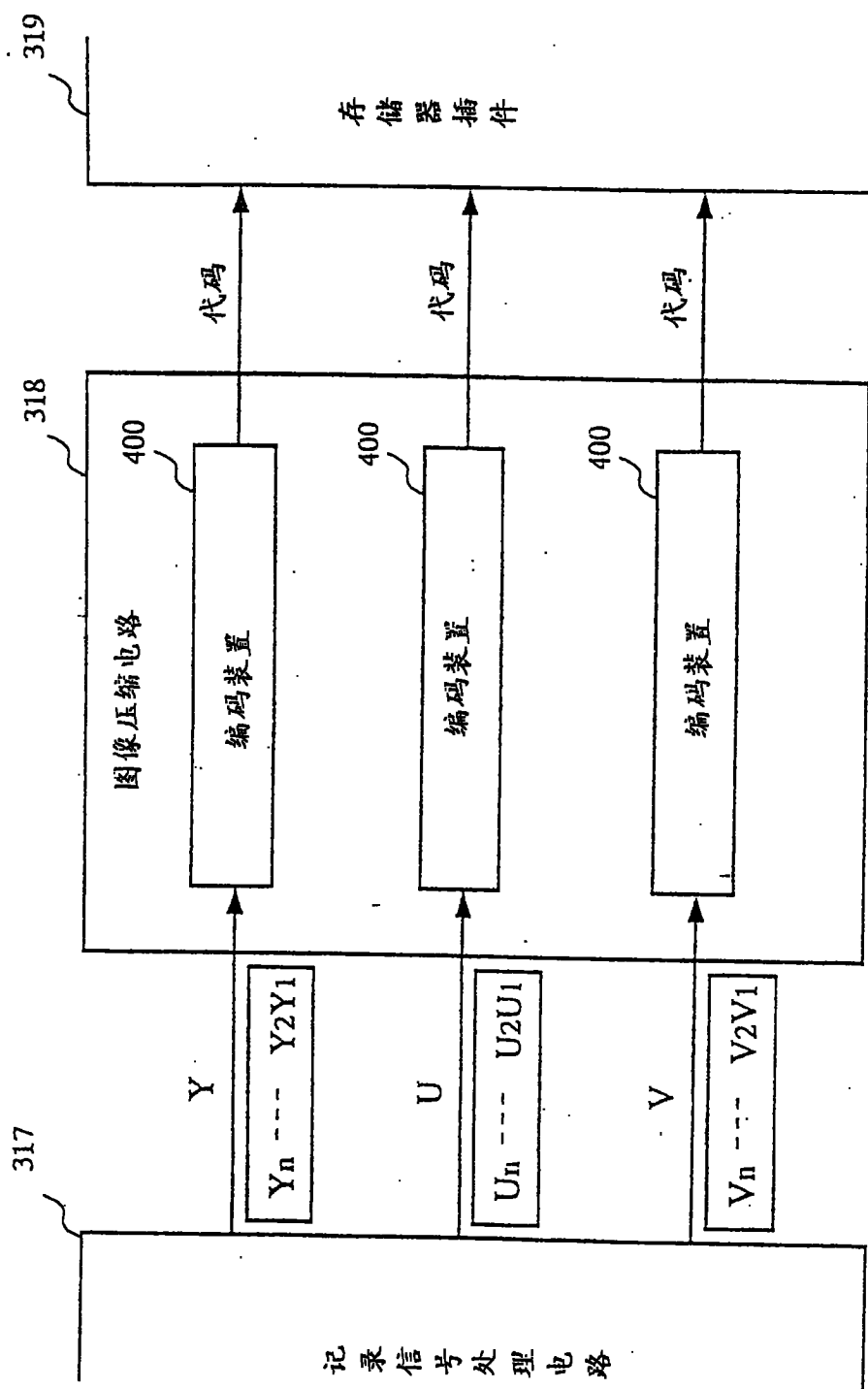


图 55

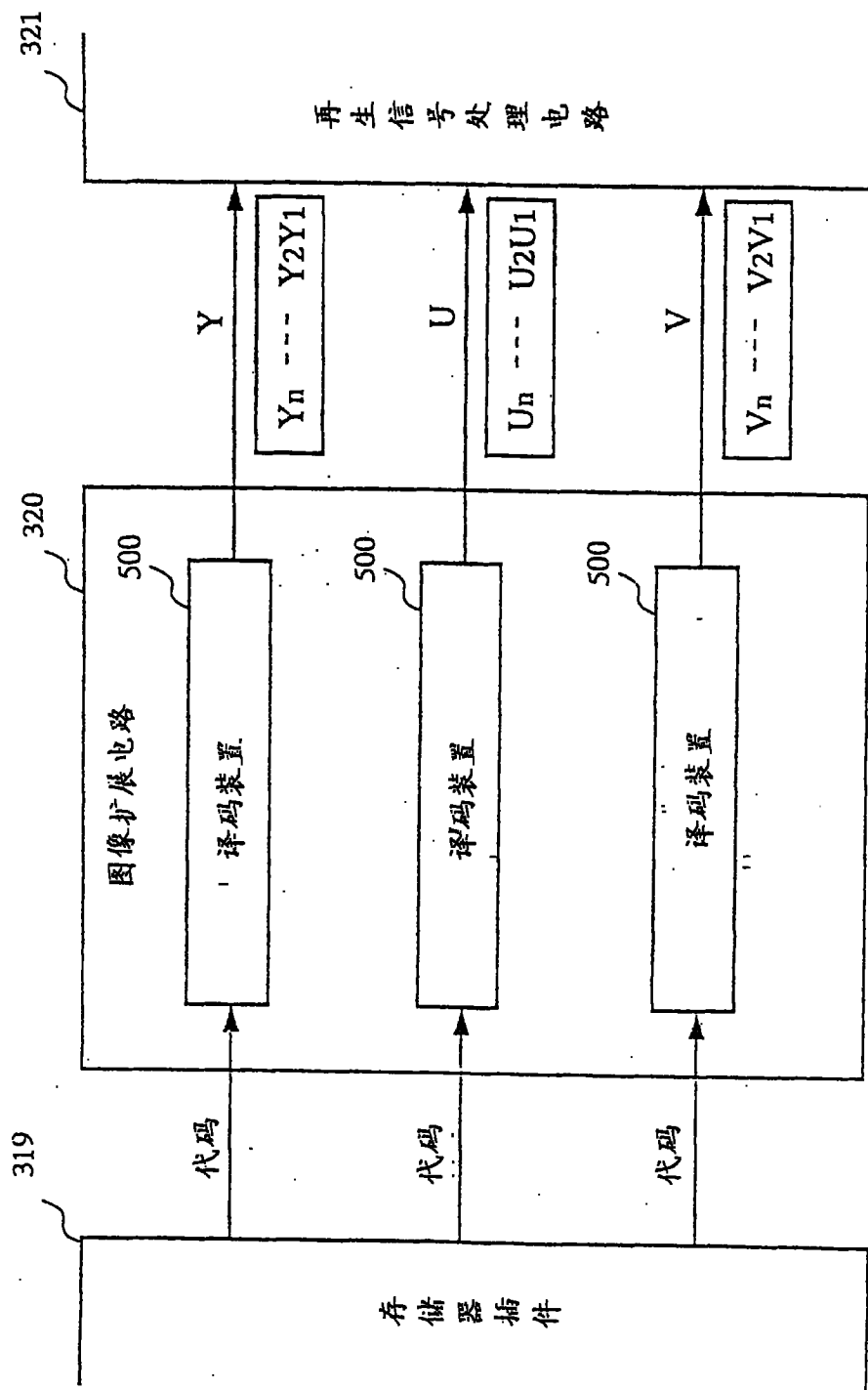


图 56

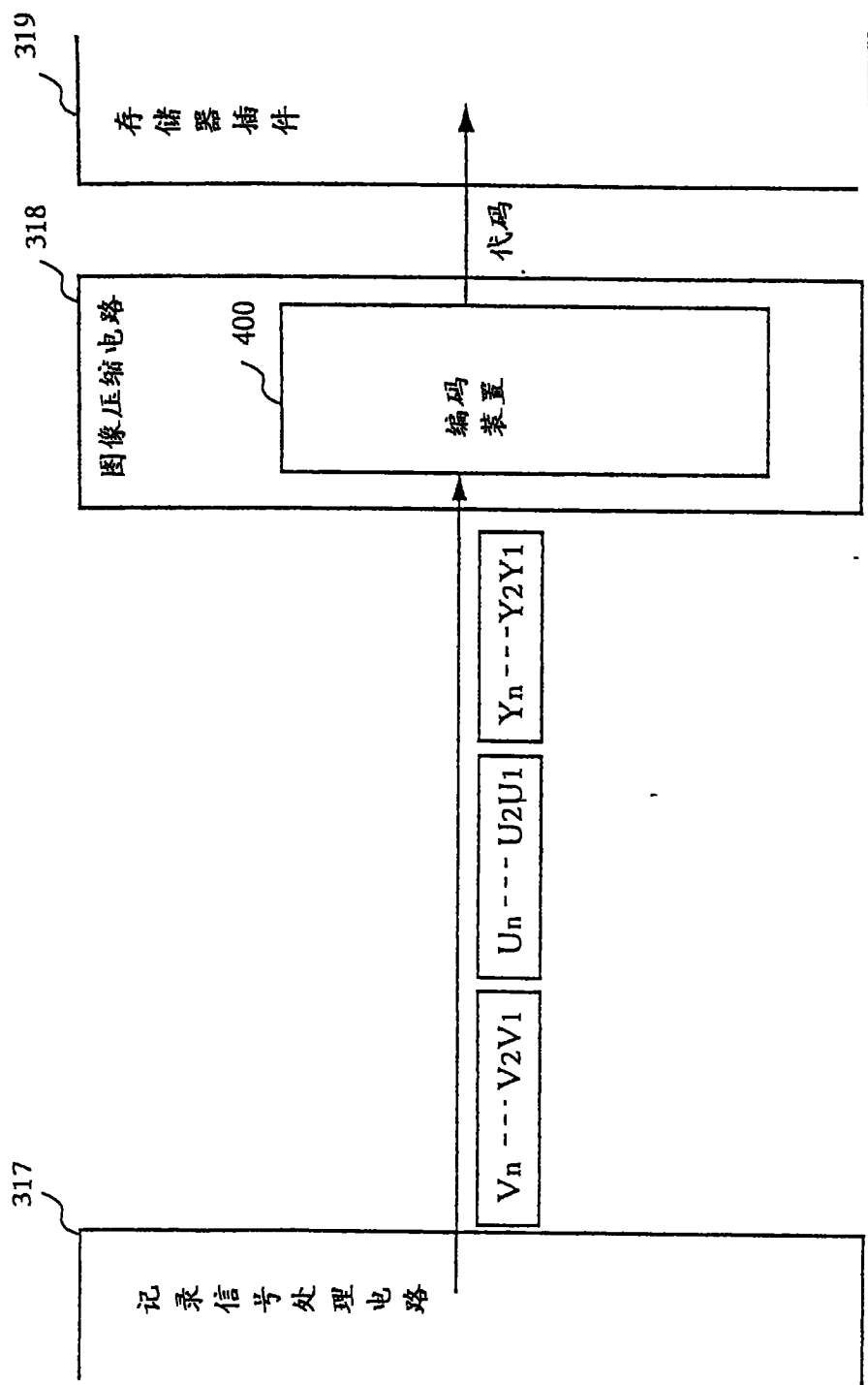


图 57

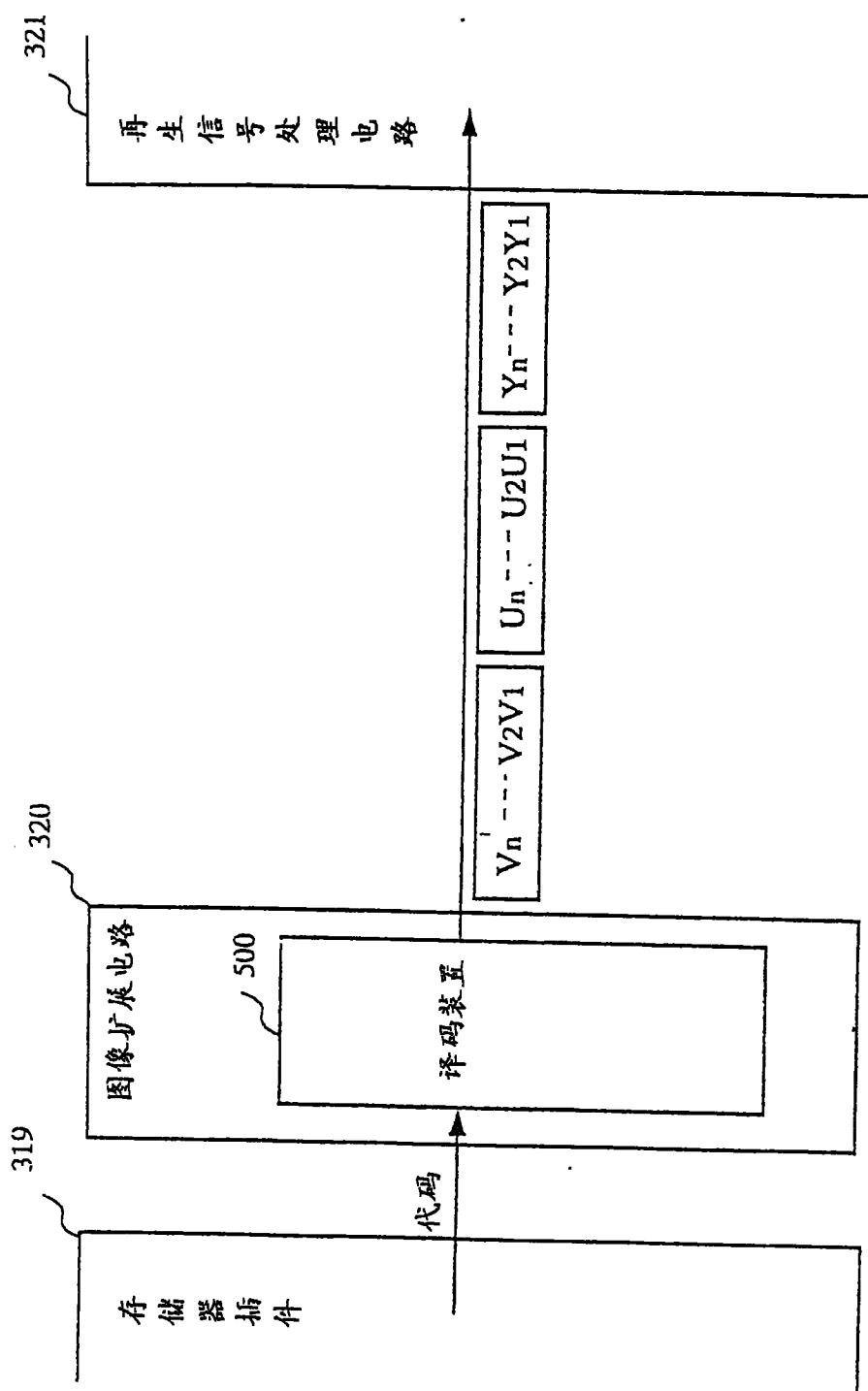


图 58

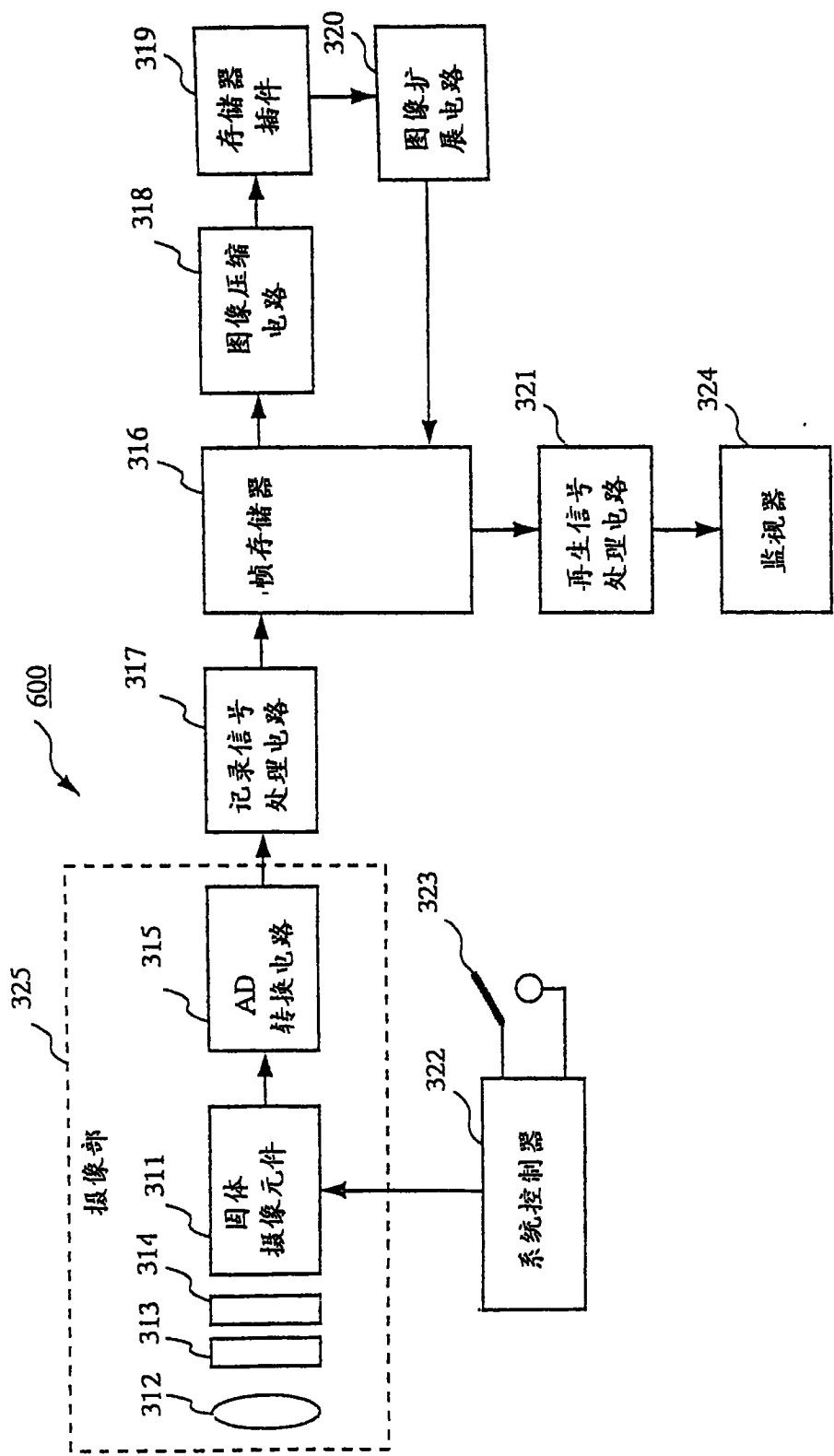


图 59

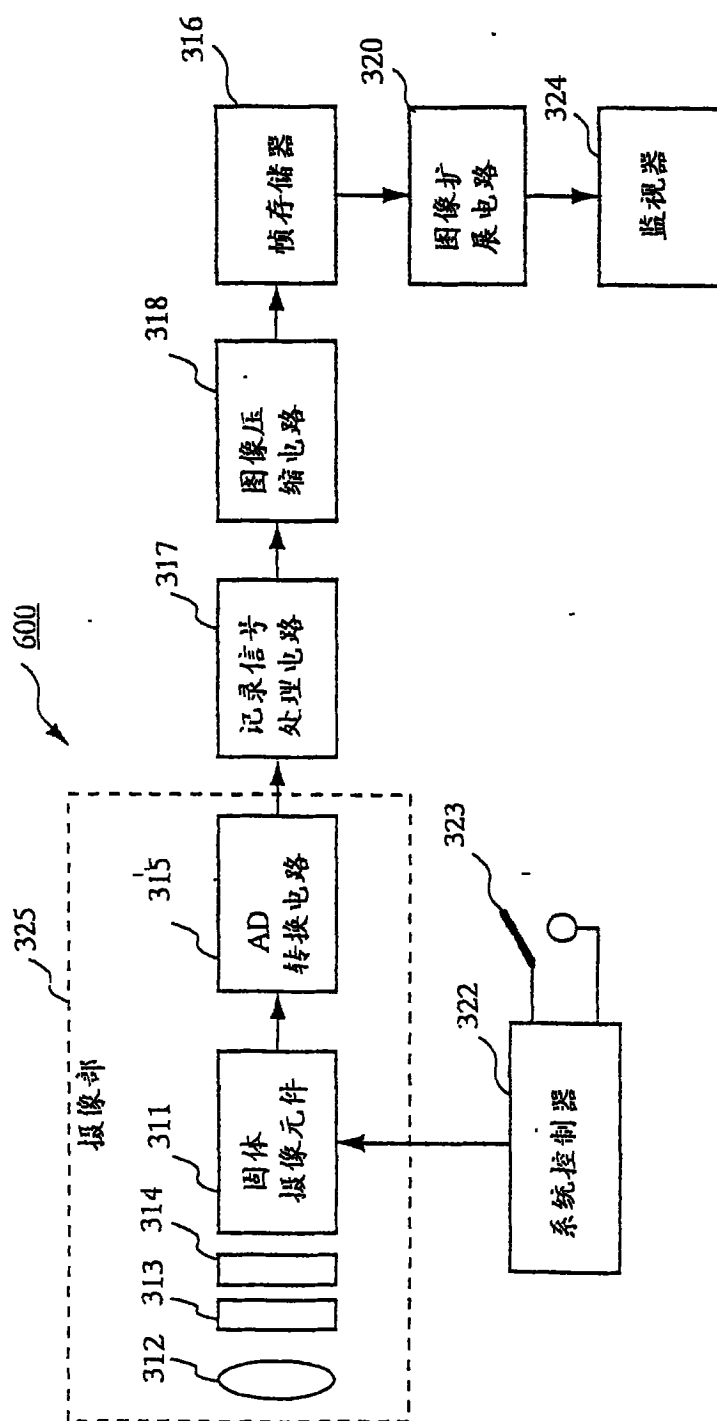


图 60

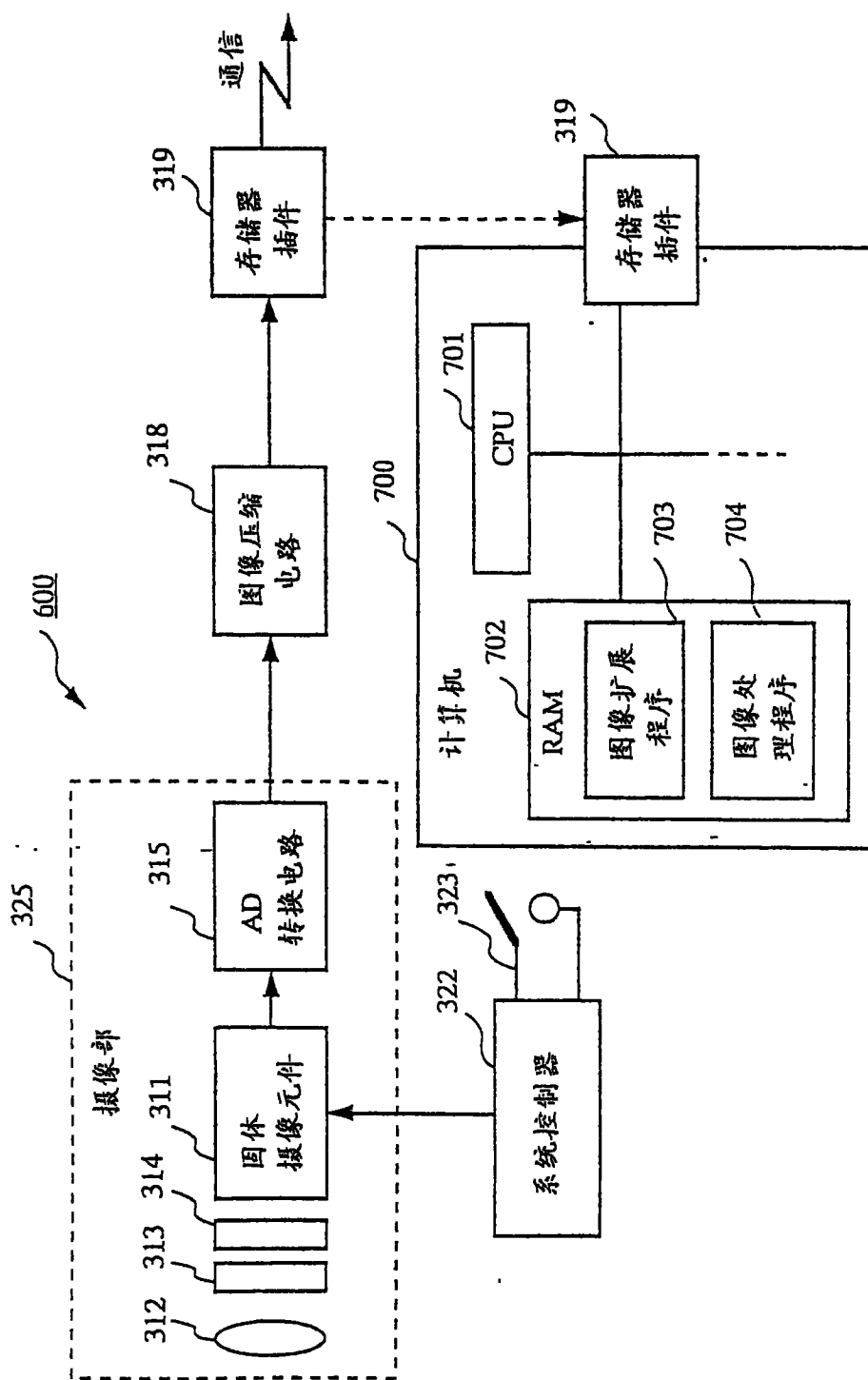


图 61

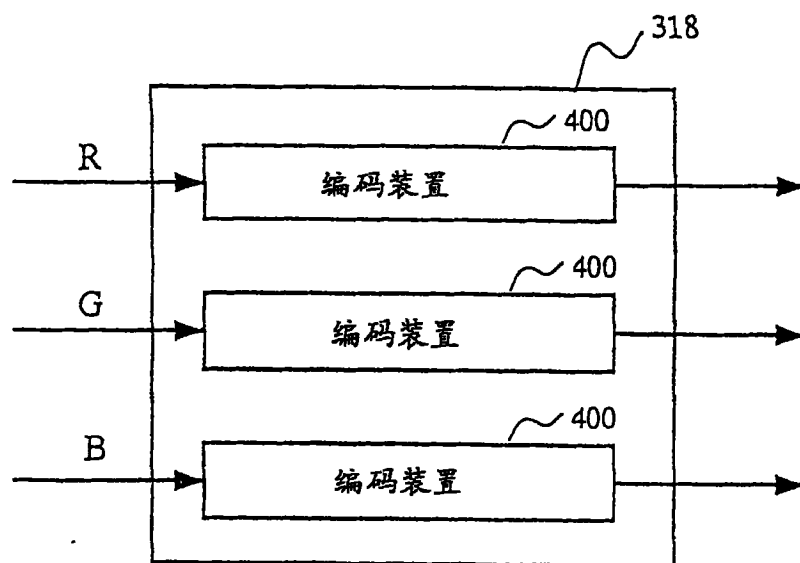


图 62

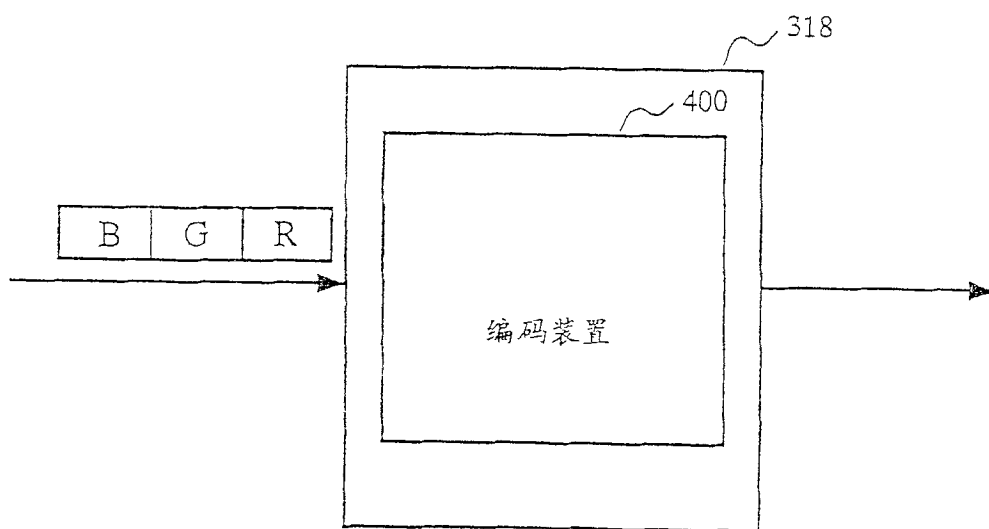


图 63

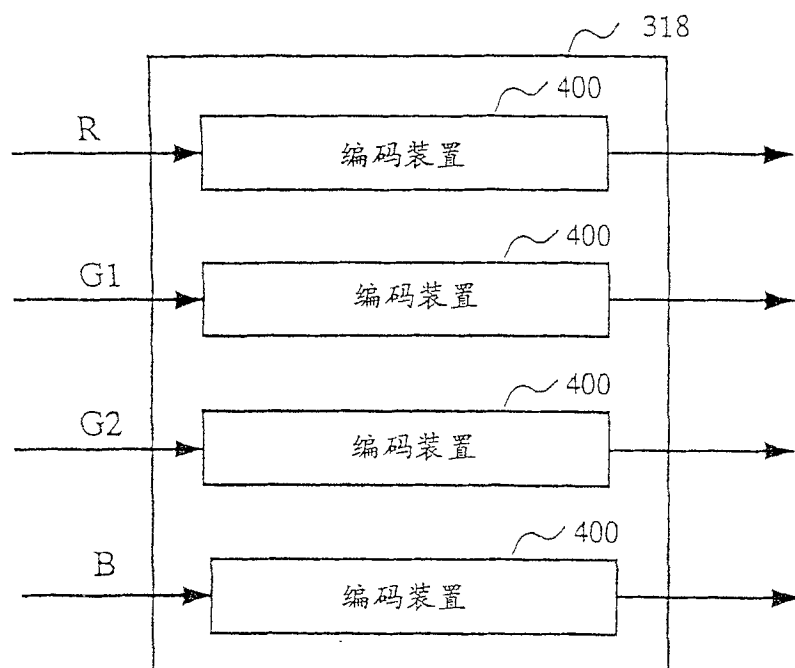


图 64

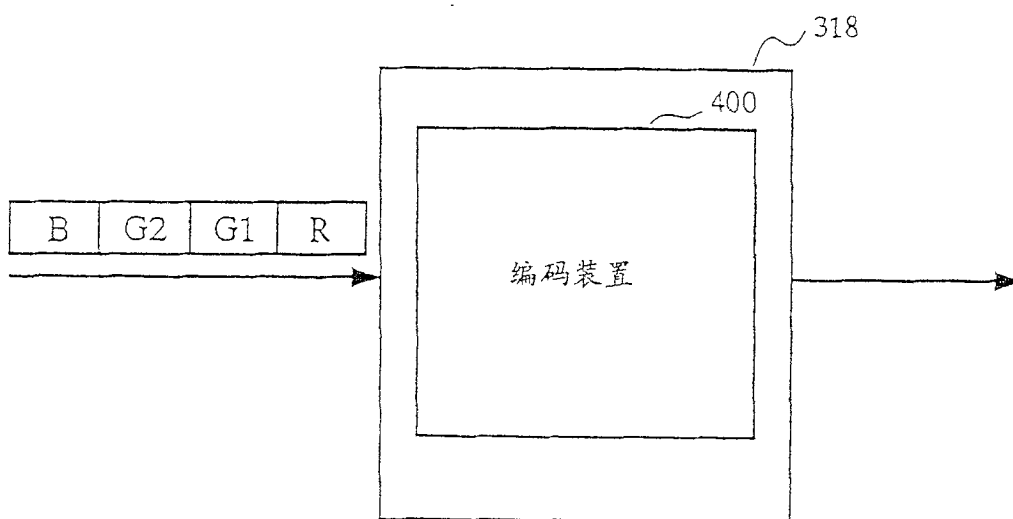


图 65

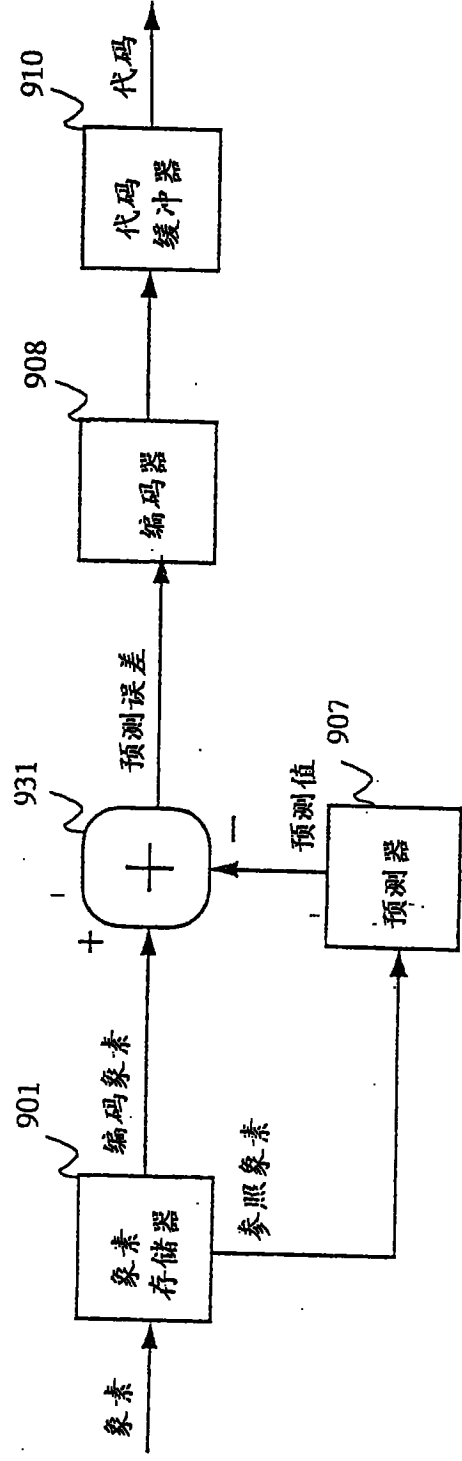


图 66

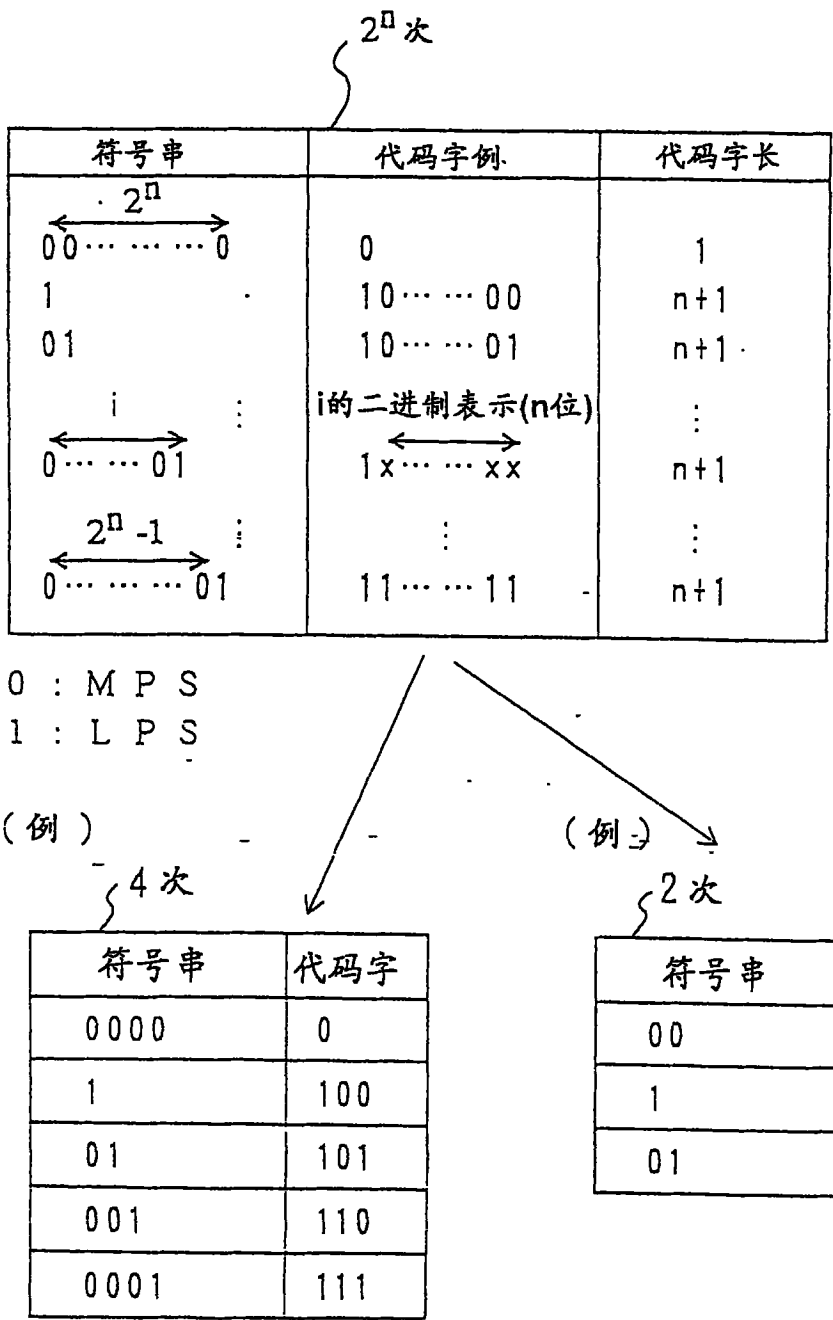


图 67

状态	状态序号	代码次数
S ₀	0	1
S ₁	1	2
S ₂	2	4
S ₃	3	8
S ₄	4	16
S ₅	5	32
S ₆	6	64
S ₇	7	128
S ₈	8	256
S ₉	9	512
S ₁₀	10	1024
S ₁₁	11	2048
S ₁₂	12	4096
S ₁₃	13	8192
S ₁₄	14	16384
S ₁₅	15	32768

图 68

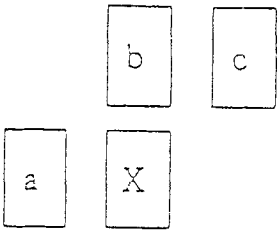


图 69

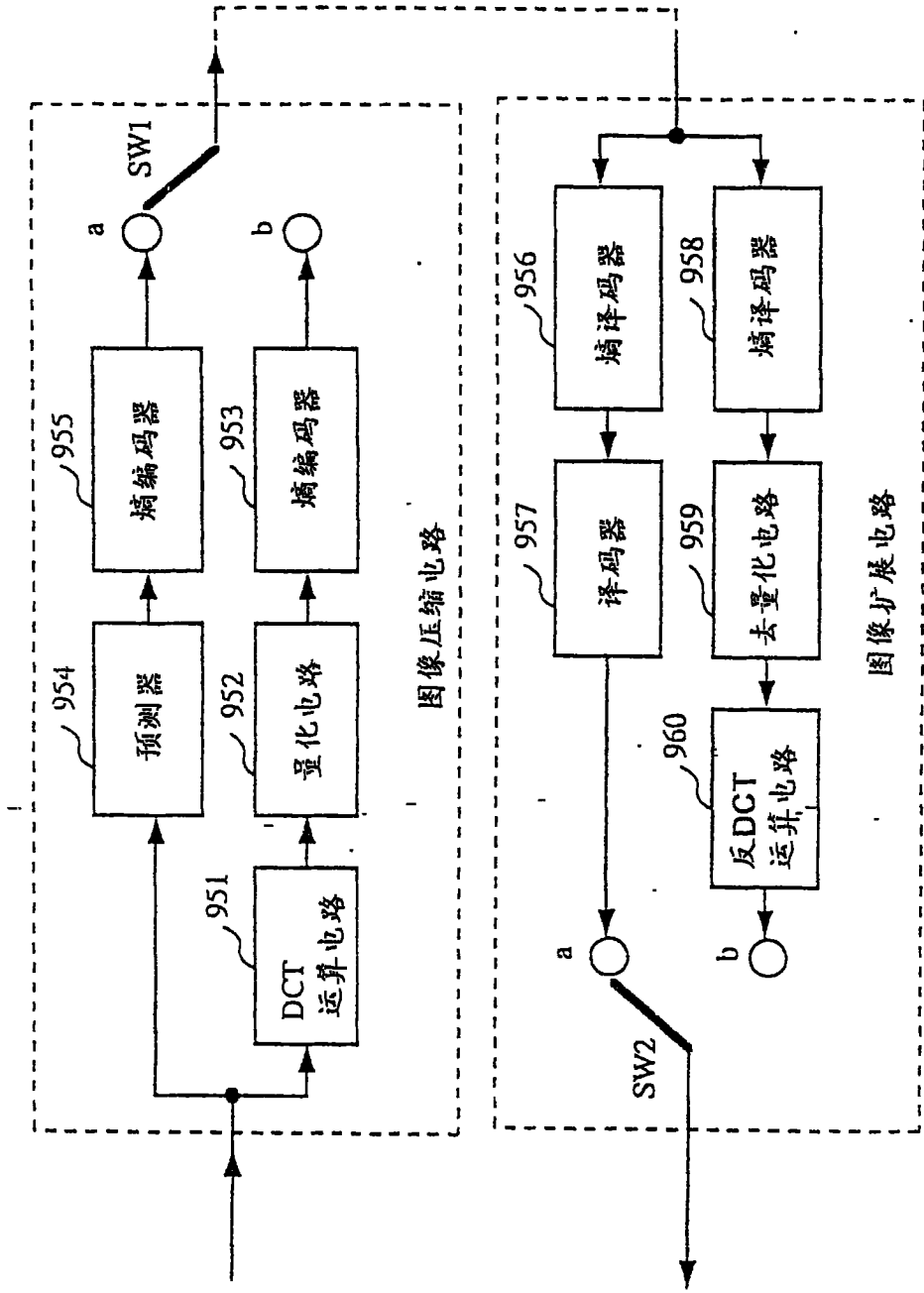


图 70