

[19]中华人民共和国国家知识产权局

[51]Int. Cl⁷

H01L 21/98

H01L 21/58 H01L 21/60

H01L 25/065

[12] 发明专利申请公开说明书

[21] 申请号 00106890.3

[43]公开日 2000年10月18日

[11]公开号 CN 1270417A

[22]申请日 2000.3.7 [21]申请号 00106890.3

[30]优先权

[32]1999.4.14 [33]JP [31]107106/1999

[71]申请人 夏普公司

地址 日本大阪市

[72]发明人 土津田义久 左座靖之 玉置和雄

[74]专利代理机构 中国专利代理(香港)有限公司

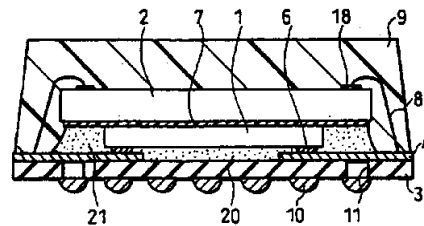
代理人 张志醒

权利要求书 3 页 说明书 15 页 附图页数 12 页

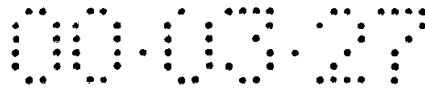
[54]发明名称 半导体器件及其制造方法

[57]摘要

用各向异性导电粘接剂把第一半导体芯片安装到电路衬底上时,使它的一部分伸出第一半导体芯片外。第二半导体芯片安装在第一半导体芯片和用伸出树脂构成的支承部分上。用支承部分从下面支承第二半导体芯片的伸出部分。于是,为了达到高密度,在有多个叠置的半导体芯片的半导体器件中,当叠置于其上的半导体芯片的一部分从叠在电路衬底上的半导体芯片伸出时,可以在伸出部分形成的电极上更好地进行引线键合工艺。



ISSN 1008-4274



权 利 要 求 书

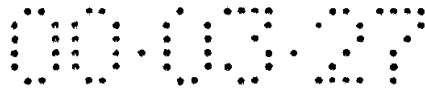
- 1、一种半导体器件的制造方法，包括以下步骤：
 - a)给电路衬底(3)加粘接剂(20、23)，通过粘接剂(20、23)用倒装接合法将第一半导体芯片(1)连接到电路衬底(3)上；
 - b)有从第一半导体芯片(1)伸出的伸出部分的第二半导体芯片(2)用其已连接到第一半导体芯片(1)背面的背面，利用在伸出部分的引线键合，连接到电路衬底(3)上； 和
 - c)用粘接剂(21、24)的一部分形成用于支承伸出部分的支承部分(21、24)。
- 2、按权利要求1的半导体器件的制造方法，其中，所述步骤a)包括以下步骤：

用吸附支承部件(14)的吸附面(13)吸附并支承第一半导体芯片(1)，由此支承第一半导体芯片(1)；

所述的步骤c)包括以下步骤：

用所述吸附面(13)调节支承部分(21、24)的高度使其与第一半导体芯片(1)背面的高度相同。
- 3、按权利要求2的半导体器件的制造方法，其中，对吸附支承部件(14)的吸附面(13)进行处理，以改善从粘接剂(20、24)脱离的性能。
- 4、按权利要求1的半导体器件的制造方法，其中，所述步骤c)包括以下步骤：

用第二半导体芯片(2)的所述伸出部分调节支承部分(21、24)的高度使其与第一半导体芯片1背面的高度相同。
- 5、按权利要求4的半导体器件的制造方法，还包括步骤d)：第一半导体芯片(1)和第二半导体芯片(2)相互粘接，并在第一半导体芯片(1)的四周边缘上形成凸台。
- 6、按权利要求5的半导体器件的制造方法，其中，在所述步骤d)中使用液体粘接剂。
- 7、按权利要求5的半导体器件的制造方法，其中，在所述步骤d)中使用加热时会流动的粘接剂。
- 8、按权利要求1的半导体器件的制造方法，其中，在所述步骤a)中使用热



固性粘接剂。

9、一种半导体器件的制造方法，其中，第一半导体器件（1）用已连到第一半导体芯片（1）背面的第二半导体芯片（2）倒装接合到电路衬底（3）上，第二半导体芯片（2）用引线键合连到电路衬底（3）上；该方法包括以下步骤：

5 当第二半导体芯片（2）的外部边缘的至少一侧从第一半导体芯片（1）的外边缘伸出时，第一半导体芯片（1）倒装接合到电路衬底（3）时，将第一半导体芯片（1）与电路衬底（3）之间的粘接剂（20、23）插入第一半导体芯片（1）与电路衬底（3）之间，而一部分粘接剂（20、23）伸出；和

10 调节伸出粘接剂的高度，使其与第一半导体芯片背面（1）的高度相同，以形成用于第二半导体芯片（2）的伸出部分的支承部分（21、24）。

10、按权利要求 9 的半导体器件的制造方法，其中，利用在倒装接合第一半导体芯片（1）时吸附并支承第一半导体芯片（1）的吸附支承部件（14）的吸附面（13）来调节形成支承部分（21、24）的伸出粘接剂的高度。

15 11、按权利要求 10 的半导体器件的制造方法，其中，对吸附支承部件（14）的吸附面（13）进行处理，以改善从粘接剂（20、23）脱离的性能。

12、按权利要求 9 的半导体器件的制造方法，其中，第一半导体芯片（1）倒装接合到电路衬底（3）之前，第一半导体芯片（1）和第二半导体芯片（2）相互粘接，以使用第二半导体芯片（2）的伸出部分调节用作支承部件（21、24）的伸出粘接剂的高度。

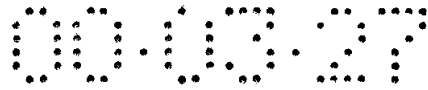
20 13、按权利要求 12 的半导体器件的制造方法，其中，用膏状或液体状或者加热时能流动的粘接剂粘接第一半导体芯片（1）和第二半导体芯片（2），并在第一半导体芯片（1）的四周边缘上形成凸台。

14、按权利要求 9 的半导体器件的制造方法，其中，用热固性粘接剂作为第一半导体芯片（1）倒装接合到电路衬底（3）上的粘接剂（20、23）。

25 15、一种半导体器件的制造方法，包括以下步骤：

用粘接剂（20、23）将其上形成有伸出电极（6）的第一半导体芯片（1）倒装接合到电路衬底（3）时，使粘接剂（20、23）的一部分在第一半导体芯片（1）与电路衬底（3）之间伸出，并调节构成的支承部分（21、24）的高度，使其与第一半导体芯片（1）的背面高度相同，之后，固化粘接剂（20、23）；

30 将第二半导体芯片（2）固定到第一半导体芯片（1）的背面并构成支承部



件 (21、24); 和

用引线键合连接第二半导体芯片 (2) 的平面电极 (18) 和电路衬底 (3) 的平面电极。

16、一种半导体器件的制造方法, 包括以下步骤:

5 连接其上形成有伸出电极 (6) 的第一半导体芯片 (1) 的背面和其中至少一对边比第一半导体芯片 (1) 的边大的第二半导体芯片 (2) 的背面;

用粘接剂 (20、23) 使相互面对面对准地倒装接合第一半导体芯片 (1) 的有源面和电路衬底 (3) 时, 使粘接剂 (20、23) 的一部分在第一半导体芯片 (1) 与电路衬底 (3) 之间伸出, 以构成从第一半导体芯片 (1) 的四周边缘
10 挤出的用于第二半导体芯片 (2) 的支承部分 (21、24); 和

用引线键合连接第二半导体芯片 (2) 的平面电极 (18) 和电路衬底 (3) 的平面电极。

17、按权利要求 15 或 16 的半导体器件的制造方法, 其中, 用各向异性导电粘接剂作为所述粘接剂 (20、23)。

15 18、一种半导体器件, 包括:

利用粘接剂 (20、23) 将其有源面对着电路衬底 (3) 从而连接到电路衬底 (3) 上的第一半导体芯片 (1);

有从第一半导体芯片 (1) 挤出的伸出部分、用其背面粘接到第一半导体芯片 (1) 的背面、伸出部分用引线连接到电路衬底 (3) 的第二半导体芯片 (2);
20 和

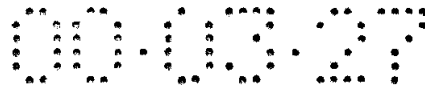
用粘接剂 (20、23) 的一部分构成的用于支承伸出部分的支承部分 (21、24)。

19、一种半导体器件, 包括:

第一半导体芯片 (1), 它用已与第一半导体芯片 (1) 的背面粘接的第二半导体芯片 (2) 倒装接合到电路衬底 (3) 上, 而第二半导体芯片 (2) 用引线
25 键合连接到电路衬底 (3) 上;

其中, 第二半导体芯片 (2) 的外边缘的至少一边从第一半导体芯片 (1) 的外边缘伸出, 第二半导体芯片 (2) 的伸出部分下面的部分用粘接第一半导体芯片 (1) 和电路衬底 (3) 的粘接剂 (21, 24) 填充。

20、按权利要求 18 或 19 的半导体器件, 其中, 用各向异性导电粘接剂作为所述粘接剂 (20、23)。
30



说明书

半导体器件及其制造方法

5 本发明涉及半导体器件及其制造方法。特别涉及叠置多个半导体芯片而使其具有高密度的半导体器件的制造方法和结构。

近年来，随着半导体器件的小型化，已开发出实质上已减小到芯片尺寸的半导体器件。半导体器件的该小型化结构称作 CSP（芯片尺寸封装）结构。

图 10(a)和 10(b)展示出有 CSP 结构的半导体实例。

10 图 10(a)所示 CSP 结构的半导体器件中，半导体芯片 50 用其上形成有例如晶体管的元件（没画出）的表面（以下称作有源面）面向上安装到电路衬底上（面向上接合）。有源面上形成的电极（为了使它们与突起电极有区别以下称作平面电极 68）用引线 58 连接到电路衬底 53 上，即，更具体地说，连接到电路衬底 53 上形成的布线层 54 的平面电极（没画出）上。用这类引线 58 的
15 电极之间的连接通常称作引线键合(wire bonding)。

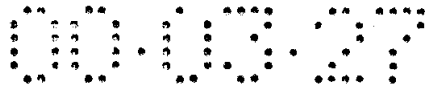
这里，图中，数字 60 代表经过电路衬底 53 中形成的通孔 61 连接到布线层 54 的外引出端。用树脂涂层 59 覆盖安装有半导体芯片 50 一侧上的电路衬底 53 的表面。

20 图 10(b)所示 CSP 结构的半导体器件中，半导体芯片 50 用它的有源面面向下地封装在电路衬底 53 上（面向下接合）。在有源面上形成的平面电极（没画出）上形成突起电极 56，使突起电极 56 直接连接到布线层 54 上的平面电极（没画出）。这类直接连接电极的连接通常称作倒装接合(flip-chip bonding)。

而且，要封装到便携式信息设备等上的某些结构企图提供“附加值”和进一步增大容量，因此，在一个封壳中包含多个半导体芯片，由此增大了封装密
25 度。这种情况下，在多芯片模块中多个芯片按二维简单放置，这不可能构成比半导体芯片总面积小的半导体封装。

已提出的叠片方式安装多个半导体芯片企图从技术上进一步提高封装密度。图 11(a)和 11(b)展示出有多个半导体芯片叠片的 CSP 结构的这种半导体器件。

30 图 11(a)所示 CSP 结构的半导体器件中，第一半导体芯片 51 和第二半导体



芯片 52 按叠片方式安装到电路衬底 53 上, 这些半导体芯片用引线 58 的引线键合方式分别连接到电路衬底 53 上 (现有技术 (1))。

图 11(b)所示 CSP 结构的半导体器件中, 第一半导体芯片 51 和第二半导体芯片 52 叠置在电路衬底 53 上, 上面的第二半导体芯片 52 用引线键合连接到电路衬底 53 上, 下面的第一半导体芯片 51 用倒装接合法连接到电路衬底 53 上。(见日本特开专利申请 No.47998/1993 (Tokukaihei 5-47998) (公开日 1993 年 2 月 26 日) 和日本特开专利申请 No.326710/1995 (Tokukaihei 7-326710) (公开日 1995 年 12 月 12 日, 现有技术 (2)))。

而且, 如图 12 所示, 日本特开专利申请 No.84128/1988 (Tokukaishou 63-84128) (公开日期 1988 年 4 月 14 日) 披露了一种半导体器件, 其中, 连接系统采用了与现有技术 (2) 相同的方式即把引线键合和倒装芯片接合法组合, 其中, 把上面的第二半导体芯片 52 设置成比下面的第一半导体芯片 51 大, 而且, 这些芯片封装在如母板的电路衬底 53' 上 (现有技术 (3))。

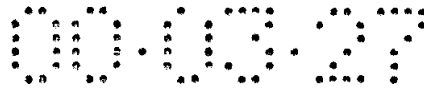
但是, 这些常规的结构中, 适用的半导体芯片的尺寸和组合都有限, 使其应用受到限制。

具体地说, 图 11(a)所示的现有技术 (1) 中, 当上面的第二半导体芯片 52 大到大于下面的第一半导体芯片 51 时, 就不可能保证有足够的空间用来把平面电极 68a 安装到第一半导体芯片 51 的有源面上。因此, 不可能用比第一半导体芯片 51 大的第二半导体芯片 52。

另一方面, 图 11(b)所示的现有技术 (2) 中, 由于用倒装接合法把下面的第一半导体芯片 51 连接到电路衬底 53 上, 则不会出现现有技术 (1) 中所述的问题。

但是, 现有技术 (2) 中, 通常把第二半导体芯片 52 的尺寸规定为小于或等于第一半导体芯片 51 的尺寸。其原因是, 当把上面的第二半导体芯片 52 做得较大时, 不可能在其上进行稳定的引线键合。换言之, 由于不能支承于下面的与第二半导体芯片 52 的引线连接的平面电极 68, 因此会因撞击和引线键合时加的负荷或足够大的负荷使第二半导体芯片 52 损坏, 而且, 超声波也不能用。

这里, 图 12 所示现有技术 (3) 中, 尽管在它的结构中上面的第二半导体芯片 52 做得较大, 但是, 第二半导体芯片 52 的平面电极 68 限定在下面的第一半导体 51 的尺寸范围内, 以便使引线键合稳定。



该结构有设置在离开第二半导体芯片 52 的边缘的平面电极 58，该结构会出现的问题是，在把晶片分割成半导体芯片的划片工艺中会使芯片周围的元件受损或接触芯片边缘。

因此，不可能使叠置的芯片中的一个芯片与位于其下的其它芯片组合，例如一个实际上是方形的芯片与另一个窄的矩形芯片的组合。

这里，提出了另一种方法，把其厚度与第一半导体芯片 51 的厚度相同的支承件插到伸出的第二半导体芯片 52 的下部；但是，这种结构不适用，因为，很难制成有高精度的相同厚度的支承件，而且，工艺复杂，使成本增加。

而且，当上面的第二半导体芯片 52 较小时，如果它的第一半导体片 51 小得多。它们也不能组合。换言之，引线 58 变得太长，会引起引线移动和变形。当企图在布线层 54 上尽可能靠近第一半导体芯片 51 的位置连接引线 58 时，由于与第一半导体芯片 51 的边缘接触，因此，可能会出现短路。为避免出现该问题，在布线层 54 上远离第一半导体芯片 51 的位置连接引线 58 时，封装尺寸会变得更大。

本发明涉及半导体器件，用叠置多个半导体芯片的方法获得高密度，本发明的目的是，提供一种半导体器，其中放在其它半导体芯片上的半导体芯片的一部分从叠在电路衬底上的半导体芯片伸出时，最好用放在伸出部分的电极进行引线键合，和这种半导体器件的制造方法。

为达到上述目的，本发明的半导体器件的制造方法包括以下工艺步骤：

a) 给电路衬底加粘接剂，通过粘接剂用倒装接合法将第一半导体芯片连接到电路衬底上；

b) 有从第一半导体芯片伸出的伸出部分的第二半导体芯片用其已连接到第一半导体芯片背面的背面，利用伸出部分的引线键合，连接到电路衬底上；和

c) 用粘接剂的一部分形成用于支承伸出部分的支承部分。

上述方法中，通过粘接剂用倒装接合法将第一半导体芯片连接到电路衬底上。用引线键合把第二半导体芯片连接到电路衬底。

半导体器件的常规制造方法中，使用上述的倒装接合和引线键合的组合连接系统时，限制了第一和第二半导体芯片的尺寸和形状。

首先，在常规系统中，用上述连接方法连接芯片和电路衬底时，第二半导体芯片从第一半导体芯片伸出时会出现以下问题：



当在第二半导体芯片从第一半导体芯片伸出的部分进行引线键合时，第二半导体芯片会因其撞击和负荷而损坏。因而，在半导体器件的常规制造方法中，在由第一半导体芯片支承的位置和位于里边的第二半导体芯片的伸出部分进行引线键合，以防止第二半导体芯片损坏。但是，这种常规方法在连接中要用长
5 引线，这会引引起引线移动和变形。

第二，常规方法中，当两个芯片中的一个芯片比另一芯片小得多时，较小的芯片用作第二半导体芯片；但是，这也要用长引线，也会出现引线移动和变形的问题，对这种芯片组合也不适用。

相反，在本发明的上述方法中，用连接到第一半导体芯片的粘接剂的一部分
10 构成支承第二半导体芯片伸出部分的支承部分。

随后，由于支承部分支承第二半导体芯片的伸出部分。使支承部分能稳定地进行引线键合工艺而不会损坏第二半导体芯片。

而且，当两个芯片中的一个芯片比另一芯片小得多时，也可以把较小的芯片不用作第二半导体芯片而用作第一半导体芯片；因此，可以避免通常出现的
15 引线移动和变形的问题。

如上所述，按本发明的半导体器件的制造方法中，由于对第一和第二半导体芯片的尺寸和形状无限制，因此，可以应用有各种尺寸和形状的芯片组合，如方形芯片与矩形芯片组合，因此拓宽了设计自由度。

而且，在按本发明的半导体器件的制造方法中，用连接第一半导体芯片的
20 粘接剂的一部分构成支承部分，不需要单独安装新件，因此，防止增加工艺步骤，和防止增加成本。

而且，为达到上述目的，按本发明的半导体器件具有下述部件：

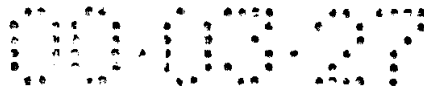
第一半导体芯片，它通过粘接剂用其有源面面向电路衬底连接到电路衬底上；

第二半导体芯片，有由第一半导体芯片伸出的部分，其背面粘接到第一半
25 导体芯片的背面，用引线键合把伸出部分连接到电路板上；和

用于支承伸出部分的支承部分，由粘接剂的一部分构成。

上述的结构中第一和第二半导体芯片用其相互接合在一起的背面相互接合，并分别连接到电路衬底。在从第一半导体芯片伸出的伸出部分使第二半导体芯片与电路衬底连接。

30 换言之，与常规结构的差别是，在第一半导体芯片支承的第二半导体芯片



的部分不用引线连接；但是该布线部分由粘接剂的一部分构成的支承部分支承。因此有可能进行更好的引线键合而不损坏第二半导体芯片。而且不必在第二半导体芯片的由第一半导体芯片支承的部分进行引线键合。因此，可以避免引线变形的常规问题。

5 通过以下结合附图所做的详细说明将会更充分理解本发明的特性和优点。

图 1 示出本发明的一个实施例，它是有 CSP 结构的半导体器件的横截面图；

图 2(a)至 2(f)是图 1 所示半导体器件制造工艺的横截面图；

图 3 (a) 至 3 (c) 是展示第一半导体芯片粘接到电路衬底上的粘接工艺的横截面图；

10 图 4(a)是展示第二半导体芯片的安装状态的横截面图；

图 4(b)是展示引线键合到电路衬底的第二半导体芯片的状态的横截面图；

图 5 展示出本发明的另一实施例，它是封装型半导体器件的横截面图；

图 6(a)和 6(b)是本发明又一实施例的透视图；每个图展示一个第一和第二半导体芯片之间的粘接例。

15 图 7(a)和 7(b)是在电路衬底上安装粘接的第一和第二半导体芯片的工艺横截面图；

图 8(a)和 8(b)是本发明又一实施例的封装型半导体器件的制造方法的横截面图；

图 9(a)和 9(b)是图 8(b)所示工艺之后的工艺的横截面图。

20 图 10(a)和 10(b)是常规半导体器件的横截面图；

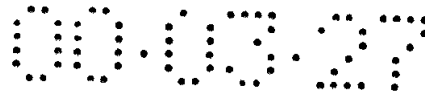
图 11(a)和 11(b)是另一常规半导体器件的横截面图；

图 12 是又一常规半导体器件的横截面图。

参见图 1 至 5 说明本发明的一个实施例如下。

25 如图 1 所示，本实施例的半导体器件有 CSP（芯片尺寸封装）结构，其中，第一半导体芯片 1 和第二半导体芯片 2 叠置在电路衬底 3 上，这些第一半导体芯片 1 和第二半导体芯片 2 用树脂涂层 9 覆盖。此后，把在有例如晶体管的元件（没画出）一侧上的第一半导体芯片 1 和第二半导体芯片 2 的表面称作“有源面”，而把在对着有源面一侧上的表面称作“背面”（在权利要求中称为“背面”）。

30 在装有第一半导体芯片 1 一侧的一个表面上的电路衬底 3 上形成布线层 4，



在相对一侧的表面上形成封装用的外引线端 10。封装用的外引线端 10 和布线层 4 经电路衬底 3 中形成的通孔 11 而电连接。

第一半导体芯片 1 用其有源面面向上安装在电路衬底 3 上。在有源面上形成的平面电极（没画出）上形成伸出电极 6，这些伸出电极 6 与电路衬底 3 的布线层 4 的平面电极（没画出）相互连接。换言之，用倒装接合法第一半导体芯片 1 连接到电路衬底 3 上。

第二半导体芯片 2 的长度和宽度均大于第一半导体芯片 1 的长度和宽度，并用其有源面对电路衬底 3 安装。在第二半导体芯片 2 的背面用绝缘粘接剂 7 粘接到第一半导体芯片 1 的背面。第一半导体芯片 1 和第二半导体芯片 2 叠置状态中在伸出部分上形成有源面的平面电极 18，用引线 8 使电路衬底 3 的布线层 4 的平面电极（没画出）与平面电极 18 互连。换言之，用引线键合把第二半导体芯片 2 连接到电路衬底 3 上。

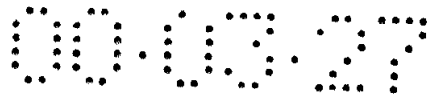
这里，与图 12 所示常规半导体器件的差别是，平面电极 18 是形成在用支承部分 21 从下面支承的第二半导体芯片 2 的伸出部分（突出部分）上。因而，即使当平面电极 18 形成在伸出部分上时，由于伸出部分被支承部分 21 支承，因此，撞击和负荷均不会损坏第二半导体芯片 2，因此，可以加足够的负荷和用超声波进行稳定的引线键合。

正如以下将要说明的，这些支承部分 21 由薄膜形的各向异性导电粘接剂 20 的一部分构成，因此，可以用倒装接合法把第一半导体芯片 1 焊到电路衬底上并使其坚固。

之后，参见图 2(a)至 2(f)，到图 4(a)和 4(b)，说明有上述结构的半导体器件的制造工艺。图 2 (a) 至 2 (f) 是展示制造多个半导体器件工艺的横截面图，例如，这些图示出了一批制造四个有 CSP 结构的半导体器件的典型情况。

首先，如图 2(a)所示，把薄膜形的各向异性导电粘接剂 20 固定到电路衬底 3A 上，以便暂时压接。图中没具体表示出，在电路衬底 3A 上形成了四个所述的布线层 4，按覆盖各布线层 4 的方式暂时压接各向异性导电粘接剂 20。例如在 100°C 加热条件下，在 10kgf/cm² 的压力下经 10 秒钟进行暂时压接工艺。

各向异性导电粘接剂 20 最好用热固性树脂制成，其原因将在以后说明；例如，把例如 Au 和 Ni 的金属颗粒，或树脂上镀金属的颗粒，分散在以环氧树脂为基的热固性粘接剂中，并混合，制成薄膜形粘接树脂。



这里，除这种各向异性导电粘接剂 20 之外，也可采用绝缘粘接剂，只要它在伸出电极 6 和电路衬底 3A 的平面电极之间的接合工艺中有足够的可靠性即可。关于绝缘粘接剂，例如，是能使伸出电极 6 和电路衬底 3A 的平面电极之间具有导电性的粘接剂，例如，只有树脂的粘接强度和收缩力的粘接剂。以下将说明的在实施例 3 中用的粘接片 23（见图 8(a)和 8(b)）是这类粘接剂的一个实例。

之后，如图 2(b)所示，第一半导体芯片 1 安装在各向异性导电粘接剂 20 上。第一半导体芯片 1 用其有源面对着电路衬底 3A 安装，并经伸出电极 6 连接到电路衬底 3A。此时，各向异性导电粘接剂 20 从第一半导体芯片 1 挤出，成为伸出部分，因此，由伸出树脂构成支承部分 21，支承体的高度与第一半导体芯片 1 的背面相同。

之后，如图 2(c)所示，第二半导体芯片 2 用其有源面面向上安装在第一半导体芯片 1 和支承部分 21 上。

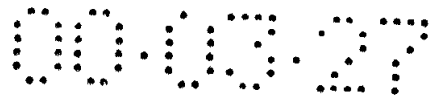
此后，如图 2(d)所示，第二半导体芯片 2 和电路衬底 3A 用引线 8 连接，用树脂涂层 9 覆盖第一半导体芯片 1，第二半导体芯片 2，引线 8 和电路衬底 3A。因此完成了第一半导体芯片 1 和第二半导体芯片 2 的安装工艺。

此后，如图 2(e)所示，电路衬底 3A 的通孔部分 11（见图 1）上形成焊料珠用作封装用外引线端 10，切掉电路衬底 3A 的不需要部分，如图 2(f)所示，完成了作为单个部件的有 CSP 结构的半导体器件。

参见图 3(a) 至 3(c)和图 4(a)和 4(b)，将更进一步说明上述工艺中的把第一半导体芯片 1 和第二半导体芯片 2 连接到电路衬底 3A 的工艺。

首先，如图 3(a)所示，用粘接工具 14（吸气支承件）使第一半导体芯片 1 和电路衬底 3A 面对面相互准。粘接工具 14 有吸嘴 12 和吸面 13，把第一半导体芯片 1 从其背面 1 侧吸到吸面 13，以面对电路衬底 3A。此时，使第一半导体芯片 1 的伸出电极 6 与布线层 4 上形成的平面电极（没画出）之间定位。

之后，如图 3(b)所示，伸出电极 6 和平面电极未画出相互接触并经粘接工具 14 加压和加热。加热时各向异性导电粘接剂 20 会软化，其一部分以伸出方式从第一半导体芯片 1 挤出。由伸出树脂构成的支承部分 21 会膨胀，并很快与粘接工具 14 的吸面 13 接触。按此方式，用粘接工具 14 的吸面 13 使支承部分 21 的高度与第一半导体芯片 1 的背面相同。



而且，随着第一半导体芯片 1 和电路衬底 3A 之间的间隙变窄，各向异性导电粘接剂 20 与支承部分 21 之间的定位得到改进。因此，各向异性导电粘接剂 20 中的导电颗粒在伸出电极 6 与电路衬底 3A 的平面电极之间，因此，伸出电极 6 与平面电极之间构成导电。

5 关于各向异性导电粘接剂 20 可用例如 Sony Chemical K.K. 制造的各向异性导电粘接剂 MJ932，该产品在约 130°C 软化有适当的流动性。

例如，假设第一半导体芯片 1 的尺寸是 $8.4 \times 6.3 \text{mm}^2$ ，厚度是 0.2mm，那么，第二半导体芯片 2 的尺寸是 $10.4 \times 8.3 \text{mm}^2$ ，在认为电路衬底 3A 一侧上的不均匀性可以忽略不计并认为是平坦的情况下计算出的连接后的凸点高度（第一半导体芯片 1 的有源面与布线层 4 之间的距离）是 0.025mm。因此，发现需用尺寸为 $9 \times 7 \text{mm}^2$ 、厚 0.15mm 左右的膜状各向异性导电粘接剂 20。

按预定温度和压力加热加压向使支承部分 21 充分固定后，冷却粘接工具 14，之后，将粘接工具 14 与第一半导体芯片 1 分开（见图 3(c)）。

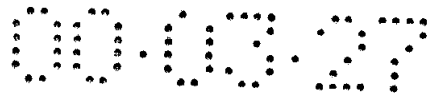
假设第一半导体芯片 1 上形成的伸出电极 6 的数量是 40，那么，第一半导体芯片 1 的尺寸应是 $8.4 \times 6.3 \text{mm}^2$ ，压力设定为 10kgf/芯片，加热条件规定为约 200°C 时加热 30 秒。

这种情况下，当粘接工具 14 的吸面 13 上预定形成氟树脂涂膜时，则很容易把粘接工具 14 与支承部分 21 分开。关于氟树脂涂膜，例如可用 Nippon Proton(k.k)制造的质子系统。

20 之后，如图 4(a)所示，第二半导体芯片 2 粘接到第一半导体芯片 1 的背面。粘接剂 7 预先加到第二半导体芯片 2 的背面上，用该粘接剂 7 把第二半导体芯片 2 固定到第一半导体芯片 1 上。

关于粘接剂 7，当第一半导体芯片 1 的支承衬底的电位与第二半导体芯片 2 的支承衬底的电位相同时，用导电粘接剂，当它们之间的电位不同时，用绝缘粘接剂。对膜的形状，无特殊限定，膏状和液体粘接剂都可用作粘接剂 7。

25 之后，如图 4(b)所示，用引线 8 使第二半导体芯片 2 的平面电极 18 与电路衬底 3A 相互连接。此时，由于平面电极 18 被支承部分 21 支承，因此，可以加足够的负荷和超声波，即使进行引线键合工艺时也不会损坏第二半导体芯片 2。而且，在该情况下，当有热固性能的粘接树脂用作各向异性导电粘接剂 20 30 时，即使在加热和用超声波时也能稳定地支承第二半导体芯片 2 而不使树脂软



化。

这里，本实施例中，用有 CSP 结构的半导体器件为例进行说明。但是，图 5 所示，上述安装可用于封装型半导体器件中，其中，第一半导体芯片 1 和第二半导体芯片 2 封装在例如母板的电路衬底 3' 上。

5 换言之，第一半导体芯片 1 和第二半导体芯片 2 叠置在电路衬底 3' 上并用树脂涂膜 9 覆盖。第一半导体芯片 1 和第二半导体芯片 2 分别用倒装接合法和引线键合连接到电路衬底 3'。已形成在第二半导体芯片 2 的伸出部分上的平面电极 18 用各向异性导电粘接剂 20 的伸出树脂构成的支承部分 21 从下面支承。因此，即使在平面电极 18 上进行引线键合工艺，也能用足够的负荷和超声波，
10 而不会因撞击和负荷造成第二半导体芯片 2 损坏。

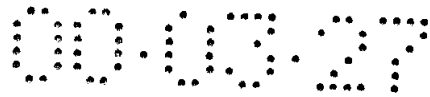
如上所述，本实施例中，第一半导体芯片 1 倒装接合到电路衬底 1 上时，用各向异性导电粘接剂 20，允许它的一部分在第一半导体芯片 1 与电路衬底 3 之间伸出。调节该伸出的粘接剂的高度，使其与第一半导体芯片 1 的背面高度相同，以构成支承部分 21，该支承部分可以用于引线键合第二半导体芯片 2 的
15 每个伸出部分上构成的平面电极 18。

换言之，本发明涉及的半导体器件，它有经各向异性导电粘接剂 20 已倒装接合到电路衬底 3 上的第一半导体芯片 1，和固定在第一半导体芯片 1 的背面并引线键合的第二半导体芯片 2，其中，第二半导体芯片 2 的从第一半导体芯片 1 的外边缘伸出的每个伸出部分用从第一半导体芯片 1 伸出的粘接剂支承。

20 更具体地说，其上形成有伸出电极 6 的第一半导体芯片 1 经各向异性导电粘接剂 20 倒装接合到电路衬底 3 的同时，各向异性导电粘接剂 20 的一部分可在第一半导体芯片 1 与电路衬底 3 之间伸出，调节这样构成的支承部分 21 的高度，使其与第一半导体芯片 1 的背面相同。之后，进行以下工艺步骤：设置各向异性导电粘接剂 20，第二半导体芯片 2 固定到第一半导体芯片 1 的背面上，
25 并生成支承部分 21，用引线键合连接第二半导体芯片 2 的平面电极 18 和电路衬底 3 的平面电极。

用该方案，当位于上面的第二半导体芯片 2 从位于下面的第一半导体芯片 1 伸出时，也能稳定地在伸出部分上形成的平面电极 18 上进行引线键合。

不用说，可采用位于上面的半导体芯片比位于下面的另一半导体芯片大的
30 半导体芯片组合任何一种组合，例如必须会引起一个芯片以另一个芯片伸出的



方形和矩形芯片组合和一个极小的芯片与另一芯片组合，而不会因为要叠置的半导体芯片的形状和尺寸的组合而带来影响，因此，能获得有高封装密度的半导体器件。

[例 2]

5 参见图 6(a)、6(b)、7(a)和 7(b)，以下要说明本发明的另一实施例。为便于说明，与实施例 1 所述元件相同的元件用相同标号表示，在此省略不说。

本实施例中所述的半导体器件，与图 1 所示的实施例 1 中所述的 CSP 结构的半导体器件有相同的配置。

以下说明它的制造方法。

10 实施例 1 中，第一半导体芯片 1 安装到电路衬底 3 上并粘接之后，第二半导体芯片 2 安装并粘接到第一半导体芯片 1 上。但是，本实施例中，第二半导体芯片 2 和第一半导体芯片 1 预先相互粘接，因此，第一半导体芯片 1 和第二半导体芯片 2 粘接后装到电路衬底 3 上并粘接。

15 换言之，如图 6(a)和 6(b)所示，用粘接剂 7 粘接第一半导体芯片 1 和第二半导体芯片 2。

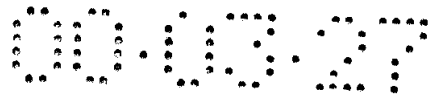
图 6(a)所示的情形是用膜形粘接剂 7，图 6(b)所示情形中用的粘接剂是膏状或液状或加热时可以流动的形状。

20 如图 6(a)所示，膜状粘接剂 7 的情况下，用热压焊在其晶片状态下从晶片背面把膜状粘接剂 7 固定到第一半导体芯片 1 上。之后，切割成第一半导体芯片 1，使粘接剂 7 固定到第一半导体芯片 1 的背面而不会脱落。而且，第二半导体芯片 2 的背面（在图 6(a)的上边的面）用加预定的负荷热压到粘接剂 7 上。

而且，如图 6(b)所示，当使用的粘接剂是膏状或液体或加热时可以流动的状态时，用分散器把适量的粘接剂 7 加到第二半导体芯片 2 的背面（图 6 (b) 上侧的面）后，压到第一半导体芯片 1 的背面。之后，在预定加热条件下加热
25 并固定粘接剂 7。此时，粘接剂 7 是膏状或液体，或加热时可流动的状态时，第一半导体芯片 1 的四周边缘上形成凸台 22。

如图 7(a)所示，按该方式相到连接在一起的第一半导体芯片 1 和第二半导体芯片 2 与电路衬底 3A 面对面安装。该图展示出在第一半导体芯片 1 的四周边缘上有预先形成的凸台 22 的情形。

30 之后，如图 7(b)所示，降低粘接工具 14，使第一半导体芯片 1 上形成的伸



出电极 6 与电路衬底 3A 的平面电极相互接触。而且，给它再加负荷，使第一半导体芯片 1 和电路衬底 3A 之间的距离逐渐变窄。各向异性导电粘接剂 20 喷在第一半导体芯片 1 的整个有源面上，多余各向异性导电粘接剂 20 立即伸出到第一半导体芯片 1 的外边。由伸出树脂构成的支承部分 21 沿着第一半导体芯片 1 四周边缘膨胀，并与第二半导体芯片 2 的背面接触。

此后进行的工艺步骤与例 1 中的半导体器件的制造工艺相同，并引线键合第二半导体芯片 2，用树脂伸出的固定料作为支承部分 21，使用足够的负荷和超声波而不会损坏第二半导体芯片 2。

按此方式，本实施例中，第一半导体芯片 1 倒装粘到电路衬底 3 之前，第一半导体芯片 1 和第二半导体芯片 2 相互粘接在一起，用第二半导体芯片 2 的伸出部分调节构成支承部分 21 的伸出粘接剂的高度使其与第一半导体芯片 1 的背面相同。

换言之，工艺步骤包括：其上形成有伸出电极 6 的第一半导体芯片 1 的背面与至少有一对侧边比第一半导体芯片 1 的侧边大的第二半导体芯片 2 的背面相互粘接；第一半导体芯片 1 的有源面与电路衬底 3 用各向异性导电粘接剂 20 的面对面地倒装接合，同时，使部分各向异性导电粘接剂 20 在第一半导体芯片 1 与电路衬底 3 之间伸出，以构成用于第二半导体芯片 2 部分的从第一半导体芯片 1 的外部边缘挤出的支承部分 21；用引线键合连接第二半导体芯片 2 的平面电极 18 和电路衬底 3 的平面电极。

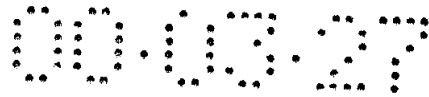
因此，由于支承部分 21 被第二半导体芯片 2 截断，它不与粘接工具 14 的吸面 13 接触。这就不必用任何方法来改善吸面 13 从支承部分 21 分开的性能，例如例 1 中所述制造方法中要求的在吸面 13 上形成氟树脂涂膜的方法，因此，可以避免成本增加。

而且，特别是如图 7(b)所示，在第一半导体芯片 1 的四周边缘上预先形成凸台 22 时，可以使各向异性导电粘接剂 20 流动，使第一半导体芯片更平滑地粘接到电路衬底 3A 上。能有效地防止产生气泡，减少气泡，提高合格率。

[例 3]

参见图 8(a)，8(b)，9(a)和 9(b)，本发明的又一实施例说明如下。为便于说明，与例 1 和例 2 中相同的零件用相同的标号表示。这里不再说明。

本例中所述的半导体器件与参考图 5 的例 1 中所述的封装型半导体器件的



配置实质上是相同的。这里，在上述情形下，第一半导体芯片 1 与电路衬底 3' 之间在倒装接合时的电连接和它们之间的机械连接都只用各向异性导电粘接剂 20 作粘接剂；但是本实施例与它的不同之处是，只用焊料 16 作电连接，和用焊料 16 和粘接片 23 作机械连接。

- 5 制造方法几乎与例 2 的方法相同，只是在电路衬底 3' 的平面电极上加了焊料 16，还加了粘接片 23。

以下将说明本例的制造方法。

如图 8(a)所示，在第一半导体芯片 1 粘接到电路衬底 3' 之前，焊料 16 和粘接片 23 预先加到电路衬底 3' 上。更具体地说，平面电极（没画出）放在例如
10 母板的电路衬底 3' 的布线层 4 上，以 Ag 和 Sn 为主要成分的焊料 16 加到平面电极上。而且把热固性树脂制成的粘接片 23 放到电路衬底 3' 上使其覆盖平面电极。

粘接片 23 最好用以环氧树脂为主要成分的热固性粘接树脂材料，它在约 100°C 至 150°C 的温度范围内软化而具有流动性，但在超过约 200°C 时它会固
15 化。例如，可用 Nitto Denko(k.k.)等制造的 PFM2100。

之后，如图 8(b)所示，对所用的粘接工具 14 加压，使伸出电极 6 与电路衬底 3' 的平面电极相互接触。随后加热，使粘接片 23 流动而焊料 16 熔化，使 Au 制成的伸出电极 6 接合到焊料 16 上。加热加压预定时间而使粘接片 23 固化之后，冷却粘接工具 14，完成伸出电极 6 与焊料 16 之间的焊料连接。

- 20 此时，用流出树脂构成的支承部分 24，沿第一半导体芯片 1 的四周边缘膨胀，与第二半导体芯片 2 的背面接触。

之后，如图 9(a)所示，用引线 8 使第二半导体芯片 2 的平面电极 18 和电路衬底 3' 的平面电极相互连接。

- 最后如图 9(b)所示，用树脂涂膜 9 覆盖第一半导体芯片 1、第二半导体芯片
25 2、引线 8 和电路衬底 3'。因此制成本例的封装型半导体器件。

这里，用以 Sn 和 Pb 为主要成分的焊料制成的焊料伸出电极代替第一半导体芯片 1 的 Au 制成的伸出电极 6。关于焊料伸出电极的形成方法，用焊料引线的引线键合法进行改进后的焊丝凸点法，和用电镀法提供的方法是公知的。这种情况下，对电路衬底 3' 平面电极上表面镀敷 Au。即用于电路衬底 3' 的焊
30 丝材料是铜，Cu 上镀 Au 或镀 Ni 之后，在其上再镀 Au。



本发明的半导体器件的制造方法中，用已粘到第一半导体芯片的背面的第二半导体芯片将第一半导体芯片倒装接合到电路衬底，并用引线键合将第二半导体芯片焊接到电路衬底，当第二半导体芯片的外边缘中至少一侧从第一半导体芯片的外边缘伸出时，第一半导体芯片的外边缘倒装接合到电路衬底，第一
5 半导体芯片与电路衬底之间的伸出粘接剂的一部分是插入第一半导体芯片与电路衬底之间的粘接剂，调节伸出粘接剂的高度使其与第一半导体芯片的背面相同，以构成用于半导体芯片伸出部分的支承部分。

按上述方法，当第二半导体芯片的外边缘的至少一侧从第一半导体芯片的外边缘伸出时，第一半导体芯片倒装接合到电路衬底上，用插入第一半导体芯
10 片与电路衬底之间的粘接剂构成用于半导体芯片伸出部分的支承部分。

因此，即使在引线键合时给伸出部分上形成的电极加足够大的负荷和超声波，撞击和负荷也不会损坏第二半导体芯片。

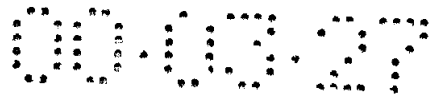
用该方案，不用说可采用位于上面的半导体芯片比位于下面的半导体芯片大的半导体芯片组合，任何芯片组合，例如必须会有一个芯片从另一个芯片伸
15 出的方形和矩形芯片的组合和一个极小的芯片与另一芯片的组合，即使放在上面的芯片较小时可能会使引线移动并与位于下面的半导体芯片短路的组合，都可采用，并且在封装时把极小的芯片放在下面的配置也不会出现任何问题。因此，为了具有高密度，半导体器件具有把多个半导体芯片堆叠的配置，它可以拓宽半导体器件的设计自由度。

而且，采用以下要说明的本发明的制造方法，调节第一半导体芯片倒装接
20 合到电路衬底用的粘接剂量，用一简单工艺很容易地形成用于第二半导体芯片的伸出部分的支承部分，并容易保持支承部分的高度精度，不必设置新的分离件。

在倒装接合第一半导体芯片时，用吸附和支承第一半导体芯片的吸附支承
25 部件的吸面可调节构成支承部分的伸出粘接剂的高度。

如果支承部分远低于第一半导体片的背面，它就不能稳定支承第二半导体芯片的伸出部分，相反，如果支承部分太高，它给出过大的负荷；因此，必须规定支承部分与第二半导体芯片的背面处于同一高度。

上述方法中，用吸附支承件从背面吸紧第一半导体芯片把第一半导体芯片
30 倒装接合到电路衬底上，用该吸附支承的吸面把伸出的粘接剂高度调到与第一



半导体芯片的背面一样高，因此，很容易调节构成支承部分的粘接剂高度，容易实现上述制造方法。

本发明的半导体器件的制造方法，可以处理吸附支承部件的吸面，以改善它从粘接剂脱离的性能。

- 5 上述方法中，为改善从粘接剂脱离特性而对吸附支承部件的吸面进行处理。在第一半导体芯片粘到电路衬底之后，使吸附支承部件容易从粘接剂脱离。例如，为提高从粘接剂脱离的性能，可形成氟树脂涂膜。

按本发明的半导体器件的制造方法中，第一半导体芯片倒装接合到电路衬底之前，第一半导体芯片与第二半导体芯片相互粘接，因此，用第二半导体芯片的伸出部分调节用作支承部分的伸出粘接剂的高度。

按上述方法，第一半导体芯片与第二半导体芯片预先相互粘接，因此，第一半导体芯片倒装接合到电路衬底时，用第二半导体芯片的伸出部分调节构成支承部分的伸出粘接剂的高度。因此，可以把伸出粘接剂容易地定位调节到与第一半导体芯片处于同一高度。也能在制造过程中对常用的接合夹具不用机械

15 工艺。
本发明的半导体器件的制造方法中，为把第一半导体芯片和第二半导体芯片粘接，可用膏状、液体、或在加热时能流动的粘接剂，而且可在第一半导体四周边缘形成凸台。

按上述方法，由于用膏状、液体或加热时可流动的粘接剂使第一半导体芯片与第二半导体芯片相互粘接，并在第一半导体芯片四周边缘上形成凸台，因此，可以使挤出的粘接剂的流动更平滑，以便在随后的工艺中，第一半导体芯片倒装接合到电路芯片时使挤出的粘接剂伸出。能防止包含气泡，减少气泡，提高合格率。

25 本发明的半导体器件的制造方法中，热固性粘接剂可用作第一半导体芯片倒装粘接电路衬底时用的粘接剂。

按上述方法，第一半导体芯片倒装接合到电路衬底用的粘接剂可以具有热固特性，因此，支承件更耐热。因此，即使对由第二半导体芯片的支承部分支承的部分引线键合，引线键合所产生的热和超声波也不会使支承部分软化。因此，可以稳定地支承第二芯片，并随后进行更好的引线键合工艺。

30 本发明的半导体器件的制造方法中，第一半导体芯片用已粘在第一半导体芯

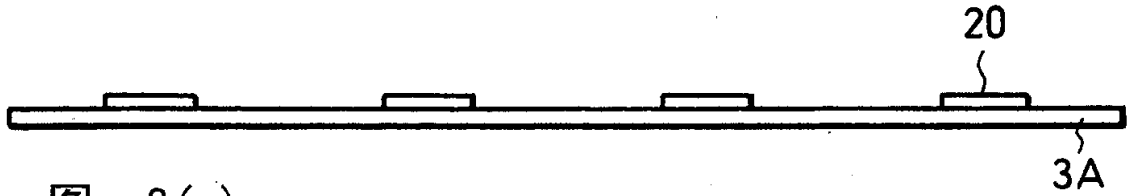


图 2(a)

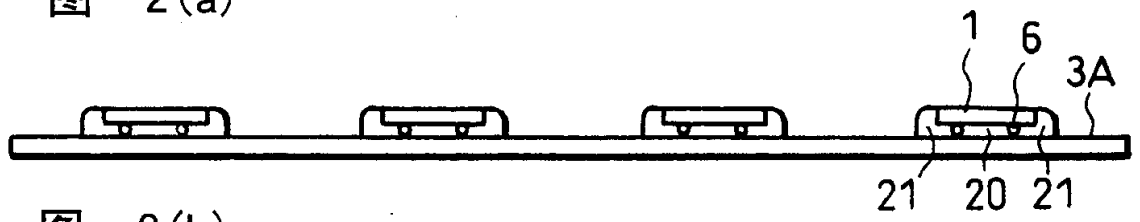


图 2(b)

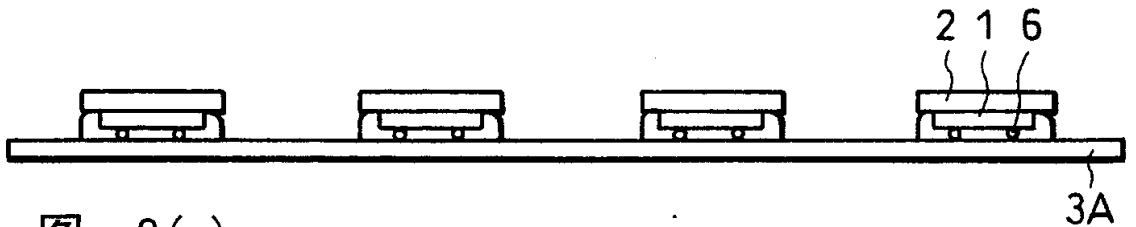


图 2(c)

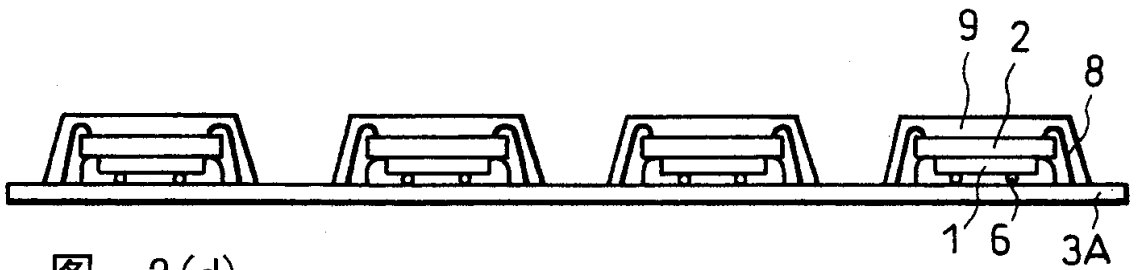


图 2(d)

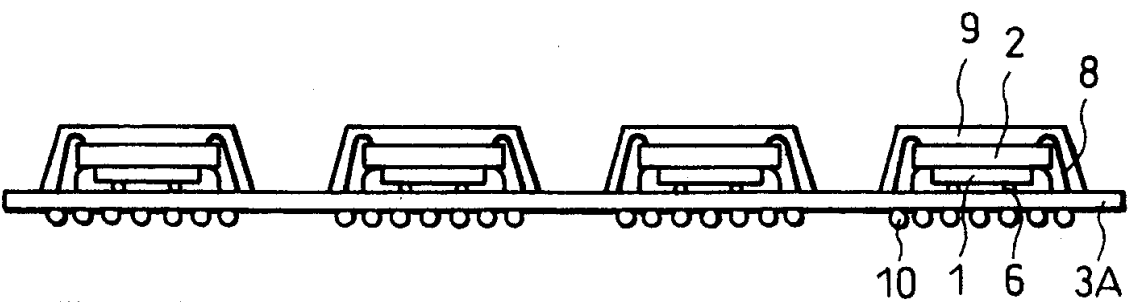


图 2(e)

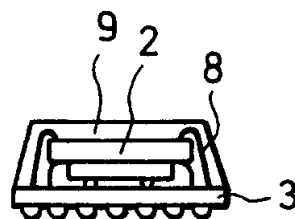


图 2(f)

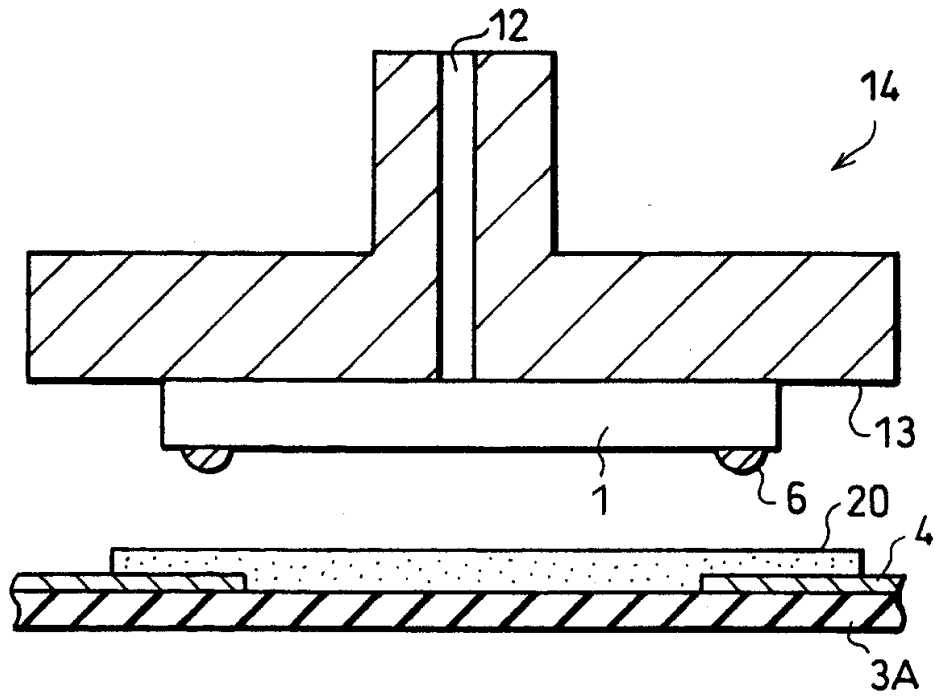


图 3(a)

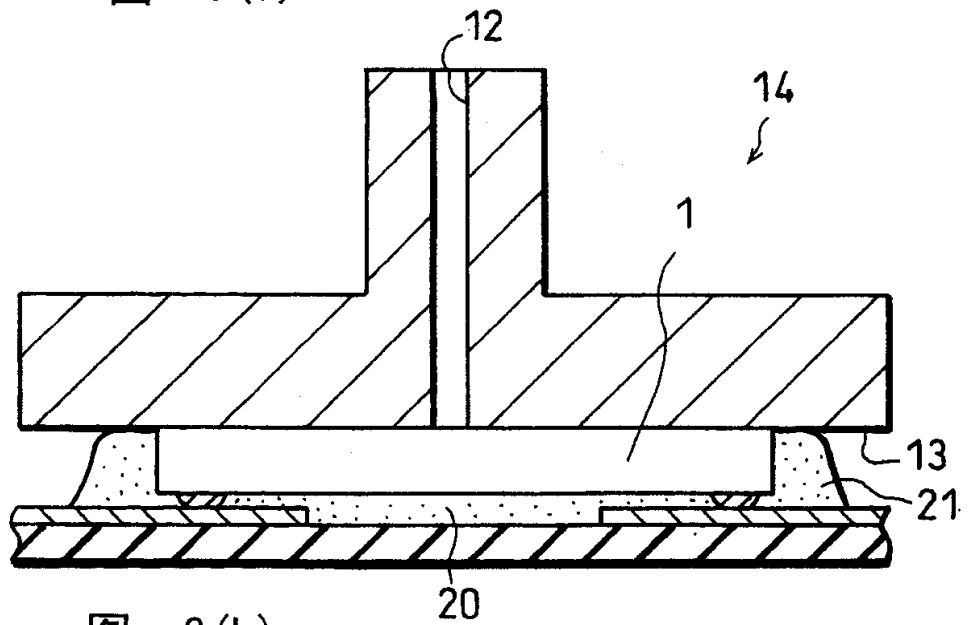


图 3(b)

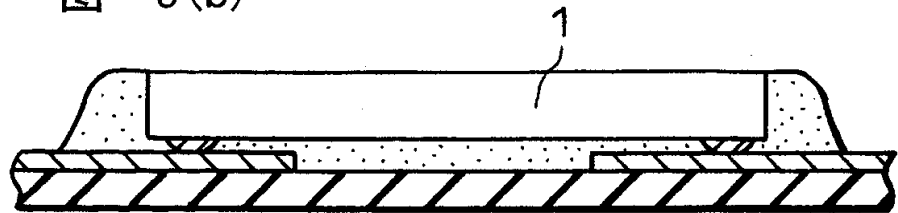


图 3(c)

00.03.27

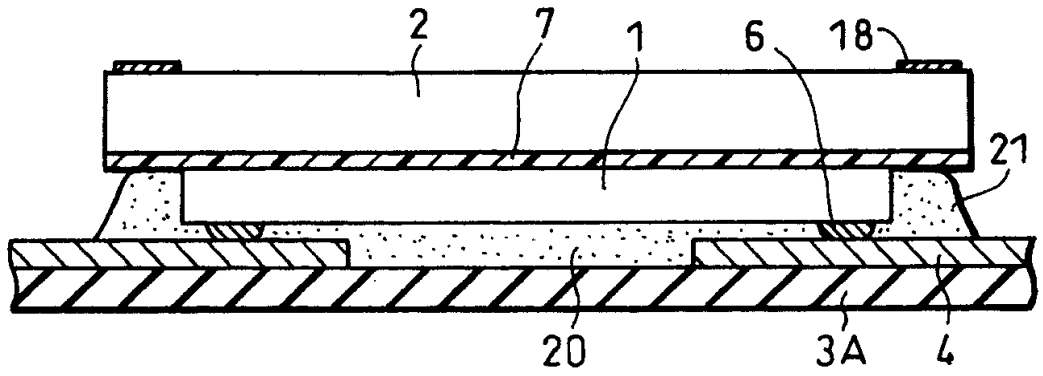


图 4(a)

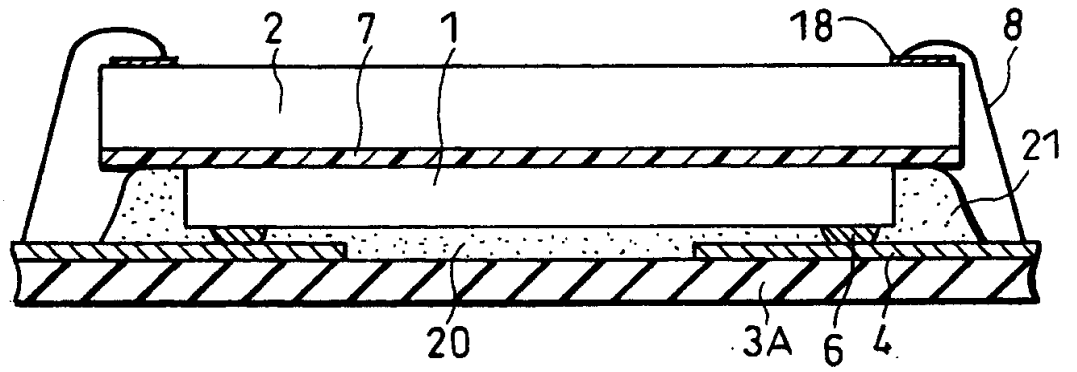


图 4(b)

00.03.27

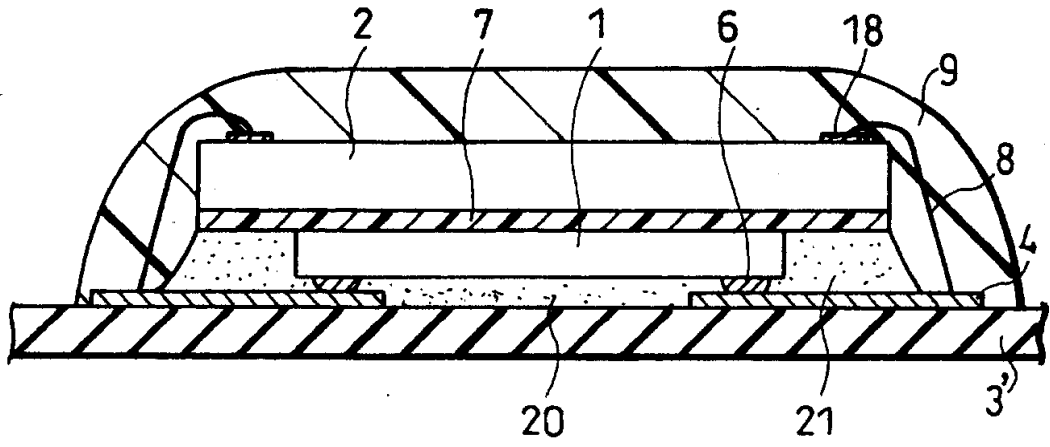


图 5

00:13:27

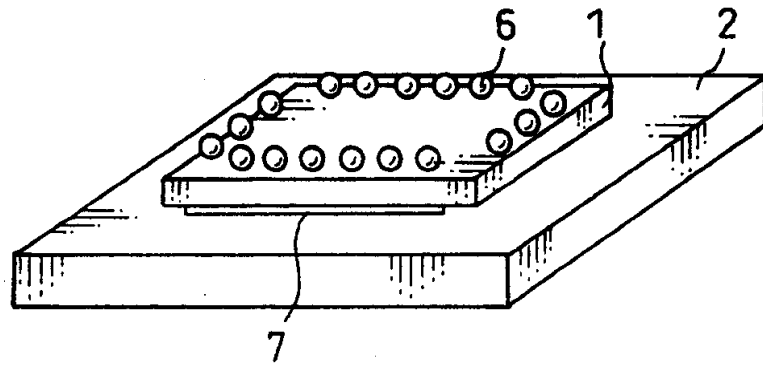


图 6(a)

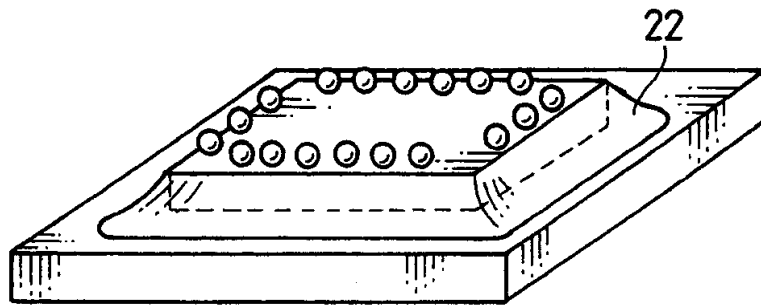


图 6(b)

00.03.27

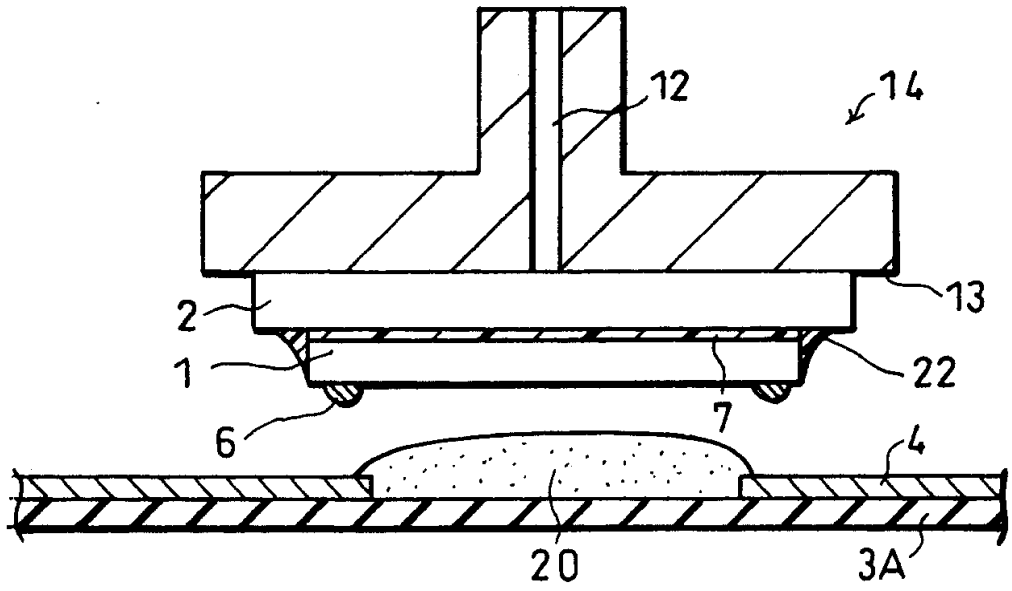


图 7(a)

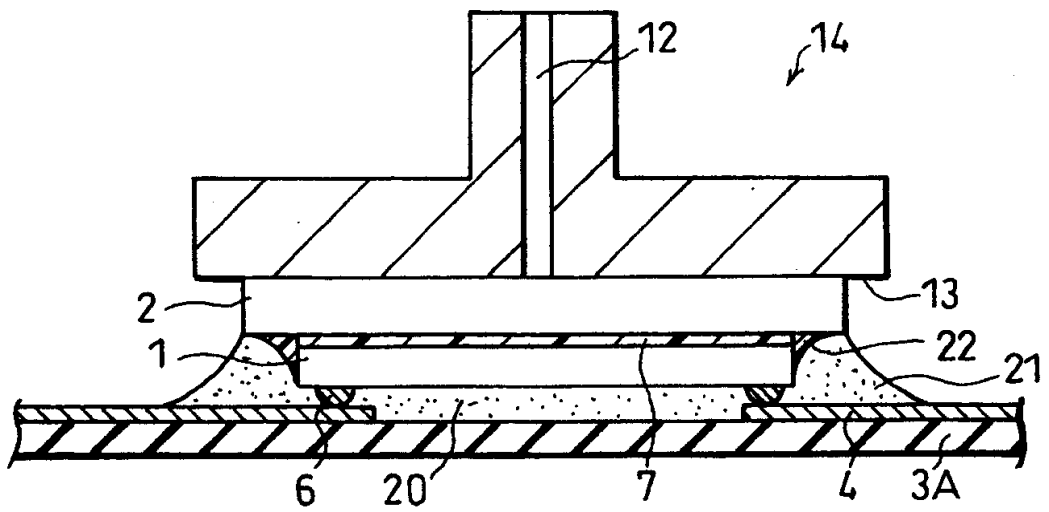


图 7(b)

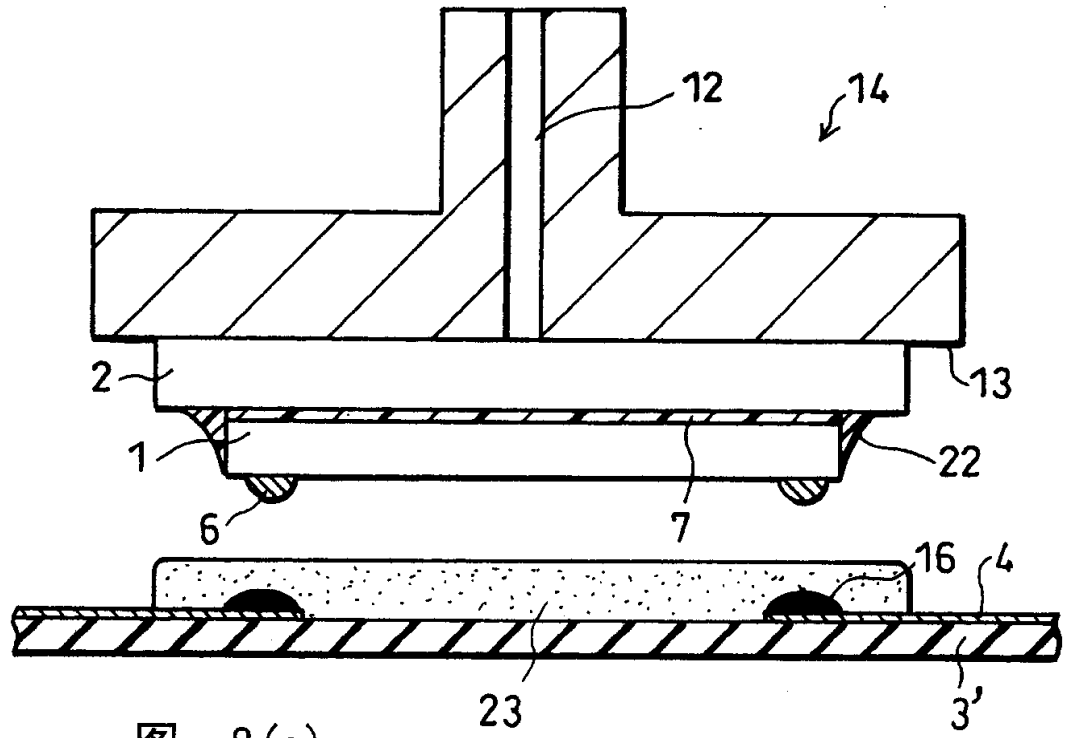


图 8(a)

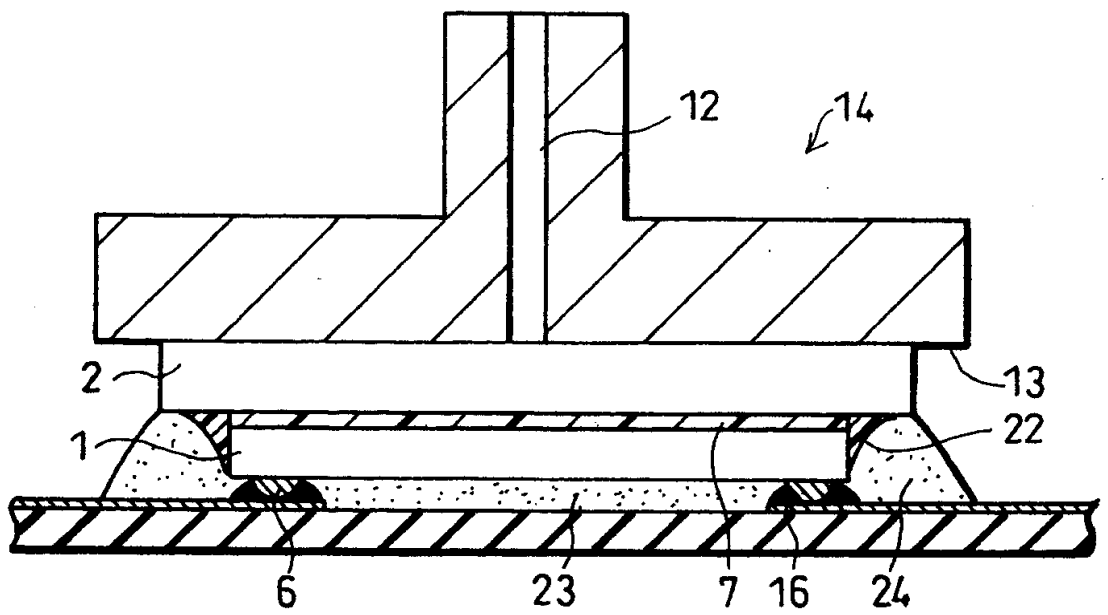


图 8(b)

000007

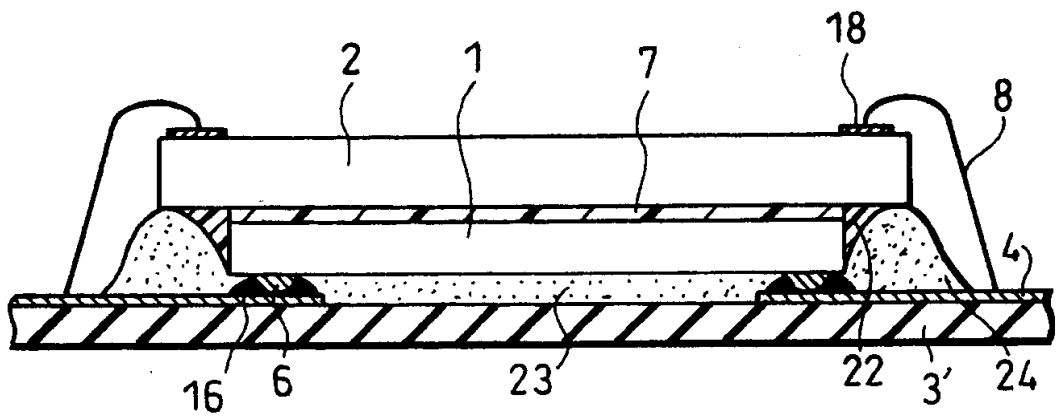


图 9(a)

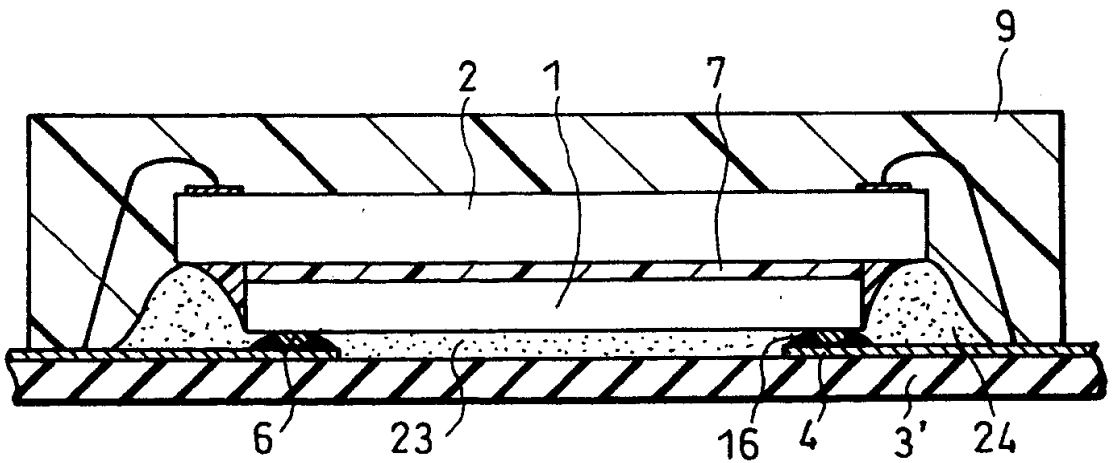


图 9(b)

000027

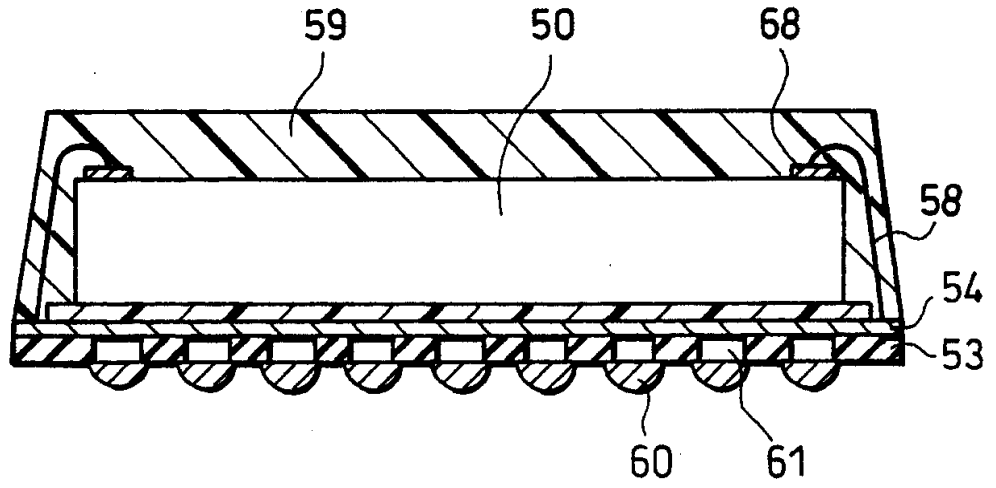


图 10(a)

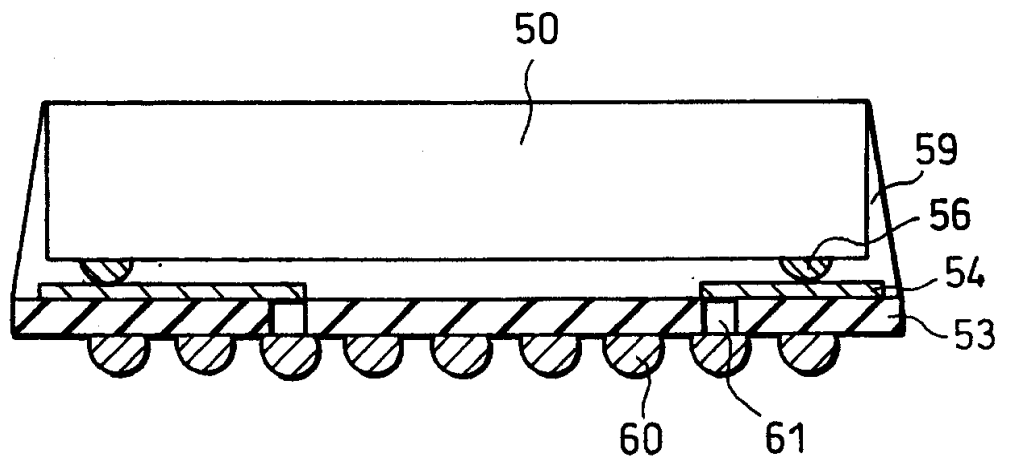


图 10(b)

00027

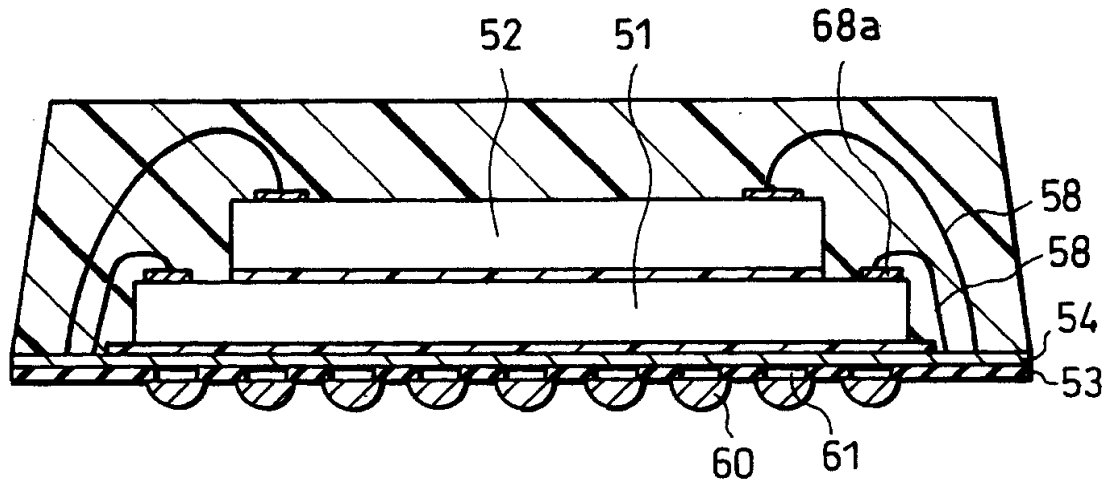


图 11(a)

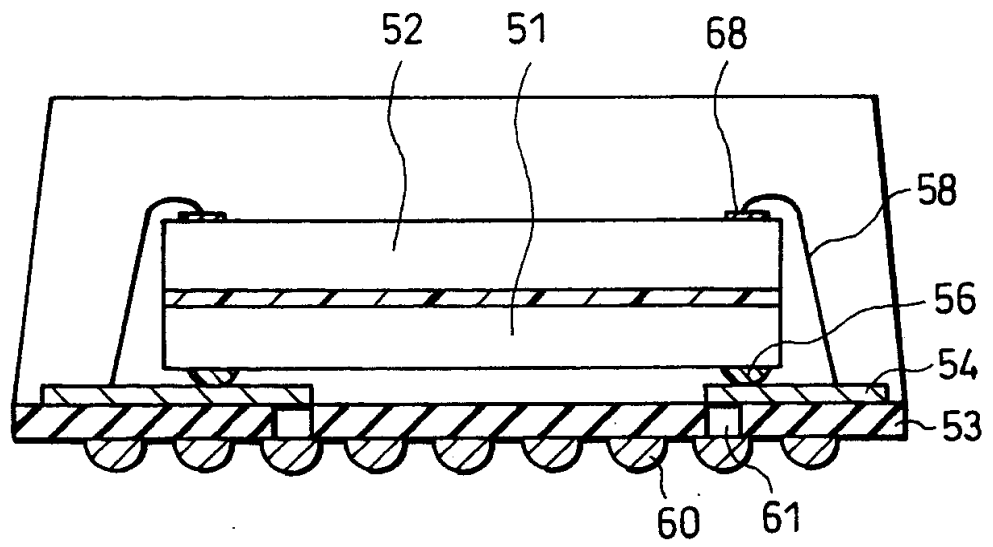


图 11(b)

000327

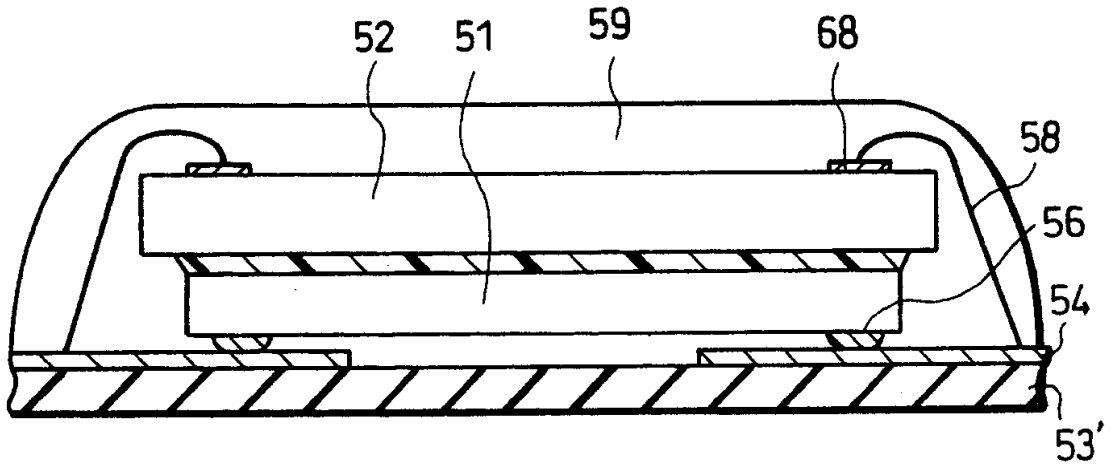


图 12