

(19) 日本国特許庁(JP)

(12) 公表特許公報(A)

(11) 特許出願公表番号

特表2018-505567
(P2018-505567A)

(43) 公表日 平成30年2月22日(2018.2.22)

(51) Int.Cl. F I テーマコード(参考)
H O 1 L 33/14 (2010.01) H O 1 L 33/14 5 F 2 4 1

審査請求 有 予備審査請求 未請求 (全 35 頁)

<p>(21) 出願番号 特願2017-553307 (P2017-553307)</p> <p>(86) (22) 出願日 平成27年12月7日 (2015.12.7)</p> <p>(85) 翻訳文提出日 平成29年8月9日 (2017.8.9)</p> <p>(86) 国際出願番号 PCT/US2015/064295</p> <p>(87) 国際公開番号 W02016/111789</p> <p>(87) 国際公開日 平成28年7月14日 (2016.7.14)</p> <p>(31) 優先権主張番号 62/100,348</p> <p>(32) 優先日 平成27年1月6日 (2015.1.6)</p> <p>(33) 優先権主張国 米国 (US)</p> <p>(31) 優先権主張番号 14/853,614</p> <p>(32) 優先日 平成27年9月14日 (2015.9.14)</p> <p>(33) 優先権主張国 米国 (US)</p>	<p>(71) 出願人 503260918 アップル インコーポレイテッド アメリカ合衆国 95014 カリフォル ニア州 クパチーノ インフィニット ル ープ 1</p> <p>(74) 代理人 100094569 弁理士 田中 伸一郎</p> <p>(74) 代理人 100088694 弁理士 弟子丸 健</p> <p>(74) 代理人 100103610 弁理士 ▲吉▼田 和彦</p> <p>(74) 代理人 100067013 弁理士 大塚 文昭</p> <p>(74) 代理人 100086771 弁理士 西島 孝喜</p>
--	---

最終頁に続く

(54) 【発明の名称】 非発光性側壁再結合を低減させる LED 構造

(57) 【要約】

垂直型 LED の側壁に沿った非発光性側壁再結合を低減するための LED 構造であって、上部電流拡散層、下部電流拡散層、及び上部電流拡散層と下部電流拡散層との間の活性層にわたる p n ダイオード側壁を備える、LED 構造を開示する。

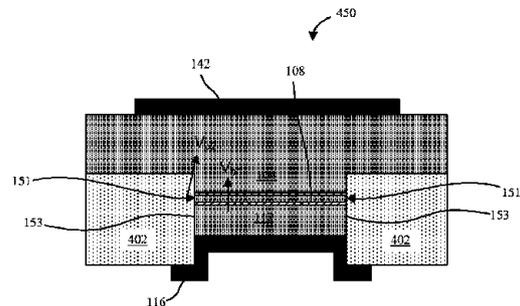


FIG. 4F

- 【特許請求の範囲】
- 【請求項 1】
 p n ダイオード層であって、
 上部電流拡散と、
 下部電流拡散層と、
 前記上部電流拡散層と前記下部電流拡散層との間の活性層と、
 前記上部電流拡散層、前記活性層、及び前記下部電流拡散層にわたる p n ダイオード層側壁と、
 を含む p n ダイオード層を備える、発光ダイオード（LED）。 10
- 【請求項 2】
 前記活性層の横端が、前記 p n ダイオード層側壁内に、内側に閉じ込められている、請求項 1 に記載の発光ダイオード。
- 【請求項 3】
 前記 p n ダイオード層側壁を取り囲む、その場エピタキシャル再成長不活性化層を更に備える、請求項 1 に記載の発光ダイオード。
- 【請求項 4】
 前記 p n ダイオード層側壁を取り囲み、かつ前記下部電流拡散層の下に存在する、別の場所でのエピタキシャル再成長不活性化層を更に備える、請求項 1 に記載の発光ダイオード。 20
- 【請求項 5】
 前記 p n ダイオード層側壁内に拡散不活性化層を更に備える、請求項 1 に記載の発光ダイオード。
- 【請求項 6】
 前記下部電流拡散層によって横方向に取り囲まれた、拡散 p 型ドープ領域を更に備える、請求項 1 に記載の発光ダイオード。
- 【請求項 7】
 前記 LED の内側に横 p n 接合を更に備える、請求項 1 に記載の発光ダイオード。
- 【請求項 8】
 前記活性層はリンベースであり、前記 p n ダイオード層側壁を横方向に取り囲む AlInP 不活性化層を更に備える、請求項 1 に記載の発光ダイオード。 30
- 【請求項 9】
 前記活性層は窒化物ベースであり、前記 p n ダイオード層側壁を横方向に取り囲む GaN 不活性化層を更に備える、請求項 1 の発光ダイオード。
- 【請求項 10】
 前記活性層は (100) 領域と、前記 (100) 領域からの向きの一致しない傾斜領域とを含む、請求項 1 に記載の発光ダイオード。
- 【請求項 11】
 前記傾斜領域上に活性 p n 接合が形成される、請求項 10 に記載の発光ダイオード。
- 【請求項 12】
 前記活性層の前記横端は切り込みによって前記 LED の前記内側に配置され、次に周囲の層のマストランスポートが行われる、請求項 2 に記載の発光ダイオード。 40
- 【請求項 13】
 前記活性層の前記横端は、前記 LED の前記内側に、表面変換によって配置される、請求項 2 に記載の発光ダイオード
- 【請求項 14】
 前記活性層は分離された量子ドットの塊を含む、請求項 1 に記載の発光ダイオード。
- 【請求項 15】
 前記活性層は埋め込まれたナノピラーを含む、請求項 1 に記載の発光ダイオード。
- 【請求項 16】
 前記活性層を取り囲む、相互混合された不活性化領域を更に備える、請求項 2 に記載の 50

発光ダイオード。

【請求項 17】

前記 p n ダイオード層側壁を取り囲む Al_2O_3 側壁不活性化層を更に備える、請求項 1 に記載の発光ダイオード。

【発明の詳細な説明】

【技術分野】

【0001】

本明細書に記載される実施形態は、LED に関する。より具体的には、実施形態はマイクロLED に関する。

【0002】

(関連出願の相互参照)

本出願は、2015年1月6日に提出された米国特許仮出願第62/100,348号の優先権の利益を主張し、同文献の開示全体は本明細書において参照により援用されている。

【背景技術】

【0003】

発光ダイオード(LED)は、ますます、既存の光源の代替技術と見なされつつある。例えば、LEDは、標識、信号機、自動車のテールライト、モバイル電子機器のディスプレイ、及びテレビ内に見られる。従来の光源と比較したLEDの様々な利益としては、効率の増大、より長い製品寿命、可変発光スペクトル、及び、様々なフォームファクタに統合可能である点を挙げることができる。

【発明の概要】

【0004】

LEDの1つのタイプは、ダイオードの放出層が有機化合物で形成される、有機発光ダイオード(OLED)である。OLEDの1つの利点は、その有機放出層を可撓性基板上に印刷することができる点である。OLEDは薄いフレキシブルディスプレイ内に統合されており、多くの場合、携帯電話及びデジタルカメラなどの、ポータブル電子デバイス用のディスプレイを作製するために使用される。

【0005】

LEDの別のタイプは、ダイオードの放出層が、より厚い半導体ベースのクラッド層の間に挟み込まれた1つ以上の半導体ベースの量子井戸層を含む、無機半導体ベースのLEDである。OLEDと比較した半導体ベースのLEDの幾つかの利点としては、効率の増大、及びより長い製品寿命を挙げることができる。ルーメン毎ワット(lm/W)の単位で表される高い発光効率は、半導体ベースのLED照明の主要な利点のうちの1つであり、他の光源と比較して、より低いエネルギー使用量又は電力使用量を可能にする。輝度(明度)は、光源の単位面積当たりの、所定の方向で放出される光の量であり、カンデラ毎平方メートル(cd/m^2)の単位で測定され、また一般に、ニット(nt)とも称される。輝度は動作電流の増大とともに増大するが、発光効率は電流密度(A/cm^2)に応じて変化するものであり、初期には、電流密度が増大するとともに増大して、最大値に到達し、次いで、「効率ドロップ」として既知の現象により、減少する。内部量子効率(IQE)として既知の、内部で光子を生成する能力を含む多くの因子が、LEDデバイスの発光効率に寄与する。内部量子効率は、そのLEDデバイスの品質及び構造の関数である。外部量子効率(EQE)は、放出される光子の数を、注入された電子の数で除算したものと定義される。EQEは、そのLEDデバイスのIQE及び光抽出効率の関数である。低い動作電流密度(注入電流密度、又は順方向電流密度とも呼ばれる)では、LEDデバイスのIQE及びEQEは、初期には、動作電流密度が増大するとともに増大し、次いで、効率ドロップとして既知の現象で、動作電流密度が増大するとともに低下を開始する。低い電流密度では、非発光性再結合と呼ばれる、光の生成を伴わずに電子と正孔とが再結合する、欠陥又は他のプロセスの強い影響により、効率が低い。それらの欠陥が飽和状態になるとともに発光性再結合が優勢となり、効率が増大する。「効率ドロップ」つま

10

20

30

40

50

り効率の漸減は、注入電流密度が、LEDデバイスにとって特徴的な値を上回る際に開始する。

【図面の簡単な説明】

【0006】

【図1A】一実施形態に係る、バルクLED基板の側断面図である。

【図1B】複数の実施形態に係る、LEDのアレイを作製するための片面処理手順の側断面図である。

【図1C】複数の実施形態に係る、LEDのアレイを作製するための片面処理手順の側断面図である。

【図1D】複数の実施形態に係る、LEDのアレイを作製するための片面処理手順の側断面図である。

【図1E】複数の実施形態に係る、LEDのアレイを作製するための片面処理手順の側断面図である。

【図1F】複数の実施形態に係る、LEDのアレイを作製するための片面処理手順の側断面図である。

【図2】LEDの側壁に沿って活性層端を備えるLEDの側断面図である。

【図3】一実施形態に係る、活性層に比べて幅が縮小された下部電流拡散層台脚構造を有するLEDの側断面図である。

【図4A】一実施形態に係る、その場再成長pn接合側壁不活性化層を有するLEDを形成する方法の側断面図である。

【図4B】一実施形態に係る、その場再成長pn接合側壁不活性化層を有するLEDを形成する方法の側断面図である。

【図4C】一実施形態に係る、その場再成長pn接合側壁不活性化層を有するLEDを形成する方法の側断面図である。

【図4D】一実施形態に係る、その場再成長pn接合側壁不活性化層を有するLEDを形成する方法の側断面図である。

【図4E】一実施形態に係る、その場再成長pn接合側壁不活性化層を有するLEDを形成する方法の側断面図である。

【図4F】一実施形態に係る、その場再成長pn接合側壁不活性化層を有するLEDの側断面図である。

【図5A】一実施形態に係る、蒸気エッチングされた側壁及び再成長側壁不活性化層を有するLEDを形成する方法の側断面図である。

【図5B】一実施形態に係る、蒸気エッチングされた側壁及び再成長側壁不活性化層を有するLEDを形成する方法の側断面図である。

【図5C】一実施形態に係る、蒸気エッチングされた側壁及び再成長側壁不活性化層を有するLEDを形成する方法の側断面図である。

【図5D】一実施形態に係る、蒸気エッチングされた側壁及び再成長側壁不活性化層を有するLEDを形成する方法の側断面図である。

【図5E】一実施形態に係る、蒸気エッチングされた側壁及び再成長側壁不活性化層を有するLEDを形成する方法の側断面図である。

【図5F】一実施形態に係る、蒸気エッチングされた側壁及び再成長側壁不活性化層を有するLEDを形成する方法の側断面図である。

【図5G】一実施形態に係る、蒸気エッチングされた側壁及び再成長側壁不活性化層を有するLEDを形成する方法の側断面図である。

【図5H】一実施形態に係る、蒸気エッチングされた側壁及び再成長側壁不活性化層を有するLEDを形成する方法の側断面図である。

【図5I】一実施形態に係る、再成長側壁不活性化層を有するLEDの側断面図である。

【図6A】一実施形態に係る、拡散側壁不活性化層を有するLEDを形成する方法の側断面図である。

【図6B】一実施形態に係る、拡散側壁不活性化層を有するLEDを形成する方法の側断面

10

20

30

40

50

面図である。

【図 6 C】一実施形態に係る、拡散側壁不活性化層を有する LED を形成する方法の側断面図である。

【図 6 D】一実施形態に係る、拡散側壁不活性化層を有する LED を形成する方法の側断面図である。

【図 6 E】一実施形態に係る、拡散側壁不活性化層を有する LED を形成する方法の側断面図である。

【図 6 F】一実施形態に係る、拡散側壁不活性化層を有する LED の断側面図である。

【図 7 A】一実施形態に係る、選択的拡散によって LED 内に pn 接合を形成する方法の側断面図である。

【図 7 B】一実施形態に係る、選択的拡散によって LED 内に pn 接合を形成する方法の側断面図である。

【図 7 C】一実施形態に係る、選択的拡散によって LED 内に pn 接合を形成する方法の側断面図である。

【図 7 D】一実施形態に係る、選択的拡散によって LED 内に pn 接合を形成する方法の側断面図である。

【図 7 E】一実施形態に係る、選択的拡散によって LED 内に pn 接合を形成する方法の側断面図である。

【図 7 F】一実施形態に係る、選択的に拡散された pn 接合を有する LED の側断面図である。

【図 8 A】一実施形態に係る、拡散横接合を有する LED を形成する方法の側断面図である。

【図 8 B】一実施形態に係る、拡散横接合を有する LED を形成する方法の側断面図である。

【図 8 C】一実施形態に係る、拡散横接合を有する LED を形成する方法の側断面図である。

【図 8 D】一実施形態に係る、拡散横接合を有する LED を形成する方法の側断面図である。

【図 8 E】一実施形態に係る、拡散横接合を有する LED を形成する方法の側断面図である。

【図 8 F】一実施形態に係る、拡散横接合を有する LED の側断面図である。

【図 9 A】一実施形態に係る、選択的エリアが成長し、その場成長した側壁不活性化層を有する LED を形成する方法の側断面図である。

【図 9 B】一実施形態に係る、選択的エリアが成長し、その場成長した側壁不活性化層を有する LED を形成する方法の側断面図である。

【図 9 C】一実施形態に係る、選択的エリアが成長し、その場成長した側壁不活性化層を有する LED を形成する方法の側断面図である。

【図 9 D】一実施形態に係る、選択的エリアが成長し、その場成長した側壁不活性化層を有する LED を形成する方法の側断面図である。

【図 9 E】一実施形態に係る、選択的エリアが成長し、その場成長した側壁不活性化層を有する LED を形成する方法の側断面図である。

【図 9 F】一実施形態に係る、その場成長側壁不活性化層を有する、選択的に成長した LED の、x 方向 (1 1 1) 面に沿った側断面図である。

【図 9 G】一実施形態に係る、その場成長側壁不活性化層を有する、選択的に成長した LED の、y 方向 (1 1 1) 面に沿った側断面図である。

【図 10 A】一実施形態に係る、再成長側壁不活性化層を有する LED を形成する方法の側断面図である。

【図 10 B】一実施形態に係る、再成長側壁不活性化層を有する LED を形成する方法の側断面図である。

【図 10 C】一実施形態に係る、再成長側壁不活性化層を有する LED を形成する方法の

10

20

30

40

50

側断面図である。

【図10D】一実施形態に係る、再成長側壁不活性化層を有するLEDを形成する方法の側断面図である。

【図10E】一実施形態に係る、再成長側壁不活性化層を有するLEDの、x方向(111)面に沿った側断面図である。

【図10F】一実施形態に係る、再成長側壁不活性化層を有するLEDの、y方向(111)面に沿った側断面図である。

【図10G】一実施形態に係る、再成長側壁不活性化層及び幅広上部電流拡散層を有するLEDの、x方向(111)面に沿った側断面図である。

【図10H】一実施形態に係る、再成長側壁不活性化層及び幅広上部電流拡散層を有するLEDの、y方向(111)面に沿った側断面図である。

【図11A】一実施形態に係る、パターン基板上に形成されて方向依存性ドーピングを含むpnダイオード層の詳細断面図である。

【図11B】一実施形態に係る、方向依存性ドーピングを有するLEDpn接合を形成する方法の側断面図である。

【図11C】一実施形態に係る、方向依存性ドーピングを有するLEDpn接合を形成する方法の側断面図である。

【図11D】一実施形態に係る、方向依存性ドーピングを有するLEDpn接合を形成する方法の側断面図である。

【図11E】一実施形態に係る、方向依存性ドーピングを有するLEDpn接合の側断面図である。

【図11F】一実施形態に係る、方向依存性ドーピングを有するLEDpn接合の側断面図である。

【図12A】一実施形態に係る、選択的エッチング及びマストランスポートによるLEDの形成方法の側断面図である。

【図12B】一実施形態に係る、選択的エッチング及びマストランスポートによるLEDの形成方法の側断面図である。

【図12C】一実施形態に係る、選択的エッチング及びマストランスポートによるLEDの形成方法の側断面図である。

【図12D】一実施形態に係る、選択的エッチング及びマストランスポートによるLEDの形成方法の側断面図である。

【図12E】一実施形態に係る、選択的エッチング及びマストランスポートによるLEDの形成方法の側断面図である。

【図12F】一実施形態に係る、選択的エッチング及びマストランスポートによるLEDの形成方法の側断面図である。

【図12G】一実施形態に係る、切り込みのある活性層を備えるLEDの断側面図である。

【図12H】一実施形態に係る、切り込みのある活性層を備えるLEDの断側面図である。

【図13A】一実施形態に係る、表面変換によってLEDの側壁を不活性化させる方法の側断面図である。

【図13B】一実施形態に係る、表面変換によってLEDの側壁を不活性化させる方法の側断面図である。

【図13C】一実施形態に係る、表面変換によってLEDの側壁を不活性化させる方法の側断面図である。

【図14A】一実施形態に係る、活性層内に量子ドットを有するLEDの側断面図である。

【図14B】一実施形態に係る、量子ドットを有するLED活性層の概略上面図である。

【図15A】一実施形態に係る、活性層内にナノピラーを有するLEDを形成する方法の側断面図である。

10

20

30

40

50

【図15B】一実施形態に係る、活性層内にナノピラーを有するLEDを形成する方法の側断面図である。

【図15C】一実施形態に係る、活性層内にナノピラーを有するLEDを形成する方法の側断面図である。

【図15D】一実施形態に係る、活性層内にナノピラーを有するLEDの側断面図である。

【図15E】一実施形態に係る、活性層内にナノピラーを有し、トップハット構成のLEDの側断面図である。

【図16A】一実施形態に係る、pnダイオード層側壁でヘテロ構造が相互混合するLEDを形成する方法の側断面図である。

【図16B】一実施形態に係る、pnダイオード層側壁でヘテロ構造が相互混合するLEDを形成する方法の側断面図である。

【図16C】一実施形態に係る、pnダイオード層側壁でヘテロ構造が相互混合するLEDを形成する方法の側断面図である。

【図16D】一実施形態に係る、pnダイオード層側壁でヘテロ構造が相互混合するLEDを形成する方法の側断面図である。

【図16E】一実施形態に係る、相互混合したLEDのヘテロ構造の側断面図である。

【図16F】一実施形態に係る、相互混合LEDのヘテロ構造及び量子井戸ドーパント層の側断面図である。

【図17A】一実施形態に係る、側壁不活性化層を有するLEDを形成する方法の断側面図である。

【図17B】一実施形態に係る、側壁不活性化層を有するLEDを形成する方法の断側面図である。

【図17C】一実施形態に係る、側壁不活性化層を有するLEDを形成する方法の断側面図である。

【図17D】一実施形態に係る、側壁不活性化層を有するLEDを形成する方法の断側面図である。

【図17E】一実施形態に係る、側壁不活性化層を有するLEDを形成する方法の断側面図である。

【図17F】一実施形態に係る、側壁不活性化層を有するLEDを形成する方法の断側面図である。

【図18A】一実施形態に係る、埋め込み回路を備えるディスプレイパネルに統合されたLEDの側面図である。

【図18B】一実施形態に係る、マイクロチップを備えるディスプレイパネルに統合されたLEDの側面図である。

【図19】一実施形態に係るディスプレイシステムの概略図である。

【図20】一実施形態に係る照明システムの概略図である。

【発明を実施するための形態】

【0007】

実施形態は、LEDの側壁での非発光性再結合を低減するための様々な構造上の構成を有するLED、及びそのLEDの形成方法を記載する。例えば、様々な構造には、側壁不活性化法、電流閉じ込め法、及びそれらの組み合わせが挙げられ得る。しかし、特定の実施形態を、これらの特定の詳細のうち1つ以上を伴わないで、又は他の既知の方法及び構成と組み合わせ、実施することができる。以下の説明において、実施形態の完全な理解を提供するために、具体的な構成、寸法、及びプロセスなどの、多数の特定の詳細が記載されている。他の例では、実施形態を不必要に不明瞭にしないように、周知の半導体プロセス及び製造技術については特に詳細に説明していない。本明細書を通じた「1つの実施形態」への言及は、その実施形態と関連して述べる特定の機能、構造、構成、又は特徴が、少なくとも1つの実施形態の中に含まれることを意味する。したがって、本明細書全体を通じて各所にある「1つの実施形態において」とのフレーズの記述は、必ずしも同一の

10

20

30

40

50

実施形態を指すものではない。更に、この特定の特徴、構造、構成、又は特性は、1つ以上の実施形態の中で任意の好適な方法で組み合わせることができる。

【0008】

本明細書で使用される用語「の上に (above)」、「の上に (over)」、「へと (to)」、「の間 (between)」、「にわたる (spanning)」、及び「上に (on)」は、他の層に対するある層の相対位置について、言及する場合がある。ある層が別の層「の上に (above)」、「の上に (over)」、「にわたる (spanning)」、若しくは「上に (on)」あること、又は別の層「へと (to)」若しくは「接触 (contact)」して接合することは、別の層と直接接触する、又は1つ以上の介在層を有してもよい。層と層と「の間 (between)」の1つの層というのは、両方の層と直接接触してもよく、1つ以上の介在層を有してもよい。

10

【0009】

一態様では、複数の実施形態はマイクロLEDであり得るLEDを記載し、そのLEDはLED側壁での非発光性再結合を低減する特定の構造上の構成を含む。発光性LEDの側壁が、注入キャリアについての、非発光性再結合のシンクを表し得ることが観察されている。このことは、側壁が不満足な接合、化学的汚染、及び構造上の損傷（特にドライエッチングした場合）によって特徴づけられることによる可能性がある。注入キャリアは、これらの欠陥に関連付けられる状態で非発光的に再結合する。よって、LEDの外周は光学的に無効であってもよく、LEDの全体的な効率が低下する。この非発光性再結合はまた、表面でバンドが曲がった結果として得られてもよく、このことで電子と正孔が非発光的に結合するまで閉じ込められる状態の密度となる。側壁表面効果が生じる特徴的な距離はキャリア拡散長に関係し、これは複数の実施形態によるいくつかの用途では典型的に1~10 μm であってもよい。よって、効率性の低下は、LED横寸法がキャリア拡散長に近づくマイクロLEDにおいて特に深刻である。

20

【0010】

かかる非発光性再結合は、特に、電流が欠陥を飽和させることができない特性内部量子効率 (IQE) 曲線のプレドループ領域内にてLEDが低電流密度で駆動される時に、LEDデバイス効率に著しい影響を与える可能性がある。複数の実施形態によれば、側壁不活性化法、電流閉じ込め構造、及びそれらの組み合わせは、活性層の外側又は側面の近くでの非発光性再結合の量を減少させることができ、LEDデバイスの効率を上げることができるように記載されている。

30

【0011】

いくつかの実施形態では、本明細書に用いられる用語「マイクロ」LEDは、LEDの説明上の大きさ（例えば、長さ又は幅）を指すことができる。いくつかの実施形態では、「マイクロ」LEDは、多くの用途において、1 μm ~約300 μm 、又は100 μm 以下の規模とすることができる。より具体的には、いくつかの実施形態では、「マイクロ」LEDは、1 μm ~20 μm 、例えば、LED横寸法がキャリア拡散長に近づく10 μm 又は5 μm の規模とすることができる。しかし、実施形態は必ずしもこれに限定されず、これら実施形態の特定の様態はより大きな尺度、又は場合によってはより小さな尺度に適用できる場合があることを理解すべきである。

40

【0012】

一実施形態では、少なくとも活性層を備えるLEDの側壁面は、LEDの発光効率を回復させるために不活性化されている。様々な再成長及び拡散法などを含む、側壁不活性化のための多種多様な異なる構造上の構成が開示されている。かかる側壁不活性化は、特定の不活性化法によっていくつかの効果を有し得る。1つの効果は、格子構造を保持し、LEDの側壁及び/又は活性層端での欠陥を最小限に抑え、これによりLED側壁及び/又は活性層端での非発光結合の効果を低減させることであってもよい。別の効果は、LED側壁及び/又は活性層端をpnダイオード層の内側に移動させて、欠陥が存在し得るpnダイオード層の側壁からpnダイオード層が離れて、電流注入経路が内側に閉じ込められるようにすることであってもよい。

50

【0013】

一実施形態では、LED側壁を活性層に隣接して形成するために、その場エッチングが行われる。例えば、これはMOCVDエピタキシャル成長リアクタにて行われる。このようにして、純化学的なエッチングは、ICP/RIEなどのドライエッチング法に比べて最小限の構造上の損傷をもたらす。その場エッチングの直後に、新たに生成された表面上で側壁不活性化層のその場エピタキシャル再成長が続く。空気への暴露がないため、側壁の酸化が排除される。不活性化層がLED側壁上にエピタキシャルに成長するため、自由表面での未結合手（再成長前）が満たされる。よって、格子構造が保持され、LED側壁での欠陥が最小限に抑えられる。このようにして、LED側壁での表面再結合を低減し得る。

10

【0014】

いくつかの実施形態では、拡散法は結果的に、LED側壁及び/又は活性層の横端（例えば、1つ以上の量子井戸を含む）をpnダイオード層の内側に移動させる。よって、pnダイオード層内及び内側に閉じ込められた活性層の横方向周りに不活性化層を形成することで、活性層からの、横方向のキャリア拡散に対する障壁が生成される。かかる障壁は、欠陥が存在し得る隣接するpnダイオード層側壁への、活性層端からの横方向のキャリア拡散を防止し得る。よって、いくつかの実施形態では、不活性化層は上述のキャリア拡散長である1~10µmよりも狭くてもよい。

【0015】

LED側壁を不活性化し、表面再結合を低減するための他の多種多様な構造上の構成が記載されている。一実施形態では、側壁不活性化層のエピタキシャル成長は他の場所で行われる。例えば、GaNベースLEDについては、LED側壁を蒸気エッチングした後に行ってもよい。

20

【0016】

一実施形態では、側壁不活性化は、露出されたpnダイオード層側壁に拡散することで、活性層の端をpnダイオード層の内側にずらすことによって、実現される。

【0017】

一実施形態では、活性層はLEDの内側に、拡散によって形成される。このようにして、電流注入経路はLEDの内側を通るように、かつ側壁から離れるように方向づけられる。

30

【0018】

一実施形態では、LEDメサが選択的に成長させられて、次に側壁不活性化層のその場成長によって活性層端を被覆する。

【0019】

一実施形態では、LED活性層及びクラッド層を、層内のn型ドーブ及びp型ドーブが表面の方向に依存するように、パターン基板の上に成長させる。例えば、一実施形態では、p型ドーパント及びn型ドーパントが同時にチャンバ内に流し込まれ、そこで異なる露出面に優先的に堆積される。

【0020】

一実施形態では、活性層を選択的にエッチングして、n型ドーブされたクラッド層（又は電流拡散層）とp型ドーブされたクラッド層（又は電流拡散層）との間に切り込みを生成する。この切り込みを次にマストランスポートで充填することで、結果的に活性層の端がpnダイオード層の内側に閉じ込められる。

40

【0021】

一実施形態では、pnダイオード層の側壁でのバンドギャップエネルギーが、表面変換によって増加する。例えば、pnダイオード層の側壁は、グループV化学種が蒸発し（例えば、As）、グループV蒸気化学種（例えば、P）に置き換わる、高温での気化学に暴露されてもよい。このようにして、側壁面でより高いバンドギャップエネルギーを有することで、活性層が効果的にpnダイオード層の内側に閉じ込められる。

【0022】

50

一実施形態では、堆積条件及び層のひずみは、活性層内の堆積成分の溶解度ギャップを有効活用し、特定の化学種が分離して塊を形成する非均質組成物を形成するために、制御される。このようにして量子ドット効果が得られ、活性層にわたる横方向での拡散が低減され、結果として得られる表面上の側壁再結合が低減される。

【0023】

一実施形態では、選択的な成長又はパターン化によってナノピラーが形成される。ナノピラーの形成は、ドット又は台脚でのキャリア局所化を有効活用する量子ドット効果に貢献してもよく、活性層にわたって横方向に拡散するのを低減させ得る。ナノピラーの形成は、活性層内の表面積を付加的に増加し得て、それによってLED側壁での活性層の対応する表面積を減少させる。

【0024】

一実施形態では、空孔を生成するために選択的な拡散を用いており、pnダイオード層側壁での相互拡散を引き起こす。このようにして、活性層をpnダイオード層の内側に効果的に閉じ込める側壁表面にて、より高いバンドギャップエネルギーが生成される。

【0025】

一実施形態では、pnダイオード層の側壁を取り囲む側壁不活性化層（例えば、 Al_2O_3 ）を形成するために、原子層堆積（ALD）を用いている。

【0026】

いくつかの実施形態によれば、上記の構造上の構成のいずれをも、電流拡散層台脚構造と組み合わせてもよい。例えば、pn構成にあるp型ドープ層又はn型ドープ層のいずれもが、電流拡散層として考慮され得る。一実施形態では、電流拡散層のいずれかが、pnダイオードを備える活性層よりも狭いようにパターン化されている。図示する例示的な実施形態のいくつかでは、下部電流拡散層（例えば、p型ドープ層）は、低減された幅を有する台脚構造を形成するためにパターン化される。このようにして、電位がLEDにわたって印加されると、活性層内の電流注入エリアは下部電流拡散層台脚と上部電流拡散層のエリアの関係性によって変更され得る。動作中に、電流注入エリアは、下部電流拡散層の台脚構成のエリアが減らされるのと同時に、減らされる。このようにして、電流注入エリアを、活性層内にて、活性層の外面又は側面から離して、内側に閉じ込めることができる。

【0027】

それに加えて、電流拡散層台脚構造が採用される場合、pnダイオード層の上面の表面積が、活性層内の電流閉じ込め領域の表面積よりも大きいLEDを設計することができる。このことによって、より大きいLEDデバイスを作製することができ、静電転写ヘッドアセンブリを用いてLEDデバイスを転写するのに利益となる一方で、閉じ込められた電流注入エリアによって、特にLEDデバイスIQE曲線のプレドープ領域より低いとその近くの注入電流及び注入電流密度で動作する時に、結果としてLEDデバイスの電流密度の増加及び効率性の向上をもたらす構造を提供する。

【0028】

以下の説明では、LED（マイクロLEDであってもよい）のアレイを形成するための例示的な処理手順を説明する。図1Aに示すように、一実施形態に係る、成長用基板上に形成されるpnダイオード層115を備えるバルクLED基板100の側断面図が記載されている。例えば、図1Aに示すpnダイオード層115は、赤原色（例えば、620～750nmの波長）、緑原色（例えば、495～570nmの波長）、又は青原色（例えば、450～495nmの波長）の発光のために設計され得るが、実施形態はこれらの例示的な発光スペクトルに限定されない。pnダイオード層115は、スペクトルの所定領域に対応するバンドギャップを有する多種多様な化合物半導体から作製されることができる。例えば、pnダイオード層115は、III-V族材料（例えば、ZnSe）、又はIII-V族窒化物材料（例えば、GaN、AlN、InN、InGaN、及びそれらの合金）、III-Vリン化物材料（例えば、GaP、AlGaInP、及びそれらの合金）、及びIII-Vヒ化物合金（AlGaAs）を含むIII-V族材料に基づく1つ以

10

20

30

40

50

上の層を含むことができる。成長用基板 100 は、シリコン、SiC、GaAs、GaN、及びサファイヤなどの任意の好適な基板を含むことができるが、これらに限定されない。

【0029】

pnダイオード層 115 は、用途によって多種多様な構成を含むことができる。一般的に、pnダイオード層 115 は、第 1 ドーパント型（例えば、n 型ドーブ）の電流拡散層 104、反対のドーパント型（例えば p 型ドーブ）の電流拡散層 112、及び電流拡散層 104 と 112 との間に活性層 108 を備える。例えば、活性層 108 は単一の量子井戸（SQW）又は多重量子井戸（SQW）層であってもよい。一実施形態では、量子井戸の数がより少ないと、横方向の電流拡散に対するより高い耐性、より高いキャリア密度、及び完成した LED 内で電流を内側に閉じ込める助けを与え得る。一実施形態では、活性層 108 は SQW を含む。一実施形態では、活性層 108 は 10 未満の量子井戸層を有する MWQ 構造である。一実施形態では、活性層 108 は 1 ~ 3 の量子井戸を有する MWQ 構造である。pnダイオード層 115 は、追加の層を任意選択的に含んでもよい。例えば、クラッド層 106、110 を活性層 108 の対向する側に形成して、活性層 108 内に電流を閉じ込め、活性層 108 よりも大きいバンドギャップを保有してもよい。クラッド層 106、110 は、隣接する電流拡散層 104、112 のドーブと一致するようにドーブされてもよい。一実施形態では、クラッド層 106 は n 型ドーパントでドーブされており、クラッド層 110 は p 型ドーパントでドーブされており、又はその逆である。複数の実施形態によれば、電流拡散層はクラッド層と機能的に類似していてもよい。

10

20

【0030】

例示的に、一実施形態では、pnダイオード層 115 は赤の光を発するように設計されており、材料はリンベースである。赤色発光のための以下の材料の列挙は例示を意図するものであり、限定する意図はない。例えば、pnダイオード層 115 を形成する層は、AlInP、AlInGaP、AlGaAs、GaP、及び GaAs を含んでもよい。一実施形態では、電流拡散層 104 は n 型 AlInP 又は n 型 AlGaInP を含み、クラッド層 106 は n 型 AlInGaP を含み、クラッド層 110 は p 型 AlGaInP を含み、電流拡散層 112 は p 型 GaP 又は p 型 AlInP を含む。量子井戸 108 は、AlGaInP、AlGaAs、及び InGaP などの多種多様な材料から形成されてもよいが、これらに限定されない。かかる実施形態では、好適な成長用基板 102 は、シリコン、SiC、及び GaAs を含んでもよいが、これらに限定されない。

30

【0031】

例示的に、一実施形態では、pnダイオード層 115 は青又は緑の光を発するために設計されており、材料は窒化物ベースである。以下の青色又は緑色発光のための以下の材料の列挙は例示を意図するものであり、限定する意図はない。例えば、pnダイオード層 115 を形成する層は、GaN、AlGaN、InGaN を含んでもよい。一実施形態では、電流拡散層 104 は n 型 GaN を含み、クラッド層 106 は任意選択的に存在せず、クラッド層 110 は p 型 AlGaN を含み、電流拡散層 112 は p 型 GaN を含む。量子井戸 108 は、InGaN などの多種多様な材料から形成されてもよいが、これらに限定されない。かかる実施形態では、好適な成長用基板 102 は、シリコン及びサファイヤを含んでもよいが、これらに限定されない。一実施形態では、クラッド層 106 は、内的圧電体及び自発分極場によって、必ずしも窒化物ベース LED について必要ではない。

40

【0032】

図 1B ~ 図 1F は、LED のアレイを作製するための片面処理手順の側断面図である。図 1B に示すように、導電性コンタクト 116 のアレイを pnダイオード層 115 の上に形成し、pnダイオード層 115 をエッチングしてメサ構造 120 間に溝 118 を形成する。導電性コンタクト 116 は積層体を含んでもよい。例示的な層は、電極層、ミラー層、接着/バリア層、拡散障壁、及び完成した LED を転写先基板に接合するための接合層を含むことができる。一実施形態では、導電性コンタクト 116 は p 型ドーブされた電流拡散層 112 上に形成され、機能的に p 型コンタクトである。エッチングは、ドライエッ

50

チング又はウェットエッチングなどの好適な方法を用いて行うことができる。図1Bに示す実施形態では、溝はn型ドーブされた電流拡散層104を完全に貫通して形成されていない。あるいは、溝はn型ドーブされた電流拡散層104を完全に貫通して形成される。いくつかの実施形態では、台脚はp型ドーブされた電流拡散層112を部分的に通っている(図3を参照)。例えば、図3に形成された構造は、片面処理を用いて、又は台脚が片面処理を用いて形成される両面処理を用いて作ることができ、メサ構造は両面処理を用いて転写先基板に転写した後にエッチングされる。

【0033】

メサ構造120の形成後、パターン化されたpnダイオード層115の上に犠牲剥離層122を形成してもよく、次に犠牲剥離層122をパターン化して導電性コンタクト116の上に開口部124を形成してもよい。犠牲剥離層122は酸化物(例えば、 SiO_2)又は窒化物(例えば、 SiN_x)から形成されてもよいが、他の層から選択的に除去可能な他の材料を用いてもよい。開口部124の高さ、幅、及び長さは、形成される安定化支柱の高さ、長さ、及び幅、並びに結果的に安定化支柱のレイ上でピックアップの態勢にあるLEDのレイ(例えば、マイクロLED)のピックアップに耐え得る接着強度に対応する。

10

【0034】

図1Dに示すように、成長用基板102上のパターン化された構造は、キャリア基板140に接着性接合材料を用いて接合されて、安定化層130を形成する。一実施形態では、接着性接合材料は、ベンゾシクロブテン(BCB)又はエポキシなどの熱硬化性材料である。開口部124を充填する安定化材料の部分は安定化層の安定化支柱132に対応し、溝118を充填する安定化材料の部分は安定化層の安定化孔側壁134となる。

20

【0035】

キャリア基板140を接合した後、成長用基板は、レーザーリフトオフ、エッチング、又は研削などの好適な方法を用いて取り除いて、pnダイオード層115を露出させてもよい。別々のメサ構造120を接続するn型ドーブ電流拡散層104の任意の残る部分を次に、エッチング又は研削によって取り除いて、横方向に分離するpnダイオード層115を形成してもよい。上部導電性コンタクト層142を次に、各横方向に分離したpnダイオード層115の上に形成してもよく、結果としてLED150を得る。図1E及び図1Fは、成長用基板102の除去の後に除去される材料の量、及びメサ構造120を露出させるためにエッチング又は研削し戻す量によって得られ得る、代替的な構造を示す。

30

【0036】

上記の片面処理では、pnダイオード層115は、メサ構造120を形成するために、キャリア基板140に転写される前にパターン化される。あるいは、複数の実施形態に係るLEDは、pnダイオード層115が成長用基板からキャリア基板140に転写される両面処理を用いて作製可能であり、次にpnダイオード層をパターン化することでメサ構造120を形成する。類似する最終構造を得るために、側壁不活性化法、電流閉じ込め法、及びそれらの組み合わせを含む、多種多様な処理方法を用いることができる。したがって、以下の説明におけるLED構造が全て片面処理手順を用いて説明されている一方で、これは例示的であり、限定的であるつもりはない。

40

【0037】

図2~図3は、図1B~図1Fに関して説明したものに類似する片面処理を用いて形成され得るLEDの例示的な側断面図である。図2は、pnダイオード層の側壁153に沿った、活性層108の端151を含む、LEDの側断面図である。図3は、活性層108と比較して幅が減らされた下部電流拡散層112の台脚構造を有するLEDの側断面図である。図3に示す特定の構造では、電流拡散層台脚112は、pnダイオード層の側壁153に沿った活性層108の端151から離れるように、電流注入経路を内側に閉じ込めるように機能してもよい。図2及び図3各々では、活性層108の端151が、pnダイオード層115のメサ構造120の側壁153をエッチングした結果として損傷する可能性がある。したがって、活性層の端は、非発光性再結合のための部位であってもよい。本

50

明細書に記載される実施形態によれば、多種多様な構造上の構成が、活性層の端で非発光性再結合を低減するために説明される。例えば、様々な構造には、側壁不活性化法、電流閉じ込め法、及びそれらの組み合わせが挙げられ得る。

【0038】

図4A～図4Eは、一実施形態に係る、その場再成長pn接合側壁不活性化層を有するLEDを形成する方法についての側断面図を示している。図4A～図4Eに示す特定の処理手順は、赤、青、及び緑を含む任意の発光色のLEDについて包括的であってよく、図1Aに関して上記したpnダイオード層115の構成の任意のものを含んでもよい。更に、図4A～図4Eに示す処理手順はその場エッチング及び再成長を含んでもよい。示すように、マスク117をpnダイオード層115の上に形成し、ドーパされた電流拡散層104の中に、少なくとも部分的に、溝118をエッチングする。マスク117はSiO₂などの、高温、かつエッチング及び再成長処理に関連付けられる腐食性エッチング化学物質に耐えられる誘電材料で形成されてもよい。一実施形態では、エッチング処理は、金属有機化学蒸着(MOCVD)チャンバ内で行われる、純化学エッチングである。一実施形態では、溝118は最初の部分的なドライエッチングによって形成され、次にウェハがMOCVDチャンバに移されて溝118のエッチングを完了させる。このようにして、最終的なエッチングされた表面はMOCVDチャンバ内でエッチングすることで調節され、ドライエッチング作業中に生成された物理的損傷はMOCVDチャンバ内の化学エッチングによって取り除かれる。用いられ得る例示的なドライエッチング法としては、反応性イオンエッチング(RIE)、電子サイクロトロン共鳴(ECR)、誘導結合型反応性イオンエッチング(ICP-RIE)、及び化学アシストイオンビームエッチング(CAIBE)が挙げられる。ドライエッチング化学物質は、Cl₂、BCl₃、又はSiCl₄などの化学種を含むハロゲンベースであってもよい。MOCVDチャンバ内のエッチング温度は付加的に、400～700などの高温であってもよい。具体的なエッチング化学物質は、腐食性エッチング剤とグループV要素を安定化させるグループV分解抑制剤との組み合わせを含んでもよく、高いエッチング温度で別途発生し得る分解を抑制する。

10

20

【0039】

一実施形態では、LEDは赤色発光用に設計され、pnダイオード層115はリンベースである。かかる実施形態では、エッチング用化学物質はHCl又はCl₂などの腐食性エッチング剤、及びPH₃などのグループV分解抑制剤を含む。一実施形態では、LEDは緑色又は青色発光用に設計され、pnダイオード層115は窒化物ベースである。かかる実施形態では、エッチング化学物質は、HCl、Cl₂、若しくはH₂(又はそれらの組み合わせ)等の腐食性エッチング剤と、NH₃などのグループV分解抑制剤を含む。

30

【0040】

溝118の形成に続いて、溝118内に不活性化層402がエピタキシャルに再成長される。不活性化層402の再成長は、MOCVDチャンバ内にてその場で、溝118をエッチングした直後に、かつ空気に曝されることもMOCVDチャンバから取り除かれることもなく、行われる。不活性化層402が本来の表面上にてエピタキシャルに再成長されるため、これは、pnダイオード、具体的には活性層108に対して表面不活性化物として作用する。複数の実施形態によれば、不活性化層402は、pnダイオード層115内の個々の層よりも高いバンドギャップを有する。不活性化層402もまた、p型であってもよい。リンベースの赤色発光LEDについては、不活性化層402はMg又はZnドーパントでp型ドーパされてもよい。例えば、不活性化層はAlInGaP:Mg、Znであってもよい。窒化物ベースの緑色又は青色発光のLEDについては、不活性化層402はMgでp型ドーパされてもよい。例えば、不活性化層はAlGaN:Mgであってもよい。窒化物ベースの緑色又は青色発光LEDについては、不活性化層402はC又はFeドーパントによって絶縁性にされてもよい。例えば、不活性化層はAlGaN:C、Feであってもよい。

40

【0041】

マスク117を次に取り除き、続いて図4Cに示すように、pnダイオード層115(

50

例えば、p型ドーブ電流拡散層112)の露出部分上に導電性コンタクト116が形成される。次に、溝410を不活性化層402及びpnダイオード層115を通してエッチングして、図4Dに示すメサ構造420を形成する。例えば、ここでドライエッチング法が用いられてもよい。あるいは、溝410は、LEDのpnダイオード層側壁153になるpnダイオード層115の側壁への表面損傷を低減するために、ウェットエッチングされてもよい。別の実施形態では、ドライエッチングの後にウェットエッチングが続く組み合わせが用いられる。メサ構造420を次にキャリア基板140に転写してよく、図1B~図11Fに関して上記したのと同様に上部導電性コンタクト142を形成してもよい。

【0042】

図4Fは、一実施形態に係る、その場再成長pn接合側壁不活性化層を有するLEDの側断面図である。示すように、不活性化層402は、活性層108の端、及びpnダイオード層側壁153とも対応する、LED側壁151を横方向に取り囲む。かかる実施形態では、その場エッチングが純化学的であり、構造上の損傷をもたらさず、空気への暴露がないため、化学汚染は排除される。不活性化層402はエピタキシャルに成長するため、元々の表面での全ての接合を満たす。このようにして、表面再結合が最小限に抑えられ、LEDの発光効率が回復する。更に図4Fに示すように、再成長pn接合不活性化層402は高バンドギャップ材料から形成されてもよく、したがって、発光するpn接合 V_{o1} よりも高いターンオン電圧(V_{o2})を有する、即ち、 $V_{o2} > V_{o1}$ である。結果として、電流は発光する意図された領域を優先的に流れ通る。

【0043】

図5A~図5Hは、一実施形態に係る、蒸気エッチングされた側壁及び再成長側壁不活性化層を有するLEDを形成する方法の側断面図である。一実施形態では、図5A~図5Hに示す処理手順は、緑色又は青色を発光する、窒化物ベースのLEDを対象としている。上記のように、AlGaInクラッド層106は内的圧電体及び自発分極電界によって省略されてもよい。更に、クラッド層110は、図5Aに示すpnダイオード層から付加的に省略されてもよい。上記のように、複数の実施形態に係るマイクロLEDは、従来のLEDよりも低い電流で動作してもよい。したがって、一実施形態では、AlGaInクラッド層106、110は量子井戸108のいずれかの側で必要でない可能性がある。一実施形態では、pnダイオード層115は、p型GaN層112、InGaN活性層108、及びn型GaN層104を備える。

【0044】

図5Bに示すように、pnダイオード層115の上に薄い半導体マスク層513が形成される。一実施形態では、半導体マスク層513はAlGaInから形成される。図5C~図5Dに示すように、溝118はpnダイオード層115を少なくとも部分的に通ってエッチングされて、メサ構造520を形成する。最初に、浅い溝118を、AlGaIn半導体マスク層513を通してエッチングするのに、RIE/ICPEッチングを用いてもよい。この後に高温での $H_2 + NH_3$ 蒸気エッチングが続き、溝118のエッチングを完了させてもよい。例えば、 $H_2 + NH_3$ 蒸気エッチングは結果的にRIE/ICPEッチングに比べて構造上の損傷を最小限に抑えられる可能性があり、平坦速度約200nm/時間でエッチングすることができ、垂直のm面側壁を形成することができる。AlGaInクラッド層106、110が存在しないため、それらが $H_2 + NH_3$ 蒸気エッチングに干渉したりこれを妨害したりしない。溝が適切に配向された時に、垂直の側壁を得ることができる。

【0045】

図5E~図5Hに示すように、エピタキシャルに再成長された不活性化層502をパターン化したpnダイオード層及び半導体マスク層513上に形成することができる。例えば、不活性化層502は再成長されたp型GaNであってもよい。複数の実施形態によれば、不活性化層502のエピタキシャルな再成長は、溝118の蒸気エッチングとは別の場所でもたらされる。例示的な実施形態では、pnダイオード層115内にアルミニウム含有層はなく、したがって、メサ構造520の側壁は蒸気エッチング後に酸化しない。したがって、エピタキシャルに再成長された不活性化層502は、蒸気エッチングされた側

10

20

30

40

50

壁の格子構造と、最小限の欠陥を有して一致し得る。特定の実施形態では、不活性化層 502 はその場で、即ち、MOCVDリアクタ内での蒸気エッチングの直後にエピタキシャルに再成長され、空気に曝されないようにする。溝 518 は次にエピタキシャルに再成長される不活性化層 502 を通ってエッチングされ、構造は前述のようにキャリア基板 140 に転写される。図 5 I は、一実施形態に係る、再成長側壁不活性化層を有する LED の側断面図である。示すように、LED 550 は側壁 153 の周りかつ pn ダイオード層 115 の下に形成される不活性化層 502 を備え、下部導電性コンタクト 116 は p 型ドーパされた不活性化層 502 上に形成される。示すように、不活性化層 502 は n 型ドーパされた電流拡散層 104 の側壁を完全に被覆せず、pn ダイオード層の上面にまで届かない。このようにして、pn 接合が、活性層 108 よりも高いターンオン電圧を有する 502 - 104 での境界面にて生成され、電流は発光する意図された領域を優先的に流れ通る。それに加えて、示される実施形態では、不活性化層 502 は LED 550 内の活性層 108 を横方向に取り囲み、活性層 108 の端 151 が不活性化層 502 によって不活性化されるようにする。

10

【0046】

図 6 A ~ 図 6 E は、一実施形態に係る、拡散側壁不活性化層を有する LED を形成する方法の側断面図である。一実施形態では、図 6 A ~ 図 6 E は、赤色発光用に設計されたリソベースの LED を対象としている。一実施形態では、pn ダイオード層 115 は、図 1 A に関して上記した組成物の任意のものを含む。図 6 A に示すように、pn ダイオード層 115 はパターン化されて、電流拡散層 104 を少なくとも部分的に通る溝 118 を形成する。溝 118 のエッチング中にメサ構造 120 を画定するために、マスク 605 を用いてもよい。溝 118 の形成に続き、メサ構造 120 の側壁に化学種を拡散して不活性化層 602 を形成するために、拡散作業が行われる。拡散はメサ構造 120 間にて pn ダイオード層 115 の露出表面上で付加的に生じてもよく、任意選択的には、マスク 605 が取り除かれている場合はメサ構造 120 の上部にて生じてもよい。不活性化層 602 の拡散及び形成は、以前に暴露された pn 接合（及び活性層 108）を、LED の内側にずらさせる。結果的に、pn 接合は表面と交差せず、損傷のない材料から形成される。一特定の実施形態では、相互混合されたヘテロ構造が生成される。具体的に、この実施形態では、AlInGaP ヘテロ構造は、整然とした合金結晶構造（GaAlP - InP 単層超格子を (111) 結晶面上に含む CuPt 型オーダー）を自発的に生成する条件下及び基板配向で成長される。整然とした合金クラッド層 106（例えば、n 型 AlInGaP）、量子井戸層 108（InGaP）、及びクラッド層 110（例えば、p 型 AlGaInP）は、より低いバンドギャップエネルギーによって特徴づけられる。上記の拡散処理はこの合金をランダム化し得るため、バンドギャップエネルギーを上昇させる。ランダム化された側壁は、より高いバンドギャップエネルギーを有して、側壁再結合を抑制する電位障壁を自然に形成する。よって、ランダム化された AlInGaP は不活性化層 602 を形成する。不活性化層 602 を形成するために、注入、蒸気拡散、及びソース層をコーティングした後に加熱すること（固体ソース拡散）を含む、多種多様な方法を採用することができる。

20

30

【0047】

一実施形態では、Zn 又は Mg などの p 型ドーパントが注入及び/又は拡散されて、不活性化層 602 内にて n 型層 (110、112) を p 型に変化させる。あるいは、Fe、Cr、Ni などの別の化学種、又は別のドーパントを加えて、不活性化層 602 を半絶縁性とすることができる。あるいは、プロトン衝撃又はプロトン注入としても知られるように、He 又は H を注入することができる。プロトン衝撃によって生成された損傷は、代わりに、注入された不活性化層 602 の抵抗力を上昇させる。注入エネルギーは損傷を生成し過ぎないように制御され得て、非発光性再結合のための重要な源として作用するようにしてもよい。

40

【0048】

不活性化層 602 の形成後、構造は、図 1 B ~ 図 1 F に関して上記したのと同様に処理

50

することで、LED 650を形成してもよい。図6Fは、一実施形態に係る、拡散側壁不活性化層を有するLEDの断側面図である。示すように、LED 650は、pnダイオード層115の側壁153内に形成される不活性化層602を備える。示すように、不活性化層602はn型ドーパされた電流拡散層104の側壁を完全に被覆せず、pnダイオード層の上面にまで届かない。このようにして、pn接合が、活性層108でのものよりも高いターンオン電圧を有する602-104での境界面にて生成され、電流は発光する意図された領域を優先的に流れ通る。それに加えて、示される実施形態では、LED側壁151(活性層108の端に対応する)が不活性化層602に変換されているpnダイオード層側壁153内に、内側に閉じ込められるように、不活性化層602はLED 650内の活性層108を横方向に取り囲む。

10

【0049】

図7A~図7Eは、一実施形態に係る、選択的拡散によってLED内にpn接合を形成する方法の側断面図である。図7Aに示す特定の実施形態では、エピタキシャル層715は図1Aに示すpn型ダイオード層115と若干異なり、層710、712はp型ドーパ(層110、112)されているのではなく、n型ドーパされている。よって、初期エピタキシャル層715はn型/nヘテロ構造を含み、pn接合はまだ形成されていない。一実施形態では、エピタキシャル層715は、(n型)AlInP電流拡散層104、(n型)AlInGaPクラッド層106、量子井戸層108、(n型)AlGaInPクラッド層710、及び(n型)AlInP電流拡散層712を備える。図7A~図7Eに示す実施形態によれば、pn接合は、Mg又はZnなどのp型ドーパントを電流拡散層712、及びクラッド層710内に拡散することで、形成される。拡散は固体源からであってもよく、又は図6A~図6Eに関して上記したように蒸気であってもよい。

20

【0050】

図7Bに示すように、p型ドーパ領域702は上記のようにクラッド層710及び電流拡散層712内に拡散され、p型ドーパントが活性層108に進入する前に止まる。拡散後、エピタキシャル層715の上に絶縁層711が形成される。絶縁層711は、SiO₂及びSiN_xを含む多種多様な材料から形成されてもよい。図7Cに示すように、絶縁層711には開口部が形成され、開口部の上に導電性コンタクト116が形成され、次に溝118が絶縁層711及びエピタキシャル層715を通してエッチングされて、メサ構造720を形成する。図7D~図7Eにて示す処理手順は次に、LED 750を形成するために図1B~図1Fに関して上記するものと類似してもよい。

30

【0051】

図7Fは、一実施形態に係る、選択的に拡散されたpn接合を有するLEDの側断面図である。示すように、LED 750は、(n型)ドーパされた電流拡散層712を通して延伸する、内側に閉じ込められたp型ドーパ領域702、及び(n型)ドーパされたクラッド層710を備える。絶縁層711は任意選択的に、下部導電性コンタクト116が(n型)ドーパされた電流拡散層712と接触しないように、p型ドーパ領域702と(n型)ドーパ電流拡散層712との間の接合を被覆するように形成されてもよい。図7Fに示す実施形態では、活性層108内への電流注入領域は、p型ドーパ領域702によってLED内に内側に閉じ込められる。

40

【0052】

図8A~図8Eは、一実施形態に係る、拡散横接合を有するLEDを形成する方法の側断面図である。一実施形態では、図8Aに示すエピタキシャル層815は図7Aに示すエピタキシャル層715と同一であり、層810、812は層710、712にそれぞれ対応する。図8A~図8Eに示す処理手順は図7A~図7Eに示すものと実質的に類似しているが、p型ドーパ領域802が層812、810、108、106を介して、及び部分的に電流拡散層104に入って形成されることが異なる。

【0053】

図8Fは、本発明の一実施形態に係る、拡散横接合を有するLED 850の側断面図である。示すように、pn接合は活性層108内に形成される横接合になる。図8Fに示す

50

実施形態では、活性層 108 内への電流注入領域は、p 型ドープ領域 802 によって LED 内に内側に閉じ込められる。更に、pn 接合は横方向であり、LED 850 内に閉じ込められる。

【0054】

図 9A ~ 図 9E は、一実施形態に係る、選択的エリアが成長し、その場成長した側壁不活性化層を有する LED を形成する方法の側断面図である。一実施形態では、図 9A ~ 図 9E に記載の方法は、赤色発光用に設計されて立体結晶構造を有するリンベースの LED を対象としている。図 9A ~ 図 9E に示す方法は他の結晶構造の種類に適用可能であり、より複雑な側壁の形状をもたらす可能性がある。図 9A に示すように、成長用基板 102 の上にパターンマスク層 111 が形成される。一実施形態では、パターンマスク層 111 は、いずれ除去される成長用基板 102 上に直接形成されている。示される特定の実施形態では、パターンマスク層 111 は、部分的に形成された電流拡散層 104 上に形成される。メサ構造 920 を次に、パターンマスク層 111 内に前もって画定された開口部内に選択的に成長させてもよい。メサ構造 920 は、図 1A の pn ダイオード層 115 に関して上記した赤色の光を発するためのものと同様のエピタキシャル層を含んでもよい。一実施形態では、選択的エリアの成長は結果として、近い (100) 表面上に不成長 (111) 側壁をもたらす。pn ダイオード層を含むメサ構造 920 の形成後、その場側壁不活性化層 902 が成長される (メサ構造の成長のその場)。一実施形態では、不活性化層は、p 型ドープされ得る AlInP を備える。一実施形態では、不活性化層 902 は、メサ構造 920 の形成直後に、MOCVD リアクタから取り出すことなく、その場で成長される。不活性化層 902 は、堆積化学種の蒸発又は移動を避けるために、成長温度を低下させることで等角に成長する。側壁不活性化層 902 の形成後に導電性コンタクト 116 が形成され、処理手順は図 1B ~ 図 1F に関して上記したものと同様に行うことで、LED 950 を形成してもよい。

【0055】

図 9F は、一実施形態に係る、その場成長した側壁不活性化層を有する、選択的に成長した LED の、x 方向 (111) 面に沿った側断面図である。図 9G は、一実施形態に係る、その場成長側壁不活性化層を有する、選択的に成長した LED の、y 方向 (111) 面に沿った側断面図である。図 9F ~ 図 9G に示すように、不活性化層 902 は、図 5I に関して上記したものと類似していてもよい。示すように、LED 950 は側壁 153 の周りかつ pn ダイオード層 115 の下に形成される不活性化層 902 を備え、下部導電性コンタクト 116 は p 型ドープされた不活性化層 902 上に形成される。示すように、不活性化層 902 は n 型ドープされた電流拡散層 104 の側壁を完全に被覆せず、pn ダイオード層の上面にまで届かない。このようにして、pn 接合が、活性層 108 でのものよりも高いターンオン電圧を有する 902 - 104 での境界面にて生成され、電流は発光する意図された領域を優先的に流れ通る。それに加えて、示される実施形態では、不活性化層 902 は LED 950 内の活性層 108 を横方向に取り囲み、活性層 108 の端 151 が不活性化層 902 によって不活性化されるようにする。

【0056】

図 10A ~ 図 10D は、一実施形態に係る、再成長側壁不活性化層を有する LED を形成する方法の側断面図である。実施形態では、図 10A ~ 図 10D に示す方法は、赤色の光を発するために設計されて立体結晶構造を有するリンベースの LED (例えば、AlGaInP) を対象としている。図 10A に示すように、pn ダイオード層 115 は、図 1A に関して上記したように、成長用基板 102 上に形成される。pn ダイオード層 115 は次に化学的にウェットエッチングされ、(111) 側壁を形成する。図 10B に示すように、化学的なウェットエッチング中に用いられるマスク層 1010 は、(111) 側壁に沿って、不活性化層 1002 のエピタキシャル成長前に残されても、除去されてもよい。一実施形態では、不活性化層 1002 は、pn ダイオード層 115 と比較して絶縁性であり得る GaN を含む。あるいは、成長した p 型であってもよい。側壁が (111) 結晶表面配向を有するため、これらは六角形構造 AlGaInP のエピタキシャル成長用の適切な

シード表面として作用する。したがって、再成長したエピタキシャルインターフェースの品質は表面再結合を低下させるために向上する。別の実施形態では、この構造は、(111)側壁メサ構造が図9A~図9Gに関して記載される選択的成長によって形成され、次にその場で絶縁型又はp型GaNのエピタキシャル成長によってすぐに不活性化される、その場処理にて完全に形成されてもよい。図10C~図10Dに示すように、マスク層1010は除去され、構造は、図1B~図1Fに関して上記するのと同様に処理されることで、LED1050が形成される。

【0057】

図10Eは、一実施形態に係る、再成長側壁不活性化層を有するLEDの、x方向(111)面に沿った側断面図である。図10Fは、一実施形態に係る、再成長側壁不活性化層を有するLEDの、y方向(111)面に沿った側断面図である。図10E~図10Fに示すように、不活性化層1002はpnダイオード層側壁153(LED側壁151にも対応する)の周りに形成される。不活性化層1002がエピタキシャルに成長するため、接合はLED側壁151で満たされる。このようにして、表面再結合が最小限に抑えられる。更に、LED1050がAl含有層をpnダイオード層115に含まないため、pnダイオード層115をウェットエッチングして、次に、ウェットエッチング後の露出した層が酸化することなく、エピタキシャル成長させるためにチャンバに転写することができる。

10

【0058】

図10G~図10Hは図10E~図10Fと類似するが、LEDが幅広の上部電流拡散層104を備えるようにパターン化されている点で異なる。このようにして、上部導電性コンタクト104をより大きくすることができ、不活性化層1002を通して直接接触するリスクを減らすことができる。

20

【0059】

図11A~図11Dに示すように、一実施形態に係る、方向依存性ドーブを有するLEDpn接合を形成する方法の側断面図が提示されている。図11Aは、一実施形態に係る、パターン基板上に形成されて方向依存性ドーピングを含むpnダイオード層の詳細断面図である。一実施形態では、図11A~図11Dに示す方法は、赤色の光を発するために設計されるリンベースのLEDを対象としている。図11Aに示すように、(100)GaAs基板などの成長用基板1002が、エッチング段1101を有して形成される。pnダイオード層1115を次に、パターン化成長用基板1002上にエピタキシャルに成長させる。一実施形態では、pnダイオード層はn型AlInP電流拡散層104、n型AlInGaP:Se又はSiクラッド層106、InGaP活性層108、p型AlInGaP:Mgクラッド層1110A、共ドーブAlGaInP:Mg+Seクラッド層1110B、p型AlInGaP:Mgクラッド層1110C、及びp型GaP電流拡散層112を備える。

30

【0060】

具体的に、クラッド層1110A~C、及び特にクラッド層1110Bを形成する特定の方法は、クラッド層1110B内のn、p型ドーブの方向性依存を実装する。具体的には、n型クラッド層1110Bは(100)平坦面上に形成され、ネットp型クラッド層1110Bは傾斜領域に沿って形成される。よって、SeはAlGaInPクラッド層1110B内に(100)の向きで組み込まれ、その一方でMgはAlGaInPクラッド層1110B内に、向きの一致しない傾斜に沿って優先的に組み込まれ、結果的には、pn接合が傾斜した側壁に位置し、その一方でnpnp接合が(100)表面に形成される、pnダイオード層1115を得る。よって、電流注入経路は優先的に(図11Aに矢印で示す)、傾斜する側壁上に形成されるpn接合を流れ通る。図11B~図11Dに示すように、LED1150を形成する処理手順は、図1B~図1Fに関して上記したものと類似している。

40

【0061】

図11E~図11Fは、一実施形態に係る、方向依存性ドーピングを有するLEDpn

50

接合の側断面図である。図 1 1 E ~ 図 1 1 F に示すように、pn 接合、及び電流注入経路（図 1 1 E ~ 図 1 1 F に矢印で示す）は、LED 1 1 5 0 内にて、活性層 1 0 8 の端から離れて、pn ダイオード層の側壁 1 5 3 に沿って内側に位置する。図 1 1 E に示す実施形態では、成長用基板 1 0 2 の一部は結果的に得られる LED 1 1 5 0 内に残されている。図 1 1 F に示す実施形態では、pn ダイオード層 1 1 1 5 の厚さは LED 1 1 5 0 の内側部分を充填するのに十分である。例えば、電流拡散層 1 0 4 は LED 1 1 5 0 の内側部分を充填してもよい。

【0062】

図 1 2 A ~ 図 1 2 F は、一実施形態に係る、選択的エッチング及びマストランスポートによる LED の形成方法の側断面図である。図 1 2 A に示すように、図 1 A に関して上記したのと同様に、pn ダイオード層 1 1 5 が成長用基板 1 0 2 上に形成される。pn ダイオード層 1 1 5 は、赤色、緑色、又は青色発光用に設計されてもよい。但し、特定の処理手順は、pn ダイオード層 1 1 5 が窒化物ベースかリンベースかによってもよい。

10

【0063】

図 1 2 B に示すように、溝 1 1 8 が pn ダイオード層 1 1 5 を通って形成され、前に記載したようにメサ構造 1 2 0 を形成する。一実施形態では、pn ダイオード層 1 1 5 はリンベースであり、InGaP 活性層 1 0 8 の選択的エッチングは図 1 2 C に示す活性層内の切り込みを生成するために行われる。一実施形態では、pn ダイオード層 1 1 5 は窒化物ベースであり、光で活性化される（例えば、365 ~ 450 nm）光電気化学エッチングによって選択的に InGaN 活性層 1 0 8 の一部が除去されて、切り込みを生成する。図 1 2 D に示すように、高温でのマストランスポートは隣接する材料のマストランスポートを引き起こし、切り込まれた活性層 1 0 8 を包み込む新たな pn 接合を形成する。マストランスポートは、最初に切り込みを形成せずとも、活性層 1 0 8 の端を包み込むことができるように意図されている。pn ダイオード層 1 1 5 がリンベースである一実施形態では、マストランスポートは高温での $\text{PH}_3 + \text{H}_2$ への暴露によって引き起こされる。かかる実施形態では、隣接する p 型 AlInGaP クラッド層 1 1 0 及び n 型 AlInGaP クラッド層 1 0 6 は、InGaP 活性層 1 0 8 を包み込む。pn ダイオード層 1 1 5 が窒化物ベースである一実施形態では、マストランスポートは高温での $\text{NH}_3 + \text{H}_2$ への暴露によって引き起こされる。かかる実施形態では、隣接する p 型 GaN 電流拡散層 1 1 2 及び n 型 GaN 電流拡散層 1 0 4 が、InGaN 活性層 1 0 8 を包み込む。図 1 2 E ~ 図 1 2 F に示すように、構造は次に、図 1 B ~ 図 1 F に関して上記したのと同様に処理することで、LED 1 2 5 0 を形成してもよい。

20

30

【0064】

図 1 2 G ~ 図 1 2 H は、一実施形態に係る、切り込みのある活性層を備える LED の断側面図である。図 1 2 G に示すように、隣接する p 型 AlInGaP クラッド層 1 1 0 及び n 型 AlInGaP クラッド層 1 0 6 が、InGaP 活性層 1 0 8 を包み込む。図 1 2 H に示すように、隣接する p 型 GaN 電流拡散層 1 1 2 及び n 型 GaN 電流拡散層 1 0 4 が InGaN 活性層 1 0 8 を包み込む。各実施形態では、活性層 1 0 8 の端 1 5 1 は LED 1 2 5 0 内に、pn ダイオード層側壁 1 5 3 の中に、内側に閉じ込められる。

40

【0065】

図 1 3 A ~ 図 1 3 C は、一実施形態に係る、表面変換によって LED の側壁を不活性化させる方法の側断面図である。図 1 3 A ~ 図 1 3 B はリンベースの pn ダイオード構造について図 1 2 A ~ 図 1 2 B と実質的に同様であるが、組成が若干異なる。図 1 3 C に示すように、活性層 1 0 8、及び任意選択的にクラッド層 1 0 6、1 1 0 は、それらの合金にヒ素を含む。一実施形態では、層 1 0 6、1 0 8、1 1 0 がアルミニウムを追加的に含むことで、バンドギャップ値を回復させてもよい。メサ構造 1 2 0 は高温で $\text{PH}_3 + \text{H}_2$ 蒸気に暴露され、結果的にグループ V 化学種が蒸発する不適合昇華を得る。漏れる As 化学種は P と入れ替えられ、表面バンドギャップエネルギーが上昇する。結果的に、活性層 1 0 8 の端 1 5 1 は LED 内に、pn ダイオード層側壁 1 5 3 の中に、内側に閉じ込められる。

50

【0066】

図14Aは、一実施形態に係る、活性層内に量子ドットを有するLEDの側断面図である。一実施形態では、図14Aに示す構造は、赤色の光を発するために設計される、リンベースのLEDを対象としている。一実施形態では、LED1450は、注入キャリアが量子ドットで局所化され、LED側壁151に拡散する可能性の低い量子ドット活性領域1408を含む。図14Bは、一実施形態に係る、量子ドット1409を有するLED活性層の概略上面図である。一実施形態では、クラッド層1410はp型AlInPから形成され、クラッド層1406はn型AlInPから形成され、活性層108は(Al)GaInPから形成される。層の形成中に、圧縮ひずみによってInがInリッチエリアに分離するように、堆積が制御される。堆積条件もまた、混和性ギャップを活用してInリッチエリアを形成するために、制御することができる。このようにして、より低いバンドギャップを有するInリッチな量子ドットの塊はキャリアを閉じ込め、LED側壁151への横方向の拡散を抑制する。非均質活性層108内での量子ドットの塊の検出は、例えば、光ルミネセンスによって検出されてもよい。例示的な量子ドットの塊1409は、低バンドギャップ領域が形成されるレンズ縮尺に依存し、一実施形態では10~20nmオーダーであってもよい。

10

【0067】

図15A~図15Cは、一実施形態に係る、活性層内にナノピラーを有するLEDを形成する方法の側断面図である。一実施形態では、図15Aに示す構造は、緑色又は青色発光用に設計される窒化物ベースのLEDを対象としている。一実施形態では、pnダイオード層1515は、n型GaN電流拡散層104、p型AlGaNクラッド層110、及びp型GaN電流拡散層112を備える。複数の層が活性層を形成してもよい。一実施形態では、複数の活性層はInGaNを含む。一実施形態では、第1のIn₁GaN活性層1508Aは複数のナノピラー1509を含む。ナノピラー1509は、In₁GaN活性層1508A内の圧縮ひずみによって自発的に形成可能である。一実施形態では、ナノピラー1509は選択的成長、又はパターン化によって形成される。第1のIn₁GaN活性層1508Aを形成した後に、第2のIn₂GaN活性層1508Bが第1のIn₁GaN活性層1508Aより高いインジウム含有量で形成される。結果的に、インジウムのより高い濃度が量子ドット、又はナノピラー1509上に位置してもよい。インジウムの分離は、ナノピラー1509の大きさを付加的に増加させる。第2のIn₂GaN活性層1508Bの形成後及び第3のIn₃GaN活性層1508Cがその上に成長され、量子ドット、又はナノピラー1509を埋める。一実施形態では、In₃GaN活性層1508C内のインジウム含有量はIn₂GaN活性層1508B内のインジウム含有量より少なく、In₁GaN活性層1508Aと同じであってもよい。図15B~図15Cに示すように、構造を図1B~図1Fに関して上記したものと同様に処理して、LED1550を形成してもよい。図15Dは、一実施形態に係る、活性層内にナノピラーを有するLEDの側断面図である。図15Eは、一実施形態に係る、活性層内にナノピラーを有し、トップハット構成のLEDの側断面図である。示すように、下部p型ドープ電流拡散層112は台脚構成で形成される。示される実施形態では、LED1550は、量子ドット、又はナノピラー1509を活性領域1508内に含み、活性領域1508では注入キャリアが局所化され、LED側壁151に拡散する可能性が低く、LED側壁151はpnダイオード層側壁153にも対応する。

20

30

40

【0068】

図16A~16Dは、一実施形態に係る、pnダイオード層側壁でヘテロ構造が相互混合するLEDを形成する方法の側断面図である。一実施形態では、図16Aに示す構造は、赤色発光用に設計されるリンベースのLEDを対象とし、図1Aに関して上記したものと同様のpnダイオード層115を備えてもよい。更に図16Aに示すように、電流拡散層112の上に注入マスク1601が形成される。次に、注入マスク1601の材料によっては、拡散又は相互混合を引き起こすために熱的動作が行われる。一実施形態では、注入マスク1601はシリコンから形成される。かかる実施形態では、シリコンは表面から

50

拡散し、相互混合領域 1602 を形成する。シリコンの拡散はグループ III の空孔を引き起こし、グループ III の原子 (Al、Ga、In) がグループ III の部分格子上的格子位置を交換して均質な合金を層 106 (元々は AlInGaP)、108 (元々は InGaP)、110 (元々は AlGaInP) にわたって形成することを可能とする。引き続き図 16B に示すように、シリコン拡散後、特にシリコン (n 型ドーパント) が拡散された場所にて、ブランケット ZnD ナー層が任意選択的に電流拡散層 112 の上に形成され、表面に拡散されて、p 型ドーパ層 1603 を表面にわたって形成する。

【0069】

図 16C ~ 図 16D に示すように、溝 118 が pn ダイオード層 115 を通ってエッチングされ、構造は図 1B ~ 図 11F に関して上記したのと同様にパターン化されて、LED 1650 を形成する。図 16E は、一実施形態に係る、相互混合した LED のヘテロ構造の側断面図である。示すように、相互混合領域 1602 は活性層 108 に隣接して形成され、活性層 108 の端 151 は pn ダイオード層側壁 153 内に、内側に閉じ込められる。

10

【0070】

別の実施形態では、注入マスク 1601 は SiO₂ から形成され、グループ III の空孔を下にある材料に注入する。かかる実施形態では、Al、Ga、In は SiO₂ に拡散し、Al、Ga、及び In が相互混合される相互混合領域 1602 を形成する。かかる実施形態では、n 型ドーパントが基板に拡散されないため、p 型ドーパ層 1603 を形成する必要がない場合がある。

20

【0071】

図 16F に示す別の実施形態では、注入マスク 1601 は SO₂ から形成され、Si ドープ層 1611 は 1 つ以上の活性層 108 の近傍にて形成される。Si ドープ層 1611 は、活性層 108 の近傍で相互混合を促進するように機能してもよい。

【0072】

複数の実施形態によれば、LED のアレイは次にキャリア基板から転写先基板、例えば照明又はディスプレイ基板に転写されてもよい。一実施形態では、転写は、犠牲剥離層を選択的に除去する、例えば蒸気 HF エッチングによって、続いて LED のアレイの静電転写を、静電転写ヘッドアレイを含む転写ツールを用いて行うことで、実現してもよい。

【0073】

図 17A ~ 図 17F は、一実施形態に係る、側壁不活性化層を有する LED を形成する方法の断側面図である。図 17A に示すように、図 1A に関して上述したのと同様に、バルク LED 基板 100 を示す。それに加えて、ITO などの導電性酸化物層 160 を、pn ダイオード層 115 の上に形成してもよい。例えば、導電性酸化物層 160 は、pn ダイオード層 115 の電流拡散層 (例えば、112) 又はクラッド層 (例えば、110) とオーム接触してもよい。導電性酸化物層 160 及び pn ダイオード層 115 は、次に、図 17B に示すように、溝 118 を形成するためにパターン化されてもよい。溝 118 の形成後、基板を調節してもよい。例えば、これは HCl 又は臭素系混合物内の天然酸化物若しくは残渣汚染を除去するための酸洗いを含んでもよい。次に、例えばアルゴン、水素、又は窒素を用いて、その場プラズマ処置を任意選択的に行ってもよい。

30

40

【0074】

図 17C に示すように、メサ構造 120 の上かつメサ構造 120 間に側壁不活性化層 170 が形成される。一実施形態では、側壁不活性化層 170 は原子層堆積 (ALD) を用いて形成される。例えば、側壁不活性化層 170 は Al₂O₃ であってもよいが、他の材料を用いてもよい。一実施形態では、側壁不活性化層 170 は、厚さ 1 ~ 100 nm など、0 ~ 1,000 nm の厚さであり、下地の基板のトポグラフィにしたがう均一の厚さであってもよく、メサ構造 120 周りの外郭を形成する。次に側壁不活性化層 170 を、パターン化された導電性酸化物層 160 を露出する開口部 170 をメサ構造 120 の上に形成するために、パターン化してもよい。例えば、これはフッ素系ドライエッチング法を用いて実現してもよい。

50

【 0 0 7 5 】

次に下部導電性コンタクト 1 1 6 を、図 1 7 D に示すように、導電性酸化層 1 6 0 の露出部分の上に、開口部 1 7 2 内にて形成してもよい。図 1 7 E に示すように、パターン化された犠牲酸化層 1 2 2 が形成され、パターン化された構造はキャリア基板 1 4 0 に接着結合材料で接合されて、安定化層 1 3 0 を形成する。キャリア基板 1 4 0 に接合した後、成長用基板 1 0 2 をレーザーリフトオフ、エッチング、又は研削などの好適な方法を用いて除去し、p n ダイオード層 1 1 5 を露出してもよい。次に、別々のメサ構造 1 2 0 を接続する p n ダイオード層 1 1 5 の任意の残る部分をエッチング又は研削することで除去して、横方向に分離した p n ダイオード層 1 1 5 を形成してもよい。次に上部導電性コンタクト層 1 4 2 を、各横方向に分離した p n ダイオード層上に形成してもよく、結果的に図 1 7 F に示す LED 1 5 0 を得る。示すように、ALD 側壁不活性化層 1 7 0 は p n ダイオード層 1 1 5 の側壁 1 5 3 (例えば、上部電流拡散層 1 0 4、活性層 1 0 8、及び下部電流拡散層 1 1 2 を含む)に沿って、かつ導電性酸化層 1 6 0 の下にわたる。

10

【 0 0 7 6 】

図 1 8 A に示すように、一実施形態では、LED 1 5 0 のアレイがディスプレイ基板に転写されて接合される。LED 1 5 0 が示されているが、これは例示的であり、上記の LED のうちの任意のものを用いてもよい。例えば、ディスプレイ基板 3 0 0 は、アクティブマトリクス型 OLED ディスプレイパネルに用いられるものに類似する薄膜トランジスタ (TFT) ディスプレイ基板 (即ち、バックプレーン) であってもよい。図 1 8 A は、一実施形態に係るディスプレイパネルの側面図である。かかる実施形態では、ディスプレイ基板は、独立して各サブ画素を駆動させるための作動回路 (例えば、トランジスタ、コンデンサなど) を含む TFT 基板である。基板 3 0 0 は、非画素エリア、及び画素内に設けられたサブ画素を含む画素エリア (例えば、表示領域) を含んでもよい。非画素エリアは、データ信号 (Vdata) をサブ画素に送信可能にするために各サブ画素のデータラインに接続されるデータ駆動回路、スキャン信号 (Vscan) をサブ画素に送信可能にするためにサブ画素のスキャンラインに接続されるスキャン駆動回路、電源信号 (Vdd) を TFT に送信するための電源供給ライン、及び接地信号 (Vss) をサブ画素のアレイに送信するための接地リングを含んでもよい。データ駆動回路、スキャン駆動回路、電源供給ライン、及び接地リングを全て、フレキシブル回路基板 (FCB) に接続することができ、フレキシブル回路基板は電源供給ラインに電力を供給するための電源、及び接地リングに電氣的に接続された電源接地ラインを含む。なお、これはディスプレイパネルの一例示的な実施形態であり、代替の構成が可能であるように理解される。例えば、任意の駆動回路がディスプレイ基板 3 0 0 から外れて配置可能であり、あるいは、ディスプレイ基板 3 0 0 の後面に位置することができる。同様に、基板 3 0 0 内に形成された作動回路 (例えば、トランジスタ、コンデンサなど) は、図 1 8 B に示すように、基板 3 0 0 の上面に接合されたマイクロドライパッチ 3 5 0 と入れ替え可能である。

20

30

【 0 0 7 7 】

図 1 8 A に示す特定の実施形態において、TFT 基板は、駆動回路からのデータラインに接続されるスイッチングトランジスタ T 1、及び電源供給ラインに接続される電力ラインに接続される駆動トランジスタ T 2 を含む。スイッチングトランジスタ T 1 のゲートはまた、スキャン駆動回路からのスキャンラインに接続され得る。バンク開口部 3 2 7 を含むパターン化されたバンク層 3 2 6 が基板 3 0 0 の上に形成される。一実施形態では、バンク開口部 3 2 7 はサブ画素と対応する。バンク層 3 2 6 は、インクジェット印刷、スクリーン印刷、ラミネーション、スピンコーティング、CVD、及び PVD 等の様々な技術によって形成され得て、不透明、透明、又は半透明の材料から形成されてもよい。一実施形態では、バンク層 3 2 6 は絶縁材料から形成される。一実施形態では、バンク層はブラックマトリクス材料から形成されて、発光された光、又は周囲光を吸収する。バンク層 3 2 6 の厚さ及びバンク開口部 3 2 7 の幅は、開口内に転写され接合される LED 1 5 0 の高さ、静電転写ヘッドの高さ、及びディスプレイパネルの解像度に依存してもよい。一実施形態では、バンク層 3 2 6 の例示的な厚さは、1 μm ~ 50 μm であり得る。

40

50

【0078】

導電性下部電極342、接地タイライン344、及び接地リング316は、ディスプレイ基板300の上に任意選択的に形成されてもよい。例示の実施形態において、接地タイライン344の配置は、ディスプレイパネルの画素エリア304内のバンク開口部328間を通り得る。接地タイライン344はバンク層326上に形成されてもよく、あるいは、開口部332はバンク層326内に、バンク層326の下にある接地タイライン344を露出するために形成されてもよい。一実施形態では、接地タイライン344は、画素エリアのバンク開口部327間に形成され、非表示領域の接地リング316又は接地ラインに電氣的に接続される。このように、V_{ss}信号は、サブ画素のマトリクスに対してより均一に印加され得ることにより、ディスプレイパネルにわたって、より均一な明るさがもたらされる。

10

【0079】

LED150周りにバンク開口部327内にて形成された不活性化層348は、上部電極層318と下部電極層342との間の電気ショートを防止するなどの機能を果たしてもよく、上部導電性コンタクト142と接地タイライン344との間の上部電極層318の十分な段差被覆性を提供する。不活性化層348はまた、下部電極層342の任意の部分を被覆し、上部電極層318との可能な短絡を防止してもよい。複数の実施形態によれば、不活性化層348は、エポキシ、ポリ(メチルメタクリレート)(PMMA)などのアクリル(ポリアクリレート)、ベンゾシクロブテン(BCB)、ポリミド、及びポリエステルなどであるがこれらに限定されない種々の材料で形成してもよい。一実施形態では、不活性化層348はLEDデバイス156周りのインクジェット印刷又はスクリーン印刷によって形成され、バンク開口部327によって確定されたサブ画素エリアを充填する。

20

【0080】

上部電極層318は、特定の用途に応じて、不透明、反射性、透明又は半透明であってもよい。上部発光型ディスプレイパネルでは、上部電極層318は、アモルファスシリコン、透明導電性ポリマー、又は透明導電性酸化物などの透明導電性材料であってもよい。上部電極層318の形成に続いて、及び封止層346が基板300の上に形成される。例えば、封止層346は、可撓性の封止層又は剛性層であってもよい。

【0081】

一実施形態では、1つ以上のLED150がサブ画素回路内に構成される。LED150の第1の端子(例えば、下部導電性コンタクト)は、駆動トランジスタと連結される。例えば、LED150は駆動トランジスタと連結される接合パッドと接合可能である。一実施形態では、LED150の冗長な対が、駆動トランジスタT2と連結される下部電極342に接合される。1つ以上のLED150は、本明細書に記載のLEDのうちの任意のものであってもよい。接地線は、1つ以上のLEDについて、第2の端子(例えば、上部導電性コンタクト)と電氣的に連結される。

30

【0082】

電流は1つ以上のLEDを通して、例えば、駆動トランジスタT2から駆動され得る。ハイサイド駆動構成において、1つ以上のLEDは、サブ画素回路が電流をLEDのp端子から押し出すように、PMOS駆動トランジスタのドレイン側又はNMOS駆動トランジスタのソース側に存在し得る。あるいは、サブ画素回路は、接地線が電源線となり、電流がLEDのn端子を通して引かれる、低側駆動構成に構成可能である。

40

【0083】

図19は、一実施形態に係るディスプレイシステム1900を示す。ディスプレイシステムは、プロセッサ1910と、データ受信機1920と、ディスプレイ1930と、スキンドライバIC及びデータドライバICであってもよい1つ以上のディスプレイドライバIC1940と、を収容する。データ受信機1920は、データを無線又は有線で受信するように構成してもよい。無線は、いくつかの無線基準又はプロトコルのうちのいずれかに実装されてもよい。1つ以上のディスプレイドライバIC1940はディスプレイ1930に物理的かつ電氣的に接続してもよい。

50

【 0 0 8 4 】

いくつかの実施形態では、ディスプレイ 1930 は、上述の実施形態に従って形成される 1 つ以上の LED を含む。ディスプレイシステム 1900 は、その用途に応じて、他の構成要素を含んでもよい。これら他の構成要素としては、メモリ、タッチスクリーンコントローラ及びバッテリーが挙げられるが、これらに限定されない。種々の実装形態においては、ディスプレイシステム 1900 はテレビ、タブレット、電話機、ノート型パソコン、コンピュータモニタ、キオスク、デジタルカメラ、手持ち式ゲームコンソール、メディアディスプレイ、電子書籍ディスプレイ、又は大面積サイネージディスプレイであってもよい。

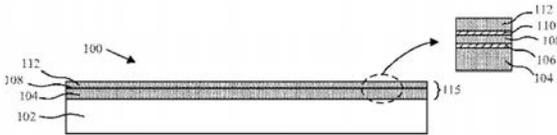
【 0 0 8 5 】

図 20 は、一実施形態に係る照明システム 2000 を示す。照明システムは、電源 2010 を収容する。電源 2010 は、電力を受信するための受信インターフェース 2020 と、光源 2040 に供給される電力を制御するための電力制御ユニット 2030 と、を含んでもよい。電力は照明システム 2000 の外部から、又は照明システム 2000 内に任意選択的に含まれるバッテリーから供給してもよい。いくつかの実施形態では、光源 2040 は、上述の実施形態に従って形成される 1 つ以上の LED を含む。種々の実装形態においては、照明システム 2000 は広告板照明、建物照明、道路照明、電球、及びランプなどの室内又は室外照明用途であってもよい。

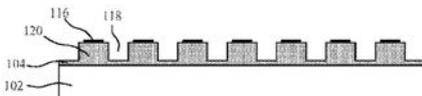
【 0 0 8 6 】

本実施形態の種々の態様の利用において、LED を形成するために、上記実施形態の組み合わせ又は変形が可能であることは、当業者には明らかとなるであろう。本実施形態を構造的特徴及び/又は方法論的行為に特有の言語で記載してきたが、添付の特許請求の範囲は、記載した特定の特徴又は行為に必ずしも限定されないことを理解されたい。開示した特定の特徴及び行為は、むしろ、説明上有用な特許請求の範囲の実施形態として理解されたい。

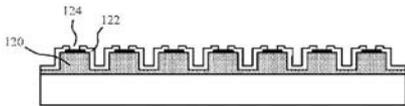
【 図 1 A 】



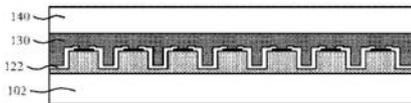
【 図 1 B 】



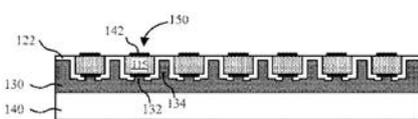
【 図 1 C 】



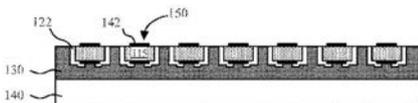
【 図 1 D 】



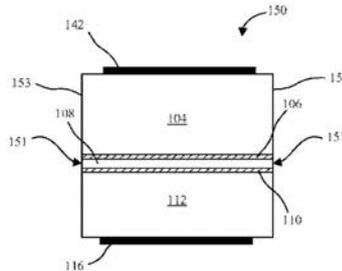
【 図 1 E 】



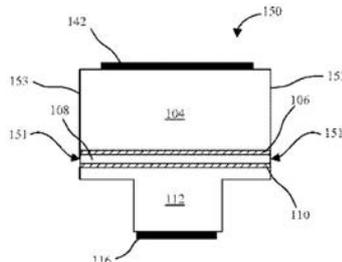
【 図 1 F 】



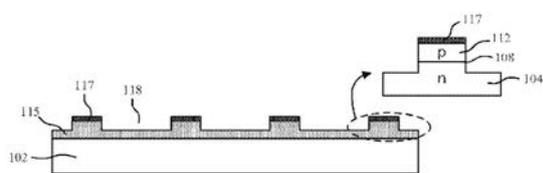
【 図 2 】



【 図 3 】



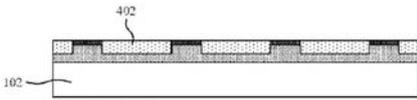
【 図 4 A 】



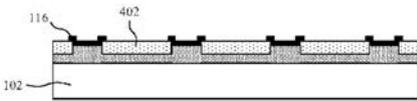
10

20

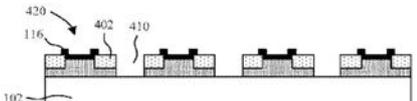
【 図 4 B 】



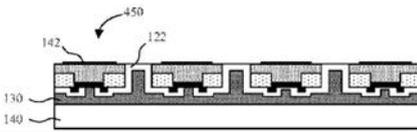
【 図 4 C 】



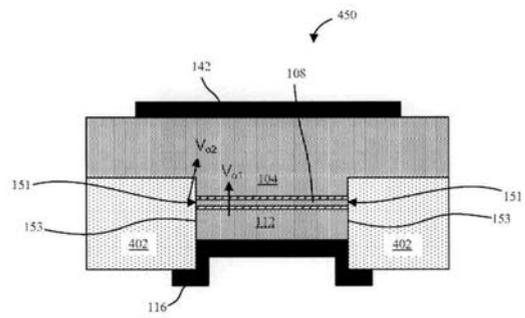
【 図 4 D 】



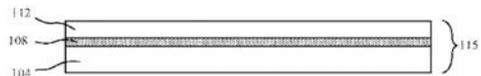
【 図 4 E 】



【 図 4 F 】



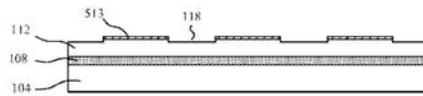
【 図 5 A 】



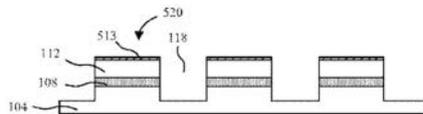
【 図 5 B 】



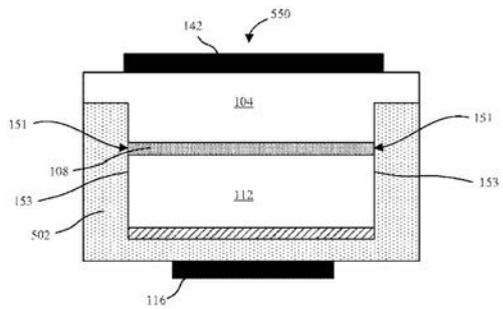
【 図 5 C 】



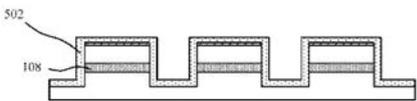
【 図 5 D 】



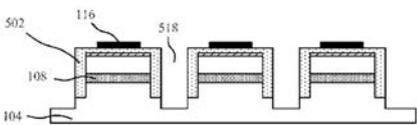
【 図 5 I 】



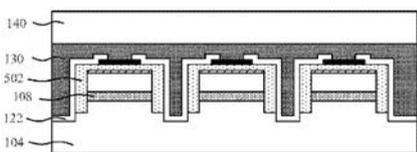
【 図 5 E 】



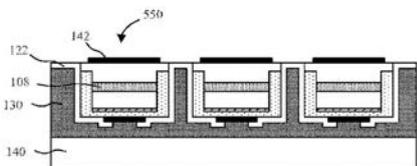
【 図 5 F 】



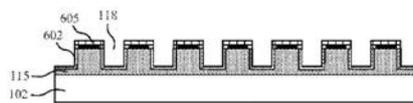
【 図 5 G 】



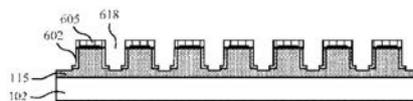
【 図 5 H 】



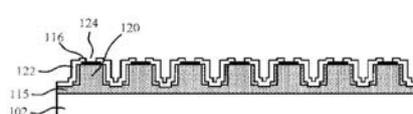
【 図 6 A 】



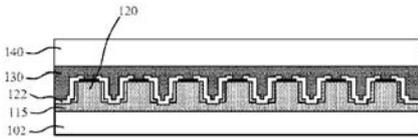
【 図 6 B 】



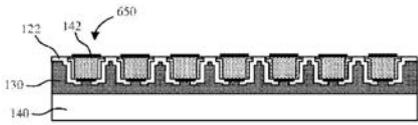
【 図 6 C 】



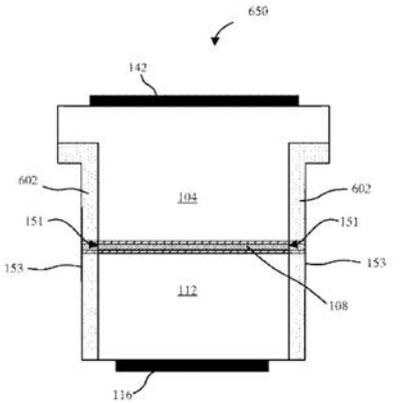
【 図 6 D 】



【 図 6 E 】



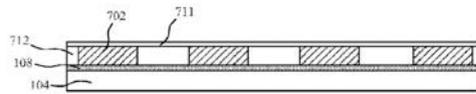
【 図 6 F 】



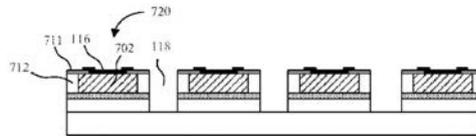
【 図 7 A 】



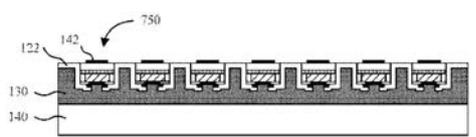
【 図 7 B 】



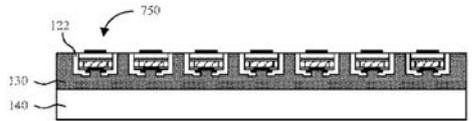
【 図 7 C 】



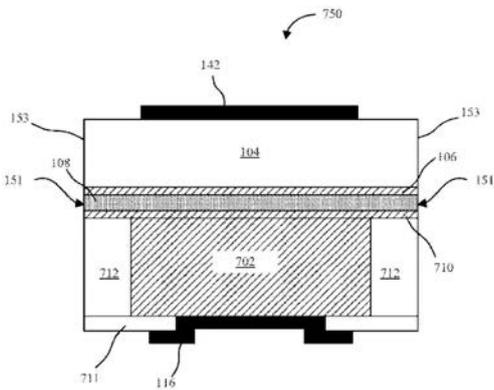
【 図 7 D 】



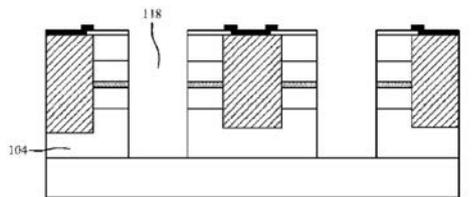
【 図 7 E 】



【 図 7 F 】



【 図 8 C 】



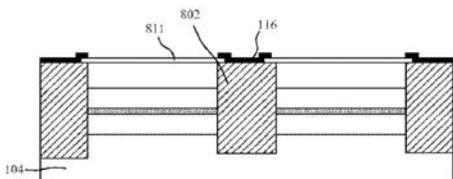
【 図 8 A 】



【 図 8 D 】



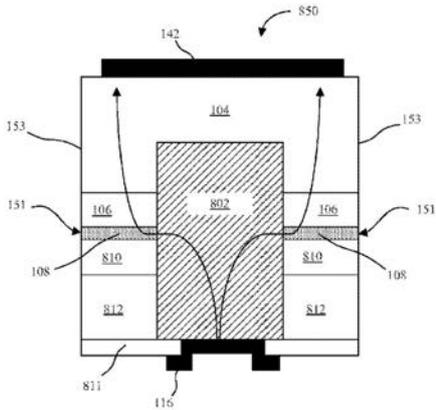
【 図 8 B 】



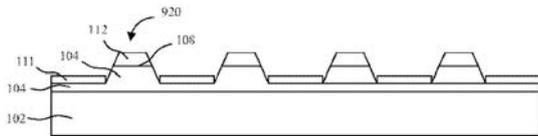
【 図 8 E 】



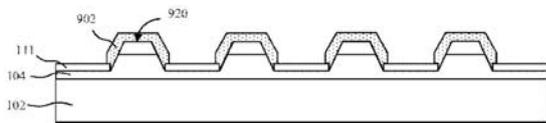
【 図 8 F 】



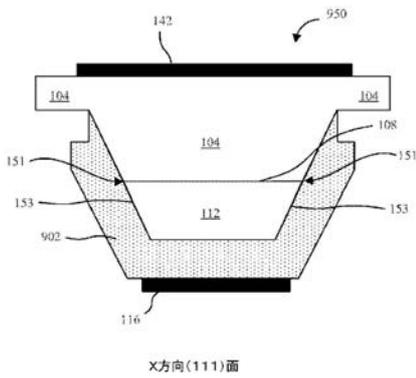
【 図 9 A 】



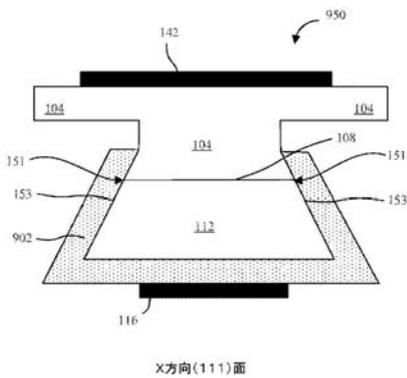
【 図 9 B 】



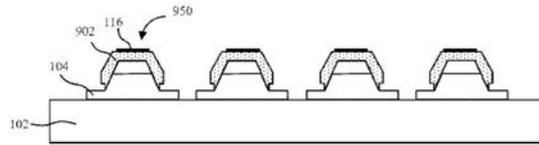
【 図 9 F 】



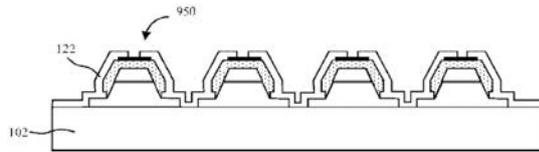
【 図 9 G 】



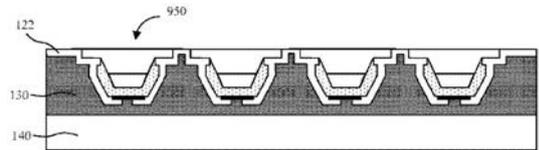
【 図 9 C 】



【 図 9 D 】



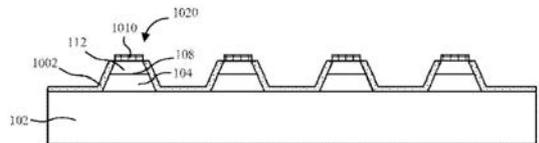
【 図 9 E 】



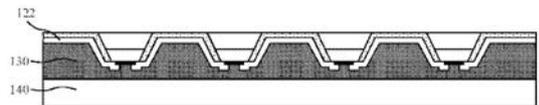
【 図 10 A 】



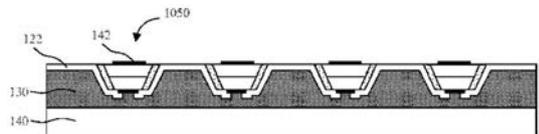
【 図 10 B 】



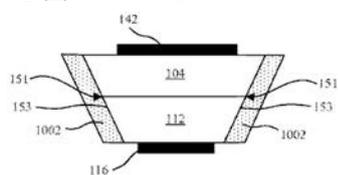
【 図 10 C 】



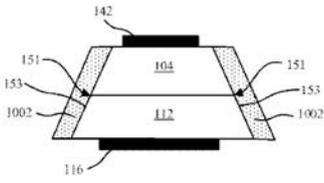
【 図 10 D 】



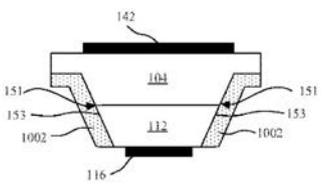
【 図 10 E 】



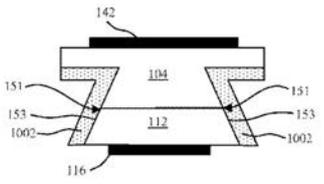
【図10F】



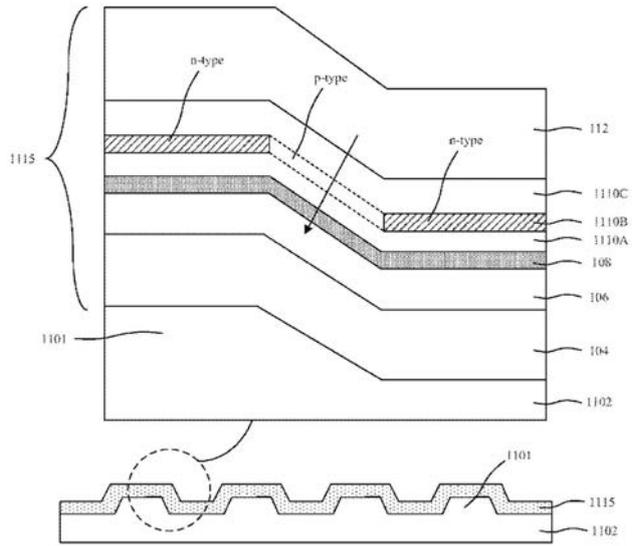
【図10G】



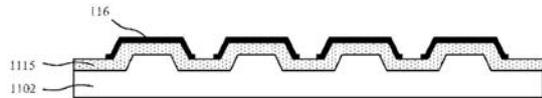
【図10H】



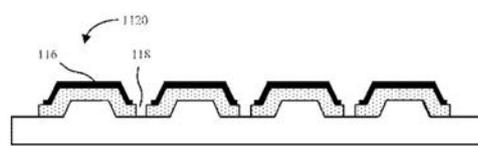
【図11A】



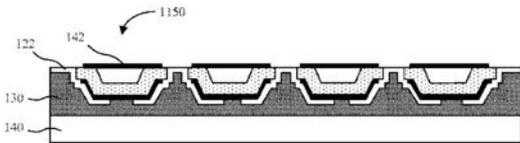
【図11B】



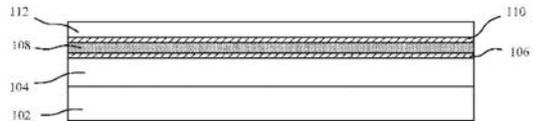
【図11C】



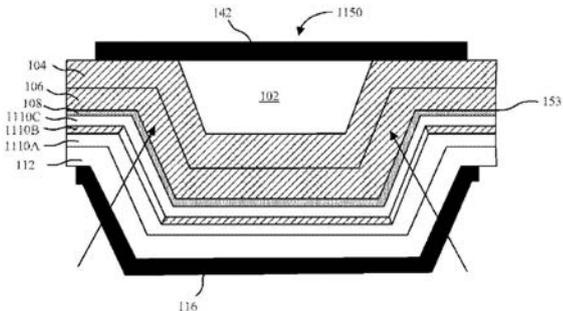
【図11D】



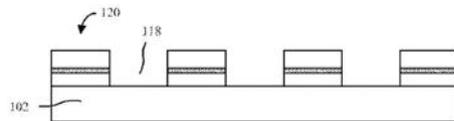
【図12A】



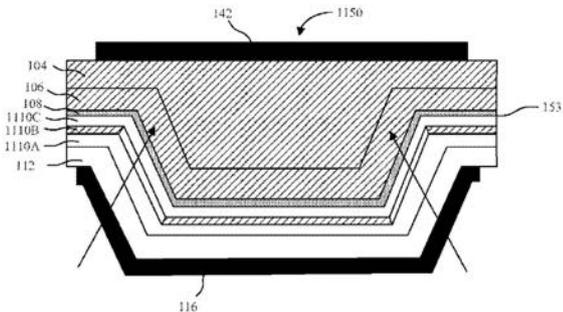
【図11E】



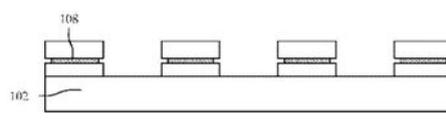
【図12B】



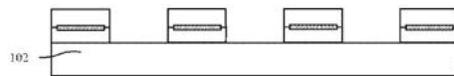
【図11F】



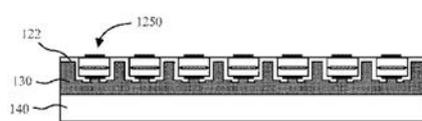
【図12C】



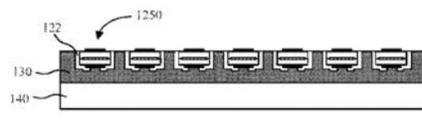
【図12D】



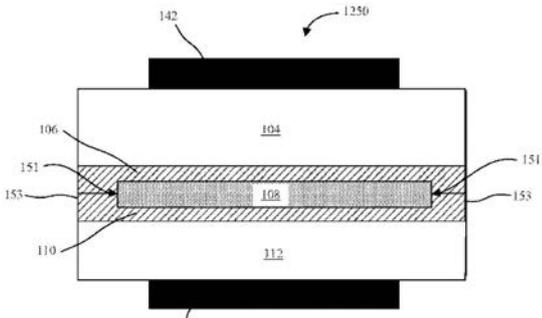
【図12E】



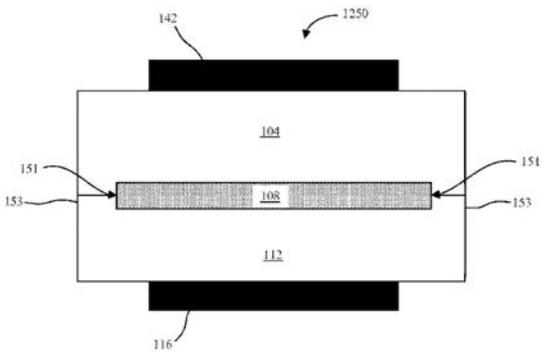
【図12F】



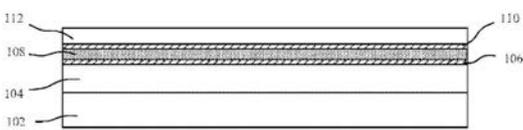
【図12G】



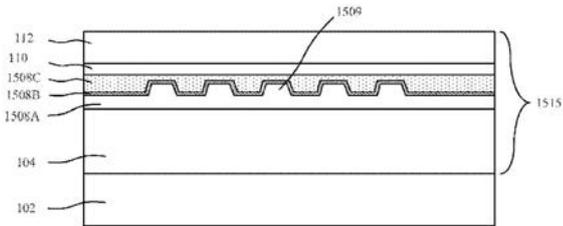
【図12H】



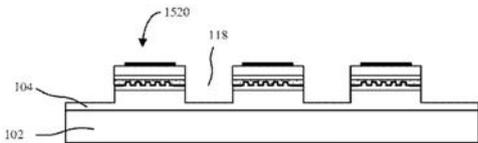
【図13A】



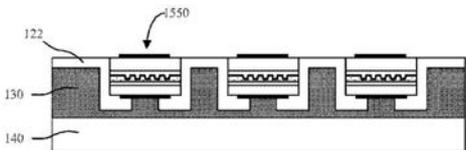
【図15A】



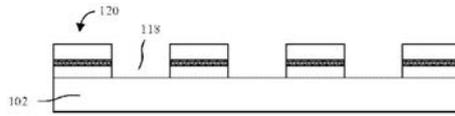
【図15B】



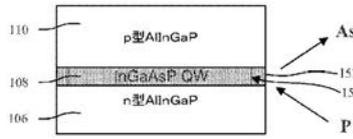
【図15C】



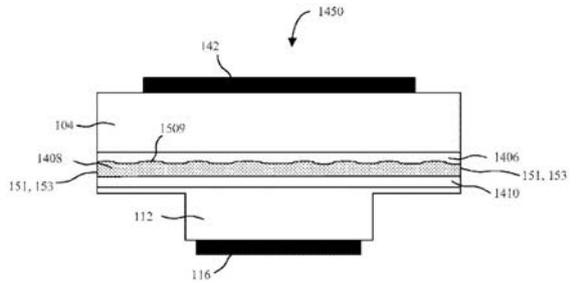
【図13B】



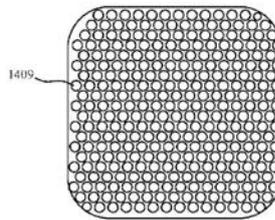
【図13C】



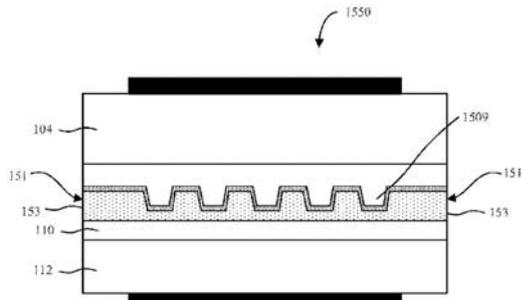
【図14A】



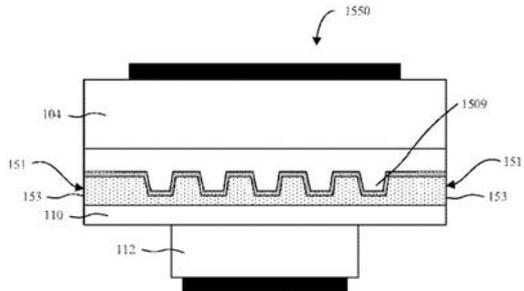
【図14B】



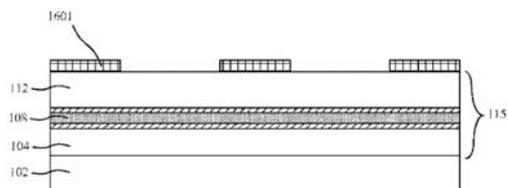
【図15D】



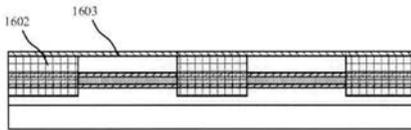
【図15E】



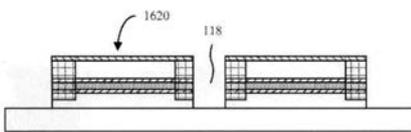
【図16A】



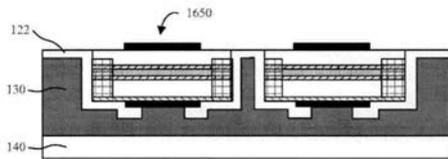
【図16B】



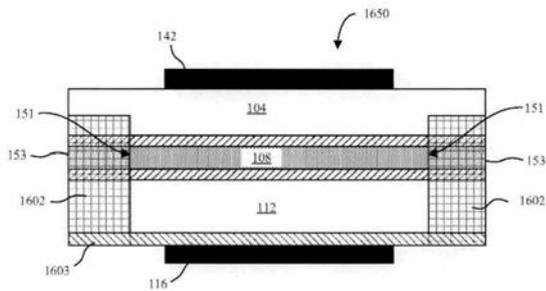
【図16C】



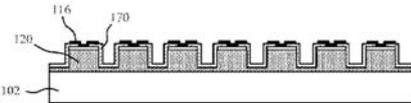
【図16D】



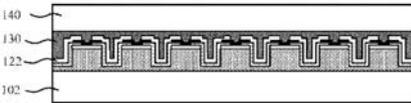
【図16E】



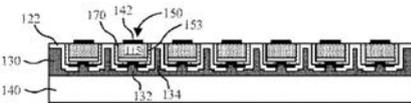
【図17D】



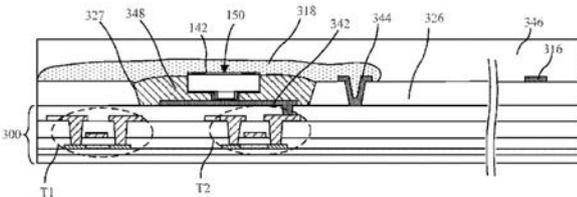
【図17E】



【図17F】



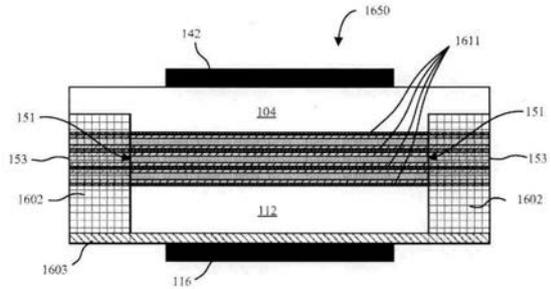
【図18A】



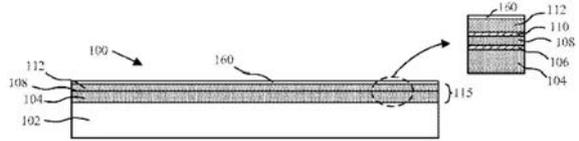
【図18B】



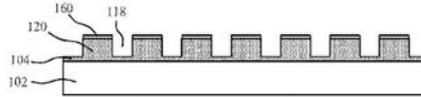
【図16F】



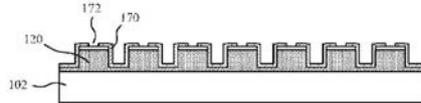
【図17A】



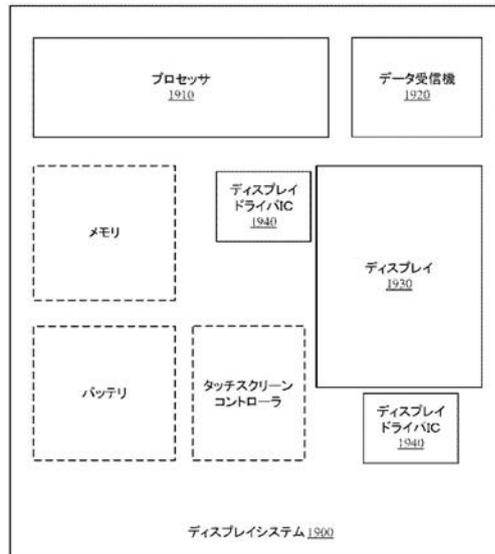
【図17B】



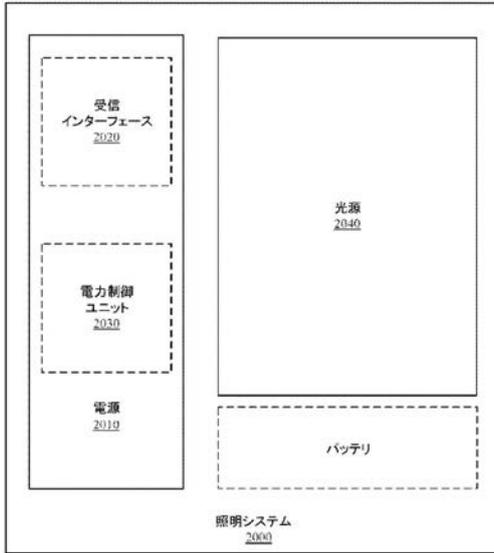
【図17C】



【図19】



【図 20】



【 国際調査報告 】

INTERNATIONAL SEARCH REPORT

International application No PCT/US2015/064295

A. CLASSIFICATION OF SUBJECT MATTER INV. H01L33/44 ADD.		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) H01L H01S Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Electronic data base consulted during the international search (name of data base and, where practicable, search terms used) EPO-Internal		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	US 5 614 734 A (GUIDO LOUIS J [US]) 25 March 1997 (1997-03-25) figure 7	1
X	----- US 2011/147704 A1 (JIANG FENGYI [CN] ET AL) 23 June 2011 (2011-06-23) paragraphs [0006], [0007], [0025] - [0027]; figure 3	1-17
X	----- US 2014/367711 A1 (BIBL ANDREAS [US] ET AL) 18 December 2014 (2014-12-18) paragraph [0096]; figures 8a,8b	1
X	----- US 2005/233484 A1 (STEIN WILHELM [DE] ET AL) 20 October 2005 (2005-10-20) the whole document	1
	----- -/--	
<input checked="" type="checkbox"/> Further documents are listed in the continuation of Box C.		<input checked="" type="checkbox"/> See patent family annex.
* Special categories of cited documents : "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed		"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family
Date of the actual completion of the international search		Date of mailing of the international search report
3 February 2016		12/02/2016
Name and mailing address of the ISA/ European Patent Office, P.B. 5818 Patentlaan 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Fax: (+31-70) 340-3016		Authorized officer Claessen, Michiel

1

INTERNATIONAL SEARCH REPORT

International application No

PCT/US2015/064295

C(Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP H05 218498 A (MITSUBISHI CHEM IND) 27 August 1993 (1993-08-27) abstract	1,7
A	----- US 5 138 624 A (HONG CHI-SHAIN [US] ET AL) 11 August 1992 (1992-08-11) the whole document	1,7
A	----- EP 0 529 990 A1 (FURUKAWA ELECTRIC CO LTD [JP]) 3 March 1993 (1993-03-03) figure 1	1,10
A	----- US 2009/257466 A1 (EBERHARD FRANZ [DE] ET AL) 15 October 2009 (2009-10-15) paragraph [0049]	1,16
A	----- JP S63 196089 A (FURUKAWA ELECTRIC CO LTD) 15 August 1988 (1988-08-15) abstract	1,12,13

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No

PCT/US2015/064295

Patent document cited in search report		Publication date	Patent family member(s)	Publication date
US 5614734	A	25-03-1997	NONE	
US 2011147704	A1	23-06-2011	CN 102067346 A US 2011147704 A1 WO 2010020067 A1	18-05-2011 23-06-2011 25-02-2010
US 2014367711	A1	18-12-2014	NONE	
US 2005233484	A1	20-10-2005	DE 102004029412 A1 EP 1569281 A2 JP 2005244245 A US 2005233484 A1	13-10-2005 31-08-2005 08-09-2005 20-10-2005
JP H05218498	A	27-08-1993	NONE	
US 5138624	A	11-08-1992	NONE	
EP 0529990	A1	03-03-1993	DE 69201286 D1 DE 69201286 T2 EP 0529990 A1 JP H0555711 A US 5375137 A	09-03-1995 24-05-1995 03-03-1993 05-03-1993 20-12-1994
US 2009257466	A1	15-10-2009	DE 102008018928 A1 EP 2110904 A1 JP 2009260357 A US 2009257466 A1	22-10-2009 21-10-2009 05-11-2009 15-10-2009
JP S63196089	A	15-08-1988	NONE	

フロントページの続き

(81)指定国 AP(BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, RU, TJ, TM), EP(AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US

(74)代理人 100121979

弁理士 岩崎 吉信

(72)発明者 ブール デイヴィッド ピー

アメリカ合衆国 カリフォルニア州 9 5 0 1 4 クパチーノ インフィニット ループ 1 メ
ール ストップ 9 9 1 - エスピー 0 1

(72)発明者 マクグロディー ケリー

アメリカ合衆国 カリフォルニア州 9 5 0 1 4 クパチーノ インフィニット ループ 1 メ
ール ストップ 9 9 1 - エスピー 0 1

(72)発明者 ハイガー ダニエル アーサー

アメリカ合衆国 カリフォルニア州 9 5 0 1 4 クパチーノ インフィニット ループ 1 メ
ール ストップ 9 9 1 - エスピー 0 1

(72)発明者 パーキンス ジェームズ マイケル

アメリカ合衆国 カリフォルニア州 9 5 0 1 4 クパチーノ インフィニット ループ 1 メ
ール ストップ 9 9 1 - エスピー 0 1

(72)発明者 チャクラボルティー アーパン

アメリカ合衆国 カリフォルニア州 9 5 0 1 4 クパチーノ インフィニット ループ 1 メ
ール ストップ 9 9 1 - エスピー 0 1

(72)発明者 ドロレ ジャン - ジャック ピー

アメリカ合衆国 カリフォルニア州 9 5 0 1 4 クパチーノ インフィニット ループ 1 メ
ール ストップ 9 9 1 - エスピー 0 1

Fターム(参考) 5F241 AA03 CA05 CA37 CA40 CA49 CA51 CA53 CA57 CA65 CA74

CA75 CA77 CA88 CB04 CB05 CB11 CB36