

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2020年3月12日(12.03.2020)



(10) 国際公開番号

WO 2020/050362 A1

- (51) 国際特許分類:
H04N 5/374 (2011.01) H04N 5/378 (2011.01)
H01L 27/146 (2006.01)
- (21) 国際出願番号: PCT/JP2019/034984
- (22) 国際出願日: 2019年9月5日(05.09.2019)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2018-167137 2018年9月6日(06.09.2018) JP
- (71) 出願人: パナソニック IP マネジメント株式会社 (PANASONIC INTELLECTUAL PROPERTY MANAGEMENT CO., LTD.) [JP/JP]; 〒5406207

大阪府大阪市中央区城見2丁目1番61号 Osaka (JP).

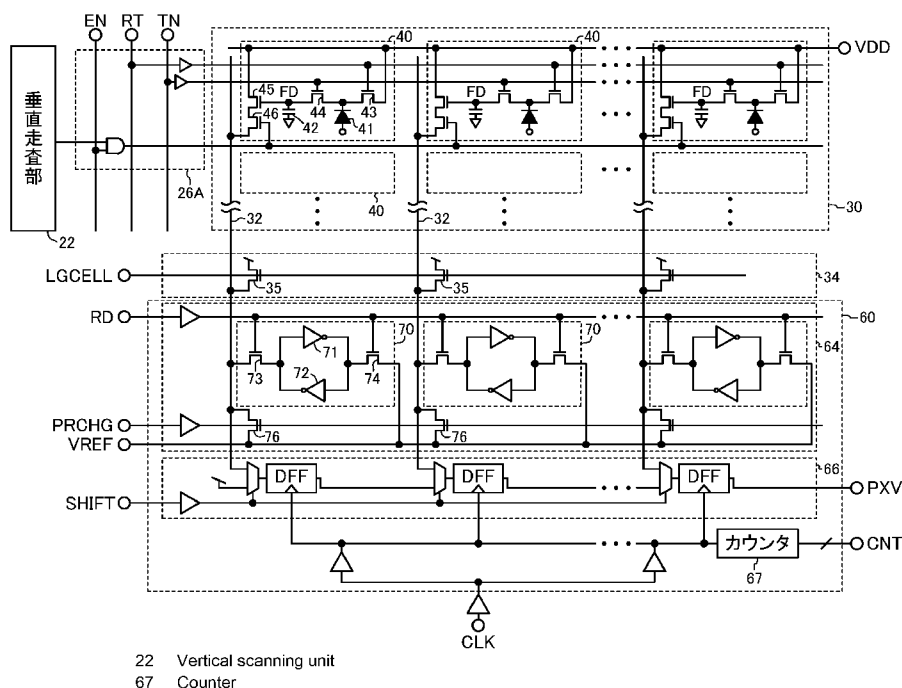
(72) 発明者: 廣瀬 裕 (HIROSE Yutaka). 小田川 明弘 (ODAGAWA Akihiro). 香山 信三 (KOYAMA Shinzo).

(74) 代理人: 特許業務法人前田特許事務所 (MAEDA & PARTNERS); 〒5300004 大阪府大阪市北区堂島浜1丁目2番1号 新ダイビル23階 Osaka (JP).

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT,

(54) Title: SOLID-STATE IMAGING ELEMENT, IMAGING SYSTEM, METHOD FOR DRIVING SOLID-STATE IMAGING ELEMENT, AND PHOTODETECTOR.

(54) 発明の名称: 固体撮像素子、撮像システム、固体撮像素子の駆動方法、及び光検出器



(57) Abstract: Provided is a solid-state imaging element that is capable of photon detection and has a smaller circuit scale. The solid-state imaging element includes: a pixel array having a plurality of pixel cells; a pixel driving circuit that drives the plurality of pixel cells; a reading circuit; and a plurality of reading wiring lines that correspond to each row of the pixel cells. The plurality of pixel cells each include: an avalanche photodiode that performs photon detection through the

HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH,
KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY,
MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ,
NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT,
QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,
SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA,
UG, US, UZ, VC, VN, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類：

- 一 国際調査報告（条約第21条(3)）

generation of avalanche multiplication upon incidence of a single photon; and a transfer transistor that transfers a photon detection result to the corresponding reading wiring line. The reading circuit determines the presence or absence of photon detection and outputs a determination result.

(57) 要約：フォトン検出が可能であり、かつ、回路規模がより小さい固体撮像素子を提供する。固体撮像素子は、複数の画素セルを有する画素アレイと、前記複数の画素セルを駆動する画素駆動回路と、読出し回路と、前記画素セルの各列に対応する複数の読出し用配線とを有する。前記複数の画素セルのそれぞれは、1個のフォトンが入射すると、アバランシェ増倍が生じることによってフォトンの検出を行うアバランシェフォトダイオードと、フォトンの検出結果を、対応する前記読出し用配線に転送する転送トランジスタとを有する。前記読出し回路は、フォトンの検出の有無を判定し、判定結果を出力する。

明 細 書

発明の名称：

固体撮像素子、撮像システム、固体撮像素子の駆動方法、及び光検出器
技術分野

[0001] 本開示は、固体撮像素子に関し、特に１個のフォトンでアバランシェ増倍が生じる素子を有する固体撮像素子に関する。

背景技術

[0002] 近年、アバランシェフォトダイオード（以下ではＡＰＤと称する）を含む画素セルをアレイ状に配置し、フォトンカウンティング動作可能な画素を有する固体撮像素子が提案されている。そのような固体撮像素子の例が、特許文献１及び２に記載されている。

[0003] 例えば特許文献１の撮像素子では、各画素セルに配置されたＡＰＤが光電変換で発生した電荷を増倍し、各画素セル内に配置された判定回路によってフォトンの有無を判定し、その結果をその画素セル内のメモリに記憶又は加算する。加算する場合には、このような検出、判定、加算という一連の動作を複数回繰り返す。各画素セルのメモリに蓄積された情報が、１フレームの画像として出力される。

先行技術文献

特許文献

[0004] 特許文献１：特開２００９－２３９６６８号公報

特許文献２：国際公開第２０１６／０４２７３４号

発明の概要

発明が解決しようとする課題

[0005] しかしながら、このような固体撮像素子は、各画素セルの回路規模が比較的大きいので、画素セルのサイズを微細化することが困難である。また、複数のフォトンの入射を待つ必要があるので、画像の読出しに要する時間が比較的大きい。更に、入射したフォトン数に対応する電圧をデジタル化するた

めに、A/Dコンバータが必要となる。

[0006] 本開示は、フォトンの検出が可能であり、かつ、画素セルのサイズを微細化することが可能な固体撮像素子を提供することを目的とする。

課題を解決するための手段

[0007] 本開示による固体撮像素子は、複数の画素セルを有する画素アレイと、前記複数の画素セルを駆動する画素駆動回路と、前記複数の画素セルからの読出しを行い、前記複数の画素セルに対応する画素で構成される画像を出力する読出し回路と、前記画素セルの各列に対応して設けられ、前記画素セルと前記読出し回路とを接続する複数の読出し用配線とを有する。前記複数の画素セルのそれぞれは、1個のフォトンが入射すると、アバランシェ増倍が生じることによってフォトンの検出を行うアバランシェフォトダイオードと、前記アバランシェフォトダイオードによるフォトンの検出結果を、対応する前記読出し用配線に転送する転送トランジスタとを有する。前記読出し回路は、前記画素アレイの前記複数の画素セルのそれぞれについて、フォトンの検出の有無を、当該画素セルのそれぞれに対応する前記読出し用配線の電圧に基づいて判定し、判定結果を当該画素セルに対応する画素の値として出力する。

[0008] これによると、画素セルにおいて、フォトンの検出の有無の判定や判定結果の保持を行う必要がないので画素セルの回路規模が小さく、画素セルをより微細化することができる。複数のフォトンが入射を待つ必要がないので、画像の読出しに要する時間をより短くすることができる。各画素セルについてのフォトンの検出の有無が出力されるので、デジタル化のためのA/Dコンバータが不要である。

発明の効果

[0009] 本開示によれば、画像を高速に出力することができるので、画像をその被写体までの距離に対応付けて得ることができる。

図面の簡単な説明

[0010] [図1]図1は、本実施形態に係る固体撮像素子の構成例を示すブロック図であ

る。

[図2]図2は、図1の画素駆動回路、画素アレイ及び読出し回路のより具体的な回路図である。

[図3]図3は、図2のアバランシェフォトダイオードの構造の例を示す断面図である。

[図4]図4は、図2の読出し回路が有し得る出力回路の例を示す回路図である。

[図5]図5は、図2の読出し回路が有し得る出力回路の他の例を示す回路図である。

[図6]図6は、本実施形態に係る撮像システムの構成例を示すブロック図である。

[図7]図7は、図6の固体撮像素子における信号の例を示すタイミングチャートである。

[図8]図8は、典型的な固体撮像素子における信号の例を示すタイミングチャートである。

[図9]図9（a）は、本実施形態に係る固体撮像素子における処理の例を示すフローチャートである。図9（b）は、典型的な固体撮像素子における処理の例を示すフローチャートである。

[図10]図10は、本実施形態に係る撮像システムの他の例を示すブロック図である。

[図11]図11は、図1の固体撮像素子の他の構成例を示す回路図である。

発明を実施するための形態

[0011] 以下、実施形態について、図面を参照しながら説明する。図面において同じ参照番号で示された構成要素は、同一の又は類似の構成要素である。以下で説明する実施形態の各特徴は、矛盾しない限り組み合わせることができる。

[0012] 図1は、本実施形態に係る固体撮像素子の構成例を示すブロック図である。図1の固体撮像素子100は、バイアス生成部12と、タイミングジェネ

レータ 14 と、画素駆動回路 20 と、画素アレイ 30 と、読出し回路 60 とを有する。画素アレイ 30 は、例えば行列状に配置された、複数の画素セル 40 を有する。画素駆動回路 20 は、垂直走査部 22 と、それぞれが画素セル 40 の互いに異なる行に対応するマルチプレクサ 26 A, 26 B, ..., 26 Z とを有し、複数の画素セル 40 を駆動する。読出し回路 60 は、複数の画素セル 40 からの読出しを行う。

[0013] バイアス生成部 12 は、固体撮像素子 100 の各回路に対して、必要な電圧を供給する。タイミングジェネレータ 14 は、クロック信号を生成して固体撮像素子 100 の各回路に供給する。タイミングジェネレータ 14 は、画素セル 40 の制御に必要な信号も生成し、マルチプレクサ 26 A, 26 B, ..., 26 Z を介して各画素セル 40 に供給する。垂直走査部 22 は、画素セル 40 の行単位での制御に必要な信号を生成して、マルチプレクサ 26 A, 26 B, ..., 26 Z を介して各画素セル 40 に供給する。

[0014] 図 2 は、図 1 の画素駆動回路 20、画素アレイ 30 及び読出し回路 60 のより具体的な回路図である。固体撮像素子 100 は、画素セル 40 の各列に対応して設けられた、画素セル 40 と読出し回路 60 とを接続する、複数の読出し用配線 32 と、負荷回路 34 とを有する。負荷回路 34 は、読出し用配線 32 のそれぞれに接続された複数の負荷トランジスタ 35 を有する。各画素セル 40 は、アバランシェフォトダイオード (APD) 41 と、フローティングディフュージョン (FD) 42 と、画素リセットトランジスタ 43 と、転送トランジスタ 44 と、増幅トランジスタ 45 と、選択トランジスタ 46 とを有する。APD 41 のアノードには、基板電圧 V_{SUB} が与えられる。基板電圧 V_{SUB} は、例えば $-20V$ である。

[0015] APD 41 は、1 個のフォトンが入射するとアバランシェ増倍（アバランシェ降伏）を生じ、クエンチングするまで APD 41 のカソードに電荷を集める。つまり、APD 41 は、光電変換をすることによって、入射したフォトンを検出を行う。より詳しく説明すると、APD 41 のアノードに大きな負のバイアス V_{SUB} が与えられた状態において 1 個のフォトンが入射する

と、光電変換によってアバランシェ増倍現象が発生し、APD 41は自らのカソードに飽和電荷量に達する電荷を集める。このとき、APD 41はガイガーモードで動作している。

[0016] 図3は、図2のアバランシェフォトダイオード41の構造の例を示す断面図である。図3では、APD 41と、これに隣接する転送トランジスタ44との模式的な断面図が、転送トランジスタ44のゲート長方向で切断された面において示されている。

[0017] 基板51の裏面の保護膜52上に、光フィルター53及び集光レンズ54が形成されている。基板の裏面近傍領域55はp型にドーピングされており、表面領域56はn型にドーピングされており、この2つの領域でpn接合を形成している。裏面から入射した光子によって発生した電子がこのpn接合による高い電界領域を走行する際に、アバランシェ増幅により、n型の表面領域に到達する電子数は飛躍的に増倍される（典型的には10000個の電子に増倍される）。転送トランジスタ44は、そのゲート59の電圧に従って、これらの電子をフローティングディフュージョン（容量）58に転送する。各画素セル40は、分離部57によって互いに電氣的に分離されている。このように、APD 41を裏面照射型イメージセンサの光電変換部に配置することで、受光領域の面積を大きくすることが可能である。

[0018] 図2の説明に戻る。転送トランジスタ44は、APD 41のカソードとFD 42との間に接続されている。転送トランジスタ44は、垂直走査部22によって選択されるとオンになり、APD 41の電荷をFD 42に転送する。FD 42は、APD 41から転送された電荷を蓄積する。リセットトランジスタ43は、APD 41と電圧VDDの電源との間に接続され、APD 41及びFD 42の電位をリセットする。

[0019] 増幅トランジスタ45のゲート及びソースは、FD 42、及び選択トランジスタ46のドレインに、それぞれ接続されている。増幅トランジスタ45のドレインには、例えば電源電圧VDDが与えられる。電源電圧VDDは、例えば3Vである。選択トランジスタ46のソースは、読出し用配線32に

接続されている。読出し用配線 3 2 は、同一の列に属する複数の画素セル 4 0 に共通の信号線である。増幅トランジスタ 4 5 は、F D 4 2 の電位に応じて電流を読出し用配線 3 2 に出力する。転送トランジスタ 4 4、リセットトランジスタ 4 3、及び選択トランジスタ 4 6 のゲートには、転送信号 T N、リセット信号 R T、及び垂直走査部 2 2 からの選択信号がそれぞれ入力されている。

[0020] すなわち、転送トランジスタ 4 4 は、A P D 4 1 によるフォトンの検出結果を、増幅トランジスタ 4 5 及び選択トランジスタ 4 6 を経由して、対応する読出し用配線 3 2 に転送する。読出し用配線 3 2 の電圧は、フォトンの検出結果に応じて変化する。読出し用配線 3 2 には負荷トランジスタ 3 5 が接続されており、負荷トランジスタ 3 5 は、読出し用配線 3 2 を介して増幅トランジスタ 4 5 とソースフォロアを構成する。

[0021] 読出し回路 6 0 は、列増幅器アレイ 6 4 と、水平転送回路 6 6 と、カウンタ 6 7 とを有する。列増幅器アレイ 6 4 は、読出し用配線 3 2 毎に、列増幅器 7 0 と、プリチャージ回路 7 6 とを有する。列増幅器 7 0 は、インバータ 7 1、7 2 と、トランジスタ 7 3、7 4 とを有する。プリチャージ回路 7 6 は、プリチャージトランジスタを有する。

[0022] プリチャージ回路 7 6 は、対応する読出し用配線 3 2 をプリチャージ電圧にプリチャージする。列増幅器 7 0 は、インバータ 7 1、7 2 による双安定回路を有し、対応する読出し用配線 3 2 の電圧を、論理的な高電圧又は低電圧に変化させて保持する。すなわち、読出し回路 6 0 の列増幅器 7 0 は、画素アレイ 3 0 の複数の画素セル 4 0 のそれぞれについて、フォトンの検出の有無を、画素セル 4 0 のそれぞれに対応する読出し用配線 3 2 の電圧に基づいて判定し、読出し用配線 3 2 の電圧を、論理的な高電圧及び低電圧のうち判定結果に対応する電圧に変化させて保持する。

[0023] 水平転送回路 6 6 は、読出し用配線 3 2 の電圧を、クロック C L K に従って順に転送して、フォトンの検出の有無を示す判定結果 P X V として出力する。カウンタ 6 7 は、フレームを読出す毎にリセットされ、クロック C L K

に従ってカウント値CNTを増加させて出力する。カウント値CNTは、画素アレイ30内における画素セル40の位置を示すアドレスに対応している。つまり、読出し回路60は、各画素セル40について、フォトンの検出の有無とその画素セル40の位置を示すアドレスとを、順次出力する。固体撮像素子100は、以上の動作を、垂直走査部22が選択する画素セル40の行を変更しながら、繰り返す。

[0024] 典型的なCMOS (complementary metal oxide semiconductor) 画像センサでは、アナログ値を出力するために、読出し用配線の電圧を線形性を保って増幅する必要がある、高精度かつ高利得のアナログ増幅回路を用いる必要があった。これに対し、固体撮像素子100は、各画素セル40についてのフォトン検出の有無に対応する検出結果を出力するものであるので、列増幅器70は、インバータ71, 72を用いた非線形な回路でよい。このような列増幅器70を用いることによって、各画素セルからの信号をより高速に読み出すことができる。

[0025] 固体撮像素子100は、典型的なCMOS画像センサに類似した構成を有している。固体撮像素子100の画素セル40は、フォトン検出の有無を判定する回路、判定結果を保持する回路、並びにフォトン数を計数及び保持する回路を有していない。したがって、画素セル40の回路規模は典型的なCMOSセンサとほぼ同じである。このため、画素セルの微細化が可能となるとともに、消費電力も低く抑えることができる。複数のフォトンの入射を待つ必要がないので、信号読出し動作に要する時間が短く、固体撮像素子100全体としての読出し動作を高速化することもできる。

[0026] 図4は、図2の読出し回路60が有し得る出力回路の例を示す回路図である。読出し回路60は、図4の出力回路を更に有してもよい。図4の出力回路は、AND回路61を有する。AND回路61は、水平転送回路66の出力PXVがフォトンの検出を示す場合にのみ、カウンタ67のカウント値CNTをそのまま、カウント値CNT2として出力する。つまり、読出し回路60は、フォトンを検出したと判定された画素セル40についてのみ、その

画素セル40の位置を示すアドレスを、カウント値CNT2として出力する。

[0027] なお、AND回路61は、水平転送回路66の出力PXVがフォトンの検出を示さない場合にのみ、カウンタ67のカウント値CNTをそのまま、カウント値CNT2として出力してもよい。この場合、読出し回路60は、フォトンを検出しなかったと判定された画素セル40についてのみ、その画素セル40の位置を示すアドレスを、カウント値CNT2として出力する。

[0028] 図5は、図2の読出し回路60が有し得る出力回路の他の例を示す回路図である。読出し回路60は、図5の出力回路を更に有してもよい。図5の出力回路は、AND回路61と、Dフリップフロップ(DFF)68と、排他的論理和(XOR)回路69とを有する。DFF68は、水平転送回路66の出力を1クロック遅延させて出力する。XOR回路69は、水平転送回路66の出力とDFF68との排他的論理和XPVを出力する。AND回路61は、排他的論理和XPVが「1」である場合にのみ、すなわち、水平転送回路66の出力PXVが変化した場合にのみ、カウンタ67のカウント値CNTをそのままカウント値CNT3として出力する。つまり、1つの画素セルについてのフォトンの検出の結果とその隣の画素セルについてのフォトンの検出の結果とが異なる場合にのみ、読出し回路60は、そのときの水平転送回路66の出力に対応するこの1つの画素セル40の位置を示すアドレスを、カウント値CNT3として出力する。

[0029] 読出し回路60が図4又は5の出力回路を有することにより、全画素セルから固体撮像素子100の外にデータを読み出すことが不要となるので、読出し回路60が出力するデータ量を削減することができる。このため、固体撮像素子100からのデータ読出しに要する時間を削減することが可能となる。

[0030] 固体撮像素子100を用いた撮像システムの例について説明する。図6は、本実施形態に係る撮像システムの構成例を示すブロック図である。図6の撮像システム1000は、撮像装置(カメラ)110と、光投射装置120

と、コントローラ 132 と、ディスプレイ 134 とを有する。撮像装置 110 は、固体撮像素子 100 と、受光光学系 112 と、信号処理部 116 とを有する。固体撮像素子 100 は、受光光学系 112 の像面に配置されている。光投射装置 120 は、投射光学系 122 と、光源 124 とを有する。

[0031] コントローラ 132 は、固体撮像素子 100 及び光源 124 に、タイミング調整信号を出力する。光投射装置 120 の光源 124 は、タイミング調整信号に従って所定の周期でパルス状に発光し、光を被写体 152 及び 154 に投射する。各々のパルス光は、被写体 152 及び 154 で反射される。反射された光は、受光光学系 112 を介して固体撮像素子 100 に入射する。

[0032] 光に含まれる光子は、被写体までの距離に応じた伝播時間後に固体撮像素子 100 に飛来する。例えば、撮像システムから距離 L_1 の地点に位置する被写体 152 で反射される光子は、発光から時間 $2 \times L_1 / c$ 後に固体撮像素子 100 に飛来する。撮像システムから距離 L_2 の地点に位置する被写体 154 で反射される光子は、発光から時間 $2 \times L_2 / c$ 後に固体撮像素子 100 に飛来する。ただし、 c は光速である。したがって、光投射装置 120 が発光してから、例えば時間 $2 \times L_1 / c$ 後に光子を検出することによって、被写体 152 までの距離を知ることが可能となる。そのために、本撮像システムでは、コントローラ 132 からのタイミング調整信号 TC によって、光投射装置 120 での発光と固体撮像素子 100 での受光とのタイミングを調整する。

[0033] 図 7 は、図 6 の固体撮像素子 100 における信号の例を示すタイミングチャートである。固体撮像素子 100 においては、各フレームが 1 つの露光期間に対応している。固体撮像素子 100 は、出力した画像のフレーム数を例えば撮像開始時からカウントし、フレーム番号として出力する。撮像システム 1000 においては、出力される複数のフレームのそれぞれのフレーム番号と、光パルスの出力から固体撮像素子の露光期間までの時間との関係が予め設定されている。光パルスの出力から固体撮像素子の露光期間までの時間は、図 7 においては、光子飛行時間 TF_1 、 TF_2 及び TF_3 として表

されている。ここでは、より具体的に、フレーム番号と、光源の発光開始時刻、露光開始時刻、及び露光終了時刻との関係が予め設定されている。

[0034] フォトン飛行時間 T_F1 は、例えば、発光開始時刻 T_L1 から露光終了時刻 E_E1 までの時間である。しかし、フォトン飛行時間 T_F1 は、発光開始時刻 T_L1 から露光開始時刻 E_S1 までの時間であってもよいし、発光開始時刻 T_L1 から、露光開始時刻 E_S1 と露光終了時刻 E_E1 との中間の時刻までの時間であってもよい。他のフォトン飛行時間についても同様である。

[0035] 撮像システム1000は、撮像シーンの平均的な明るさを撮像開始前の初期化期間（図示せず）において測定する。コントローラ132は、この測定の結果に基づいて、光制御信号 LC によって光源124の光パルス当たりの発生フォトン数を制御して、各フレームの露光期間内において固体撮像素子100の各画素セル40に入射するフォトンの数の平均を、例えば1個にする。このように設定することで、各フレームにおける各画素セル40においては、フォトン飛来のはらつき（ショットノイズ）は存在するが、高々フォトン1個の検出に起因するアバランシェ増倍が生じる。はらつきに起因するアバランシェ増倍によるパルスおよびAPD41内で発生する偽パルス（ダークカウント）は、後段の信号処理部116によって除去される。

[0036] 発光開始時刻 T_L1 において、光源124が発光する。発光する期間の長さは、例えば10nsである。ある画素セル40において、リセット信号 RT によるリセットトランジスタ43のリセット動作が終了すると、露光期間が開始される。各フレームに対応する露光期間においてのみ、全ての画素セル40のAPD41のアノードに、負のバイアス V_{SUB} が与えられる。

[0037] 第1フレームに対応する露光期間は、露光開始時刻 E_S1 から露光終了時刻 E_E1 までの期間である。この期間において画素セル40にはフォトンが入射される。露光終了時刻 E_E1 においては、転送トランジスタ44がオンになり、図2を参照して説明したように、フォトンの検出結果が固体撮像素子100から出力される。出力期間 $DT1$ において、全ての画素セル40についてのフォトンの検出結果が、第1フレームの画像として順次出力される

。

[0038] 発光開始時刻 T_{L2} において、光源 124 が発光する。ある画素セル 40 において、リセット信号 R_T によるリセットトランジスタ 43 のリセット動作が終了すると、露光期間が開始される。第2フレームに対応する露光期間は、露光開始時刻 E_{S2} から露光終了時刻 E_{E2} までの期間である。この期間において画素セル 40 には光子が入射されない。露光終了時刻 E_{E2} においては、転送トランジスタ 44 がオンになり、図2を参照して説明したように、光子の検出結果が固体撮像素子 100 から出力される。出力期間 D_{T2} において、全ての画素セル 40 についての光子の検出結果が、第2フレームの画像として順次出力される。その後も同様の動作が繰り返される。

[0039] 前述のように、フレーム番号には、光パルスの出力から固体撮像素子の露光期間までの時間（すなわち、光子飛行時間）が対応している。光子飛行時間の長さは、フレーム毎に予め設定されており、フレーム毎に順次変更され得る。光子飛行時間 T_{F1} 等の設定に応じて、撮像システムから撮像され得る被写体までの距離を変更することができる。

[0040] 信号処理部 116 は、固体撮像素子 100 から出力された画像をディスプレイ 134 に出力する。ディスプレイ 134 は、入力された画像を表示する。信号処理部 116 は、固体撮像素子 100 から出力された複数のフレームの画像を合成して出力してもよい。信号処理部 116 は、例えば、異なる光子飛行時間に対応するフレームの画像を、1枚の画像に合成してもよい。その際、画像の色を、光子飛行時間毎に異なる色にしてもよい。また、信号処理部 116 は、同一の光子飛行時間に対応する複数のフレームの画像に対して例えば平均化処理を行って、ノイズの低減を図ってもよい。

[0041] 図8は、典型的な固体撮像素子における信号の例を示すタイミングチャートである。前述の典型的な固体撮像素子では、光子が入射する毎に、光子が入射したことを示す情報を画素セル内の回路に蓄積する。読出しは

、複数のフォトンを受け取る毎に行われる。つまり、読出しの間隔が長く、各フォトンの飛来のタイミングを知ることはできない。

[0042] 図9(a)は、本実施形態に係る固体撮像素子における処理の例を示すフローチャートである。初期化後、ブロックB12において、固体撮像素子100は1フレーム期間内に単一のパルス光を受光する。前述のように、パルス光は、各画素セル40に入射するフォトン数の平均が例えば1個であるような光である。ブロックB14において、固体撮像素子100は、受光情報を1フレーム分の画像データとして固体撮像素子100の外部に出力する。ブロックB18において、画像データは必要に応じて外部のメモリに格納され、画素の値の判定等の処理に用いられる。ブロックB16において、初期化処理が行われ、以後、同様の動作が繰り返される。このような構成とすることによって、固体撮像素子100は、単一パルス毎にフレーム読出しを行うので、フレームの間隔は外部で行われる判定等の処理速度に影響されず、読出しが高速である。

[0043] 図9(b)は、典型的な固体撮像素子における処理の例を示すフローチャートである。初期化後、固体撮像素子は、ブロックB82において複数のパルス光を受光する。固体撮像素子の画素セル内の回路は、ブロックB84においてこのパルス光によるフォトン数をカウントし、ブロックB86においてカウント数が閾値に達しているかに基づいて画素の値を判定し、ブロックB88において判定結果を画素内のメモリに保存する。その後、ブロックB90において、固体撮像素子は、受光情報を1フレーム分の画像データとして固体撮像素子の外部に出力する。ブロックB92において、初期化処理が行われ、以後、同様の動作が繰り返される。典型的な固体撮像素子によると、複数のフォトンに基づいて、画素セル内でカウント及び画素の値の判定を行う。このため、図8を参照して説明したように、読出しの間隔が比較的長い。

[0044] 固体撮像素子100を用いた他のシステムの例について説明する。図10は、本実施形態に係る撮像システムの他の例を示すブロック図である。図1

0の撮像システム2000は、細胞蛍光の検出を行うシステムであって、基本的には図6の撮像システム1000と同様に構成されているので、同様の点については説明を省略する。

[0045] コントローラ132は、固体撮像素子100及び光源124に、タイミング調整信号を出力する。光投射装置120の光源124は、タイミング調整信号に従って所定の周期でパルス状に発光し、光を被写体である細胞検体156に投射する。各々のパルス光が細胞検体156内の光吸収基に吸収された後、光吸収基に固有の特定の時間（寿命時間）経過後に、光吸収基は蛍光パルスを発生する。この蛍光パルスは受光光学系112を介して固体撮像素子100に入射する。

[0046] 蛍光パルスに含まれる光子は、寿命時間だけ遅れて固体撮像素子100に飛来する。したがって、この寿命時間を測定することによって、細胞検体156に含まれている光吸収基の種類を特定することが可能となる。そのために、本細胞蛍光検出システムでは、コントローラ132からのタイミング調整信号TCによって、光投射装置120での発光と固体撮像素子100での受光とのタイミングを調整する。

[0047] 撮像システム2000では、光子飛行時間に代えて、光吸収基の寿命時間に対応する画像を求める点が、撮像システム1000とは異なっている。フレーム番号には、光パルスの出力から固体撮像素子の露光期間までの時間（すなわち、光吸収基の寿命時間）が対応している。寿命時間の長さは、フレーム毎に予め設定されており、フレーム毎に順次変更され得る。寿命時間の設定に応じて、撮像システムから撮像され得る光吸収基の寿命時間を変更することができる。

[0048] 信号処理部116は、固体撮像素子100から出力された画像をディスプレイ134に出力する。ディスプレイ134は、入力された画像を表示する。信号処理部116は、固体撮像素子100から出力された複数のフレームの画像を合成して出力してもよい。信号処理部116は、例えば、異なる寿命時間に対応するフレームの画像を、1枚の画像に合成してもよい。その際

、画像の色を、寿命時間毎に異なる色にしてもよい。また、信号処理部 116 は、同一の寿命時間に対応する複数のフレームの画像に対して例えば平均化処理を行って、ノイズの低減を図ってもよい。

[0049] 図 11 は、図 1 の固体撮像素子 100 の他の構成例を示す回路図である。図 11 の固体撮像素子 200 は、画素アレイ 30 及び読出し回路 60 に代えて画素アレイ 230 及び読出し回路 260 を有し、負荷回路 34 を有しない点の他は、固体撮像素子 100 と同様に構成されている。画素アレイ 230 は、例えば行列状に配置された、複数の画素セル 240 を有する。読出し回路 260 は、読出し回路 60 に加えて図 5 の回路を有している。各画素セル 240 は、アバランシェフォトダイオード (APD) 41 と、転送トランジスタ 44 とを有する。

[0050] APD 41 は、フォトン入射により生成された電子-正孔対を、バイアス電界により、フォトン検出に十分な数 (典型的には 100,000 個) に増倍する。転送トランジスタ 44 は、APD 41 のカソードと読出し用配線 32 との間に接続されている。転送トランジスタ 44 は、垂直走査部 22 によって選択されるとオンになり、APD 41 の電荷を読出し用配線 32 に転送する。APD 41 はフォトン検出に十分な量の電荷を出力するので、転送トランジスタ 44 は、APD 41 の電荷を読出し用配線 32 に直接転送する。その他の点については、図 2 及び 5 を参照して説明した固体撮像素子 100 と同様であるので、説明を省略する。

[0051] 固体撮像素子 200 は、APD 41 の電荷を読出し用配線 32 に直接転送するので、増幅トランジスタ 45 が不要である。また、APD 41 のリセットはプリチャージ回路 76 によって行われるため、リセットトランジスタ 43 も不要である。したがって、固体撮像素子 200 によると、画素セル 240 をより微細化することができ、消費電力も低減することができる。

[0052] なお、固体撮像素子 200 は、AND 回路 61、DFF 68、及び XOR 回路 69 を有さなくてもよい。また、固体撮像素子 200 は、AND 回路 6

1、D F F 6 8、及びX O R回路6 9に代えて、図4の回路を有してもよい。

[0053] なお、固体撮像素子2 0 0は、画素アレイに代わって、単一の画素セルを備える光検出器であってもよい。

[0054] 具体的には、画素セルと、画素セルを駆動する画素駆動回路と、画素セルからの出力の読出しを行う読出し回路と、画素セルと前記読出し回路とを接続する読出し用配線とを備え、画素セルは、1個のフォトンが入射すると、アバランシェ増倍が生じることによってフォトンの検出を行うアバランシェフォトダイオードと、アバランシェフォトダイオードによるフォトンの検出結果を、対応する前記読出し用配線に転送する転送トランジスタとを有し、読出し回路は、前記画素セルについて、フォトンの検出の有無を、当該画素セルに対応する前記読出し用配線の電圧に基づいて判定し、判定結果を当該画素セルに対応する画素の値として出力する光検出器であってもよい。

[0055] 本明細書における各機能ブロックは、典型的にはハードウェアで実現され得る。代替としては各機能ブロックの一部又は全ては、ソフトウェアで実現され得る。例えばそのような機能ブロックは、プロセッサ及びプロセッサ上で実行されるプログラムによって実現され得る。換言すれば、本明細書で説明される各機能ブロックは、ハードウェアで実現されてもよいし、ソフトウェアで実現されてもよいし、ハードウェアとソフトウェアとの任意の組合せで実現され得る。

[0056] 以上の実施形態は、本質的に好ましい例示であって、本開示、その適用物、あるいはその用途の範囲を制限することを意図するものではない。

産業上の利用可能性

[0057] 以上説明したように、本開示は、固体撮像素子及び撮像システム等について有用である。

符号の説明

[0058] 2 0 画素駆動回路

3 0, 2 3 0 画素アレイ

- 3 2 読出し用配線
- 4 0, 2 4 0 画素セル
- 4 1 アバランシェフォトダイオード
- 4 4 転送トランジスタ
- 6 0, 2 6 0 読出し回路
- 7 0 列増幅器
- 7 6 プリチャージ回路
- 1 0 0, 2 0 0 固体撮像素子
- 1 1 0 撮像装置（カメラ）
- 1 1 2 撮像光学系
- 1 1 6 信号処理部
- 1 2 0 光投射装置
- 1 0 0 0, 2 0 0 0 撮像システム

請求の範囲

[請求項1]

複数の画素セルを有する画素アレイと、
前記複数の画素セルを駆動する画素駆動回路と、
前記複数の画素セルからの読出しを行い、前記複数の画素セルに対応する画素で構成される画像を出力する読出し回路と、
前記画素セルの各列に対応して設けられ、前記画素セルと前記読出し回路とを接続する複数の読出し用配線と
を備え、
前記複数の画素セルのそれぞれは、
1個のフォトンが入射すると、アバランシェ増倍が生じることによってフォトンの検出を行うアバランシェフォトダイオードと、
前記アバランシェフォトダイオードによるフォトンの検出結果を、対応する前記読出し用配線に転送する転送トランジスタと
を有し、
前記読出し回路は、前記画素アレイの前記複数の画素セルのそれぞれについて、フォトンの検出の有無を、当該画素セルのそれぞれに対応する前記読出し用配線の電圧に基づいて判定し、判定結果を当該画素セルに対応する画素の値として出力する
固体撮像素子。

[請求項2]

請求項1に記載の固体撮像素子において、
前記読出し回路は、
前記読出し用配線をプリチャージするプリチャージ回路と、
前記フォトンの検出結果が転送された前記読出し用配線の電圧に基づいてフォトンの検出の有無を判定し、当該読出し用配線の電圧を、2つの所定の電圧のうち判定結果に対応する電圧に変化させて保持する列増幅器と
を有する
固体撮像素子。

- [請求項3] 請求項1に記載の固体撮像素子において、
前記読出し回路は、前記判定結果に対応する画素セルの位置を示すアドレスを出力する
固体撮像素子。
- [請求項4] 請求項3に記載の固体撮像素子において、
前記読出し回路は、フォトンを検出したと判定された前記画素セルについてのみ、前記アドレスを出力する
固体撮像素子。
- [請求項5] 請求項3に記載の固体撮像素子において、
前記読出し回路は、フォトンを検出なかったと判定された前記画素セルについてのみ、前記アドレスを出力する
固体撮像素子。
- [請求項6] 請求項3に記載の固体撮像素子において、
前記読出し回路は、前記複数の画素セルのうちの1つの画素セルについてのフォトンの検出の結果とその隣の画素セルについてのフォトンの検出の結果とが異なる場合に、前記1つの画素セルについての前記アドレスを出力する
固体撮像素子。
- [請求項7] 光パルス列を出力する光投射装置と、
被写体で反射された前記光パルス列を受光するカメラと、
前記光投射装置及び前記カメラを制御するコントローラと
を備える撮像システムであって、
前記カメラは、
撮像光学系と、
前記被写体で反射された前記光パルス列を、前記撮像光学系を通して受光し、前記光パルス列の光パルスのそれぞれに対応する複数のフレームの画像を出力する、請求項1～6のいずれか1項の固体撮像素子と、

前記固体撮像素子の出力を処理する信号処理部と
を有し、

前記複数のフレームのそれぞれについて、フレーム番号と、当該フレームに対応する前記光パルスの出力から前記固体撮像素子の当該フレームに対応する露光期間までの時間との関係が、予め設定されており、

前記信号処理部は、前記フレーム番号に基づいて、前記時間を求める
撮像システム。

[請求項8] 請求項7に記載の撮像システムにおいて、

前記コントローラは、前記光パルス当たりの発生フォトン数を制御して、前記露光期間内において前記固体撮像素子の前記複数の画素セルに入射するフォトン数の平均を1個にする
撮像システム。

[請求項9] アバランシェフォトダイオードを含む複数の画素セルを有する画素アレイと、

前記複数の画素セルを駆動する画素駆動回路と、

前記複数の画素セルからの読出しを行い、前記複数の画素セルに対応する画素で構成される画像を出力する読出し回路と、

前記画素セルの各列に対応して設けられ、前記画素セルと前記読出し回路とを接続する複数の読出し用配線とを備える固体撮像素子の駆動方法であって、

前記アバランシェフォトダイオードが、1個のフォトンが入射すると、アバランシェ増倍が生じることによってフォトンの検出を行い、

前記アバランシェフォトダイオードを含む画素セルが、前記アバランシェフォトダイオードによるフォトンの検出結果を、対応する前記読出し用配線に転送し、

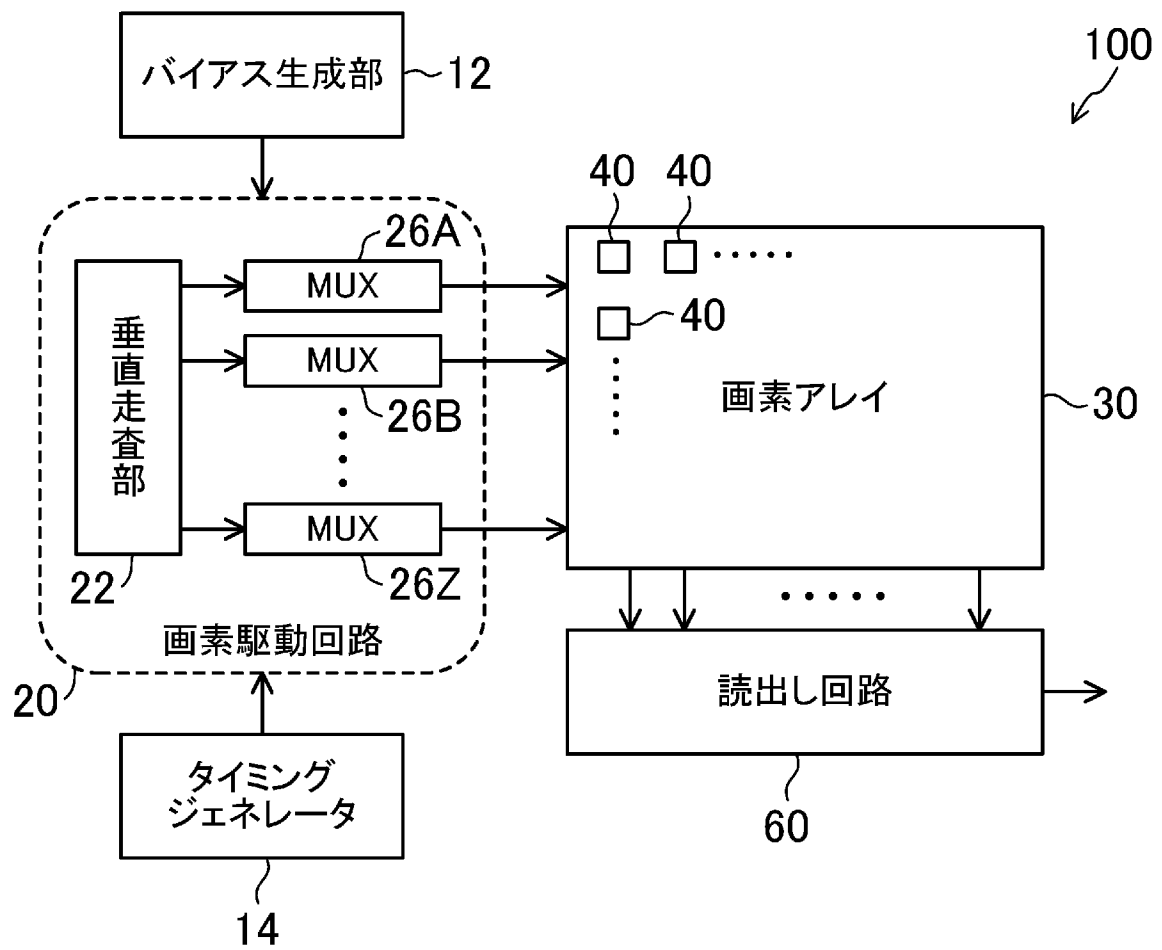
前記読出し回路が、前記画素アレイの前記複数の画素セルのそれぞ

れについて、フォトンの検出の有無を、当該画素セルのそれぞれに対応する前記読出し用配線の電圧に基づいて判定し、判定結果を当該画素セルに対応する画素の値として出力する
固体撮像素子の駆動方法。

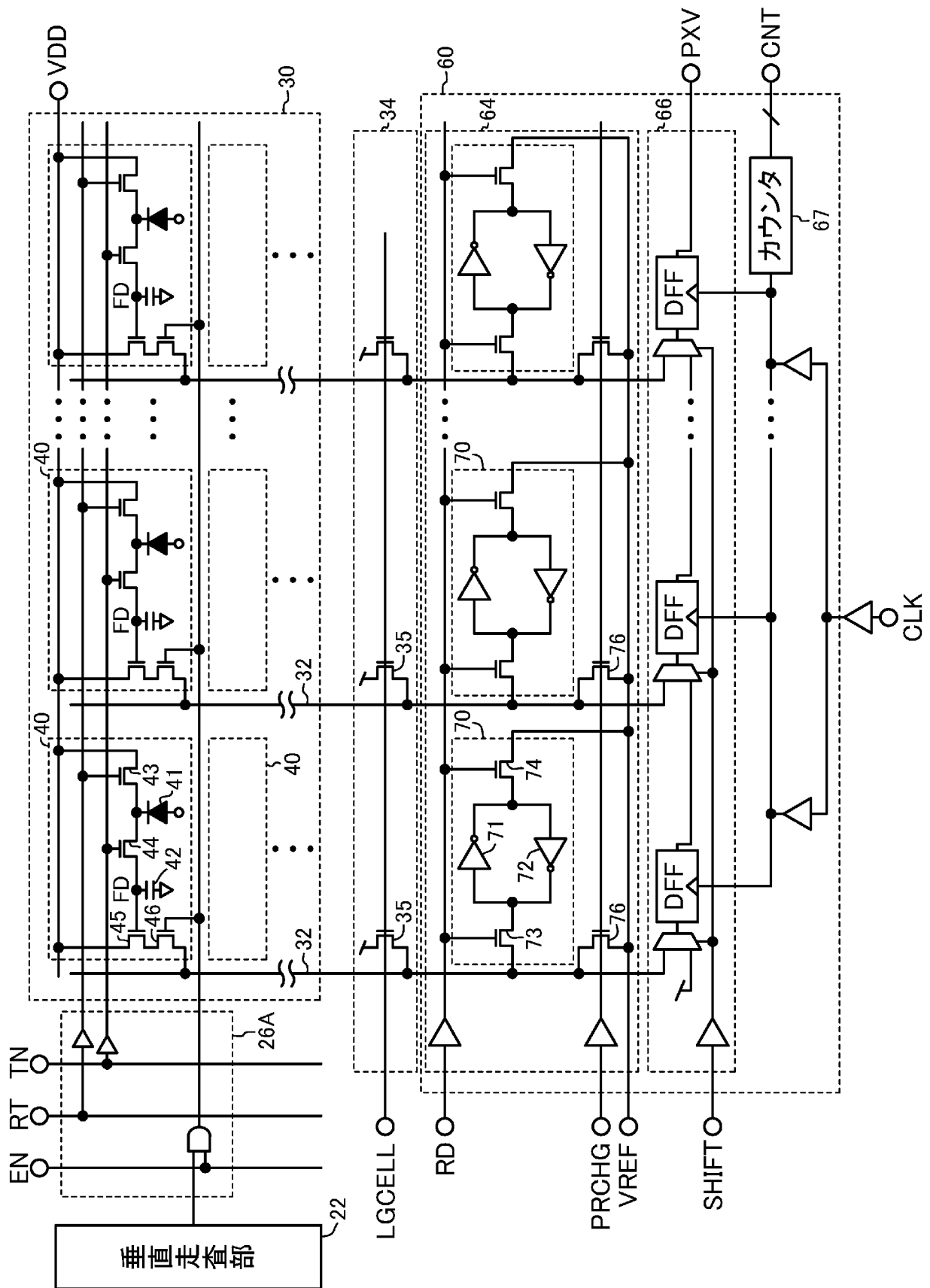
[請求項10]

画素セルと、
前記画素セルを駆動する画素駆動回路と、
前記画素セルからの出力の読出しを行う読出し回路と、
前記画素セルと前記読出し回路とを接続する読出し用配線と
を備え、
前記画素セルは、
1個のフォトンが入射すると、アバランシェ増倍が生じることによってフォトンの検出を行うアバランシェフォトダイオードと、
前記アバランシェフォトダイオードによるフォトンの検出結果を、
対応する前記読出し用配線に転送する転送トランジスタと
を有し、
前記読出し回路は、前記画素セルについて、フォトンの検出の有無を、当該画素セルに対応する前記読出し用配線の電圧に基づいて判定し、判定結果を当該画素セルに対応する画素の値として出力する
光検出器。

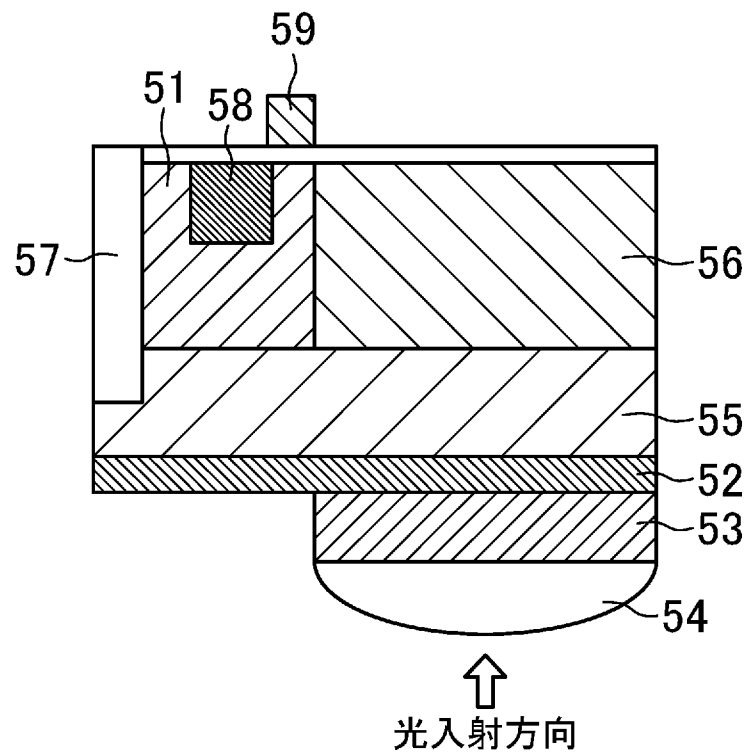
[図1]



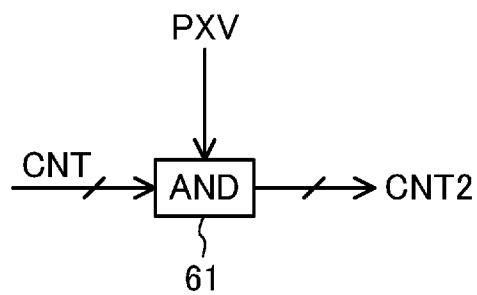
[図2]



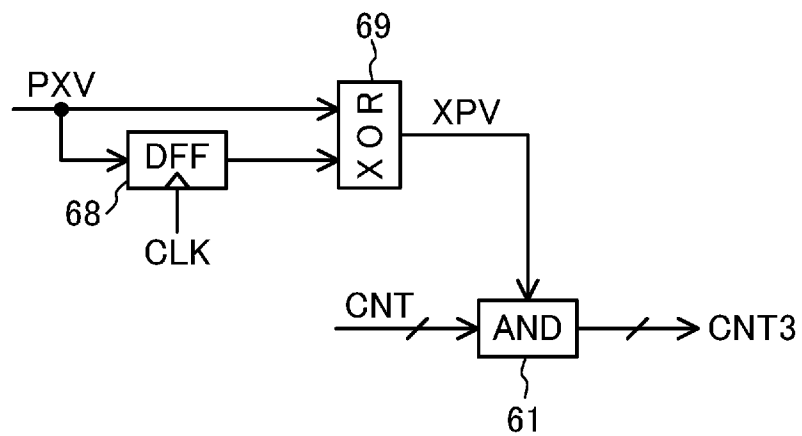
[図3]



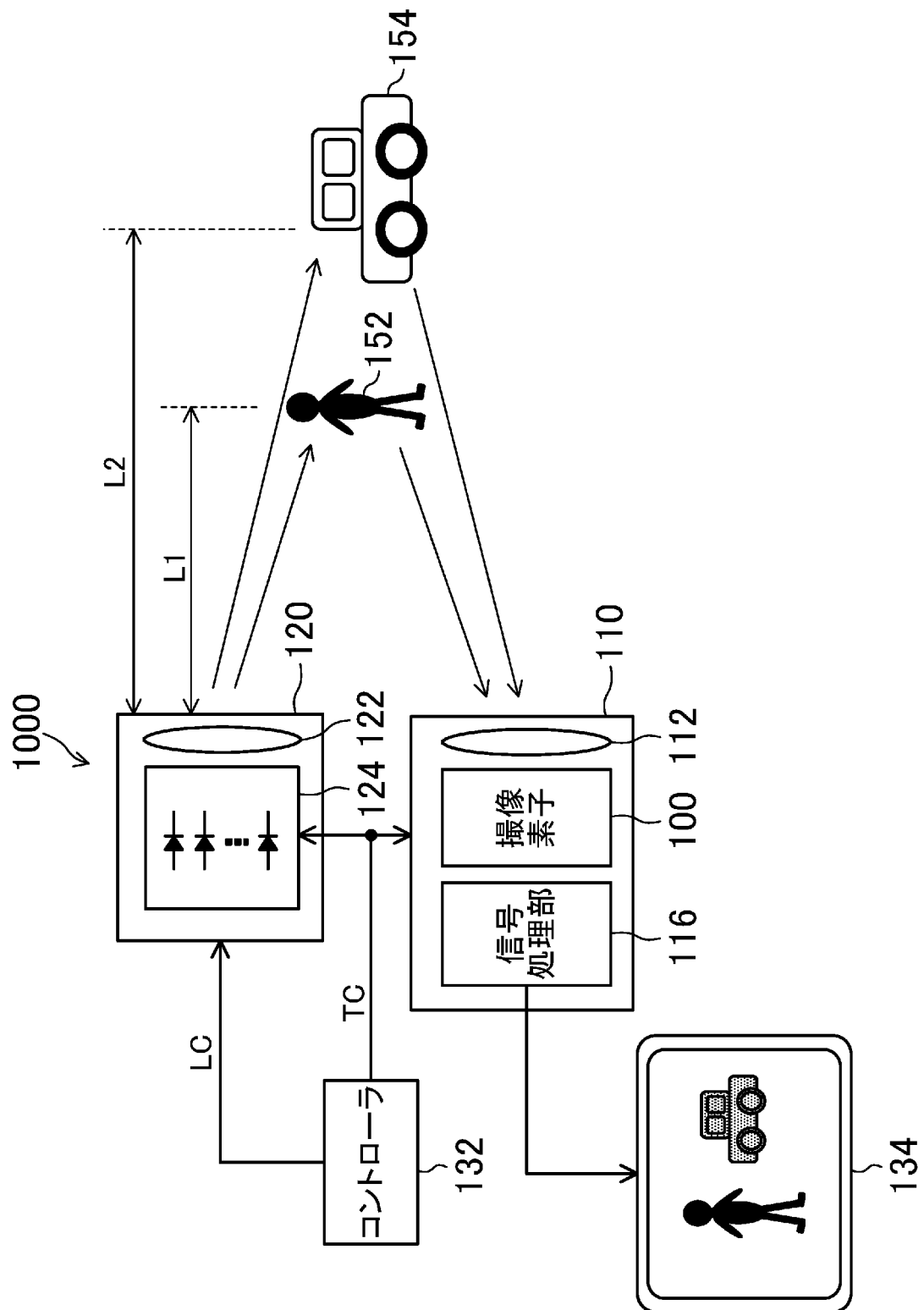
[図4]



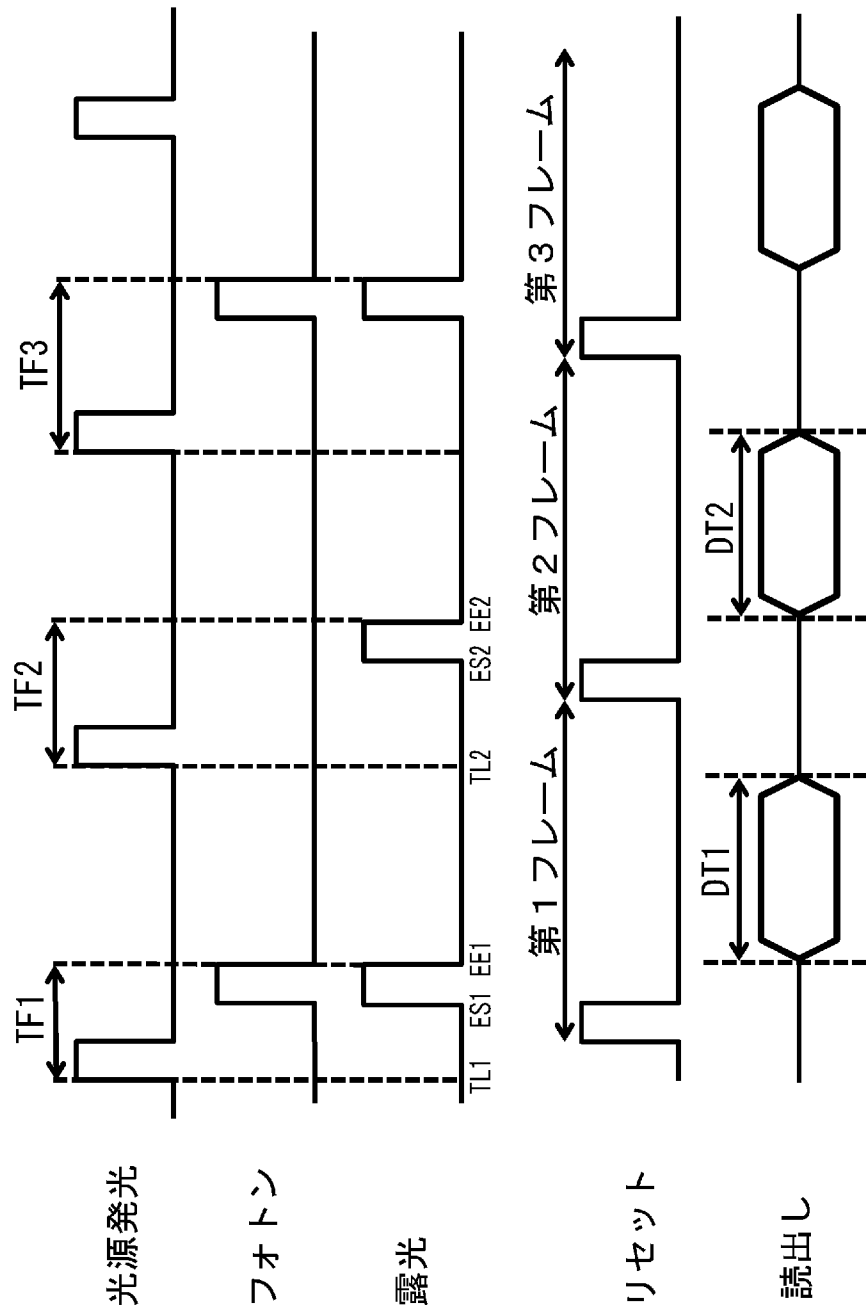
[図5]



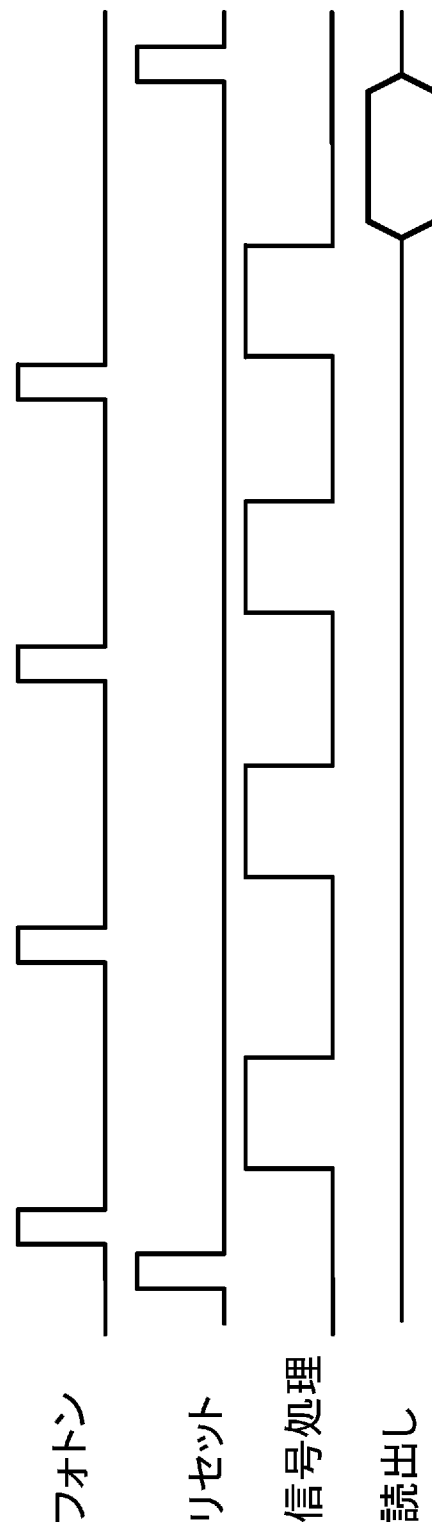
[図6]



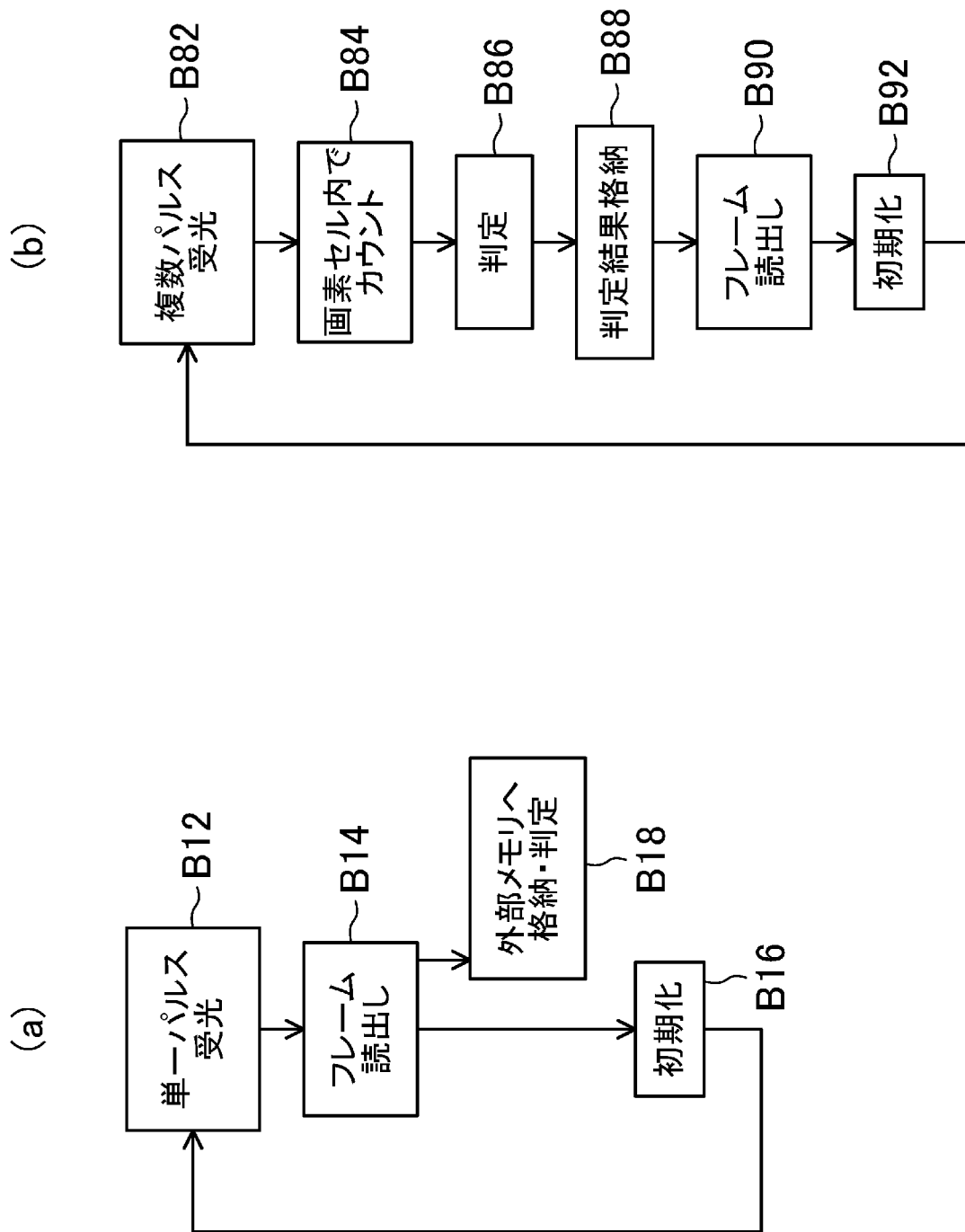
[図7]



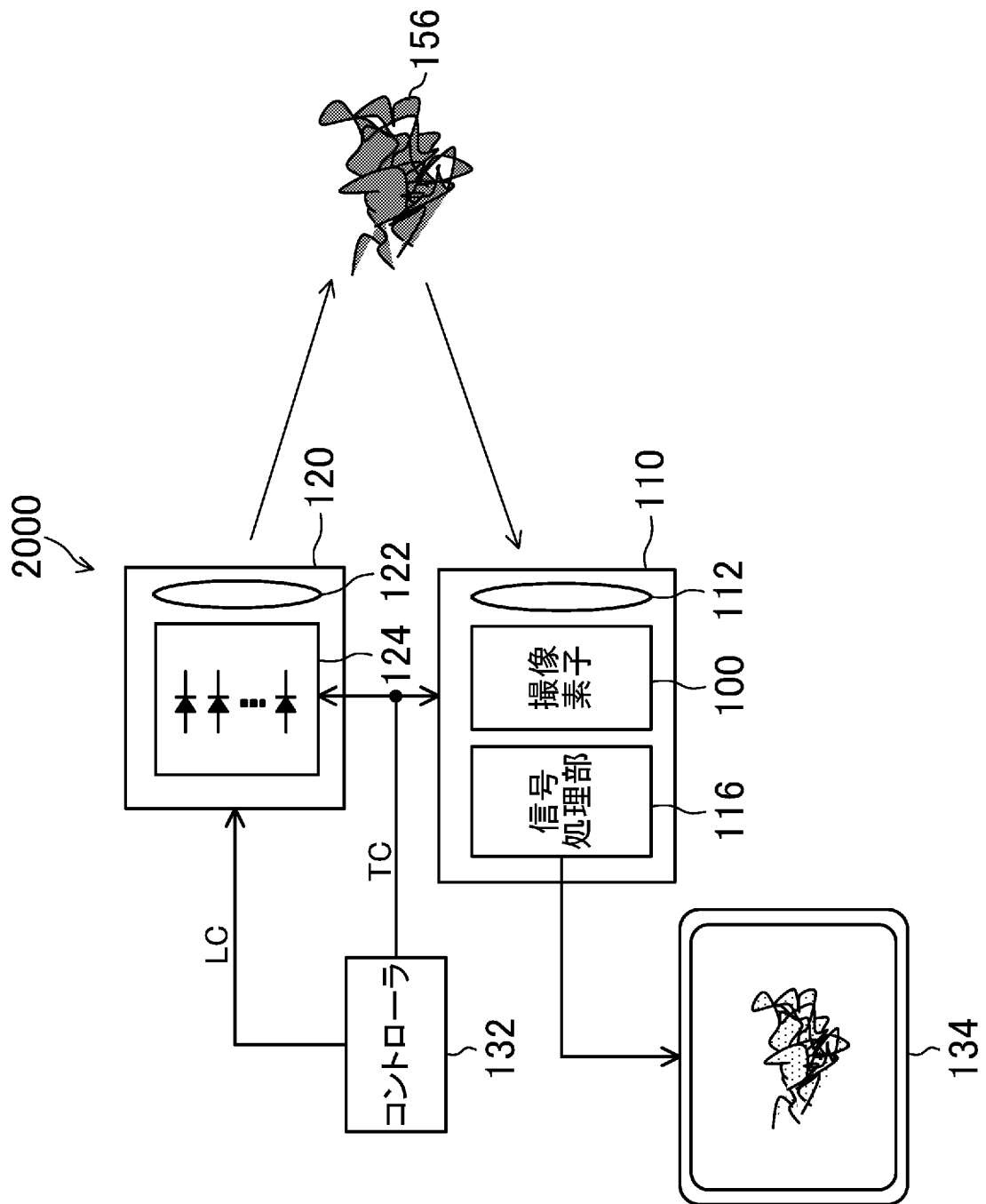
[図8]



[図9]



[図10]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2019/034984

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl. H04N5/374 (2011.01) i, H01L27/146 (2006.01) i, H04N5/378 (2011.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl. H04N5/374, H01L27/146, H04N5/378

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan	1922-1996
Published unexamined utility model applications of Japan	1971-2019
Registered utility model specifications of Japan	1996-2019
Published registered utility model applications of Japan	1994-2019

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	WO 2017/104438 A1 (SONY CORP.) 22 June 2017,	1, 9, 10
Y	paragraphs [0164]-[0180], [0205]-[0267], fig. 9,	3-6
A	15 & US 2018/0348381 A1, paragraphs [0183]-[0199],	2, 7, 8
	[0224]-[0286], fig. 9, 15	
Y	JP 2017-520134 A (SAMSUNG ELECTRONICS CO., LTD.)	3-6
	20 July 2017, paragraph [0050] & US 2015/0285625	
	A1, paragraph [0082]	



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"I" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
01 November 2019 (01.11.2019)

Date of mailing of the international search report
12 November 2019 (12.11.2019)

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2019/034984

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2012-513694 A (KONINKLIJKE PHILIPS ELECTRONICS N.V.) 14 June 2012, fig. 1 & US 2011/0249148 A1, fig. 1	1-10
A	WO 2017/098710 A1 (PANASONIC IP MANAGEMENT CO., LTD.) 15 June 2017 & US 2018/0278877 A1	1-10

A. 発明の属する分野の分類（国際特許分類（IPC））

Int.Cl. H04N5/374(2011.01)i, H01L27/146(2006.01)i, H04N5/378(2011.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（IPC））

Int.Cl. H04N5/374, H01L27/146, H04N5/378

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2019年
日本国実用新案登録公報	1996-2019年
日本国登録実用新案公報	1994-2019年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X Y A	WO 2017/104438 A1（ソニー株式会社）2017.06.22, 段落 [0164]-[0180], [0205]-[0267], 図 9, 15 & US 2018/0348381 A1, 段 落[0183]-[0199], [0224]-[0286], 図 9, 15	1, 9, 10 3-6 2, 7, 8
Y	JP 2017-520134 A（サムスン エレクトロニクス カンパニー リ ミテッド）2017.07.20, 段落[0050] & US 2015/0285625 A1, 段落 [0082]	3-6

☑ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

01.11.2019

国際調査報告の発送日

12.11.2019

国際調査機関の名称及びあて先

日本国特許庁（ISA/J P）

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

松永 隆志

5 V

4228

電話番号 03-3581-1101 内線 3571

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2012-513694 A (コーニンクレッカ フィリップス エレクトロ ニクス エヌ ヴィ) 2012.06.14, 図 1 & US 2011/0249148 A1, 図 1	1-10
A	WO 2017/098710 A1 (パナソニック I P マネジメント株式会社) 2017.06.15, & US 2018/0278877 A1	1-10