



(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(11) 공개번호 10-2015-0134982

(43) 공개일자 2015년12월02일

(51) 국제특허분류(Int. Cl.)

G01R 35/00 (2006.01) G01R 1/073 (2006.01)

G01R 31/26 (2014.01)

(21) 출원번호 10-2014-0062565

(22) 출원일자 2014년05월23일

심사청구일자 2014년05월23일

(71) 출원인

고려대학교 산학협력단

서울특별시 성북구 안암로 145, 고려대학교 (안암동5가)

(72) 발명자

김남형

서울특별시 동대문구 제기로2가길 20, 브리엘라빌라 502호 (제기동, 제기동다세대주택)

이재성

서울특별시 마포구 백범로37길 6, 109-2002 (신공덕동, 신공덕1차삼성래미안아파트)

(74) 대리인

송인호, 민영준, 최관락

전체 청구항 수 : 총 9 항

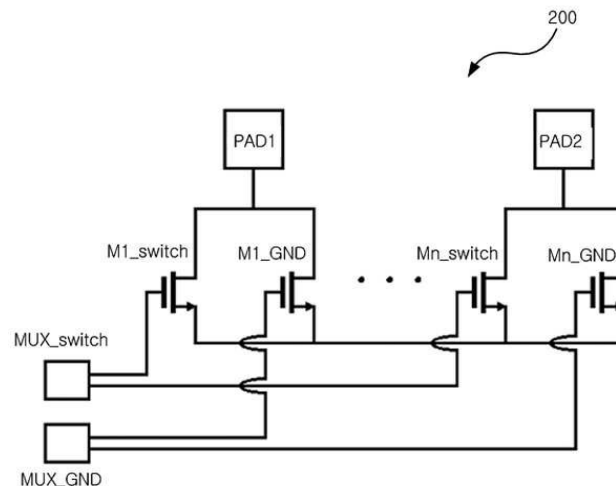
(54) 발명의 명칭 프로브 테스터 및 프로브 테스트 방법

### (57) 요약

본 발명은 간단한 회로 구성을 통해 측정용 프로브의 이상 유무를 테스트 할 수 있는 프로브 테스터 및 프로브 테스트 방법에 관한 것이다.

본 발명의 일실시예에 의한 프로브 테스터는 프로브의 이상 유무를 테스트하기 위한 테스터에 있어서, 상기 프로브에 구비된 바늘이 접촉될 수 있는 복수의 패드; 및 상기 복수의 패드에 각각 연결되는 복수의 제1트랜지스터 및 제2트랜지스터-상기 제1트랜지스터 및 제2트랜지스터는 병렬로 연결되고, 상기 제2트랜지스터 사이즈는 상기 제1트랜지스터 사이즈보다 큼-를 포함할 수 있다. 특히, 상기 복수의 제1트랜지스터 및 상기 제2트랜지스터는 개별적으로 온(on)/오프(off)가 제어될 수 있다.

대표도 - 도2



이 발명을 지원한 국가연구개발사업

과제고유번호 2014023435

부처명 미래창조과학부

연구관리전문기관 한국연구재단

연구사업명 (이공)중견연구자지원\_도약연구

연구과제명 전자소자 기반 초소형 테라헤르츠 3D 토모그래피 이미징 회로 및 시스템 개발

기 여 율 1/1

주관기관 고려대학교 산학협력단

연구기간 2014.05.01 ~ 2015.04.30

---

## 명세서

### 청구범위

#### 청구항 1

프로브의 이상 유무를 테스트하기 위한 테스터에 있어서,

상기 프로브에 구비된 바늘이 접촉될 수 있는 복수의 패드; 및

상기 복수의 패드에 각각 연결되는 복수의 제1트랜지스터 및 제2트랜지스터-상기 제1트랜지스터 및 제2트랜지스터는 병렬로 연결되고, 상기 제2트랜지스터 사이즈는 상기 제1트랜지스터 사이즈보다 큼-;를 포함하되,

상기 복수의 제1트랜지스터 및 상기 제2트랜지스터는 개별적으로 온(on)/오프(off)가 제어되는 것을 특징으로 하는 프로브 테스터.

#### 청구항 2

제 1 항에 있어서, 상기 프로브 테스터는

상기 복수의 제1트랜지스터의 게이트와 연결된 제1멀크스(MUX); 및

상기 복수의 제2트랜지스터의 게이트와 연결된 제2(MUX)를 더 포함하되,

상기 제1멀크스(MUX)는 상기 복수의 제1트랜지스터의 온/오프를 개별적으로 제어하고,

상기 제2멀크스(MUX)는 상기 복수의 제2트랜지스터의 온/오프를 개별적으로 제어하는 것을 특징으로 하는 프로브 테스터.

#### 청구항 3

제 1 항에 있어서,

상기 복수의 제1트랜지스터 및 제2트랜지스터의 소스단은 하나의 노드로 연결되는 것을 특징으로 하는 프로브 테스터.

#### 청구항 4

제 1 항에 있어서, 상기 복수의 제1트랜지스터 및 제2트랜지스터의 개별적 온/오프(off) 제어는

테스트 하고자 하는 특정 바늘이 접촉된 특정 패드에 연결된 제1트랜지스터 및 제2트랜지스터 중 상기 제1트랜지스터만 온시키고, 상기 특정 바늘 이외의 다른 바늘이 접촉된 패드에 연결된 제1트랜지스터 및 제2트랜지스터 중 상기 제2트랜지스터만 온시키는 제어를 포함하는 것을 특징으로 하는 프로브 테스터.

#### 청구항 5

제 1 항에 있어서, 상기 복수의 제1트랜지스터 및 제2트랜지스터의 개별적 온/오프(off) 제어는

상기 복수의 제1트랜지스터 및 제2트랜지스터가 오프된 상태에서 제1패드에 접촉된 제1바늘에 특정 전압을 인가시키고, 제2패드에 접촉된 제2바늘에는 0V 전압을 인가시키는 제어를 포함하되, 상기 특정 전압은 0V가 아닌 것을 특징으로 하는 프로브 테스터.

#### 청구항 6

프로브에 구비된 바늘이 접촉될 수 있는 복수의 패드; 및 상기 복수의 패드에 각각 연결되는 복수의 제1트랜지스터 및 제2트랜지스터-상기 제1트랜지스터 및 제2트랜지스터는 병렬로 연결되고, 상기 제2트랜지스터 사이즈는 상기 제1트랜지스터 사이즈보다 큼-;를 포함하는 프로브 테스터를 이용한 테스트 방법으로서,

테스트 하고자 하는 특정 바늘이 접촉된 특정 패드에 연결된 제1트랜지스터 및 제2트랜지스터 중 상기 제1트랜지스터는 온(on)시키고, 상기 제2트랜지스터는 오프(off)시키는 단계; 및

상기 특정 바늘 이외의 다른 바늘이 접촉된 패드에 연결된 제1트랜지스터 및 제2트랜지스터 중 상기 제2트랜지스터는 온(on)시키고, 상기 제1트랜지스터는 오프(off)시키는 단계를 포함하는 것을 특징으로 하는 프로브 테스트 방법.

#### 청구항 7

제 6 항에 있어서, 상기 프로브 테스트 방법은

복수의 제1트랜지스터 및 제2트랜지스터를 오프시키는 단계; 및

상기 복수의 제1트랜지스터 및 제2트랜지스터가 오프된 상태에서 제1패드에 접촉된 제1바늘에 특정 전압을 인가시키고, 제2패드에 접촉된 제2바늘에는 0V 전압을 인가시키는 단계-상기 특정 전압은 0V가 아닌 전압임-;를 더 포함하는 것을 특징으로 하는 프로브 테스트 방법.

#### 청구항 8

제 6 항에 있어서,

상기 프로브 테스트는 상기 복수의 제1트랜지스터의 게이트와 연결된 제1멀스(MUX); 및 상기 복수의 제2트랜지스터의 게이트와 연결된 제2(MUX)를 더 포함하고,

상기 제1멀스(MUX)는 상기 복수의 제1트랜지스터의 온/오프를 개별적으로 제어하고, 상기 제2멀스(MUX)는 상기 복수의 제2트랜지스터의 온/오프를 개별적으로 제어하는 것을 특징으로 하는 프로브 테스트 방법.

#### 청구항 9

제 6 항에 있어서,

상기 테스트에 포함된 상기 복수의 제1트랜지스터 및 제2트랜지스터의 소스단은 하나의 노드로 연결되는 것을 특징으로 하는 프로브 테스트 방법.

### 발명의 설명

#### 기술 분야

[0001] 본 발명은 프로브 테스트 및 프로브 테스트 방법에 관한 것으로, 보다 상세하게는 간단한 회로 구성을 통해 측정용 프로브의 이상 유무를 테스트 할 수 있는 프로브 테스트 및 프로브 테스트 방법에 관한 것이다.

#### 배경 기술

[0002] 일반적으로, 반도체 장치는 반도체 기판 상에 패턴을 형성하는 공정과, 패턴이 형성된 반도체 기판을 복수개의 칩들로 형성하는 공정으로 제조된다. 한편, 이러한 공정들 사이에는 각 칩들의 전기적 특성을 검사하기 위한 공정(Electrical Die Sorting: 이하 EDS 공정)을 수행하게 된다.

[0003] EDS 공정은 비정상 칩을 판별하기 위한 공정으로서, 각 칩들에 검사 전류를 공급하여 각 칩들로부터 출력되는 전기적 신호를 검사하여 칩들의 불량 여부를 판별하기 위해, 각 칩에 프로브(probe)를 직접 접촉시켜 전기적으로 그 성능을 검사하는 자동화된 프로빙 검사장치를 사용한다. 관련된 선행문헌으로 공개특허 10-2011-0079723호가 있다.

[0004] 한편, 반도체 기반 고주파 회로 또는 시스템 제작 시 일반적으로 웨이퍼(wafer) 상에서 프로빙(probing) 방식을 통해 측정이 이루어진다. 이 때 사용되는 프로브(probe)의 경우 크기가 작고 민감하여 측정 시 고장률이 상당히 높으며, 고장 시 프로브 이상 유무를 파악하기 어렵다.

[0005] 따라서 사용자에게 손쉽게 프로브의 이상 유무를 판단할 수 있는 기술에 대한 연구가 필요한 실정이다.

### 발명의 내용

#### 해결하려는 과제

[0006] 본 발명의 목적은 간단한 회로 구성을 통해 사용자가 프로브의 이상 유무를 빠르게 판단할 수 있는 프로브 테스트

터 및 프로브 테스트 방법을 제공하는 데 있다.

[0007] 본 발명의 목적은 프로브에 구비된 복수의 바늘의 이상 유무를 개별적으로 판단할 수 있는 프로브 테스터 및 프로브 테스트 방법을 제공하는 데 있다.

### 과제의 해결 수단

[0008] 상기 목적을 달성하기 위해 본 발명의 일실시예에 의하면, 프로브의 이상 유무를 테스트하기 위한 테스터에 있어서, 상기 프로브에 구비된 바늘이 접촉될 수 있는 복수의 패드; 및 상기 복수의 패드에 각각 연결되는 복수의 제1트랜지스터 및 제2트랜지스터-상기 제1트랜지스터 및 제2트랜지스터는 병렬로 연결되고, 상기 제2트랜지스터 사이즈는 상기 제1트랜지스터 사이즈보다 큼-;를 포함하되, 상기 복수의 제1트랜지스터 및 상기 제2트랜지스터는 개별적으로 온(on)/오프(off)가 제어되는 프로브 테스터가 개시된다.

[0009] 상기 목적을 달성하기 위해 본 발명의 일실시예에 의하면, 프로브에 구비된 바늘이 접촉될 수 있는 복수의 패드; 및 상기 복수의 패드에 각각 연결되는 복수의 제1트랜지스터 및 제2트랜지스터-상기 제1트랜지스터 및 제2트랜지스터는 병렬로 연결되고, 상기 제2트랜지스터 사이즈는 상기 제1트랜지스터 사이즈보다 큼-;를 포함하는 프로브 테스터를 이용한 테스트 방법으로서, 테스트 하고자 하는 특정 바늘이 접촉된 특정 패드에 연결된 제1트랜지스터 및 제2트랜지스터 중 상기 제1트랜지스터는 온(on)시키고, 상기 제2트랜지스터는 오프(off)시키는 단계; 및 상기 특정 바늘 이외의 다른 바늘이 접촉된 패드에 연결된 제1트랜지스터 및 제2트랜지스터 중 상기 제2트랜지스터는 온(on)시키고, 상기 제1트랜지스터는 오프(off)시키는 단계를 포함하는 프로브 테스트 방법이 개시된다.

### 발명의 효과

[0010] 본 발명의 일실시예에 의한 프로브 테스터 및 프로브 테스트 방법은 프로브의 DC 특성 검사를 통해 프로브 이상 유무를 쉽고 빠르게 파악할 수 있으며 불필요한 프로브 수리 과정을 줄일 수 있고, 간접적으로 반도체 기반의 회로 및 시스템의 이상 유무를 파악할 수 있도록 도와줄 있다.

### 도면의 간단한 설명

[0011] 도 1은 일반적인 웨이퍼상 회로 및 시스템을 측정하기 위한 프로브 및 측정용 패드를 나타낸다.

도 2는 본 발명의 일실시예와 관련된 프로브 테스터의 구조를 나타낸 도면이다.

도 3은 본 발명의 일실시예와 관련된 프로브 테스터에서 단일 패드에 연결된 switch용 트랜지스터와 GND용 트랜지스터를 나타낸 도면이다.

도 4는 본 발명의 일실시예와 관련된 프로브 테스터를 이용하여 프로브를 테스트하는 방법을 나타내는 흐름도이다.

도 5 및 도 6은 도 4의 테스트 방법에 의해 테스터가 동작하는 원리를 설명하기 위한 도면이다.

도 7은 본 발명의 다른 일실시예와 관련된 프로브 테스터를 이용하여 프로브를 테스트하는 방법을 나타내는 흐름도이다.

### 발명을 실시하기 위한 구체적인 내용

[0012] 이하, 본 발명의 일실시예와 관련된 프로브 테스터 및 프로브 테스트 방법에 대해 도면을 참조하여 설명하도록 하겠다.

[0013] 본 명세서에서 사용되는 단수의 표현은 문맥상 명백하게 다르게 뜻하지 않는 한, 복수의 표현을 포함한다. 본 명세서에서, "구성된다" 또는 "포함한다" 등의 용어는 명세서상에 기재된 여러 구성 요소들, 또는 여러 단계들을 반드시 모두 포함하는 것으로 해석되지 않아야 하며, 그 중 일부 구성 요소들 또는 일부 단계들은 포함되지 않을 수도 있고, 또는 추가적인 구성 요소 또는 단계들을 더 포함할 수 있는 것으로 해석되어야 한다.

[0014] 먼저, 본 발명의 일실시예와 관련된 프로브 테스터 및 프로브 테스트 방법을 설명하기 전에 일반적인 프로브 및 측정용 프로브 패드에 대해 설명하기로 한다.

[0015] 도 1은 일반적인 웨이퍼상 회로 및 시스템을 측정하기 위한 프로브 및 측정용 패드를 나타낸다.

- [0016] 도시된 바와 같이, 일반적으로 측정용 프로브(100)는 복수의 바늘( $N_1, N_2, \dots, N_n$ )을 구비할 수 있다. 상기 복수 바늘( $N_1, N_2, \dots, N_n$ )의 개수는 측정용 패드(PAD1, PAD2, ..., PADn)의 개수와 동일하거나 그보다 적을 수 있다. 상기 프로브(100)는 DC(Direct Current)용 프로브 및 RF용 프로브를 포함할 수 있다. 상기 측정용 패드(PAD1, PAD2, ..., PADn)는 칩이나 웨이퍼에 있는 구조물로, 상기 복수의 바늘( $N_1, N_2, \dots, N_n$ )이 각각 대응되게 접촉될 수 있는 구조물을 의미한다.
- [0017] 도 2는 본 발명의 일실시예와 관련된 프로브 테스터의 구조를 나타낸 도면이다.
- [0018] 도시된 바와 같이, 프로브 테스터(200)는 프로브(100)의 이상 유무를 판단하기 위한 기기로서, 복수의 패드(PAD1, PAD2, ..., PADn), 각 패드에 대응되는 switch용 트랜지스터(M1\_switch, ..., Mn\_switch) 및 GND(ground)용 트랜지스터(M1\_GND, ..., Mn\_GND), switch용 맥스(MUX\_switch), 및 GND용 맥스(MUX\_GND)를 포함할 수 있다.
- [0019] 프로브의 각 측정용 바늘과 연결된 각각의 측정용 패드(PAD1, PAD2, ..., PADn)는 각각 2개의 트랜지스터 세트 구성될 수 있다. 또한, 모든 트랜지스터의 소스(source)단은 모두 하나의 노드(node)로 연결될 수 있다. 각 패드에 붙은 트랜지스터는 각각 switch용 트랜지스터(M1\_switch, ..., Mn\_switch)와 GND용 트랜지스터(M1\_GND, ..., Mn\_GND)로 구분될 수 있다. 각 패드에 붙은 switch용 트랜지스터(M1\_switch, ..., Mn\_switch)와 GND용 트랜지스터(M1\_GND, ..., Mn\_GND)의 게이트(gate)는 각각의 MUX(switch용 맥스(MUX\_switch), 및 GND용 맥스(MUX\_GND))에 연결되어 붙은 switch용 트랜지스터(M1\_switch, ..., Mn\_switch)와 GND용 트랜지스터(M1\_GND, ..., Mn\_GND)의 on/off 상태가 개별적으로 제어될 수 있다.
- [0020] 도 3은 본 발명의 일실시예와 관련된 프로브 테스터에서 단일 패드에 연결된 switch용 트랜지스터와 GND용 트랜지스터를 나타낸 도면이다. 도시된 실시예에 의한 패드는 PAD1을 예로서 설명하나, 다른 패드들도 PAD1의 설명이 동일하게 적용될 수 있다.
- [0021] Switch용 트랜지스터(M1\_switch)는 Vdd 전압 인가 시 일정한 전류 I1이 흐르도록 설계가 되며 GND용 트랜지스터(M1\_GND)는 I1 < I2가 되는 충분히 큰 사이즈를 가지도록 설계가 된다.
- [0022] 도 4는 본 발명의 일실시예와 관련된 프로브 테스터를 이용하여 프로브를 테스트하는 방법을 나타내는 흐름도이다. 도 4는 도 2와 같은 프로브 테스터(200)에서 트랜지스터(M1\_switch, ..., Mn\_switch)와 GND용 트랜지스터(M1\_GND, ..., Mn\_GND)의 개별적 온/오프 제어 동작을 나타낸다.
- [0023] 먼저, 테스트 하고자 하는 특정 바늘의 고장 유무를 테스트할 수 있다. 테스트 하고자 하는 특정 바늘이 접촉된 패드(예: PAD1)와 연결된 트랜지스터 세트(switch용 트랜지스터(M1\_switch) 및 GND용 트랜지스터(M1\_GND))에서 switch용 트랜지스터(M1\_switch)는 온시키고, 상기 GND용 트랜지스터(M1\_GND)는 오프시킨다(S410).
- [0024] 그리고 상기 패드(예: PAD1)를 제외한 나머지 패드와 연결된 트랜지스터 세트에서는 switch용 트랜지스터는 온시키고, GND용 트랜지스터 온시킨다(S420).
- [0025] 그리고 상기와 같은 상황에서 상기 패드(예: PAD1)에 흐르는 전류를 모니터링하여 상기 패드(예: PAD1)에 접촉된 측정용 바늘의 이상 유무를 판단할 수 있다(S430).
- [0026] 도 5 및 도 6은 도 4의 테스트 방법에 의해 테스터가 동작하는 원리를 설명하기 위한 도면이다. 도시된 실시예는 패드가 2개가 있는 경우이고, PAD1에 접촉된 바늘의 이상 유무를 판단하기 위한 예이다.
- [0027] 도 5는 PAD1에는 switch용 트랜지스터(M1\_switch)만 on상태로 연결이 되고 PAD2에는 GND용 트랜지스터(M2\_GND)만 on상태로 연결된 상황을 나타낸다. 이 때, PAD1에 연결된 switch용 트랜지스터(M1\_switch)와 PAD2에 연결된 GND용 트랜지스터(M2\_GND)는 스택(stack) 구조로 연결된 두 개의 트랜지스터와 같은 효과를 나타내며 이는 도 6과 같이 나타낼 수 있다.
- [0028] switch용 트랜지스터(M1\_switch)에 흐르는 전류 I1이고, GND용 트랜지스터(M2\_GND)에 흐르는 전류 I2이다. 이 경우, I1 < I2이므로 도 6과 같이 스택으로 트랜지스터가 연결이 되고 PAD1에는 Vdd 전압이 걸리고, PAD2는 접지가 되면 두 패드 사이에 흐르는 전류는 I1에 제한이 걸리게 되어 I1만 흐르게 된다. 이는 PAD2 외에 PADn이 추가로 연결되고 GND용 트랜지스터가 추가적으로 on이 되어도 같다. 이러한 특성을 이용하면 PAD1에 연결된 측정용 바늘이 정상적으로 PAD1에 접촉이 정상적으로 되었는지 여부를 흐르는 전류가 I1임을 판단하여 확인할 수 있게 된다.
- [0029] 마찬가지로 PAD2에 접촉되는 측정용 바늘이 정상적으로 접촉이 되고 이상이 없는지를 판단하기 위해서는 PAD2에 연결된 switch용 트랜지스터(M2\_switch)를 on 상태로 두고 PAD1에 연결된 GND용 트랜지스터(M1\_GND)를 on상태

로 두고 나머지를 off 상태로 두고 I1의 전류가 흐르는지를 확인하면 된다. 이러한 방식을 통해 각각의 패드에 프로빙(probing)된 측정용 바늘의 이상유무 및 접촉불량 여부를 확인할 수 있다.

[0030] 한편, 본 발명의 일실시예와 관련된 프로브 테스터(200)는 인접한 측정용 바늘끼리의 단락 여부도 확인할 수 있다.

[0031] 도 7은 본 발명의 다른 일실시예와 관련된 프로브 테스터를 이용하여 인접한 측정용 바늘끼리의 단락 여부를 확인하는 방법을 나타내는 흐름도이다.

[0032] 먼저, 인접한 측정용 바늘끼리의 단락 여부를 확인하기 위해서는 모든 트랜지스터(각 패드에 연결된 switch용 트랜지스터 및 GND용 트랜지스터)가 off 상태가 조절한다(S710).

[0033] 그리고 모든 트랜지스터가 off된 상태에서 인접한 측정용 바늘끼리의 단락 여부가 의심이 되는 제1바늘과 제2바늘에 전압을 인가할 수 있다(S720). 예를 들어, 제1바늘에는 Vdd(0V가 아닌 특정 전압)을 인가하고, 제2바늘에는 0V의 전압을 인가할 수 있다.

[0034] 그리고 인접한 두 패드에 연결된 측정용 바늘 사이의 전류를 모니터링하여 인접한 측정용 바늘끼리의 단락 여부를 확인할 수 있다(S730). 예를 들어, 인접한 두 패드에 전류가 흐르지 않는다면, 인접한 측정용 바늘끼리 단락되지 않았다고 판단하고, 두 패드에 전류가 흐른다면, 인접한 측정용 바늘끼리의 단락되었다고 판단할 수 있다.

[0035] 전술한 바와 같이, 본 발명의 일실시예에 의한 프로브 테스터 및 프로브 테스트 방법은 프로브의 DC 특성 검사를 통해 프로브 이상 유무를 쉽고 빠르게 파악할 수 있으며 불필요한 프로브 수리 과정을 줄일 수 있고, 간접적으로 반도체 기반의 회로 및 시스템의 이상 유무를 파악할 수 있도록 도와줄 있다.

[0036] 상기와 같이 설명된 프로브 테스터 및 프로브 테스트 방법은 상기 설명된 실시예들의 구성과 방법이 한정되게 적용될 수 있는 것이 아니라, 상기 실시예들은 다양한 변형이 이루어질 수 있도록 각 실시예들의 전부 또는 일부가 선택적으로 조합되어 구성될 수도 있다.

## 부호의 설명

[0037] N: 바늘

200: 프로브 테스터

PAD: 패드

switch: switch용 트랜지스터

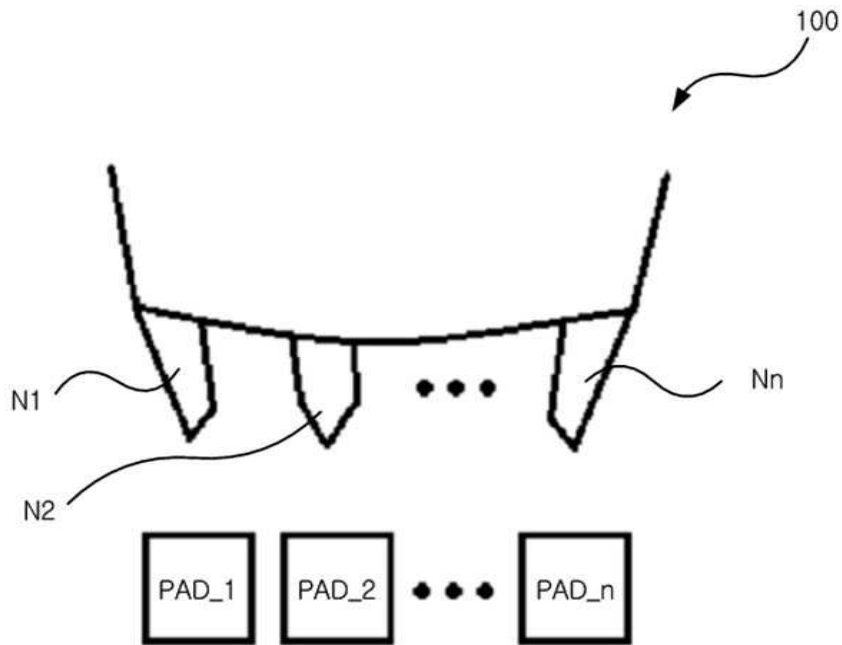
GND: GND(ground)용 트랜지스터

MUX\_switch: switch용 믹스

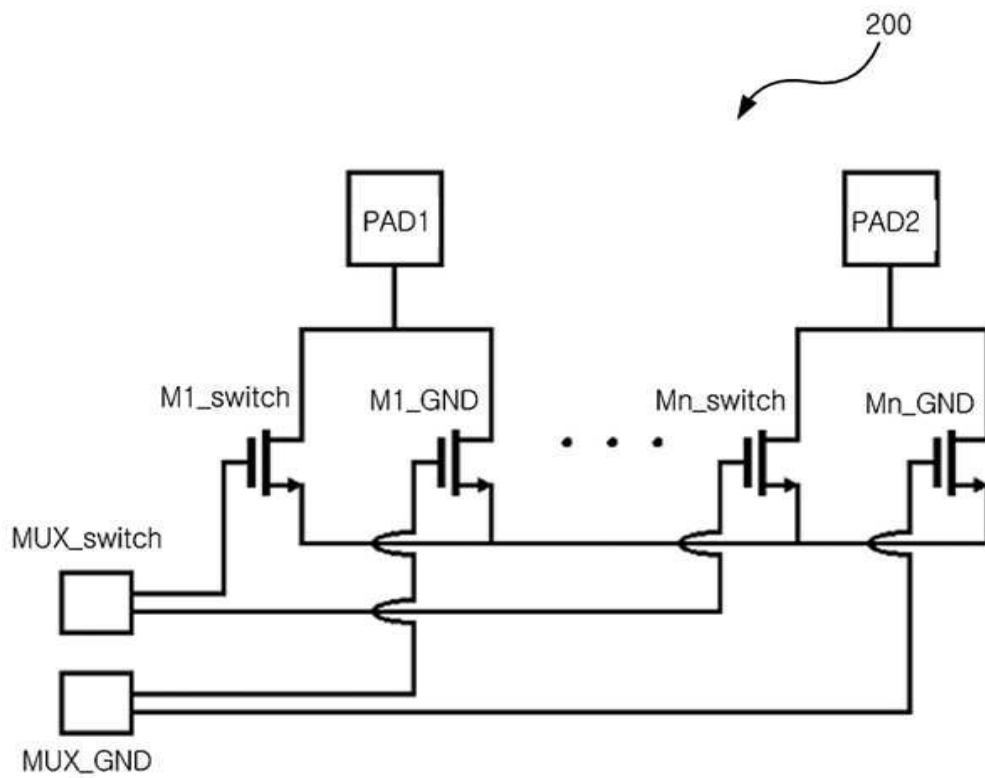
MUX\_GND: GND용 믹스

도면

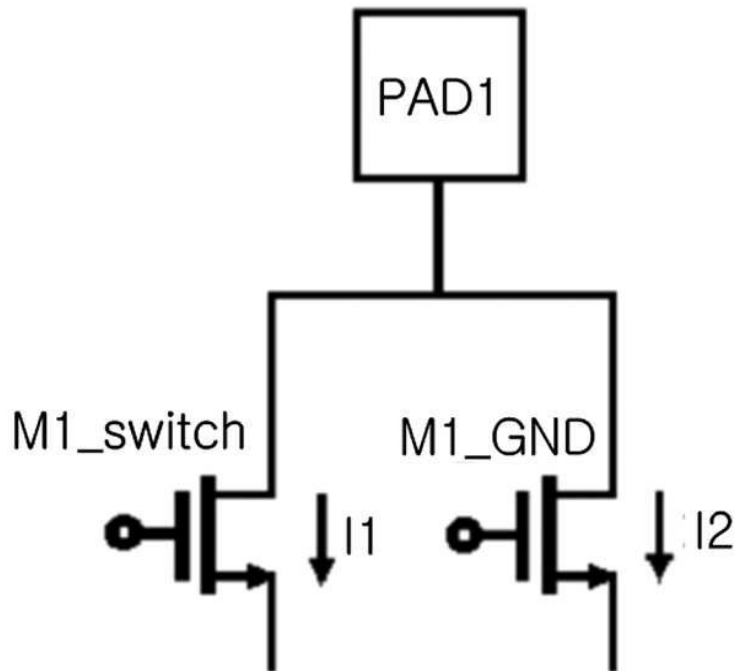
도면1



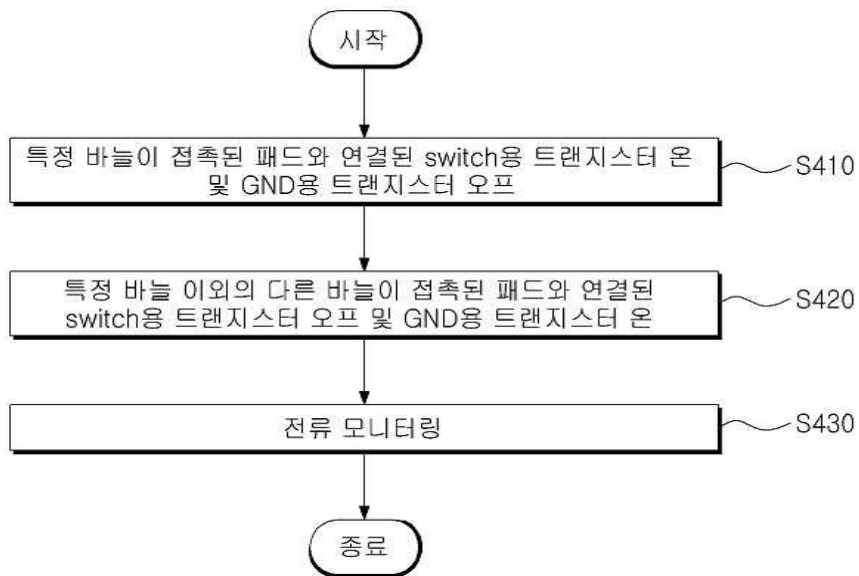
도면2



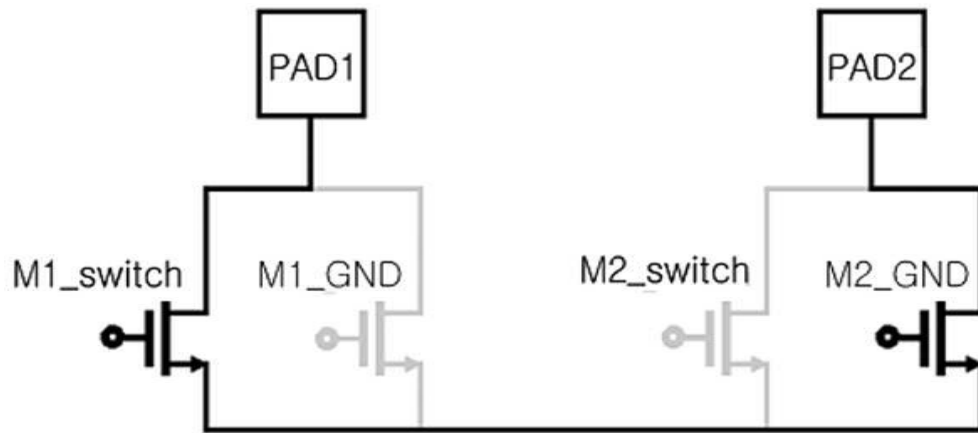
도면3



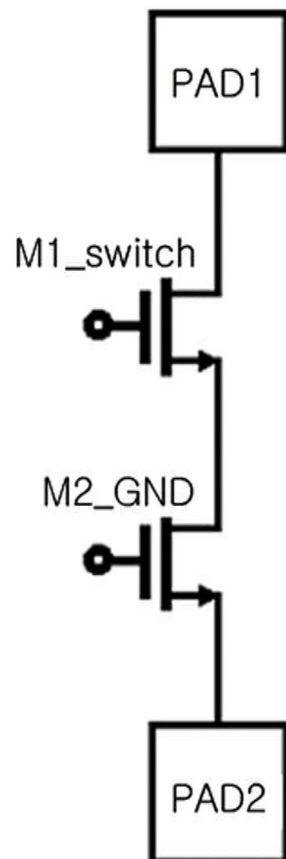
도면4



도면5



도면6



도면7

