

發明專利說明書

(本申請書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：97105419

※申請日期：97年02月15日

※IPC分類：H01L33/00(2006.01)

一、發明名稱：

(中) III族氮化物半導體發光元件之製造方法及III族氮化物半導體發光元件以及燈
(英) Method for producing group III nitride semiconductor light emitting device, group III nitride semiconductor light emitting device, and lamp

二、申請人：(共 1 人)

1. 姓名：(中) 昭和電工股份有限公司

(英) SHOWA DENKO K. K.

代表人：(中) 1. 高橋恭平

(英) 1. TAKAHASHI, KYOHEI

地址：(中) 日本國東京都港區芝大門一丁目一三番九號

(英) 13-9, Shibadaimon 1-chome, Minato-ku, Tokyo, Japan

國籍：(中英) 日本 JAPAN

三、發明人：(共 2 人)

1. 姓名：(中) 佐佐木保正

(英) SASAKI, YASUMASA

國籍：(中) 日本

(英) JAPAN

2. 姓名：(中) 三木久幸

(英) MIKI, HISAYUKI

國籍：(中) 日本

(英) JAPAN

四、聲明事項：

◎本案申請前已向下列國家(地區)申請專利 主張國際優先權：

【格式請依：受理國家(地區)；申請日；申請案號數 順序註記】

1. 日本 ; 2007/02/21 ; 2007-040691 有主張優先權

發明專利說明書

(本申請書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：97105419

※申請日期：97年02月15日

※IPC分類：H01L33/00(2006.01)

一、發明名稱：

(中) III族氮化物半導體發光元件之製造方法及III族氮化物半導體發光元件以及燈
(英) Method for producing group III nitride semiconductor light emitting device, group III nitride semiconductor light emitting device, and lamp

二、申請人：(共 1 人)

1. 姓名：(中) 昭和電工股份有限公司

(英) SHOWA DENKO K. K.

代表人：(中) 1. 高橋恭平

(英) 1. TAKAHASHI, KYOHEI

地址：(中) 日本國東京都港區芝大門一丁目一三番九號

(英) 13-9, Shibadaimon 1-chome, Minato-ku, Tokyo, Japan

國籍：(中英) 日本 JAPAN

三、發明人：(共 2 人)

1. 姓名：(中) 佐佐木保正

(英) SASAKI, YASUMASA

國籍：(中) 日本

(英) JAPAN

2. 姓名：(中) 三木久幸

(英) MIKI, HISAYUKI

國籍：(中) 日本

(英) JAPAN

四、聲明事項：

◎本案申請前已向下列國家(地區)申請專利 主張國際優先權：

【格式請依：受理國家(地區)；申請日；申請案號數 順序註記】

1. 日本 ; 2007/02/21 ; 2007-040691 有主張優先權

九、發明說明

【發明所屬之技術領域】

本發明係有關適合使用於發光二極體（LED），雷射二極體（LD），電子裝置等之 III 族氮化物半導體發光元件之製造方法及 III 族氮化物半導體發光元件以及燈。

本申請專利係依據對於日本國在 2007 年 2 月 21 日所提出申請之日本特願 2007-040691 號，主張優先權，並引用其內容於此。

【先前技術】

III 族氮化物半導體發光元件係由從可視光具有相當於紫外光範圍之能量的直接遷移型的帶隙，並對於發光效率優越之情況，做為 LED 或 LD 等之發光元件，適合使用。

另外，使用 III 族氮化物半導體之電子裝置係比較於使用以往之 III-V 族化合物半導體之情況，具有優越之特性。

以往，對於形成 III-V 族化合物半導體，係於由不同之材質而成的單結晶晶圓上，使結晶成長的方法則為一般性，而對於如此之異種基板，與外延成長於其上方之 III-V 族化合物半導體結晶之間，係存在有大的晶格不匹配，例如，對於藍寶石（ Al_2O_3 ）基板上，使氮化鎵（ GaN ）成長之情況，對於兩者之間係存在有 16% 的晶格不匹配，而對於於 SiC 基板上，使氮化鎵成長之情況，係亦存在有

6%的晶格不匹配。

一般而言，存在有如上述之大的晶格不匹配之情況，於基板上直接使結晶外延成長之情況則變為困難，另外，即使使其成長之情況，結晶性下降之同時，亦有結晶稠密性下降之問題。

因此，一般進行於基板與 III-V 族化合物半導體結晶之間，形成使兩者的晶格不匹配消解之所謂稱為緩衝層的層者，例如，對於專利文獻 1 及 2 係提案有在於藍寶石單結晶基板或 SiC 單結晶基板的上方，經由有機金屬化學氣相成長法（MOCVD 法）而使其外延成長時，於基板上，預先以例如 400~600°C 的溫度，使氮化鋁（AlN）或氮化鋁鎵（AlGa_{0.5}N）而成之稱為低溫緩衝層的層進行外延成長，並於其上方，例如以 1000°C 程度之高溫，使 III 族氮化物半導體結晶外延成長的方法。

另外，亦提案有以 MOCVD 法以外之方法，將上述緩衝層進行成膜的技術，例如，提案有於以高頻率濺鍍法進行成膜之緩衝層上，經由 MOCVD 法而使相同組成之結晶層成長之方法（專利文獻 3）。

但，在記載於專利文獻 3 之方法之中，有著形成於緩衝層上之結晶層的結晶性下降之同時，結晶之稠密性則下降，而無法安定層積良好之結晶層的問題。

因此，對於專利文獻 4 係揭示有為了安定得到良好之結晶層，在使緩衝層成長之後，在氮與氫而成之混合氣體中進行退火的方法。

另外，對於專利文獻 5 係揭示有以 400°C 以上的溫度，經由 DC 濺鍍，將 50~3,000 Å 之厚度的緩衝層進行成膜之後，在氮與氫而成之混合氣體中進行退火的方法。

另外，在此等專利文獻 4, 5 之中，做為使用於基板之材料，可舉出藍寶石，矽，碳化矽，氧化鋅，磷化鎵，砷化鎵，氧化鎂，氧化錳，及 III 族氮化物半導體結晶等，並記載有其中，藍寶石之 a 面則最為適合之情況。

但，以氮與氫而成之混合氣體之還元性極高之嚴格條件，進行退火時，緩衝層之損傷則變大，其結果，有著形成於緩衝層上之結晶層的稠密性則無充分提升之問題，另外，亦有不只緩衝層而對於基板之損傷亦大的問題。

亦進行經由濺鍍法而形成 III 族氮化物半導體結晶的研究，例如，對於下記專利文獻 6，係將層積高阻抗之 GaN 的情況做為目的，於藍寶石基板上，實施直接經由濺鍍法之 GaN 之成膜，而成膜條件係為到達真空度 $5 \times 10^{-7} \sim 10^{-8}$ Torr，腔室內流通氣體係 Ar 與 N₂，濺度時氣壓 $3 \sim 5 \times 10^{-2}$ Torr，RF 電壓 0.7~0.9kV（做為功率 20~40W），基板與標靶的距離 20~50mm，基板溫度 150~450°C。

但，其專利文獻 6 之所記載的化合物半導體係為將 MIS 元件做為用途之構成，其中，並非有關於藍寶石基板上，依序層積緩衝層，n 型之 III 族氮化物半導體結晶層，發光層，及 p 型之 III 族氮化物半導體結晶層而成之 LED 的構成。

另外，對於下記非專利文獻 1，係記載有經由高頻率

磁控管濺鍍法，於 Si (100) 面及 Al₂O₃ (0001) 面上，將 GaN 膜進行成膜，做為成膜的條件係全氣壓係做為 2mTorr，投入電壓係做為 100W，使基板溫度從室溫變化至 900°C，如根據揭示於論文的圖，在所使用之裝置中係使標靶與基板做為對向。

另外，在下記非專利文獻 2 之中，係相對陰極與標靶，以於基板與標靶之間放入網目之裝置，將 GaN 進行成膜，經由此時，成膜條件係在 N₂ 氣體中，將壓力做為 0.67Pa，基板溫度係做為 84 ~ 600°C，投入電力係做為 150W，基板與標靶之距離係做為 80nm，但對於此等非專利文獻 1 及 2 係未有關於對於緩衝層之前處理的記述。

另外，對於下記專利文獻 7 係揭示有在於半導體層上形成電極時，做為對於半導體層之前處理，使用 Ar 氣體而進行逆濺度之方法。

但，如根據記載於專利文獻 7 之方法，只做為於 III 族氮化物半導體之表面，實施逆濺鍍之後，經由蒸鍍法，根據形成金屬管之情況而可改善半導體層與電極之間的電性接觸特性，而關於緩衝層之前處理，和於其緩衝層上方層積之 III 族氮化物半導體層之稠密性的關係，並無任何記載。

[專利文獻 1]日本特許第 3026087 號公報

[專利文獻 2]日本特開平 4-297023 號公報

[專利文獻 3]日本特公平 5-86646 號公報

[專利文獻 4]日本特許第 3440873 號公報

[專利文獻 5]日本特許第 3700492 號公報

[專利文獻 6]日本特開昭 60-39819 號公報

[專利文獻 7]日本特開平 8-264478 號公報

[非專利文獻 1]21 世紀聯合專題論文集，Vol 2nd，
p295 (2003)

[非專利文獻 2]Vacuum，Vol166，P233 (2002)

【發明內容】

[欲解決發明之課題]

如上述，知道在形成緩衝層之後，在氮-氫混合環境氣中，進行退火處理，之後，形成半導體層之技術，但因退火處理在還元性極高之環境氣中而進行，故有著緩衝層及基板之劣化激烈，半導體層之結晶的稠密性則越期待係未提升之問題。

另外，於緩衝層之形成後，由濺鍍法而形成 III 族氮化物半導體時，有著需要於大氣中一時取出緩衝層之成膜後的基板之工程情況，而此係在濺鍍法之中，因經由做為製膜的材質而嚴密地設置濺鍍腔室，故在將組成或機能不同的膜進行製膜時，因使用不同之腔室情況則為一般。

但，當使緩衝層曝露於大氣中時，有著緩衝層的最表面則產生變質之情況，而欲於產生其變質之緩衝層的上方，形成 III 族氮化物半導體層時，有著於 III 族氮化物半導體層產生損傷層，更加地，於半導體結晶中，產生多數的空隙而稠密性下降之問題。

本發明係有鑑於上述課題所做爲之構成，屬於於基板上，可以短時間將均一性的良好之結晶膜進行成膜之方法，其目的爲提供可成長於將結晶性及結晶的稠密性同時良好之 III 族氮化物半導體做爲緩衝層而發揮機能得中間層上，對於生產性優越之同時，具備優越之發光特性的 III 族氮化物半導體層之製造方法及 III 族氮化物半導體發光元件以及燈。

[爲解決課題之手段]

本發明者係爲了解決上述問題而銳意檢討的結果，發現以在經由濺鍍法之中間層的成膜後，適切地進行中間層之前處理的情況，可在與 III 族氮化物半導體之間匹配結晶之晶格構造地，使中間層做爲最佳化之情況，做爲安定 III 族氮化物半導體結晶之良好結晶而得到之情況，完成本發明。

即，本發明係關於以下

[1]、一種 III 族氮化物半導體發光元件之製造方法，其特徵乃具備於基板上，經由濺鍍法而形成含有 III 族氮化物之中間層的中間層形成工程，和於前述中間層上，依序層積具有基底層之 n 型半導體層，發光層，及 p 型半導體層的層積半導體形成工程，並於前述中間層形成工程與前述層積半導體形成工程之間，具備對於前述中間層而言，進行電漿處理之前處理工程，且包含在所述層積半導體形成工程之前述基底層的形成工程乃經由濺鍍法將前述基

底層進行成膜者。

[2]、如[1]記載之 III 族氮化物半導體發光元件之製造方法，其中，前述中間層形成工程乃在第 1 腔室內所進行之同時，形成前述基底層之工程乃在第 2 腔室內所進行，在所述中間層形成工程與前述前處理工程之間，進行將形成前述中間層之前述基板，從前述第 1 腔室取出於大氣中的操作者。

[3]、如[1]或[2]記載之 III 族氮化物半導體發光元件之製造方法，其中，使含有氮素，氫，或氮素與氫之混合氣體之任一的前處理氣體，流通於前述中間層之表面而進行者。

[4]、如[1]或[2]記載之 III 族氮化物半導體發光元件之製造方法，其中，使含有氮的前處理氣體，流通於前述中間層之表面而進行者。

[5]、如[3]或[4]記載之 III 族氮化物半導體發光元件之製造方法，其中，前述處理氣體中的氮素之分壓乃 $1 \times 10^{-2} \sim 10 \text{ Pa}$ 之範圍者。

[6]、如[3]至[5]任一記載之 III 族氮化物半導體發光元件之製造方法，其中，將前述處理氣體的壓力做為 $0.01 \sim 5 \text{ Pa}$ 之範圍所進行者。

[7]、如[2]至[6]任一記載之 III 族氮化物半導體發光元件之製造方法，其中，前述第 2 腔室內之殘存氧分壓乃 $2.0 \times 10^{-6} \text{ Pa}$ 以下者。

[8]、如[3]至[7]任一記載之 III 族氮化物半導體發光

元件之製造方法，其中，將前述處理時間做為 30 秒 ~ 7,200 秒之範圍所進行者。

[9]、如 [3] 至 [7] 任一記載之 III 族氮化物半導體發光元件之製造方法，其中，將前述處理時間做為 60 秒 ~ 1,800 秒之範圍所進行者。

[10]、如 [3] 至 [9] 任一記載之 III 族氮化物半導體發光元件之製造方法，其中，將前述基板的溫度做為 25°C ~ 1,000°C 之範圍所進行者。

[11]、如 [3] 至 [9] 任一記載之 III 族氮化物半導體發光元件之製造方法，其中，將前述基板的溫度做為 400°C ~ 900°C 之範圍所進行者。

[12]、如 [1] 至 [11] 任一記載之 III 族氮化物半導體發光元件之製造方法，其中，將前述中間層形成工程及前述基底層之形成工程，在同一的腔室內進行者。

[13]、如 [1] 至 [12] 任一記載之 III 族氮化物半導體發光元件之製造方法，其中，針對在前述前處理工程之電漿處理乃逆濺鍍處理者。

[14]、如 [13] 記載之 III 族氮化物半導體發光元件之製造方法，其中，前述前處理工程乃經由根據使用高頻率之電源，使電漿產生之情況，進行逆濺鍍之工程。

[15]、如 [13] 記載之 III 族氮化物半導體發光元件之製造方法，其中，前述前處理工程乃經由根據使用高頻率之電源，使氮素電漿產生之情況，進行逆濺鍍之工程。

[16]、如 [13] 至 [15] 任一記載之 III 族氮化物半導體發

光元件之製造方法，其中，針對在前述前處理工程，對於每 1 片 50mm 口徑之基板，施加 1~200W 之偏壓者。

[17]、如 [1] 至 [16] 任一記載之 III 族氮化物半導體發光元件之製造方法，其中，將前述中間層做為柱狀結晶而形成者。

[18]、如 [1] 至 [16] 任一記載之 III 族氮化物半導體發光元件之製造方法，其中，將前述中間層，呈被覆前述基板表面之至少 90% 地形成者。

[19]、如 [17] 記載之 III 族氮化物半導體發光元件之製造方法，其中，構成前述中間層之前述柱狀結晶的晶粒的寬度平均值乃 1~100nm 之範圍者。

[20]、如 [17] 記載之 III 族氮化物半導體發光元件之製造方法，其中，構成前述中間層之前述柱狀結晶的晶粒的寬度平均值乃 1~70nm 之範圍者。

[21]、如 [1] 至 [20] 任一記載之 III 族氮化物半導體發光元件之製造方法，其中，前述中間層之膜厚乃做為 10~500nm 之範圍者。

[22]、如 [1] 至 [20] 任一記載之 III 族氮化物半導體發光元件之製造方法，其中，前述中間層之膜厚乃做為 20~100nm 之範圍者。

[23]、如 [1] 至 [22] 任一記載之 III 族氮化物半導體發光元件之製造方法，其中，前述中間層乃由含有 Al 之組成而成者。

[24]、如 [23] 記載之 III 族氮化物半導體發光元件之

製造方法，其中，前述中間層乃由 AlN 而成者。

[25]、如 [1] 至 [23] 任一記載之 III 族氮化物半導體發光元件之製造方法，其中，前述基底層乃由 GaN 系化合物半導體而成者。

[26]、如 [25] 記載之 III 族氮化物半導體發光元件之製造方法，其中，前述基底層乃由 AlGa_xN 而成者。

[27]、一種 III 族氮化物半導體發光元件，其特徵乃經由 [1] 至 [26] 任一記載之 III 族氮化物半導體發光元件之製造方法所製造者。

[28]、一種 III 族氮化物半導體發光元件，其特徵乃於基板上，層積含有 III 族氮化物之中間層，具有基底層之 n 型半導體層，發光層，及 p 型半導體層而成，於前述中間層之前述基底層側的面，實施含有電漿處理之前處理而成者。

[29]、如 [28] 記載之 III 族氮化物半導體發光元件，其中，前述電漿處理乃使經由使用高頻率之電源所產生之氮素電漿，曝露於前述中間層之前述基底層的面之處理者。

[30]、一種燈，其特徵乃具備經由 [27] 至 [29] 任一記載之 III 族氮化物半導體發光元件而成者。

[發明之效果]

如根據本發明之 III 族氮化物半導體發光元件之製造方法及 III 族氮化物半導體發光元件，得到可使結晶性及

結晶的稠密性同時良好之 III 族氮化物半導體效率佳地成長於基板上，對於生產性優越之同時，具備優越發光特性之 III 族氮化物半導體發光元件。

【實施方式】

[爲了實施發明之最佳型態]

於以下，關於就本發明之 III 族氮化物半導體發光元件及其製造方法，以及具備 III 族氮化物半導體發光元件的燈之實施型態，適宜參照圖面同時進行說明。

圖 1 係爲本實施型態之 III 族氮化物半導體發光元件之剖面模式圖，圖 2 係爲 III 族氮化物半導體發光元件之平面模式圖，圖 3 係構成 III 族氮化物半導體發光元件之層積半導體的剖面模式圖，另外，圖 4 係具備本實施型態之 III 族氮化物半導體發光元件的燈之剖面模式圖。

然而，在以下之說明而參照的圖面係爲說明 III 族氮化物半導體發光元件及其製造方法以及燈的圖面，而所圖示之各部的大小或厚度或尺寸等係與實際的 III 族氮化物半導體發光元件等之尺寸關係不同。

『 III 族氮化物半導體發光元件 』

本實施型態之 III 族氮化物半導體發光元件係於基板上，層積含有 III 族氮化物之中間層，具有基底層之 n 型半導體層，發光層，及 p 型半導體層而成，於前述中間層之前述基底層側的面，實施含有電漿處理之前處理所概略

構成，然而，前述電漿處理係為使經由使用高頻率之電源所產生之氮素電漿，曝露於前述中間層之前述基底層的面之處理。

關於就 III 族氮化物半導體發光元件（以下，稱為發光元件）之更具體之構成，參照圖 1～圖 3 進行說明。

其發光元件係由基板 11，和層積於基板 11 之一面 11a 上的中間層 12，和層積於中間層 12 上之 n 型半導體層 14，和層積於 n 型半導體層上之發光層 15，和層積於發光層 15 上之 p 型半導體層 16，和層積於 p 型半導體層 16 上之透光性正極 17，和形成於透光性正極 17 上之正極接合墊片 18，和安裝於 n 型半導體層 14 之負極接合墊片 19 所構成。

另外，如圖 3 所示，經由 n 型半導體層 14，發光層 15，及 p 型半導體層 16 而構成層積半導體 10，而構成層積半導體 10 之 n 型半導體層 14 係由基底層 14a，n 型接觸層 14b，及 n 型包覆層 14c 所構成，如圖 1 及圖 2 所示，露出有 n 型接觸層 14b 之一部分，於其所露出的部分接合負極接合墊片 19，另外，於中間層 12 之基底層 14a 側的一面 12a，實施電漿處理，於其一面 12a，層積基底層 14a。

以下，關於就構成發光元件 1 之各層，依序進行詳細說明。

[基板 11]

形成 III 族氮化物半導體結晶於表面上之基板 11 的材質，並別限定，而可選擇使用各種材料，例如，可舉出藍寶石，SiC，矽，氧化鋅，氧化鎂，氧化錳，氧化鋯，氧化錳鋅鐵，氧化鎂鋁，氟化鋯，氧化鎳，氧化鈮，氧化鋰鎳，氧化鋰鎳鋁，氧化鈳鎳，氧化釩鎳鋁鈮，氧化鎳鈦，氧化鈦，鉛，鎢及鉬等，特別理想為藍寶石，另外，基板 11 之表面 11a 係均可為藍寶石之 c 面或 a 面，但特別是以 c 面所構成之情況則為理想。

[中間層 12]

針對在本實施型態之發光元件，於基板 11 上，經由濺鍍法，形成含有 III 族氮化物之中間層 12，而中間層 12 係經由濺鍍法，例如由以電漿而活性化金屬原料和含有 V 族元素之氣體而進行反應之情況所形成。

中間層 12 理想為被覆基板 11 之表面 11a 的全面積之中至少 60% 以上之面積者，而更為理想為被覆 80% 以上之面積者，更加地，呈被覆 90% 以上地所形成之情況，理想則從做為基板 11 之被覆層的機能面，特別是最為理想為呈無間隙地被覆基板 11 之表面 11a 上地所形成之情況，而中間層 12 則未被覆基板 11，而露出有基板 11 之表面時，成膜於中間層 12 上之基底層 14a 之一部分則成為從基板 11 之表面 11a 進行成長之情況，但在露出於基板 11 之表面 11a 之結晶與基底層 14a 之間，係因晶格常數有很大差異，而基底層 14a 未成為均一之結晶，有著產生突起或

凹坑之虞。

中間層 12 係由柱狀結晶之集合體而成之情況，做為緩合基板 11 與 n 型半導體層 14 之晶格不匹配的緩衝層而良好地發揮機能的情況而圍裡想，構成 n 型半導體層之 III 族氮化物半導體結晶係具有六方晶系之結晶構造，容易形成將六角柱作為基本之集合組織，特別是，經由使用做為電漿化之金屬材料的成膜方法所形成的膜係容易成為柱狀結晶，隨之，經由將由柱狀結晶而成之中間層 12 成膜於基板 11 上之情況，中間層 12 則做為緩衝層而有效地作用，由成膜於其上方之 III 族氮化物半導體結晶而成之 n 型半導體層 14 則成為具有良好結晶性之結晶膜。

另外，中間層 12 係前述柱狀結晶之各晶粒的寬度平均值則做為 1~100nm 之範圍者，但理想為從做為緩衝層之機能面，更理想為做為 1~70nm 之範圍者，而對於為了良好地做為構成 n 型半導體層之 III 族氮化物半導體結晶之結晶性，係有必要適當地控制構成中間層 12 之柱狀結晶之各結晶晶粒的寬度，具體而言，理想為做為上述範圍者，而中間層 12 之結晶晶粒的寬度係可經由剖面 TEM 觀察等而容易地進行測定者。

中間層 12 之結晶晶粒係期望做為如上述之略柱狀之形狀者，而中間層 12 係期望柱狀之晶粒集合而構成層者，在此，上述之晶粒的寬度係指中間層 12 為柱狀晶粒之集合體的情況，結晶的界面與界面之距離者，另一方面，對於晶粒乃點在為島狀之情況，晶粒的寬度係指結晶晶粒

接觸於基板面的面之最大部分之直徑長度。

中間層 12 的膜厚係理想做為 10~500nm 之範圍者，而更為理想做為 20~100nm 之範圍者，當中間層 12 的膜厚未達 10nm 時，做為緩衝層之機能則變為不充分，另外，以超過 500nm 之膜厚而形成中間層 12 之情況，無關於對於做為緩衝層之機能無變化，而有成膜處理時間變長，生產性下降之虞。

中間層 12 係理想為做為含有 Al 之組成者，而如為以一般式 AlGaInN 所表現之 III 族氮化物半導體，亦可使用任何材料，更加地，做為 V 族，亦可做為含有 As 或 P 之構成。

將中間層 12 做為含有 Al 之組成的情況，其中，理想為做為 GaAlN 者，此時，Al 之組成則理想為做為 50% 以上者，另外，中間層 12 係經由做為由 AlN 而成之構成情況，因可有效率地做為柱狀結晶集合體，故更為理想。

中間層 12 與基底層 14a 係理想為由不同之濺鍍成膜裝置而製作者，而在濺鍍法中，因經由做為製膜之材質，嚴密地設計濺鍍腔室，而對於在製膜組成或機能不同的膜時，使用不同之腔室。

但，在濺鍍裝置間的運送時，中間層 12 的表面曝露於大氣所污染，而不只曝露於大氣中之情況，而有運送裝置內或腔室內的污染物質時，經由其污染物質而對於中間層 12 之表面 12a，產生污染層或損傷層，而當部分形成污染層或損傷層時，其污染層或損傷層的影響則傳送至基底

層 14a，於基底層 14a 中形成空隙，而基底層 14a 之結晶性及結晶的稠密性則降低。

然而，結晶性下降的狀態係指，除了基底層 14a 之全體的結晶性下降狀態之外，亦稱作構成基底層 14a 之結晶粒本身的結晶性下降之狀態，另外結晶之稠密性下降的狀態係指：於構成基底層 14a 之同為結晶粒之間產生間隙或空隙，而基底層 14a 的密度下降之狀態，而當稠密性下降時，經由產生於同為結晶粒之間間隙或空隙之存在，基底層 14a 之 n 型接觸層側的面則成為粗面，對於 n 型接觸層之形成帶來很大的影響，如此之基底層 14a 之結晶性及結晶的稠密性之下降係成為至層積於基底層 14a 之上方的 n 型接觸層 14b，n 型包覆層 14c，發光層 15，p 型半導體層 16 為止，以及構成發光元件 1 之 III 族氮化物半導體結晶全體之結晶性下降之情況，特別是基底層 14a 之粗面化的影響係成為至接觸於發光層 15 之 n 型包覆層 14c 為止，以及形成發光層 15 的面則成為粗面，而發光特性大幅度地下降之情況。

因此，針對在本發明係於中間層 12，如後述，實施含有電漿處理之前處理工程，經由施以前處理工程之情況，去除形成於中間層 12 之表面 12a 之污染層或損傷層，以及修復中間層 12，或緩合加上於中間層 12 之應力，中間層 12 乃變性為安定之結晶層，而形成於如此做為安定化之中間層 12 上的基底層 14a 係結晶性及結晶的稠密性變為極高，而成為控制空隙等之產生的構成。

[層積半導體 10]

圖 3 所示之層積半導體 10 係藉由如上述之中間層 12 而形成於基板 11 上，由氮化物系化合物半導體而成之 n 型半導體層 14，發光層 15 及 p 型半導體層 16 所構成。

並且，n 型半導體層 14 係至少由 III 族氮化物半導體而成，並具有經由濺鍍法所製膜之基底層 14a，於中間層 12 上，層積有基底層 14a。

對於在 III 族氮化物半導體所形成之基底層 14a 的上方係如上述，可做為層機具有如圖 3 所示之層積半導體 10 之機能性的結晶層機構的構成，例如，形成為了做為發光元件之半導體層機構之情況，可層積摻雜 Si，Ge，Sn 等之 n 型摻雜劑的 n 型導電性的層，或摻雜鎂等之 p 型摻雜劑的 p 型導電性的層等而形成，另外，做為材料，對於發光層等係可使用 InGaN，而對於包覆層係可使用 AlGaIn 者。

如此，於基底層 14a 上，經由更加地形成具有機能之 III 族氮化物半導體結晶層之情況，使用於發光二極體或雷射二極體，或者電子裝置等之製作，可製作具有半導體層機構之晶圓者。

於以下，關於層積半導體 10 進行詳述。

做為氮化物系化合物半導體，係多數知道例如以一般式 $Al_xGa_yIn_zN_{1-A}M_A$ ($0 \leq x \leq 1$ 、 $0 \leq y \leq 1$ 、 $0 \leq z \leq 1$ ，且 $x+y+z=1$)。記號 M 係表示與氮素 (N) 不同之第 V 族元素

， $0 \leq A < 1$ ）所表現之氮化鎵系化合物半導體，針對在本發明，亦可包含此等周知之氮化鎵系化合物半導體而無任何限制使用以一般式 $Al_xGa_yIn_zN_{1-A}M_A$ ($0 \leq X \leq 1$ 、 $0 \leq Y \leq 1$ 、 $0 \leq Z \leq 1$ ，且 $x+y+z=1$ 。記號 M 係表示與氮素 (N) 不同之第 V 族元素， $0 \leq A < 1$) 所表現之氮化鎵系化合物半導體者。

氮化鎵系化合物半導體係除了 Al 、 Ga 及 In 以外，可含有其他之 III 族元素者，因應需要而亦可含有 Ga 、 Si 、 Mg 、 Ca 、 Zn 、 Be 、 P 及 As 等之元素任一種或二種以上者，更加地，不限於意圖性地添加之元素，而亦有包含依存於成膜條件等而必然性地含有之不純物，以及含於原料，反應管材質之微量不純物之情況。

此等氮化鎵系化合物半導體係如以濺鍍法而層積基底層，對於其他層之形成方法係並無特別限定，而可適用 $MOCVD$ 法（有機金屬化學氣相成長法）， $HVPE$ 法（氫化物氣相磊晶法）， MBE 法（分子線外延法）等，知道使半導體層成長者之所有的方法，而從膜厚控制性，量產性的觀點，理想之成長方法係為 $MOCVD$ 法，而在 $MOCVD$ 法之中，作為載體氣體使用氫 (H_2) 或氮 (N_2)、作為 III 族元素源之 Ga 源，使用三甲基鎵 (TMG) 或三乙基鎵 (TEG)、作為 Al 源，使用三甲基鋁 (TMA) 或三乙基鋁 (TEA)、作為 In 源，使用三甲基銦 (TMI) 或三乙基銦 (TEI)、作為 V 族元素源之 N 源，使用氨 (NH_3) 或聯氨 (N_2H_4) 等，另外，做為摻雜劑係對於 n 型，作為 Si

原料，可利用甲矽烷 (SiH_4) 或乙矽烷 (Si_2H_6)、作為 Ge 源料，使用鍺烷氣體 (GeH_4)，或四甲基鍺酸 ($(\text{CH}_3)_4\text{Ge}$) 或四乙基鍺酸 ($(\text{C}_2\text{H}_5)_4\text{Ge}$) 等之有機鍺酸化合物。

在 MBE 法中，元素狀之鍺酸亦可做為摻雜質源而利用，對於 p 型，作為 Mg 原料，係例如使用雙環戊二烯鎂 (Cp_2Mg) 或雙乙環戊二烯鎂 (EtCp_2Mg)。

< n 型半導體層 14 >

n 型半導體層 14 係通常，層積於中間層 12 上，並由基底層 14a，n 型接觸層 14b 及 n 型包覆層 14c 所構成。

然而，n 型接觸層 14b 係可兼具基底層 14a 及 / 或 n 型包覆層 14c，基底層 14a 係可兼具 n 型接觸層 14b 及 / 或 n 型包覆層 14c 者。

「基底層 14a」

基底層 14a 係經由於中間層 12 上層積 III 族氮化物半導體之情況所成膜，做為基底層 14a 之材料係亦可使用與成膜於基板 11 上之中間層 12 不同之材料，但理想為由 $\text{Al}_x\text{Ga}_{1-x}\text{N}$ 層 ($0 \leq x \leq 1$ ，理想為 $0.5 \leq x \leq 1$ ，更理想為 $0 \leq x \leq 0.1$) 所構成之情況。

本發明者們進行實驗時，作為使用於基底層 14a 之材料，了解到理想為含有 Ga 之 III 族氮化物，即 GaN 系化合物半導體，將中間層 12 做為由 AlN 而成之構成之情況

，呈直接未承接柱狀結晶之集合體的中間層 12 之轉位地，有需要經由遷移而使轉位作為環化，而做為容易產生轉位之環化的材料係可舉出 GaN 系化合物半導體，特別適合為 AlGa_xN，或 GaN。

基底層 14a 之膜厚係理想為 0.1 μm 以上，更理想為 0.5 μm 以上，而 1 μm 以上則最為理想，而做為其膜厚以上知情況則容易得到結晶性良好之 Al_xGa_{1-x}N 層。

對於基底層 14a 係因應必要，如為 $1 \times 10^{17} \sim 1 \times 10^{19} / \text{cm}^3$ 之範圍內，亦可摻雜 n 型不純物，但亦可作為未摻雜 ($< 1 \times 10^{17} / \text{cm}^3$)，未摻雜之情況則在良好的結晶性之維持的點，則為理想，作為 n 型不純物，並無特別限定，但例如可舉出 Si，Ge 及 Sn 等，而理想係可舉出 Si 及 Ge。

對於基板使用導電性基板之情況，係摻雜基底層 14a，經由將基底層 14a 之層構造做為呈電流流動於縱方向之情況，可做为設置電極於發光元件之晶片兩面者。

另外，對於基板使用絕緣性基板之情況，係因成為採用形成電極於發光元件 1 之晶片的相同面之晶片構造者，故藉由中間層 12 而層積於基板 11 上之基底層 14a 係做为未摻雜之結晶之情況，則因結晶性成為良好，故為理想。

(基底層 14a 之成膜方法)

針對在本實施型態之發光元件 1 之中，使用濺鍍法而層積 III 族氮化物半導體，將基底層 14a 進行成膜，對於

使用濺鍍法之情況，係與 MOCVD 法或 MBE 法等作比較，可將裝置做為簡便之構成。

在以濺鍍法而將基底層 14a 進行成膜時，理想為做為經由使 V 族原料流通於電抗器內之反應濺鍍法而進行成膜的方法。

如上述，一般，針對在濺鍍法，標靶材料之純度越高，成膜後之薄膜的結晶性等之膜質成為良好，而經由濺鍍法而將基底層 14a 進行成膜之情況，做為成為原料之標靶材料，使用 III 族氮化物半導體，亦可進行經由 Ar 氣體等之不活性氣體之電漿的濺鍍者，但針對在反應濺鍍法而使用於標靶材料之 III 族金屬單體以及其混合物，係與 III 族氮化物半導體做比較，可高純度化，因此，在反應濺鍍法之中，更可使所成膜之基底層 14a 之結晶性提升者。

在將基底層 14a 進行成膜時之基板 11 的溫度，也就是基底層 14a 之成長溫度係理想為做為 800°C 以上，更理想為做為 900°C 以上之溫度，而最為理想為做為 1000°C，此係經由提升在將基底層 14a 進行成膜時之基板 11 的溫度情況，因容易產生原子的遷移，而轉位之環化容易進行，另外，在將基底層 14a 進行成膜時之基板 11 的溫度係因有必要較分解結晶之溫度為低溫，故理想為做為未達 1200°C 者，而在將基底層 14a 進行成膜時之基板 11 的溫度，如為上述溫度範圍內，可得到結晶性良好的基底層 14a。

[n 型接觸層 14b]

做爲 n 型接觸層 14b 係與基底層 14a 同樣地，由 $\text{Al}_x\text{Ga}_{1-x}\text{N}$ 層 ($0 \leq x \leq 1$ ，理想爲 $0 \leq x \leq 0.5$ ，更理想爲 $0 \leq x \leq 0.1$) 所構成之情況則爲理想，另外，理想爲摻雜 n 型不純物，而當以 $1 \times 10^{17} \sim 1 \times 10^{19}/\text{cm}^3$ ，理想係 $1 \times 10^{18} \sim 1 \times 10^{19}/\text{cm}^3$ 之濃度含有 n 型不純物時，在與負極之良好之有電阻接觸的維持，斷裂產生的控制，良好結晶性的維持的點，則爲理想，作爲 n 型不純物，並無特別限定，但例如可舉出 Si，Ge 及 Sn 等，而理想爲 Si 及 Ge，成長溫度係爲與基底層 14a 相同。

構成基底層 14a 及 n 型接觸層 14b 之氮化鎵系化合物半導體係理想爲同一組成者，而理想爲將此等合計的膜厚，設定爲 $1 \sim 20 \mu\text{m}$ ，理想爲 $2 \sim 15 \mu\text{m}$ ，更理想爲 $3 \sim 12 \mu\text{m}$ 之範圍情況，當膜厚爲其範圍時，則良好地維持半導體之結晶性。

『n 型包覆層 14c』

對於 n 型接觸層 14b 與發光層 15 之間，係理想爲設置 n 型包覆層 14c，經由設置 n 型包覆層 14c 之情況，可改善對於 n 型接觸層 14b 之最表面產生之平坦性的惡化者，n 型包覆層 14c 係可經由 Al GaN，GaN，GaInN 等進行成膜，另外，亦可做爲此等之構造的異質接合或進行複數次層積的超晶格構造，而對於作爲 GaInN 之情況，係當然期望作爲較發光層 15 之 GaInN 之帶隙爲大情況。

n 型包覆層 14c 之膜厚，並無特別限定，理想係為 5 ~ 500nm 之範圍，更理想為 5 ~ 100nm 之範圍。

n 型包覆層 14c 之 n 型摻雜濃度係理想為 $1 \times 10^{17} \sim 1 \times 10^{20}/\text{cm}^3$ 之範圍，更理想為 $1 \times 10^{18} \sim 1 \times 10^{19}/\text{cm}^3$ 之範圍，當摻雜濃度為此範圍時，在良好結晶性的維持及發光元件之動作電壓降低的點，則為理想。

發光層 15 係為層積於 n 型半導體層 14 之同時，層積 p 型半導體層 16 於其上方的層，如圖 1 及圖 3 所示，作為交互重覆層積由氮化鎵系化合物半導體而成之障壁層 15a，和由含有銦之氮化鎵系化合物半導體而成之井層 15b，且以於 n 型半導體層 14 及 p 型半導體層 16 側，配置障壁層 15a 的順序而層積所形成。

另外，在圖 3 所示的例之中，發光層 15 係交互重覆層積 6 層的障壁層 15a 與 5 層的井層 15b，並於發光層 15 之最上層及最下層，配置有障壁層 15a，於各障壁層 15a 間，配置井層 15b。

作為障壁層 15a，係例如，可適當地使用較含有銦之氮化鎵系化合物半導體而成之井層 15b 帶隙能量為大之 $\text{Al}_c\text{Ga}_{1-c}\text{N}$ ($0 \leq c < 3$) 等之氮化鎵系化合物半導體。

另外，對於井層 15b 係做為含有銦之氮化鎵系化合物半導體，例如可使用 $\text{Ga}_{1-s}\text{In}_s\text{N}$ ($0 < s < 1$) 等之氮化鎵系化合物半導體。

另外，做為發光層 15 全體之膜厚係並無特別限定，但理想為可得到量子效果程度之膜厚，及臨界膜厚，例如

，發光層 15 的膜厚係理想為 1~500nm 之範圍，而如為 100nm 前後之膜厚，更為理想，當膜厚為上述範圍時，可貢獻於發光輸出的提升。

< p 型半導體層 16 >

p 型半導體層 16 係通常由 p 型包覆層 16a 及 p 型接觸層 16b 所構成，但，p 型接觸層 16a 則亦可為兼具 p 型包覆層 16b。

< p 型包覆層 16a >

作為 p 型包覆層 16a 係為較發光層 15 之帶隙能量為大的組成，如為可封入載體於發光層 15 之構成，並無特別限制，但理想係可舉出 $\text{Al}_d\text{Ga}_{1-d}\text{N}$ ($0 < d \leq 4$ ，理想為 $0.1 \leq d \leq 0.3$) 之構成，而 p 型包覆層 16a 當由 AlGa_xN 而成時，在封入載體於發光層 15 的情況，則為理想，而 p 型包覆層 16a 之膜厚係並無特別限定，理想係為 1~400nm，更理想為 5~100nm，p 型包覆層 16a 之 p 型摻雜濃度係理想為 $1 \times 10^{18} \sim 1 \times 10^{21}/\text{cm}^3$ 之範圍，更理想為 $1 \times 10^{19} \sim 1 \times 10^{20}/\text{cm}^3$ ，當 p 型摻雜濃度為上述範圍時，未使結晶性下降而得到良好之 p 型結晶。

「 p 型接觸層 16b 」

做為 p 型接觸層 16b 係為至少含有 $\text{Al}_e\text{Ga}_{1-e}\text{N}$ ($0 \leq e < 0.5$ ，理想為 $0 \leq e \leq 0.2$ ，更理想為 $0 \leq x \leq 0.1$) 而成之

氮化鎵系化合物半導體層，當 Al 組成爲上述範圍時，在良好之結晶性的維持及 p 電阻電極（參照後述之透光性電極 17）之良好的電阻接觸情況，則爲理想，另外，將 p 型摻雜劑當以 $1 \times 10^{18} \sim 1 \times 10^{21} / \text{cm}^3$ 之範圍的濃度含有時，在良好之有電阻接觸的維持，斷裂產生的防止，良好結晶性的維持的點，則爲理想，更爲理想爲 $5 \times 10^{19} \sim 5 \times 10^{20} / \text{cm}^3$ 之範圍，作爲 p 型不純物，並無特別限定，但例如理想係可舉出 Mg。

p 型接觸層 16b 之膜厚係並無特別限定，理想係爲 10 ~ 500nm，更理想爲 50 ~ 200nm，當膜厚爲此範圍時，在發光輸出的點，則爲理想。

「透光性正極 17」

透光性正極 17 係爲形成於層積半導體 10 之 p 型半導體層 16 上之透光性的電極。

作爲透光性正極 17 之材料，並無特別限定，可將 ITO($\text{In}_2\text{O}_3\text{-SnO}_2$)，AZO($\text{ZnO-Al}_2\text{O}_3$)，IZO($\text{In}_2\text{O}_3\text{-ZnO}$)，GZO($\text{ZnO-Ga}_2\text{O}_3$)等之材料，以在其技術範圍所知道之慣用手段而設置，另外，其構造亦可包含以往公知之構造而無任何限制地使用任何構造之構成。

透光性正極 17 係亦可呈被覆 Mg 摻雜型 p 型半導體層 16 上之全面地形成，而亦可打開間隙而形成格子狀或樹形狀，而在形成透光性正極 17 之後，亦有施以將合金化或透明化做爲目的之熱退火的情況，但亦可不實施。

「正極接合墊片 18」

正極接合墊片 18 係為形成於透光性正極 17 上之電極。

作為正極接合墊片 18 之材料係使用 Au, Al, Ni 及 Cu 等之各種構造則為周知，此等之周知的材料，可無任何限制地使用構造之構成，另外，正極接合墊片 18 之厚度係理想為 100~1,000nm 之範圍內者，另外，接合墊片之特性上，厚度為厚的情況，因接合特性高，故正極接合墊片 18 之厚度係更理想為作為 300nm 以上者，更加地，從製造成本的觀點，理想為作為 500nm 以下者。

「負極接合墊片 19」

負極接合墊片 19 係針對在於基板 11 上，依序層積 n 型半導體層 14，發光層 15，及 p 型半導體層 16 之半導體層，呈接合於 n 型半導體層 14 之 n 型接觸層 14b 地形成，因此，在形成負極接合墊片 19 時係於去除 p 型半導體層 16，發光層 15，及 n 型半導體層 14 之一部分，形成 n 型接觸層 14b 之露出範圍 14d，於其上方形成形成負極接合墊片 19。

作為負極接合墊片 19 之材料係各種組成及構造的負極則為周知，可無任何限制地使用此等周知的負極，可以在其技術範圍所知道之慣用手段而設置。

『 III 族氮化物半導體發光元件之製造方法 』

接著，關於上述發光元件 1 之製造方法進行說明，上述發光元件 1 之製造方法係由於基板 11 上形成中間層 12 之工程（中間層形成工程），和於中間層 12 上，依序層積具有基底層 14a 之 n 型半導體層 14，發光層 15，及 p 型半導體層 16 的層積半導體形成工程所概略構成，另外，於中間層形成工程與層積半導體形成工程之間，具備對於中間層 12 而言，進行電漿處理之前處理工程，且包含在層積半導體形成工程之基底層 14a 的形成工程乃做為濺鍍成膜工程。

上述發光元件 1 之製造方法係為於基板 11 上，使 III 族氮化物半導體結晶外延成長而得到層積半導體 10 時，做為經由濺鍍成膜工程而為將由 III 族氮化物而成之基底層 14a 成膜於中間層 12 上之前工程，具備上述前處理工程，針對在其前處理工程，對於中間層 12 而言，進行電漿處理之構成，經由對於中間層 12 而言，進行電漿處理之情況，未於層產生空隙，可效率佳地使以結晶性良好之 III 族氮化物半導體所形成之層積半導體 10 成長者。

[中間層形成工程]

在中間層形成工程之中，首先準備基板 11，基板 11 係期望為在實施洗淨等之前處理之後而使用之情況，做為基板 11 之前處理係例如，對於做為基板 11 而使用由矽而成之基板 11 之情況，進行眾知之 RCA 洗淨方法等之濕式

的方法，可使用使表面做為氫終端之方法，經由其，成膜處理則安定，另外，基板 11 之前處理係例如，亦可將基板 11 配置於濺鍍裝置之腔室內，於形成中間層 12 之前，經由將基板 11 之表面 11a 做為逆濺鍍之方法而進行，具體而言，針對在腔室內，可經由將基板 11 曝露於 Ar 或 N₂ 之電漿中的情況，進行洗淨表面之前處理，而由使 Ar 氣體或 N₂ 氣體等之電漿，作用於基板 11 之表面 11a 情況，可去除附著於基板 11 表面 11a 之有機物或氧化物，此情況，如未施加功率於標靶，而施加電壓於基板 11 與腔室之間，電漿粒子則有效地作用於基板 11。

並且，在於基板 11 進行前處理之後，於基板 11 上，經由濺鍍法，根據 III 族氮化物而形成中間層 12，而以濺鍍法形成由 III 族氮化物而成之中間層 12 之情況，一般，將 III 族金屬做為標靶，導入含有氮素之氣體（N₂ 氣體等）於濺鍍裝置之腔室（第 1 腔室）內，使用在氣相中使 III 族金屬與氮素反應之反應濺鍍法，做為濺鍍法係亦可使用 RF 濺鍍法，而亦可使用 DC 濺鍍法，對於使反應濺鍍法之情況，係在做為連續性放電之 DC 濺鍍法之中，係帶電激烈，而成膜速率的控制則為困難，因此，期望為使用 RF 濺鍍法，或脈衝性地傳達偏壓之脈衝 DC 濺鍍法，另外，對於使用 RF 濺鍍法之情況，係為了迴避帶電，而在標把內使磁鐵的位置移動之情況則為期望，而具體的磁鐵的移動係可經由裝置而做選擇，可做為使其搖動，或旋轉運動者。

另外，對於經由濺鍍法而形成中間層 12 時，期望為供給高能量之反應種於基板者，因此，在位置基板於第 1 腔室內之電漿中之同時，標靶與基板則呈做為對面地位置基板之情況則為期望，另外，基板與標靶的距離係期望為做為 10nm~100nm 之範圍者，另外，對於第 1 腔室內，係因期望為未有不純物，而第 1 腔室內的到達真空度係期望為 $1.0 \times 10^{-3} \text{Pa}$ 以下者。

對於濺鍍裝置之腔室（第 1 腔室）內的環境，係裡想為含有氮素（ N_2 ）氣體者，氮素氣體係在腔室內而被電漿化而分解，成為結晶成長的原料，然而，針對在本發明係取代氮素氣體，可無任何限制而使用氮或氮素化合物等，做為活性氣體而可使用之氮化物原料氣體。

另外，第 1 腔室內之環境氣體係為了可效率佳而濺鍍標靶，將氮素氣體以外之殘部，做為氬（Ar）等之重的，且反應性低的不活性氣體。

對於氮素與不活性氣體之流量的氮素流量比係期望氮素為 20%~98% 者，而在氮素較 20% 少之流量比中，濺鍍金屬則直接以金屬附著，而當超過 98% 時，濺鍍速度則下降，然而，對於殘部的不活性氣體係亦可含有氫氣（ H_2 ）等之氣體。

成膜速度係裡想為做為 0.01nm/s~10nm/s 之範圍者，而當成膜速度未達 0.01nm/s 時，成膜處理則變長時間，對於工業生產性變為極大浪費，另外，當成膜速度超過 10nm/s 時，所形成的膜則成為結晶體而變為非晶質，得到

良好的膜之情況則變為困難。

中間層 12 之形成時的基板溫度係可做為室溫 $\sim 800^{\circ}\text{C}$ ，期望為 $300 \sim 800^{\circ}\text{C}$ ，當基板 11 的溫度未達上述下限時，控制在基板 11 上的遷移，有著無法將結晶性佳的中間層 12 進行成膜，另外，當基板 11 之溫度超過上述上限時，有著中間層 12 之結晶產生分解之虞。

為了將結晶成長時之遷移做為活潑，加上於基板側之偏壓，以及加上於標靶側之功率係為大則佳，例如，理想為將加上於成膜時之基板的偏壓做為 $1.5\text{W}/\text{cm}^2$ 以上者，另外，將加上於標靶之功率做為 $1.5\text{W}/\text{cm}^2 \sim 5\text{kW}/\text{cm}^2$ 之範圍之情況則為理想，而由將施加於標靶之功率做為上述範圍之情況，可生成大功率之反應種，可以高運動能量供給其反應種於基板，由此，針對在基板上之遷移變為活潑。

期望為將腔室內的壓力，作為 0.3Pa 以上者，當腔室內的壓力未達 0.3Pa 時，氮素的存在量則變過少，有著做為濺鍍之金屬在未成為氮化物之狀態而附著於基板上之虞，另外，腔室內之壓力的上限並無特別限定，但需要控制為可使電漿產生之程度的壓力。

以濺鍍法形成由 III 族氮化物而成之中間層 12 的情況，經由將構成具備於第 1 腔室之標靶的 III 族金屬之組成，調整為所期望的値之情況，可控制所形成之 III 族氮化物之組成，例如，對於形成 AlN 層之情況，做為標靶而如使用 Al 金屬即可，對於形成 AlGa_{0.5}N 層之情況，做為標靶而如使用 AlGa_{0.5} 合金即可。

然而，對於由濺鍍法而形成 n 型半導體層 14，發光層 15，p 型半導體層 16 之各層的情況，有必要對於每各層變更標靶，隨之，只對對應於形成的層之種類數量，準備具有標靶之所配置之腔式的濺鍍裝置，如對於各層改變濺鍍裝置而形成即可。

中間層 12 之形成後，對於爲了更形成層積半導體 10，係有必要從具備由 Al 或 AlGa_N 合金而成之標靶的第 1 腔室，至具備由其他的 III 族金屬而成之標靶的其他腔室，使中間層 12 形成後的基板 11 移動，對於其移動時，係有必要從第 1 腔室取出基板 11，而對於取出時係亦可直接使基板 11 曝露於大氣中，而亦可做爲於填充不活性氣體之移動式之容器，移動基板，基板 11 呈不與大氣接觸，但在本實施形態中，係如前述，爲了進行前處理工程，而可直接使基板 11 曝露於大氣中。

[前處理工程]

接著，在前處理工程之中，對於中間層 12 之表面，進行電漿處理，做爲電漿處理係例如，在含有產生氮素，氫等活性之電漿種之氣體的電漿中，使中間層 12 之表面曝露之情況則爲理想，其中，曝露於含有氮素氣體之電漿之情況則特別適合，另外，針對在本實施型態之前處理工程的電漿處理係最佳爲做爲逆濺鍍者。

本實施型態之前處理工程之中，經由施加電壓於基板 11 與腔室之間的情況，電漿粒子則有效率地作用於中間層

12。

爲了於中間層 12 進行電漿處理之前處理氣體係亦可以只由一種類之成分而成之氣體構成，另外，亦可使用混合數種類成分之氣體的構成者。

具體而言，係理想爲使用含有氮素，氫，或者氮素與氫之混合氣體之任一的前處理氣體者，而更爲理想爲使用含有氮素之前處理氣體者，其中，氮素等之原料氣體之分壓則理想爲 $1 \times 10^{-2} \sim 10 \text{ Pa}$ 之範圍，而更爲理想爲 $0.1 \sim 5 \text{ Pa}$ 之範圍，而當原料氣體之分壓過高時，電漿粒子之持有之能量則下降，中間層 12 之前處理效果則下降，另外，當上述分壓過低時，電漿粒子之持有之能量則過高，有著對於中間層 12 帶來損傷之情況。

進行經由電漿處理之前處理的時間係理想爲從 30 秒至 7,200 秒（2 小時）之範圍，更爲理想爲從 30 秒至 3,600 秒（1 小時）之範圍，而當處理時間較上述範圍爲短時，當然無法得到經由電漿處理之效果，但較上述範圍爲長之情況，亦並非特別特性變佳者，反而有使稼動率降低之虞，而進行經由電漿處理之前處理的時間係更加理想爲從 60 秒（1 分）至 1,800 秒（30 分）之範圍。

做爲進行電漿處理時之溫度係理想爲 $25 \sim 1,000^\circ\text{C}$ 之範圍，當處理溫度過低時，即使做爲進行電漿處理，效果則未充分發揮，當處理溫度過高時，對於基板表面則殘留損傷，而更理想爲 $400^\circ\text{C} \sim 900^\circ\text{C}$ 之範圍。

針對在本實施型態之前處理工程，以電漿處理而使用

之腔室（第 2 腔室）係亦可與在後述之濺鍍工程，使用將基底層 14a 進行成膜時所使用之腔室相同之構成，而亦可使用其他的腔室，而如將在前處理工程所使用之腔室，以及在濺鍍工程所使用之腔室做爲共通之構成，在可降低製造設備之成本之情況的點爲最佳，另外，以使用於基底層 14a 之成膜的條件，做爲電漿處理而進行逆濺鍍之情況，因無損失對於濺鍍條件的變更所需之時間，故稼動率則提升。

另外，針對在前處理時，前處理氣體之導入前的第 2 腔室內之到達真空係理想爲 $1.0 \times 10^{-4} \text{Pa}$ 以下，由此，第 2 腔室內之殘存氧分壓爲 $5.0 \times 10^{-5} \text{Pa}$ 以下，理想係成爲 $2.0 \times 10^{-6} \text{Pa}$ 以下，可防止針對在中間層 12 之上面的氧化物之生成。

在本實施型態之前處理工程之中，係理想爲經由 RF 放電而使使用於電漿處理之電漿產生之情況，經由 RF 放電而使電漿產生之情況，對於由絕緣體而成之基板而言，亦可經由電漿處理而實施前處理者，另外，對於基板係對每 1 片 50mm 口徑之基板施加 1~200W，而理想爲施加 10W~100W 之偏壓者，由此，可效率佳地進行對於中間層 1 之前處理，然而，實施於中間層 12 之前處理係亦可合並採用濕式之方法者。

在本實施型態之中，針對在前處理工程，對於中間層 12 而言，進行電漿處理之後，針對在後述之濺鍍工程，層積由 III 族氮化物而成之基底層 14a，並經由於該中間層

12 上，形成具備基底層 14a 之 n 型半導體層 14 的情況，如後述知實施例所示，未產生經由產生損傷層於中間層表面之情況的基底層之空隙，另外 III 族氮化物半導體之結晶性則上升，發光元件之發光特性則提升。

經由對於中間層 12 而言，進行電漿處理之情況，得到上述效果之機構係並不明瞭，但，做為思考的一例，可舉出經由電漿處理，例如逆濺鍍，除去做為曝露於大氣等而產生於中間層 12 表面之污染物等或變質層或損傷層等，具有本來特性之中間層 12 的表面則露出者。

[層積半導體形成工程]

接著，在層積半導體形成工程之中，依序層積含有基底層 14a 之 n 型半導體層 14，發光層 15，即 p 型半導體層 16，而對於形成 n 型半導體層 14，發光層 15，p 型半導體層 16，係可使用 MOCVD 法，MBE 法濺鍍法等之手法，但對於形成 n 型半導體層 14 之基底層 14a 的情況係使用濺鍍法，以下，關於基底層 14a 之形成工程進行說明。

< 基底層 14a 之形成工程 >

在基底層 14a 之形成工程之中，使用濺鍍法，於中間層 12 上，將基底層 14a 進行成膜，具體而言，例如，經由以電漿活性化金屬原料與含有 V 族元素之氣體而使其反應之情況，將基底層 14a 進行成膜。

另外，在濺鍍法之中，經由於磁場內封閉電漿之情況而提升電漿密度，使效率提升之技術則在一般所使用，經由使磁鐵之位置移動之情況，在做為濺鍍之標靶的面內之均一化則成為可能，而具體之磁鐵的運動方法係可經由濺鍍裝置而作適宜選擇，例如，可使磁鐵搖動，或進行旋轉運動者。

在圖 5 所示之 RF 濺鍍裝置 40 之中，於金屬標靶 47 之下方配置磁鐵 42，該磁鐵 42 乃經由略圖示之驅動裝置，在金屬標靶 47 之下方進行搖動，而對於腔室 41 係供給氮素氣體，即氬氣，並於形成於安裝於加熱器 44 之基板 11 的中間層 12 上，將基底層進行成膜。

另外，做為使用濺鍍法而將基底層 14a 進行成膜情況之重要的參數，係可舉出基板溫度，爐內壓力，以及氮素分壓。

使用濺鍍法將基底層 14a 進行成膜時之爐內的壓力係理想為 0.3 Pa 以上，而當將爐內的壓力作為未達 0.3 Pa 時，氮素的存在量則變小，有著在作為濺鍍之金屬未成為氮化物而附著於基板 11 上之虞，其爐內之壓力的上限，並無特別限定，但控制為可使電漿產生之程度的壓力情況則為必要。

針對在混合氮素 (N_2) 與氬 (Ar) 的流量之氮素的比為 20% 以上 80% 以下的範圍之情況則為理想，當氮素的流量比未達 20% 時，有著濺鍍金屬未成為氮化物而保持為金屬附著於基板 11 之虞，而當氮素的流量比超過 80% 時，

Ar 的量則相對地變少，濺鍍速率則下降，而針對在混合氮素（ N_2 ）與氬（Ar）的流量之氮素的比係特別理想為 50%以上 80%以下之範圍。

另外，將基底層 14a 進行成膜時之成膜速率係理想為做為 $0.01\text{nm/s} \sim 10\text{nm/s}$ 之範圍，當成膜速率未達 0.01nm/s 時，膜則未成為層而成長成島狀，有著無法被覆中間層 12 之表面之虞，而當成膜速率超過 10nm/s 時，有著膜則未成為結晶體而成為非晶質之情況。

然而，以濺鍍法而將基底層 14a 進行成膜時，做為經由使 V 族原料流通於電抗器內之反應濺鍍法而成膜之方法情況則為理想。

一般，針對在濺鍍法，標靶材料的純度越高，成膜後之薄膜的結晶性等之膜質則成為良好，而經由濺鍍法，將基底層 14a 進行成膜之情況，做為成為原料之標靶材料，使用 III 族氮化物半導體，亦可進行經由 Ar 氣體等之不活性氣體之電漿的濺鍍者，特別是，針對在反應濺鍍法而使用於標靶材料之 III 族金屬單體，以及其混合物係與 III 族氮化物半導體做比較，可做為高純度化，因此，在反應濺鍍法之中，更可使做為呈膜之基底層 14a 之結晶性提升者。

將基底層 14a 進行成膜時之基板 11 的溫度係理想為做為 $300 \sim 800^\circ\text{C}$ 之範圍者，而更理想為做為 $400 \sim 800^\circ\text{C}$ 之範圍，當基板 11 之溫度未達上述下限時，基底層 14a 則無法被覆中間層 12 全面而有中間層 12 表面露出之虞。

對於使用濺鍍法而將金屬原料進行電漿化，做為中間層而將混晶進行成膜時，係亦有將成為標靶之金屬預先做為金屬材料之混合物（亦可未必形成合金）而製作之方法，而亦可做為準備由不同材料而成之 2 個標靶，同時進行濺鍍之方法，例如，對於將一定的組成的膜進行成膜之情況，係使用混合材料的標靶，而對於將組成不同之何種類的膜進行成膜之情況，係如將複數之標靶設置於腔室內即可。

做為在本實施型態所使用之氮素原料，係可無任何限制地使用一般所知道之氮素化合物，但從氮或氮素（ N_2 ）係為處理簡單的同時，可以比較廉價取得之情況則為理想，而氮係分解效率為良好，並可以高成長速度進行成膜者，但因反應性或毒性高，而需要除害設備或氣體感應器，另外，有必要將使用於反應裝置之構件的材料做為化學性安定高之構成。

另外，對於將氮素（ N_2 ）做為原料而使用之情況，做為裝置係可使用簡便之構成，但無法得到高反應速度，但如將氮氣作為經由電場或熱等而分解之後，導入於裝置之方法，因可得到可利用於較氮為低之構成之工業生產性之程度的成膜速度者，故當考慮與裝置成本之均衡時，最為適當之氮素源。

另外，亦可做為成膜材料源乃經做為由從大面積之產生源產生之構成，且使材料的產生位置移動之情況，未使基板移動而成膜於基板全面之方法，而做為如此之方法係

可舉出如上述，經由使磁鐵移動或旋轉運動之情況，將陰極的磁鐵位置，在標把內進行移動同時，進行成膜之 RF 濺鍍法，另外，以如此之 RF 濺鍍法而進行成膜之情況，亦可做為使基板側與陰極側的雙方移動之方法，更加地，如做為經由將材料之產生源的陰極配置於基板近旁之情況，並非將產生的電漿，對於基板而言，供給為束狀，而呈包入基板地進行供給之構成，基板表面及側面的同時成膜則變為可能。

然而，做為使電漿產生的方法，係除了以如實施型態之特定的真空度，加上電壓而進行放電之濺鍍法之其他，有著照射高能量密度之雷射，使電漿產生之脈衝雷射蒸鍍（PLD）法，由照射電子線之情況而使電漿產生之脈衝電子線堆積（PED）法，幾種方法，其中，濺鍍法則因最簡便，對於量產也適合，故可說是最佳的方法，然而，使用 DC 濺鍍法之情況，因有招治標把表面之充電，而成膜速度不安定之可能性，故期望做為脈衝 DC 或如上述之 RF 濺鍍法者。

< 其他的工程 >

在形成基底層 14a 後，層積 n 型接觸層 14b 及 n 型包覆層 14c 而形成 n 型半導體層 14，而 n 型接觸層 14b 及 n 型包覆層 14c 係亦可由濺鍍法而形成，亦可由 MOCVD 法而形成。

於電漿處理後之中間層 12 上，由從基底層 14a 依序

層積 n 型包覆層 14c 之情況，n 型包覆層 14c 的上面則成爲表面粗度比較小的面，由此，可安定使發光層 15 進行外延成長，成爲可形成對於發光特性優越之發光層 15。

發光層 15 之形成係亦可由濺鍍法，MOCVD 法之任一方法，但 MOCVD 法則惟理想，具體而言，如做爲交互反覆層積由氮化鎵系化合物半導體而成之障壁層 15a，和含有銾之氮化鎵系化合物半導體而成之井層 15b，且以於 n 型半導體層 14 側及 p 型半導體層 16 側配置障壁層 15a 之順序進行層積即可。

另外，p 型半導體層 16 的形成係亦可由濺鍍法，MOCVD 法之任一方法，具體而言，如做爲依序層積 p 型包覆層 16a，p 型接觸層 16b 即可。

之後，於 p 型半導體層 16 上層積透光性正極 17，另外，蝕刻層積半導體 10 之一部分，而使 n 型接觸層 14b 的一部分露出，於露出的部分，形成負極接合墊片 19，並對於透光性正極 17 係形成正極接合墊片 18。

如此做爲而製造圖 1 及圖 2 所示之發光元件 1。

如以上說明，如根據上述 III 族氮化物半導體發光元件之製造方法，經由做爲具備對於製膜於基板 11 上之中間層 12 而言，進行電漿處理之前處理工程，持續於該前處理工程，具備於中間層 12 上，經由濺鍍法而將基底層 14a 進行成膜之工程的構成情況，於基板 11 表面，將具有具備高均一性及稠密性之結晶構造的基底層 14a，進行成膜，隨之，可於基板 11 上，效率佳地使結晶性良好之 III

族氮化物半導體進行成長，並對於生產性優越之同時，可得到具有優越發光特性之 III 族氮化物半導體發光元件 1。

如上述，經由對於中間層 12 實施逆濺鍍之情況，得到上述效果之機構係並不明瞭，但，做為思考的一例，可舉出附著於中間層 12 表面之污染物等曝露於電漿氣體，經由以化學反應而除去之情況，將中間層 12 與基底層 14a 的界面清淨化，結晶成長未產生的範圍變無之情況。

然而，在本實施型態說明之中間層以及基底層的構成，並不限定於 III 族氮化物半導體發光元件之構成，例如在使用同為晶格常數接近之材料而進行成膜等時，有著針對在高溫下，原料氣體與基板產生反應之虞的情況，可無任何限制之情況而適用者。

[燈]

經由組合有關如以上說明之本發明的 III 族氮化物半導體發光元件 1 與螢光體之情況，可經由該業者周知的手段而構成燈，由以往，知道有經由組合本發明之發光元件與螢光體而改變發光色的技術，亦可無任何限制地採用如此之技術者。

例如，經由適當地選定使用螢光體的情況，亦可成為得到較發光元件為長波長的發光，另外，經由混合發光元件本身的發光波長與經由螢光體所變換之波長情況，亦可作為呈白色發光的等者。

另外，做爲燈係亦可使用於一般用途之砲彈型，攜帶之背照光用途的側視型，使用於顯示器之前視型等之任何用途者。

例如，如圖 4 所示的例，對於將同一面電極型 III 族氮化物半導體發光元件 1 安裝爲砲彈型之情況，係於 2 支框體內之一方（在圖 4 中係框體 21），接著發光元件 1，以導線 24 接著發光元件 1 之負極（參照圖 3 所示之符號 19）於框體 22，而以導線 23 接合發光元件 1 之正極接合墊片（參照圖 3 所示之符號 18）於框體 21，並且，經由由透明之樹脂而成的塑膜 25 密封發光元件 1 之周邊情況，可作成如圖 4 所示之砲彈型的燈 2 者。

另外，有關本發明之 III 族氮化物半導體係除了上述之發光元件之其他，可使用於雷射元件或受光元件等之光電變換元件，或 HBT 或 HEMT 等電子裝置等。

[實施例]

接著，經由實施例，更詳說明本發明之 III 族氮化物半導體發光元件之製造方法及 III 族氮化物半導體發光元件，但本發明並不只限於此等實施例之構成。

[實施例 1]

在實施例 1 中，形成圖 3 所示之層積構造之同時，進行基底層 14a 之 X 線搖盪曲線測定，及基底層 14a 與中間層之剖面 TME 照相之攝影，以下，詳細進行說明。

在本實施例中，於藍寶石而成之基板 11 的 c 面上，作為中間層 12，使用 RF 濺鍍法，形成由 AlN 而成的柱狀結晶之集合體，並於其上方，作為基底層 14a，使用 MOCVD 法，形成由 GaN 而成的層。

首先，將只鏡面研磨單面為可使用於外延成長之程度的藍寶石而成之基板 11，特別未進行濕式等之前處理而導入至濺鍍裝置（第 1 腔室）之中，在此，做為濺鍍裝置係使用具有高頻率式之電源，更加地，具有可在標靶內移動磁鐵位置之機構的裝置。

並且，在濺鍍裝置內，將基板 11 加熱至 500℃，以 30sccm 的流量只導入氮氣之後，將腔室內的壓力保持為 1.0Pa，施加 50W 之高頻率偏壓於基板 11 側，將基板 11 曝露於氮素電漿（逆濺鍍），此時之基板 11 的溫度係做為 500℃，處理時間係做為 200 秒。

接著，將基板溫度維持維持為 500℃，導入氫與氮氣於濺鍍裝置內，並且，將 2000W 之高頻率功率施加於金屬 Al 標靶側，再由將爐內的壓力保持為 0.5Pa，使氫氣 5sccm 流通，使氮氣 15sccm 流通之條件（對於氣體全體之氮素比係 75%），於藍寶石而成之基板 11 上進行 AlN 而成之中間層 12 的成膜，成長速率係為 0.12nm/s。

標靶內之磁鐵係針對在基板 11 之逆濺鍍時，及中間層 12 之成膜時，均搖動。

將厚度為 50nm 之 AlN 層（中間層 12），進行成膜後，停止電漿動作，使基板 11 的溫度降低。

接著，將令中間層 12 進行成膜之基板 11，從濺鍍裝置（第 1 腔室）取出，導入至其他的濺鍍裝置（第 2 腔室）。

首先，將形成中間層 12 之基板 11，特別未進行濕式等之前處理而導入至濺鍍裝置之中，在此，做為濺鍍裝置係使用具有高頻率式之電源，更加地，具有可在標把內移動磁鐵位置之機構的裝置。

並且，濺鍍裝置（第 2 腔室）內之到達真空度至成為 $1.5 \times 10^{-5} \text{Pa}$ 為止進行減壓，將基板 11 加熱至 700°C ，以 42sccm 的流量只導入氮氣之後，將腔室內的壓力保持為 0.2Pa ，在此狀態施加 50W 之高頻率偏壓於基板 11 側，將基板 11 保持維持在 700°C 曝露於氮素電漿（逆濺鍍），此時之處理時間係做為 300 秒（ 5 分鐘）。

接著，將基板 11 的溫度升溫至 800°C ，導入氫與氮氣於濺鍍裝置內，並且，將 2000W 之高頻率功率施加於做為液狀體之 GaN 標靶側，再由將爐內的壓力保持為 0.5Pa ，使氫氣 15sccm 流通，使氮氣 15sccm 流通之條件（對於氣體全體之氮素比係 50% ），於 AlN 而成之中間層 12 上，將 GaN 而成之基底層 14a 進行成膜，成長速率係為 1nm/s 。

標靶內之磁鐵係針對在中間層 12 之逆濺鍍時，及基底層 14a 之成膜時，均搖動。

將厚度為 $4 \mu\text{m}$ 之 GaN 層（基底層 14a），進行成膜後，停止電漿動作，使基板 11 的溫度降低。

經由以上的工程，由藍寶石而成之基板 11 上，具有柱狀構造，形成由 AlN 而成之中間層 12，並於其上方，製作以未摻雜形成 $4\mu\text{m}$ 之膜厚的 GaN 系半導體而成之基底層 14a 的實施例 1 之樣品。

取出之基板係呈無色透明之反射狀，以光學顯微鏡而觀察表面時，對於基底層 14a 之表面係未產生有凹坑。

並且，將以上述之方法所得到之未摻雜 GaN 層之 X 線搖盪曲線 (XRC)，使用 θ 結晶 X 線測定裝置 (PANalytical 公司製，型號 X'part) 進行測定，其測定係將 Cu β 線 X 線發生源做為光源而使用，在對稱面之 (0002) 面與非對稱面之 (10-10) 面而進行之，一般，在 III 族氮化物化合物半導體之情況，(0002) 面之 XRC 光譜半值寬度係成為結晶之平坦性的指標，並 (10-10) 面之 XRC 光譜半值寬度係成為轉位密度之指標，而其測定的結果，以本發明之方法所製作之未摻雜 GaN 層係在 (0002) 面之測定中，係表示半值寬度 50 秒，在 (10-10) 面之中，係表示半值寬度 270 秒

另外，於圖 6 表示以剖面 TEM 觀察以在本實施例所製作之樣品的中間層 12 與基底層 14a 相同條件，成長 $0.8\mu\text{m}$ 程度之薄膜情況之界面附近的結果，對於接近界面係未產生損傷層，而做為結果，了解到對於基底層係未產生有如空隙之構成，而形成稠密之結晶層者。

更加地，將經由 AFM (原子間力顯微鏡) 而掃描基底層 14a 之上面的結果，表示於圖 7，而如圖 7 所示，基底

層 14a 之上面係為極平坦的面，另外，平均表面粗度（Ra）係為 1.5nm。

[實施例 2]

在本實施例中，於以和實施例 1 同樣之條件進行成膜之 6 μm 的未摻雜 GaN 結晶（基底層 14a）上，將 Si 做為摻雜劑之 n 型接觸層 14b 進行成膜，更加地經由層積各半導體層之情況，最終，製作具有如圖 3 所示之 III 族氮化物半導體發光元件用之外延層構造的外延片（層積半導體 10）。

外延片係具有於擁有 c 面之藍寶石而成之基板 11 上，經由與實施例 1 相同的成長方法，將具有柱狀構造的 AlN 而成之中間層 12 進行成膜之後，從基板側依序層積 6 μm 之未摻雜 GaN 而成之基底層 14a，具有 $1 \times 10^{19} \text{cm}^{-3}$ 之電子濃度的 2 μm 之 Si 摻雜 GaN 而成之 n 型接觸層 14b，具有 $1 \times 10^{18} \text{cm}^{-3}$ 之電子濃度的 20nm 之 $\text{In}_{0.1}\text{Ga}_{0.9}\text{N}$ 包覆層（n 型包覆層 14c），為開始於 GaN 障壁層而結束於 GaN 障壁層之層積構造，其中，具備交互層積將層厚作為 16nm 之 GaN 而成之 6 層的障壁層 15a，與將層厚做為 3nm 之不摻雜之 $\text{In}_{0.2}\text{Ga}_{0.8}\text{N}$ 而成之 5 層的井層 15b 而成之發光層（多重量子阱構造）15，摻雜 5nm 之 Mg 的 $\text{Al}_{0.1}\text{Ga}_{0.9}\text{N}$ 而成之 p 型包覆層 16a，及膜厚 200nm 之 Mg 摻雜 $\text{Al}_{0.02}\text{Ga}_{0.98}\text{N}$ 而成之 p 型接觸層 16b 之 p 型半導體層 16 的構造。

針對在具有上述半導體發光元件構造之外延層的晶圓之製作，至於由藍寶石而成之基板 11 上，形成由具有柱狀構造之 AlN 而成之中間層 12，由 GaN 而成之基底層 14a 為止之工程，係使用與實施例 1 相同的順序，而之後的半導體層積構造之層積係使用一般的 MOCVD 裝置而進行之。

經由以上順序，製作半導體發光元件用之外延層構造的外延片，在此，Mg 摻雜 $\text{Al}_{0.02}\text{Ga}_{0.98}\text{N}$ 而成之 p 型接觸層 16b 係即使未進行爲了將 p 型載體活性化之退火處理，亦表示 p 型特性。

接著，使用層積外延層構造於由如上述之藍寶石而成之基板 11 上的外延片（參照圖 3 之層積半導體 10），製作半導體發光元件之一種的發光二極體（參照圖 1 及圖 2 之發光元件 1）。

首先，關於做爲製作之晶圓，經由公知之微縮術，於 Mg 摻雜 $\text{Al}_{0.02}\text{Ga}_{0.98}\text{N}$ 而成之 p 型接觸層 16b 之表面上，形成由 ITO 而成之透光性正極 17，和於其上方，從表面側依序具有層積鈦，鋁，金之構造的正極接合墊片 18，另外，於晶圓之一部分，施以乾蝕刻，使 n 型接觸層 14b 之露出範圍 14d 露出，並於其部分，製作 Ni, Al, Ti, Au 之 4 層而成之負極 19，經由此等工程，製作於晶圓上，具有如圖 1 及圖 2 所示之形狀的各電極。

如上述做爲，經由將形成電極於 p 型半導體層及 n 型半導體層雙方之晶圓，令基板 11 的內面進行研削極研磨

，做爲反射狀的面，切斷爲 $350\mu\text{m}$ 角之正方形的晶片，電極呈成爲上方地，載置於導線架上，並以金線結線於導線架之情況而作爲半導體發光二極體，而於半導體元件（發光二極體）的正極接合墊片 18 及負極 19 的電極間，流動順方向電流之時，在電流 20mA 之順方向電壓係爲 3.0V ，另外，在通過 p 側的透光性正極 17 而觀察發光狀態時，發光波長係爲 470nm ，發光輸出係表示 15mW ，而如此之發光二極體的特性係對於從所製作之晶圓的幾乎全面所製作之發光二極體，不會不均而得到。

[比較例]

在比較例之中，除了於由藍寶石而成之基板的 c 面上，在形成 AlN 而成之中間層之後，未進行經由逆濺鍍之前處理工程，而於其上方，使用濺鍍法而形成 GaN 而成之基底層 14a 的點，與實施例 2 相同做爲而製作半導體發光元件。

在比較例 1 所製作之晶圓係當以光學顯微鏡觀察時，於表面產生微小的凹坑。

另外，比較例 1 之半導體發光元件係在電流 20mA 之順方向電壓係爲 2.5V ，發光波長係爲 470nm ，發光輸出係爲 1mW ，比較於實施例 2 之半導體發光元件，發光輸出爲差，此係認爲根據產生於表面之微小凹坑之情況。

更加地，在測定以比較例 1 的方法而成長之 GaN 而成之基底層 14a 的 X 線搖盪曲線（XRC）時，在（0002）面

之測定中，係表示半值寬度 300 秒，在 (10-10) 面之中，係表示半值寬度 700 秒，了解到結晶性差的情況。

另外，於圖 8 表示以剖面 TEM 觀察以在本比較例所製作之樣品的中間層與基底層相同條件，成長 0.8 μm 程度之薄膜情況之界面附近的結果，對於接近界面係產生損傷層，由此影響而未形成稠密之結晶層者。

更加地，將經由 AFM (原子間力顯微鏡) 而掃描比較例 1 之基底層 14a 之上面的結果，表示於圖 9，而如圖 9 所示，基底層 14a 之上面係為粗面，另外，平均表面粗度 (Ra) 係為 11.0nm，為實施例 1 之基底層 14a 的 Ra 之 7.3 倍。

[產業上之利用可能性]

如根據本發明之 III 族氮化物半導體發光元件之製造方法及 III 族氮化物半導體發光元件，得到可使結晶性及結晶的稠密性同時良好之 III 族氮化物半導體效率佳地成長於基板上，對於生產性優越之同時，具備優越發光特性之 III 族氮化物半導體發光元件。

【圖式簡單說明】

[圖 1]係為表示有關本發明之 III 族氮化物半導體發光元件之一例的剖面模式圖。

[圖 2]係為表示有關本發明之 III 族氮化物半導體發光元件之一例的剖面模式圖。

[圖 3]係為表示構成有關本發明之 III 族氮化物半導體發光元件之層積半導體的剖面模式圖。

[圖 4]係為表示具備有關本發明之 III 族氮化物半導體發光元件的燈的剖面模式圖。

[圖 5]係為表示在有關本發明之 III 族氮化物半導體發光元件之製造方法所使用之濺鍍裝置的構成的概略圖。

[圖 6]係為針對在實施例 1 製造之樣品的剖面 TEM 像

。

[圖 7]係為針對在實施例 1 製造之基底層表面的 AFM 像。

[圖 8]係為針對在比較例 1 製造之樣品的剖面 TEM 像

。

[圖 9]係為針對在比較例 1 製造之基底層表面的 AFM 像。

【主要元件符號說明】

1：發光元件（III 族氮化物半導體發光元件）

2：燈

10：層積半導體

11：基板

11a：基板表面

12：中間層

14：n 型半導體層

14c：n 型包覆層

14a : 基底層

14b : n 型接觸層

15 : 發光層

16 : p 型半導體層

16a : n 型接觸層

16b : p 型包覆層

17 : 透光性正極

20 : 半導體層

五、中文發明摘要

發明之名稱：III 族氮化物半導體發光元件之製造方法及 III 族氮化物半導體發光元件以及燈

本發明係一種 III 族氮化物半導體發光元件之製造方法及 III 族氮化物半導體發光元件以及燈，其中，具備於基板上，經由濺鍍法而形成含有 III 族氮化物之中間層的中間層形成工程，和於前述中間層上，依序層積具有基底層之 n 型半導體層，發光層，及 p 型半導體層的層積半導體形成工程，並於前述中間層形成工程與前述層積半導體形成工程之間，具備對於前述中間層而言，進行電漿處理之前處理工程，且包含在前述層積半導體形成工程之前述基底層的形成工程乃經由濺鍍法將前述基底層進行成膜之工程的 III 族氮化物半導體發光元件之製造方法。

六、英文發明摘要

發明之名稱：Method for producing group III nitride semiconductor light emitting device, group III nitride semiconductor light emitting device, and lamp

A production method for a Group III nitride semiconductor light emitting element comprising: an intermediate layer formation step in which an intermediate layer containing a III group nitride is formed on a substrate by sputtering; a laminated semiconductor formation step in which a n-type semiconductor layer having a underlying light, a light emitting layer, and a p-type semiconductor layer are laminated on the intermediate layer in this order; wherein a pretreatment step for subjecting the intermediate layer to plasma treatment is performed between the intermediate layer formation step and the laminated semiconductor formation step, and a underlying layer formation step included in the laminated semiconductor formation step is a step in which the underlying layer is formed by sputtering method.

十、申請專利範圍

1. 一種 III 族氮化物半導體發光元件之製造方法，其特徵乃具備於基板上，經由濺鍍法而形成含有 III 族氮化物之中間層的中間層形成工程，

和於前述中間層上，依序層積具有基底層之 n 型半導體層，發光層，及 p 型半導體層的層積半導體形成工程，

於前述中間層形成工程與前述層積半導體形成工程之間，具備對於前述中間層而言，進行電漿處理之前處理工程，且包含在所述層積半導體形成工程之前述基底層的形成工程乃經由濺鍍法將前述基底層進行成膜之工程。

2. 如申請專利範圍第 1 項記載之 III 族氮化物半導體發光元件之製造方法，其中，前述中間層形成工程乃在第 1 腔室內所進行之同時，形成前述基底層之工程乃在第 2 腔室內所進行，

在所述中間層形成工程與前述前處理工程之間，進行將形成前述中間層之前述基板，從前述第 1 腔室取出於大氣中的操作者。

3. 如申請專利範圍第 1 項或第 2 項記載之 III 族氮化物半導體發光元件之製造方法，其中，使含有氮素，氫，或氮素與氫之混合氣體之任一的前處理氣體，流通於前述中間層之表面而進行者。

4. 如申請專利範圍第 1 項或第 2 項記載之 III 族氮化物半導體發光元件之製造方法，其中，使含有氮的前處理氣體，流通於前述中間層之表面而進行者。

5. 如申請專利範圍第 3 項或第 4 項記載之 III 族氮化物半導體發光元件之製造方法，其中，前述處理氣體中的氮素之分壓乃 $1 \times 10^{-2} \sim 10 \text{ Pa}$ 之範圍者。

6. 如申請專利範圍第 3 項至第 5 項任一記載之 III 族氮化物半導體發光元件之製造方法，其中，將前述處理氣體的壓力做為 $0.01 \sim 5 \text{ Pa}$ 之範圍所進行者。

7. 如申請專利範圍第 2 項至第 6 項任一記載之 III 族氮化物半導體發光元件之製造方法，其中，前述第 2 腔室內之殘存氧分壓乃 $2.0 \times 10^{-6} \text{ Pa}$ 以下者。

8. 如申請專利範圍第 3 項至第 7 項任一記載之 III 族氮化物半導體發光元件之製造方法，其中，將前述處理時間做為 30 秒 \sim 7,200 秒之範圍所進行者。

9. 如申請專利範圍第 3 項至第 7 項任一記載之 III 族氮化物半導體發光元件之製造方法，其中，將前述處理時間做為 60 秒 \sim 1,800 秒之範圍所進行者。

10. 如申請專利範圍第 3 項至第 9 項任一記載之 III 族氮化物半導體發光元件之製造方法，其中，將前述基板的溫度做為 $25^\circ\text{C} \sim 1,000^\circ\text{C}$ 之範圍所進行者。

11. 如申請專利範圍第 3 項至第 9 項任一記載之 III 族氮化物半導體發光元件之製造方法，其中，將前述基板的溫度做為 $400^\circ\text{C} \sim 900^\circ\text{C}$ 之範圍所進行者。

12. 如申請專利範圍第 1 項至第 11 項任一記載之 III 族氮化物半導體發光元件之製造方法，其中，將前述中間層形成工程及前述基底層之形成工程，在同一的腔室內進

行者。

13. 如申請專利範圍第 1 項至第 12 項任一記載之 III 族氮化物半導體發光元件之製造方法，其中，針對在前述前處理工程之電漿處理乃逆濺鍍處理者。

14. 如申請專利範圍第 13 項記載之 III 族氮化物半導體發光元件之製造方法，其中，前述前處理工程乃經由根據使用高頻率之電源，使電漿產生之情況，進行逆濺鍍之工程。

15. 如申請專利範圍第 13 項記載之 III 族氮化物半導體發光元件之製造方法，其中，前述前處理工程乃經由根據使用高頻率之電源，使氮素電漿產生之情況，進行逆濺鍍之工程。

16. 如申請專利範圍第 13 項至第 15 項任一記載之 III 族氮化物半導體發光元件之製造方法，其中，針對在前述前處理工程，對於每 1 片 50mm 口徑之基板，施加 1 ~ 200W 之偏壓者。

17. 如申請專利範圍第 1 項至第 16 項任一記載之 III 族氮化物半導體發光元件之製造方法，其中，將前述中間層做為柱狀結晶而形成者。

18. 如申請專利範圍第 1 項至第 17 項任一記載之 III 族氮化物半導體發光元件之製造方法，其中，將前述中間層，呈被覆前述基板表面之至少 90% 地形成者。

19. 如申請專利範圍第 17 項記載之 III 族氮化物半導體發光元件之製造方法，其中，構成前述中間層之前述柱

狀結晶的晶粒的寬度平均值乃 1~100nm 之範圍者。

20. 如申請專利範圍第 17 項記載之 III 族氮化物半導體發光元件之製造方法，其中，構成前述中間層之前述柱狀結晶的晶粒的寬度平均值乃 1~70nm 之範圍者。

21. 如申請專利範圍第 1 項至第 20 項任一記載之 III 族氮化物半導體發光元件之製造方法，其中，前述中間層之膜厚乃做爲 10~500nm 之範圍者。

22. 如申請專利範圍第 1 項至第 20 項任一記載之 III 族氮化物半導體發光元件之製造方法，其中，前述中間層之膜厚乃做爲 20~100nm 之範圍者。

23. 如申請專利範圍第 1 項至第 22 項任一記載之 III 族氮化物半導體發光元件之製造方法，其中，前述中間層乃由含有 Al 之組成而成者。

24. 如申請專利範圍第 23 項記載之 III 族氮化物半導體發光元件之製造方法，其中，前述中間層乃由 AlN 而成者。

25. 如申請專利範圍第 1 項至第 23 項任一記載之 III 族氮化物半導體發光元件之製造方法，其中，前述基底層乃由 GaN 系化合物半導體而成者。

26. 如申請專利範圍第 25 項記載之 III 族氮化物半導體發光元件之製造方法，其中，前述基底層乃由 AlGaIn 而成者。

27. 一種 III 族氮化物半導體發光元件，其特徵乃經由如申請專利範圍第 1 項至第 26 項任一記載之 III 族氮化

物半導體發光元件之製造方法所製造者。

28. 一種 III 族氮化物半導體發光元件，其特徵乃於基板上，層積含有 III 族氮化物之中間層，具有基底層之 n 型半導體層，發光層，及 p 型半導體層而成，於前述中間層之前述基底層側的面，實施含有電漿處理之前處理而成者。

29. 如申請專利範圍第 28 項記載之 III 族氮化物半導體發光元件，其中，前述電漿處理乃使經由使用高頻率之電源所產生之氮素電漿，曝露於前述中間層之前述基底層側的面之處理者。

30. 一種燈，其特徵乃具備經由如申請專利範圍第 27 項至第 29 項任一記載之 III 族氮化物半導體發光元件而成者。

圖 1

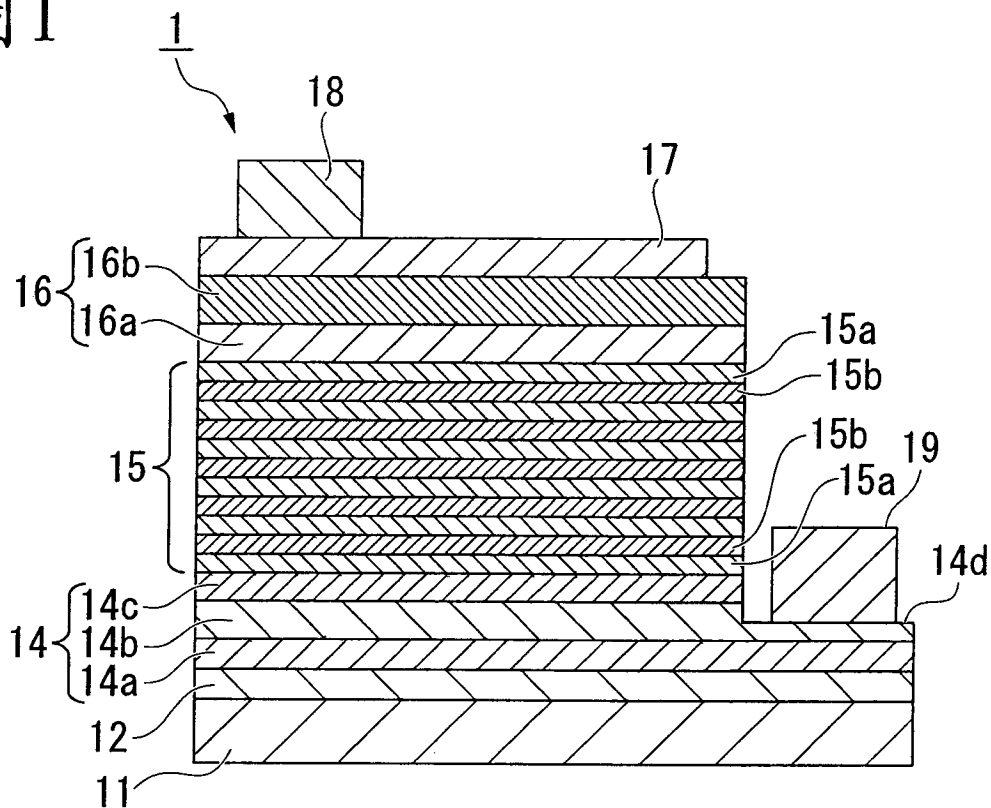


圖 2

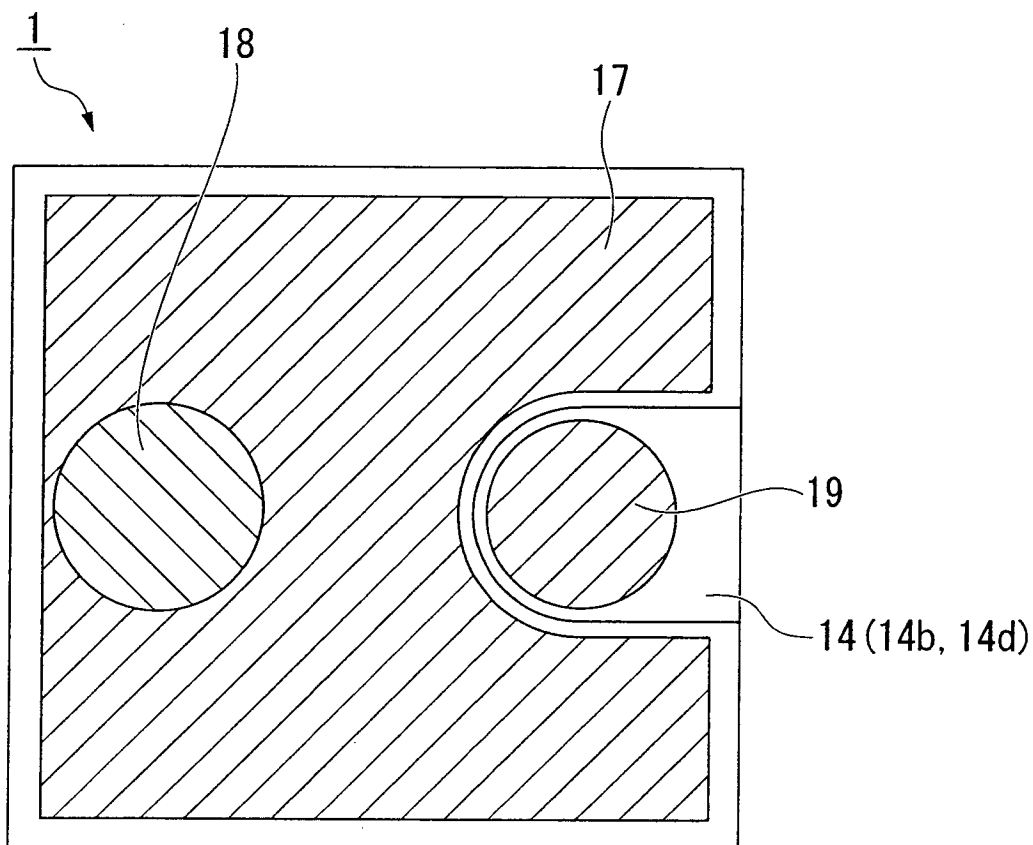


圖 3

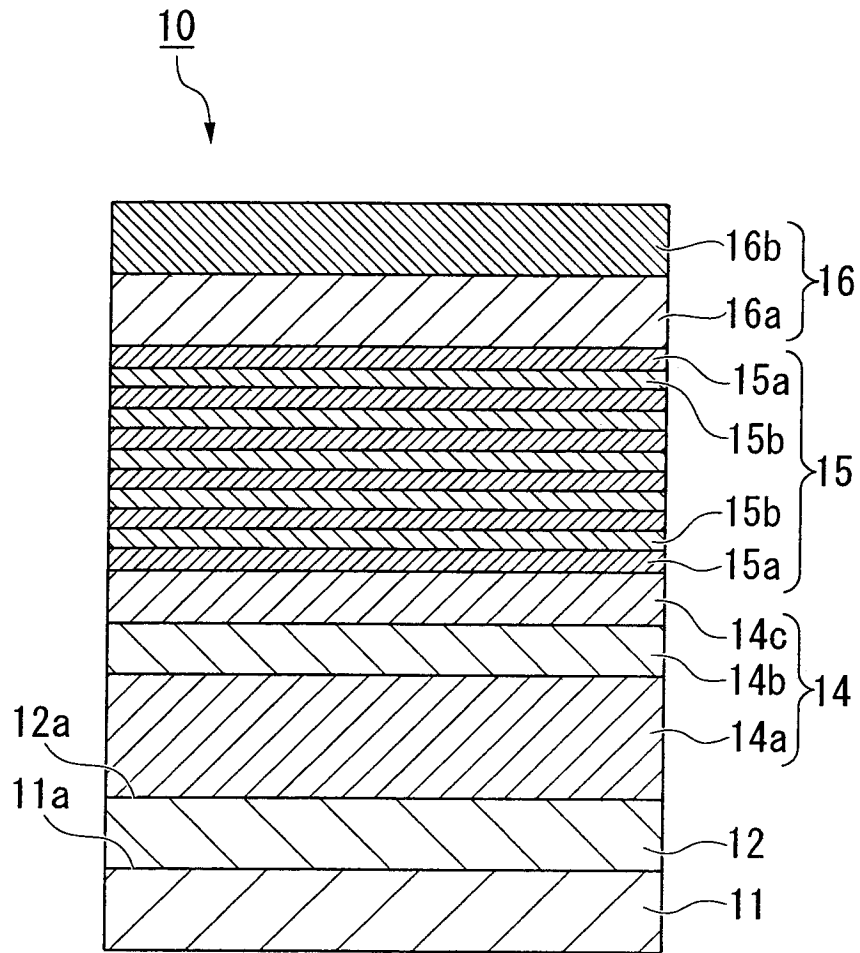


圖4

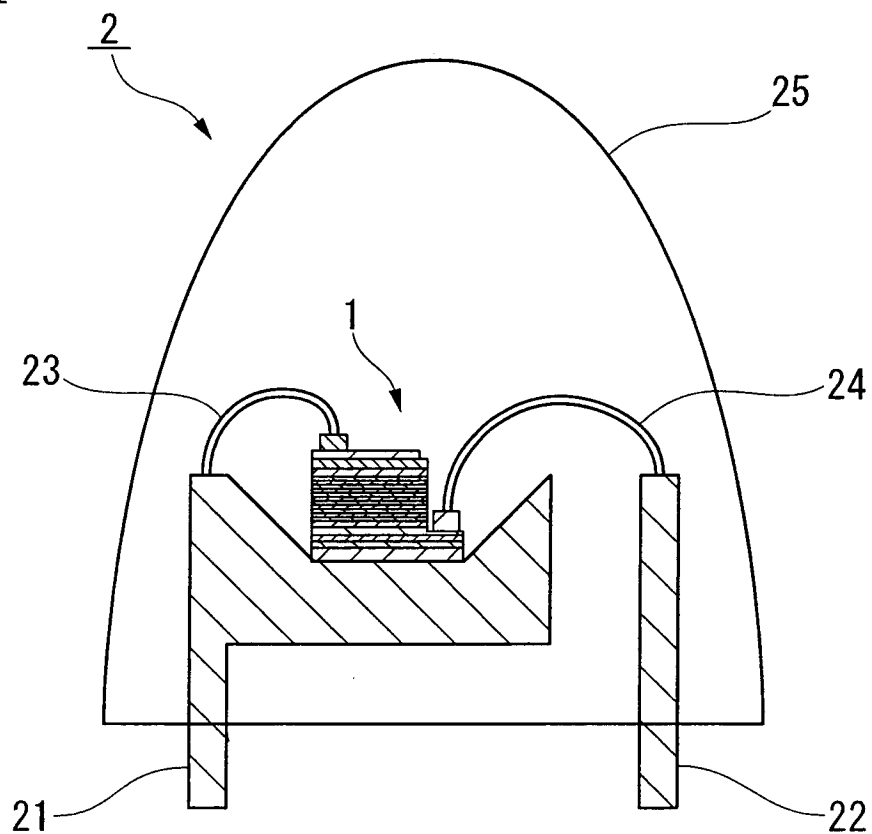
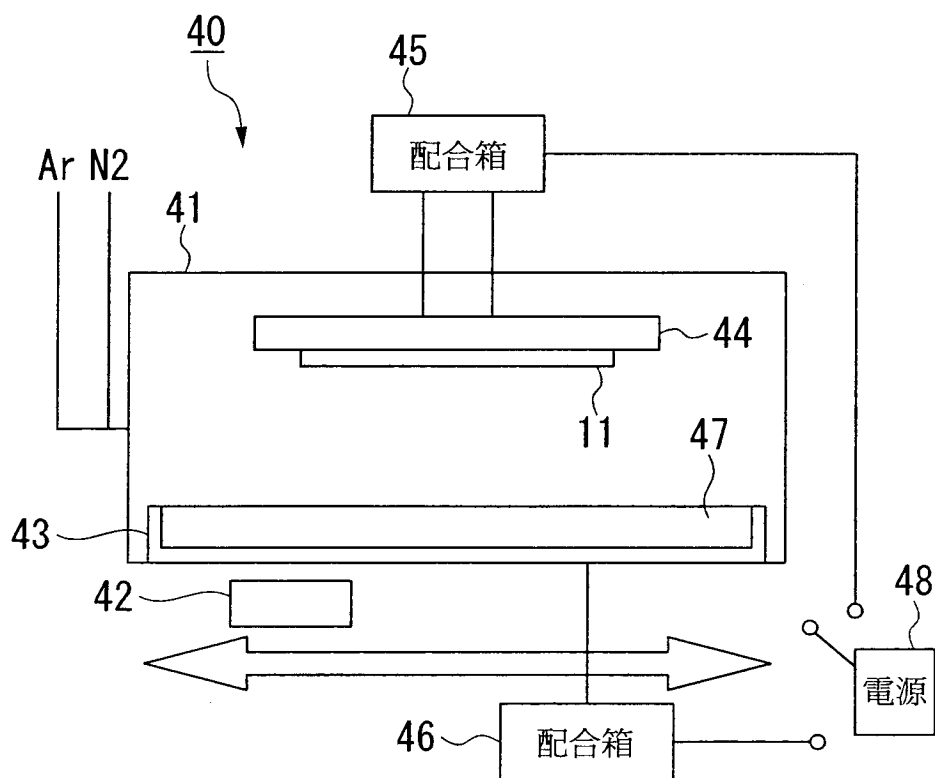


圖5



七、指定代表圖：

(一)、本案指定代表圖為：第(1)圖。

(二)、本代表圖之元件代表符號簡單說明：

- | | |
|------------------------|-----------|
| 1：發光元件(III族氮化物半導體發光元件) | |
| 11：基板 | 12：中間層 |
| 14：n型半導體層 | 14c：n型包覆層 |
| 14a：基底層 | 14b：n型接觸層 |
| 14d：露出範圍 | 15：發光層 |
| 15a：障壁層 | 15b：井層 |
| 16：p型半導體層 | 16a：n型接觸層 |
| 16b：p型包覆層 | 17：透光性正極 |
| 18：正極接合墊片 | 19：負極接合墊片 |

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：無