



(12)发明专利申请

(10)申请公布号 CN 108879591 A

(43)申请公布日 2018. 11. 23

(21)申请号 201810791996.0

(22)申请日 2018.07.18

(71)申请人 深圳市沃特沃德股份有限公司

地址 518000 广东省深圳市南山区蛇口南海大道1079号花园城数码大厦B座503,602

(72)发明人 张立新

(74)专利代理机构 深圳市明日今典知识产权代理事务所(普通合伙) 44343

代理人 王杰辉

(51)Int.Cl.

H02H 3/08(2006.01)

H02H 3/20(2006.01)

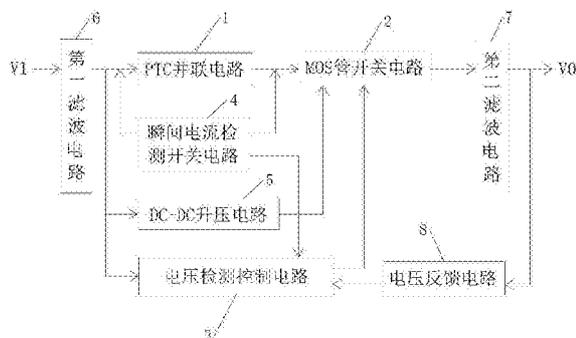
权利要求书2页 说明书6页 附图1页

(54)发明名称

大电流供电保护电路

(57)摘要

本发明揭示了一种大电流供电保护电路,包括电压输入端、电压输出端、PTC并联电路、MOS管开关电路、电压检测控制电路、瞬间电流检测开关电路和DC-DC升压电路,其中,PTC并联电路用于进行平均电流的检测保护和过热保护,MOS管开关电路用于进行过压保护和瞬间过流保护;电压检测控制电路用于当输入电压超过设定上限时,控制MOS管开关电路由导通到关闭;瞬间电流检测开关电路用于对PTC并联电路两端的电压进行监测,当电流超过设定上限时,通过控制电压检测控制电路来控制MOS管开关电路由导通到关闭;DC-DC升压电路,用于导通MOS管开关电路。本发明可对算力芯片进行保护,防止在电源浪涌、电源模组出故障时或算力板电流异常变大时而损坏算力芯片。



1. 大电流供电保护电路,其特征在于,包括电压输入端、电压输出端、PTC并联电路、MOS管开关电路、电压检测控制电路、瞬间电流检测开关电路和DC-DC升压电路,其中,

所述PTC并联电路,用于进行平均电流的检测保护和过热保护;

所述MOS管开关电路,用于进行过压保护和瞬间过流保护;

所述电压检测控制电路,用于当输入电压超过设定上限时,控制所述MOS管开关电路由导通到关闭;

所述瞬间电流检测开关电路,用于对所述PTC并联电路两端的电压进行监测,当电流超过设定上限时,通过控制所述电压检测控制电路来控制所述MOS管开关电路由导通到关闭;

所述DC-DC升压电路,用于导通所述MOS管开关电路;

所述电压输入端、PTC并联电路、MOS管开关电路、电压输出端顺序连接,所述电压输入端与所述MOS管开关电路之间分别连接所述电压检测控制电路、DC-DC升压电路,所述瞬间电流检测开关电路并联所述PTC并联电路且与所述电压检测控制电路相连接。

2. 根据权利要求1所述的大电流供电保护电路,其特征在于,所述MOS管开关电路包括NMOS管Q3,所述NMOS管Q3的漏极连接所述PTC并联电路的输出端,所述NMOS管Q3的源极连接所述电压输出端,所述NMOS管Q3的栅极分别与所述电压检测控制电路、DC-DC升压电路的输出端相连接。

3. 根据权利要求2所述的大电流供电保护电路,其特征在于,所述电压检测控制电路包括电阻R1、稳压二极管ZD1、电阻R2、三极管Q2和电阻R8,所述稳压二极管ZD1的负极通过所述电阻R1与所述电压输入端相连接,所述电阻R2的第一端分别与所述稳压二极管ZD1的正极、瞬间电流检测开关电路的输出端、三极管Q2的基极相连接,第二端接地;所述三极管Q2的集电极连接所述NMOS管Q3的栅极,所述电阻R8的第一端连接所述三极管Q2的发射极,第二端接地。

4. 根据权利要求3所述的大电流供电保护电路,其特征在于,所述瞬间电流检测开关电路包括电阻R6、电阻R7、三极管Q1和电容C3,所述电阻R6的第一端连接所述三极管Q1的基极,所述电阻R6的第二端连接所述PTC并联电路的输出端;所述三极管Q1的发射极连接所述PTC并联电路的输入端,所述电阻R7的第一端分别与所述三极管Q1的集电极、电容C3的第一端相连接,所述电阻R7的第二端分别与所述稳压二极管ZD1的正极、电阻R2的第一端、三极管Q2的基极相连接;所述电容C3的第二端接地。

5. 根据权利要求4所述的大电流供电保护电路,其特征在于,所述DC-DC升压电路包括集成芯片U1、电感L1、电容C4、电阻R13、整流二极管D1、电容C5、电阻R14、电阻R15和电阻R9,所述电容C4的第一端分别与所述电压输入端、电阻R13的第一端、电感L1的第一端相连接,所述电容C4的第二端接地;所述集成芯片U1的EN端连接所述电阻R13的第二端,GND端接地,IN端连接所述电感L1的第一端,SW端分别与所述电感L1的第二端、整流二极管D1的正极相连接;所述电阻R9的第一端分别与所述整流二极管D1的负极、电容C5的第一端、集成芯片U1的0V端、电阻R14的第二端相连接,所述电阻R9的第二端分别与所述三极管Q2的集电极、NMOS管Q3的栅极相连接;所述电容C5的第二端接地,所述电阻R15的第一端分别与所述集成芯片U1的FB端、电阻R14的第一端相连接,所述电阻R15的第二端接地。

6. 根据权利要求1至5任一项所述的大电流供电保护电路,其特征在于,所述PTC并联电路至少由三颗PTC热敏电阻并联组成。

7. 根据权利要求6所述的大电流供电保护电路,其特征在于,还包括第一滤波电路,所述第一滤波电路包括电容C1,所述电容C1的第一端连接所述电压输入端,所述电容C1的第二端接地。

8. 根据权利要求7所述的大电流供电保护电路,其特征在于,还包括第二滤波电路,所述第二滤波电路包括电容C2,所述电容C2的第一端连接所述电压输出端,所述电容C2的第二端接地。

9. 根据权利要求7或8所述的大电流供电保护电路,其特征在于,还包括电压反馈电路,所述电压反馈电路包括电阻R10和所述电阻R8,所述电阻R10的第一端分别与所述电阻R8的第一端、三极管Q2的发射极相连接,所述电阻R10的第二端连接所述电压输出端。

10. 根据权利要求9所述的大电流供电保护电路,其特征在于,所述PTC热敏电阻为贴片PTC热敏电阻。

大电流供电保护电路

技术领域

[0001] 本发明涉及到供电技术领域,特别是涉及到一种大电流供电保护电路。

背景技术

[0002] 挖矿机等系统的算力板需用算力芯片阵列,为了省电,许多个算力芯片核心常采用多并多串的供电架构,ASIC算力芯片内部采用多核心并联其工作电压低但电流大,多芯片并联后单算力板电流往往达到数十甚至上百安培,采用多组芯片串联供电后供电电压变化对电流的影响也比较大,而电流大就意味着传输损耗大,保护起来也有难度,由于挖矿机整机功耗大、工作环境恶劣,因此容易出现电源浪涌、电源模组故障或算力板电流异常变大等情况,使得算力芯片被损坏,为防止算力芯片被损坏,因此需要对其进行保护。

发明内容

[0003] 本发明的主要目的为提供一种大电流供电保护电路,该大电流供电保护电路可对算力芯片进行保护,防止在电源浪涌、电源模组出故障时或算力板电流异常变大时而损坏算力芯片。

[0004] 本发明提出一种大电流供电保护电路,包括电压输入端、电压输出端、PTC并联电路、MOS管开关电路、电压检测控制电路、瞬间电流检测开关电路和DC-DC升压电路,其中,

[0005] PTC并联电路,用于进行限流保护和过热保护;

[0006] MOS管开关电路,用于进行过压保护和瞬间过流保护;

[0007] 电压检测控制电路,用于当输入电压超过设定上限时,控制MOS管开关电路由导通到关闭;

[0008] 瞬间电流检测开关电路,用于对PTC并联电路两端的电压进行监测,当电流超过设定上限时,通过控制电压检测控制电路来控制MOS管开关电路由导通到关闭;

[0009] DC-DC升压电路,用于导通MOS管开关电路;

[0010] 电压输入端、PTC并联电路、MOS管开关电路、电压输出端顺序连接,电压输入端与MOS管开关电路之间分别连接电压检测控制电路、DC-DC升压电路,瞬间电流检测开关电路并联PTC并联电路且与电压检测控制电路相连接。

[0011] 进一步地,MOS管开关电路包括NMOS管Q3,NMOS管Q3的漏极连接PTC并联电路的输出端,NMOS管Q3的源极连接电压输出端,NMOS管Q3的栅极分别与电压检测控制电路、DC-DC升压电路的输出端相连接。

[0012] 进一步地,电压检测控制电路包括电阻R1、稳压二极管ZD1、电阻R2、三极管Q2和电阻R8,稳压二极管ZD1的负极通过电阻R1与电压输入端相连接,电阻R2的第一端分别与稳压二极管ZD1的正极、瞬间电流检测开关电路的输出端、三极管Q2的基极相连接,电阻R2的第二端接地;三极管Q2的集电极连接NMOS管Q3的栅极,电阻R8的第一端连接三极管Q2的发射极,电阻R8的第二端接地。

[0013] 进一步地,瞬间电流检测开关电路包括电阻R6、电阻R7、三极管Q1和电容C3,电阻

R6的第一端连接三极管Q1的基极,电阻R6的第二端连接PTC并联电路的输出端;三极管Q1的发射极连接PTC并联电路的输入端,电阻R7的第一端分别与三极管Q1的集电极、电容C3的第一端相连接,电阻R7的第二端分别与稳压二极管ZD1的正极、电阻R2的第一端、三极管Q2的基极相连接;电容C3的第二端接地。

[0014] 进一步地,DC-DC升压电路包括集成芯片U1、电感L1、电容C4、电阻R13、整流二极管D1、电容C5、电阻R14、电阻R15和电阻R9,电容C4的第一端分别与电压输入端、电阻R13的第一端、电感L1的第一端相连接,电容C4的第二端接地;集成芯片U1的EN端连接电阻R13的第二端,GND端接地,IN端连接电感L1的第一端,SW端分别与电感L1的第二端、整流二极管D1的正极相连接;R9的第一端分别与整流二极管D1的负极、电容C5的第一端、集成芯片U1的0V端、电阻R14的第二端相连接,R9的第二端分别与三极管Q2的集电极、NMOS管Q3的栅极相连接;电容C5的第二端接地,电阻R15的第一端分别与集成芯片U1的FB端、电阻R14的第一端相连接,电阻R15的第二端接地。

[0015] 进一步地,PTC并联电路至少由三颗PTC热敏电阻并联组成。

[0016] 进一步地,该大电流供电保护电路还包括第一滤波电路,第一滤波电路包括电容C1,电容C1的第一端连接电压输入端,第二端接地。

[0017] 进一步地,该大电流供电保护电路还包括第二滤波电路,第二滤波电路包括电容C2,电容C2的第一端连接电压输出端,第二端接地。

[0018] 进一步地,该大电流供电保护电路还包括电压反馈电路,电压反馈电路包括电阻R10和电阻R8,电阻R10的第一端分别与电阻R8的第一端、三极管Q2的发射极相连接,电阻R10的第二端连接电压输出端。

[0019] 进一步地,PTC热敏电阻为贴片PTC热敏电阻。

[0020] 本发明的有益效果是:本发明通过采用PTC并联电路、MOS管开关电路、电压检测控制电路、瞬间电流检测开关电路和DC-DC升压电路而组成一种过流过压保护电路,在工作过程中,当出现电源浪涌、电源模组故障或算力板电流异常变大等情况而导致供电电源异常输出电压超过上限值或负载异常电流高于设定值时,该大电流供电保护电路动作,断开负载,从而对算力芯片进行保护,避免损坏。

附图说明

[0021] 图1是本发明大电流供电保护电路一实施例的电路原理框图;

[0022] 图2是本发明大电流供电保护电路一实施例的具体电路示意图。

[0023] 本发明目的的实现、功能特点及优点将结合实施例,参照附图做进一步说明。

具体实施方式

[0024] 应当理解,此处所描述的具体实施例仅仅用以解释本发明,并不用于限定本发明。

[0025] 参照图1,本发明实施例提出一种大电流供电保护电路,包括电压输入端V1、电压输出端V0、PTC(Positive Temperature Coefficient,泛指正温度系数很大的半导体材料或元器件,在本实施例中,PTC指正温度系数热敏电阻,即PTC热敏电阻)并联电路1、MOS管开关电路2、电压检测控制电路3、瞬间电流检测开关电路4、DC-DC升压电路5、第一滤波电路6、第二滤波电路7、电压反馈电路8,其中,

[0026] PTC并联电路1,用于进行平均电流的检测保护和过热保护;

[0027] MOS管开关电路2,用于进行过压保护和瞬间过流保护;

[0028] 电压检测控制电路3,用于当输入电压超过设定上限时,控制MOS管开关电路2由导通到关闭;

[0029] 瞬间电流检测开关电路4,用于对PTC并联电路1两端的电压进行监测,当电流超过设定上限时,通过控制电压检测控制电路3来控制MOS管开关电路2由导通到关闭;

[0030] DC-DC升压电路5,用于导通MOS管开关电路2;

[0031] 电压输入端V1、PTC并联电路1、MOS管开关电路2、电压输出端V0顺序连接,电压输入端V0与MOS管开关电路2之间分别连接电压检测控制电路3、DC-DC升压电路5,瞬间电流检测开关电路4并联PTC并联电路1且与电压检测控制电路3相连接,电压输入端V1与接地端(图中未示意出)之间连接第一滤波电路6,电压输出端V0与接地端之间连接第二滤波电路7,电压输出端V0与电压检测控制电路3之间连接电压反馈电路8。

[0032] 该大电流供电保护电路的工作原理如下:使用时,将供电电源接于电压输入端V1上,负载接于电压输出端V0上;当出现电源浪涌、电源模组故障等情况而导致供电电源异常输出电压超过上限值时,电压检测控制电路3输出电平由高变低,控制MOS管开关电路2由导通到关闭,从而对负载进行过压保护,避免损坏算力芯片;当负载电流异常变大或环境温度升高时,PTC热敏电阻的阻值会随着温度上升而呈现剧烈的上升,当平均电流超过PTC热敏电阻的跳脱电流时,电阻值将迅速提升到初始值的千万倍以上,并因此造成跳脱/开路(Trip/Open)的状态,进而保护了电路,防止算力芯片被烧坏,而瞬间电流检测开关电路4可对PTC并联电路1两端的电压进行监测,当出现电源浪涌、电源模组故障或算力板电流异常变大等情况而导致负载异常电流高于设定值时,瞬间电流检测开关电路4开启,控制电压检测控制电路3输出电平由高到低,进而控制MOS管开关电路2由导通到关闭,从而对负载进行过流保护,避免损坏算力芯片。

[0033] 参照图1和图2,PTC并联电路1至少由三颗PTC热敏电阻并联组成,在本实施例中,PTC并联电路1主要由相同参数的三颗微欧姆PTC热敏电阻R3、R4、R5并联组成,其常温时的总阻抗为1毫欧以下,当负载电流异常变大或环境温度升高时,PTC热敏电阻的阻值会随着温度上升而呈现剧烈的上升,当平均电流超过PTC的跳脱电流时,电阻值将迅速提升到初始值的千万倍以上,并因此造成跳脱/开路(Trip/Open)的状态,进而保护了电路,防止算力芯片被烧坏,这个过程的动作时间依据平均电流超过跳脱电流的幅度不同而不同,一般是0.02秒到几十秒之间,而当过电流状态消除后,热能降低,PTC热敏电阻的阻值又逐步恢复到正常状态,一般来说,跳脱电流约是工作电流的两倍,由于正温度系数(PTC)效应,跳脱电流与工作电流会随着环境温度的改变而产生大的变化,例如,摄氏60度时的跳脱电流只有常温23度时的70%左右,因此如果环境温度异常升高,也会引起PTC跳脱进而保护电路,即起到过热保护的作用。

[0034] 需要指出的是,为保证PTC并联电路1能正常工作,PTC并联电路1应尽量远离热源和发热器件,PTC热敏电阻并联后总的维持电流应略大于常温下系统的正常工作电流,同时为了能与PCB(印制电路板)的温度相关,优选的,PTC热敏电阻采用贴片PTC热敏电阻,当PCB温度升高时,PTC热敏电阻的跳脱电流(I_{trip})下降,有助于对系统进行保护,例如,系统正常工作电流为60A,单颗PTC热敏电阻的常温工作电流(I_{hold})为7A,则推荐用9颗PTC热敏电

阻并联,此时若常温跳脱电流为120A,则在环境温度升高到50度时总跳脱电流下降至90A左右,因此有助于对系统进行保护。

[0035] 参照图1和图2,在本实施例中,MOS管开关电路2包括NMOS管Q3,NMOS管Q3的漏极连接PTC并联电路1的输出端,NMOS管Q3的源极连接电压输出端V0,NMOS管Q3的栅极分别与电压检测控制电路3、DC-DC升压电路5的输出端相连接。

[0036] 具体地,当供电电源异常输出电压超过上限值时,电压检测控制电路3输出电平由高变低,控制NMOS管Q3由饱和导通到关闭,从而对负载进行过压保护,避免损坏算力芯片;当负载异常电流高于设定值时,瞬间电流检测开关电路4开启,控制电压检测控制电路3输出电平由高到低,从而使NMOS管Q3关闭,从而对负载进行过流保护,避免损坏算力芯片;需要指出的是,为保证MOS管开关电路2能正常工作,NMOS管Q3的持续工作电流应大于系统工作电流并留有30%的余量,允许的最大电流应大于PTC热敏电阻的总跳脱电流,如果单颗NMOS管Q3的电流不够可以用两颗相同的并联;其中,本实施例中的NMOS管Q3可采用ONSEMI公司型号为NMFS4C302N的NMOS管,其栅源电压VGS为4.5V且漏源电流ID为30A时的导通电阻RDS为1.7毫欧以下,也可用2颗导通电阻RDS为4毫欧以下的NMOS管并联,可选择的型号更多,当然也可采用PMOS管来代替NMOS管Q3,但在本实例中,优选地采用NMOS管,因为NMOS管比PMOS管工艺简单、价格低、导通电阻更小、可选择的型号更多。

[0037] 参照图1和图2,在本实施例中,电压检测控制电路3包括电阻R1、稳压二极管ZD1、电阻R2、三极管Q2和电阻R8,稳压二极管ZD1的负极通过电阻R1与电压输入端V1相连接,电阻R2的第一端分别与稳压二极管ZD1的正极、瞬间电流检测开关电路4的输出端、三极管Q2的基极相连接,电阻R2的第二端接地;三极管Q2的集电极连接NMOS管Q3的栅极,电阻R8的第一端连接三极管Q2的发射极,电阻R8的第二端接地。

[0038] 具体地,输入电压通过电阻R1和稳压二极管ZD1降压后在R2上产生分压,正常时此分压不足以使三极管Q2导通,NMOS管Q3的栅极为高电压而饱和导通,当供电电源异常输出电压超过上限值时,即输入电压超标时,R2上的分压升高使三极管Q2导通,将NMOS管Q3的栅极拉低而使NMOS管Q3关闭,从而对负载进行过压保护,避免损坏算力芯片;其中,本实施中的三极管Q2亦可用NMOS管取代,同样可使电压检测控制电路3起到当输入电压超过设定上限时,控制MOS管开关电路2由导通到关闭的作用,其原理与使用三极管Q2时类似,本领域技术人员可以理解,对此不再赘述。

[0039] 参照图1和图2,在本实施例中,电压反馈电路8包括电阻R10和电阻R8,电阻R10的第一端分别与电阻R8的第一端、三极管Q2的发射极相连接,电阻R10的第二端连接电压输出端V0;电压反馈的作用在于给MOS管开关电路2引入从输出到电压检测控制电路3的正反馈,达到加速导通或关闭NMOS管Q3的作用,避免NMOS管Q3在开关过程中速度太慢而导致功耗太大而烧坏。

[0040] 参照图1和图2,在本实施例中,瞬间电流检测开关电路4包括电阻R6、电阻R7、三极管Q1和电容C3,电阻R6的第一端连接三极管Q1的基极,电阻R6的第二端连接PTC并联电路1的输出端;三极管Q1的发射极连接PTC并联电路1的输入端,电阻R7的第一端分别与三极管Q1的集电极、电容C3的第一端相连接,电阻R7的第二端分别与稳压二极管ZD1的正极、电阻R2的第一端、三极管Q2的基极相连接;电容C3的第二端接地,其中,电阻R6为基极限流电阻,可防止三极管Q1被烧坏。

[0041] 具体地,如果浪涌电流的持续时间很短,只有10毫秒以下,即使电流超过正常值5倍,也不会造成PTC并联电路1跳脱,但会使PTC并联电路1的阻值短时间内增大数倍以上,瞬间电流将在PTC并联电路1上产生较大的电压降(例如200A电流在10毫欧的PTC并联电路1上产生2V的脉冲电压),此电压将使三极管Q1的EB结导通,三极管Q1导通使电容C3快速充电,并通过电阻R7、R2分压后使三极管Q2的基极电压比发射极上的分压高0.7V以上,三极管Q2导通,NMOS管Q3的栅极被拉低,进而使NMOS管Q3的导通电阻变大,电压输出端V0的电压迅速变低,使反馈电阻R10在电阻R8上的分压也变低,三极管Q2加速导通使三极管Q3加速关闭,从而保护后端负载中的算力芯片不受瞬间大电流冲击而损坏,而NMOS管Q3关闭后PTC并联电路1的电流消失,阻值将迅速减少,PTC并联电路1上的压降也为0,三极管Q1因EB结无电压而不导通,电容C3通过电阻R7、R2和三极管Q2的BE结、电阻R8放电,直到三极管Q2不导通,NMOS管Q3的栅极电压变高而再次导通,经电阻R10、R8的正反馈使三极管Q2加速关闭而使三极管Q3的栅极电压升到最高而饱和导通,系统恢复正常供电,如果此时异常电流再次发生,瞬间电流检测开关电路4和电压检测控制电路3将再次动作,对算力芯片进行保护。

[0042] 参照图1和图2,在本实施例中,DC-DC升压电路5包括集成芯片U1、电感L1、电容C4、电阻R13、整流二极管D1、电容C5、电阻R14、电阻R15和电阻R9,电容C4的第一端分别与电压输入端V1、电阻R13的第一端、电感L1的第一端相连接,电容C4的第二端接地;集成芯片U1的EN端连接电阻R13的第二端,GND端接地,IN端连接电感L1的第一端,SW端分别与电感L1的第二端、整流二极管D1的正极相连接;R9的第一端分别与整流二极管D1的负极、电容C5的第一端、集成芯片U1的OV端、电阻R14的第二端相连接,R9的第二端分别与三极管Q2的集电极、NMOS管Q3的栅极相连接;电容C5的第二端接地,电阻R15的第一端分别与集成芯片U1的FB端、电阻R14的第一端相连接,电阻R15的第二端接地。

[0043] 该DC-DC升压电路5为常规的DC-DC升压电路5,其作用在于升压以驱动NMOS管Q3的栅极使NMOS管Q3导通,其输出电压由电阻R14、R15的比值和集成芯片U1的FB端参考电压决定,需要指出的是,为满足使用要求,DC-DC升压电路5的输出电压应大于电压输出端V0的电压加上让NMOS管Q3饱和导通的VGS之和,例如: $V_0 = 12V$,NMOS管Q3饱和导通时 $V_{GS} = 4.5V$,则DC-DC升压电路5的输出电压应大于等于 $16.5V$;其中,本实施中的DC-DC升压电路5亦可用常规的电荷泵类型的电容倍压升压电路来代替,由于为常规技术,本领域技术人员可以理解,因此对此不再赘述。

[0044] 参照图1和图2,在本实施例中,第一滤波电路6包括电容C1,电容C1的第一端连接电压输入端V1,电容C1的第二端接地;电容C1为滤波电解电容,用于吸收浪涌和减少波纹,降低了算力芯片被损坏的风险,同时使供电电源输出更加稳定,需要指出的是,为满足使用要求,电容C1的耐压应高于额定输入电压的1/2以上,每10A电流的电容容量应不低于 $100\mu F$ 。

[0045] 参照图1和图2,在本实施例中,第二滤波电路7包括电容C2,电容C2的第一端连接电压输出端V0,电容C2的第二端接地;电容C2为滤波电解电容,当NMOS管Q3因电源浪涌而短暂关闭时,电容C2能短暂维持电压输出端V0不致于立即掉电,降低了算力芯片的正常工作因瞬间浪涌而中断的风险。

[0046] 在本实施例中,由于采用PTC热敏电阻并联,而PTC热敏电阻对瞬间电流的反应速度不快,因此PTC并联电路1适合作为平均电流的检测保护,而瞬间电流检测开关电路4反应

速度较快,适合对瞬间的浪涌电流进行检测保护。

[0047] 另外,本发明实施例的大电流供电保护电路除了可对算力芯片进行保护之外,还具有功耗小、成本低的优点,例如:对于12V60A的系统,当电容C1、电容C2选择680uF以上,PTC并联电路1工作状态阻抗小于1毫欧,NMOS管Q3的饱和导通阻抗小于2毫欧,正常工作时PTC并联电路1与NMOS管Q3的总阻抗为2.5毫欧左右,系统总功耗为720W左右,而保护电路的功耗为9W左右,只占系统总功耗的1.25%,功耗小,使用成本低。

[0048] 以上所述仅为本发明的优选实施例,并非因此限制本发明的专利范围,凡是利用本发明说明书及附图内容所作的等效结构或等效流程变换,或直接或间接运用在其他相关的技术领域,均同理包括在本发明的专利保护范围内。

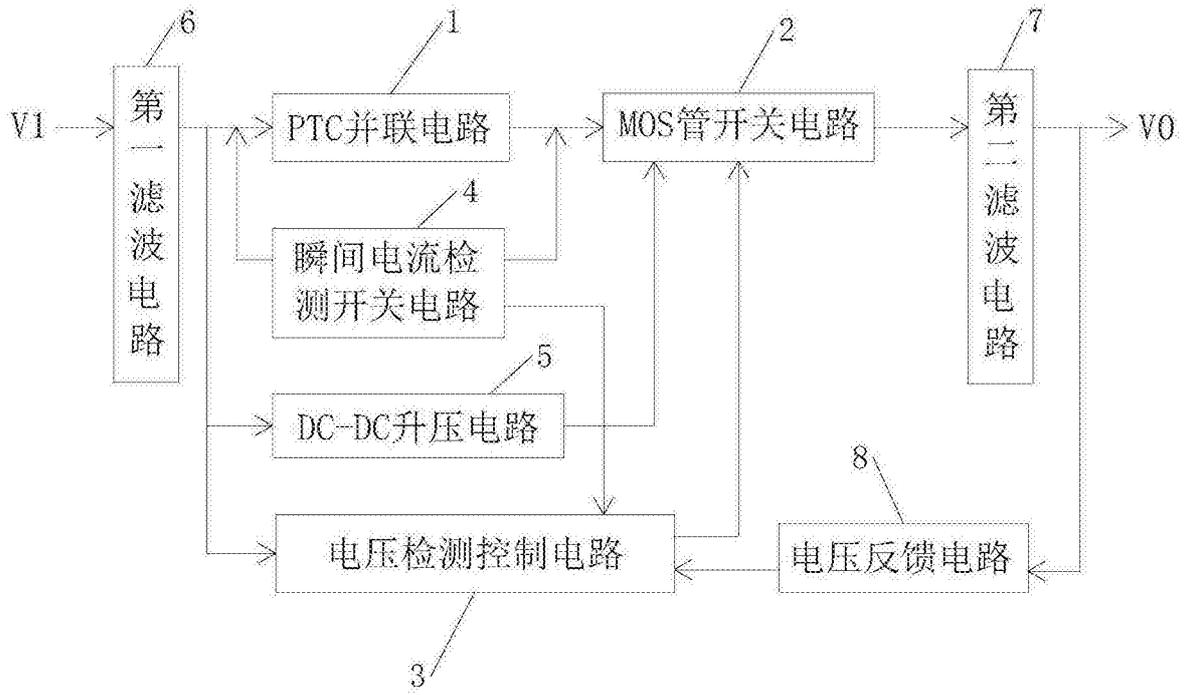


图1

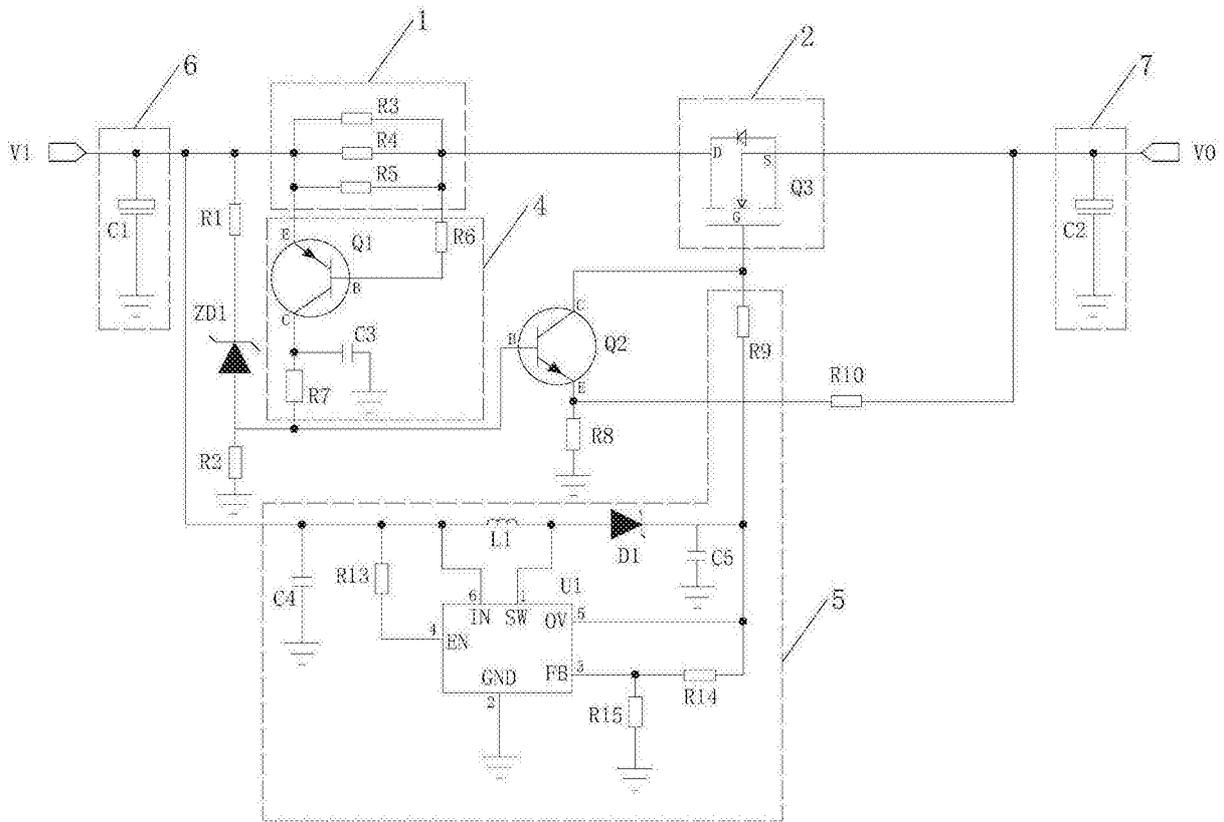


图2