

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号

特許第7364183号

(P7364183)

(45)発行日 令和5年10月18日(2023.10.18)

(24)登録日 令和5年10月10日(2023.10.10)

(51)国際特許分類

F I

C 3 0 B 29/38 (2006.01)

C 3 0 B 29/38

C

C 3 0 B 25/18 (2006.01)

C 3 0 B 25/18

C 2 3 C 14/06 (2006.01)

C 2 3 C 14/06

A

C 2 3 C 14/58 (2006.01)

C 2 3 C 14/58

A

C 2 3 C 16/34 (2006.01)

C 2 3 C 16/34

請求項の数 7 (全20頁) 最終頁に続く

(21)出願番号 特願2019-103375(P2019-103375)

(22)出願日 令和1年5月31日(2019.5.31)

(65)公開番号 特開2020-196644(P2020-196644 A)

(43)公開日 令和2年12月10日(2020.12.10)

審査請求日 令和4年3月28日(2022.3.28)

特許法第30条第2項適用 (公開1:研究集会における発表) 集会名: ISGN-7 (7th International Symposium on Growth of III-Nitrides) (第7回国際III族窒化物成長シンポジウム) 開催日: 2018年 8月 5日~ 8月10日 発表日時: 2018年 8月 9日 14:30~14:45 開催場所: ポーランド・ワルシャワ、クラコフスキエ・プシエドミエシチェ26/28、ワルシャワ大学 予稿発行: 2018年 8月 5日 (公

最終頁に続く

(73)特許権者 503359821

国立研究開発法人理化学研究所
埼玉県和光市広沢2番1号

(73)特許権者 000207551

株式会社SCREENホールディングス
京都府京都市上京区堀川通寺之内上る四丁目天神北町1番地の1

(74)代理人 100130960

弁理士 岡本 正之

(72)発明者 定 昌史

埼玉県和光市広沢2番1号 国立研究開発法人理化学研究所内

(72)発明者 前田 哲利

埼玉県和光市広沢2番1号 国立研究開発法人理化学研究所内

最終頁に続く

(54)【発明の名称】 A l Nバッファ層を備えるテンプレート基板および窒化物半導体素子ならびにそれらの製造方法

(57)【特許請求の範囲】

【請求項1】

サファイア基板の表面上にDCスパッタリング法によってスパッタリングA l N層を形成するDCスパッタリングステップと、

該スパッタリングA l N層が形成された前記サファイア基板を少なくとも1300℃に到達する温度でアニール処理して該スパッタリングA l N層からHTA-A l N層を得るアニールステップと、

前記アニールステップより後に、MOCVD法によって前記HTA-A l N層上にA l Nの再成長層を形成する再成長ステップと

を含み、

前記再成長ステップが1300℃以下で実行される、

A l Nバッファ層を備えるテンプレート基板の製造方法。

【請求項2】

サファイア基板の表面上にDCスパッタリング法によってスパッタリングA l N層を形成するDCスパッタリングステップと、

該スパッタリングA l N層が形成された前記サファイア基板を少なくとも1300℃に到達する温度でアニール処理して該スパッタリングA l N層からHTA-A l N層を得るアニールステップと、

前記アニールステップより後に、MOCVD法によって前記HTA-A l N層上にA l Nの再成長層を形成する再成長ステップと

を含み、

前記再成長ステップは、前記アニールステップの最高到達温度よりも低い温度で実行される、

A l Nバッファ層を備えるテンプレート基板の製造方法。

【請求項 3】

サファイア基板の表面上に D Cスパッタリング法によってスパッタリング A l N層を形成する D Cスパッタリングステップと、

該スパッタリング A l N層が形成された前記サファイア基板を少なくとも 1 3 0 0 °C に到達する温度でアニール処理して該スパッタリング A l N層から H T A - A l N層を得るアニールステップと

を含み、

前記 D Cスパッタリングステップは、低インダクタンスアンテナ支援誘導結合プラズマを用いる D Cスパッタリング法により行われる、

A l Nバッファ層を備えるテンプレート基板の製造方法。

【請求項 4】

前記アニールステップが 1 6 0 0 °C 以下の温度で実行される

請求項 1 ~ 3 のいずれか 1 項に記載のテンプレート基板の製造方法。

【請求項 5】

前記再成長ステップが 1 2 0 0 °C 以下で実行される、

請求項 1 に記載のテンプレート基板の製造方法。

【請求項 6】

請求項 1 ~ 3 のいずれか 1 項に記載のテンプレート基板の製造方法により作製されたテンプレート基板を準備するステップと、

該テンプレート基板の前記 A l Nバッファ層の上または上方に窒化物半導体層をエピタキシャル成長させるステップと

を含む窒化物半導体素子の製造方法。

【請求項 7】

前記窒化物半導体層が、 n 型 A l G a N 層と活性層と p 型 A l G a N 層とを前記テンプレート基板の側からこの順にもつ発光層を含むものであり、

該発光層に電氣的に接続される一対の電極を形成するステップ

をさらに含む

請求項 6 に記載の窒化物半導体素子の製造方法。

【発明の詳細な説明】

【技術分野】

【 0 0 0 1 】

本開示は A l Nバッファ層を備えるテンプレート基板および窒化物半導体素子ならびにそれらの製造方法に関する。

【背景技術】

【 0 0 0 2 】

発光ダイオード、レーザーダイオードといった発光素子や、受光センサー、高周波素子、パワーデバイスなど各種の用途に窒化物半導体素子が用いられている。 G a N（窒化ガリウム）や A l G a N（窒化アルミニウムガリウム）などの結晶を採用する窒化物半導体素子は、 M O C V D（ m e t a l o r g a n i c c h e m i c a l v a p o r d e p o s i t i o n）法などのエピタキシャル成長により作製される。そのためのテンプレート基板は、例えばサファイア基板に窒化アルミニウムバッファ層を形成したもの（「 A l Nバッファ付サファイア基板」）、 G a N単結晶基板、 A l N単結晶基板である。これらのうち、 A l Nバッファ付サファイア基板は、 G a N単結晶基板、 A l N単結晶基板に比してコストの観点での優位性を持っている。 A l Nバッファ付サファイア基板のための典型的な A l Nバッファ層の形成手段の一つは、やはり M O C V D法である。

【 0 0 0 3 】

10

20

30

40

50

MOCVD法とは異なり、より広い面積で均一な窒化アルミニウムの成膜が可能なスパッタリング法も注目されている。一般にスパッタリングによりサファイア基板に窒化アルミニウムを形成すると、高密度な貫通転位が生じる。非特許文献1には、サファイア基板上にRFスパッタリングにより形成したAlNバッファ層を高温アニール（HTA；high temperature annealing）処理することによって、窒化物半導体の発光素子のためのテンプレートとなりうるということが報告されている。当該報告によれば、作製されたAlNバッファ層は、貫通転位密度が $1 \times 10^8 \text{ cm}^{-2}$ 程度、粗さRaが0.4 nm程度となり、その上にAlGaNベースでのUV-LEDも作製された。

【0004】

なお、特許文献1（国際公開第2008/136504号）は、（0001）C面のサファイア基板に直接スパッタ法で単結晶のIII族窒化物半導体層を形成することは困難であると説明している。

【先行技術文献】

【特許文献】

【0005】

【文献】国際公開第2008/136504号

特開2016-183402号

【非特許文献】

【0006】

【文献】H. Miyake et. al., “Preparation of high-quality AlN on sapphire by high-temperature face-to-face annealing” J. Cryst. Growth 456, 155-159 (2016), <http://dx.doi.org/10.1016/j.jcrysgro.2016.08.028>

【発明の概要】

【発明が解決しようとする課題】

【0007】

窒化ガリウム系青色LEDのためのAlNバッファ層は、1050℃程度のMOCVD法で形成したものが採用されることがある。しかしながら、窒化物半導体によりUV-LEDを形成する場合には、特に内部量子効率の観点から、より高品質なAlNバッファ層が要求される。そのような高品質なAlNバッファ層をMOCVD法のみにより形成してAlNバッファ層付サファイア基板を作製しようとする、転位密度が小さく高品質な結晶を成長するためには高温（1300℃程度またはそれ以上）での成膜プロセスが必須となる。高温向けの装備を持つMOCVD装置は、標準的なMOCVD装置とは異なる装備を要する特殊なものであり、同時成膜可能なサファイア基板ウェハの枚数も少ない。また、MOCVD法のみにより形成したAlNバッファ層で良好な性能を得るためには、AlNバッファ層の膜厚を十分厚く形成する必要がある。例えばAlN層を3 μm程度またはそれ以上にMOCVD法にて形成することには長い処理時間も要する。AlNをMOCVD法で成膜するための原料ガスも高価である。

【0008】

これらの要因から、MOCVD法のみにより高品質で厚いAlNバッファ層を形成する手法は生産効率が低く、それにより生産されるAlNバッファ層付サファイア基板は高価にならざるをえない。他方、RFスパッタリング法は、MOCVD法に比べてAlNバッファ層の生産効率が高く、AlNバッファ層付サファイア基板のコスト低減がある程度見込める。しかし、生産効率をさらに向上させることによるAlNバッファ層付サファイア基板の低コスト化への要請は依然として大きい。

【0009】

本開示は上記問題の少なくともいずれかを解決することを課題とする。本開示は、高品質なAlNバッファ層が必要な用途のためであっても十分な性能を示しうるAlNバッファ層付サファイア基板を低コストで実現しうる手法を提供することにより、窒化物半導体素子の普及を促進し、窒化物半導体素子の用途拡大に大きく貢献するものである。

【課題を解決するための手段】

【0010】

本発明者は、非特許文献1のRFスパッタリング法よりも高い効率でAlNバッファ付サファイア基板を作製する手法を鋭意検討し、大面積で短時間でのコーティングが可能なDCスパッタリング法に着目した。結果、DCスパッタリング法によりAlNバッファ層を成膜しても、十分な性能のAlNバッファ付サファイア基板が作製可能であることを確認し、本開示を完成させた。

【0011】

すなわち、本開示のある態様においては、サファイア基板と、該サファイア基板の表面上にDCスパッタリング法によって形成されたAlN層を含むAlNバッファ層であって、該AlN層が1300℃に到達する温度のアニール処理を経たHTA-AlN層である、AlNバッファ層とを備えるテンプレート基板が提供される。

10

【0012】

DCスパッタリング法によりAlN層を形成することにより、AlNバッファ付サファイア基板の高い生産効率を実現することができる。本開示においてスパッタリングAlN層(Sputtered AlN layer)と呼ぶものは、DCスパッタリング法により形成したAlN層である。DCスパッタリング法では、300℃程度の温度で成膜処理が可能であり、700℃またはそれ以上を要するRFスパッタリングよりも低温での成膜が行える。DCスパッタリング法は、太陽電池素子のような大面積の成膜も可能であるなど、広い面積または多数の基板を同時に処理することも容易である。DCスパッタリング法で金属のアルミニウムのターゲットで反応性スパッタリングを行う場合には、さらに円筒形状のターゲットを利用してターゲット使用効率や生産性を高めることができる。これらから、DCスパッタリング法では極めて効率良くテンプレート基板を形成することができる。本開示の上記態様においては、サファイア基板の表面のスパッタリングAlN層を1300℃に到達する温度のアニール処理によって、結晶品質が改善されたHTA-AlN層を作製する。このため、AlNバッファ層はすくなくともHTA-AlN層を備えている。

20

【0013】

以下特に断りのない場合、窒化物半導体は、 $Al_xGa_yIn_{1-x-y}N$ ($0 \leq x \leq 1$, $0 \leq y \leq 1$) を含み、必要に応じてSiまたはMgなどを含んでいて良い任意の窒化物半導体材料をいう。窒化物半導体素子は窒化物半導体材料を少なくとも一部に含む任意の素子を指す。テンプレート基板は、ヘテロエピタキシャル成長またはホモエピタキシャル成長において用いられる任意の物体を意味する。DCスパッタリング法は、放電でイオン化したスパッタリングガスをDC電界によりターゲット物質に衝突させ、その運動量により射出したターゲット物質またはその反応生成物を目的の基板に堆積させるスパッタリング法を一般に意味している。プラズマ密度の制御のために、高周波電界や、磁界を補助的に利用するようなものも含み、反応ガスを利用する反応性スパッタリングも含む。

30

【発明の効果】

【0014】

本開示のある態様では、生産効率の高いDCスパッタリング法により形成されたAlNバッファ付サファイア基板であるテンプレート基板が提供される。

【図面の簡単な説明】

40

【0015】

【図1】図1は、本開示の実施形態のテンプレート基板の構造を示す斜視図である。

【図2】図2は、本開示の実施形態のテンプレート基板の製造方法を示すフローチャートである。

【図3】図3は、本開示の実施形態のHTA-AlN層のためのSP-AlN層をサファイア基板に形成するDCスパッタリング成膜装置の概略構成を示す説明図である。

【図4】図4は、本開示の実施形態において、テンプレート基板の典型的な作製過程の各ステップの代表的な処理条件の概要をまとめた説明図である。

【図5】図5は、本開示の実施形態において、テンプレート基板をテンプレートとして作製されるUV-LEDの構成を示す斜視図である。

50

【図6】図6は、本開示の実施形態の実施例において、SP-ALN層およびHTA-ALN層のXRC測定の回折強度を示すグラフを含んでおり、(0002)面反射のもの(図6A)および(10-12)面反射のもの(図6B)である。

【図7】図7は、本開示の実施形態の実施例において、比較例サンプル1を対照にAFMによる表面モフォロジーを観察した例を示しており、 $1\mu\text{m}\times 1\mu\text{m}$ 領域(図7A)および $10\mu\text{m}\times 10\mu\text{m}$ 領域(図7B)の範囲のものである。

【図8】図8は、本開示の実施形態の実施例において、AFMによる表面モフォロジーを観察した例であり、HTA処理を施した実施例サンプルについて、 $10\mu\text{m}\times 10\mu\text{m}$ 領域のものである。

【図9】図9は、本開示の実施形態の実施例において、比較例サンプル、実施例サンプルにおけるスパイクおよびヒロックの幅および高さの測定値の分布を示すグラフである。

10

【図10】図10は、本開示の実施形態の実施例において、比較例サンプル、実施例サンプルにおけるスパイクおよびヒロックの密度を示すグラフである。

【図11】図11は、本開示の実施形態の実施例において、再成長層形成後のAFMによる表面モフォロジーの観察結果である。

【図12】図12は、本開示の実施形態の実施例において、表面の凹凸の高さとHTA処理のアニール温度との関係を示すグラフである。

【図13】図13は、本開示の実施形態の実施例において、ALN層の対称(0002)面反射および非対称(10-12)面反射での回折について走査したXRCの半値幅をアニール温度に対してプロットしたグラフである。

20

【図14】図14は、本開示の実施形態の実施例において、テンプレート基板を作製するまでの各段階でのXRC半値幅を示すグラフであり、(002)面反射のもの(図14A)、(102)面反射のもの(図14B)である。

【図15】図15は、本開示の実施形態の実施例において、テンプレート基板を作製するまでの各段階でのXRC半値幅を示すグラフであり、(002)面反射のもの(図15A)、(102)面反射のもの(図15B)である。

【図16】図16は、本開示の実施形態において、実施例として作製したUV-LEDの特性を示すグラフであり、電流電圧特性(図16A)、光出力特性(図16B)、外部量子効率(図16C)、発光スペクトル(図16D)である。

【発明を実施するための形態】

30

【0016】

以下図面を参照し、本開示に係るテンプレート基板であるALNバッファ付サファイア基板の実施形態を説明する。全図を通じ当該説明に際し特に言及がない限り、共通する部分または要素には共通する参照符号が付される。また、図中、各実施形態の要素のそれぞれは、必ずしも互いの縮尺比を保って示されていない。

【0017】

1. テンプレート基板の製造

1-1. 全体構造

図1は、本実施形態のテンプレート基板10の構造を示す斜視図である。テンプレート基板10の一方の面にALN層バッファ層4が形成されている。ALN層バッファ層4は、典型的には2層のALNからなる層42、44を含む。ALN層42は、C面配向のサファイア基板2の一方の面にDCスパッタリング法により成膜され、高温アニール(HTA)処理される。ALN層42を以下HTA-ALN層42と呼ぶ。他方のALN層44は、HTA-ALN層42の表面にMOCVD法によりエピタキシャル成長により積層される再成長ALN層44である。

40

【0018】

1-2. 製造方法

図2は、本実施形態のテンプレート基板10の製造方法を示すフローチャートである。C面配向のサファイア基板2には、まずDCスパッタリング法により所定の厚みにALN層が形成される(ステップS02)。このためには、例えばターゲットをアルミニウムと

50

し、スパッタリングガスをアルゴン（Ar）、反応性ガスを窒素（N₂）としたDCスパッタリング法が採用される。この段階でのALN層は、本願においてスパッタリングALN（Sputtered AlN）層（SP-ALN層）41と呼ぶ。次に、ALN層を形成したサファイア基板2がHTA処理されてHTA-ALN層42が形成される（ステップS04）。このHTA処理により、DCスパッタリング法の成長直後のSP-ALN層41の結晶品質が高められる。この段階のALN層がHTA-ALN層42となる。HTA処理は、例えばN₂ガスを満たした炉で所定の温度および時間の条件で実施される熱処理である。その後、任意選択として、再成長処理が実施されて再成長層44が形成される（ステップS06）。再成長処理は、TMAI（トリメチルアルミニウム）およびアンモニアガスによるMOCVD法によって、HTA-ALN層42に再成長層44をエピタキシャル成長する処理である。本実施形態の再成長層44は、例えば1300℃といった温度域で行うことができる。また、この温度域を例えば1200℃とすることができる。1200℃程度のMOCVD法は、テンプレートを利用してその上に結晶成長させるデバイスのための成膜処理装置と同一のMOCVD装置でも行えるので、高温対応の特殊なMOCVD装置は不要となりさらに好ましい。これにより、ALN層4が形成されたテンプレート基板10が完成する。テンプレート基板10の作製プロセス全体をみると、HTA-ALN層42を形成するDCスパッタリング処理（ステップS02）が極めて効率良く処理でき、後述するように、その厚みを比較的薄くすることも許容される。以下、各工程の条件およびそのための材料の詳細を説明する。

【0019】

1-2-1. 基板

テンプレート基板10のためのサファイア基板2の典型的なものが、（0001）面方位サファイア単結晶基板つまりC面サファイア基板である。C面サファイア基板は、例えば青色LED素子のための基板として容易に入手可能である。サファイア基板2のためには適切なオフ角をもつよう作製されたC面サファイア基板を利用することができる。

【0020】

1-2-2. ALN形成

DCスパッタリング処理（ステップS02）は、放電でイオン化したスパッタリングガスをDC電界によりターゲット物質に衝突させ、その運動量により射出したターゲット物質またはその反応生成物を目的の基板に堆積させるスパッタリング法を一般に意味している。プラズマ密度の制御のために、高周波電界や、磁界を補助的に利用するようなものも含み、反応ガスを利用する反応性スパッタリングも含む。

【0021】

図3は、本実施形態のHTA-ALN層42のためのSP-ALN層41をサファイア基板2に形成するDCスパッタリング成膜装置の概略構成を示す説明図である。DCスパッタリング成膜装置100は、典型的には、特許文献2（特開2016-183402号）に開示されるものと同様のものである。ALN層であるSP-ALN層41を形成するために、DCスパッタリング成膜装置100のチェンバー200には、概して中空の円筒形状であり、アルミニウムパイプであるターゲット105、106が配置されている。プラズマ領域150には、サファイア基板2がターゲット105、106を臨む向きに被成膜面を向けて配置されている。プラズマ領域150には、スパッターガス源610のArガスがターゲット105、106の間隙下方からスパッターガスとして、また、反応ガス源620からのN₂ガスがサファイア基板2の付近に向けて反応ガスとして、それぞれ供給される。ターゲット105、106には、DC電源263が接続されており、ターゲットのアルミニウム材料に負の高電圧を印加してカソードとして動作させることができるようになっている。ターゲット105、106は、円筒の軸を回転軸として回転可能となっていて、内部に、マグネット123が配置されている。マグネット123は、ターゲット105、106の回転と関係なくサファイア基板2に向かって向けられていて、円筒壁を貫く磁界を生成してプラズマ密度を高める様になっている。サファイア基板2は、基板ホルダー190に取り付けられて、基板ホルダー190とともに適当な搬送機構により必要

10

20

30

40

50

に応じ搬送することができる。

【0022】

ターゲット105、106の相互の間隙の下方には、誘導結合アンテナ251が配置されそこには高周波電源253が接続されている。誘導結合アンテナ251を通じて高周波が供給されると、誘導結合プラズマ(ICP)が生成されるため、このような高周波を供給しての成膜処理は、低インダクタンスアンテナ(LIA、登録商標)支援の誘導結合プラズマ(ICP)を伴うDCスパッタリング法である。

【0023】

DCスパッタリング成膜装置100は、適切な制御装置(図示しない)により、適宜設けられた開閉手段、制御弁、駆動手段(いずれも図示しない)によって、設定されたガス供給条件、電力供給条件、温度条件、成膜時間に応じて動作する。ガス供給条件は、(全圧、N₂流量)の組み合わせで決定される。電力供給条件は、DC電源263の供給電圧や連続/パルスの区別、高周波電源253の動作/非動作で決定される。温度条件は、基板ホルダー190の温度で決定される。特にガス供給条件について説明のため、本実施形態のための条件の典型的なものを列挙し、それらに名称を与える。本実施形態では、全圧について $3.75 \times 10^{-3} \text{ Torr}$ (0.5 Pa) および $3.75 \times 10^{-4} \text{ Torr}$ (0.05 Pa) を、それぞれ「高圧」および「低圧」と呼ぶ。またN₂流量について「高圧」時の75 sccm、125 sccm、200 sccmをそれぞれ「Low2」、「Low」、「High」と呼び、「低圧」時の35 sccm、50 sccmをそれぞれ「Middle」、「High」と呼ぶ。例えば全圧を「高圧」、N₂流量を「High」等と記す。電力供給条件はターゲット105、106が負となるように印加する200V、デューティ比75%、繰り返し周期80kHzパルス波形である。高周波電源253を動作させれば、LIA支援ICPが生成されたDCスパッタリング法、非動作であればLIA支援ICPのないDCスパッタリング法となる。本実施形態では、高周波電源253を非動作のものを特に「LIA支援ICP無し」と呼び、特段記載のないものではLIA支援ICPを活用している。なお、本実施形態は、図3に示したDCスパッタリング成膜装置100とは異なり、平板ターゲットのものを含むような任意のDCスパッタリング装置を用いることによって実施されうる。

【0024】

本実施形態において、SP-ALN層41やHTA-ALN層42の膜厚は特段限定されない。後述する最適化プロセスでは、例示として200nm程度のものが採用される。また、SP-ALN層41を形成するための条件も、特段限定されない。

【0025】

1-2-3. 高温アニール (HTA)

高温アニール (HTA; high temperature annealing) 処理は、DCスパッタリング成膜装置100にて形成したSP-ALN層41を適切なアニール条件を満たしうる任意の炉により行うことができる。アニール条件は、温度、周囲気体、処理時間を組み合わせ、それらの組み合わせを1以上用いて特定される。用いられるアニール条件は、アニール処理後のHTA-ALN層42の結晶品質が必要な水準となりうるものから選択され、本実施形態では、温度条件は結晶品質に改善が期待できる温度から選択する。具体的には、到達最高温度が1300℃以上となるものが選択される。到達最高温度は、好ましくは、1500℃以上とされたり、1700℃以上とされる。高温によるALNの分解が生じうるため、その対策も適宜採用される。例えば、周囲気体は、任意の気体を利用され、N₂や、アルゴンガス、一酸化炭素を含む気体も利用されうる。また、2片のサンプルのALN膜面を対向させるface-to-face配置も採用される(非特許文献1)。

【0026】

1-3. 再成長層

再成長層44は、HTA-ALN層42の最表面上にMOCVD法でエピタキシャル成長させたALN層である。HTA-ALN層42上への再成長層44の形成によりALN

10

20

30

40

50

層 4 が完成する。再成長層 4 4 のための成長条件は、本実施形態では、典型的には、 $1\text{ }\mu\text{m}$ 程度の厚みをもつように形成される。ここでの MOCVD 法では、トリメチルアルミニウム (TMAI) およびアンモニアのガスを原料ガスとして用い、成膜温度は、例えば 1300°C とする。特に成膜温度が 1200°C 以下であれば、高温装備なしの MOCVD 装置により効率良く再成長層 4 4 を形成することができる。より一般には、HTA 処理の最高到達温度よりも低い温度の MOCVD 法により再成長層 4 4 を形成することにより、HTA 処理による SP-ALN 層 4 1 から HTA-ALN 層 4 2 への結晶品質の向上の効果を生かすことができる。また、その後にテンプレート基板 10 を利用して製造する窒化物半導体素子において MOCVD 法を採用する場合には、再成長層 4 4 の成膜を窒化物半導体素子のための MOCVD 装置によって行い、そのまま窒化物半導体素子の製造プロセスを開始することもできる。

10

【0027】

1-4. 評価

テンプレート基板 10 の評価は、ALN 層 4 が、窒化物半導体素子の製造のためのテンプレート基板として要請される特性を最終的に満たすかどうかにより決定される。そのための指標は、SP-ALN 層 4 1、それを HTA 処理した後の HTA-ALN 層 4 2、および再成長層 4 4 の各層の形成完了時点での表面モフォロジー、結晶転位密度、その他のテンプレート表面を評価しうる指標である。表面モフォロジーは AFM による表面形状の計測により、また結晶転位密度は X 線ロッキングカーブ (XRC) 測定などによる (0002) 面反射および (10-12) 面反射のピークの半値幅 (半値全幅、以下同様) により、それぞれ評価される。光学顕微鏡による観察でも、窒化物半導体素子への適用の適否を判断することができる。

20

【0028】

1-5. 最適化プロセス (一般)

本願発明者らは、DC スパッタリング法と HTA 処理を組み合わせることによって、要請される特性を満たすよう ALN 層 4 の品質を向上することに成功した。得られた ALN 層 4 は、RF スパッタリングと高温アニールを組み合わせるもの (非特許文献 1) や、MOCVD 法において得られる ALN バッファ付サファイア基板と比して同等程度に良好な結晶品質を示す。他方、ヒロックと呼ばれる表面凹凸が発生しやすくなることから、良好な結晶品質を実現しつつヒロックを抑制するための最適化プロセスが必要であること、およびその抑制手法を見出した。

30

【0029】

図 4 は、テンプレート基板 10 の典型的な作製過程の各ステップの代表的な処理条件の概要をまとめた説明図である。DC スパッタリング法 (ステップ S02) では、一例として成長温度 300°C 程度で 200 nm 厚の SP-ALN 層 4 1 が形成される (図 4A)。この段階で、ALN 層は多結晶ではなく単結晶という程度になっているものの、XRD による評価では多数の結晶欠陥が残留していることを示す広がったピークが観察される。SP-ALN 層 4 1 の表面には、スパイクと呼ぶ微小サイズで鋭いピーク部分が生じている場合もある。適切な周囲気体 (例えば窒素) の中で $1500\sim 1700^{\circ}\text{C}$ 程度の温度での HTA 処理 (S04) を 1 時間程度施すと、結晶品質は大幅に向上する (図 4B)。これにより、XRD でのピークの半値幅は小さくなって結晶品質が向上する。この時点で、SP-ALN 層 4 1 は HTA-ALN 層 4 2 となるものの、表面にはヒロックが生じることがある。ヒロックは、例えば高さが 20 nm を越すほどに高くなると、窒化物半導体素子の製造に障害となりうる。ついで、再成長処理 (ステップ S06) を通じ、例えば厚み $1\text{ }\mu\text{m}$ 程度の MOCVD 法による ALN 層が HTA-ALN 層 4 2 上に再成長層 4 4 として堆積される。再成長層 4 4 は、HTA-ALN 層 4 2 にエピタキシャル成長される、成長に応じて HTA-ALN 層 4 2 表面のヒロックなどにより生じた凹凸が埋め込まれることもある。再成長層 4 4 の表面が、その後の窒化物半導体素子の形成に適するものとするために、HTA-ALN 層 4 1 の形成のための DC スパッタリング法や、HTA-ALN 層 4 2 を得るための HTA 処理、再成長層 4 4 を形成する再成長処理の各条件が決定さ

40

50

れる。

【0030】

2. 適用例

本実施形態のテンプレート基板10は、窒化物半導体素子のためのテンプレート基板として利用できる。窒化物半導体素子の一例として、紫外発光ダイオード(UV-LED)について説明する。

【0031】

2-1. 発光素子

図5は、テンプレート基板10をテンプレートとして作製されるUV-LED30の構成を示す斜視図である。UV-LED30は、テンプレート基板10の再成長層44の表面にMOCVD法によるエピタキシャル成長で窒化物半導体による各層が成長される。具体的には、 $n\text{-AlGaIn}$; Si層302、 AlGaIn-MQW 層304、MQB層306、 $p\text{-AlGaIn}$; Mg層308、および $p\text{-GaIn}$; Mg層310が形成される。テンプレート基板10には、Pコンタクト電極320、nコンタクト電極330が形成されて、これら電極を通じて駆動電源(図示しない)が接続されて動作する。

【0032】

2-2. 他の窒化物半導体素子

上記UV-LED30に加え、テンプレート基板10は、窒化物半導体で作製する光センサー、高周波素子、パワーデバイスのためのテンプレートとしても利用可能である。

【0033】

3. 実施例(テンプレート)

次に、本実施形態のテンプレート基板10の具体的な最適化を実施した実施例について説明する。最適化は2つに分けられる。第1は、SP-ALN層41のためのDCスパッタリング法の成膜条件をある程度決定する予備検討である。第2は、予備検討により有望と判断した条件のDCスパッタリング法で形成したSP-ALN層41をHTA処理してHTA-ALN層42を得る条件の最適化である。これらの最適化は、目的の特性が実現するまで繰り返し最適化される。

【0034】

3-1. 予備検討

まず、DCスパッタリング法の条件決定のための予備検討では、HTA処理を施すまで実施してHTA-ALN層42が形成され再成長層44は形成していないサンプルを準備し、結晶品質を評価して基本的条件の決定を行った。具体的には、DCスパッタリング成膜装置100でSP-ALN層41を形成する条件を、

- ・基板加熱について、あり／なし
- ・LIA支援ICPについて、あり／なし
- ・膜厚について、200nm／400nm

と変化した計8通りの組み合わせのサンプルを準備した。なお、基板加熱をしない場合は、成膜中のプラズマによる加熱だけとなるため、正確な温度は不明である。他方、基板加熱をした場合には、基板温度は約300℃に維持される。DCスパッタリング成膜装置100のターゲット105、106はアルミニウム、ガス条件はAr、N₂とした。各サンプルのHTA処理は窒素中での加熱処理、face-to-face配置とした。

【0035】

HTA-ALN層42の評価の結果、基板加熱しないものでは、目視観察で白濁が生じるなど、XRDを取得するまでもなく結晶品質は不良であった。これに対し、基板加熱したものではそのようなことはなかった。また、基板加熱したものでも、LIA支援ICP無しではXRC半値幅が大きいままで結晶品質は不良であった。このことから、LIA支援ICPも役立つと結論づけた。膜厚による違いは、さほど明瞭ではなかったが、XRC半値幅は次の表1のとおりであった。

10

20

30

40

50

【表 1】

X R C 半値幅

	(0 0 2) 面反射	(1 0 2) 面反射
基板加熱あり、L I A 支援 I C P あり、 膜厚 4 0 0 n m	1 3 5 ~ 4 4 0	4 9 7 ~ 6 8 6
基板加熱あり、L I A 支援 I C P あり、 膜厚 2 0 0 n m	3 6 6 ~ 4 4 2	5 1 2 ~ 5 5 8

(単位：a r c s e c)

10

条件の選択には、この結果に加えて、テンプレート基板 1 0 の生産効率では膜厚が薄いことが有利であることも加味した。

【0 0 3 6】

以上より、基板加熱あり、L I A 支援 I C P あり、2 0 0 n m 厚を D C スパッタリング法での S P - A l N 層 4 1 の成膜条件として採用することとした。

【0 0 3 7】

20

3 - 2 . 高温アニール処理の最適化

H T A 処理の条件を決定するために、処理温度を決定した。まず、各サンプルの S P - A l N 層 4 1 の成膜条件は、(0 0 0 1) 面配向サファイア基板 2 に、L I A 支援 I C P あり、膜厚 2 0 0 n m とし、他の条件は予備検討 (3 - 1) と一致させた。つぎに、周囲気体を N₂、アニール時間を 1 時間に固定して、H T A 処理をおこなって H T A - A l N 層 4 2 を得た。比較のため H T A 処理を行わないもの (S P - A l N 層 4 1 のままのもの) も含めて、表 2 のようなサンプルを準備した。

【表 2】

サンプル名	条件
実施例サンプル 1	1 5 0 0 ° C H T A 処理
実施例サンプル 2	1 6 0 0 ° C H T A 処理
実施例サンプル 3	1 6 5 0 ° C H T A 処理
実施例サンプル 4	1 7 0 0 ° C H T A 処理
実施例サンプル 5	1 5 0 0 ° C H T A 処理 + 再成長
実施例サンプル 6	1 6 0 0 ° C H T A 処理 + 再成長
実施例サンプル 7	1 6 5 0 ° C H T A 処理 + 再成長
実施例サンプル 8	1 7 0 0 ° C H T A 処理 + 再成長
比較例サンプル 1	D C スパッタリング成膜、H T A 無し

30

40

さらに、再成長処理により、1 μ m 厚で M O C V D にて再成長層 4 4 を形成した。再成長処理の条件は、1 3 0 0 ° C、T M A l およびアンモニアガスを、全圧 3 0 k P a に維持し、V / I I I 比を 2 5 とした。再成長層 4 4 の表面モフォロジーを A F M で、また A l N 層 4 の結晶品質を X R D にて評価した。なお、各サンプルは、同条件での処理途中の特性を確認する目的で、同条件のものを複数片準備した。

50

【0038】

図6は、SP-ALN層41およびHTA-ALN層42のXRC測定 of 回折強度を示すグラフであり、(0002)面反射のもの(図6A)および(10-12)面反射のもの(図6B)である。サンプルは、HTA処理の有無の比較つまりSP-ALN層41とHTA-ALN層42の比較のために、比較例サンプル1と実施例サンプル4とした。図中w/o (without) annealingは、比較例サンプル1、annealing at 1700℃は実施例サンプル4のものである。それぞれの半値幅は、

比較例サンプル1：(0002) 961 arc sec,
(10-12) 2664 arc sec;

実施例サンプル4：(0002) 47 arc sec,
(10-12) 390 arc sec

となった。特にHTA-ALN層42の実例である実施例サンプル4の(0002)面反射での47 arc secは、標準的なMOCVD法によるHTA処理の場合と比べても良好という小さな値である。DCスパッタリング法にHTA処理を組み合わせるテンプレート基板10の製造方法にて、RFスパッタリング法にHTA処理を組み合わせるもの(非特許文献1)と同様に、良好な結晶性が実現可能なことが確認された。

【0039】

図7は、比較例サンプル1を対照にAFMによる表面モフォロジーを観察した例であり、1μm×1μm領域(図7A)および10μm×10μm領域(図7B)の範囲のものである。図7Aのように、表面は、小さく均一なサイズを持つALNのグレインで覆われている。図7Aのものでは、RMS粗さが0.66 nmであった。グレインの平均サイズは23 nmであり、グレイン密度は約 $1 \times 10^{11} \text{ cm}^{-2}$ であった。観察された高密度でのグレイン様モフォロジーは、RFスパッタリングのALN層のものと類似していた(非特許文献1)。他方、図7Bのように、顕著な高さをもつ局所的スパイク構造(単に「スパイク」と呼ぶ)が形成されている。その高さおよび幅は、それぞれ5~40ナノメートル、および150~300ナノメートル程度の範囲に広がっていた。スパイクの密度は、約 $1 \times 10^7 \text{ cm}^{-2}$ であった。スパイクの形成は、反跳したスパッタリングイオンのボンバードメントによる局所的な結晶の劣化のためと説明することができる。同様のモフォロジーがシリコン上にALN層をDCスパッタリング法により形成した場合に報告されている。

【0040】

次にDCスパッタリング法によるSP-ALN層41とHTA処理後のHTA-ALN層42とがどのように変化しているかを調査した。図8は、AFMによる表面モフォロジーを観察した例であり、HTA処理を施しHTA-ALN層42が得られている実施例サンプル1~4について、10μm×10μm領域のものである。いずれのサンプルも、表面に多数のヒロックが生成されている。各ヒロックの高さおよびサイズはスパイクに比べて大きい。ヒロックの平均サイズは温度の増大につれて増大する。これは、HTA処理中のマイグレーションが活発化するためのようである。

【0041】

図9は、比較例サンプル1、実施例サンプル1~4におけるスパイクおよびヒロックの幅および高さの測定値の分布を示すグラフである。図示されるように、HTA処理を施していない比較例サンプルは幅および高さともに小さいスパイクを持つ。HTA処理した実施例サンプル1~4ではアニール温度が高まると、幅および高さが増大するだけでなくアスペクト比にも違いが見られる。具体的には、1500℃、1600℃の実施例サンプル1、2においての高さ／幅のアスペクト比が0.25程度となっている。1650℃以上の実施例サンプル3、4において、アスペクト比が0.5程度になっている。

【0042】

図10は、比較例サンプル1、実施例サンプル1~4におけるスパイクおよびヒロックの密度を示すグラフである。比較例サンプル1の測定値には、As-grownと、また、実施例サンプル1~4のものにはAnnealedと付されている。SP-ALN層41の段階にある比較例サンプルはスパイクにくらべ、ヒロックの密度は1桁以上大きい。現時点では、

D Cスパッタリング法で形成された表面のわずかな変位であっても、H T A 処理中のヒロックの形成に影響する可能性があるものと考えている。

【0043】

次に、再成長処理（ステップS06）により再成長層44を再成長させて実施例サンプル5～8によって結晶品質の変化を調査した。図11は、再成長層44形成後のAFMによる表面モフォロジーの観察結果である。また、図12は、表面の凹凸の高さとH T A 処理のアニール温度との関係を示すグラフであり、H T A - A l N 層42の段階での値にはAnnealedと、また再成長層44形成後の値にはRegrownと付されている。この際、小さなヒロックがA l N 層再成長層44の再成長の途中において埋め込まれているために、ヒロックの密度は $1 \times 10^8 \text{ cm}^{-2}$ （図10、1700℃のもの）から $4 \times 10^7 \text{ cm}^{-2}$ （図示しない）へと減少している。表面粗さについては、1700℃のもの（実施例サンプル8）を除いて山谷の高低差が再成長により減少している。1700℃でアニールしたものでは、高いアスペクト比をもつヒロックのいくつかが大きすぎるため、ヒロックの成長がC面の横方向成長と比べて支配的となる。これに対し小さいアスペクト比をもつヒロックは、埋め込まれて一様な膜となる。したがって、H T A 処理において形成された小さなヒロックは、サイズが微小であり、かつアスペクト比が小さいために、再成長層44によって埋め込むことができ、表面モフォロジーを向上させることができる。

【0044】

次に、H T A - A l N 層42およびさらに再成長後のA l N 層の結晶品質を調査した。図13は、A l N 層の対称（0002）回折および非対称（10-12）面反射での回折について走査したXRCの半値幅をアニール温度に対してプロットしたグラフであり、H T A - A l N 層42（実施例サンプル1～4）、およびさらに再成長後（実施例サンプル5～8）を示している。D Cスパッタリング法で形成した直後のS P - A l N 層41では（0002）面および（10-12）面の半値幅（図示しない）が、それぞれ810、3100 arcsecであった。したがって、D Cスパッタリング法で形成されたS P - A l N 層41の結晶性はいずれのアニール温度でもH T A 処理によってH T A - A l N 層42となることにより大きく向上した。H T A - A l N 層42となっているサンプル（実施例サンプル1～4）では、（0002）面および（10-12）面の半値幅が、アニール温度に応じて低下した。これに対し、再成長後の再成長層44まで形成したサンプル（実施例サンプル5～8）では、1600℃以上の温度のものでは結晶性が悪化した。したがって、本実施例では1500℃にてアニール処理した実施例サンプル5が最良の結晶品質となった。

【0045】

実施例のまとめとして、ヒロックの抑制および良好な結晶品質の点でのH T A 処理のアニール温度の最適化では、テンプレート基板10に対応する処理を施した実施例サンプル5～8の比較において、1500℃にてアニール処理した実施例サンプル5が最良であった。

【0046】

4. 実施例（UV-LED）

次に、D Cスパッタリング法の最適化を再度実施して、図5の構造のUV-LEDを作製した実施例について説明する。

【0047】

4-1. D Cスパッタリング法の最適化1

UV-LEDの作製のために、D Cスパッタリング法でのS P - A l N 層41の形成条件に立ち返った最適化を再度実施した。

最初にガス供給条件を（全圧、N₂流量）の組み合わせで表3のように変更したサンプルA1～A24を作製した。いずれも再成長層44は形成していない。

10

20

30

40

50

【表 3】

サンプル番号	全圧	N ₂ 流量
A 1～A 4	低圧	H i g h
A 5～A 8	低圧	M i d d l e
A 9～A 1 2	低圧	H i g h
A 1 3～A 1 6	高圧	L o w
A 1 7～A 2 0	低圧	H i g h
A 2 1～A 2 4	高圧	L o w 2

10

なお、ガス供給条件以外は、電力供給条件、温度条件、成膜時間により決まり、それぞれ全圧は「高圧」を $3.75 \times 10^{-3} \text{ Torr}$ (0.5 Pa) および「低圧」を $3.75 \times 10^{-4} \text{ Torr}$ (0.05 Pa) とし、N₂流量について「低圧、H i g h」を50 sccm、「低圧、M i d d l e」を35 sccm、「高圧、L o w」を125 sccm、および、「高圧、L o w 2」を75 sccmとし、電力供給条件は電圧 -200 V 、デューティー比75%、繰り返し周期80 kHzのパルス波形とし、成膜時の設定温度は390℃、成膜時間は個々の条件で膜厚200 nmおよび400 nmになるように調整した。LIA支援ICPはすべてで利用した。SP-A l N層41が形成された各条件4つのサンプルは、そのままHTA処理をしないサンプル1つ、HTA処理を施してHTA-A l N層42とするサンプル3に分けた。HTA処理を施すサンプルは、順に、1500℃、1600℃、1700℃のアニール温度にて、1時間のアニール時間とした。例えばサンプルA 1はHTA処理をしないサンプル、サンプルA 2～A 4は、順に、1500℃、1600℃、1700℃でHTA処理を施すサンプルである。以上の結果、サンプルA 9～A 1 2（低圧N₂ H i g h 2）はHTA処理後もヒロックを形成せず、平坦な膜が得られることを確認した。

20

【0048】

30

4-2. DCスパッタリング法の最適化2

さらに、別の条件での最適化を実施した。ガス供給条件を（全圧、N₂流量）の組み合わせにおいて、N₂流量をh i g hに固定し、他の条件を表4のように変更したサンプルB 1～B 2 4を作製した。いずれも再成長層44は形成していない。

【表 4】

サンプル番号	全圧	L I A支援 I C P有無
B 1～B 4	高圧	あり
B 5～B 8	高圧	なし
B 9～B 1 2	低圧	なし
B 1 3～B 1 6	高圧	あり
B 1 7～B 2 0	低圧	あり
B 2 1～B 2 4	高圧	あり

40

なお、他の条件については、電力供給条件は電圧 -200 V 、デューティー比75%、繰り返し周期80 kHzのパルス波形とし、成膜時の設定温度は390℃、成膜時間は個々

50

の条件で膜厚 200 nm になるように調整した。SP-ALN 層 41 が形成された各条件 4 つのサンプルを、HTA 処理をしないサンプル 1 つ、HTA 処理を施して HTA-ALN 層 42 とするサンプル 3 つにわけ、HTA 処理の温度条件を 1500℃、1600℃、1700℃とし、1 時間のアニール時間とした点はサンプル A1～A24 と同様である。XRC 半値幅を測定したところ、1500℃、1600℃、1700℃での HTA 処理の比較で、いずれのサンプルでも 1700℃が良好な結晶性を示した。とりわけ LIA 支援 ICP を利用していないサンプル B9～B12 が (102) 回折の XRC で良好な結晶性を示した。また、サンプル A1～A24 との比較において、サンプル B1～B24 のすべてで結晶性の改善が見られた。HTA 処理が高温なほどコアレッセンスが生じやすくヒロックがある場合にはそのサイズが大きくなった。この結果は図 9 と同様である。ヒロックを形成する核となるであろう構造が全く見られないものではヒロックは形成されず平坦化された。ただし、全く同様の条件でもアニール後の表面には差が生じることも多かった。

【0049】

4-3. UV-LED の作製

UV-LED 作製のために、以上の最適化の知見に基づいてテンプレート基板 10 の作製条件を決定した。具体的には次の 2 種類を採用した。第 1 は、サンプル A12 の条件である、SP-ALN 層 41 を得るために DC スパッタリング法において、全圧＝低圧、N₂ 流量＝high とし、さらに HTA-ALN 層 42 を得るために、HTA 処理を 1700℃、1 時間としたものであり、第 2 は、サンプル B21 の条件である、DC スパッタリング法において、全圧＝高圧、N₂ 流量＝high、HTA 処理 1700℃、1 時間としたもの、である。HTA 処理を終え HTA-ALN 層 42 が得られた両条件のサンプルには、MOCVD 装置により再成長層 44 を形成した。その条件は、圧力 30 kPa 処理時間 11 分、温度 1300℃、V/I III 比 25 として、TMAL とアンモニアを利用した。

【0050】

図 14 は、サンプル A12 の条件に基づくテンプレート基板 10 を作製するまでの各タイミングでの XRC 半値幅を示すグラフであり、(002) 面反射のもの (図 14A)、(102) 面反射のもの (図 14B) である。また、図 15 は、サンプル B21 の条件に基づくテンプレート基板 10 を作製するまでの各タイミングでの XRC 半値幅を示すグラフであり、(002) 面反射のもの (図 15A)、(102) のもの (図 15B) 面反射である。図 14、15 のいずれも、SP-ALN 層 41 形成後 (Sputtered)、HTA-ALN 層 42 形成後 (Annealed)、再成長層 44 形成後 (Regrown) の各段階の測定値がプロットされている。

【0051】

図 14、15 に示すように、実施例テンプレート基板 10 は、サンプル A12 の条件のもの、サンプル B21 の条件のものいずれも結晶性が良好な ALN 層 4 を備えるものであった。なお、これと対比すべき一例として、MOCVD 装置によって作製した ALN バッファ層では、(002) 面反射および (102) 面反射の典型的な XRC 半値幅は、それぞれ、200 arcsec 程度、および 380 arcsec 程度である。

【0052】

そこでこれらの実施例テンプレート基板 10 を利用して図 5 の構造の UV-LED を作製した。UV-LED は、サンプル A12 の条件に基づくテンプレート基板 10 を利用したもの、および、サンプル B21 の条件に基づくテンプレート基板 10 を利用したもののそれぞれを、(102) 面反射の XRC 半値幅の値によって区別し、UV-LED #407、および UV-LED #351 と記す。対比のために、MOCVD 装置によって作製した ALN バッファ付サファイア基板 (「MOCVD テンプレート」) を利用した UV-LED も同時に作製した。これを UV-LED (MOCVD) と記す。

【0053】

図 16 は、作製した UV-LED の特性を示すグラフであり、電流電圧特性 (図 16A)、光出力特性 (図 16B)、外部量子効率 (図 16C)、発光スペクトル (図 16D) である。図中に示すように、UV-LED #351 では約 0.82% もの外部量子効率が

10

20

30

40

50

得られた。この値は、同時に作製したMOCVDテンプレートでのUV-LEDよりもむしろ効率が高く、少なくとも相当程度高効率な発光が実現したものと考えている。なお、MOCVDテンプレートを利用し別の作製条件で作製したUV-LEDでは5%程度の外部量子効率を得られており、本実施形態のMOCVDテンプレート上のUV-LEDの効率はそれに比して1/10程度に留まっている。この効率の低さは、図5に示したUV-LEDの構造では、例えばp-GaN310を採用するなど、高効率でのUV発光が観察されにくい構造に原因があると推測している。

【0054】

以上、本開示の実施形態を具体的に説明した。上述の実施形態、変形例および実施例は、本出願において開示される発明を説明するために記載されたものであり、本出願の発明の範囲は、特許請求の範囲の記載に基づき定められるべきものである。実施形態の他の組合せを含む本開示の範囲内に存在する変形例もまた、特許請求の範囲に含まれるものである。

10

【産業上の利用可能性】

【0055】

本開示は、任意の窒化物半導体素子の製造のために使用可能である。

【符号の説明】

【0056】

- 10 テンプレート基板（AlNバッファ付サファイア基板）
- 2 サファイア基板
- 4 AlN層
- 41 SP-AlN層
- 42 HTA-AlN層
- 44 再成長層
- 100 DCスパッタリング成膜装置
- 105、106 ターゲット
- 123 マグネット
- 150 プラズマ領域
- 190 基板ホルダー
- 200 チェンバー
- 251 誘導結合アンテナ
- 253 高周波電源
- 263 DC電源
- 610 スパッターガス源
- 620 反応ガス源
- 30 UV-LED
- 302 n-AlGaIn; Si部
- 304 AlGaIn-MQW部
- 306 MQB部
- 308 p-AlGaIn; Mg部
- 310 p-GaN; Mg部
- 320 pコンタクト電極
- 330 nコンタクト電極

20

30

40

50

【図面】
【図 1】

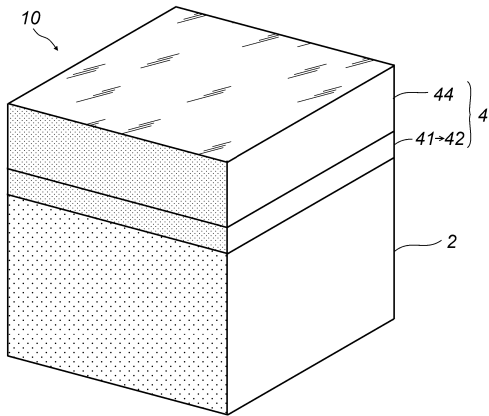


FIG. 1

【図 2】

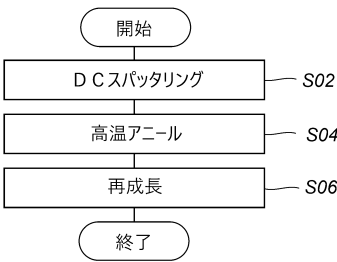


FIG. 2

【図 3】

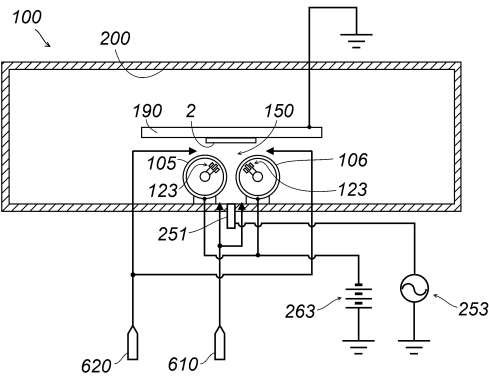


FIG. 3

【図 4】

FIG. 4A



FIG. 4B

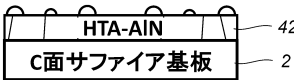
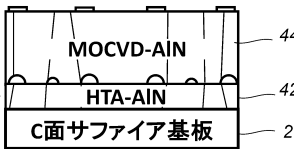


FIG. 4C



10

20

30

40

50

【 図 5 】

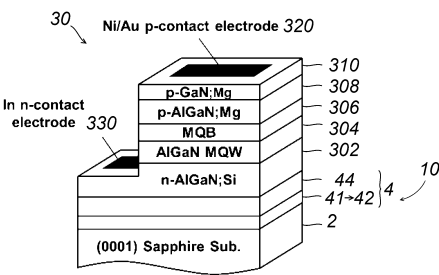


FIG. 5

【 図 6 】

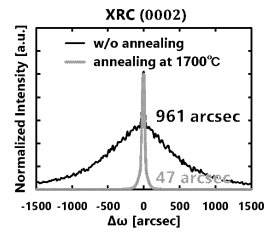


FIG. 6A

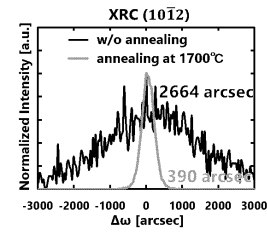


FIG. 6B

10

【 図 7 】

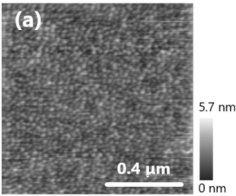


FIG. 7A

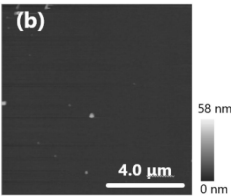


FIG. 7B

【 図 8 】

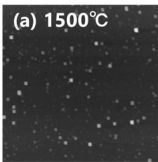


FIG. 8A

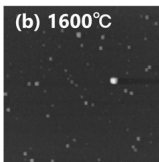


FIG. 8B

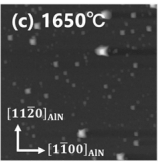


FIG. 8C

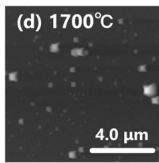


FIG. 8D

20

30

40

50

【 9 】

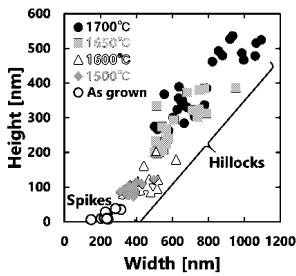


FIG. 9

【 1 0 】

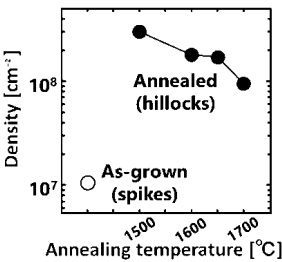


FIG. 10

【 1 1 】

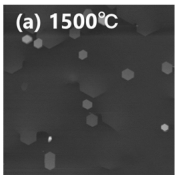


FIG. 11A

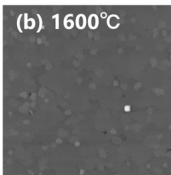


FIG. 11B

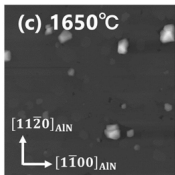


FIG. 11C

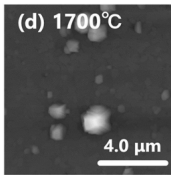


FIG. 11D

【 1 2 】

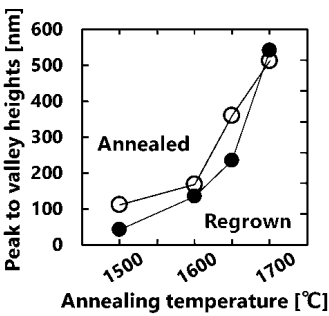


FIG. 12

10

20

30

40

50

【図 1 3】

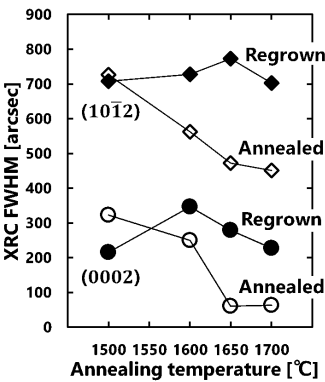


FIG. 13

【図 1 4】

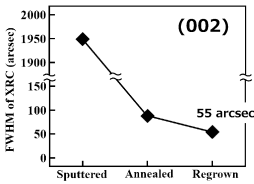


FIG. 14A

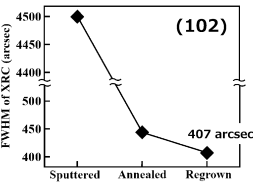


FIG. 14B

10

【図 1 5】

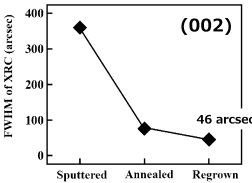


FIG. 15A

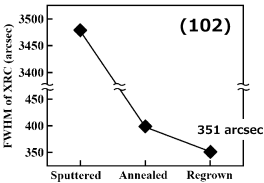


FIG. 15B

【図 1 6】

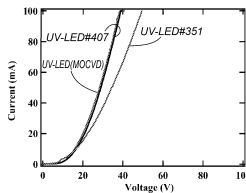


FIG. 16A

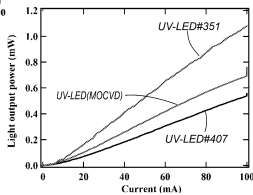


FIG. 16B

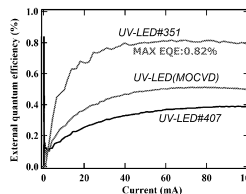


FIG. 16C

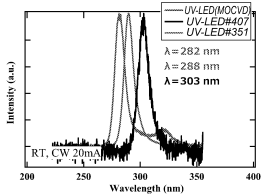


FIG. 16D

20

30

40

50

フロントページの続き

(51)国際特許分類

F I

H 0 1 L 21/205 (2006.01)

H 0 1 L 21/205

H 0 1 L 33/32 (2010.01)

H 0 1 L 33/32

開 2 : 研究集会における発表) 集会名 : 第 7 9 回応用物理学会秋季学術講演会 開催日 : 2 0 1 8 年 9 月 1 8 日 ~ 9 月 2 1 日 発表日時 : 2 0 1 8 年 9 月 2 1 日 1 6 : 0 0 ~ 1 6 : 1 5 開催場所 : 名古屋国際会議場 予稿発行 : 2 0 1 8 年 9 月 5 日 (公開 3 : 研究集会における発表) 集会名 : 公開 2 に同じ 開催日 : 公開 2 に同じ 発表日時 : 2 0 1 8 年 9 月 2 1 日 1 6 : 1 5 ~ 1 6 : 3 0 開催場所 : 公開 2 に同じ 予稿発行 : 公開 2 に同じ (公開 4 : 研究集会における発表) 集会名 : 日本学術振興会 第 1 6 2 委員会 特別公開シンポジウム「紫外発光デバイスの最前線と将来展望」 開催日 : 2 0 1 8 年 9 月 2 7 日 ~ 9 月 2 8 日 発表日時 : 2 0 1 8 年 9 月 2 7 日 1 7 : 0 0 ~ 1 8 : 3 0 開催場所 : 東京大学 駒場 I I キャンパス生産技術研究所コンベンションホール 予稿発行 : 2 0 1 8 年 9 月 2 7 日 (公開 5 : 研究集会における発表) 集会名 : I W N 2 0 1 8 (I n t e r n a t i o n a l W o r k s h o p o n N i t r i d e S e m i c o n d u c t o r s) (I W N 2 0 1 8 窒化物半導体国際ワークショップ) 開催日 : 2 0 1 8 年 1 1 月 1 1 日 ~ 1 1 月 1 6 日 発表日時 : 2 0 1 8 年 1 1 月 1 5 日 1 1 : 4 0 ~ 1 1 : 5 5 開催場所 : 石川県立音楽堂、ANA クラウンプラザホテル金沢、もてなしドーム 予稿発行 : 2 0 1 8 年 1 1 月 1 1 日 (公開 6 : 研究集会における発表) 集会名 : 第 6 6 回応用物理学会春季学術講演会 開催日 : 2 0 1 9 年 3 月 9 日 ~ 3 月 1 2 日 発表日時 : 2 0 1 9 年 3 月 1 1 日 1 4 : 3 0 ~ 1 4 : 4 5 開催場所 : 東京工業大学大岡山キャンパス 予稿発行 : 2 0 1 9 年 2 月 2 5 日

特許法第 3 0 条第 2 項適用 (公開 7 : 電気通信回線を通じた刊行物等の発表) 掲載アドレス : <https://doi.org/10.7567/1347-4065/ab1066> 刊行物・巻号 : Japanese Journal of Applied Physics 58, SC1029 (2019) 掲載日 : 2 0 1 9 年 5 月 1 7 日 掲載者 : 公益社団法人応用物理学会

(72)発明者 平山 秀樹

埼玉県和光市広沢 2 番 1 号 国立研究開発法人理化学研究所内

(72)発明者 大澤 篤史

京都市上京区堀川通寺之内上る四丁目天神北町 1 番地の 1 株式会社 S C R E E N ファインテックソリューションズ内

(72)発明者 前岡 淳史

京都市上京区堀川通寺之内上る四丁目天神北町 1 番地の 1 株式会社 S C R E E N ファインテックソリューションズ内

審査官 森坂 英昭

(56)参考文献 特開 2 0 1 7 - 0 5 5 1 1 6 (J P , A)

特開 2 0 1 3 - 2 0 7 2 5 7 (J P , A)

特開 2 0 1 9 - 0 0 4 1 7 8 (J P , A)

特開 2 0 1 6 - 0 6 4 9 2 8 (J P , A)

特開平 0 9 - 2 2 7 2 9 7 (J P , A)

特開 2 0 1 6 - 1 8 3 4 0 2 (J P , A)

(58)調査した分野 (Int.Cl., D B 名)

C 3 0 B 1 / 0 0 - 3 5 / 0 0

C 2 3 C 1 4 / 0 0 - 1 4 / 5 8

C 2 3 C 1 6 / 0 0 - 1 6 / 5 6

H 0 1 L 2 1 / 2 0 5

H 0 1 L 3 3 / 3 2