

(19) 日本国特許庁(JP)

(12) 公表特許公報(A)

(11) 特許出願公表番号

特表2019-518282

(P2019-518282A)

(43) 公表日 令和1年6月27日(2019.6.27)

(51) Int.Cl.

G05F 1/56 (2006.01)

F 1

G05F 1/56

G05F 1/56

310C
320C

テーマコード(参考)

5H430

審査請求 未請求 予備審査請求 有 (全 18 頁)

(21) 出願番号 特願2018-560981 (P2018-560981)
 (86) (22) 出願日 平成29年5月22日 (2017.5.22)
 (85) 翻訳文提出日 平成30年11月20日 (2018.11.20)
 (86) 國際出願番号 PCT/US2017/033812
 (87) 國際公開番号 WO2017/218141
 (87) 國際公開日 平成29年12月21日 (2017.12.21)
 (31) 優先権主張番号 15/186,411
 (32) 優先日 平成28年6月17日 (2016.6.17)
 (33) 優先権主張国 米国(US)

(71) 出願人 507364838
 クアルコム、インコーポレイテッド
 アメリカ合衆国 カリフォルニア 921
 21 サン・ディエゴ モアハウス ドラ
 イブ 5775
 (74) 代理人 100108453
 弁理士 村山 靖彦
 (74) 代理人 100163522
 弁理士 黒田 晋平
 (72) 発明者 ソヘイル・ゴララ
 アメリカ合衆国・カリフォルニア・921
 21-1714・サン・ディエゴ・モアハ
 ウス・ドライブ・5775・クアルコム・
 インコーポレイテッド

最終頁に続く

(54) 【発明の名称】高電源電圧変動除去比および短絡回路保護による低ドロップアウト補償

(57) 【要約】

基準電圧と調整済み出力電圧との差分を増幅するよう構成された差動増幅器と、差動増幅器に結合され、差動増幅器の出力によって駆動されるパストランジスタと、差動増幅器の出力ノードに結合された補償キャパシタと、補助増幅器であって、補助増幅器の出力ノードが、補償キャパシタに結合され、補助増幅器の入力ノードが、パストランジスタに結合される補助増幅器とを備える低ドロップアウト(LDO)電圧調整器が開示される。

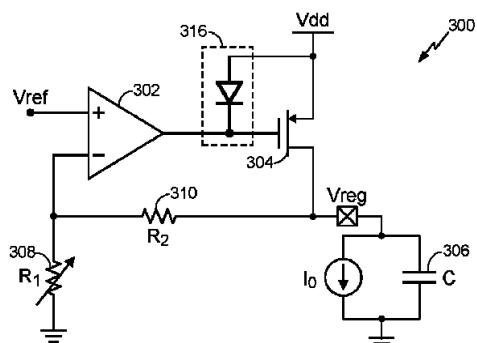


FIG. 3

【特許請求の範囲】**【請求項 1】**

低ドロップアウト(LDO)電圧調整器であって、
基準電圧と調整済み出力電圧との差分を増幅するように構成された差動増幅器と、
前記差動増幅器に結合され、前記差動増幅器の出力によって駆動されるパストランジスタと、
前記差動増幅器の出力ノードに結合された補償キャパシタと、
補助増幅器であって、前記補助増幅器の出力ノードが前記補償キャパシタに結合され、
前記補助増幅器の入力ノードが前記パストランジスタに結合される補助増幅器とを備える
LDO電圧調整器。

10

【請求項 2】

前記補償キャパシタの補償は、前記補助増幅器によって与えられる利得の量に基づいて
増強される、請求項1に記載のLDO電圧調整器。

【請求項 3】

前記補償キャパシタの前記補償は、前記LDO電圧調整器を含む回路を安定化させる、請
求項2に記載のLDO電圧調整器。

【請求項 4】

前記LDO電圧調整器を含む回路の電源電圧変動除去比(PSRR)が、前記補助増幅器によ
つて与えられる利得の量に基づいて向上する、請求項1に記載のLDO電圧調整器。

20

【請求項 5】

前記LDO電圧調整器はミラー補償を利用する、請求項1に記載のLDO電圧調整器。

【請求項 6】

前記補助増幅器は、低電流開ループ差動増幅器を備える、請求項1に記載のLDO電圧調整
器。

【請求項 7】

前記低電流は、25ナノアンペアの電流を含む、請求項6に記載のLDO電圧調整器。

【請求項 8】

前記補助増幅器は、前記補助増幅器の利得の量を制限する抵抗性負荷を含む、請求項6
に記載のLDO電圧調整器。

【請求項 9】

前記LDO電圧調整器は閉ループ演算増幅器を備える、請求項1に記載のLDO電圧調整器。

30

【請求項 10】

前記差動増幅器の前記出力ノードおよび前記パストランジスタに結合されたアクティブ
クランプをさらに備える、請求項1に記載のLDO電圧調整器。

【請求項 11】

前記アクティブクランプは、前記パストランジスタからの短絡電流サージを制限する、
請求項10に記載のLDO電圧調整器。

【請求項 12】

前記パストランジスタは、バッテリーからの2V～3.6Vの電圧を受け取り、前記LDO電圧
調整器は、オフチップ負荷キャパシタに1.8Vの電圧を供給する、請求項10に記載のLDO電
圧調整器。

40

【請求項 13】

低ドロップアウト(LDO)電圧調整器を補償するための方法であって、
基準電圧と調整済み出力電圧との差分を差動増幅器によって増幅するステップと、
前記差動増幅器に結合されたパストランジスタにおいて、前記差動増幅器の出力を受け
取るステップと、

補償キャパシタにおいて補助増幅器からの出力信号を受け取るステップであって、前記
補償キャパシタが、前記差動増幅器の出力ノードに結合され、前記補助増幅器の出力ノー
ドが、前記補償キャパシタに結合され、前記補助増幅器の入力ノードが、前記パストラン
ジスタに結合される、ステップとを含む方法。

50

【請求項 14】

前記補助増幅器からの前記出力信号が、前記補助増幅器からの入力信号によって与えられる利得の量に基づいて前記補償キャパシタの補償を増強させる、請求項13に記載の方法。

【請求項 15】

前記補償キャパシタの前記補償は、前記LDO電圧調整器を含む回路を安定化させる、請求項14に記載の方法。

【請求項 16】

前記LDO電圧調整器を含む回路の電源電圧変動除去比(PSRR)が、前記補助増幅器によって与えられる利得の量に基づいて向上する、請求項13に記載の方法。

10

【請求項 17】

前記LDO電圧調整器はミラー補償を利用する、請求項13に記載の方法。

【請求項 18】

前記補助増幅器は、低電流開ループ差動増幅器を備える、請求項13に記載の方法。

【請求項 19】

前記低電流は、25ナノアンペアの電流を含む、請求項18に記載の方法。

【請求項 20】

前記補助増幅器は、前記補助増幅器の利得の量を制限する抵抗性負荷を含む、請求項18に記載の方法。

20

【請求項 21】

前記LDO電圧調整器は閉ループ演算増幅器を備える、請求項13に記載の方法。

【請求項 22】

アクティブクランプを前記差動増幅器の前記出力ノードおよび前記パストランジスタに結合するステップをさらに含む、請求項13に記載の方法。

【請求項 23】

前記アクティブクランプは、前記パストランジスタからの短絡電流サージを制限する、請求項22に記載の方法。

【請求項 24】

前記パストランジスタは、バッテリーからの2V～3.6Vの電圧を受け取り、前記LDO電圧調整器は、1.8Vの電圧をオフチップ負荷キャパシタに供給する、請求項22に記載の方法。

30

【請求項 25】

低ドロップアウト(LDO)電圧調整器を補償するための装置であって、

基準電圧と調整済み出力電圧との差分を増幅するように構成された差動増幅器と、

前記差動増幅器に結合され、前記差動増幅器の出力によって駆動されるパストランジスタと、

前記差動増幅器の出力ノードに結合された補償手段と、

補助増幅手段であって、前記補助増幅手段の出力ノードが前記補償手段に結合され、前記補助増幅手段の入力ノードが前記パストランジスタに結合される補助増幅手段とを備える装置。

【請求項 26】

前記補償手段の補償は、前記補助増幅手段によって与えられる利得の量に基づいて増強される、請求項25に記載の装置。

【請求項 27】

前記LDO電圧調整器を含む回路の電源電圧変動除去比(PSRR)が、前記補助増幅手段によって与えられる利得の量に基づいて向上する、請求項25に記載の装置。

【請求項 28】

低ドロップアウト(LDO)電圧調整器を補償するための非一時的コンピュータ可読記憶媒体であって、

基準電圧と調整済み出力電圧との差分を差動増幅器によって増幅するための少なくとも1つの命令と、

40

50

前記差動増幅器に結合されたパストランジスタにおいて、前記差動増幅器の出力を受け取るための少なくとも1つの命令と、

補償キャパシタにおいて補助増幅器からの出力信号を受け取るための少なくとも1つの命令であって、前記補償キャパシタが、前記差動増幅器の出力ノードに結合され、前記補助増幅器の出力ノードが、前記補償キャパシタに結合され、前記補助増幅器の入力ノードが、前記パストランジスタに結合される少なくとも1つの命令とを含む非一時的コンピュータ可読記憶媒体。

【請求項 29】

前記補助増幅器からの前記出力信号が、前記補助増幅器からの入力信号によって与えられる利得の量に基づいて前記補償キャパシタの補償を増強させる、請求項28に記載の非一時的コンピュータ可読記憶媒体。 10

【請求項 30】

前記LDO電圧調整器を含む回路の電源電圧変動除去比(PSRR)が、前記補助増幅器によって与えられる利得の量に基づいて向上する、請求項28に記載の非一時的コンピュータ可読記憶媒体。 20

【発明の詳細な説明】

【技術分野】

【0001】

本開示の態様は、高電源電圧変動除去比(PSRR)および短絡回路保護による低ドロップアウト(LDO)補償電圧調整器に関する。 20

【背景技術】

【0002】

電力管理は、電子工業において重要な役割を果たしている。バッテリー電源式ハンドヘルドデバイスは、バッテリーの寿命を延ばし、デバイスの性能および動作を向上させるための電力管理技術を必要とする。電力管理の一態様は、動作電圧を調整することを含む。従来の電子システム、特にシステムオンチップ(SOC)は一般に様々なサブシステムを含む。様々なサブシステムは、それらの特定のニーズに適合されたそれぞれの異なる動作電圧の下で動作し得る。 30

【0003】

様々なサブシステムに指定された電圧を加えるのに電圧調整器が使用される。電圧調整器は、サブシステム同士を互いに分離された状態に維持するのに使用されてもよい。低ドロップアウト(LDO)電圧調整器は一般に、固定電圧を生成して供給し、低雑音回路を実現するのに使用される。 30

【発明の概要】

【課題を解決するための手段】

【0004】

以下に、本明細書で開示する1つまたは複数の態様および/または実施形態に関する簡略化された概要を提示する。したがって、以下の概要是、すべての企図される態様および/または実施形態に関する包括的な概観と見なされるべきではなく、また、以下の概要是、すべての企図される態様および/または実施形態に関する主要または重要な要素を識別するか、任意の特定の態様および/または実施形態に関する範囲を定めるものと見なされるべきでもない。したがって、以下の概要是、以下で提示する詳細な説明に先立って、本明細書で開示する機構に関する1つまたは複数の態様および/または実施形態に関する特定の概念を簡略化された形で提示することが唯一の目的である。 40

【0005】

低ドロップアウト(LDO)電圧調整器は、基準電圧と調整済み出力電圧との差分を増幅するように構成された差動増幅器と、差動増幅器に結合され、差動増幅器の出力によって駆動されるパストランジスタと、差動増幅器の出力ノードに結合された補償キャパシタと、補助増幅器であって、補助増幅器の出力ノードが、補償キャパシタに結合され、補助増幅器の入力ノードが、パストランジスタに結合される補助増幅器とを含む。 50

【0006】

LDO電圧調整器を補償する方法は、基準電圧と調整済み出力電圧との差分を差動増幅器によって増幅するステップと、差動増幅器に結合されたパストランジスタにおいて、差動増幅器の出力を受け取るステップと、補助増幅器からの出力信号を補償キャパシタにおいて受け取るステップであって、補償キャパシタが、差動増幅器の出力ノードに結合され、補助増幅器の出力ノードが、補償キャパシタに結合され、補助増幅器の入力ノードが、パストランジスタに結合される、ステップとを含む。

【0007】

LDO電圧調整器を補償するための装置は、基準電圧と調整済み出力電圧との差分を増幅するように構成された差動増幅器と、差動増幅器に結合され、差動増幅器の出力によって駆動されるパストランジスタと、差動増幅器の出力ノードに結合された補償手段と、補助増幅手段であって、補助増幅手段の出力ノードが、補償キャパシタに結合され、補助増幅手段の入力ノードが、パストランジスタに結合される補助増幅手段とを含む。

10

【0008】

LDO電圧調整器を補償するための非一時的コンピュータ可読媒体は、基準電圧と調整済み出力電圧との差分を差動増幅器によって増幅するための少なくとも1つの命令と、差動増幅器に結合されたパストランジスタにおいて、差動増幅器の出力を受け取るための少なくとも1つの命令と、補助増幅器からの出力信号を補償キャパシタにおいて受け取るための少なくとも1つの命令であって、補償キャパシタが、差動増幅器の出力ノードに結合され、補助増幅器の出力ノードが、補償キャパシタに結合され、補助増幅器の入力ノードが、パストランジスタに結合される少なくとも1つの命令とを含む。

20

【0009】

本明細書で開示する態様および実施形態に関連付けられた他の目的および利点は、添付の図面および詳細な説明に基づいて、当業者に明らかになるであろう。

【0010】

以下の詳細な説明を参照しながら、本開示を限定するためではなく、例示のためにだけ提示される添付の図面とともに考察すれば、本開示の実施形態がより十分に理解されるようになるので、それらに関するより完全な諒解が容易に得られるであろう。

30

【図面の簡単な説明】

【0011】

【図1】従来の低ドロップアウト(LDO)電圧調整器を示す図である。

【図2】本開示の少なくとも1つの態様による補助増幅器を含むLDO電圧調整器を示す図である。

【図3】本開示の少なくとも1つの態様によるアクティブクランプを含むLDO電圧調整器を示す図である。

【図4】本開示の少なくとも1つの態様による補助増幅器と、補償キャパシタと、アクティブクランプとを含むLDO電圧調整器400を示す図である。

【図5】本開示の少なくとも1つの態様による例示的な差動増幅器を示す図である。

【図6】本開示の少なくとも1つの態様による例示的な補助増幅器を示す図である。

【図7】本開示の少なくとも1つの態様によるアクティブクランプ構成を示す。

【図8】本開示の少なくとも1つの態様によるLDO電圧調整器を補償するための例示的なフローを示す図である。

40

【発明を実施するための形態】

【0012】

基準電圧と調整済み出力電圧との差分を増幅するように構成された差動増幅器と、差動増幅器に結合され、差動増幅器の出力によって駆動されるパストランジスタと、差動増幅器の出力ノードに結合された補償キャパシタと、補助増幅器であって、補助増幅器の出力ノードが、補償キャパシタに結合され、補助増幅器の入力ノードが、パストランジスタに結合される補助増幅器とを備える低ドロップアウト(LDO)電圧調整器が開示される。

【0013】

50

LDO電圧調節器を補償する方法は、基準電圧と調節された出力電圧との差分を差動増幅器によって増幅するステップと、差動増幅器に結合されたパストランジスタにおいて、差動増幅器の出力を受け取るステップと、補助増幅器からの出力信号を補償キャパシタにおいて受け取るステップであって、補償キャパシタが、差動増幅器の出力ノードに結合され、補助増幅器の出力ノードが、補償キャパシタに結合され、補助増幅器の入力ノードが、パストランジスタに結合される、ステップとを含む。

【0014】

本開示のこれらのおよび他の態様は、本開示の特定の実施形態を対象とした以下の説明および関連する図面において開示される。本開示の範囲から逸脱することなく、代替実施形態が考案されてもよい。さらに、本開示のよく知られている要素は、本開示の関連する詳細を不明瞭にしないように、詳細には説明されず、または省略される。

10

【0015】

「例示的」および/または「例」という語は、本明細書では、「例、事例、または例示として働くこと」を意味するために使用される。本明細書で「例示的」および/または「例」として説明するいかなる実施形態も、必ずしも他の実施形態よりも好ましいか、または有利であると解釈されるべきではない。同様に、「本開示の実施形態」という用語は、本開示のすべての実施形態が、論じる特徴、利点または動作モードを含むことを必要とするとは限らない。

【0016】

さらに、多くの実施形態については、たとえば、コンピューティングデバイスの要素によって実行されるアクションのシーケンスの観点から説明する。本明細書で説明する様々なアクションは、特定の回路(たとえば、特定用途向け集積回路(ASIC))によって、1つもしくは複数のプロセッサによって実行されるプログラム命令によって、または両方の組合せによって実行されてもよいことが認識されよう。さらに、本明細書で説明するこれらのアクションのシーケンスは、実行されると、関連するプロセッサに本明細書で説明する機能を実行させるコンピュータ命令の対応するセットを記憶した、任意の形態のコンピュータ可読記憶媒体内で完全に具現化されるものと見なされる場合がある。したがって、本開示の様々な態様は、請求する主題の範囲内にそのすべてが入ることが企図されている、いくつかの異なる形態で具現化される場合がある。加えて、本明細書で説明される実施形態ごとに、任意のそのような実施形態の対応する形式は、本明細書では、たとえば、説明された動作を実行する「ように構成された論理」として説明され得る。

20

【0017】

電力管理は、電子工業において重要な役割を果たしている。バッテリー電源式デバイスは、バッテリーの寿命を延ばし、デバイスの性能および動作を向上させるための電力管理技法を必要とする。電力管理の一態様は、動作電圧を調整することを含む。従来の電子システム、特にシステムオンチップ(SOC)は一般に様々なサブシステムを含む。様々なサブシステムは、それらの特定のニーズに適合されたそれぞれの異なる動作電圧の下で動作する場合がある。

30

【0018】

演算増幅器(「オペアンプ」と呼ばれる)は、差動入力を有し、かつシングルエンド出力を有することが多い直流(DC)結合高利得電子電圧増幅器である。この構成では、オペアンプは、一般にその入力端子間の電位差よりも数十万倍大きい(回路接地に対する)出力電位を生成する。より詳細には、オペアンプの差動入力は、電圧 V_+ を有する非反転入力(+)と電圧 V_- を有する反転入力(-)とからなる。理想的には、オペアンプは、差動入力電圧と呼ばれる、2つの電圧の差のみを増幅する。予測可能な演算が所望である場合、出力電圧の一部を反転入力に印加することによって負のフィードバックが使用される。この閉ループフィードバックは、回路の利得を大幅に低減させる。

40

【0019】

デバイスの様々なサブシステムに指定された電圧を加えるのに電圧調整器が使用される。電圧調整器は、サブシステム同士を互いに分離された状態に維持するのに使用されても

50

よい。低ドロップアウト(LDO)電圧調整器は一般に、一定電圧を生成して供給し、低雑音回路を実現するのに使用される。

【0020】

LDOは閉ループオペアンプである。LDOが大型のオフチップキャパシタ(「負荷キャパシタ」と呼ばれる)を駆動して大きい電流を供給する必要があるとき、オペアンプを補償して安定性を確保することは非常に困難である。広範囲の負荷キャパシタおよび負荷電流があるので、回路に関する安定性と電源電圧変動除去比(PSRR)を同時に満たすことははるかに困難になる。PSRRは、オペアンプが生成する等価出力電圧に対するオペアンプにおける供給電圧の変化の比として定義され、しばしばデシベル(dB)単位で表される。理想的なオペアンプは無限PSRRを有する。

10

【0021】

図1は、従来のLDO電圧調整器100を示す。図1に示すように、LDO電圧調整器100の差動増幅器102(「誤差増幅器」とも呼ばれる)は、入力基準電圧 V_{ref} を受け入れ、調整済み出力電圧 V_{reg} を生成する。差動増幅器102の出力は、大型パストランジスタであるトランジスタ104(一態様では、pチャネル金属酸化物半導体(PMOS)であってもよい)を駆動する。LDO電圧調整器100は、負荷キャパシタ(C)106と抵抗器 R_1 108および R_2 110とをさらに含む。LDO電圧調整器100は、SoCの他のサブロック用の負荷電流 I_o を供給する。負荷電流 I_o が負荷キャパシタ106に関連付けられていないことに留意されたい。負荷電流 I_o はシステムの残りの部分に供給され、負荷キャパシタ106は、LDO電圧調整器100が一定の低ノイズ出力電圧を供給できるように付加される。抵抗器 R_1 108および R_2 110はフィードバック回路を形成する。LDO電圧調整器100の出力電圧をプログラムするには一方の抵抗器を調整すれば十分である。

20

【0022】

図1のLDO電圧調整器100などのLDO電圧調整器は「2極」システムである。「極」および「零」は電気回路の安定性を示す。より具体的には、システム(すなわち、LDO電圧調整器100)の極および零の周波数は、周波数に対してプロットされるループ利得およびループ位相を定義する。これらの極において回路の安定性を維持するために、各極は、ループ利得に対する減衰係数として働く他の回路素子によって補償される。たとえば抵抗器とキャパシタの複数の組合せがあるために複数の極が存在する場合、支配極の補償が着目されることがある。そのようなシステムでは、非支配極が支配極から離れて位置することが望ましい。この極配置は補償方法を介して実現されるべきである。

30

【0023】

図1を再び参照する。パステバイス(たとえば、トランジスタ104)のゲートの所と負荷(たとえば、負荷キャパシタ106)の所に(比較的)低周波数の2つの極がある。LDO電圧調整器100は、安定性を確保するために、補償する必要がある。

【0024】

一例では、LDO電圧調整器100は、1.8Vなどの正電源電圧 V_{dd} によってバイアスされ、1.1Vの調整電圧を供給する高電力1.1VデジタルベースバンドLDOであってもよい。この例では、電流(I_o)は5 μA～50mAの範囲で変化し、負荷キャパシタ106は、キャパシタンスが3.3 μF～約10 μFの範囲である高負荷オフチップバイパスキャパシタである。10 μFが安定性に関する極端な場合であることに留意されたい。大過渡電流を有する回路の場合、負荷調整を改善し電圧過渡を低減するために大型オフチップバイパスキャパシタ(たとえば、負荷キャパシタ106)が使用される。

40

【0025】

オペアンプを補償して安定性とPSRRを同時に満たす課題は、バッテリー式デバイスおよび大型オフチップバイパスキャパシタ(たとえば、負荷キャパシタ106)などの超低電力用途向けの設計時には対処がより困難になる。従来、ミラー補償はオペアンプ安定化の口バストな方法であるが、上述の課題を考慮すると、ミラー補償では、チップ上に配置することができない大型補償キャパシタが必要である。ミラー補償では、電源電圧変動除去(PSR)も行われない。したがって、十分なPSRRも実現する入手可能なキャパシタを有する補償

50

されたオペアンプが必要である。

【0026】

本開示は、LDO電圧調整器に補助増幅器を導入する。より具体的には、補助増幅器が補償キャパシタの前に付加される。補助増幅器によって与えられる利得に基づいて、補償キャパシタの効果が向上する。たとえば、補助増幅器が20dBの利得をもたらす場合、補償キャパシタの効果は10倍向上する。したがって、補償キャパシタを10倍小さくすることができる。たとえば、従来のミラー補償のための補償キャパシタが400ピコファラド(pF)である場合、補助増幅器を含む補償器用の補償キャパシタは40pF(すなわち、400pFの低減率が10倍であるときの値または400pFを10で割った値)であればよい。

【0027】

図2は、本開示の少なくとも1つの態様による補助増幅器214と補償キャパシタ212を含むLDO電圧調整器200を示す。図1と同様に、LDO電圧調整器200の差動増幅器202は、入力基準電圧 V_{ref} を受け入れ、調整済み出力電圧 V_{reg} を生成する。差動増幅器202の出力は、大型パストランジスタであるトランジスタ204(一態様では、PMOSであってもよい)を駆動する。LDO電圧調整器100と同様に、LDO電圧調整器200は、負荷キャパシタ(C)206と抵抗器 R_1 208および R_2 210とをさらに含む。LDO電圧調整器200は、システムの他のサブロック用の負荷電流 I_o を供給する。しかし、LDO電圧調整器100とは異なり、LDO電圧調整器200は、前述のように補助増幅器214を補償キャパシタ212の前に含む。

【0028】

補償キャパシタ212の前に補助増幅器214を付加することの利点は、上記で説明したように補償キャパシタ212のサイズが補助増幅器214の利得の量だけ小さくなることを含む。たとえば、補助増幅器214が20dBの利得をもたらす場合、補償キャパシタ212の効果は10倍向上する。したがって、補償キャパシタ212は、LDO電圧調整器200が補助増幅器214のみを含む場合よりも10倍小さくすることができる。さらに、PSRRが補助増幅器214の利得の量だけ向上する。補助増幅器214がない場合、高周波数では、電源ノイズが直接LDO出力に結合し、電源電圧変動除去は生じない。

【0029】

一実施形態では、LDO電圧調整器(LDO電圧調整器100など)は短絡回路クランプを含むことができる。そのようなLDO電圧調整器は、バッテリーからの正電源電圧 V_{dd} (たとえば、2V～3.6V)を受け取り、1.8Vなどの調整済み出力電圧 V_{reg} を生成することができる。入力電圧が大きい場合、PMOSデバイス(たとえば、トランジスタ104)のゲートソース電圧が3.6Vにもなり、出力が短絡した場合にLDO電圧調整器において大きい電流を生成するがあるので、短絡回路保護手段を有することが好ましい。PMOSの出力を直列抵抗に付加する、そのような短絡回路を制限することができるが、電圧ヘッドルームが低く、そのようなLDO電圧調整器が生成する電流が大きい場合、 $V=I \cdot R$ の電圧降下を回避することが好ましい。

【0030】

このような問題に対処するには、LDO電圧調整器にアクティブクランプを付加することができる。アクティブクランプは好ましくは、LDO電圧調整器の通常の動作には関与せず、その代わりにPMOSゲートを保持して電流の短絡回路サージを制限することを確実にする非線形であることが好ましい。

【0031】

図3は、本開示の少なくとも1つの態様によるアクティブクランプ316を含むLDO電圧調整器300を示す。図1のLDO電圧調整器100と同様に、LDO電圧調整器300の差動増幅器302は、入力基準電圧 V_{ref} を受け入れ、調整済み出力電圧を生成する。差動増幅器302の出力は、大型パストランジスタであるトランジスタ304(一態様では、PMOSであってもよい)を駆動する。LDO電圧調整器100と同様に、LDO電圧調整器300は、負荷キャパシタ(C)306と抵抗器 R_1 308および R_2 310とをさらに含む。LDO電圧調整器300は、システムの他のサブロック用の負荷電流 I_o を供給する。

【0032】

10

20

30

40

50

図3に示すように、アクティブクランプ316は、差動増幅器302とトランジスタ304との間に配置される。LDO電圧調整器300内の(図7に示す)アクティブクランプ316の構成では、一般的なCMOS非線形性に対してアクティブクランプ316の非線形性が強調される。この構成では、オペアンプ利得を妨げないように出力抵抗が高く、出力抵抗を設計する際に自由度が得られる。LDO電圧調整器300は、たとえば2V～3.6Vの、バッテリーからの正電源電圧 V_{dd} の供給を受け、たとえば1.8Vの調整済み出力電圧 V_{reg} をオフチップ負荷キャパシタに供給する。アクティブクランプ316がない場合、LDO電圧調整器300は、短絡回路保護手段を有さない。

【0033】

図4は、本開示の少なくとも1つの態様による補助増幅器414と、補償キャパシタ412と、アクティブクランプ416とを含むLDO電圧調整器400を示す。図2と同様に、LDO電圧調整器400の差動増幅器402は、入力基準電圧 V_{ref} を受け入れ、調整済み出力電圧を生成する。差動増幅器402の出力は、大型パストランジスタであるトランジスタ404(一態様では、PMOSデバイスであってもよい)を駆動する。LDO電圧調整器400はさらに、前述のように、負荷キャパシタ(C)406と、抵抗器 R_1 408および R_2 410と、補助増幅器414とを補償キャパシタ412の前に含む。

【0034】

図4の例では、LDO電圧調整器400は、図3を参照しながら上記で説明したように、差動増幅器402とトランジスタ404との間に配置されたアクティブクランプ416も含む。LDO電圧調整器300と同様に、LDO電圧調整器400は、たとえば2V～3.6Vの、バッテリーからの正電源電圧 V_{dd} の供給を受け、たとえば1.8Vの調整済み出力電圧をオフチップ負荷キャパシタに供給する。

【0035】

図5は、本開示の少なくとも1つの態様による図2の差動増幅器202、図3の差動増幅器302、または図4の差動増幅器402などの差動増幅器502の図である。差動増幅器502は、1.2マイクロアンペア(μA)などの低バイアス電流 I_{bias} を使用する。その理由は、上述のように、低バイアス電流 I_{bias} が低電力バッテリー式デバイスにおいて利用される(たとえば、差動増幅器502の正電源電圧 V_{dd} は1.3Vであってもよい)からである。差動増幅器502は、たとえば、DC800mVの電圧、およびたとえば、バンドギャップ電流 $I_{bandgap}$ によって与えられる25ナノアンペア(nA)の電流によってバイアスされる。

【0036】

図6は、本開示の少なくとも1つの態様による、図2の補助増幅器214、図3の補助増幅器314、および図4の補助増幅器414などの補助増幅器614の図である。補助増幅器614は、利得を制限するための、5M などの抵抗性負荷 R_{load} を有する低電力開ループ差動増幅器である。一例では、正電源電圧 V_{dd} は1.3Vであってもよく、バンドギャップ電流 $I_{bandgap}$ は25nAであってもよく、第1のバイアス電流 I_{bias1} は650nAであってもよく、第2のバイアス電流 I_{bias2} は1.4 μA であってもよい。

【0037】

図7は、本開示の少なくとも1つの態様による図3のアクティブクランプ316および/または図4のアクティブクランプ416などのアクティブクランプ716の図である。LDO電圧調整器(たとえば、図3のLDO電圧調整器300または図4のLDO電圧調整器400)の出力が短絡されると、アクティブクランプ716がない場合、制御電圧 V_C とも呼ばれるパスデバイス(たとえば、図3のトランジスタ304または図4のトランジスタ404)のゲート電圧が過度に降下し(たとえば、100mVよりも低くなり)、パスデバイスを電流の顕著なサージ(たとえば、2アンペア程度)が通過する。しかし、アクティブクランプ716がある場合、 V_C の電圧降下によってデバイス702に電流の流れが生じる。この電流は、抵抗器704を通過し、次いで別のデバイス706によって増幅され V_C に対する非線形性が強調される。 V_C の降下が小さい(たとえば、0.5V)場合、電流がノード V_C に流入する。アクティブクランプ716がない場合、 V_C は0Vまで降下することがある。流入した電流は差動増幅器(たとえば、図3の差動増幅器302または図4の差動増幅器402)によって引き込まれ、差動増幅器の制限されたバイアス電流によってアク

10

20

30

40

50

ティプクランプ716内の電流が制限される。その結果、 V_C が過度に降下することはできなくなる。たとえば、LDO電圧調整器における3.6Vバッテリー電圧では、 V_C の2V降下は過度であり、一方、 V_C の0.5V降下は許容される。電流のサージに関しては、2Aの電流は過度であり、一方、200mAの電流は許容される。

【0038】

図8は、本開示の少なくとも1つの態様によるLDO電圧調整器を補償するための例示的なフロー800を示す。LDO電圧調整器は閉ループ演算増幅器であってもよい。一態様では、LDO電圧調整器はミラー補償を利用してよい。

【0039】

フロー800は、802において、基準電圧と調整済み出力電圧との差分を差動増幅器(たとえば、図2の差動増幅器202、図3の差動増幅器302、または図4の差動増幅器402)によって増幅することを含む。

10

【0040】

フロー800は、804において、差動増幅器の出力を差動増幅器に結合されたパストランジスタ(たとえば、図2のトランジスタ204、図3のトランジスタ304、または図4のトランジスタ404)において受け取ることを含む。

20

【0041】

フロー800は、806において、補助増幅器(たとえば、図2の補助増幅器214または図4の補助増幅器414)からの出力信号を補償キャパシタ(たとえば、図2の補償キャパシタ212または図4の補償キャパシタ412)において受け取ることを含む。図2および図4に示すように、補償キャパシタは、差動増幅器の出力ノードに結合されてもよく、補助増幅器の出力ノードは補償キャパシタに結合されてもよく、補助増幅器の入力ノードはパストランジスタに結合されてもよい。補助増幅器は、低電流閉ループ差動増幅器であってもよい。たとえば、低電流は25ナノアンペアの電流であってもよい。

20

【0042】

フロー800は、808において、場合によっては、差動増幅器の出力ノードおよびパストランジスタにアクティプクランプを結合することを含む。アクティプクランプは、パストランジスタからの短絡回路電流サージを制限する。パストランジスタは、バッテリーからの2V～3.6Vの電圧を受け取り、LDO電圧調整器はオフチップ負荷キャパシタに1.8Vの電圧を供給する。

30

【0043】

一態様では、補助増幅器からの出力信号が、補助増幅器からの入力信号によって与えられる利得の量に基づいて補償キャパシタの補償を増強させてもよい。その場合、補償キャパシタの補償がLDO電圧調整器を含む回路を安定化させる。

【0044】

別の態様では、補助増幅器によって与えられる利得の量に基づいてLDO電圧調整器を含む回路のPSRRが向上する場合がある。

40

【0045】

また別の態様では、補助増幅器は、補助増幅器の利得の量を制限する抵抗性負荷を含んでもよい。

【0046】

当業者には、情報および信号が、様々な異なる技術および技法のいずれかを使用して表されてよいことが諒解されよう。たとえば、上記の説明全体にわたって言及されることがあるデータ、命令、コマンド、情報、信号、ビット、シンボル、およびチップは、電圧、電流、電磁波、磁場もしくは磁性粒子、光場もしくは光学粒子、またはそれらの任意の組合せによって表されてもよい。

【0047】

さらに、本明細書で開示する実施形態について説明する様々な例証的な論理ブロック、モジュール、回路、およびアルゴリズムステップが、電子ハードウェア、コンピュータソフトウェア、または両方の組合せとして実装されてもよいことが、当業者には諒解されよ

50

う。ハードウェアとソフトウェアのこの互換性を明確に示すために、上記では、様々な例証的な構成要素、ロック、モジュール、回路、およびステップについて、全般的にそれらの機能の観点から説明した。そのような機能が、ハードウェアとして実現されるか、ソフトウェアとして実現されるかは、特定の適用例と、システム全体に課される設計制約によって決まる。当業者は説明した機能を特定の適用例ごとに様々な方法で実装してもよいが、そのような実装決定は、本開示の範囲からの逸脱を引き起こすものと解釈されるべきでない。

【0048】

本明細書で開示する実施形態に関して説明する様々な例示的な論理ブロック、モジュール、および回路は、汎用プロセッサ、デジタルシグナルプロセッサ(DSP)、特定用途用集積回路(ASIC)、フィールドプログラマブルゲートアレイ(FPGA)もしくは他のプログラマブル論理デバイス、個別のゲートもしくはトランジスタ論理、個別のハードウェア構成要素、または本明細書で説明した機能を果たすように設計されたこれらの任意の組合せを用いて実装されるか、または実行される場合がある。汎用プロセッサはマイクロプロセッサであってもよいが、代替として、プロセッサは任意の従来のプロセッサ、コントローラ、マイクロコントローラ、またはステートマシンであってもよい。プロセッサはまた、コンピューティングデバイスの組合せ、たとえば、DSPとマイクロプロセッサとの組合せ、複数のマイクロプロセッサ、DSPコアと連携した1つもしくは複数のマイクロプロセッサ、または任意の他のそのような構成として実装してもよい。

【0049】

本明細書において開示される実施形態に関して説明した方法、シーケンス、および/またはアルゴリズムは、ハードウェアにおいて直接具現化される場合も、プロセッサによって実行されるソフトウェアモジュールにおいて具現化される場合も、あるいは2つの組合せにおいて具現化される場合もある。ソフトウェアモジュールは、RAMメモリ、フラッシュメモリ、ROMメモリ、EPROMメモリ、EEPROMメモリ、レジスタ、ハードディスク、リムーバブルディスク、CD-ROM、または当技術分野において知られている任意の他の形の記憶媒体内に存在してもよい。例示的な記憶媒体は、プロセッサが記憶媒体から情報を読み取り、記憶媒体に情報を書き込むことができるようプロセッサに結合される。代替として、記憶媒体は、プロセッサと一体化してもよい。プロセッサおよび記憶媒体は、ASICの中に存在する場合がある。ASICはユーザ端末(たとえば、UE)内に存在してもよい。代替として、プロセッサおよび記憶媒体は、個別構成要素としてユーザ端末内に存在する場合がある。

【0050】

1つまたは複数の例示的な実施形態では、説明する機能は、ハードウェア、ソフトウェア、ファームウェア、またはそれらの任意の組合せにおいて実装されてもよい。ソフトウェアで実装される場合、機能は、1つもしくは複数の命令またはコードとして、コンピュータ可読媒体上に記憶されてもよく、またはコンピュータ可読媒体を介して送信されてもよい。コンピュータ可読媒体は、コンピュータ記憶媒体と、ある場所から別の場所へのコンピュータプログラムの伝達を容易にする任意の媒体を含む通信媒体の両方を含む。記憶媒体は、コンピュータによってアクセスされることがある任意の利用可能な媒体であってもよい。限定ではなく例として、そのようなコンピュータ可読媒体は、RAM、ROM、EEPROM、CD-ROMまたは他の光ディスクストレージ、磁気ディスクストレージまたは他の磁気記憶デバイス、あるいは命令またはデータ構造の形態で所望のプログラムコードを搬送または記憶するために使用できるとともにコンピュータによってアクセスできる任意の他の媒体を含むことができる。また、いかなる接続も、厳密にはコンピュータ可読媒体と呼ばれる。たとえば、ソフトウェアが、同軸ケーブル、光ファイバーケーブル、ツイストペア、デジタル加入者回線(DSL)、または赤外線、無線、およびマイクロ波などのワイヤレス技術を使用してウェブサイト、サーバ、または他のリモートソースから送信される場合、同軸ケーブル、光ファイバーケーブル、ツイストペア、DSL、または赤外線、無線、およびマイクロ波などのワイヤレス技術は、媒体の定義に含まれる。本明細書で使用するディスク

10

20

30

40

50

(disk)およびディスク(disc)は、コンパクトディスク(disc)(CD)、レーザーディスク(登録商標)(disc)、光ディスク(disc)、デジタル多用途ディスク(disc)(DVD)、フロッピー(登録商標)ディスク(disk)、およびBlu-ray(登録商標)ディスク(disc)を含み、ディスク(disk)は通常、データを磁気的に再生し、ディスク(disc)は、レーザーを用いてデータを光学的に再生する。上記の組合せもまた、コンピュータ可読媒体の範囲内に含まれるべきである。

【0051】

上記の開示は本開示の例示的な実施形態を示すが、添付の特許請求の範囲によって規定される本開示の範囲から逸脱することなく、本明細書において様々な変更および修正が行われ得ることに留意されたい。本明細書で説明した本開示の実施形態による方法クレームの機能、ステップおよび/またはアクションは、特定の順序で実行される必要はない。さらに、本開示の要素は、単数形において説明または特許請求がなされる場合があるが、単数形に限定することが明示的に述べられていない限り、複数形が企図される。

10

【符号の説明】

【0052】

100 従来のLDO電圧調整器

20

102 差動増幅器

104 トランジスタ

106 負荷キャパシタ

108 抵抗器R₁

110 抵抗器R₂

200 LDO電圧調整器

202 差動増幅器

204 トランジスタ

206 負荷キャパシタ

208 抵抗器R₁

210 抵抗器R₂

212 補償キャパシタ

214 補助増幅器

30

300 LDO電圧調整器

302 差動増幅器

304 トランジスタ

306 負荷キャパシタ

308 抵抗器R₁

310 抵抗器R₂

316 アクティブクランプ

400 LDO電圧調整器

40

402 差動増幅器

404 トランジスタ

406 負荷キャパシタ

408 抵抗器R₁

410 抵抗器R₂

412 補償キャパシタ

414 補助増幅器

416 アクティブクランプ

502 差動増幅器

614 補助増幅器

702 デバイス

704 抵抗器

706 別のデバイス

50

716 アクティブクランプ

I₀ 負荷電流

V_{dd} 正電源電圧

V_{reg} 調整済み出力電圧

【 义 1 】

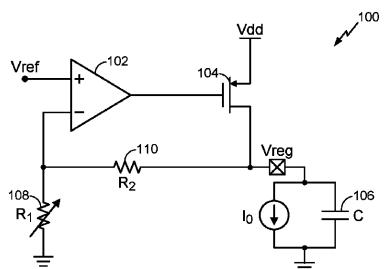


FIG. 1

【図2】

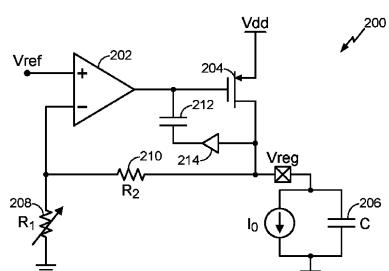


FIG. 2

【 図 3 】

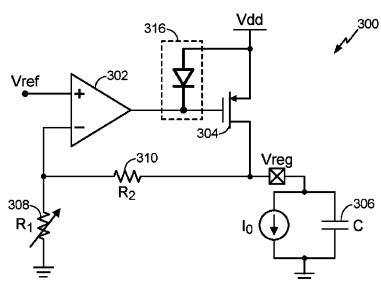
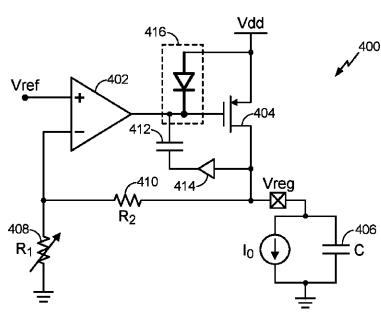


FIG. 3

【 図 4 】



【図 5】

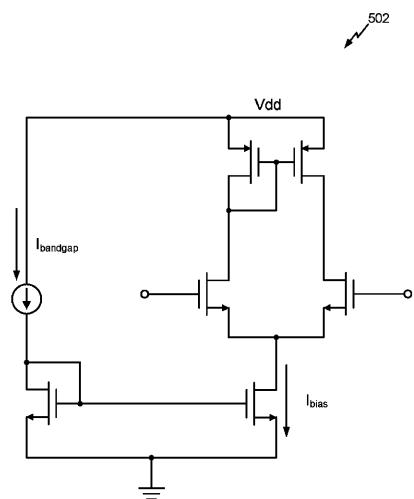


FIG. 5

【図 6】

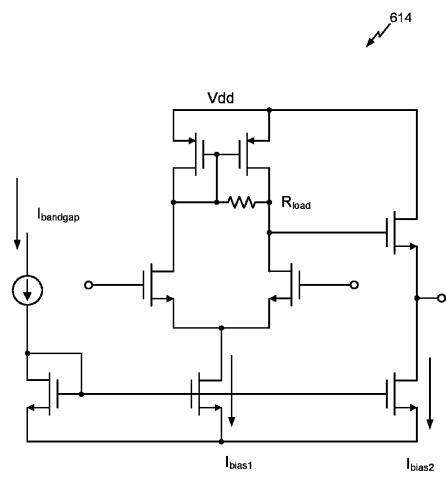


FIG. 6

【図 7】

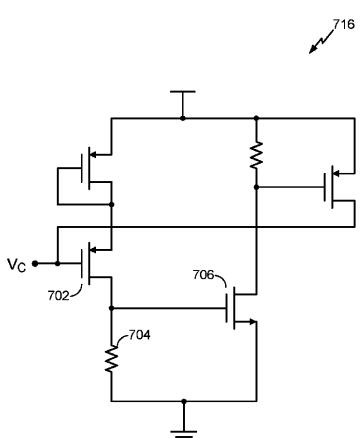
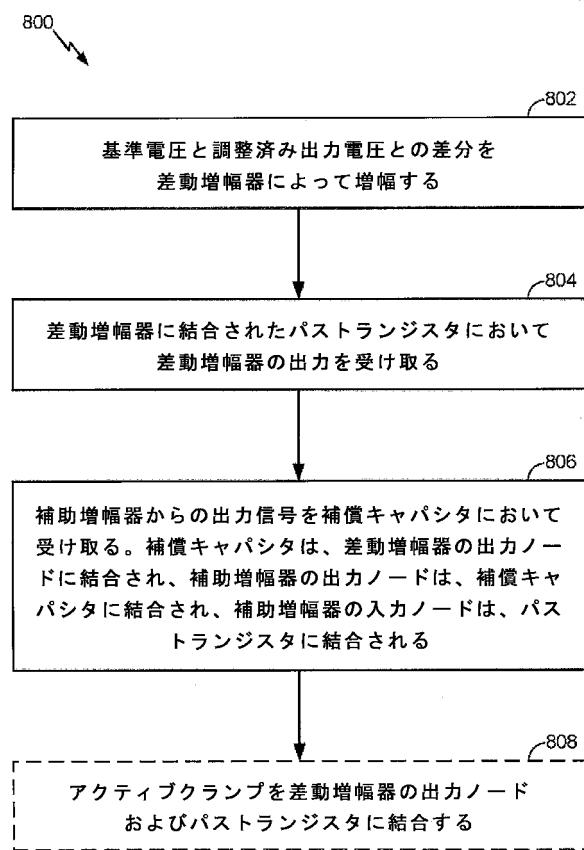


FIG. 7

【図 8】



【国際調査報告】

INTERNATIONAL SEARCH REPORT

International application No PCT/US2017/033812

A. CLASSIFICATION OF SUBJECT MATTER INV. G05F1/573 G05F1/575 ADD.

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols) G05F

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

EPO-Internal

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	COULOT THOMAS ET AL: "Fully integrated power management unit (PMU) using NMOS Low Dropout regulators", EUROCON 2013, IEEE, 1 July 2013 (2013-07-01), pages 1445-1452, XP032497765, DOI: 10.1109/EUROCON.2013.6625168 ISBN: 978-1-4673-2230-0 [retrieved on 2013-10-08] the whole document	1-5, 9, 13-17, 21, 25-30
Y	----- US 2003/111986 A1 (XI XIAOYU FRANK [US]) 19 June 2003 (2003-06-19) paragraph [0008] - paragraph [0052] ----- -/-	6-8, 10-20, 22-24
Y	----- US 2003/111986 A1 (XI XIAOYU FRANK [US]) 19 June 2003 (2003-06-19) paragraph [0008] - paragraph [0052] ----- -/-	6-8, 13-20

<input checked="" type="checkbox"/> Further documents are listed in the continuation of Box C.

<input checked="" type="checkbox"/> See patent family annex.

* Special categories of cited documents :

- "A" document defining the general state of the art which is not considered to be of particular relevance
- "E" earlier application or patent but published on or after the international filing date
- "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
- "O" document referring to an oral disclosure, use, exhibition or other means
- "P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search

Date of mailing of the international search report

19 July 2017

31/07/2017

Name and mailing address of the ISA/

European Patent Office, P.B. 5818 Patentlaan 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Fax: (+31-70) 340-3016

Authorized officer

Schobert, Daniel

INTERNATIONAL SEARCH REPORT

International application No PCT/US2017/033812

C(Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	US 2006/043945 A1 (SOHN IL-YOUNG [KR] ET AL) 2 March 2006 (2006-03-02) paragraph [0013] - paragraph [0061] -----	10-12, 22-24
A	EP 2 564 284 B1 (QUALCOMM INC [US]) 26 March 2014 (2014-03-26) abstract -----	1-30
A	EP 2 816 438 A1 (DIALOG SEMICONDUCTOR GMBH [DE]) 24 December 2014 (2014-12-24) abstract -----	1-30

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No
PCT/US2017/033812

Patent document cited in search report		Publication date	Patent family member(s)		Publication date
US 2003111986	A1	19-06-2003	NONE		
US 2006043945	A1	02-03-2006	KR US	20060019164 A 2006043945 A1	03-03-2006 02-03-2006
EP 2564284	B1	26-03-2014	CN EP ES JP JP KR TW US WO	102906660 A 2564284 A2 2459952 T3 5694512 B2 2013527527 A 20130002358 A 201217939 A 2011267017 A1 2011139739 A2	30-01-2013 06-03-2013 13-05-2014 01-04-2015 27-06-2013 07-01-2013 01-05-2012 03-11-2011 10-11-2011
EP 2816438	A1	24-12-2014	EP US	2816438 A1 2014375289 A1	24-12-2014 25-12-2014

フロントページの続き

(81)指定国 AP(BW,GH,GM,KE,LR,LS,MW,MZ,NA,RW,SD,SL,ST,SZ,TZ,UG,ZM,ZW),EA(AM,AZ,BY,KG,KZ,RU,TJ,TM),EP(AL,AT,BE,BG,CH,CY,CZ,DE,DK,EE,ES,FI,FR,GB,GR,HR,HU,IE,IS,IT,LT,LU,LV,MC,MK,MT,NL,NO,PL,PT,R0,RS,SE,SI,SK,SM,TR),OA(BF,BJ,CF,CG,CI,CM,GA,GN,GQ,GW,KM,ML,MR,NE,SN,TD,TG),AE,AG,AL,AM,AO,AT,AU,AZ,BA,BB,BG,BH,BN,BR,BW,BY,BZ,CA,CH,CL,CN,CO,CR,CU,CZ,DE,DJ,DK,DM,DO,DZ,EC,EE,EG,ES,FI,GB,GD,GE,GH,GM,GT,HN,HR,HU,ID,IL,IN,IR,IS,JP,KE,KG,KH,KN,KP,KR,KW,KZ,LA,LC,LK,LR,LS,LU,LY,MA,MD,ME,MG,MK,MN,MW,MX,MY,MZ,NA,NG,NI,NO,NZ,OM,PA,PE,PG,PH,PL,PT,QA,RO,RS,RU,RW,SA,SC,SD,SE,SG,SK,SL,SM,ST,SV,SY,TH,TJ,TM,TN,TR,TT,TZ

(72)発明者 ババク・ヴァキリ - アミニ

アメリカ合衆国・カリフォルニア・92121-1714・サン・ディエゴ・モアハウス・ドライヴ・5775・クアルコム・インコーポレイテッド

F ターム(参考) 5H430 BB01 BB09 BB11 EE04 FF04 FF13 GG01 HH03 JJ04 LA08
LA13 LB01