

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】平成21年1月8日(2009.1.8)

【公表番号】特表2004-531083(P2004-531083A)

【公表日】平成16年10月7日(2004.10.7)

【年通号数】公開・登録公報2004-039

【出願番号】特願2003-507891(P2003-507891)

【国際特許分類】

H 01 L 23/52 (2006.01)

【F I】

H 01 L 23/52 C

【誤訳訂正書】

【提出日】平成20年11月13日(2008.11.13)

【誤訳訂正1】

【訂正対象書類名】特許請求の範囲

【訂正対象項目名】全文

【訂正方法】変更

【訂正の内容】

【特許請求の範囲】

【請求項1】

積層され垂直電気接続されている少なくとも1つの第一チップ層(1、2、3)および少なくとも1つの第二チップ層(1'、2'、3')を有する三次元半導体回路構成体であって、前記第二チップ層の電子部品に電気的に接続されている接続要素(5)が、前記第一チップ層の電子部品に電気的に接続されている該第一チップ層の接触面(15)に接触することにより、前記第一チップ層の少なくとも1つの電子部品が前記第二チップ層の少なくとも1つの電子部品に電気的に接続されるものである回路構成体において、前記第一チップ層の接触面(15)が複数の相互に絶縁された接触面区域(9)から成り、前記第二チップ層の電気的接続要素(5)が接触した前記接触面区域(9)を前記第一チップ層の電子部品に電気的に接続するデバイスを備え、

前記接触面(15)に接する前記電気的接続要素(5)の接触領域が、前記接触面(15)の接触面区域(9)の表面と等しいか、または小さいことを特徴とする回路構成体。

【請求項2】

前記第二チップ層の電気的接続要素(5)が該第二チップ層を垂直に貫通していることを特徴とする請求項1記載の回路構成体。

【請求項3】

前記接触面区域(9)の寸法が1平方マイクロメートルであることを特徴とする請求項1または2記載の回路構成体。

【請求項4】

前記接触面区域(9)が二次元の接触面アレイ(20)を形成することを特徴とする請求項1～3いずれか1項記載の回路構成体。

【請求項5】

各々が前記第一チップ層の別々の電子部品に関連する前記第二チップ層の複数の電気的接続要素(5)が、前記第一チップ層の接触面アレイ(20)に接触し、

電気的接続要素(5)が接触した接触面区域(9)を特定の接続要素(5)に関連する前記第一チップ層の電子部品に電気的に接続する選択回路を、チップ間接続ドライバーに組み込むか、または前記接触面区域(9)の下に配置することを特徴とする請求項4記載の回路構成体。

【誤訳訂正2】

【訂正対象書類名】明細書

【訂正対象項目名】0018

【訂正方法】変更

【訂正の内容】

【0018】

本発明は多数の接触面アレイに適用すると特に効果を發揮することができる。以下CMOSカメラ・チップを例に説明する。図3は下部チップ層の上部層2表面の接触面アレイ20を示す図である。各々の接触面15は、図3に図示しない上部チップ層のイメージ・センサー、および下部チップ層の評価回路(図示せず)に関連している。個々のチップ層に積層位置合せ誤差があるため、それぞれの接触面15の辺の長さaは、例えば、 $20\text{ }\mu\text{m} \times 20\text{ }\mu\text{m}$ と比較的大きい。これによって、位置合せ誤差約 $\pm 10\text{ }\mu\text{m}$ がカバーされる。接触面15は、例えば、 $0.5\text{ }\mu\text{m}$ の距離dにおいて配列されている。従って、接触面アレイ20の合計寸法は次のようになる。