

【公報種別】特許法第 17 条の 2 の規定による補正の掲載
 【部門区分】第 7 部門第 3 区分
 【発行日】平成 28 年 10 月 13 日 (2016.10.13)

【公表番号】特表 2015-530829 (P2015-530829A)
 【公表日】平成 27 年 10 月 15 日 (2015.10.15)
 【年通号数】公開・登録公報 2015-064
 【出願番号】特願 2015-530059 (P2015-530059)
 【国際特許分類】

H 0 4 L 12/931 (2013.01)

H 0 4 L 12/721 (2013.01)

H 0 4 L 12/753 (2013.01)

【F I】

H 0 4 L 12/931

H 0 4 L 12/721 Z

H 0 4 L 12/753

【手続補正書】

【提出日】平成 28 年 8 月 23 日 (2016.8.23)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

複数のスイッチと、複数のノードと、サブネットマネージャとを有するファブリックにおける発見およびルーティングをサポートするための方法であって、

前記ファブリック内の前記複数のスイッチ各々を、リーフスイッチおよびルートスイッチから選択されたスイッチロールでタグ付けすることを含み、前記タグ付けすることは、前記サブネットマネージャによって検出可能な各スイッチの属性において前記スイッチロールを明確に定義することを含み、

前記複数のスイッチ各々と関連付けられた前記スイッチロールを前記サブセットマネージャを介して検出することと、

前記タグ付けと前記検出に続いて、前記複数のスイッチと関連付けられた、前記検出されたスイッチロールに基づいて、前記ファブリックにファットツリールーティングアルゴリズムを適用することを含み、前記ファットツリールーティングアルゴリズムは、複数のレベルを有するファットツリートポロジを生成する、方法。

【請求項 2】

複数のスイッチを有するファブリックにおける発見およびルーティングをサポートするための方法であって、

前記ファブリック内の 1 つ以上のスイッチをスイッチロールでタグ付けすることと、

前記 1 つ以上のスイッチと関連付けられたスイッチロールをサブネットマネージャを介して検出することと、

前記 1 つ以上のスイッチと関連付けられた、前記検出されたスイッチロールに基づいて、前記ファブリックにルーティングアルゴリズムを適用することを含む、方法。

【請求項 3】

前記サブネットマネージャによって後に検出することができるスイッチロールを、ベンダ属性を用いて明確に定義することをさらに含む、請求項 2 に記載の方法。

【請求項 4】

1つ以上のルートグローバル一意識別子（GUID）をルーティングアルゴリズムに与えることをさらに含む、請求項2または3に記載の方法。

【請求項5】

トポロジ検証に対するおよびファブリックの一貫性検査に対する制約を緩和することをさらに含む、請求項2～4のいずれか一項に記載の方法。

【請求項6】

コンポーネントの交換に続く通常のスイッチ構成維持の一部として前記スイッチロールを保存し復元することをさらに含む、請求項2～5のいずれか一項に記載の方法。

【請求項7】

前記ファブリック内の別の1つ以上のスイッチを別のスイッチロールでタグ付けすることをさらに含む、請求項2～6のいずれか一項に記載の方法。

【請求項8】

前記スイッチロールに基づいて前記ファブリック内の接続性エラーを検出することをさらに含む、請求項1～7のいずれか一項に記載の方法。

【請求項9】

前記ファブリック内の複数のスイッチをファットツリーになるように構成することをさらに含む、請求項2～8のいずれか一項に記載の方法。

【請求項10】

前記ファットツリー内におけるノードが接続されていないリーフスイッチを検出することをさらに含む、請求項9に記載の方法。

【請求項11】

前記リーフスイッチが正しいランクに配置されることを保証することと、
前記ルーティングアルゴリズムが前記ファットツリー上で機能するようにすることとをさらに含む、請求項10に記載の方法。

【請求項12】

ファブリックにおける発見およびルーティングをサポートするためのシステムであって、前記システムは、

1つ以上のマイクロプロセッサと、

前記1つ以上のマイクロプロセッサ上で機能するサブネットマネージャと、

前記ファブリック内の複数のノードと、

前記ファブリック内の複数のスイッチとを備え、

前記複数のスイッチは各々、リーフスイッチおよびルートスイッチから選択されたスイッチロールと関連付けられ、それにより、前記スイッチロールは、前記サブセットマネージャによって検出可能な各スイッチの属性において明確に定義され、

前記サブネットマネージャは、

前記複数のスイッチ各々と関連付けられたスイッチロールを検出し、前記スイッチロールの検出に続いて、前記複数のスイッチと関連付けられた、前記検出されたスイッチロールに基づいて、前記ファブリックにファットツリールーティングアルゴリズムを適用するように構成され、前記ファットツリールーティングアルゴリズムは、複数のレベルを有するファットツリートポロジを生成する、システム。

【請求項13】

複数のスイッチを有するファブリックにおける発見およびルーティングをサポートするためのシステムであって、

1つ以上のマイクロプロセッサと、

前記1つ以上のマイクロプロセッサ上で機能するサブネットマネージャとを備え、前記サブネットマネージャは、

前記ファブリック内の1つ以上のスイッチをスイッチロールでタグ付けし、

前記1つ以上のスイッチと関連付けられたスイッチロールを検出し、

前記1つ以上のスイッチと関連付けられた、前記検出されたスイッチロールに基づいて、前記ファブリックにルーティングアルゴリズムを適用するように、動作する、システム

。

【請求項 1 4】

1 つ以上のプロセッサに、請求項 1 ~ 1 1 のいずれか一項に記載の方法を実現させるコンピュータプログラム。