(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2025年4月24日(24.04.2025)

WIPO | PCT

(10) 国際公開番号
WO 2025/083864 A1

(51) 国際特許分類:
H02M 7/66 (2006.01) *H02J 3/38* (2006.01)
H02J 3/32 (2006.01)

(21) 国際出願番号： PCT/JP2023/037964

(22) 国際出願日： 2023年10月20日(20.10.2023)

(25) 国際出願の言語： 日本語

(26) 国際公開の言語： 日本語

(71) 出願人:三菱電機株式会社(**MITSUBISHI ELECTRIC CORPORATION**) [JP/JP]; 〒1008310 東京都千代田区丸の内二丁目７番３号 (JP).

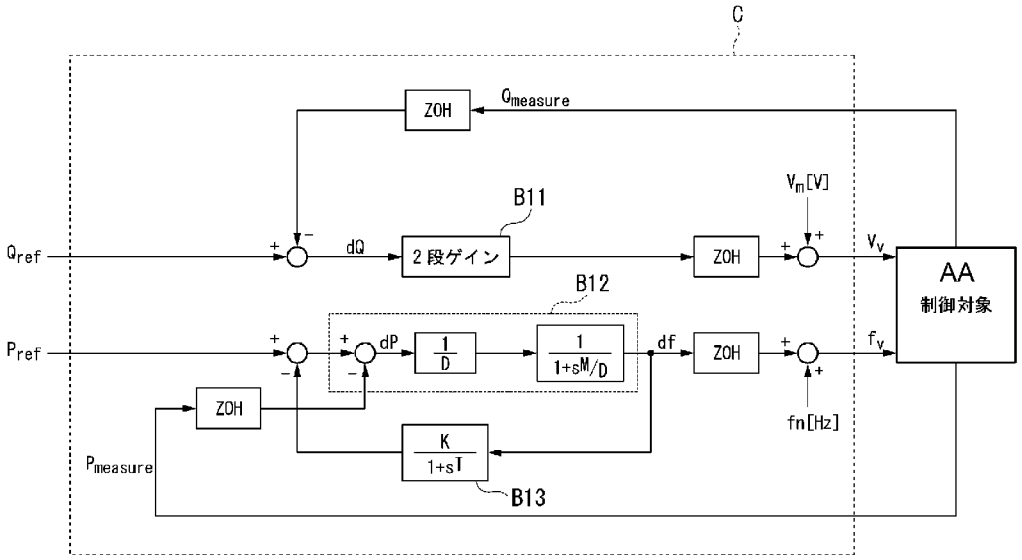
(72) 発明者:川井 由宇(**KAWAI Yu**); 〒1008310 東京都千代田区丸の内二丁目７番３号 三菱電機株式会社内 (JP). 古塩 正展(**KOSHIO Masanobu**); 〒1008310 東京都千代田区丸の内二丁目７番３号 三菱電機株式会社内 (JP). 石山 柊斗(**ISHIYAMA Shuto**); 〒1008310 東京都千代田区丸の内二丁目７番３号 三菱電機株式会社内 (JP).

(74) 代理人:西澤 和純，外(**NISHIZAWA Kazuyoshi** et al.); 〒1006620 東京都千代田区丸の内一丁目９番２号 (JP).

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG,

(54) **Title:** CONTROL DEVICE AND CONTROL METHOD

(54) 発明の名称： 制御装置、及び制御方法



B11 2-stage gain
AA Object to be controlled

(57) **Abstract:** This control device controls an inverter for converting a DC voltage from a storage battery to an AC voltage, the control device comprising: a VSG control unit for performing control so that the frequency of the AC voltage has a virtual inertial force; and a Qv control unit for controlling the amplitude of the AC voltage so that the difference between the command value and measured value of reactive power becomes small. The Qv control unit determines the control amount of the amplitude of the AC voltage in accordance with the relationship between the frequency band of a

WO 2025/083864 A1

[続葉有]

KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, MG, MK, MN, MU, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保護が可能):ARIPO (BW, CV, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

一　国際調査報告（条約第21条(3)）

Qv control system for performing control so as to reduce the difference and the frequency band of a VSG control system controlled by the VSG control unit.

(57) 要約：蓄電池からの直流電圧を交流電圧に変換するインバータを制御する制御装置であって、交流電圧の周波数が仮想的な慣性力を持つように制御するＶＳＧ制御部と、無効電力における指令値と実測値との差分が小さくなるように交流電圧の振幅を制御するＱｖ制御部と、を備え、前記Ｑｖ制御部は、前記差分が小さくなるように制御するＱｖ制御系の周波数帯域と、前記ＶＳＧ制御部によって制御されるＶＳＧ制御系の周波数帯域との関係に応じて、交流電圧の振幅の制御量を決定する。

明　細　書

発明の名称 ： 制御装置、及び制御方法

技術分野

[0001]　本開示は、電源に設けられるインバータを制御する制御装置、及び制御方法に関する。

背景技術

[0002]　電源から負荷に交流電力を供給する電力系統では、需給状況に関わらず、出力する電圧と周波数とが維持されるように制御される。電力系統において再生可能エネルギー電源からの交流電力の導入量が、同期発電機に比べて増加すると、需給バランスが急変しやすくなり、電力系統の安定度が低下する傾向にある。この対策として、仮想同期発電機（ＶＳＧ：Virtual　Synchronous　Generator）制御と呼ばれる技術が知られている（例えば、特許文献１）。ＶＳＧ制御では、電源に設けられるインバータに、同期発電機が持つ慣性力を疑似的に持たせることによって電力系統を安定化させる。

先行技術文献

特許文献

[0003] 特許文献1：特開２０１６－９３１０３号公報

発明の概要

発明が解決しようとする課題

[0004]　しかしながら、複数の分散電源から構成される電源系統においては、各分散電源の間を循環する無効電力Ｑを抑制するためにＱｖ制御が行われることが多い。Ｑｖ制御では、インバータから出力される無効電力Ｑが指令値に近づくように、インバータから出力させる交流電圧の振幅Ｖｖが制御される。一方、ＶＳＧ制御では、インバータから出力される有効電力Ｐが指令値に近づくように、インバータから出力させる交流電圧の周波数ｆｖが制御される。ここで、周波数ｆｖと振幅Ｖｖと皮相電力Ｓ（有効電力Ｐの二乗と無効電力Ｑの二乗を加算した加算値の平方根に相当する電力）とは密接な関係があ

り、周波数ｆｖと振幅Ｖｖのいずれか一方が操作されると、有効電力Ｐと無効電力Ｑの双方に影響する。このため、ＶＳＧ制御とＱｖ制御とが干渉してインバータを適切に制御することが困難となるおそれがあった。

[0005] 本開示は、上記問題を解決すべくなされたもので、その目的は、ＶＳＧ制御とＱｖ制御の両方を実施する場合であっても、インバータを適切に制御することができる制御装置、及び制御方法を提供することにある。

課題を解決するための手段

[0006] 上記問題を解決するために、本開示の一態様は、蓄電池からの直流電圧を交流電圧に変換するインバータを制御する制御装置であって、交流電圧の周波数が仮想的な慣性力を持つように制御するＶＳＧ制御部と、無効電力における指令値と実測値との差分が小さくなるように交流電圧の振幅を制御するＱｖ制御部と、を備え、前記Ｑｖ制御部は、前記差分が小さくなるように制御するＱｖ制御系の周波数帯域と、前記ＶＳＧ制御部によって制御されるＶＳＧ制御系の周波数帯域との関係に応じて、交流電圧の振幅の制御量を決定する。

[0007] 上記問題を解決するために、本開示の一態様は、蓄電池からの直流電圧を交流電圧に変換するインバータを制御する制御装置が行う制御方法であって、ＶＳＧ制御部が、交流電圧の周波数が仮想的な慣性力を持つように制御し、Ｑｖ制御部が、無効電力における指令値と実測値との差分が小さくなるように交流電圧の振幅を制御し、前記Ｑｖ制御部は、前記差分が小さくなるように制御するＱｖ制御系の周波数帯域と、前記ＶＳＧ制御部によって制御されるＶＳＧ制御系の周波数帯域との関係に応じて、交流電圧の振幅の制御量を決定する。

発明の効果

[0008] 本開示によれば、ＶＳＧ制御とＱｖ制御の両方を実施する場合であっても、インバータを適切に制御することができる。

図面の簡単な説明

[0009] [図1]本開示の第１の実施形態に係るマイクログリッドの構成例を示す図であ

る。

[図2]第１の実施形態に係る制御装置Ｃが行う制御を説明するための図である。

[図3]第１の実施形態に係る制御装置Ｃが行う制御を説明するための図である。

[図4]第１の実施形態に係るＱｖ制御を説明するための図である。

[図5]第１の実施形態に係るＱｖ制御を説明するための図である。

[図6]第１の実施形態に係るＱｖ制御を説明するための図である。

[図7]第１の実施形態に係るＱｖ制御を説明するための図である。

[図8]第２の実施形態に係るマイクログリッドの構成例を示す図である。

[図9]第２の実施形態に係る制御装置Ｃが行う制御を説明するための図である。

[図10]第２の実施形態の変形例１に係る制御装置Ｃが行う制御を説明するための図である。

[図11]第２の実施形態の変形例２に係るマイクログリッドの構成例を示す図である。

[図12]第１の実施形態に係る制御装置Ｃとインバータ制御器との関係を説明するため図である。

[図13]第２の実施形態に係る制御装置Ｃとインバータ制御器との関係を説明するための図である。

発明を実施するための形態

[0010] 以下、図面を参照しながら、本開示の実施の形態について説明する。なお、本開示の範囲は、以下の実施の形態に限定されず、本開示の技術的思想の範囲内で任意に変更可能である。

[0011] ＜第１の実施形態＞

図１は、実施の形態１におけるマイクログリッドの構成例を示す図である。図１に示すように、マイクログリッド１は、発電設備２と、複数の受配電設備４と、複数の蓄電池５と、送配電網６と、蓄電池制御システム１０と、

を備えている。マイクログリッド１内の構成要素は、送配電網６によって、互いに接続されている。

[0012] 発電設備２は、例えば、風力発電所、太陽電池、水力発電所、等である。これら以外の種類の発電設備２を用いてもよい。また、複数の種類の発電設備２が組み合わせて用いられてもよい。

[0013] マイクログリッド１は、電力の需給状況に応じて、複数の蓄電池５を充電および放電させるように構成されている。例えば、電力の需要が小さい状況では、発電設備２が生成した電力を用いて、複数の蓄電池５を充電する。また、電力の需要が大きい状況では、発電設備２が生成した電力と、複数の蓄電池５の電力と、を合成して、電力系統に出力する。あるいは、合成された電力を、マイクログリッド１内の負荷に供給してもよい。本実施形態では、マイクログリッド１は独立して電力を生成および消費する自立電力系統を構成する。

[0014] なお、マイクログリッド１は、送配電網６を介して負荷を含む電力系統に接続されていてもよい。この場合、マイクログリッド１と電力系統との間には、不図示の開閉器が設けられてもよい。開閉器は、閉状態と開状態との間で切り替え可能である。開閉器が開状態のときマイクログリッド１と電力系統とが切断され、マイクログリッド１は自立電力系統を構成する。開閉器が閉状態のとき、マイクログリッド１と電力系統３とが接続される。

[0015] 各蓄電池５は、例えば、リチウムイオン電池、ＮＡＳ電池、レドックスフロー電池、等であってもよい。その他の種類の蓄電池５を用いてもよい。

[0016] 蓄電池制御システム１０は、統合コントローラ１１と、複数のＰＣＳ（Power Conditioning System）１２と、を備える。

[0017] 統合コントローラ１１は、複数のＰＣＳ１２を管理する。統合コントローラ１１は、蓄電池制御システム１０を制御する。統合コントローラ１１は、例えば、ＣＥＭＳ（Community Energy Management System）、ＡＥＭＳ（Aria Energy Management System）、ＢＥＭＳ（Building and Energy Management System）等のいずれとして構成されてもよい。統合コントローラ１１は、

演算部、通信部等を有している。演算部は、ＣＰＵ等であり、上記した統合コントローラ１１の機能を実現するための演算を行う。通信部は、各ＰＣＳ１２と、無線または有線による通信を行う。例えば、通信部は、演算部によって生成された指令値、例えば、後述する有効電力Ｐの指令値Ｐｒｅｆ、及び無効電力Ｑの指令値Ｑｒｅｆを各ＰＣＳ１２に伝達する。

[0018] ＰＣＳ１２は、蓄電池５の充放電を制御するインバータＩＮＶを内蔵した分散電源として構成される。ＰＣＳ１２は、インバータＩＮＶを制御する制御装置Ｃ、及び、統合コントローラ１１と通信する通信装置Ｔを有する。本実施形態では、各ＰＣＳ１２は、統合コントローラ１１から通知される指令値、例えば、後述する有効電力Ｐの指令値Ｐｒｅｆ、及び無効電力Ｑの指令値Ｑｒｅｆに応じたＧＦＬ(Grid following)制御を行い、ＰＣＳ１２に対応する蓄電池５を電圧源として機能させる。

[0019] 図２は、第１の実施形態に係る制御装置Ｃが行う制御を説明するための図である。図２には、制御装置Ｃが制御するインバータＩＮＶと、このインバータＩＮＶと、線路インピーダンスＬを介して接続される接続先である負荷または他のインバータＩＮＶなどが模式的に示されている。以下の説明では、接続先である負荷または他のインバータＩＮＶなどのことを、単に、「接続先」と記載する場合がある。

[0020] 図２に示すように、インバータＩＮＶから出力される交流電力の出力電圧ｖ１と、線路インピーダンスＬと、線路インピーダンスＬを流れる電流ｉと、接続先から出力される交流電力の出力電圧ｖ２との関係式は以下の式（１）となる。

[0021] [数1]

$$L\frac{di}{dt} = V_V e^{j2\pi f_V t} - V_0 e^{j(2\pi f_0 t + \theta_0)} \quad \cdots (1)$$

[0022] 但し、ｆｖはインバータＩＮＶから出力される交流電圧の周波数である。ｆｏは接続先から出力される交流電圧の周波数である。θｏは、有効電力Ｐと無効電力Ｑとの位相差である。

[0023] また、本実施形態では、出力電力とは、電力潮流を意味することがある。すなわち、インバータＩＮＶが、接続先としての負荷または他のインバータＩＮＶ或いは送電網Ｅから受電する電力を、負の出力電力とし、接続先としての負荷または他のインバータＩＮＶ或いは送電網Ｅに供給する出力電力と一元的に取り扱うことがある。

[0024] 式（１）において、周波数ｆｖと周波数ｆｏとの差分をΔｆとすると、（１）式の関係は、以下の式（２－１）となる。式（２－１）を電流ｉについて解くと、以下の式（２－２）から式（２－４）となる。

[0025] [数2]

$$f_0 = f_V - \Delta f \quad \cdots (2-1)$$

$$L\frac{di}{dt} = V_V e^{j2\pi f_V t} - V_0 e^{j(2\pi f_V t - 2\pi\Delta f t + \theta_0)} \quad \cdots (2-2)$$

$$Li = \frac{V_V}{j2\pi f_V} e^{j2\pi f_V t} - \frac{V_0}{j2\pi(f_V - \Delta f)} e^{j(2\pi f_V t - 2\pi\Delta f t + \theta_0)} \quad \cdots (2-3)$$

$$i = \frac{V_V}{j2\pi f_V L} e^{j2\pi f_V t} - \frac{V_0}{j2\pi(f_V - \Delta f)L} e^{j(2\pi f_V t - 2\pi\Delta f t + \theta_0)} \quad \cdots (2-4)$$

$$i = -\frac{jV_V}{2\pi f_V L} e^{j2\pi f_V t} + \frac{jV_0\{cos(\theta_0 - 2\pi\Delta f t) + jsin(\theta_0 - 2\pi\Delta f t)\}}{2\pi(f_V - \Delta f)L} e^{j2\pi f_V t} \quad \cdots (2-5)$$

$$i = -\frac{V_0 sin(\theta_0 - 2\pi\Delta f t)}{2\pi(f_V - \Delta f)L} e^{j2\pi f_V t} - j\frac{V_V}{2\pi f_V L} e^{j2\pi f_V t} + j\frac{V_0 cos(\theta_0 - 2\pi\Delta f t)}{2\pi(f_V - \Delta f)L} e^{j2\pi f_V t} \quad \cdots (2-6)$$

[0026] 式（２－４）を用いると、インバータＩＮＶから出力される皮相電力Ｓは、以下の式（３－１）のようになる。ここで、Ｐは、インバータＩＮＶから出力される有効電力である。Ｑは、インバータＩＮＶから出力される無効電力である。式（３－１）から、有効電力Ｐは、式（３－２）のように表現することができる。また、式（３－２）から、無効電力Ｑは、式（３－３）のように表現することができる。

[0027]

[数3]

$$S = P + jQ = \bar{v}i = V_V \frac{V_0 sin(2\pi\Delta ft - \theta_0)}{2\pi(f_V - \Delta f)L} - jV_V \frac{V_V}{2\pi f_V L} + jV_V \frac{V_0 cos(2\pi\Delta ft - \theta_0)}{2\pi(\Delta f - f_D)L}$$

・・・（３－１）

$$P = V_V \frac{V_0 sin(2\pi\Delta ft - \theta_0)}{2\pi(f_V - \Delta f)L} \quad ・・・（３－２）$$

$$Q = -V_V \frac{V_V}{2\pi f_V L} + V_V \frac{V_0 cos(2\pi\Delta ft - \theta_0)}{2\pi(f_V - \Delta f)L} \quad ・・・（３－３）$$

[0028] ＶＳＧ制御では、インバータＩＮＶから出力する交流電圧の周波数ｆｖを調整することによって、ＰＣＳ１２に、同期発電機が持つ慣性力を疑似的に持たせることによって電力系統を安定化させる。ＶＳＧ制御によって、周波数ｆｖが変動すると、接続先における振幅Ｖｏ、周波数ｆｏ及び位相差θｏとの関係に応じて、有効電力Ｐと無効電力Ｑが発生する。また、接続先としての他のインバータＩＮＶが、ＶＳＧ制御を備えるインバータＩＮＶである場合も同様に、有効電力Ｐと無効電力Ｑが発生する。

[0029] 無効電力Ｑが発生した場合において、Ｑｖ制御によって、インバータＩＮＶから出力する交流電圧の振幅Ｖｖを調整すると、無効電力Ｑの出力を抑制することができる。

[0030] しかし、式（３－２）に示すように、有効電力Ｐは、インバータＩＮＶから出力される交流電圧の振幅Ｖｖと周波数ｆｖとの両方をパラメータとして含む。また、式（３－３）に示すように、無効電力Ｑは、インバータＩＮＶから出力される交流電圧の振幅Ｖｖと周波数ｆｖとの両方をパラメータとして含む。

[0031] このため、ＶＳＧ制御によって、有効電力Ｐが指令値Ｐｒｅｆに近づくように、周波数ｆｖを変動させる動作が行われると、周波数ｆｖの変動に伴って無効電力Ｑが変動してしまう。一方、Ｑｖ制御によって、無効電力Ｑが指令値Ｑｒｅｆに近づくように振幅Ｖｖを変動させる動作が行われると、振幅Ｖｖの変動に伴って有効電力Ｐが変動してしまう。このようにして、ＶＳＧ制御とＱｖ制御との間で制御干渉が発生するおそれがある。

[0032] このような制御干渉が発生する事態を回避するための対策として、Ｑｖ制御による振幅Ｖｖの制御量を小さくする制御を行うことが考えられる。この場合、例えば、振幅の変動量に、比較的小さなゲイン、例えば、０．３等といった、０（ゼロ）より大きく１未満である実数に相当するゲイン（利得）を乗算して、振幅Ｖｖの変動が抑制されるように制御する。しかし、Ｑｖ制御による振幅Ｖｖのゲインを下げて小さくしてしまうと、無効電力Ｑを抑制する効果が小さくなってしまう。無効電力Ｑを抑制する効果が小さい場合、特に、ＶＳＧ制御を行うインバータＩＮＶが複数ある蓄電池制御システム１０において、インバータＩＮＶの間で無効電力Ｑを循環させてしまい、無駄な電力損失を発生させてしまうことになる。

[0033] このような課題に対し、本実施形態では、ＶＳＧ制御が、発電量の変動や負荷変動に伴う出力電力の急激な変化を抑制するものであることに着目し、対策を行うこととした。具体的に、本実施形態では、ＶＳＧ制御における制御対象となる比較的高い周波数帯域において、Ｑｖ制御による振幅Ｖｖの変動が発生し難くなるようにした。

[0034] より具体的に、本実施形態では、Ｑｖ制御において、ＶＳＧ制御と干渉し易い高い周波数帯域に適用する高帯域用ゲインと、ＶＳＧ制御と干渉し難い低域の周波数帯域に適用する低帯域用ゲインの２つを設けるようにした。例えば、高帯域用ゲインは、低帯域用ゲインと比較して小さい値に設定される。

[0035] これにより、Ｑｖ制御において、ＶＳＧ制御と干渉し易い高い周波数帯域では高帯域用ゲインを適用することによって振幅Ｖｖの変動を抑えることが可能となる。一方、Ｑｖ制御において、ＶＳＧ制御と干渉し難い低い周波数帯域では低帯域用ゲインを適用することによって、無効電力Ｑを抑制することが可能となる。したがって、制御干渉の回避と、無効電力Ｑの循環による無駄な電力発生の抑制と、を両立させることが可能となる。

[0036] 図３は、第１の実施形態に係る制御装置Ｃが行う制御を説明するための図である。図３に示す「制御対象」とは、図２における接続先に相当し、イン

バータＩＮＶを制御するインバータ制御器、インバータＩＮＶ、インバータ出力フィルタ、及び、インバータＩＮＶを介して接続される電力系統である。ここでのインバータ制御器は、インバータＩＮＶにインバータＩＮＶが出力する交流電圧の振幅及び周波数を設定する装置である。また、インバータＩＮＶを介して接続される電力系統として、例えば、接続先としての他のＰＣＳ１２、他のＰＣＳ１２までの間にある配線及び負荷などである。このようなインバータＩＮＶを介して接続される電力系統との関係に応じて、制御装置Ｃは、インバータＩＮＶから出力させる交流電圧の振幅Ｖｖ及び周波数ｆｖを制御する。

[0037] 図３に示すように、制御装置Ｃは、例えば、制御ブロックＢ１１、Ｂ１２、Ｂ１３、ゼロ次ホールド（Zero Order Hold）ＺＯＨ、加算器、および減算器を備える。

[0038] 制御装置Ｃには、統合コントローラ１１から通知された有効電力Ｐと無効電力Ｑとのそれぞれの指令値である指令値Ｐｒｅｆ及び指令値Ｑｒｅｆが入力される。また、制御装置Ｃには、インバータＩＮＶからの有効電力Ｐと無効電力Ｑとのそれぞれの測定値である実測値Ｐｍｅａｓｕｒｅおよび実測値Ｑｍｅａｓｕｒｅが入力される。実測値Ｑｍｅａｓｕｒｅおよび実測値Ｐｍｅａｓｕｒｅは、例えば電力供給対象となる電力線に取り付けられた計測機によって計測される。

[0039] 制御装置Ｃは、減算器により、無効電力Ｑの偏差ｄＱを演算する。偏差ｄＱは、指令値Ｑｒｅｆと実測値Ｑｍｅａｓｕｒｅとの差分である。制御装置Ｃは、減算器によって、指令値Ｑｒｅｆから、実測値Ｑｍｅａｓｕｒｅをゼロ次ホールドＺＯＨした信号値を減算して得られる差分値を偏差ｄＱとして、制御ブロックＢ１１に出力する。

[0040] 制御ブロックＢ１１はＱｖ制御を行う。制御ブロックＢ１１は「Ｑｖ制御部」の一例である。この図の例では、制御ブロックＢ１１は「２段ゲイン」と記載されている。また、「Ｑｖ制御部」に対応する制御ブロックＢ１１から制御対象までの出力／入力の伝達関数で表現可能な閉ループ系制御系を、

「Ｑｖ制御系」と記載する場合がある。

[0041] 制御ブロックＢ１１は、偏差ｄＱがゼロに近づくように、振幅偏差を演算する。制御ブロックＢは、例えばＰＩ制御などのフィードバック制御を行うことによって、偏差ｄＱがゼロに近づく振幅偏差を演算する。ここでの振幅偏差は、インバータＩＮＶが制御対象に出力する交流電圧の振幅Ｖｖと定格電圧Ｖｍとの差分である。

[0042] ここで、制御ブロックＢ１１がＱｖ制御を行う際に、振幅偏差に適用するゲインついて、図４から図７を用いて説明する。図４から図７は、第１の実施形態に係るＱｖ制御を説明するための図である。

[0043] 図４には、Ｑｖ制御に適用されるゲインの周波数特性Ｌ１～Ｌ３が模式的に示されている。図４の横軸は周波数Ｆであり、縦軸はゲインＧａｉｎである。周波数特性Ｌ１は、従来のＱｖ制御において振幅偏差に適用されるゲインの周波数特性の一例である。周波数特性Ｌ２は、本実施形態において振幅偏差に適用されるゲインの周波数特性である。周波数特性Ｌ３は、従来のＱｖ制御において振幅偏差に適用されるゲインの周波数特性の他の例である。

[0044] 周波数特性Ｌ１は、Ｑｖ制御において振幅偏差に適用されるゲインとして、周波数帯域に依らない一律の値であって、比較的大きなゲインが設定され、無効電力Ｑが抑制されるように動作される場合の特性を示している。この場合、高い周波数帯域において、Ｑｖ制御による制御とＶＳＧ制御とが干渉し、インバータＩＮＶが適切に制御することが困難となる。

[0045] 周波数特性Ｌ３は、Ｑｖ制御において振幅偏差に適用されるゲインとして、周波数帯域に依らない一律の値であって、比較的小さなゲインが設定され、無効電力Ｑがほとんど抑制されないような動作がなされる場合の特性を示している。この場合、Ｑｖ制御による制御とＶＳＧ制御との干渉を抑制することができるが、無効電力Ｑを抑制することができないため、無駄な電力が消費されてしまう。

[0046] これに対し、周波数特性Ｌ２は、ＶＳＧ制御と干渉し易い高い周波数帯域では、比較的小さなゲインである高帯域用ゲインを適用する動作がなされる

。これによって振幅Ｖｖの変動を抑えることが可能となる。一方、ＶＳＧ制御と干渉し難い低い周波数帯域では、比較的大きなゲインである低帯域用ゲインを適用する動作がなされる。これによって、無効電力Ｑを抑制することが可能となる。したがって、制御干渉の回避と、無駄な電力発生の抑制と、を両立させることが可能となる。

[0047] 図５には、制御ブロックＢ１１の構成の例を示すブロック図が示されている。図５に示すように、制御ブロックＢ１１は、例えば、分子と分母がＮ次系の関数で表現できる。ここでＮは任意の自然数である。この図の例では、制御ブロックＢ１１が１次系の関数で構成される場合を例示して説明する。

[0048] 制御ブロックＢ１１は、例えば、乗算器と、第１周波数特性調整器と、第２周波数特性調整器とを備える。乗算器は、Ｋを乗算する乗算器である。ここでのＫは、振幅偏差の利得である。第１周波数特性調整器は、伝達関数｛１／（１＋ｓＴａ）｝を作用させる周波数特性調整器である。第２周波数特性調整器は、伝達関数（１＋ｓＴｂ）を作用させる周波数特性調整器である。ＴａおよびＴｂは時定数である。ｓはラプラス演算子である。

[0049] 制御ブロックＢ１１は、偏差ｄＱに、振幅偏差の利得Ｋを乗算した乗算値に、伝達関数｛１／（１＋ｓＴａ）｝および伝達関数（１＋ｓＴｂ）を作用させた値を、振幅偏差として出力する。これにより、制御ブロックＢ１１は、偏差ｄＱに、伝達関数｛Ｋ・（１＋ｓＴｂ）／（１＋ｓＴａ）｝を作用させた値を、振幅偏差として出力することができる。

[0050] ここで、低帯域用ゲインを、高帯域用ゲインより大きくする場合は、時定数Ｔｂを、時定数Ｔａより小さくする必要がある。

[0051] また、時定数ＴａとＴｂは、Ｑｖ制御系以外の制御系特性、すなわち、ＶＳＧ制御及び制御ブロックＢ１３によるガバナ（調速器）制御に影響が出ない程度に大きな時定数が設定されることが望ましい。

[0052] 例えば、本実施形態のＱｖ制御を行うための制御パラメータである、時定数ＴａとＴｂ、および振幅偏差の利得Ｋを決定する方法として、第１段階から第３段階の順に３つの段階を経ての制御パラメータを決定することが考え

られる。第１段階では時定数Ｔｂを決定する。第２段階では低い周波数帯域においてゲインを収束させた場合の収束値に係る振幅偏差の利得Ｋに対応する低帯域用ゲインを決定する。第３段階では高い周波数帯域において安定性に係る高帯域用ゲインに対応させる（Ｋ・Ｔｂ／Ｔａ）を決定する。時定数Ｔａは、第３段階において間接的に決定される。

[0053] 図６には、本実施形態のＱｖ制御において振幅偏差に適用されるゲインの周波数特性であるゲイン特性が示されている。図６の横軸は角周波数ωであり、縦軸はゲインＧである。図６において、実線は本実施形態のＱｖ制御（２段ゲイン）の周波数特性を示す。破線は、振幅偏差の利得Ｋの周波数特性を示す。一点鎖線は、第１周波数特性調整器に対応する伝達関数｛１／（１＋ｓＴａ）｝の周波数特性を示す。二点鎖線は、第２周波数特性調整器に対応する伝達関数（１＋ｓＴｂ）の周波数特性を示す。

[0054] 図６の例において、制御パラメータとしての振幅偏差の利得Ｋは、「２」である。これは、増幅前より約６［ｄＢ］相当増幅することを意味する。また、時定数Ｔａは、０．１［ｓｅｃ］である。これは、伝達関数｛１／（１＋ｓＴａ）｝の周波数特性においてゲインＧが３［ｄＢ］程度減衰するカットオフ周波数に対応する時定数である。また、時定数Ｔｂは、０．０１［ｓｅｃ］である。これは、伝達関数（１＋ｓＴｂ）の周波数特性においてゲインＧが３［ｄＢ］程度増加する周波数に対応する時定数である。

[0055] 伝達関数と周波数特性との関係は、伝達関数におけるラプラス演算子ｓを、正弦波に対応する複素数ｊωに置換することによって求めることができる。具体的には、式（４－１）に示すように、伝達関数｛Ｋ・（１＋ｓＴｂ）／（１＋ｓＴａ）｝におけるラプラス演算子ｓを複素数ｊωに置換した伝達関数｛Ｋ・（１＋ｊωＴｂ）／（１＋ｊωＴａ）｝において、式（４－２）に示すように角周波数ωを０に近づけた場合の極限値が、低帯域用ゲインに相当する。この図の例では、低帯域用ゲインは、振幅偏差の利得Ｋである。また、式（４－３）に示すように、伝達関数｛Ｋ・（１＋ｊωＴｂ）／（１＋ｊωＴａ）｝において、角周波数ωを無限大∞に近づけた場合の極限値が

、高帯域用ゲインに相当する。この図の例では、高帯域用ゲインは、（Ｋ・Ｔｂ／Ｔａ）である。すなわち、この図の例におけるゲイン特性では、低い周波数帯域において低帯域用ゲインである振幅偏差の利得Ｋとなり、高い周波数帯域において高帯域用ゲインである（Ｋ・Ｔｂ／Ｔａ）となる。この図の例では、低帯域用ゲインと、高帯域用ゲインとのゲイン差は、約２０［ｄＢ］である。

[0056] [数4]

$$K\frac{1+sTb}{1+sTa} \quad \cdots(4-1)$$

$$\lim_{\omega\to 0} K\frac{1+j\omega Tb}{1+j\omega Ta} = K \quad \cdots(4-2)$$

$$\lim_{\omega\to \infty} K\frac{1+j\omega Tb}{1+j\omega Ta} = K\frac{Tb}{Ta} \quad \cdots(4-3)$$

[0057] 図７には、本実施形態のＱｖ制御において振幅偏差に適用されるゲインの位相特性が示されている。図７には、図６に示すゲイン特性を有する伝達関数の位相特性が示されている。図７の横軸は角周波数ωであり、縦軸は位相∠Ｇである。図７において、実線は本実施形態のＱｖ制御（２段ゲイン）の位相特性を示す。破線は、振幅偏差の利得Ｋの位相特性を示す。一点鎖線は、第１積分器に対応する伝達関数｛１／（１＋ｓＴａ）｝の位相特性を示す。二点鎖線は、第２積分器に対応する伝達関数（１＋ｓＴｂ）の位相特性を示す。図７の例において、本実施形態のＱｖ制御（２段ゲイン）は、最大で５０［ｄｅｇ．］程度の遅れが発生する。以上の通り、制御パラメータは、制御ブロックＢ１１に加え、ゼロ次ホールドＺＯＨや制御対象の伝達関数で表現されるＱｖ制御系が不安定にならないように設定する必要がある。Ｑｖ制御系の安定性の判別方法として、ナイキストの安定判別法など一般的な制御理論を用いることができる。

[0058] 図３の説明に戻り、制御装置Ｃにおいて、制御ブロックＢ１１によって演算された振幅偏差をゼロ次ホールドＺＯＨし、ゼロ次ホールドＺＯＨした振幅偏差に、定格電圧Ｖｍを加算し、その加算値を、振幅Ｖｖとして出力する

。

[0059] また、図３の下部に示すように、制御装置Ｃは、有効電力Ｐに基づく周波数ｆｖの制御を行う。制御装置Ｃは、減算器により、有効電力Ｐの指令値Ｐｒｅｆから調速器出力値を減算した減算器出力差分値を演算し、演算した減算器出力差分値を、制御ブロックＢ１２に対して出力する。ここでの調速器出力値は、制御ブロックＢ１３からの出力値である。制御ブロックＢ１３は、同期発電機における回転速度を一定に保つためのガバナ（調速器）を模した制御を行う機能ブロックである。

[0060] 制御ブロックＢ１２は、ＶＳＧ制御を行う。制御ブロックＢ１２は「ＶＳＧ制御部」の一例である。また、「ＶＳＧ制御部」に対応する制御ブロックＢ１２から制御対象までの出力／入力の伝達関数で表現可能な閉ループ系制御系を、「ＶＳＧ制御系」と記載する場合がある。制御ブロックＢ１２は、有効電力Ｐの偏差ｄＰを演算する。偏差ｄＰは、減算器出力差分値と、実測値Ｐｍｅａｓｕｒｅとの差分である。制御ブロックＢ１２は、減算器によって、減算器出力差分値から、実測値Ｐｍｅａｓｕｒｅをゼロ次ホールドＺＯＨした信号値を減算して得られる差分値を偏差ｄＰとする。

[0061] 制御ブロックＢ１２は、偏差ｄＰに基づいて周波数偏差ｄｆを演算する。制御ブロックＢ１２は、偏差ｄｆを演算する際に、疑似的に同期発電機が有する慣性力を持たせるために、制動パラメータＤおよび慣性パラメータＭに対応させた伝達関数を作用させる。具体的に、制御ブロックＢ１２は、偏差ｄＰを制動パラメータＤで除算し、その除算値に、伝達関数｛１／（１＋ｓＭ／Ｄ）｝を作用させた値を、周波数偏差ｄｆとして出力する。制御ブロックＢ１２は、周波数偏差ｄｆをゼロ次ホールドＺＯＨした信号値に、定格周波数ｆｎを加算した加算値を、周波数ｆｖとして出力する。また、制御ブロックＢ１２は、周波数偏差ｄｆを制御ブロックＢ１３に出力する。

[0062] 制御ブロックＢ１３は、ガバナ（調速器）のような振る舞いを疑似的に行う。制御ブロックＢ１３は、周波数偏差ｄｆに、伝達関数｛Ｋ／（１＋ｓＴ）｝を作用して調速器出力値を算出する。Ｔは、調速器時定数を示す。調速

器時定数Ｔは、積分時間に相当する時定数である。ここでのＫは、調速器の利得を示す。制御ブロックＢ１３は、算出した調速器出力値をフィードバックする。

[0063] 以上説明したように、第１の実施形態に係る制御装置Ｃは、蓄電池５からの直流電圧を交流電圧に変換するインバータＩＮＶを制御する制御装置である。制御装置Ｃは、制御ブロックＢ１２（ＶＳＧ制御部）と、制御ブロックＢ１１（Ｑｖ制御部）とを備える。制御ブロックＢ１２（ＶＳＧ制御部）は、交流電圧の周波数が仮想的な慣性力を持つように制御する。制御ブロックＢ１１（Ｑｖ制御部）は、無効電力Ｑにおける指令値Ｑｒｅｆと実測値Ｑｍｅａｓｕｒｅとの差分が小さくなるように交流電圧の振幅を制御する。制御ブロックＢ１１（Ｑｖ制御部）は、無効電力における指令値と実測値との差分が小さくなるように制御するＱｖ制御系の周波数帯域と、ＶＳＧ制御部によって制御されるＶＳＧ制御系の周波数帯域との関係に応じて、交流電圧の振幅の制御量、例えば、振幅偏差に乗算するゲインの値、を決定する。これにより、第１の実施形態に係る制御装置Ｃは、ＶＳＧ制御によって制御される周波数帯域と、制御されない周波数帯域とで、Ｑｖ制御によって振幅Ｖｖを変動させる変動量を変えることできる。例えば、ＶＳＧ制御系において制御される周波数帯域において振幅Ｖｖを変動させる変動量を小さくして制御干渉を回避し、ＶＳＧ制御系において制御されない周波数帯域において振幅Ｖｖを変動させる変動量を大きくして無効電力Ｑの発生を抑制することが可能である。したがって、ＶＳＧ制御とＱｖ制御の両方を実施する場合であっても、インバータを適切に制御することができる。

[0064] また、第１の実施形態に係る制御装置Ｃでは、制御ブロックＢ１１（Ｑｖ制御部）は、高帯域用ゲイン（第１ゲイン）と低帯域用ゲイン（第２ゲイン）とを備える。高帯域用ゲイン（第１ゲイン）は、Ｑｖ制御系と、ＶＳＧ制御系の干渉緩和を目的としたゲインである。低帯域用ゲイン（第２ゲイン）は、差分の定常偏差低減を目的としたゲインである。差分は、無効電力Ｑにおける指令値Ｑｒｅｆと実測値Ｑｍｅａｓｕｒｅとの差分である。高帯域用

ゲイン（第１ゲイン）は、低帯域用ゲイン（第２ゲイン）より小さい値である。これにより、第１の実施形態に係る制御装置Ｃは、周波数帯域に応じたゲインの調整、つまり２段ゲインを実現させることができる。ＶＳＧ制御における制御対象となる周波数帯域（比較的高い周波数帯域）において、Ｑｖ制御による振幅Ｖｖの変動が発生し難くなるようにしてＶＳＧ制御と干渉しないように制御することができる。また、ＶＳＧ制御における制御対象とならない周波数帯域（比較的低い周波数帯域）において、Ｑｖ制御による振幅Ｖｖを変動させて、無効電力Ｑの循環による無駄な電力発生が抑制されるように制御することができる。

[0065] また、第１の実施形態に係る制御装置Ｃでは、制御ブロックＢ１１（Ｑｖ制御部）は、無効電力Ｑにおける指令値Ｑｒｅｆと実測値Ｑｍｅａｓｕｒｅとの差分が小さくなるように振幅偏差量を演算する。制御ブロックＢ１１（Ｑｖ制御部）は、演算した振幅偏差量に、伝達関数｛Ｋ・（１＋ｓＴｂ）／（１＋ｓＴａ）｝を作用させることによって、振幅偏差量に、Ｑｖ制御系の周波数帯域に応じたゲインである、高帯域用ゲイン（第１ゲイン）又は低帯域用ゲイン（第２ゲイン）を乗算させた制御量を、振幅Ｖｖを変動させる変動量として演算する。伝達関数｛Ｋ・（１＋ｓＴｂ）／（１＋ｓＴａ）｝は、ＶＳＧ制御部系の周波数帯域において増幅量が小さくなるように、時定数Ｔａ、Ｔｂが設定された関数である。これにより、第１の実施形態に係る制御装置Ｃでは、振幅偏差量に対応する信号に、ＶＳＧ制御において制御対象とする周波数帯域の信号を遮断するフィルタを通過させることによって、２段ゲインを実現させることができ、ＶＳＧ制御における制御対象となる周波数帯域（比較的高い周波数帯域）において、ＶＳＧ制御と干渉しないように、ＶＳＧ制御における制御対象とならない周波数帯域（比較的低い周波数帯域）において無効電力Ｑの循環を抑制が発生し難くなるように制御することができる。

[0066] ＜第２の実施形態＞

ここで、第２の実施形態について説明する。本実施形態では、無効電力Ｑ

の指令値Ｑｒｅｆが、統合コントローラ１１から通知されない点において、上述した実施形態と相違する。

[0067] 例えば、Ｑｒｅｆの指令値が０（ゼロ）に固定され、かつ、制御対象である他のＰＣＳ１２、配線、負荷等の電力系統によって要求される無効電力Ｑの電力量がＱａ（実測値Ｑｍｅａｓｕｒｅ）であると仮定する。この場合、Ｑｖ制御によって演算される振幅Ｖｖは、常に定格電圧Ｖｍより大きい振幅値となる。

[0068] ここで、蓄電池制御システム１０において、上記と同様のＱｖ制御を備えるＰＣＳ１２が存在する場合、複数のＰＣＳ１２において、それぞれが定格電圧Ｖｍより大きい振幅Ｖｖを出力するように制御が行われる。これにより各ＰＣＳ１２において出力される交流電圧の振幅Ｖｖが変化し、振幅Ｖｖが変化する度に各ＰＣＳ１２で測定される無効電力Ｑの実測値Ｑｍｅａｓｕｒｅが変化し、実測値Ｑｍｅａｓｕｒｅが変化する度に他のＰＣＳ１２が演算する振幅Ｖｖが連動して変化する。このような変化の連鎖によっては、蓄電池制御システム１０が適切に制御されない可能性が高いから、回避できた方がよい。変化の連鎖を回避するために、例えば、ゲインを下げて小さくし、Ｑｖ制御による振幅Ｖｖの変動量を小さくするような対策をすることが考えられる。しかしながらこの場合、負荷端電圧のばらつきが大きくなる。

[0069] このような課題に対し、本実施形態では、制御装置Ｃが、無効電力Ｑの指令値Ｑｒｅｆを演算するようにした。制御装置Ｃは、予め、制御対象の電力系統から要求される無効電力Ｑａ（実測値Ｑｍｅａｓｕｒｅ）を指令値Ｑｒｅｆに設定し、振幅Ｖｖを演算する。

[0070] 蓄電池制御システム１０において、上記と同様のＱｖ制御を備えるＰＣＳ１２が存在する場合、複数のＰＣＳ１２において、それぞれが定格電圧Ｖｍに限りなく近い振幅Ｖｖを出力するように制御が行われる。これにより各ＰＣＳ１２において出力される交流電力における振幅Ｖｖの変動量が抑えられ、変化の連鎖が抑制される。例えば、ゲインを下げて小さくし、Ｑｖ制御による振幅Ｖｖの変動量を小さくするような対応をした場合でも、負荷端電圧

のばらつきを改善することができる。

[0071] 本実施形態では、各ＰＣＳ１２においてＶＳＧ制御が行われ、各ＰＣＳ１２から出力される交流電圧の周波数の差分Δｆが０（ゼロ）に近づいていく理想状態に徐々に収束することに着目し、対策を行うこととした。具体的に、本実施形態では、各ＰＣＳ１２から出力される交流電圧の周波数の差分Δｆが０（ゼロ）となったと仮定して、無効電力Ｑが抑制されるように、指令値Ｑｒｅｆを演算するようにした。このように指令値Ｑｒｅｆを演算することによって、各ＰＣＳ１２においてＶＳＧ制御による制御が収束した理想状態となったときに、無効電力Ｑが効果的に抑制されるように予め準備することができる。

[0072] 以下、本実施形態のマイクログリッド１について指令値Ｑｒｅｆを演算する構成を、図８～図９を用いて説明する。以下では上述した実施形態と異なる構成について主に説明し、上述した実施形態と同様の構成については同じ符号を付してその説明を省略する。

[0073] 図８は、第２の実施形態に係るマイクログリッドの構成例を示す図である。図８に示すように、マイクログリッド１は、統合コントローラ１１ａを備える。統合コントローラ１１ａは、各ＰＣＳ１２に対し、有効電力Ｐの指令値Ｐｒｅｆを通知するが、無効電力Ｑの指令値Ｑｒｅｆについては通知しない。

[0074] 図９は、第２の実施形態に係るマイクログリッドの構成例を示す図である。図９に示すように、制御装置Ｃは、制御ブロックＢ１４（無効電力指令設定部）を備える。制御ブロックＢ１４（無効電力指令設定部）は、有効電力Ｐおよび無効電力Ｑのそれぞれの実測値である実測値Ｐｍｅａｓｕｒｅ、および実測値Ｑｍｅａｓｕｒｅに基づいて、無効電力Ｑの指令値Ｑｒｅｆを演算する。以下、制御ブロックＢ１４（無効電力指令設定部）が、無効電力Ｑの指令値Ｑｒｅｆを演算する方法について説明する。

[0075] まず、制御ブロックＢ１４は、式（５－１）に示すように、周波数ｆｖと周波数ｆｏとの差分Δｆが０（ゼロ）であるとして、有効電力Ｐを式（５－

２）、および無効電力Ｑを式（５－３）に示すようにそれぞれ演算する。式（５－２）は、式（３－２）における差分Δｆに０（ゼロ）を代入することにより算出することができる。式（５－３）は、式（３－３）における差分Δｆに、０（ゼロ）を代入することにより算出することができる。

[0076] [数5]

$$\Delta f = 0 \quad \cdots (5-1)$$

$$P = -V_V \frac{V_0 sin\theta_0}{2\pi f_V L} \quad \cdots (5-2)$$

$$Q = \frac{V_V}{2\pi f_V L}(V_0 cos\theta_0 - V_V) \quad \cdots (5-3)$$

[0077] 次に、制御ブロックＢ１４は、式（５－２）及び式（５－３）を用いて、有効電力と無効電力との位相差θｏを推定する。例えば、制御ブロックＢ１４は、式（５－２）及び式（５－３）を用いて、式（５－４）に示すように皮相電力Ｓを、複素数を用いたベクトル表現で表す。式（５－４）を、振幅Ｖｏについて解くことによって式（５－５）及び式（５－６）に示すような振幅Ｖｏのベクトル表現を算出する。そして、式（５－６）を用いて、振幅Ｖｏのスカラー値を、式（５－７）のように求めることができる。また、式（５－６）を用いて、位相差θｏのスカラー値を、式（５－８）のように求めることができる。

[0078]

[数6]

$$P+jQ=-V_V\frac{V_0sin\theta_0}{2\pi f_V L}+j(V_0cos\theta_0-V_V)\frac{V_0sin\theta_0}{2\pi f_V L} \quad \cdots(5-4)$$

$$V_0cos\theta_0+jV_0sin\theta_0=V_V+\frac{Q}{\left(\frac{V_V}{2\pi f_V L}\right)}-j\frac{P}{\left(\frac{V_V}{2\pi f_V L}\right)} \quad \cdots(5-5)$$

$$V_0e^{j\theta_0}=V_V+\frac{Q}{\left(\frac{V_V}{2\pi f_V L}\right)}-\frac{jP}{\left(\frac{V_V}{2\pi f_V L}\right)} \quad \cdots(5-6)$$

$$V_0=\sqrt{\left\{V_V+\frac{Q}{\left(\frac{V_V}{2\pi f_V L}\right)}\right\}^2+\left\{\frac{P}{\left(\frac{V_V}{2\pi f_V L}\right)}\right\}^2} \quad \cdots(5-7)$$

$$\theta_0=\tan^{-1}\frac{-\frac{P}{\left(\frac{V_V}{2\pi f_V L}\right)}}{V_V+\frac{Q}{\left(\frac{V_V}{2\pi f_V L}\right)}}=\tan^{-1}\frac{-P}{V_V\left(\frac{V_V}{2\pi f_V L}\right)+Q} \quad \cdots(5-8)$$

[0079] 振幅Ｖｏが計測器などを用いて測定可能である場合、制御ブロックＢ１４は、振幅Ｖｏの測定値に基づいて線路インピーダンスＬを推定する。また、振幅Ｖｏが、規定の範囲内となるように、定格電圧Ｖｍを調整するようにしてもよい。制御ブロックＢ１４は、式（５－７）に示す位相差θｏに線路インピーダンスＬを代入した値に基づいて、差分Δｆが０（ゼロ）に近づくにつれ無効電力Ｑが抑制されるような指令値Ｑｒｅｆを演算する。

[0080] 振幅Ｖｏが測定できない場合、制御ブロックＢ１４は、予め設定した値、或いは代表値な度を用いて、線路インピーダンスＬを設定する。制御ブロックＢ１４は、式（５－７）に示す位相差θｏに線路インピーダンスＬを代入した値に基づいて、無効電力Ｑの指令値Ｑｒｅｆを演算する。

[0081] 制御ブロックＢ１４は、位相差θoの推定値に、ローパスフィルタをかけることによって、ノイズに相当する周波数変化成分を除去した値を、位相差θoとして無効電力Ｑの指令値Ｑｒｅｆを演算するようにしてもよい。

[0082] 以上説明したように、第２の実施形態に係る制御装置Ｃでは、制御ブロックＢ１４（無効電力指令設定部）をさらに備える。制御ブロックＢ１４（無

効電力指令設定部）は、実測値Ｐｍｅａｓｕｒｅおよび実測値Ｑｍｅａｓｕｒｅを用いて、無効電力Ｑの指令値Ｑｒｅｆを演算する。制御ブロックＢ１４（無効電力指令設定部）は、接続先として電力系統、例えば他のＰＣＳ１２、他のＰＣＳ１２までの間にある配線及び負荷など接続先である電力系統、例えば他のＰＣＳ１２、配線、負荷などとの周波数の差分Δｆがゼロであると仮定して、指令値Ｑｒｅｆを演算する。これにより、第２の実施形態に係る制御装置Ｃでは、各ＰＣＳ１２から出力される交流電圧の周波数の差分Δｆが０（ゼロ）に近づく理想状態に徐々に近づいていくにつれ、無効電力Ｑが抑制されるような指令値Ｑｒｅｆを算出し、算出した指令値Ｑｒｅｆに基づく振幅Ｖｖを出力することができる。したがって、無効電力Ｑが抑制されるように振幅を制御することができる。

[0083] また、第２の実施形態において、制御ブロックＢ１４（無効電力指令設定部）は、接続先である電力系統との連結点における振幅Ｖｏに基づいて連結点までの線路インピーダンスＬを演算し、演算した線路インピーダンスＬに基づいて位相差θｏを演算し、位相差θｏに基づいて指令値Ｑｒｅｆを演算する。これにより、第２の実施形態に係る制御装置Ｃでは、上述した効果と同様の効果を奏する。

[0084] ＜第２の実施形態の変形例１＞

ここで、第２の実施形態の変形例１について説明する。本変形例では、Ｑｖ制御において周波数帯域に応じたゲイン設定を行わず、従来の通り、周波数帯域に依らない一律のゲインを設定する。

[0085] 図１０は、第２の実施形態に係る制御装置Ｃが行う制御を説明するための図である。図１０に示すように、本変形例において、制御ブロックＢ１１は、従来のＱｖ制御を行う。本変形例の制御ブロックＢ１１は、無効電力Ｑにおける指令値Ｑｒｅｆと実測値Ｑｍｅａｓｕｒｅとの差分である偏差ｄＱを０（ゼロ）に近づけるように振幅偏差を演算し、演算した振幅偏差を、その振幅偏差における時系列変化に対応する周波数が高いか低いかに関わらず、一律の利得Ｇを乗算した値を出力する。

[0086] 本変形例では、前段にある制御ブロックＢ１４において演算された、実測値Ｑｍｅａｓｕｒｅに近い指令値Ｑｒｅｆが制御ブロックＢ１１に入力される。このため、偏差ｄＱが０（ゼロ）に近い値となり、振幅偏差が大きな値とはならない。このため、従来のようなＱｖ制御、つまり周波数帯域に依らずに一律の利得Ｇで増幅するＱｖ制御を行っても、ＶＳＧ制御との制御干渉を抑制することができる。しかも、ＶＳＧ制御によって差分Δｆが０（ゼロ）に近づいた理想状態において無効電力Ｑが抑制されるように指令値Ｑｒｅｆが演算される。このため、ＶＳＧ制御が収束した理想状態において無効電力Ｑが抑制されることになり、ＶＳＧ制御との制御干渉を抑制しつつ、無効電力Ｑを抑制して無駄な電力消費を抑えることができる。

[0087] 以上説明したように、第２の実施形態の変形例１に係る制御装置Ｃは、制御ブロックＢ１２（ＶＳＧ制御部）と、制御ブロックＢ１１（Ｑｖ制御部）と、制御ブロックＢ１４（無効電力指令設定部）を備える。制御ブロックＢ１２（ＶＳＧ制御部）は、交流電圧の周波数が仮想的な慣性力を持つように制御する。制御ブロックＢ１１（Ｑｖ制御部）は、無効電力Ｑにおける指令値Ｑｒｅｆと実測値Ｑｍｅａｓｕｒｅとの差分が小さくなるように交流電圧の振幅を制御する。制御ブロックＢ１４（無効電力指令設定部）は、無効電力Ｑの指令値Ｑｒｅｆを演算する。制御ブロックＢ１４（無効電力指令設定部）は、有効電力Ｐの実測値Ｐｍｅａｓｕｒｅおよび無効電力Ｑの実測値Ｑｍｅａｓｕｒｅを用いて、インバータＩＮＶを介して接続する接続先の電力系統との連結点においてΔｆが０（ゼロ）であると仮定した場合における無効電力Ｑの指令値Ｑｒｅｆを演算する。ここでのΔｆは、インバータＩＮＶから出力された交流電圧の周波数ｆｖと、接続点における交流電圧の周波数ｆｏとの差分である。つまり、インバータＩＮＶの出力した交流電圧の周波数ｆｖと連結点における交流電圧の周波数ｆｏとが同じ周波数であり、蓄電池制御システム１０において周波数が安定した理想状態にあると仮定して指令値Ｑｒｅｆを演算する。これにより、第２の実施形態の変形例１に係る制御装置Ｃでは、ＶＳＧ制御により蓄電池制御システム１０において周波数が安

定した理想状態に制御されることを想定し、理想状態において無効電力Ｑが抑制されるようにＱｖ制御を行う。これによってＶＳＧ制御との制御干渉を抑制しつつ、無効電力Ｑを抑制して無駄な電力消費を抑えることができる。

[0088] ＜第２の実施形態の変形例２＞

ここで、第２の実施形態の変形例２について説明する。本変形例では、統合コントローラ１１を備えない点において、上述した実施形態と相違する。

[0089] 図１１は、第２の実施形態の変形例２に係るマイクログリッドの構成例を示す図である。図１１に示すように、蓄電池制御システム１０は、１つのＰＣＳ１２と、蓄電池５とを備える。制御装置Ｃは、蓄電池５を含む蓄電池制御システム１０の電力供給能力に応じて予め定められた有効電力Ｐに対応する指令値Ｐｒｅｆに基づき、制御ブロックＢ１２（ＶＳＧ制御部）によってＶＳＧ制御を行う。また、制御装置Ｃは、第２の実施形態と同様に、制御ブロックＢ１４（無効電力指令設定部）により無効電力Ｑの指令値Ｑｒｅｆを演算し、演算した指令値Ｑｒｅｆに基づいて制御ブロックＢ１１（Ｑｖ制御部）によりＱｖ制御を行う。

[0090] 制御ブロックＢ１１（Ｑｖ制御部）によるＱｖ制御は、２段ゲインによるＱｖ制御が行われてもよいし、従来の通り、周波数帯域に依らない一律のゲインを設定する。ここでの２段ゲインによるＱｖ制御とは、周波数帯域に応じて、高い周波数帯域においては高帯域用ゲインを適用し、低い周波数帯域においては低帯域用ゲインを適用するＱｖ制御である。

[0091] ＜実施形態のバリエーション＞

上述した実施形態では、蓄電池制御システム１０が複数のＰＣＳ１２を備える構成を例示して説明した。この蓄電池制御システム１０が備える複数のＰＣＳ１２のうち、少なくとも１つのＰＣＳ１２において、ＶＳＧ制御と、２段ゲインによるＱｖ制御が行われる制御装置Ｃが設けられていればよい。蓄電池制御システム１０が備える複数のＰＣＳ１２のうち、他のＰＣＳ１２においては、ＶＳＧ制御が実施されるものであってもよいし、実施されないものであってもよい。また、他のＰＣＳ１２においては、Ｑｖ制御が実施さ

れるものであってもよいし、実施されないものであってもよい。Ｑｖ制御が実施される場合において２段ゲインによるＱｖ制御が行われてもよいし、従来の通り、周波数帯域に依らない一律のゲインを設定してもよい。

[0092] ＜制御装置Ｃとインバータ制御器との関係について＞

上記では、制御装置Ｃが、制御対象としてのインバータＩＮＶ制御器に、インバータＩＮＶが出力する交流電圧の振幅及び周波数を出力する制御する構成を例に説明したが、これに限定されない。制御装置Ｃの一部または全部が、インバータＩＮＶ制御器であってもよい。制御装置Ｃとインバータ制御器との関係について、図１２及び図１３を用いて説明する。図１２及び図１３は、制御装置Ｃとインバータ制御器との関係を説明するための図である。

[0093] 図１２には、第１の実施形態に係る制御装置Ｃとインバータ制御器との関係が示されている。図１２には、図３の制御装置Ｃ及び制御対象において、インバータ制御器として取り得る構成の範囲を、符号ＩＮＶＣ１～ＩＮＶＣ３のそれぞれで示す。

[0094] インバータ制御器が、符号ＩＮＶＣ１にて示す範囲の構成要素を備える装置である場合、インバータ制御器は、第１の実施形態に係る制御装置Ｃが有する機能と、インバータＩＮＶにインバータＩＮＶが出力する交流電圧の振幅及び周波数を設定する機能とを有する。

[0095] インバータ制御器が、符号ＩＮＶＣ２にて示す範囲の構成要素を備える装置である場合、制御装置Ｃは、Ｑｖ制御については制御ブロックＢ１１によって演算された振幅偏差をゼロ次ホールドＺＯＨした信号値を出力し、ＶＳＧ制御については制御ブロックＢ１２によって演算された周波数偏差ｄｆをゼロ次ホールドＺＯＨした信号値を出力する装置である。インバータ制御器は、制御装置Ｃからゼロ次ホールドＺＯＨされた振幅偏差を取得し、取得した振幅偏差に定格電圧Ｖｍを加算した加算値を、インバータＩＮＶが出力する交流電圧の振幅Ｖｖとしてインバータ ＩＮＶに設定する。また、インバータ制御器は、制御装置Ｃからゼロ次ホールドＺＯＨされた周波数偏差ｄｆを取得し、取得した周波数偏差ｄｆに定格周波数ｆｎを加算した加算値を、イ

ンバータＩＮＶが出力する交流電圧の周波数ｆｖとしてインバータＩＮＶに設定する。

[0096] インバータ制御器が、符号ＩＮＶＣ３にて示す範囲の構成要素を備える装置である場合、制御装置Ｃは、第１の実施形態に係る制御装置Ｃが有する機能を有し、インバータＩＮＶが出力する交流電圧の振幅Ｖｖとの周波数ｆｖを示す信号値を、インバータ制御器に出力する。インバータ制御器は、制御装置Ｃから振幅Ｖｖとの周波数ｆｖを示す信号値を取得し、取得した信号値をインバータＩＮＶが出力する交流電圧の周波数ｆｖとしてインバータＩＮＶに設定する。

[0097] 図１３には、第２の実施形態に係る制御装置Ｃとインバータ制御器との関係が示されている。図１３には、図９の制御装置Ｃ及び制御対象において、インバータ制御器として取り得る構成の範囲を、符号ＩＮＶＣ４～ＩＮＶＣ７のそれぞれで示す。

[0098] インバータ制御器が、符号ＩＮＶＣ４にて示す範囲の構成要素を備える装置である場合、インバータ制御器は、第２の実施形態に係る制御装置Ｃが有する機能と、インバータＩＮＶにインバータＩＮＶが出力する交流電圧の振幅及び周波数を設定する機能とを有する。

[0099] なお、図１３には、符号ＩＮＶＣ４で囲まれた範囲に、有効電力Ｐの指令値Ｐｒｅｆの入力が含まれているが、これはインバータ制御器が指令値Ｐｒｅｆを生成したり入力したりする機能と有していることを示していない。インバータ制御器が、符号ＩＮＶＣ４にて示す範囲の構成要素を備える装置である場合、指令値Ｐｒｅｆは、インバータ制御器の外部から入力されることを想定している。例えば、統合コントローラ１１から、インバータ制御器に対して、指令値Ｐｒｅｆが入力される。

[0100] インバータ制御器が、符号ＩＮＶＣ５にて示す範囲の構成要素を備える装置である場合、インバータ制御器は、第２の実施形態に係る制御装置Ｃから、制御ブロックＢ１４が有する機能を除いたもの、すなわち、第１の実施形態に係る制御装置Ｃが有する機能を備える。これは、図１２の符号ＩＮＶＣ

１にて示す範囲の構成要素を備える装置であるケースと同様であるため、その説明を省略する。

[0101] インバータ制御器が、符号ＩＮＶＣ６にて示す範囲の構成要素を備える装置である場合、インバータ制御器は、図１２の符号ＩＮＶＣ２にて示す範囲の構成要素を備える装置であるケースと同様であるため、その説明を省略する。

[0102] インバータ制御器が、符号ＩＮＶＣ７にて示す範囲の構成要素を備える装置である場合、インバータ制御器は、図１２の符号ＩＮＶＣ３にて示す範囲の構成要素を備える装置であるケースと同様であるため、その説明を省略する。

[0103] なお、上述した制御装置Ｃは内部に、コンピュータシステムを有している。そして、上述した処理の処理過程は、プログラムの形式でコンピュータ読み取り可能な記録媒体に記憶されており、このプログラムをコンピュータが読み出して実行することによって、上記処理が行われる。ここでコンピュータ読み取り可能な記録媒体とは、磁気ディスク、光磁気ディスク、ＣＤ－ＲＯＭ、ＤＶＤ－ＲＯＭ、半導体メモリ等をいう。また、このコンピュータプログラムを通信回線によってコンピュータに配信し、この配信を受けたコンピュータが当該プログラムを実行するようにしてもよい。

符号の説明

[0104] １…マイクログリッド、２…発電設備、４…受配電設備、５…蓄電池、１０…蓄電池制御システム、１１…統合コントローラ、１２…ＰＣＳ、Ｃ…制御装置、ＩＮＶ…インバータ、Ｂ１１…制御ブロック（Ｑｖ制御部）、Ｂ１２…制御ブロック（ＶＳＧ制御部）、Ｂ１４…制御ブロック（無効電力指令設定部）

請求の範囲

[請求項1] 蓄電池からの直流電圧を交流電圧に変換するインバータを制御する制御装置であって、

交流電圧の周波数が仮想的な慣性力を持つように制御するＶＳＧ制御部と、

無効電力における指令値と実測値との差分が小さくなるように交流電圧の振幅を制御するＱｖ制御部と、

を備え、

前記Ｑｖ制御部は、前記差分が小さくなるように制御するＱｖ制御系の周波数帯域と、前記ＶＳＧ制御部によって制御されるＶＳＧ制御系の周波数帯域との関係に応じて、交流電圧の振幅の制御量を決定する、

制御装置。

[請求項2] 前記Ｑｖ制御部は、前記Ｑｖ制御系と前記ＶＳＧ制御系の干渉緩和を目的とした高帯域用ゲインである第１ゲインと、前記差分の定常偏差低減を目的とした低帯域用ゲインである第２ゲインと、を備え、

前記第１ゲインが、前記第２ゲインより小さい値である、

請求項１に記載の制御装置。

[請求項3] 前記Ｑｖ制御部は、前記差分が小さくなるような振幅偏差量を演算し、前記振幅偏差量に伝達関数を作用させることによって、前記振幅偏差量に、前記Ｑｖ制御系の周波数帯域に応じたゲインを乗算させた前記制御量を演算する、

前記伝達関数は、前記ＶＳＧ制御系の周波数帯域において増幅量が小さくなるように時定数が設定された関数である、

請求項２に記載の制御装置。

[請求項4] 有効電力の実測値および無効電力の実測値を用いて、前記インバータを介して接続する接続先の電力系統との連結点において、前記インバータから出力された交流電圧の周波数と、前記連結点における交流

電圧の周波数とが同じ周波数であると仮定した場合における無効電力の指令値を演算する無効電力指令設定部をさらに備える、

請求項１に記載の制御装置。

[請求項5] 前記無効電力指令設定部は、前記連結点における振幅に基づいて前記連結点までの線路インピーダンスを演算し、演算した線路インピーダンスに基づいて、有効電力と無効電力との位相差を演算し、演算した位相差に基づいて無効電力の指令値を演算する、

請求項４に記載の制御装置。

[請求項6] 蓄電池からの直流電圧を交流電圧に変換するインバータを制御する制御装置であって、

交流電圧の周波数が仮想的な慣性力を持つように制御するＶＳＧ制御部と、

無効電力における指令値と実測値との差分が小さくなるように交流電圧の振幅を制御するＱｖ制御部と、

有効電力の実測値および無効電力の実測値を用いて、前記インバータを介して接続する接続先の電力系統との連結点において、前記インバータから出力された交流電圧の周波数と、前記連結点における交流電圧の周波数とが同じ周波数であると仮定した場合における無効電力の指令値を演算する無効電力指令設定部と、

を備える制御装置。

[請求項7] 蓄電池からの直流電圧を交流電圧に変換するインバータを制御する制御装置が行う制御方法であって、

ＶＳＧ制御部が、交流電圧の周波数が仮想的な慣性力を持つように制御し、

Ｑｖ制御部が、無効電力における指令値と実測値との差分が小さくなるように交流電圧の振幅を制御し、

前記Ｑｖ制御部は、前記差分が小さくなるように制御するＱｖ制御系の周波数帯域と、前記ＶＳＧ制御部によって制御されるＶＳＧ制御

系の周波数帯域との関係に応じて、交流電圧の振幅の制御量を決定する、

制御方法。

[請求項8] 蓄電池からの直流電圧を交流電圧に変換するインバータを制御する制御装置が行う制御方法であって、

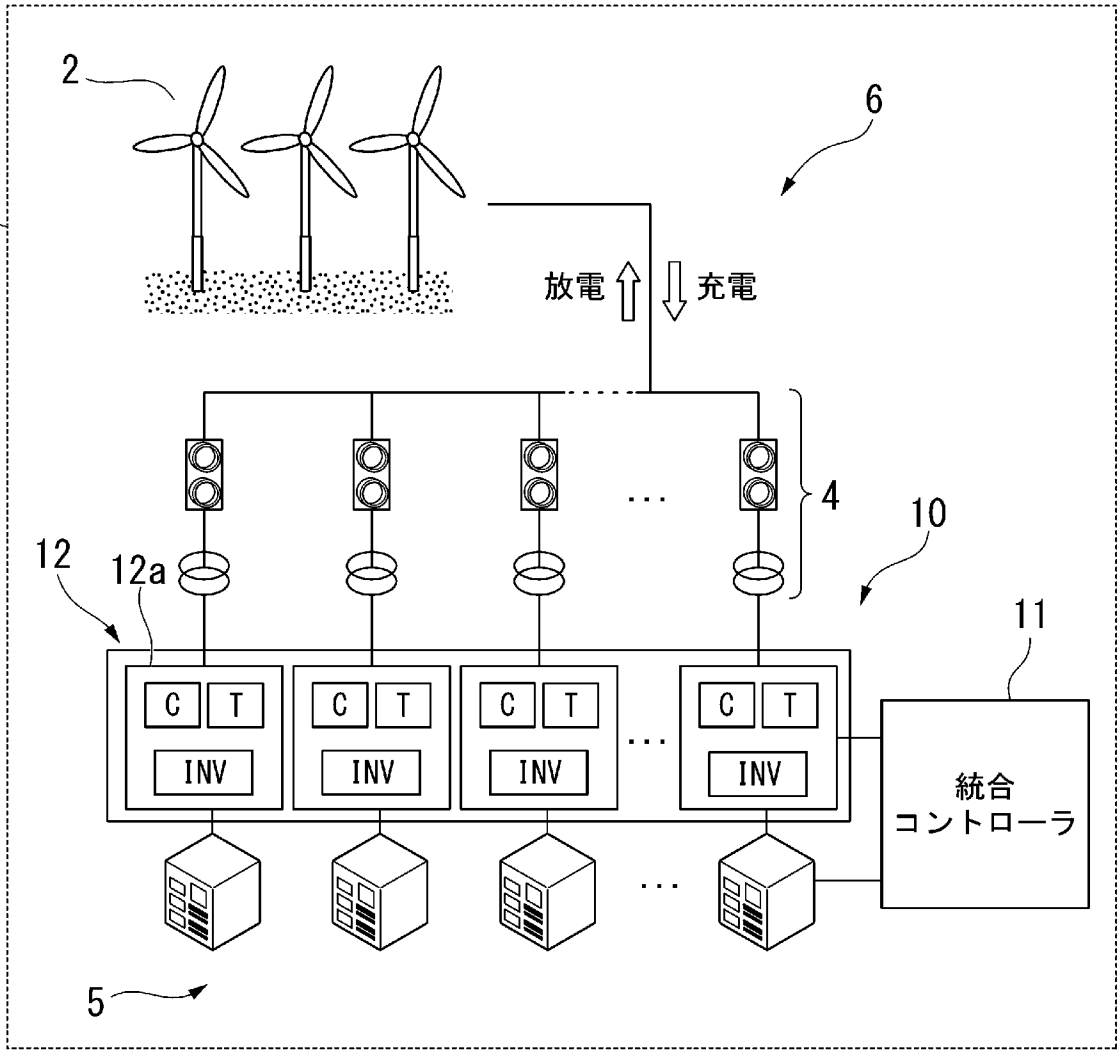
ＶＳＧ制御部が、交流電圧の周波数が仮想的な慣性力を持つように制御し、

Ｑｖ制御部が、無効電力における指令値と実測値との差分が小さくなるように交流電圧の振幅を制御し、

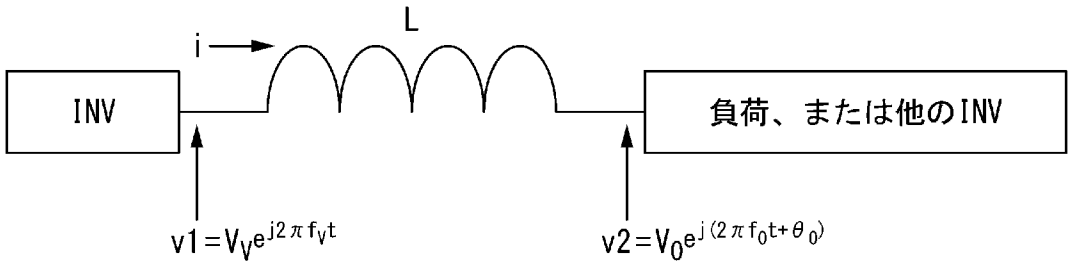
無効電力指令設定部が、有効電力の実測値および無効電力の実測値を用いて、前記インバータを介して接続する接続先の電力系統との連結点において、前記インバータから出力された交流電圧の周波数と、前記連結点における交流電圧の周波数とが同じ周波数であると仮定した場合における無効電力の指令値を演算する、

制御方法。

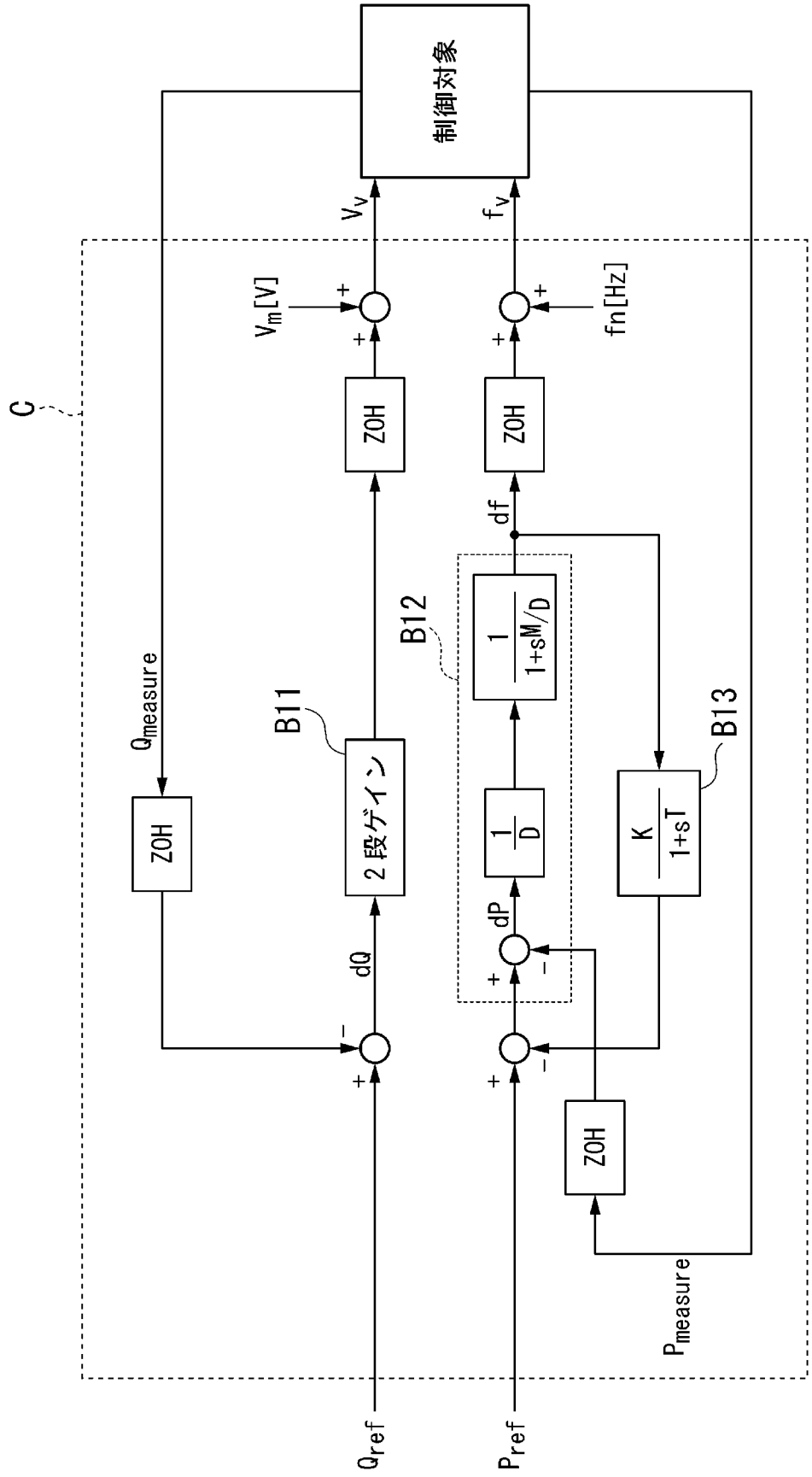
[図1]


1
2
6
放電
充電
4
10
12
12a
11
C
T
INV
統合
コントローラ
5

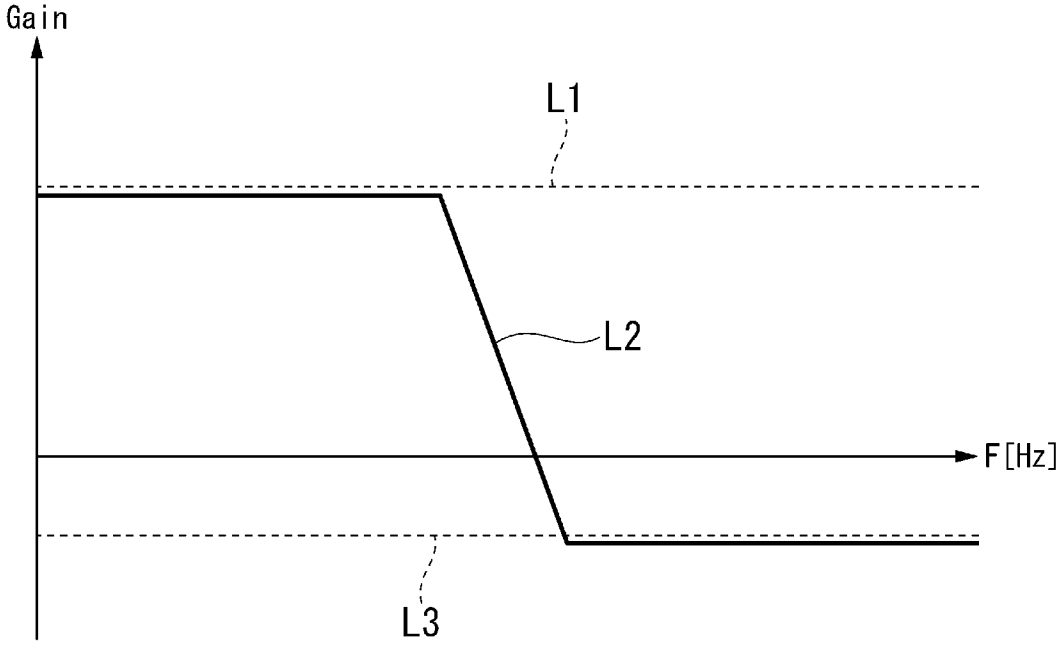
[図2]


L
i
INV
負荷、または他のINV
v1=V_V e^{j2πf_V t}
v2=V_0 e^{j(2πf_0 t+θ_0)}

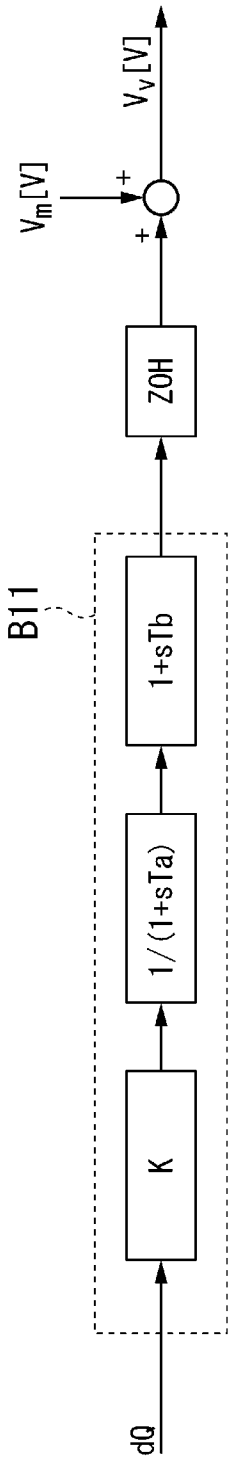
[図3]


制御対象
V_v
f_v
V_m[V]
fn[Hz]
C
ZOH
ZOH
df
B12
$\frac{1}{1+sM/D}$
$Q_{measure}$
B11
B13
ZOH
2段ゲイン
$\frac{1}{D}$
$\frac{K}{1+sT}$
dP
dQ
ZOH
$P_{measure}$
Q_{ref}
P_{ref}

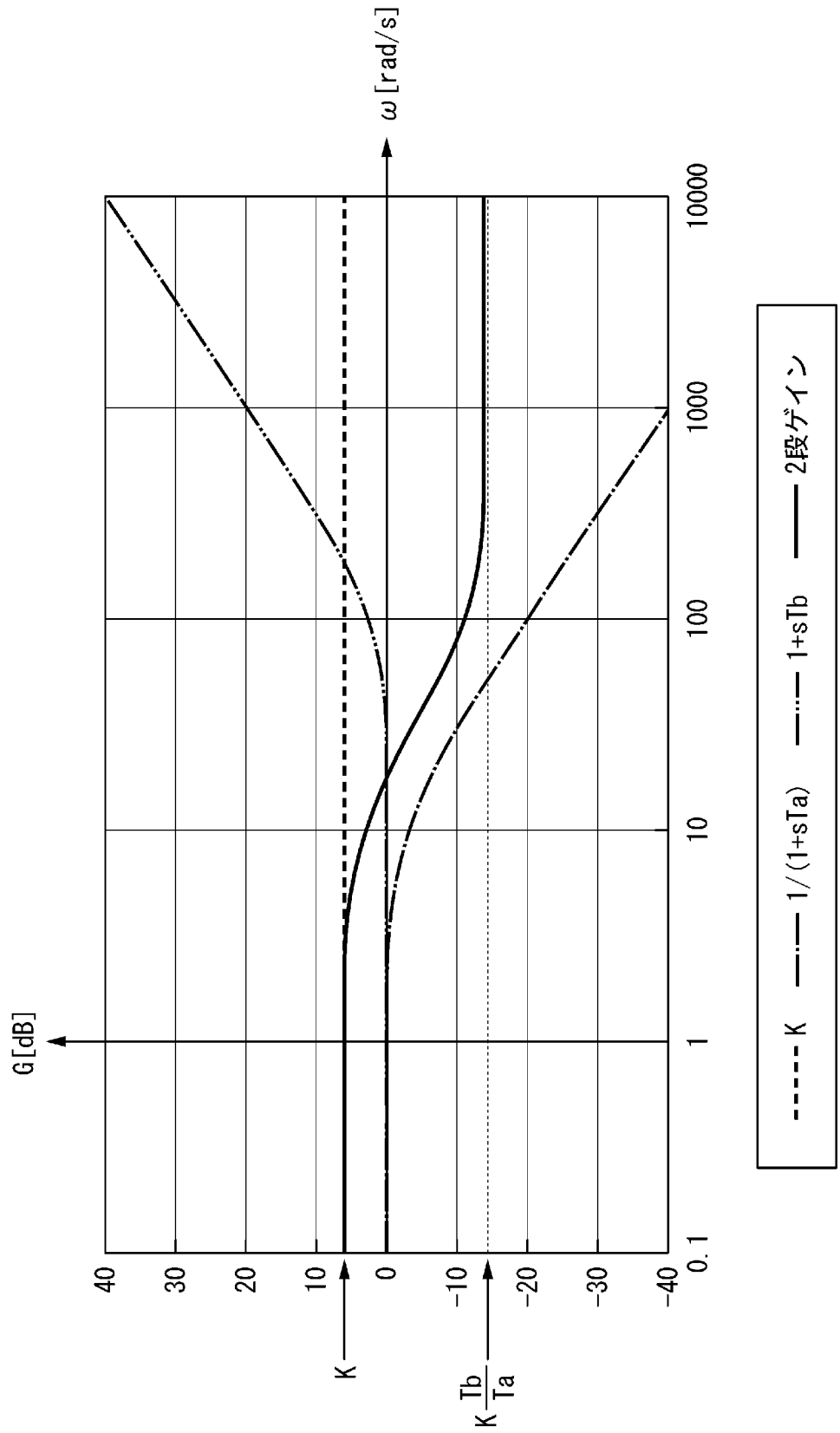
[図4]



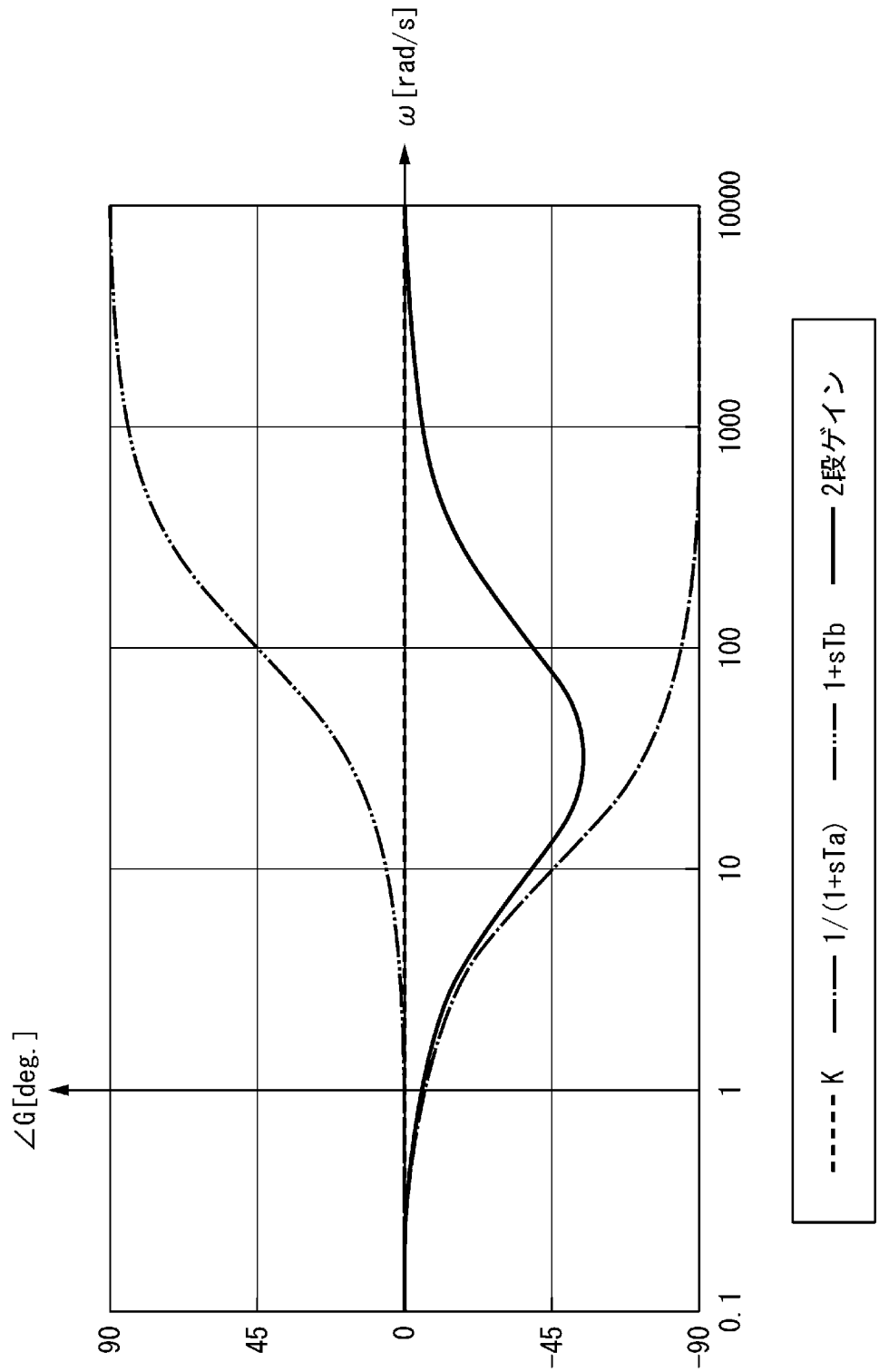
[図5]



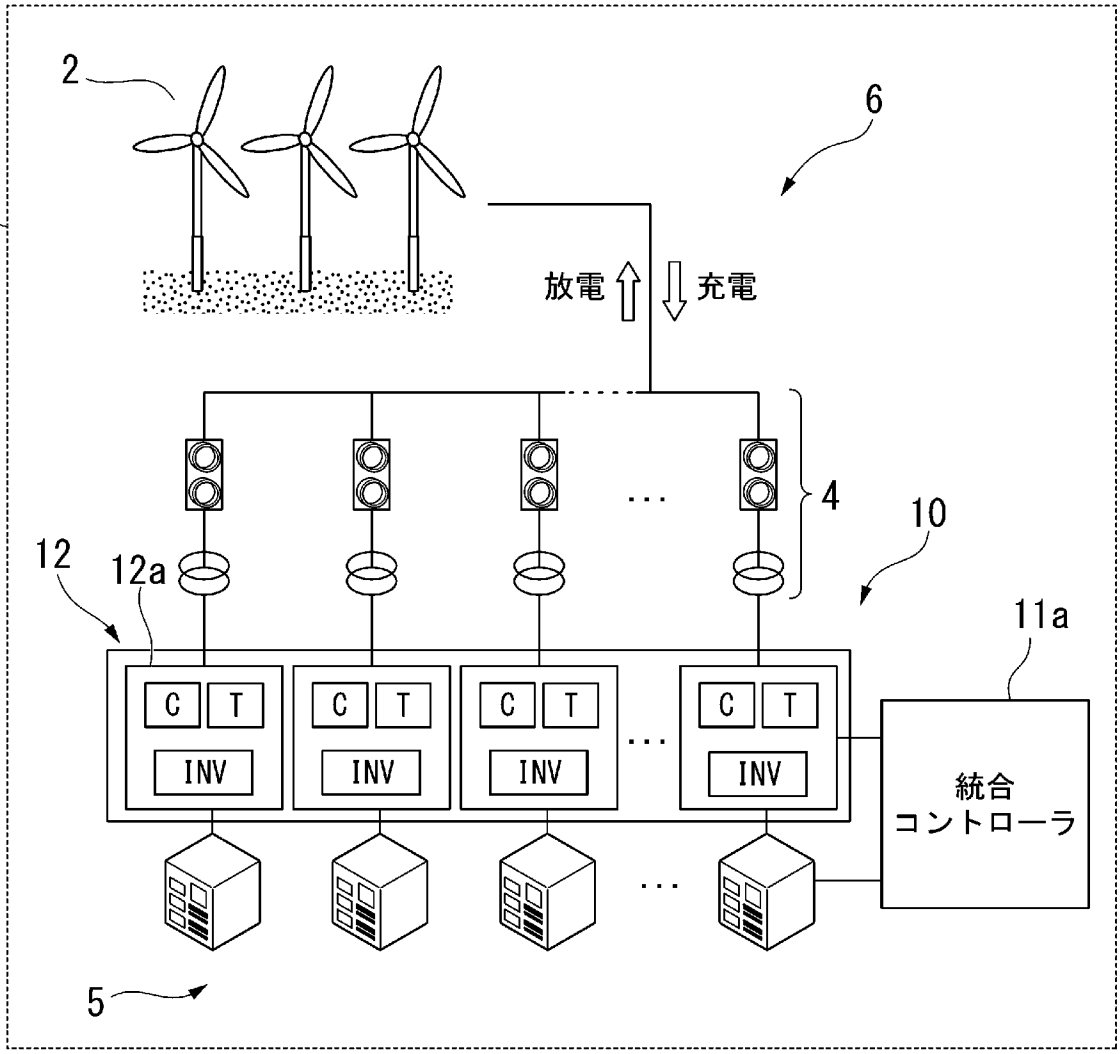
[図6]


ω[rad/s]
G[dB]
40
30
20
10
0
-10
-20
-30
-40
0.1
1
10
100
1000
10000
K
K Tb/Ta
K
1/(1+sTa)
1+sTb
2段ゲイン

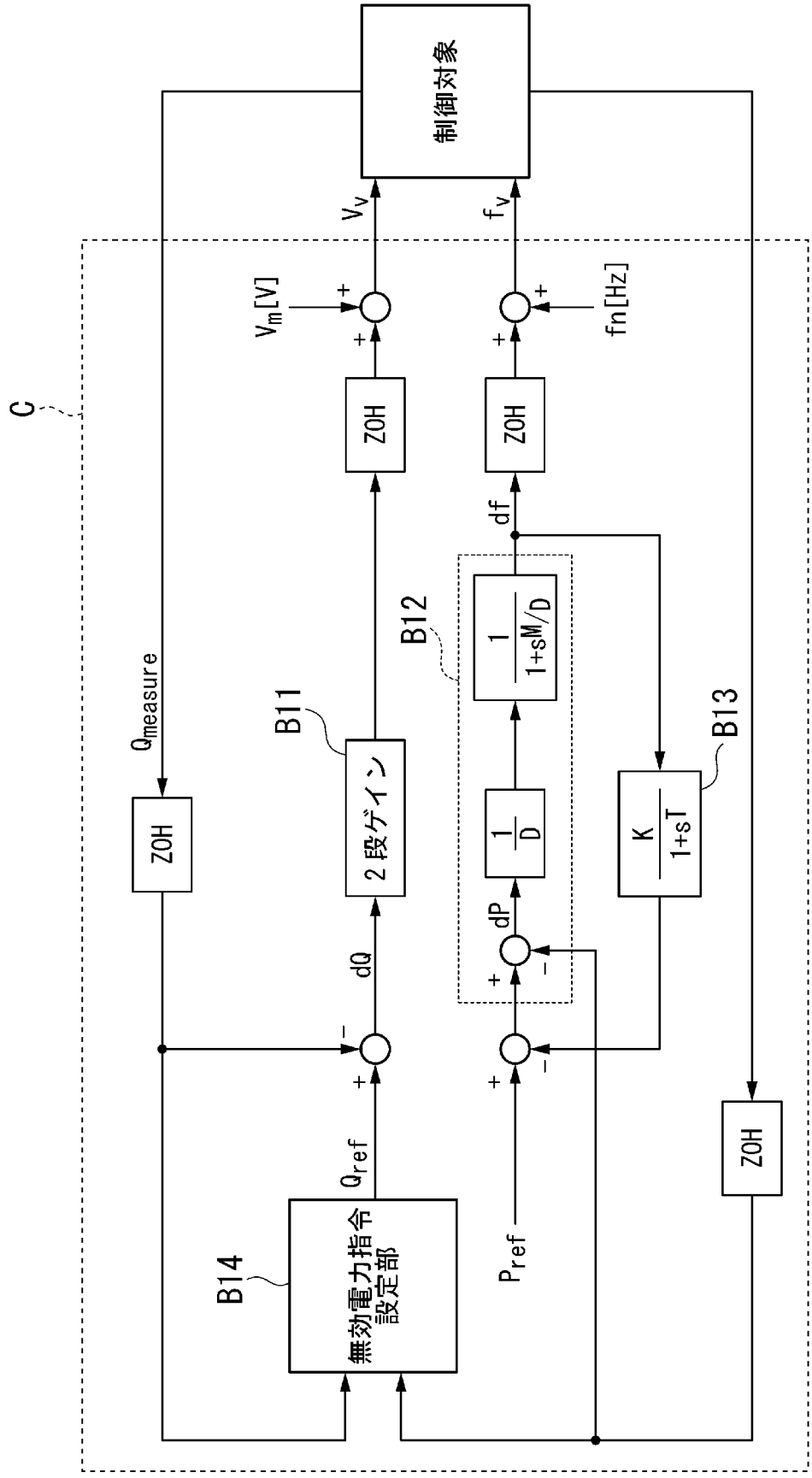
[図7]


ω[rad/s]
0.1
1
10
100
1000
10000
∠G[deg.]
90
45
0
-45
-90
K
1/(1+sTa)
1+sTb
2段ゲイン

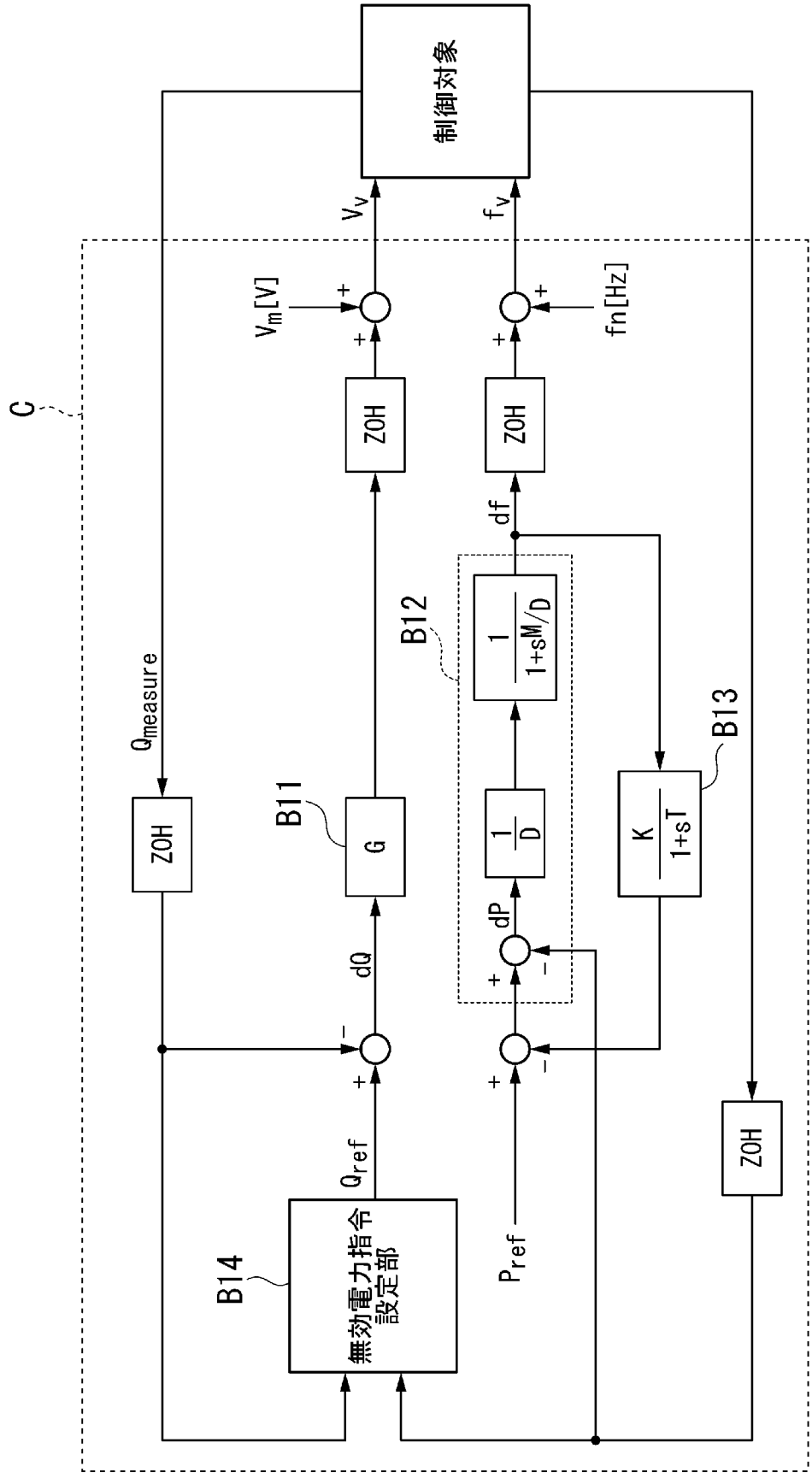
[図8]



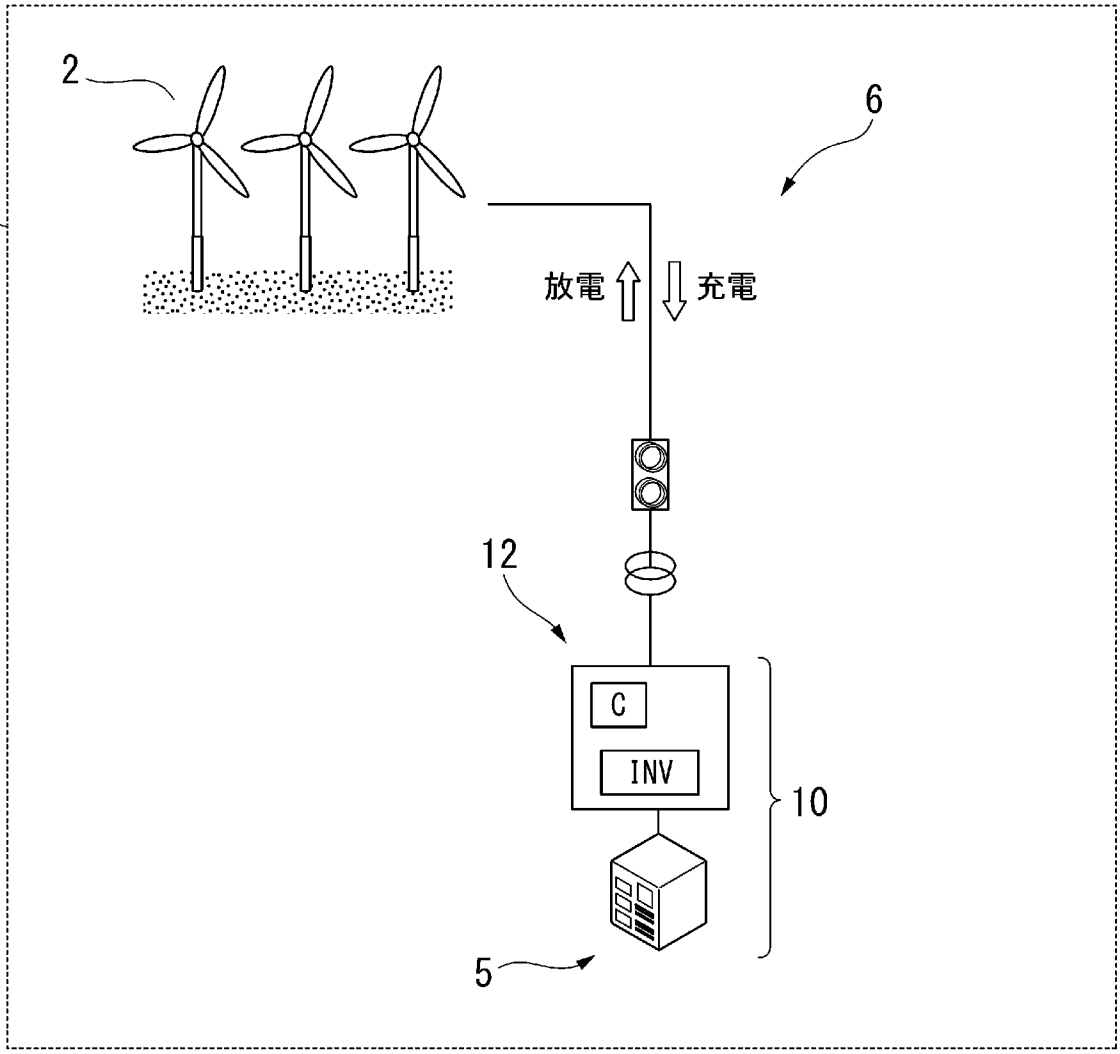
[図9]


制御対象
V_v
f_v
V_m[V]
fn[Hz]
C
ZOH
ZOH
df
B12
$\frac{1}{1+sM/D}$
B11
2段ゲイン
$Q_{measure}$
ZOH
$\frac{1}{D}$
B13
$\frac{K}{1+sT}$
dP
dQ
ZOH
Q_{ref}
P_{ref}
B14
無効電力指令設定部

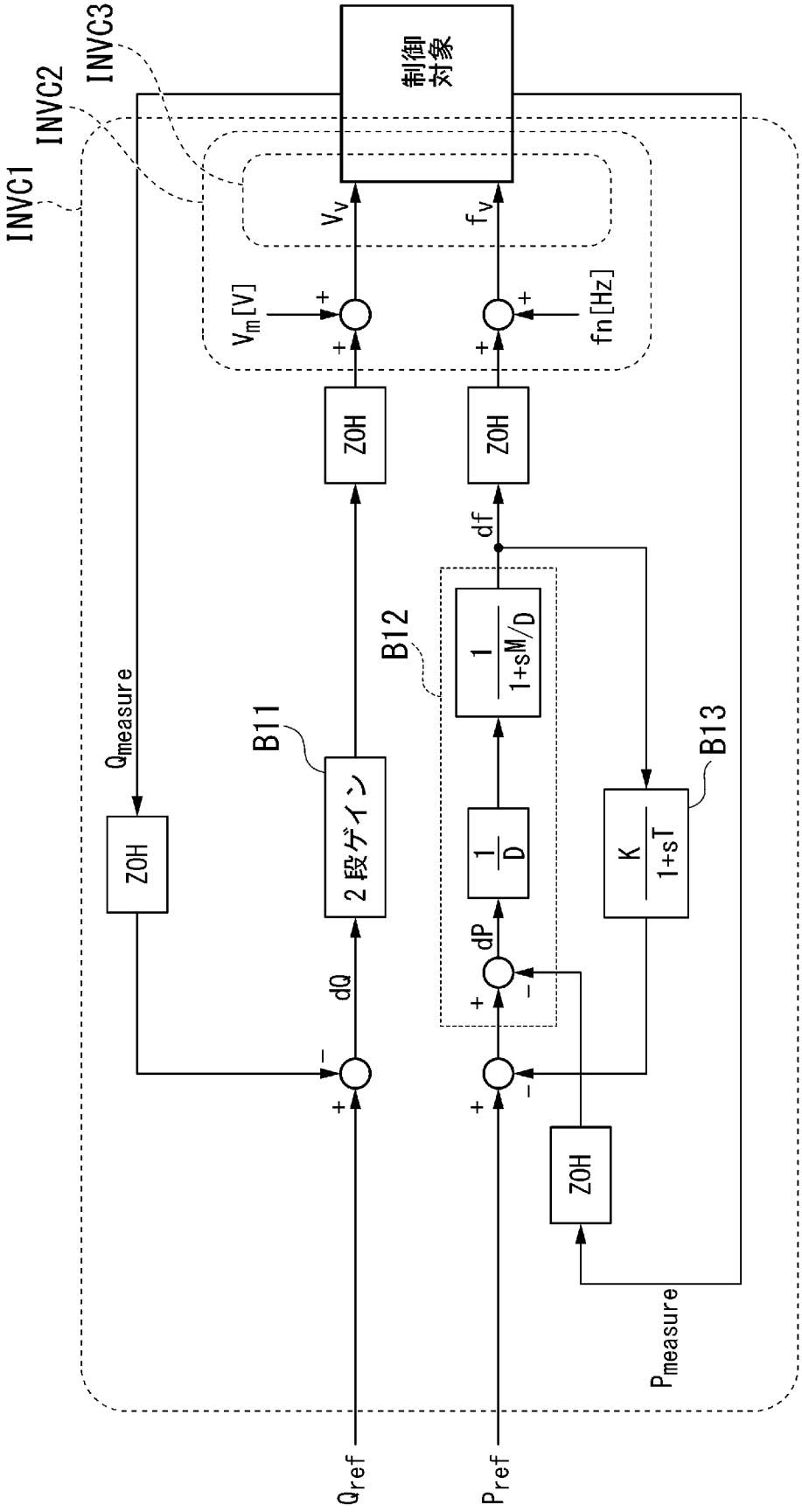
[図10]


制御対象
V_v
f_v
V_m[V]
fn[Hz]
C
ZOH
ZOH
df
B12
$\frac{1}{1+sM/D}$
$Q_{measure}$
B13
B11
G
$\frac{1}{D}$
$\frac{K}{1+sT}$
dP
dQ
ZOH
Q_{ref}
P_{ref}
B14
無効電力指令
設定部

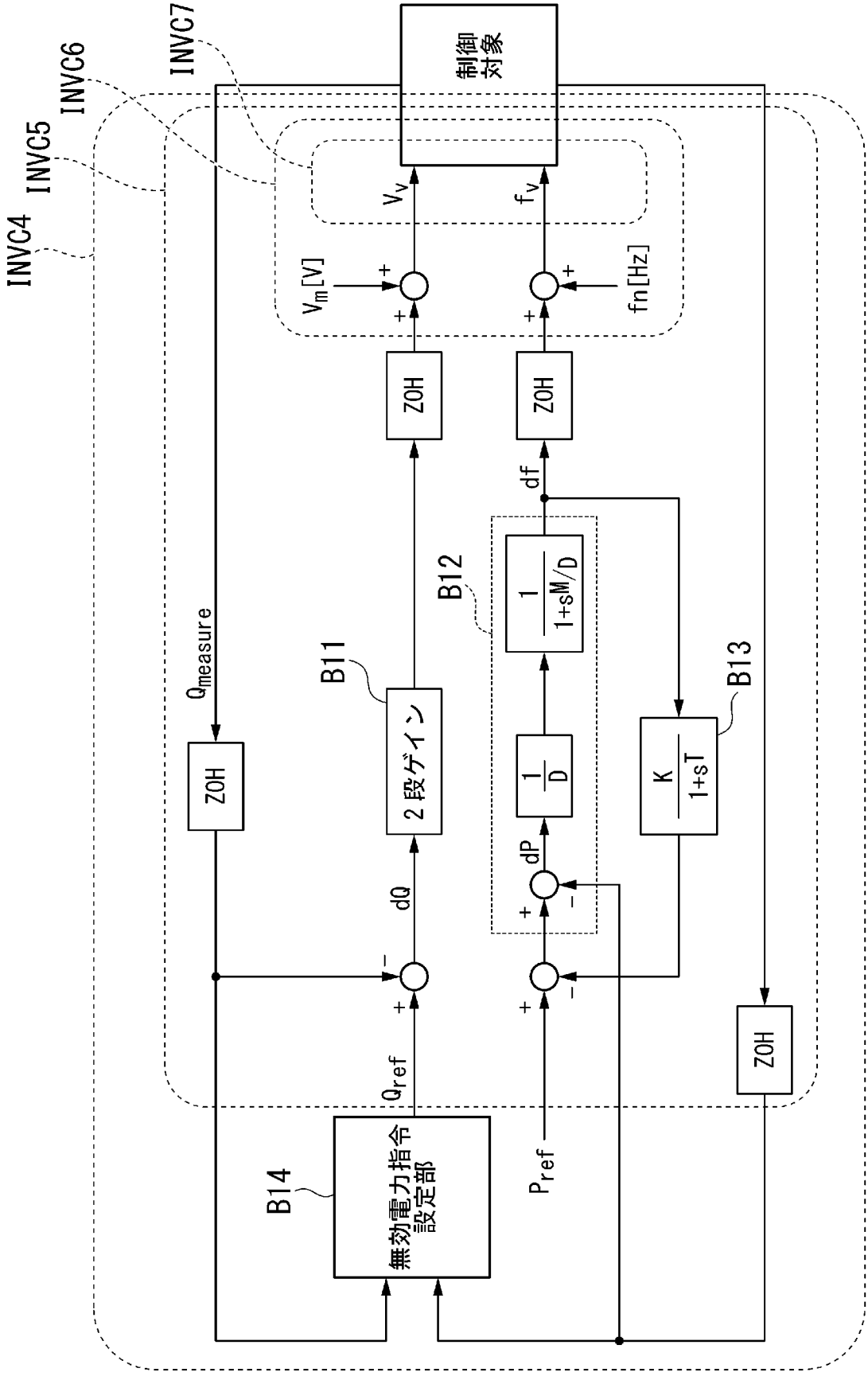
[図11]



[図12]


INVC1
INVC2
INVC3
制御対象
V_v
f_v
V_m[V]
fn[Hz]
ZOH
ZOH
df
B12
$\frac{1}{1+sM/D}$
B11
2段ゲイン
$\frac{1}{D}$
B13
$\frac{K}{1+sT}$
$Q_{measure}$
ZOH
dQ
dP
ZOH
$P_{measure}$
Q_{ref}
P_{ref}

[図13]


INVC4
INVC5
INVC6
INVC7
制御対象
V_v
f_v
V_m[V]
fn[Hz]
ZOH
ZOH
df
B12
$\frac{1}{1+sM/D}$
B11
2段ゲイン
$Q_{measure}$
ZOH
$\frac{1}{D}$
dP
dQ
$\frac{K}{1+sT}$
B13
ZOH
Q_{ref}
P_{ref}
B14
無効電力指令設定部

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2023/037964

A. CLASSIFICATION OF SUBJECT MATTER

H02M 7/66(2006.01)i; ***H02J 3/32***(2006.01)i; ***H02J 3/38***(2006.01)i
FI: H02M7/66; H02J3/38 120; H02J3/32

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H02M7/66; H02J3/32; H02J3/38

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996
Published unexamined utility model applications of Japan 1971-2023
Registered utility model specifications of Japan 1996-2023
Published registered utility model applications of Japan 1994-2023

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	WO 2022/044361 A1 (KABUSHIKI KAISHA TOSHIBA) 03 March 2022 (2022-03-03) paragraphs [0154]-[0186], fig. 14-16, 18	1-8
A	JP 2019-003454 A (TOKYO ELECTRIC POWER COMPANY HOLDINGS, INC.) 10 January 2019 (2019-01-10) paragraphs [0013]-[0035], fig. 1-3	1-8
A	JP 2019-176584 A (HITACHI, LTD.) 10 October 2019 (2019-10-10) paragraphs [0014]-[0072], fig. 1-7	1-8

☐ Further documents are listed in the continuation of Box C. ☑ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
04 December 2023	**12 December 2023**
Name and mailing address of the ISA/JP **Japan Patent Office (ISA/JP)** **3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915** **Japan**	Authorized officer Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/JP2023/037964

Patent document cited in search report	Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
WO 2022/044361 A1	03 March 2022	(Family: none)	
JP 2019-003454 A	10 January 2019	(Family: none)	
JP 2019-176584 A	10 October 2019	EP 3780310 A1 paragraphs [0014]-[0063], fig. 1-7 WO 2019/187411 A1	

国際調査報告

国際出願番号
PCT/JP2023/037964

A. 発明の属する分野の分類（国際特許分類（ＩＰＣ））

H02M 7/66(2006.01)i; H02J 3/32(2006.01)i; H02J 3/38(2006.01)i
FI: H02M7/66; H02J3/38 120; H02J3/32

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（ＩＰＣ））

H02M7/66; H02J3/32; H02J3/38

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	１９２２－１９９６年
日本国公開実用新案公報	１９７１－２０２３年
日本国実用新案登録公報	１９９６－２０２３年
日本国登録実用新案公報	１９９４－２０２３年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献のカテゴリー*	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求項の番号
A	WO 2022/044361 A1 (株式会社　東芝) 03.03.2022 (2022-03-03) 段落[0154]-[0186],図14-16,18	1-8
A	JP 2019-003454 A (東京電力ホールディングス株式会社) 10.01.2019 (2019-01-10) 段落[0013]-[0035],図1-3	1-8
A	JP 2019-176584 A (株式会社日立製作所) 10.10.2019 (2019-10-10) 段落[0014]-[0072],図1-7	1-8

☐ Ｃ欄の続きにも文献が列挙されている。

☑ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー
“A” 特に関連のある文献ではなく、一般的技術水準を示すもの
“E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
“L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
“O” 口頭による開示、使用、展示等に言及する文献
“P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献
“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの
“X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
“Y” 特に関連のある文献であって、当該文献と他の１以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
“&” 同一パテントファミリー文献

国際調査を完了した日	国際調査報告の発送日
04.12.2023	12.12.2023

名称及びあて先
日本国特許庁(ISA/JP)
〒100-8915
日本国
東京都千代田区霞が関三丁目４番３号

権限のある職員（特許庁審査官）
安池　一貴 5G 9150
電話番号 03-3581-1101 内線 3357

国際調査報告
パテントファミリーに関する情報

国際出願番号
PCT/JP2023/037964

引用文献	公表日	パテントファミリー文献	公表日
WO 2022/044361 A1	03.03.2022	（ファミリーなし）	
JP 2019-003454 A	10.01.2019	（ファミリーなし）	
JP 2019-176584 A	10.10.2019	EP 3780310 A1 段落[0014]-[0063],図1-7 WO 2019/187411 A1	