

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2018年7月26日(26.07.2018)



(10) 国際公開番号

WO 2018/135380 A1

(51) 国際特許分類:

G09F 9/30 (2006.01) H01L 21/336 (2006.01)
G02F 1/1335 (2006.01) H01L 29/786 (2006.01)
G02F 1/1368 (2006.01)

(21) 国際出願番号: PCT/JP2018/000563

(22) 国際出願日: 2018年1月12日(12.01.2018)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:

特願 2017-007141 2017年1月19日(19.01.2017) JP

(71) 出願人: シャープ株式会社(SHARP KABUSHIKI KAISHA) [JP/JP]; 〒5908522 大阪府堺市堺区匠町1番地 Osaka (JP).

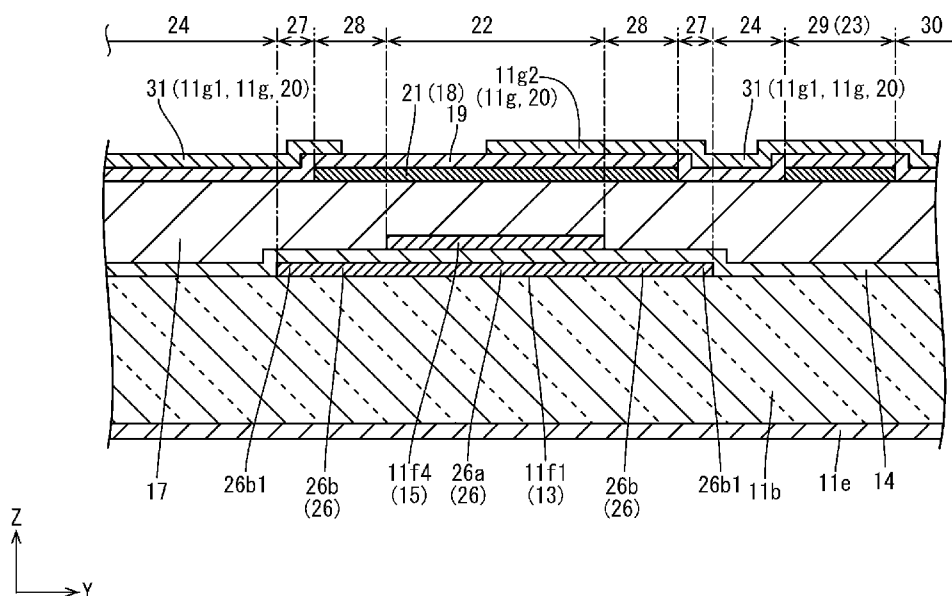
(72) 発明者: 吉田 昌弘(YOSHIDA Masahiro).

(74) 代理人: 特許業務法人暁合同特許事務所(AKATSUKI UNION PATENT FIRM); 〒4600008 愛知県名古屋市中区栄二丁目1番1号 日土地名古屋ビル5階 Aichi (JP).

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH,

(54) Title: THIN FILM TRANSISTOR SUBSTRATE, DISPLAY PANEL AND DISPLAY DEVICE

(54) 発明の名称: 薄膜トランジスタ基板、表示パネル及び表示装置



(57) Abstract: According to the present invention, an array substrate 11b is provided with a TFT 11f and a light-blocking part 21. The TFT 11f comprises: a gate electrode 11f1; a channel part 11f4 that is formed from a semiconductor material and is superimposed on top of the gate electrode 11f1, with a gate insulating film 14 being interposed therebetween; a source electrode 11f2 that is connected to the channel part 11f4; and a drain electrode 11f3 that is connected to the channel part 11f4, while being at a distance from the source electrode 11f2. The light-blocking part 21 is arranged on top of the

KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY,
MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ,
NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT,
QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,
SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA,
UG, US, UZ, VC, VN, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類：

- 一 国際調査報告（条約第21条(3)）

channel part 11f4, the source electrode 11f2 and the drain electrode 11f3, with a first interlayer insulating film 17 being interposed therebetween, and comprises: a first light-blocking part 22 that is superimposed on the channel part 11f4; and a second light-blocking part 23 that is not superimposed on the gate electrode 11f1, the source electrode 11f2 and the drain electrode 11f3, while having an opening 24 at a position adjacent to the TFT 11f.

(57) 要約：アレイ基板 11b は、ゲート電極 11f1 と、半導体材料からなりゲート電極 11f1 に対してゲート絶縁膜 14 を介して上層側に重畳するチャネル部 11f4 と、チャネル部 11f4 に接続されるソース電極 11f2 と、ソース電極 11f2 との間に間隔を空けつつチャネル部 11f4 に接続されるドレイン電極 11f3 と、を有する TFT 11f と、チャネル部 11f4、ソース電極 11f2 及びドレイン電極 11f3 に対して第 1 層間絶縁膜 17 を介して上層側に配される遮光部 21 であって、チャネル部 11f4 と重畳する第 1 遮光部 22 と、ゲート電極 11f1、ソース電極 11f2 及びドレイン電極 11f3 とは非重畳となる第 2 遮光部 23 であって TFT 11f と隣り合う部分に開口 24 を有する第 2 遮光部 23 と、を有する遮光部 21 と、を備える。

明 細 書

発明の名称： 薄膜トランジスタ基板、表示パネル及び表示装置
技術分野

[0001] 本発明は、薄膜トランジスタ基板、表示パネル及び表示装置に関する。

背景技術

[0002] 従来、液晶表示装置の一例として下記特許文献１に記載されたものが知られている。特許文献１に記載された液晶表示装置に備えられる薄膜トランジスタ基板は、光を遮蔽させる導電性物質により蓄積電極が形成され、該蓄積電極によりデータラインと画素電極間、及びゲートラインと画素電極間を完全に遮蔽させて、開口率を増加させると共に混信の発生を防止して液晶の偏角を無くし、画質を改善し得るものである。

先行技術文献

特許文献

[0003] 特許文献１：特開平９－２１８４２４号公報

[0004] （発明が解決しようとする課題）

上記した特許文献１に記載された薄膜トランジスタ基板における蓄積電極は、光を遮蔽させる導電性物質からなるが、その具体的な材料は例えば金属材料が用いられる。金属材料を用いて蓄積電極を形成した場合、主には蓄積電極の表面において光を反射することで光の遮蔽効果が得られる。しかしながら、蓄積電極の表面にて反射された光が薄膜トランジスタにおいて半導体材料からなる活性層に照射されると、薄膜トランジスタの特性に悪影響が及ぶおそれがあった。

発明の概要

[0005] 本発明は上記のような事情に基づいて完成されたものであって、半導体部への光の照射を抑制することを目的とする。

[0006] （課題を解決するための手段）

本発明の薄膜トランジスタ基板は、ゲート電極と、半導体材料からなり前

記ゲート電極の少なくとも一部に対して第1絶縁膜を介して上層側に重畳する半導体部と、前記半導体部の一部に対して上層側に配されて前記半導体部に接続されるソース電極と、前記ソース電極との間に間隔を空けつつ前記半導体部の一部に対して上層側に配されて前記半導体部に接続されるドレイン電極と、を少なくとも有する薄膜トランジスタと、前記半導体部、前記ソース電極及び前記ドレイン電極に対して第2絶縁膜を介して上層側に配される遮光部であって、前記半導体部と重畳する第1遮光部と、前記ゲート電極、前記ソース電極及び前記ドレイン電極とは非重畳となる第2遮光部であって前記薄膜トランジスタと隣り合う部分に開口を有する第2遮光部と、を少なくとも有する遮光部と、を備える。

[0007] このようにすれば、薄膜トランジスタを構成するゲート電極及びソース電極にそれぞれ信号が供給されると、半導体材料からなる半導体部を介してソース電極とドレイン電極との間に電流が流れる。遮光部は、第2絶縁膜を介して半導体部に対して上層側に配されて半導体部と重畳する第1遮光部を有しており、この第1遮光部によって半導体材料からなる半導体部に対して上層側から照射される外光を遮ることができ、もって半導体部への光の照射を抑制することができる。その一方、ゲート電極、ソース電極及びドレイン電極に対して下層側から外光が照射されたとき、仮にゲート電極、ソース電極及びドレイン電極によって遮られない外光が第1遮光部によって反射されると、その反射光が直接半導体部に照射されたり、同反射光がゲート電極と第1遮光部との間で多重反射して半導体部に照射されたりすることが懸念される。その点、遮光部は、ゲート電極、ソース電極及びドレイン電極とは非重畳となる第2遮光部であって薄膜トランジスタと隣り合う部分が開口する第2遮光部を有しているから、ゲート電極、ソース電極及びドレイン電極に対して下層側から照射された外光のうちゲート電極、ソース電極及びドレイン電極によって遮られない外光は、第2遮光部の開口を透過し易くなり、第1遮光部に対して下層側から当たり難くなっている。これにより、第1遮光部による反射光が生じ難くなるので、半導体部への光の照射を抑制することが

できる。以上により、半導体部に光が照射されるのに伴う薄膜トランジスタの特性変動、特にオフ状態とされた薄膜トランジスタにおいて生じ得るリーク電流を低減できる。

[0008] 本発明の実施態様として、次の構成が好ましい。

(1) 前記ゲート電極は、前記ソース電極及び前記ドレイン電極と重畳する第1ゲート電極構成部と、前記ソース電極及び前記ドレイン電極とは非重畳となる第2ゲート電極構成部と、を有しており、前記第2遮光部は、前記開口が前記第2ゲート電極構成部に隣接する位置に配される。このようにすれば、ゲート電極のうち、第1ゲート電極構成部の近傍に対して下層側から照射された外光は、ソース電極またはドレイン電極が、ゲート電極からはみ出している場合は、ソース電極またはドレイン電極で遮られ、また、第1遮光部によって反射された場合でも、その反射光は、半導体部の上層側に配されたソース電極やドレイン電極に当たり易く、半導体部には直接当たり難くなっている。一方、仮にゲート電極のうち、第2ゲート電極構成部の近傍に対して下層側から照射された外光が第1遮光部によって反射されると、その反射光は、半導体部のうち上層側にソース電極及びドレイン電極が配されない部分に当たることが懸念される。その点、第2遮光部は、開口が第2ゲート電極構成部に隣接する位置に配されているので、第2ゲート電極構成部の近傍に対して下層側から照射された外光が第2遮光部の開口を透過し易くなり、第1遮光部にて反射され難くなっている。これにより、半導体部への光の照射をより抑制することができる。

[0009] (2) 前記遮光部は、前記第2ゲート電極構成部と重畳する部分の少なくとも一部に前記開口に連通する拡張開口を有する。このようにすれば、第2ゲート電極構成部の近傍に対して下層側から照射された外光、特に斜め方向からの外光が第2遮光部の開口及びそれに連通する拡張開口を透過することで、第1遮光部にてより反射され難くなっている。これにより、半導体部への光の照射をさらに抑制することができる。

[0010] (3) 前記遮光部は、前記半導体部とは非重畳となるものの前記ゲート電極

と重畳するとともに前記第1遮光部に連なる拡張遮光部を有する。このようにすれば、第1遮光部に連なる拡張遮光部によって半導体部に対して上層側から照射される外光をより好適に遮ることができ、もって半導体部への光の照射をより抑制することができる。

[0011] (4) 前記遮光部に対して第3絶縁膜を介して上層側に配されて前記ドレイン電極に接続される画素電極を備えており、前記画素電極は、前記薄膜トランジスタとは非重畳とされる第1画素電極構成部と、前記薄膜トランジスタの少なくとも一部と重畳する第2画素電極構成部と、を少なくとも有するのに対し、前記遮光部は、前記第2遮光部が前記第1画素電極構成部を取り囲む形で開口する画素遮光部を有するとともに導電性材料からなり、前記画素電極は、前記第2画素電極構成部の一部が前記第1遮光部の少なくとも一部と重畳する形で配される。このようにすれば、半導体部を介してソース電極とドレイン電極との間に電流が流されると、画素電極が充電される。遮光部は、第2遮光部が第1画素電極構成部を取り囲む形で開口する画素遮光部を有しているので、その開口を透過した光を画素電極へ向かわせることができる。遮光部に対して第3絶縁膜を介して上層側に配される画素電極は、第2画素電極構成部の一部が、導電性材料からなる遮光部の第1遮光部の少なくとも一部と重畳することで、両者の間に静電容量が形成される。これにより、薄膜トランジスタがオフ状態のときに、画素電極に充電された電圧を保持する上で好適となり、コントラスト低下やムラなどの表示不良を防止できる。また、遮光部によって、ゲート電極やソース電極に接続された配線と画素電極との間の電界遮蔽が図られ、画素電極が寄生容量を形成し難くなる。また、当該薄膜トランジスタ基板によって液晶分子の配向を制御する場合には、液晶分子のリバースチルトなどの配向乱れも防止できる。

[0012] (5) 前記画素電極は、前記第2画素電極構成部が前記第2遮光部の前記開口と重畳する形で配される開口重畳部を有する。このように、画素電極の第2画素電極構成部が第2遮光部の開口と重畳する開口重畳部を有しているので、開口重畳部を含む画素電極に充電された電圧に基づく電界によって第2

遮光部の開口を透過した光が有効に利用される。また、第2遮光部の開口において、ゲート電極やソース電極に接続された配線から画素電極に向かって生じる電界を、画素電極全体で遮蔽することができる。これにより、当該薄膜トランジスタ基板によって液晶分子の配向を制御する場合には、液晶分子のリバースチルトなどの配向乱れを防止できる。

[0013] (6) 前記ゲート電極は、対辺をなす一对の端部を有して前記一对の端部が前記ソース電極及び前記ドレイン電極とは非重畳とされるのに対し、前記遮光部は、前記第2遮光部が前記一对の端部のそれぞれに隣接する形で前記開口を一对有する構成とされ、前記画素電極は、前記第2遮光部における一对の前記開口に対して前記半導体部側とは反対側に隣り合う形で一对が少なくとも配されており、一对の前記画素電極は、それぞれの前記第2画素電極構成部における前記開口重畳部が前記第2遮光部における一对の前記開口に対して重畳する。このようにすれば、第2遮光部は、ゲート電極における一对の端部に隣接する部分がそれぞれ開口とされているので、ゲート電極に対して下層側から照射された外光のうちゲート電極によって遮られなかった外光が第2遮光部における一对の開口を透過して第1遮光部に対して下層側からより当たり難くなる。その上で、第2遮光部における一对の開口に対して一对の画素電極を構成する第2画素電極構成部における開口重畳部がそれぞれ重畳しているので、一对の画素電極に充電された電圧に基づく電界によって第2遮光部における一对の開口を透過した光がそれぞれ有効に利用される。また、第2遮光部の開口において、ゲート電極やソース電極に接続された配線から画素電極に向かって生じる電界を、画素電極全体で遮蔽することができる。これにより、当該薄膜トランジスタ基板によって液晶分子の配向を制御する場合には、液晶分子のリバースチルトなどの配向乱れを防止できる。

[0014] (7) 前記遮光部は、前記第2遮光部が前記画素遮光部を少なくとも一对有するとともに、前記第2遮光部における一对の前記開口の少なくともいずれか一方が、一对の前記画素遮光部の開口のうちの隣り合うものに連通してい

る。このようにすれば、遮光部における開口範囲が拡張されるので、遮光部のパターンニングが容易なものとなる。

[0015] (8) 前記遮光部と前記第3絶縁膜との間、または前記遮光部と前記第2絶縁膜との間に介在するとともに前記画素電極のうち少なくとも前記第1画素電極構成部と重畳する形で配される共通電極を備えており、前記共通電極は、前記開口重畳部と重畳する共通電極側開口重畳部を有する。このようにすれば、第2絶縁膜または第3絶縁膜を介して互いに重畳する画素電極の第1画素電極構成部と共通電極との間に静電容量が形成されることで、画素電極に充電された電圧の保持が図られる。この共通電極は、画素電極を構成する第2画素電極構成部の開口重畳部と重畳する共通電極側開口重畳部を有しているから、遮光部が非形成とされる開口においても画素電極と共通電極との間に静電容量が形成される。これにより、画素電極に充電された電圧を保持する上でより好適となる。また、共通電極側開口重畳部によって遮光部の開口における画素電極の電界遮蔽が図られ、画素電極が寄生容量をより形成し難くなる。

[0016] (9) 前記遮光部は、前記画素遮光部が前記画素電極の外縁と部分的に重畳する。このようにすれば、画素電極と遮光部との間に形成される静電容量がより大きなものとなるので、画素電極に充電された電圧を保持する上でより好適となる。

[0017] (10) 前記遮光部に対して第3絶縁膜を介して上層側に配されて前記第2絶縁膜、前記遮光部及び前記第3絶縁膜のうち前記ドレイン電極の一部と重畳する位置に開口するコンタクトホールを通して前記ドレイン電極に接続される画素電極を備えており、前記遮光部は、前記開口が前記コンタクトホールに連通する。このようにすれば、遮光部における開口範囲が拡張されるので、遮光部のパターンニングが容易なものとなる。

[0018] 本発明の表示パネルは、上記記載の薄膜トランジスタ基板と、前記薄膜トランジスタ基板に対して板面同士が対向する形で配される対向基板と、を備える。このような構成の表示パネルによれば、薄膜トランジスタの特性変動

が抑制されているから、表示品位が良好なものとなる。

[0019] 本発明の表示装置は、上記記載の表示パネルと、前記対向基板との間に前記薄膜トランジスタ基板を挟み込む形で配されて前記表示パネルに対して光を照射する照明装置と、を備える。このような構成の表示装置によれば、照明装置からの光が薄膜トランジスタ基板に照射されると、その光は薄膜トランジスタ基板に備わる遮光部に対して下層側から照射されることになるものの、第2遮光部の開口を透過することで、第1遮光部には下層側から当たり難くなっている。これにより、第1遮光部による反射光が生じ難くなって半導体部への光の照射を抑制することができるので、薄膜トランジスタの特性変動が抑制される。もって、表示品位が良好なものとなる。

[0020] (発明の効果)

本発明によれば、半導体部への光の照射を抑制することができる。

図面の簡単な説明

[0021] [図1]本発明の実施形態1に係る液晶パネルの断面構成を示す概略断面図

[図2]液晶パネルを構成するアレイ基板の表示領域における配線構成を示す平面図

[図3]液晶パネルを構成するCF基板の表示領域における構成を示す平面図

[図4]アレイ基板の表示領域におけるTF T付近を拡大した平面図

[図5]図4のA-A線断面図

[図6]図4のB-B線断面図

[図7]本発明の実施形態2に係る液晶パネルの断面構成を示す概略断面図

[図8]液晶パネルを構成するアレイ基板の表示領域における配線構成を示す平面図

[図9]アレイ基板の表示領域におけるTF T付近を拡大した平面図

[図10]本発明の実施形態3に係る液晶パネルを構成するアレイ基板の表示領域におけるTF T付近を拡大した平面図

[図11]図10のA-A線断面図

[図12]図10のB-B線断面図

発明を実施するための形態

[0022] <実施形態 1>

本発明の実施形態 1 を図 1 から図 6 によって説明する。本実施形態では、液晶パネル（表示パネル）11 を備えた液晶表示装置 10 を例示する。なお、各図面の一部には X 軸、Y 軸及び Z 軸を示しており、各軸方向が各図面で示した方向となるように描かれている。

[0023] 液晶表示装置 10 は、図 1 に示すように、画像を表示可能な液晶パネル 11 と、液晶パネル 11 に対して裏側に配されて液晶パネル 11 に表示のための光を供給するバックライト装置（照明装置）12 と、を少なくとも備えている。以下では、液晶パネル 11 の構成について詳しく説明する。なお、図 1 では、バックライト装置 12 を二点鎖線によって概略的に図示している。

[0024] 液晶パネル 11 は、図 1 に示すように、一对の透明な（透光性に優れた）基板 11a, 11b と、両基板 11a, 11b 間に介在し、電界印加に伴って光学特性が変化する物質である液晶分子を含む液晶層 11c と、を備え、両基板 11a, 11b が液晶層 11c の厚さ分のセルギャップを維持した状態で図示しないシール剤によって貼り合わせられている。両基板 11a, 11b は、それぞれほぼ透明なガラス基板 GS を備えており、それぞれのガラス基板 GS 上に既知のフォトリソグラフィ法などによって複数の膜が積層された構成とされる。両基板 11a, 11b のうち表側（バックライト装置 12 側とは反対側）が CF 基板（対向基板）11a とされ、裏側（バックライト装置 12 側）がアレイ基板（薄膜トランジスタ基板、アクティブマトリクス基板）11b とされる。両基板 11a, 11b の外面には、それぞれ偏光板 11d, 11e が貼り付けられている。また、本実施形態の液晶パネル 11 は、ツイステッドネマチック（TN）モードとされ、且つ液晶層 11c に電圧が印加されないときに光の透過率が最大となって白表示されるノーマリーホワイトモードとされる。また、この液晶パネル 11 は、画面中央側にあつて画像が表示される表示領域と、画面外周側にあつて表示領域を取り囲む額縁状をなすとともに画像が表示されない非表示領域と、に区分されている。

。なお、両基板 11a, 11b のうち液晶層 11c に接する最内面には、液晶層 11c に含まれる液晶分子を配向させるための配向膜 11o, 11p がそれぞれ形成されている。

[0025] アレイ基板 11b の内面側（液晶層 11c 側、CF 基板 11a との対向面側）における表示領域には、図 2 に示すように、TFT（薄膜トランジスタ、スイッチング素子）11f 及び画素電極 11g が多数個ずつ X 軸方向及び Y 軸方向に沿って並んでマトリクス状（行列状）に設けられるとともに、これら TFT 11f 及び画素電極 11g の周りには、格子状をなすゲート配線（走査線）11i 及びソース配線（データ線、信号線）11j が取り囲むようにして配設されている。ゲート配線 11i は、X 軸方向に沿って延在し、ソース配線 11j は、Y 軸方向に沿って延在している。ゲート配線 11i とソース配線 11j とがそれぞれ TFT 11f のゲート電極 11f1 とソース電極 11f2 とに接続され、画素電極 11g が TFT 11f のドレイン電極 11f3 に接続されている。そして、TFT 11f は、ゲート配線 11i 及びソース配線 11j にそれぞれ供給される各種信号に基づいて駆動され、その駆動に伴って画素電極 11g への電位の供給が制御されるようになっている。画素電極 11g は、平面形状が縦長の略方形とされており、その長辺方向が Y 軸方向と、短辺方向が X 軸方向と、それぞれ一致する配置とされる。

[0026] CF 基板 11a の内面側における表示領域には、図 3 に示すように、赤色（R）、緑色（G）、青色（B）を呈する 3 色のカラーフィルタ 11k が設けられている。カラーフィルタ 11k は、互いに異なる色のものが X 軸方向に沿って多数並ぶとともに、同色を呈するものが Y 軸方向に沿って多数並ぶことで、全体としてマトリクス状に配列されており、それぞれがアレイ基板 11b 側の各画素電極 11g と平面に視て重畳する配置とされている。この液晶パネル 11 においては、X 軸方向に沿って並ぶ R, G, B のカラーフィルタ 11k と、各カラーフィルタ 11k と対向する 3 つの画素電極 11g と、の組によって表示単位である 1 つの画素部 PX が構成されている。画素部 PX は、R, G, B の各色を呈する 3 つの単位画素からなる。隣り合うカラ

ーフィルタ 11k 間には、略格子状の画素間遮光部（ブラックマトリクス）11l が形成されている。画素間遮光部 11l は、隣り合う画素部 P X 間を光が行き交うのを防いで階調の独立性を担保するのに機能しており、特に Y 軸方向に沿って延在する部分は、異なる色を呈する画素部 P X 間の混色を防いでいる。画素間遮光部 11l は、上記したゲート配線 11i 及びソース配線 11j と平面に視て重畳する配置とされる。なお、画素間遮光部 11l としては金属材料を用いることができるが、外光の多重反射を抑制する観点では、樹脂材料を用いることが好ましい。

[0027] カラーフィルタ 11k 及び画素間遮光部 11l の表面には、図 1 に示すように、オーバーコート膜 11m が内側に重なって設けられている。オーバーコート膜 11m は、CF 基板 11a の内面においてほぼ全域にわたってベタ状に形成されている。オーバーコート膜 11m の表面には、対向電極 11n が内側に重なって設けられている。対向電極 11n は、CF 基板 11a の内面におけるほぼ全域にわたってベタ状に形成されている。対向電極 11n は、常に一定の基準電位に保たれているので、各 TFT 11f が駆動されるのに伴って各 TFT 11f に接続された各画素電極 11g に電位が供給されると、各画素電極 11g との間に電位差が生じるようになっている。そして、対向電極 11n と各画素電極 11g との間に生じる電位差に基づいて液晶層 11c に含まれる液晶分子の配向状態が変化し、それに伴って透過光の偏光状態が変化し、もって液晶パネル 11 の透過光量が画素部 P X 毎に個別に制御されるとともに所定のカラー画像が表示されるようになっている。なお、対向電極 11n の表面には、一对の基板 11a, 11b 間の間隔、つまり液晶層 11c の厚み（セルギャップ）を保持するためのスペーサ部 11q が設けられている（図 2 から図 4 の二点鎖線を参照）。

[0028] アレイ基板 11b の内面側に積層形成された各種の膜について説明する。アレイ基板 11b には、図 5 及び図 6 に示すように、下層（ガラス基板 GS）側から順に第 1 金属膜（第 1 導電膜）13、ゲート絶縁膜（第 1 絶縁膜）14、半導体膜 15、第 2 金属膜（第 2 導電膜）16、第 1 層間絶縁膜（第

2 絶縁膜) 17、第3金属膜(第3導電膜) 18、第2層間絶縁膜(第3絶縁膜) 19、透明電極膜(第4導電膜) 20が積層形成されている。なお、図5及び図6では、透明電極膜20のさらに上層側に積層される配向膜11pの図示を省略している。

[0029] 第1金属膜13は、1種類の金属材料からなる単層膜または異なる種類の金属材料からなる積層膜や合金とされることで導電性及び遮光性を有していて、図5及び図6に示すように、ゲート配線11iやTFT11fのゲート電極11f1などを構成する。ゲート絶縁膜14は、窒化ケイ素(SiN_x)、酸化ケイ素(SiO_2)等の無機材料からなり、下層側の第1金属膜13と、上層側の半導体膜15及び第2金属膜16と、を絶縁状態に保つ。半導体膜15は、材料として例えば酸化物半導体、アモルファスシリコン、ポリシリコン等を用いた薄膜からなり、TFT11fにおいてソース電極11f2とドレイン電極11f3とに接続されるチャネル部(半導体部)11f4などを構成する。第2金属膜16は、第1金属膜13と同様に、1種類または複数種類の金属材料からなる単層膜または積層膜や合金とされることで導電性及び遮光性を有していて、ソース配線11jやTFT11fのソース電極11f2及びドレイン電極11f3などを構成する。第1層間絶縁膜17は、有機材料と無機材料との積層構造とされていて後述する第2層間絶縁膜19よりも大きな膜厚を有しており、下層側の半導体膜15及び第2金属膜16と、上層側の第3金属膜18と、を絶縁状態に保つ。第3金属膜18は、第1金属膜13や第2金属膜16と同様に、1種類または複数種類の金属材料(例えばCu、Al、Mo、Tiなど)からなる単層膜または積層膜や合金とされることで導電性及び遮光性を有していて、後に改めて説明する遮光部21を構成している。第2層間絶縁膜19は、無機材料からなり、下層側の第3金属膜18と、上層側の透明電極膜20と、を絶縁状態に保つ。透明電極膜20は、透明電極材料(例えばITO(Indium Tin Oxide)など)からなり、画素電極11gを構成する。

[0030] ここで、TFT11fの構成に関して詳しく説明する。TFT11fは、

図4及び図5に示すように、ゲート配線11iの一部からなるゲート電極11f1を有している。ゲート電極11f1は、ゲート配線11iのうち、ソース配線11jと交差する部分及びその近傍部分からなるゲート電極本体11f1aと、ゲート電極本体11f1aをY軸方向について接続対象となる画素電極11g側（図4に示す上側）に拡幅した部分からなる拡幅部11f1bと、から構成される。ゲート電極11f1は、平面に視て略方形状をなしており、そのX軸方向についての両端部が、ソース電極11f2及びドレイン電極11f3に対してそれぞれ平面に視て重畳している。ゲート電極11f1は、ゲート配線11iに供給される走査信号に基づいてTF T 11fを駆動し、後述するソース電極11f2とドレイン電極11f3との間の電流を制御する。

[0031] TF T 11fは、図4及び図5に示すように、ソース配線11jのうち、ゲート電極11f1と重畳する部分からなるソース電極11f2を有している。ソース電極11f2は、ソース配線11jの一部であるソース電極本体11f2aからなる。なお、ソース配線11jからX軸方向についてドレイン電極11f3側（図4に示す右側）に拡幅した部分からなる拡幅部11f2bは、後述する開口24に対して、開口24や画素電極11gのパターニングずれが生じた場合であっても、チャネル部11f4への光の照射を抑制する効果を担保し、さらに、光漏れ等が生じないようにするために設けられたものである。ソース電極本体11f2aは、後述するチャネル部11f4と平面に視て重畳してチャネル部11f4に接続されている。これに対し、拡幅部11f2bは、チャネル部11f4とは平面に視て非重畳とされるものの、ゲート電極11f1を構成する拡幅部11f1bの端部と重畳している。

[0032] TF T 11fは、図4及び図5に示すように、ソース電極11f2との間に間隔を空けた位置に配されるドレイン電極11f3を有している。ドレイン電極11f3は、後述するチャネル部11f4と大部分が平面に視て重畳してチャネル部11f4に接続される第1ドレイン電極構成部（チャネル接

続部) 1 1 f 3 a と、チャネル部 1 1 f 4 とは平面に視て非重畳とされて画素電極 1 1 g に接続される第 2 ドレイン電極構成部 (画素電極接続部) 1 1 f 3 b と、から構成される。第 1 ドレイン電極構成部 1 1 f 3 a は、Y 軸方向についての寸法がチャネル部 1 1 f 4 よりは大きいもののゲート電極 1 1 f 1 よりは小さなものとされており、ゲート電極 1 1 f 1 における Y 軸方向についての両端部間に挟まれる配置とされる。第 2 ドレイン電極構成部 1 1 f 3 b は、第 1 ドレイン電極構成部 1 1 f 3 a に対して Y 軸方向についてゲート配線 1 1 i 側とは反対側にシフトした配置とされており、その略中央位置に第 1 層間絶縁膜 1 7、第 3 金属膜 1 8 及び第 2 層間絶縁膜 1 9 を貫通するコンタクトホール 1 7 C H、1 8 C H、1 9 C H が配されている。一方、画素電極 1 1 g は、T F T 1 1 f とは平面に視て非重畳とされる第 1 画素電極構成部 (画素電極本体) 1 1 g 1 と、T F T 1 1 f の少なくとも一部と平面に視て重畳する第 2 画素電極構成部 1 1 g 2 と、から構成される。第 1 画素電極構成部 1 1 g 1 は、その大部分が C F 基板 1 1 a において画素間遮光部 1 1 l によって区画された画素開口領域に配されることで、表示機能を主体的に担うものとされる。第 2 画素電極構成部 1 1 g 2 は、その一部が第 2 ドレイン電極構成部 1 1 f 3 b と平面に視て重畳しており、その重畳部分が上記したコンタクトホール 1 7 C H、1 8 C H、1 9 C H を通して第 2 ドレイン電極構成部 1 1 f 3 b に対して接続されている。

[0033] T F T 1 1 f は、図 4 及び図 5 に示すように、半導体膜 1 5 からなり、ゲート絶縁膜 1 3 を介してゲート電極 1 1 f 1 と重畳するとともに、ソース電極 1 1 f 2 及びドレイン電極 1 1 f 3 に接続されるチャネル部 1 1 f 4 を有している。チャネル接続部も含むチャネル部 1 1 f 4 は、平面形状が横長の略方形状をなしており、その長辺方向 (X 軸方向) についての両端部がそれぞれソース電極 1 1 f 2 及びドレイン電極 1 1 f 3 に接続されている。チャネル部 1 1 f 4 は、その短辺寸法 (幅寸法、Y 軸方向についての寸法) がソース電極 1 1 f 2 及びドレイン電極 1 1 f 3 の Y 軸方向についての寸法よりも小さい。チャネル部 1 1 f 4 は、第 1 ドレイン電極構成部 1 1 f 3 a にお

けるY軸方向についての両端部間に挟まれる配置とされる。ゲート電極11f1に供給される走査信号に基づいてTFT11fがオン状態にされると、ソース配線11jに供給される画像信号（電流）は、ソース電極11f2から半導体材料からなるチャネル部11f4を介してド레인電極11f3へと供給され、その結果、画素電極11gが充電されるようになっている。

[0034] さて、アレイ基板11bには、図4から図6に示すように、第3金属膜18からなる遮光部21が設けられている。なお、図4では、遮光部21の形成範囲を網掛け状にして図示している。遮光部21は、TFT11fを構成するチャネル部11f4と平面に視て重畳する第1遮光部22と、TFT11fを構成するゲート電極11f1、ソース電極11f2及びド레인電極11f3とは平面に視て非重畳となる第2遮光部23と、を少なくとも有する。なお、遮光部21は、チャネル部11f4とは平面に視て非重畳となるもののゲート電極11f1、ソース電極11f2及びド레인電極11f3と平面に視て重畳する部分（後述する拡張遮光部28などを含む）も有する。遮光部21を構成する第1遮光部22によれば、半導体材料からなるチャネル部11f4に対して上層側（バックライト装置12側とは反対側）から照射される外光（液晶表示装置10の外部に存在する環境光を含む）を遮ることができる。これにより、チャネル部11f4への光の照射を抑制することができる。ここで、ゲート電極11f1、ソース電極11f2及びド레인電極11f3に対して下層側（バックライト装置12側）から外光（バックライト装置12からの光を含む）が照射されたとき、仮にゲート電極11f1、ソース電極11f2及びド레인電極11f3によって遮られない外光が第1遮光部22によって反射されると、その反射光が直接チャネル部11f4に照射されたり、同反射光がゲート電極11f1と第1遮光部22との間で多重反射してチャネル部11f4に照射されたりすることが懸念される。

[0035] その点、遮光部21を構成する第2遮光部23は、図5及び図6に示すように、TFT11fと隣り合う部分に開口24を有しているから、ゲート電

極 1 1 f 1、ソース電極 1 1 f 2 及びドレイン電極 1 1 f 3 に対して下層側から照射された外光のうちゲート電極 1 1 f 1、ソース電極 1 1 f 2 及びドレイン電極 1 1 f 3 によって遮られない外光は、第 2 遮光部 2 3 の開口 2 4 を透過し易くなり、第 1 遮光部 2 2 に対して下層側から当たり難くなっている。これにより、第 1 遮光部 2 2 による反射光が生じ難くなるので、チャンネル部 1 1 f 4 への光の照射を抑制することができる。以上により、チャンネル部 1 1 f 4 に光が照射されるのに伴う T F T 1 1 f の特性変動、特にオフ状態とされた T F T 1 1 f において生じ得るリーク電流を低減できる。そして、液晶パネル 1 1 及び液晶表示装置 1 0 の表示品位が良好なものとなる。

[0036] 続いて、遮光部 2 1 と T F T 1 1 f との位置関係について詳しく説明する。まず、T F T 1 1 f を構成するゲート電極 1 1 f 1 は、図 4 及び図 5 に示すように、ソース電極 1 1 f 2 及びドレイン電極 1 1 f 3 と平面に視て重畳する第 1 ゲート電極構成部 2 5 と、ソース電極 1 1 f 2 及びドレイン電極 1 1 f 3 とは平面に視て非重畳となる第 2 ゲート電極構成部 2 6 と、を有している。このうちの第 2 ゲート電極構成部 2 6 は、図 4 及び図 6 に示すように、チャンネル部 1 1 f 4 と平面に視て重畳するチャンネル重畳部（半導体重畳部）2 6 a と、チャンネル部 1 1 f 4 とは平面に視て非重畳とされるチャンネル非重畳部（半導体非重畳部）2 6 b と、からなる。チャンネル非重畳部 2 6 b は、チャンネル重畳部 2 6 a を Y 軸方向について両側から挟み込む形で一対が配置されている。これに対し、第 2 遮光部 2 3 は、開口 2 4 が第 2 ゲート電極構成部 2 6 に隣接する位置に配されている。具体的には、第 2 遮光部 2 3 は、第 2 ゲート電極構成部 2 6 を構成する一対のチャンネル非重畳部 2 6 b に対して Y 軸方向についてそれぞれ隣接する形で一対の開口 2 4 を有している。このような構成によれば、図 5 に示すように、ゲート電極 1 1 f 1 のうち、第 1 ゲート電極構成部 2 5 の近傍に対して下層側から照射された外光が第 1 遮光部 2 2 によって反射された場合、その反射光は、チャンネル部 1 1 f 4 の上層側に配されたソース電極 1 1 f 2 やドレイン電極 1 1 f 3 に当たり易く、チャンネル部 1 1 f 4 には直接当たり難くなっている。一方、図 6 に示すよ

うに、仮にゲート電極 1 1 f 1 のうち、第 2 ゲート電極構成部 2 6 の近傍に対して下層側から照射された外光が第 1 遮光部 2 2 によって反射されると、その反射光は、チャンネル部 1 1 f 4 のうち上層側にソース電極 1 1 f 2 及びドレイン電極 1 1 f 3 が配されない部分に当たることが懸念される。その点、第 2 遮光部 2 3 は、開口 2 4 が第 2 ゲート電極構成部 2 6 に隣接する位置に配されているので、第 2 ゲート電極構成部 2 6 の近傍に対して下層側から照射された外光が第 2 遮光部 2 3 の開口 2 4 を透過し易くなり、第 1 遮光部 2 2 にて反射され難くなっている。これにより、チャンネル部 1 1 f 4 への光の照射をより抑制することができる。

[0037] 遮光部 2 1 は、図 4 及び図 6 に示すように、第 2 ゲート電極構成部 2 6 と平面に視て重畳する部分の少なくとも一部に開口 2 4 に連通する拡張開口 2 7 を有する。詳しくは、拡張開口 2 7 は、第 2 ゲート電極構成部 2 6 を構成する一对のチャンネル非重畳部 2 6 b の一部（詳細には、チャンネル重畳部 2 6 a 側とは反対側の端部）とそれぞれ平面に視て重畳する形で一对が配されており、それぞれが一对の開口 2 4 に連通している。このような構成によれば、第 2 ゲート電極構成部 2 6 の近傍に対して下層側から照射された外光が第 2 遮光部 2 3 の開口 2 4 及びそれに連通する拡張開口 2 7 を透過することで、第 1 遮光部 2 2 にてより反射され難くなっている。これにより、チャンネル部 1 1 f 4 への光の照射をさらに抑制することができる。

[0038] 遮光部 2 1 は、図 4 及び図 6 に示すように、チャンネル部 1 1 f 4 とは平面に視て非重畳となるものの、ゲート電極 1 1 f 1 と重畳するとともに第 1 遮光部 2 2 に連なる拡張遮光部 2 8 を有する。詳しくは、拡張遮光部 2 8 は、チャンネル部 1 1 f 4 と平面に視て重畳する第 1 遮光部 2 2 を、Y 軸方向に沿って両側に延長することで一对が設けられている。一对の拡張遮光部 2 8 は、ゲート電極 1 1 f 1 のうち、一对のチャンネル非重畳部 2 6 b の一部（詳細には、チャンネル重畳部 2 6 a 側の部分）とそれぞれ平面に視て重畳する形で配されている。このような構成によれば、第 1 遮光部 2 2 に連なる拡張遮光部 2 8 によってチャンネル部 1 1 f 4 に対して上層側から照射される外光をよ

り好適に遮ることができ、もってチャネル部 11f4 への光の照射をより抑制することができる。

[0039] 続いて、遮光部 21 と画素電極 11g との位置関係について詳しく説明する。遮光部 21 は、図 2 及び図 4 に示すように、第 2 遮光部 23 が画素電極 11g を構成する第 1 画素電極構成部 11g1 を取り囲む形で開口する画素遮光部 29 を有する。画素遮光部 29 は、第 1 画素電極構成部 11g1 のうち縦長の略方形状をなしていて TFT 11f との間に Y 軸方向について間隔を空けた大部分と平面に視て重畳する画素開口部 30 を有している。画素遮光部 29 は、下層側から照射された外光を遮光するものの、画素開口部 30 は、上記外光を透過して第 1 画素電極構成部 11g1 へと向かわせるとともに表示に供する。そして、画素電極 11g は、図 4 から図 6 に示すように、第 2 画素電極構成部 11g2 の一部が第 1 遮光部 22 の少なくとも一部と重畳する形で配される。さらに、遮光部 21 は、非表示領域において、一定の電位が供給される配線（例えば対向電極 11n に信号を供給する配線）に接続される構成とする。このような構成によれば、導電性材料である第 3 金属膜 18 からなる遮光部 21 の第 1 遮光部 22 の少なくとも一部と重畳しているので、両者 11g, 21 の間に静電容量が形成される。これにより、画素電極 11g に充電された電圧を保持する上で好適となり、コントラスト低下やムラなどの表示不良を防止できる。また、遮光部 21 によって、ゲート電極 11f1 に接続されたゲート配線 11i やソース電極 11f2 に接続されたソース配線 11j と画素電極 11g との間の電界遮蔽が図られ、それらの配線（ゲート配線 11i やソース配線 11j を含む）などとの間で画素電極 11g が寄生容量を形成し難くなり、また液晶分子のリバースチルトなどの配向乱れも防止できる。また、画素遮光部 29 は、図 1 に示すように、画素電極 11g を構成する第 1 画素電極構成部 11g1 の外縁と部分的に重畳している。このような構成によれば、画素電極 11g と遮光部 21 との間に形成される静電容量がより大きなものとなるので、画素電極 11g に充電された電圧を保持する上でより好適となる。

[0040] 画素電極 1 1 g は、図 4 及び図 6 に示すように、第 2 画素電極構成部 1 1 g 2 が第 2 遮光部 2 3 の開口 2 4 と平面に視て重畳する形で配される開口重畳部 3 1 を有する。開口重畳部 3 1 は、画素電極 1 1 g の一部であるから、開口 2 4 を透過して上層側へ向かう光を透過し、下層側へ反射することが殆どないものとされる。このような構成によれば、第 2 遮光部 2 3 の開口 2 4 においても開口重畳部 3 1 を含む画素電極 1 1 g に充電された電圧に基づく電界が得られることになるので、液晶分子のリバースチルトなどの配向乱れを防止できる。

[0041] T F T 1 1 f を構成するゲート電極 1 1 f 1 は、図 4 及び図 6 に示すように、一对のチャネル非重畳部 2 6 b におけるチャネル重畳部 2 6 a 側とは反対側の一对の端部 2 6 b 1 が、ソース電極 1 1 f 2 及びドレイン電極 1 1 f 3 とは非重畳とされる。これに対し、遮光部 2 1 は、第 2 遮光部 2 3 が上記した一对の端部 2 6 b 1 のそれぞれに隣接する形で開口 2 4 を一对有する構成とされる。また、遮光部 2 1 は、図 4 に示すように、第 2 遮光部 2 3 が一对の画素電極 1 1 g をそれぞれ取り囲む形で一对の画素遮光部 2 9 を有する。一对の開口 2 4 のうちの一方は、第 3 金属膜 1 8 のコンタクトホール 1 8 C H に連通するのに対し、他方は、画素遮光部 2 9 の画素開口部 3 0 に連通する。コンタクトホール 1 8 C H に連通する開口 2 4 は、チャネル部 1 1 f 4 に対して Y 軸方向についてそのチャネル部 1 1 f 4 の接続対象となる画素電極 1 1 g 側に配されている。画素開口部 3 0 に連通する開口 2 4 は、チャネル部 1 1 f 4 に対して Y 軸方向についてそのチャネル部 1 1 f 4 の非接続対象となる画素電極 1 1 g 側に配されている。このように一方の開口 2 4 がコンタクトホール 1 8 C H に連通するとともに、他方の開口 2 4 が画素開口部 3 0 に連通することで、遮光部 2 1 における開口範囲が拡張されるので、遮光部 2 1 のパターンニングが容易なものとなる。

[0042] そして、画素電極 1 1 g は、図 4 及び図 6 に示すように、第 2 遮光部 2 3 における一对の開口 2 4 に対してチャネル部 1 1 f 4 側とは反対側に隣り合う形で一对が少なくとも配されている。これら一对の画素電極 1 1 g は、そ

れぞれの第2画素電極構成部11g2における開口重畳部31が第2遮光部23における一对の開口24に対して重畳する。このような構成によれば、第2遮光部23は、ゲート電極11f1における一对の端部26b1に隣接する部分がそれぞれ開口24とされているので、ゲート電極11f1に対して下層側から照射された外光のうちゲート電極11f1によって遮られなかった外光が第2遮光部23における一对の開口24を透過して第1遮光部22に対して下層側からより当たり難くなる。その上で、第2遮光部23における一对の開口24に対して一对の画素電極11gを構成する第2画素電極構成部11g2における開口重畳部31がそれぞれ重畳しているので、一对の画素電極11gに充電された電圧に基づく電界によって、液晶分子のリバースチルトなどの配向乱れを防止でき、また、第2遮光部23における一对の開口24を透過した光がそれぞれ有効に利用される。

[0043] 以上説明したように本実施形態のアレイ基板（薄膜トランジスタ基板）11bは、ゲート電極11f1と、半導体材料からなりゲート電極11f1の少なくとも一部に対してゲート絶縁膜（第1絶縁膜）14を介して上層側に重畳するチャネル部（半導体部）11f4と、チャネル部11f4の一部に対して上層側に配されてチャネル部11f4に接続されるソース電極11f2と、ソース電極11f2との間に間隔を空けつつチャネル部11f4の一部に対して上層側に配されてチャネル部11f4に接続されるドレイン電極11f3と、を少なくとも有するTFT（薄膜トランジスタ）11fと、チャネル部11f4、ソース電極11f2及びドレイン電極11f3に対して第1層間絶縁膜（第2絶縁膜）17を介して上層側に配される遮光部21であって、チャネル部11f4と重畳する第1遮光部22と、ゲート電極11f1、ソース電極11f2及びドレイン電極11f3とは非重畳となる第2遮光部23であってTFT11fと隣り合う部分に開口24を有する第2遮光部23と、を少なくとも有する遮光部21と、を備える。

[0044] このようにすれば、TFT11fを構成するゲート電極11f1及びソース電極11f2にそれぞれ信号が供給されると、半導体材料からなるチャネ

ル部 1 1 f 4 を介してソース電極 1 1 f 2 とドレイン電極 1 1 f 3 との間に電流が流れる。遮光部 2 1 は、第 1 層間絶縁膜 1 7 を介してチャネル部 1 1 f 4 に対して上層側に配されてチャネル部 1 1 f 4 と重畳する第 1 遮光部 2 2 を有しており、この第 1 遮光部 2 2 によって半導体材料からなるチャネル部 1 1 f 4 に対して上層側から照射される外光を遮ることができ、もってチャネル部 1 1 f 4 への光の照射を抑制することができる。その一方、ゲート電極 1 1 f 1、ソース電極 1 1 f 2 及びドレイン電極 1 1 f 3 に対して下層側から外光が照射されたとき、仮にゲート電極 1 1 f 1、ソース電極 1 1 f 2 及びドレイン電極 1 1 f 3 によって遮られない外光が第 1 遮光部 2 2 によって反射されると、その反射光が直接チャネル部 1 1 f 4 に照射されたり、同反射光がゲート電極 1 1 f 1 と第 1 遮光部 2 2 との間で多重反射してチャネル部 1 1 f 4 に照射されたりすることが懸念される。その点、遮光部 2 1 は、ゲート電極 1 1 f 1、ソース電極 1 1 f 2 及びドレイン電極 1 1 f 3 とは非重畳となる第 2 遮光部 2 3 であって T F T 1 1 f と隣り合う部分が開口 2 4 する第 2 遮光部 2 3 を有しているから、ゲート電極 1 1 f 1、ソース電極 1 1 f 2 及びドレイン電極 1 1 f 3 に対して下層側から照射された外光のうちゲート電極 1 1 f 1、ソース電極 1 1 f 2 及びドレイン電極 1 1 f 3 によって遮られない外光は、第 2 遮光部 2 3 の開口 2 4 を透過し易くなり、第 1 遮光部 2 2 に対して下層側から当たり難くなっている。これにより、第 1 遮光部 2 2 による反射光が生じ難くなるので、チャネル部 1 1 f 4 への光の照射を抑制することができる。以上により、チャネル部 1 1 f 4 に光が照射されるのに伴う T F T 1 1 f の特性変動、特にオフ状態とされた T F T 1 1 f において生じ得るリーク電流を低減できる。

[0045] また、ゲート電極 1 1 f 1 は、ソース電極 1 1 f 2 及びドレイン電極 1 1 f 3 と重畳する第 1 ゲート電極構成部 2 5 と、ソース電極 1 1 f 2 及びドレイン電極 1 1 f 3 とは非重畳となる第 2 ゲート電極構成部 2 6 と、を有しており、第 2 遮光部 2 3 は、開口 2 4 が第 2 ゲート電極構成部 2 6 に隣接する位置に配される。このようにすれば、ゲート電極 1 1 f 1 のうち、第 1 ゲー

ト電極構成部 2 5 の近傍に対して下層側から照射された外光が第 1 遮光部 2 2 によって反射された場合、その反射光は、チャンネル部 1 1 f 4 の上層側に配されたソース電極 1 1 f 2 やドレイン電極 1 1 f 3 に当たり易く、チャンネル部 1 1 f 4 には直接当たり難くなっている。一方、仮にゲート電極 1 1 f 1 のうち、第 2 ゲート電極構成部 2 6 の近傍に対して下層側から照射された外光が第 1 遮光部 2 2 によって反射されると、その反射光は、チャンネル部 1 1 f 4 のうち上層側にソース電極 1 1 f 2 及びドレイン電極 1 1 f 3 が配されない部分に当たることが懸念される。その点、第 2 遮光部 2 3 は、開口 2 4 が第 2 ゲート電極構成部 2 6 に隣接する位置に配されているので、第 2 ゲート電極構成部 2 6 の近傍に対して下層側から照射された外光が第 2 遮光部 2 3 の開口 2 4 を透過し易くなり、第 1 遮光部 2 2 にて反射され難くなっている。これにより、チャンネル部 1 1 f 4 への光の照射をより抑制することができる。

[0046] また、遮光部 2 1 は、第 2 ゲート電極構成部 2 6 と重畳する部分の少なくとも一部に開口 2 4 に連通する拡張開口 2 7 を有する。このようにすれば、第 2 ゲート電極構成部 2 6 の近傍に対して下層側から照射された外光が第 2 遮光部 2 3 の開口 2 4 及びそれに連通する拡張開口 2 7 を透過することで、第 1 遮光部 2 2 にてより反射され難くなっている。これにより、チャンネル部 1 1 f 4 への光の照射をさらに抑制することができる。

[0047] また、遮光部 2 1 は、チャンネル部 1 1 f 4 とは非重畳となるもののゲート電極 1 1 f 1 と重畳するとともに第 1 遮光部 2 2 に連なる拡張遮光部 2 8 を有する。このようにすれば、第 1 遮光部 2 2 に連なる拡張遮光部 2 8 によってチャンネル部 1 1 f 4 に対して上層側から照射される外光をより好適に遮ることができる。もってチャンネル部 1 1 f 4 への光の照射をより抑制することができる。

[0048] また、遮光部 2 1 に対して第 3 絶縁膜を介して上層側に配されてドレイン電極 1 1 f 3 に接続される画素電極 1 1 g を備えており、画素電極 1 1 g は、T F T 1 1 f とは非重畳とされる第 1 画素電極構成部 1 1 g 1 と、T F T

1 1 f の少なくとも一部と重畳する第 2 画素電極構成部 1 1 g 2 と、を少なくとも有するのに対し、遮光部 2 1 は、第 2 遮光部 2 3 が第 1 画素電極構成部 1 1 g 1 を取り囲む形で開口 2 4 する画素遮光部 2 9 を有するとともに導電性材料からなり、画素電極 1 1 g は、第 2 画素電極構成部 1 1 g 2 の一部が第 1 遮光部 2 2 の少なくとも一部と重畳する形で配される。このようにすれば、チャンネル部 1 1 f 4 を介してソース電極 1 1 f 2 とドレイン電極 1 1 f 3 との間に電流が流されると、画素電極 1 1 g が充電される。遮光部 2 1 は、第 2 遮光部 2 3 が第 1 画素電極構成部 1 1 g 1 を取り囲む形で開口 2 4 する画素遮光部 2 9 を有しているので、その開口 2 4 を透過した光を画素電極 1 1 g へ向かわせることができる。遮光部 2 1 に対して第 3 絶縁膜を介して上層側に配される画素電極 1 1 g は、第 2 画素電極構成部 1 1 g 2 の一部が、導電性材料からなる遮光部 2 1 の第 1 遮光部 2 2 の少なくとも一部と重畳することで、両者の間に静電容量が形成される。これにより、画素電極 1 1 g に充電された電圧を保持する上で好適となる。また、遮光部 2 1 によって画素電極 1 1 g の電界遮蔽が図られ、画素電極 1 1 g が寄生容量を形成し難くなり、また、液晶分子のリバースチルトなどの配向乱れを防止できる。

[0049] また、画素電極 1 1 g は、第 2 画素電極構成部 1 1 g 2 が第 2 遮光部 2 3 の開口 2 4 と重畳する形で配される開口重畳部 3 1 を有する。このように、画素電極 1 1 g の第 2 画素電極構成部 1 1 g 2 が第 2 遮光部 2 3 の開口 2 4 と重畳する開口重畳部 3 1 を有しているので、開口重畳部 3 1 を含む画素電極 1 1 g に充電された電圧に基づく電界が得られることによって、液晶分子のリバースチルトなどの配向乱れを防止できる。

[0050] また、ゲート電極 1 1 f 1 は、対辺をなす一对の端部 2 6 b 1 を有していて一对の端部 2 6 b 1 がソース電極 1 1 f 2 及びドレイン電極 1 1 f 3 とは非重畳とされるのに対し、遮光部 2 1 は、第 2 遮光部 2 3 が一对の端部 2 6 b 1 のそれぞれに隣接する形で開口 2 4 を一对有する構成とされ、画素電極 1 1 g は、第 2 遮光部 2 3 における一对の開口 2 4 に対してチャンネル部 1 1 f 4 側とは反対側に隣り合う形で一对が少なくとも配されており、一对の画

素電極 1 1 g は、それぞれの第 2 画素電極構成部 1 1 g 2 における開口重畳部 3 1 が第 2 遮光部 2 3 における一对の開口 2 4 に対して重畳する。このようにすれば、第 2 遮光部 2 3 は、ゲート電極 1 1 f 1 における一对の端部 2 6 b 1 に隣接する部分がそれぞれ開口 2 4 とされているので、ゲート電極 1 1 f 1 に対して下層側から照射された外光のうちゲート電極 1 1 f 1 によって遮られなかった外光が第 2 遮光部 2 3 における一对の開口 2 4 を透過して第 1 遮光部 2 2 に対して下層側からより当たり難くなる。その上で、第 2 遮光部 2 3 における一对の開口 2 4 に対して一对の画素電極 1 1 g を構成する第 2 画素電極構成部 1 1 g 2 における開口重畳部 3 1 がそれぞれ重畳しているので、一对の画素電極 1 1 g に充電された電圧に基づく電界によって、液晶分子のリバースチルトなどの配向乱れを防止でき、また、第 2 遮光部 2 3 における一对の開口 2 4 を透過した光がそれぞれ有効に利用される。

[0051] また、遮光部 2 1 は、第 2 遮光部 2 3 が画素遮光部 2 9 を少なくとも一对有するとともに、第 2 遮光部 2 3 における一对の開口 2 4 の少なくともいずれか一方が、一对の画素遮光部 2 9 の画素開口部 3 0 のうちの隣り合うものに連通している。このようにすれば、遮光部 2 1 における開口範囲が拡張されるので、遮光部 2 1 のパターンニングが容易なものとなる。

[0052] また、遮光部 2 1 は、画素遮光部 2 9 が画素電極 1 1 g の外縁と部分的に重畳する。このようにすれば、画素電極 1 1 g と遮光部 2 1 との間に形成される静電容量がより大きなものとなるので、画素電極 1 1 g に充電された電圧を保持する上でより好適となる。

[0053] また、遮光部 2 1 に対して第 2 層間絶縁膜（第 3 絶縁膜）1 9 を介して上層側に配されて第 1 層間絶縁膜 1 7、遮光部 2 1 及び第 2 層間絶縁膜 1 9 のうちドレイン電極 1 1 f 3 の一部と重畳する位置に開口 2 4 するコンタクトホール 1 7 C H ~ 1 9 C H を通してドレイン電極 1 1 f 3 に接続される画素電極 1 1 g を備えており、遮光部 2 1 は、開口 2 4 がコンタクトホール 1 7 C H ~ 1 9 C H に連通する。このようにすれば、遮光部 2 1 における開口範囲が拡張されるので、遮光部 2 1 のパターンニングが容易なものとなる。

[0054] また、本実施形態に係る液晶パネル（表示パネル）１１は、上記記載のアレイ基板１１ｂと、アレイ基板１１ｂに対して板面同士が対向する形で配されるＣＦ基板（対向基板）１１ａと、を備える。このような構成の液晶パネル１１によれば、ＴＦＴ１１ｆの特性変動が抑制されているから、表示品位が良好なものとなる。

[0055] また、本実施形態に係る液晶表示装置（表示装置）１０は、上記記載の液晶パネル１１と、ＣＦ基板１１ａとの間にアレイ基板１１ｂを挟み込む形で配されて液晶パネル１１に対して光を照射するバックライト装置（照明装置）１２と、を備える。このような構成の液晶表示装置１０によれば、バックライト装置１２からの光がアレイ基板１１ｂに照射されると、その光はアレイ基板１１ｂに備わる遮光部２１に対して下層側から照射されることになるものの、第２遮光部２３の開口２４を透過することで、第１遮光部２２には下層側から当たり難くなっている。これにより、第１遮光部２２による反射光が生じ難くなってチャネル部１１ｆ４への光の照射を抑制することができるので、ＴＦＴ１１ｆの特性変動が抑制される。もって、表示品位が良好なものとなる。

[0056] <実施形態２>

本発明の実施形態２を図７から図９によって説明する。この実施形態２では、液晶パネル１１１をＶＡモードに変更したものを示す。なお、上記した実施形態１と同様の構造、作用及び効果について重複する説明は省略する。

[0057] 本実施形態に係る液晶パネル１１１は、ＶＡ（Vertical Alignment）モードとされており、より詳細には、ＣＰＡ（Continuous Pinwheel Alignment）モードとされるものである。図７及び図８に示すように、ＣＦ基板１１１ａとアレイ基板１１１ｂとのうち、液晶層１１１ｃに接する最内面には、液晶層１１１ｃに含まれる液晶分子（ここでは誘電率異方性が負の液晶材料を使用する）を配向させるための配向膜１１１ｏ、１１１ｐがそれぞれ形成されている。これら配向膜１１１ｏ、１１１ｐは、液晶分子の長軸を基板に対して法線方向に配向させる垂直配向膜である。さらに、ＣＦ基板１１１ａの対

向電極 1 1 1 n に液晶分子を配向制御するための開口部 3 2 を設けるようにしている。この開口部 3 2 と画素電極 1 1 1 g の縁部との間で生じる電界（基板の法線方向から傾いた方向の電界）によって開口部 3 2 を中心として液晶分子の配光方向を放射状に連続的に異ならせることができる。開口部 3 2 は、画素電極 1 1 1 g を取り囲む画素開口部 1 3 0 の略中央位置に配されている。なお、図 8 では、開口部 3 2 を二点鎖線にて図示している。また、この液晶パネル 1 1 1 は、液晶層 1 1 1 c に電圧が印加されないときに光の透過率が最小となって黒表示されるノーマリーブラックモードとされる。

[0058] 本実施形態においても、画素電極 1 1 1 g における第 2 画素電極構成部 1 1 1 g 2 の開口重畳部 1 3 1 が、図 9 に示すように、遮光部 1 2 1 における開口 1 2 4 に対して平面に視て重畳する配置とされているので、画素電極 1 1 1 g に充電される電圧に基づく電界によって開口 1 2 4 付近に存在する液晶層 1 1 1 c の液晶分子に係る配向状態が乱れるのが防止される。その結果、光漏れが生じるのを防止することができるとともに、応答速度が低下するのを抑制することができる。また、本実施形態に係る画素電極 1 1 1 g は、その平面形状が上記した実施形態 1 とは相違しており、例えば角部が斜めに切り欠かれるなどしている。なお、配向制御するための構造としては、開口部 3 2 の代わりに、樹脂材料で形成した略円形の突起状の構造物を用いてもよい。

[0059] <実施形態 3>

本発明の実施形態 3 を図 1 0 から図 1 2 によって説明する。この実施形態 3 では、上記した実施形態 1 に共通電極 3 3 を追加したものを示す。なお、上記した実施形態 1 と同様の構造、作用及び効果について重複する説明は省略する。

[0060] 本実施形態に係るアレイ基板 2 1 1 b には、図 1 0 及び図 1 1 に示すように、共通電極 3 3 が設けられている。共通電極 3 3 は、遮光部 2 2 1 を構成する第 3 金属膜 2 1 8 と第 1 層間絶縁膜 2 1 7 との間に介在する形で配される第 2 の透明電極膜 3 4 からなる。第 2 の透明電極膜 3 4 は、画素電極 2 1

1 g を構成する透明電極膜 2 2 0 と同様に透明電極材料からなる。第 2 の透明電極膜 3 4（共通電極 3 3）は、第 3 金属膜 2 1 8（遮光部 2 2 1）の下層側に直接接する形で配されていて、第 3 金属膜 2 1 8（遮光部 2 2 1）に対して電氣的に接続されている。共通電極 3 3 は、アレイ基板 2 1 1 b の表示領域の面内において概ねベタ状に設けられているが、各コンタクトホール 2 1 7 C H ~ 2 1 9 C H と平面に視て重畳する部分が開口部 3 5 とされている。このように、共通電極 3 3 は、第 2 層間絶縁膜（第 3 絶縁膜）2 1 9 を介して重畳する画素電極 2 1 1 g の第 1 画素電極構成部 2 1 1 g 1 との間に静電容量を形成するので、画素電極 2 1 1 g に充電された電圧の保持が図られる。しかも、共通電極 3 3 は、導電性材料からなる遮光部 2 2 1 と接続されているので、画素電極 2 1 1 g の電圧保持を図る上でより好適とされる。

[0061] そして、共通電極 3 3 は、図 1 0 及び図 1 2 に示すように、遮光部 2 2 1 の開口 2 2 4 と平面に視て重畳するとともに画素電極 2 1 1 g の開口重畳部 2 3 1 と平面に視て重畳する共通電極側開口重畳部 3 6 を有する。このように、共通電極側開口重畳部 3 6 は、開口重畳部 2 3 1 と平面に視て重畳することで、遮光部 2 2 1 が非形成とされる開口 2 2 4 においても画素電極 2 1 1 g と共通電極 3 3 との間に静電容量が形成されることになる。これにより、画素電極 2 1 1 g に充電された電圧を保持する上でより好適となる。また、共通電極側開口重畳部 3 6 によって遮光部 2 2 1 の開口 2 2 4 における画素電極 2 1 1 g の電界遮蔽が図られ、他の配線（ゲート配線 2 1 1 i やソース配線 2 1 1 j を含む）などとの間で画素電極 2 1 1 g が寄生容量を形成し難くなる。

[0062] 以上説明したように本実施形態によれば、遮光部 2 2 1 と第 1 層間絶縁膜 2 1 7 との間に介在するとともに画素電極 2 1 1 g のうち少なくとも第 1 画素電極構成部 2 1 1 g 1 と重畳する形で配される共通電極 3 3 を備えており、共通電極 3 3 は、開口重畳部 2 3 1 と重畳する共通電極側開口重畳部 3 6 を有する。このようにすれば、第 1 層間絶縁膜 2 1 7 を介して互いに重畳する画素電極 2 1 1 g の第 1 画素電極構成部 2 1 1 g 1 と共通電極 3 3 との間

に静電容量が形成されることで、画素電極 2 1 1 g に充電された電圧の保持が図られる。この共通電極 3 3 は、画素電極 2 1 1 g を構成する第 2 画素電極構成部 2 1 1 g 2 の開口重畳部 3 1 と重畳する共通電極側開口重畳部 3 6 を有しているから、遮光部 2 2 1 が非形成とされる開口 2 2 4 においても画素電極 2 1 1 g と共通電極 3 3 との間に静電容量が形成される。これにより、画素電極 2 1 1 g に充電された電圧を保持する上でより好適となる。また、共通電極側開口重畳部 3 6 によって遮光部 2 2 1 の開口 2 2 4 における画素電極 2 1 1 g の電界遮蔽が図られ、画素電極 2 1 1 g が寄生容量をより形成し難くなる。

[0063] <他の実施形態>

本発明は上記記述及び図面によって説明した実施形態に限定されるものではなく、例えば次のような実施形態も本発明の技術的範囲に含まれる。

(1) 上記した各実施形態では、遮光部の開口に連通する拡張開口を形成した場合を示したが、この拡張開口の具体的な形成範囲や平面形状などは適宜に変更可能である。また、拡張開口を省略することも可能である。

(2) 上記した各実施形態以外にも、開口及び拡張開口の具体的な配置、平面形状及び形成範囲などは、適宜に変更可能である。

(3) 上記した各実施形態では、遮光部の開口が Y 軸方向についてチャンネル部を挟んで一対配される場合を示したが、一対の開口のうちのいずれか一方の開口を省略することも可能である。

(4) 上記した各実施形態では、遮光部が拡張遮光部を有する場合を示したが、拡張遮光部の具体的な形成範囲や平面形状などは適宜に変更可能である。また、拡張遮光部を省略することも可能である。

(5) 上記した各実施形態では、画素電極が開口重畳部を有する場合を示したが、開口に対する開口重畳部の具体的な重畳範囲などは適宜に変更可能である。また、開口重畳部を省略することも可能である。

(6) 上記した実施形態 3 では、共通電極が遮光部に対して下層側（第 1 層間絶縁膜との間）に配される場合を示したが、共通電極が遮光部に対して

上層側（第２層間絶縁膜との間）に配されていても構わない。

（７）上記した各実施形態以外にも、ゲート電極、ソース電極、ドレイン電極、チャネル部、画素電極などの配置、平面形状及び形成範囲などは、適宜に変更可能である。これらの配置などを変更した場合には、それに応じて遮光部の開口の配置なども変更すればよい。

（８）上記した各実施形態では、ＣＦ基板において対向電極の表面に柱状のスペーサ部を設けるようにした場合を示したが、球状のスペーサ材を液晶層中に散布することで、一对の基板間の間隔を保持するようにしてもよい。その場合、ＣＦ基板の画素間遮光部のうち、Ｘ軸方向に沿って延在する部分を選択的に省略することが可能である。その場合であっても、画素間遮光部のうち、Ｙ軸方向に沿って延在する部分については画素部間の混色防止を図るためにも残存させるのが好ましい。

（９）上記した各実施形態では、第１層間絶縁膜が有機材料と無機材料との積層構造とされる場合を示したが、第１層間絶縁膜は、有機材料と無機材料とのいずれか一方のみで構成されていてもよい。

（１０）上記した各実施形態では、遮光部が第３金属膜からなる場合を示したが、遮光部が金属材料以外の遮光材料によって構成されていても構わない。

（１１）上記した各実施形態では、液晶パネルの動作モードがＴＮモードまたはＶＡモードとされる場合を示したが、ＦＦＳ（Fringe Field Switching）モードなどであっても構わない。ＦＦＳモードでは、ＣＦ基板側の対向電極が除去されるとともに、アレイ基板側に画素電極との間で電界を形成する共通電極を設けられる。

符号の説明

[0064] １０…液晶表示装置（表示装置）、１１，１１１…液晶パネル（表示パネル）、１１ａ，１１１ａ…ＣＦ基板（対向基板）、１１ｂ，１１１ｂ，２１１ｂ…アレイ基板（薄膜トランジスタ基板）、１１ｆ…ＴＦＴ（薄膜トランジスタ）、１１ｆ１…ゲート電極、１１ｆ２…ソース電極、１１ｆ３…ドレ

イン電極、11f4…チャネル部（半導体部）、11g, 111g, 211g…画素電極、12…バックライト装置（照明装置）、14…ゲート絶縁膜（第1絶縁膜）、17, 217…第1層間絶縁膜（第2絶縁膜）、17CH, 217CH…コンタクトホール、18CH, 218CH…コンタクトホール、19, 219…第2層間絶縁膜（第3絶縁膜）、19CH, 219CH…コンタクトホール、21, 121, 221…遮光部、22…第1遮光部、23…第2遮光部、24, 124, 224…開口、25…第1ゲート電極構成部、26…第2ゲート電極構成部、26b1…端部、27…拡張開口、28…拡張遮光部、29…画素遮光部、31, 131, 231…開口重畳部、33…共通電極、36…共通電極側開口重畳部

請求の範囲

- [請求項1] ゲート電極と、半導体材料からなり前記ゲート電極の少なくとも一部に対して第1絶縁膜を介して上層側に重畳する半導体部と、前記半導体部の一部に対して上層側に配されて前記半導体部に接続されるソース電極と、前記ソース電極との間に間隔を空けつつ前記半導体部の一部に対して上層側に配されて前記半導体部に接続されるドレイン電極と、を少なくとも有する薄膜トランジスタと、
- 前記半導体部、前記ソース電極及び前記ドレイン電極に対して第2絶縁膜を介して上層側に配される遮光部であって、前記半導体部と重畳する第1遮光部と、前記ゲート電極、前記ソース電極及び前記ドレイン電極とは非重畳となる第2遮光部であって前記薄膜トランジスタと隣り合う部分に開口を有する第2遮光部と、を少なくとも有する遮光部と、を備える薄膜トランジスタ基板。
- [請求項2] 前記ゲート電極は、前記ソース電極及び前記ドレイン電極と重畳する第1ゲート電極構成部と、前記ソース電極及び前記ドレイン電極とは非重畳となる第2ゲート電極構成部と、を有しており、
- 前記第2遮光部は、前記開口が前記第2ゲート電極構成部に隣接する位置に配される請求項1記載の薄膜トランジスタ基板。
- [請求項3] 前記遮光部は、前記第2ゲート電極構成部と重畳する部分の少なくとも一部に前記開口に連通する拡張開口を有する請求項2記載の薄膜トランジスタ基板。
- [請求項4] 前記遮光部は、前記半導体部とは非重畳となるものの前記ゲート電極と重畳するとともに前記第1遮光部に連なる拡張遮光部を有する請求項1から請求項3のいずれか1項に記載の薄膜トランジスタ基板。
- [請求項5] 前記遮光部に対して第3絶縁膜を介して上層側に配されて前記ドレイン電極に接続される画素電極を備えており、
- 前記画素電極は、前記薄膜トランジスタとは非重畳とされる第1画素電極構成部と、前記薄膜トランジスタの少なくとも一部と重畳する

第2画素電極構成部と、を少なくとも有するのに対し、前記遮光部は、前記第2遮光部が前記第1画素電極構成部を取り囲む形で開口する画素遮光部を有するとともに導電性材料からなり、

前記画素電極は、前記第2画素電極構成部の一部が前記第1遮光部の少なくとも一部と重畳する形で配される請求項1から請求項4のいずれか1項に記載の薄膜トランジスタ基板。

[請求項6] 前記画素電極は、前記第2画素電極構成部が前記第2遮光部の前記開口と重畳する形で配される開口重畳部を有する請求項5に記載の薄膜トランジスタ基板。

[請求項7] 前記ゲート電極は、対辺をなす一对の端部を有して前記一对の端部が前記ソース電極及び前記ドレイン電極とは非重畳とされるのに対し、前記遮光部は、前記第2遮光部が前記一对の端部のそれぞれに隣接する形で前記開口を一对有する構成とされ、前記画素電極は、前記第2遮光部における一对の前記開口に対して前記半導体部側とは反対側に隣り合う形で一对が少なくとも配されており、

一对の前記画素電極は、それぞれの前記第2画素電極構成部における前記開口重畳部が前記第2遮光部における一对の前記開口に対して重畳する請求項6に記載の薄膜トランジスタ基板。

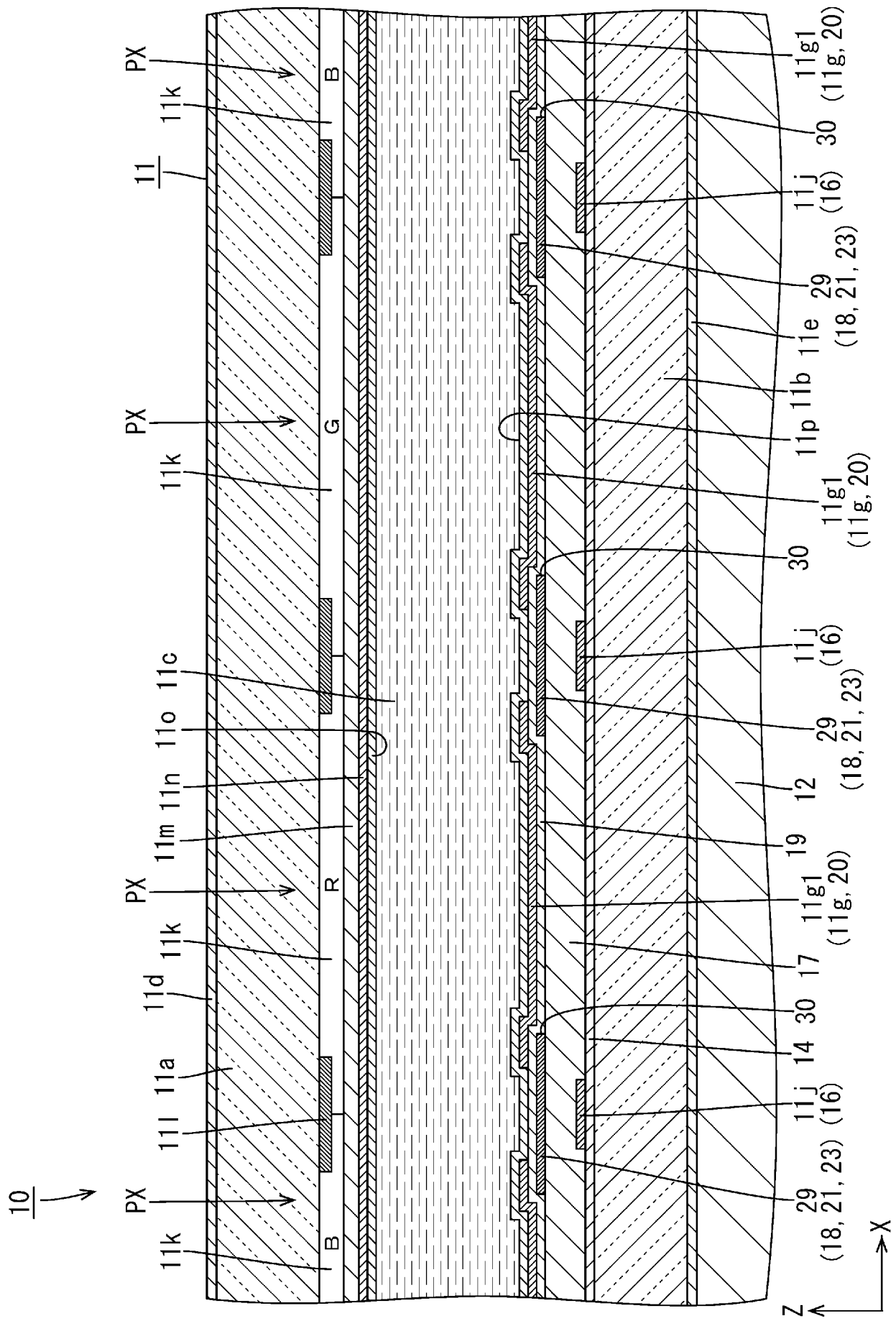
[請求項8] 前記遮光部は、前記第2遮光部が前記画素遮光部を少なくとも一对有するとともに、前記第2遮光部における一对の前記開口の少なくともいずれか一方が、一对の前記画素遮光部の開口のうちの隣り合うものに連通している請求項7に記載の薄膜トランジスタ基板。

[請求項9] 前記遮光部と前記第3絶縁膜との間、または前記遮光部と前記第2絶縁膜との間に介在するとともに前記画素電極のうち少なくとも前記第1画素電極構成部と重畳する形で配される共通電極を備えており、

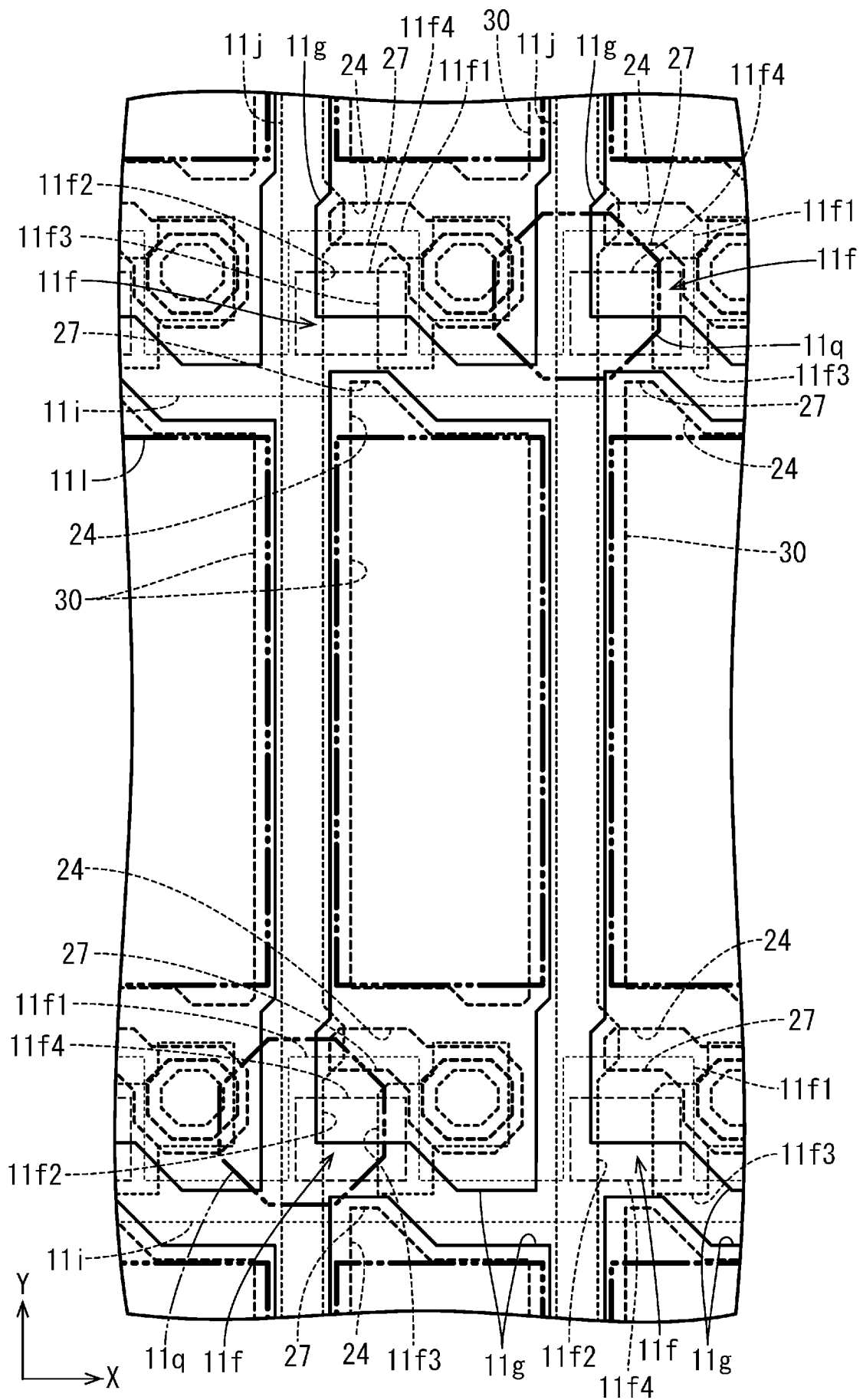
前記共通電極は、前記開口重畳部と重畳する共通電極側開口重畳部を有する請求項6から請求項8のいずれか1項に記載の薄膜トランジスタ基板。

- [請求項10] 前記遮光部は、前記画素遮光部が前記画素電極の外縁と部分的に重畳する請求項5から請求項9のいずれか1項に記載の薄膜トランジスタ基板。
- [請求項11] 前記遮光部に対して第3絶縁膜を介して上層側に配されて前記第2絶縁膜、前記遮光部及び前記第3絶縁膜のうち前記ドレイン電極の一部と重畳する位置に開口するコンタクトホールを通して前記ドレイン電極に接続される画素電極を備えており、
前記遮光部は、前記開口が前記コンタクトホールに連通する請求項1から請求項10のいずれか1項に記載の薄膜トランジスタ基板。
- [請求項12] 請求項1から請求項11のいずれか1項に記載の薄膜トランジスタ基板と、
前記薄膜トランジスタ基板に対して板面同士が対向する形で配される対向基板と、を備える表示パネル。
- [請求項13] 請求項12に記載の表示パネルと、
前記対向基板との間に前記薄膜トランジスタ基板を挟み込む形で配されて前記表示パネルに対して光を照射する照明装置と、を備える表示装置。

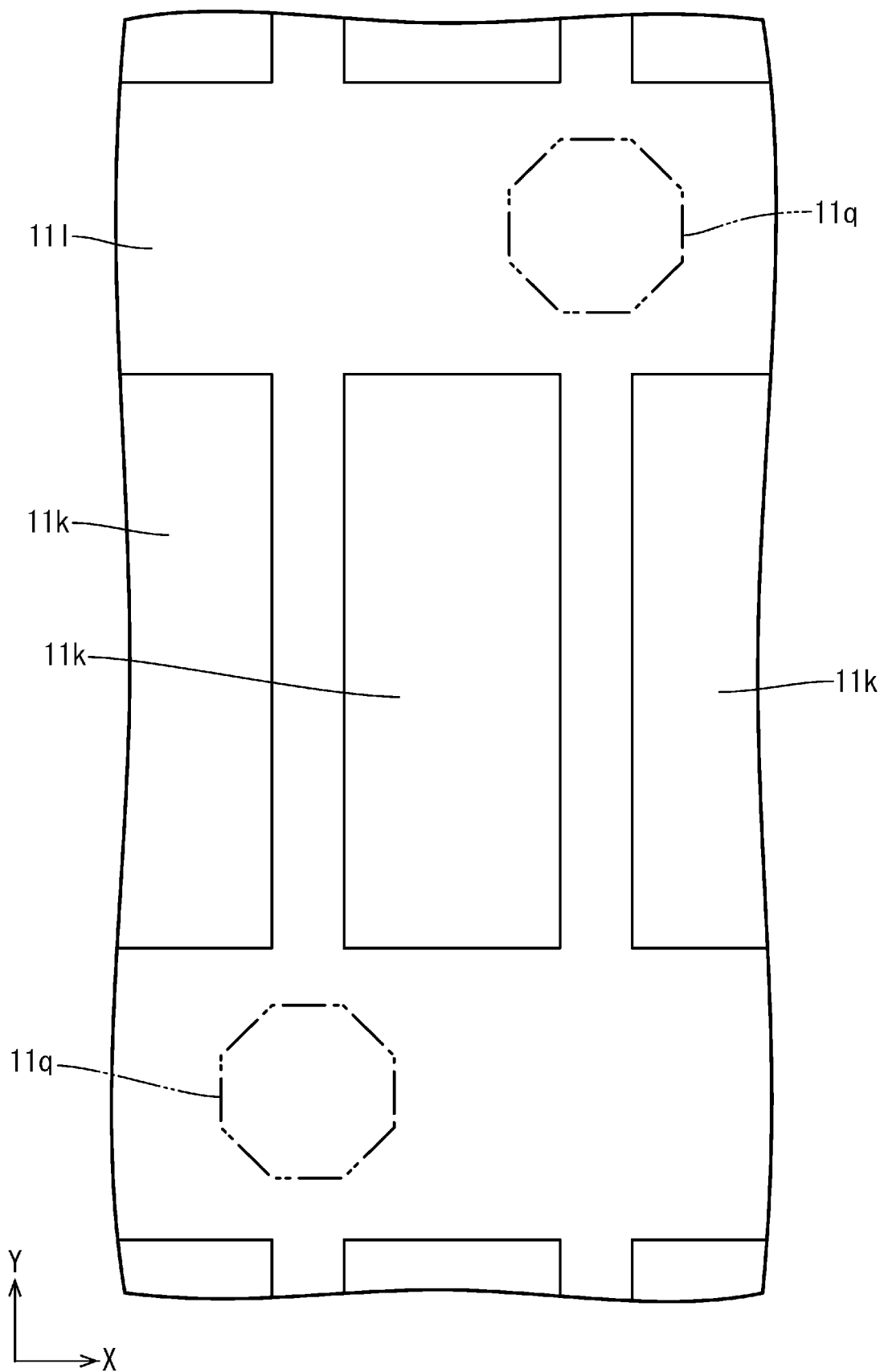
[図1]



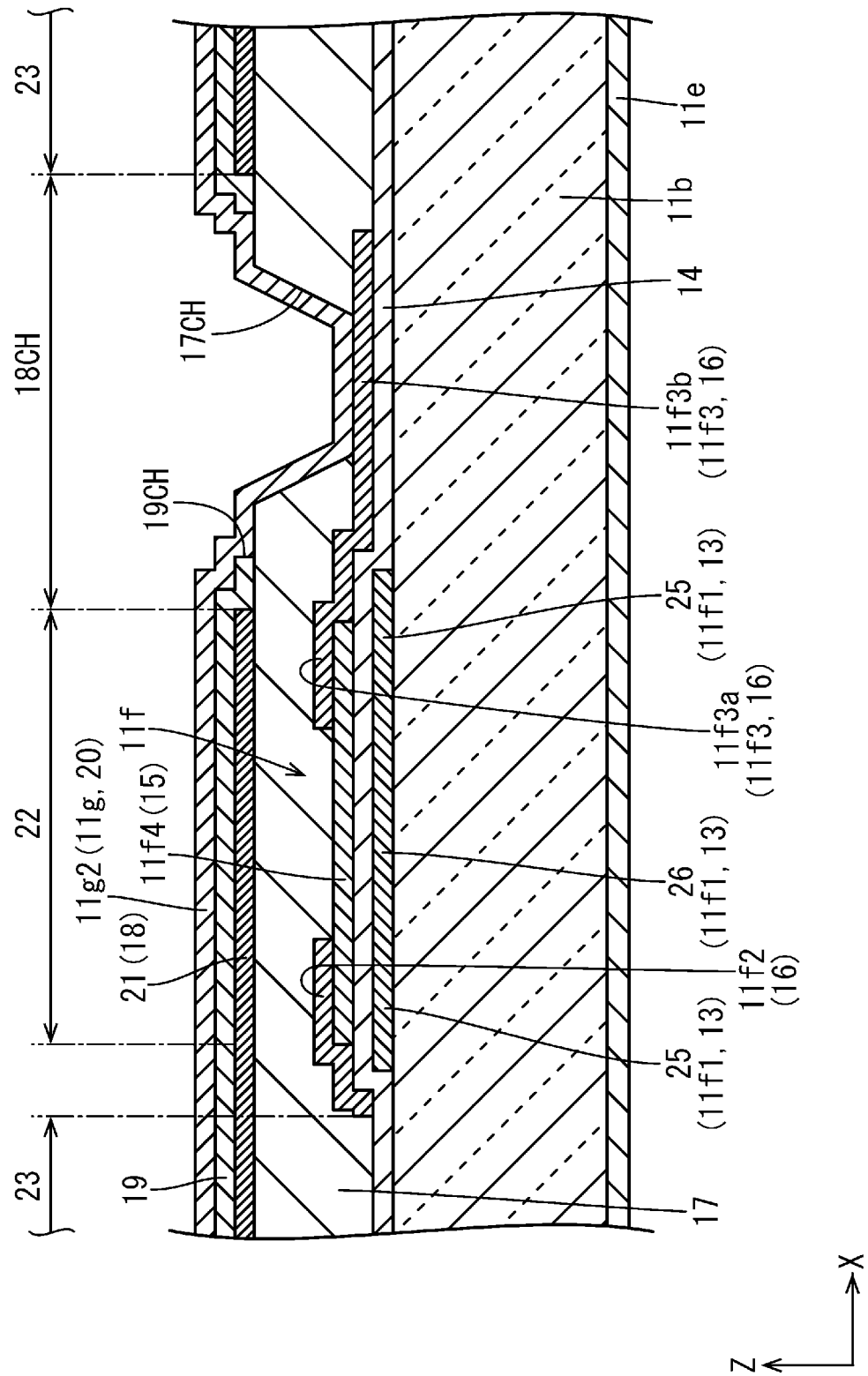
[図2]



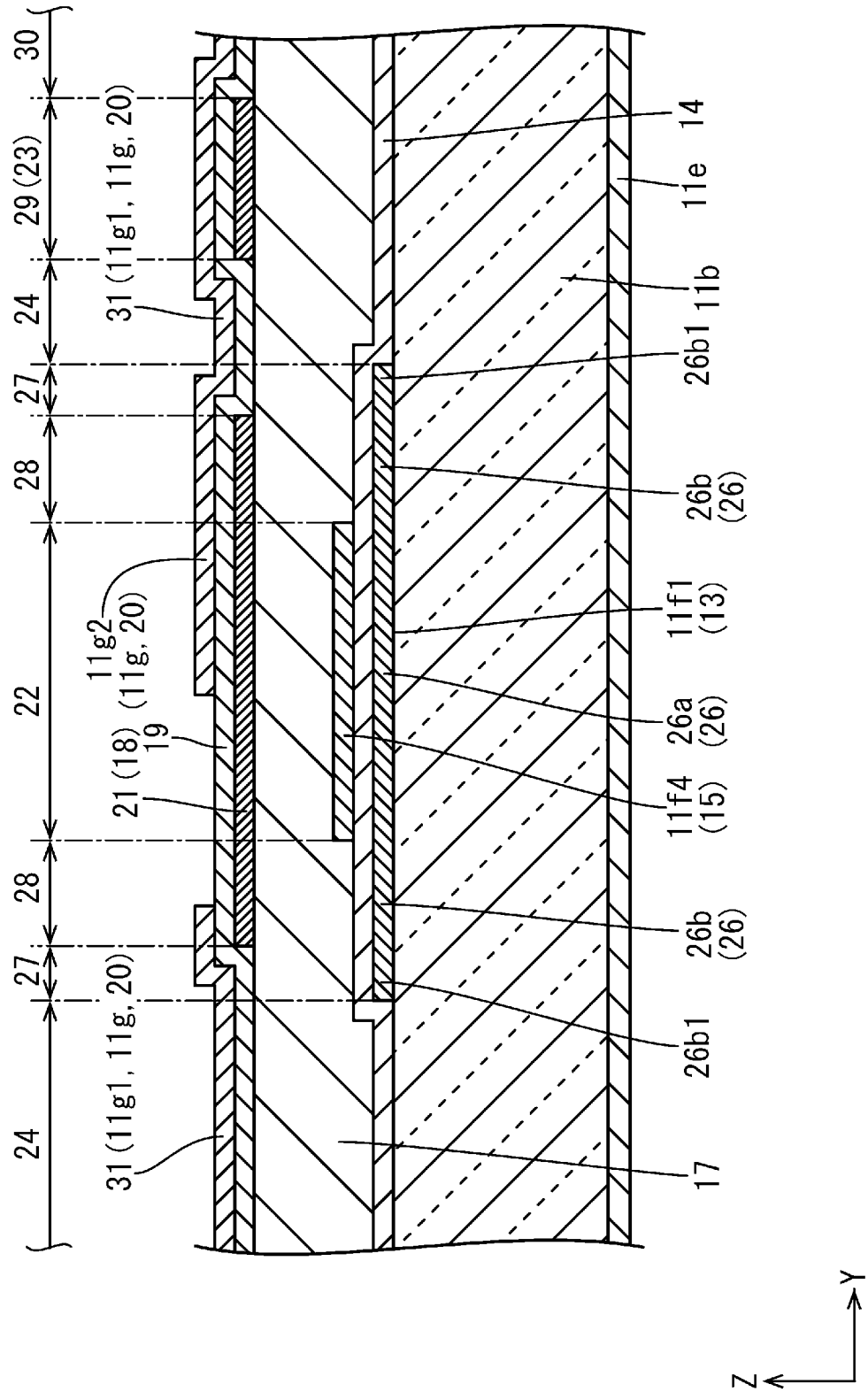
[図3]



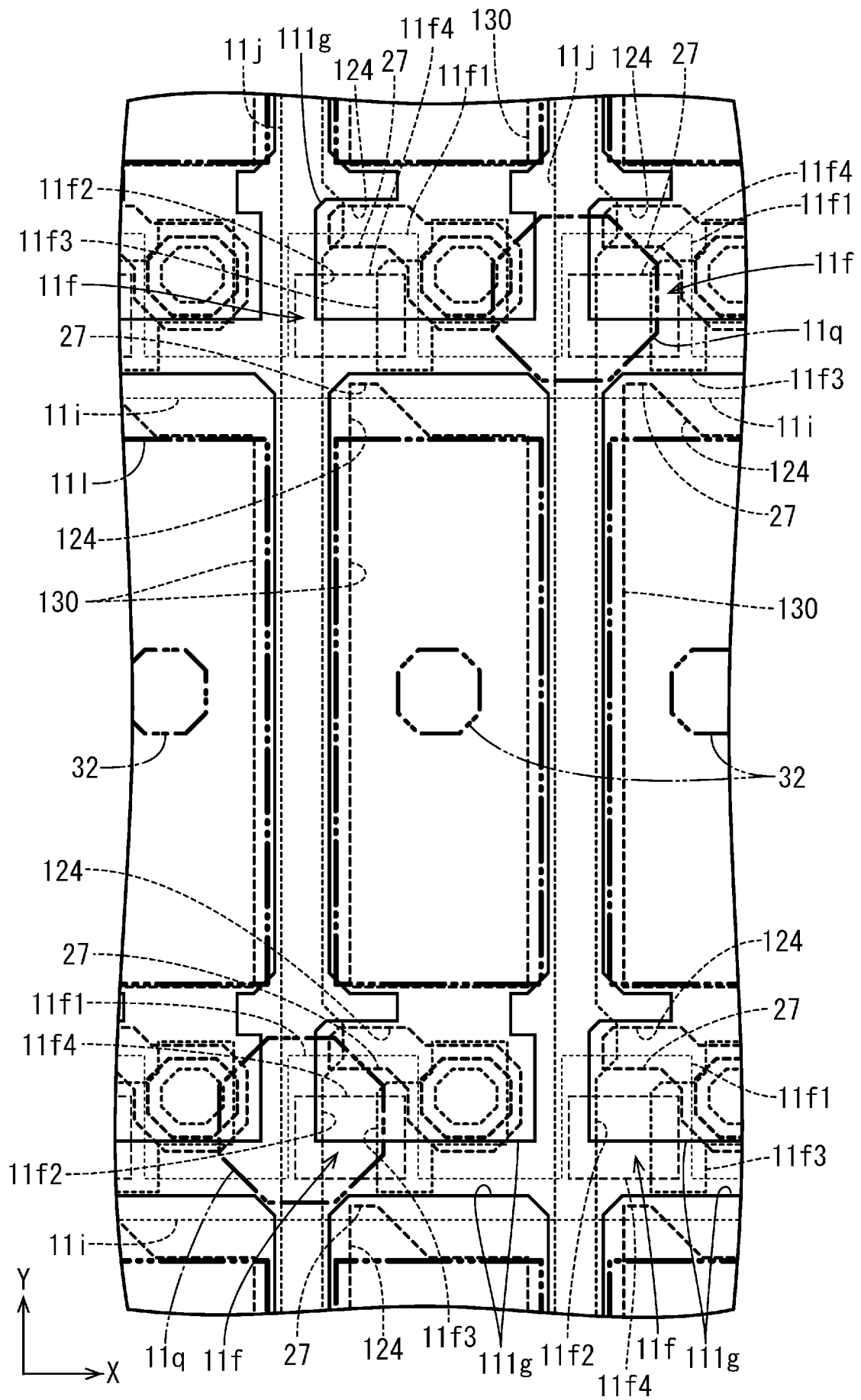
[図5]



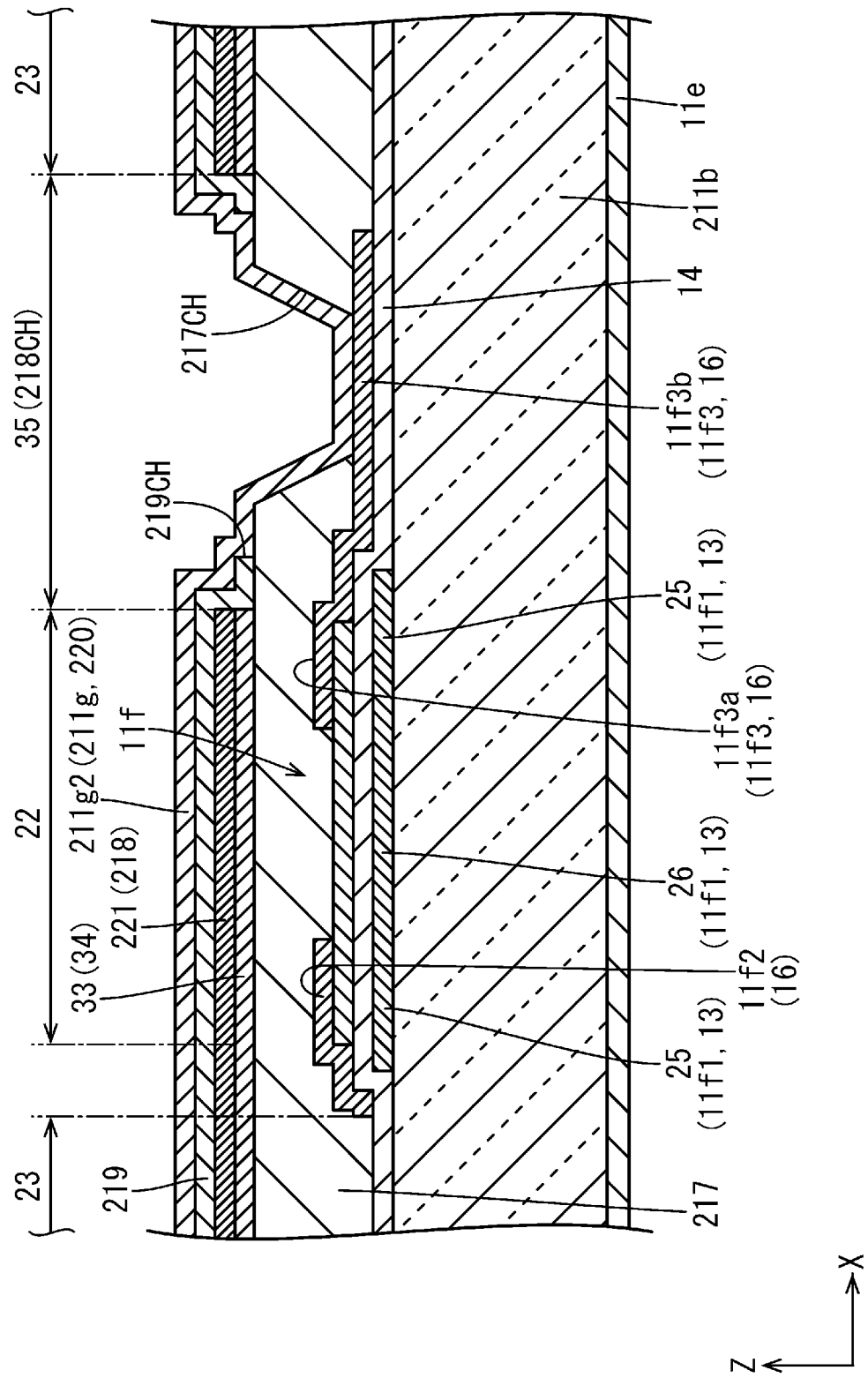
[図6]



[図8]



[図11]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2018/000563

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl. G09F9/30(2006.01)i, G02F1/1335(2006.01)i, G02F1/1368(2006.01)i, H01L21/336(2006.01)i, H01L29/786(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl. G09F9/30, G02F1/1335, G02F1/1368, H01L21/336, H01L29/786

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan	1922-1996
Published unexamined utility model applications of Japan	1971-2018
Registered utility model specifications of Japan	1996-2018
Published registered utility model applications of Japan	1994-2018

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 11-101992 A (SHARP CORPORATION) 13 April 1999, paragraphs [0020]-[0044], fig. 1-3 & US 6195140 B1, column 8, line 26 to column 11, line 17, fig. 1-3 & TW 509809 B & KR 10-0332519 B1 & CN 1209565 A	1-2, 4-6, 9-13
A	JP 2004-170919 A (SEIKO EPSON CORPORATION) 17 June 2004, entire text, all drawings & US 2005/0029521 A1, entire text, all drawings & TW 200414100 A & KR 10-2004-0038867 A & CN 1499458 A	1-13

☒ Further documents are listed in the continuation of Box C. ☐ See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier application or patent but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search
26.03.2018

Date of mailing of the international search report
03.04.2018

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2018/000563

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2015-75720 A (SEIKO EPSON CORPORATION) 20 April 2015, entire text, all drawings & US 2015/0103284 A1, entire text, all drawings	1-13
A	JP 2001-91933 A (SHARP CORPORATION) 06 April 2001, entire text, all drawings & US 6795143 B1, entire text, all drawings & TW 226487 B & KR 10-2001-0030253 A	1-13

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int.Cl. G09F9/30(2006.01)i, G02F1/1335(2006.01)i, G02F1/1368(2006.01)i, H01L21/336(2006.01)i, H01L29/786(2006.01)i

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int.Cl. G09F9/30, G02F1/1335, G02F1/1368, H01L21/336, H01L29/786

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2018年
日本国実用新案登録公報	1996-2018年
日本国登録実用新案公報	1994-2018年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X	JP 11-101992 A (シャープ株式会社) 1999.04.13, 段落0020-0044, 図1-3 & US 6195140 B1, 第8欄第26行-第11欄第17行, 図1-3 & TW 509809 B & KR 10-0332519 B1 & CN 1209565 A	1-2, 4-6, 9-13
A	JP 2004-170919 A (セイコーエプソン株式会社) 2004.06.17, 全文全図 & US 2005/0029521 A1, 全文全図 & TW 200414100 A & KR 10-2004-0038867 A & CN 1499458 A	1-13

☑ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの
「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
「O」 口頭による開示、使用、展示等に言及する文献
「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」 同一パテントファミリー文献

国際調査を完了した日

26.03.2018

国際調査報告の発送日

03.04.2018

国際調査機関の名称及びあて先

日本国特許庁 (ISA/J P)

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

佐野 浩樹

21

4071

電話番号 03-3581-1101 内線 3273

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2015-75720 A (セイコーエプソン株式会社) 2015. 04. 20, 全文全図 & US 2015/0103284 A1, 全文全図	1 - 13
A	JP 2001-91933 A (シャープ株式会社) 2001. 04. 06, 全文全図 & US 6795143 B1, 全文全図 & TW 226487 B & KR 10-2001-0030253 A	1 - 13