



(19)
Bundesrepublik Deutschland
Deutsches Patent- und Markenamt

(10) **DE 601 03 361 T2** 2005.06.09

(12)

Übersetzung der europäischen Patentschrift

(97) **EP 1 241 483 B1**

(21) Deutsches Aktenzeichen: **601 03 361.2**

(96) Europäisches Aktenzeichen: **01 106 632.1**

(96) Europäischer Anmeldetag: **16.03.2001**

(97) Erstveröffentlichung durch das EPA: **18.09.2002**

(97) Veröffentlichungstag

der Patenterteilung beim EPA: **19.05.2004**

(47) Veröffentlichungstag im Patentblatt: **09.06.2005**

(51) Int Cl.⁷: **G01R 31/30**
G01R 31/3193

(73) Patentinhaber:

Agilent Technologies Inc., A Delaware Corp., Palo Alto, Calif., US

(74) Vertreter:

Barth, D., Dipl.-Ing., Pat.-Ass., 71083 Herrenberg

(84) Benannte Vertragsstaaten:

DE, FR, GB

(72) Erfinder:

**Fleischer-Reumann, Michael, 72218 Wildberg, DE;
Schinzel, Peter, 71116 Gaertringen, DE; Tietz,
Guenter, 70771 Leinfelden-Echterdingen, DE**

(54) Bezeichnung: **Bitfehlerratenmessung**

Anmerkung: Innerhalb von neun Monaten nach der Bekanntmachung des Hinweises auf die Erteilung des europäischen Patents kann jedermann beim Europäischen Patentamt gegen das erteilte europäische Patent Einspruch einlegen. Der Einspruch ist schriftlich einzureichen und zu begründen. Er gilt erst als eingelegt, wenn die Einspruchsgebühr entrichtet worden ist (Art. 99 (1) Europäisches Patentübereinkommen).

Die Übersetzung ist gemäß Artikel II § 3 Abs. 1 IntPatÜG 1991 vom Patentinhaber eingereicht worden. Sie wurde vom Deutschen Patent- und Markenamt inhaltlich nicht geprüft.

Beschreibung

[0001] Die vorliegende Erfindung bezieht sich auf die Charakterisierung von Übergangsverhalten digitaler Schaltkreise.

[0002] Charakterisieren des Übergangsverhaltens digitaler Schaltkreise, d. h. der Übergang von einer logischen Null zu einer logischen Eins und umgekehrt, hat für die Konzeption und Herstellung solcher Schaltkreise wachsende Bedeutung erlangt.

[0003] Ein Standardprozedere ist das Visualisieren des digitalen Übergangsverhaltens durch Oszilloskope. Tatsächliche Übergangssignale werden abgetastet und dargestellt. [Fig. 1](#) zeigt ein typisches Beispiel einer Visualisierung durch ein Oszilloskop, wobei eine Vielzahl von individuellen Übergängen **10A** und **10B** zwischen einem logischen „LOW“ und einem logischen „HIGH“ und eine Vielzahl von individuellen Übergängen **20A** und **20B** zwischen „HIGH“ und „LOW“ überlagert und damit gleichzeitig dargestellt werden. Die Darstellung der [Fig. 1](#) wird auch als ‚Eye Diagramm‘ (Augen-Diagramm) bezeichnet und wird erzeugt durch Triggern des Oszilloskops in jeder Periode des Datenmusters. So werden alle Übergänge in dem Muster gleichzeitig auf dem Schirm gezeigt.

[0004] Eine solche Analyse unter Verwendung eines Oszilloskops wird z. B. in Miller C M „High-speed digital transmitter characterization using eye diagram analysis“, Hewlett-Packard Journal, Bd. 45, Nr. 4, 1. August 1994, S. 29–37, XP002001689 gezeigt. Eine Augenmaskenmessung kann erfolgen unter Verwendung einer Fehlerzählung für jede der Maskenregionen mit einer Anzahl, die den gesamten evaluierten Spuren entspricht.

[0005] Eine weitere Charakterisierung digitaler Schaltkreise erfordert das Ermitteln der sogenannten Bitfehlerrate (BER), d.h. das Verhältnis fehlerhafter digitaler Signale (Bits) zu der Gesamtzahl der betrachteten digitalen Signale. Typische Bitfehlerraten, die nicht überschritten werden sollten, liegen in dem Bereich von 10^{-9} bis 10^{-12} , oder in anderen Worten, ein Fehler in 10^9 bis 10^{12} übertragenen Bits kann abhängig von der Anwendung akzeptiert werden. Dies bedeutet andererseits, dass mindestens drei Mal (10^9 bis 10^{12}) Bits fehlerfrei zu testen sind, um aussagefähige Testergebnisse zu erhalten (z. B. > 95% Zuverlässigkeitsniveau). Dies führt jedoch zu langen Messzeiten, so dass die Charakterisierung der BER im Allgemeinen eine sehr zeitaufwendige Aufgabe ist.

[0006] [Fig. 2](#) zeigt das sogenannte BER eye diagramm wie es für denselben Test erzielt wird wie in [Fig. 1](#), aber durchgeführt mit einem Agilent® 81200 Daten Generator/ Analyse Plattform mit einer Agilent® C4874A Charakterisierungssoftwarekomponente, beide von der Anmelderin Agilent Technologies. Das

BER- Eye Diagramm wird als eine zweidimensionale graphische Darstellung generiert unter Verwendung eines Schwenks über Verzögerung und Schwelle eines Analysers. Die BER Information wird gezeigt durch eine Farbkodierung an jedem Beispielpunkt. Die BER kann nur klein sein innerhalb eines Teils der Periode (da die Augenöffnung kleiner als 100% ist) und innerhalb der richtigen Schwellenwerte. Das Ergebnis ist ein Augenmuster mit einer BER, die abhängig ist von dem Beispielpunkt. Der Ergebniswert der BER wird für jeden Beispielpunkt ermittelt.

[0007] Während das Eye Diagramm der [Fig. 1](#) (durch das Oszilloskop) zusätzliche Informationen gibt über die Impulsform (Überschwingen, etc.) gibt das BER Eye Diagramm der [Fig. 2](#) (durch den Agilent 81200) eine Information, welche Bitfehlerrate erwartet werden kann, abhängig von der Position des Beispielpunkts innerhalb des Auges.

[0008] Das tatsächliche Übergangsverhalten digitaler Schaltkreise wird zunehmend schlechter mit zunehmenden Datenübertragungsraten. Schaltkreise, die scharfe (HIGH-to-LOW oder LOW-to-HIGH) Übergänge bei niedrigen Frequenzen zeigen, weisen für höhere Frequenzen ‚lange Neigungen‘ auf, wobei der tatsächliche Verlauf der Neigung auch für Jitter oder andere Einflüsse anfällig ist. Klar ist, dass mit solch ‚langen und unscharfen Neigungen‘ auch die Wahrscheinlichkeit für (Bit-)Fehler zunimmt.

[0009] insbesondere zum Testen von Applikationen im Herstellungsbereich wurde gezeigt, dass die Oszilloskop-Annäherung (der [Fig. 1](#)) nur anwendbar ist, soweit gut geschultes Personal verfügbar ist, das solche graphischen Eye Diagramme interpretieren kann oder spezifische, auf die Masken passende, Algorithmen verwendet werden. BER Messungen, wie in [Fig. 2](#) gezeigt, sind andererseits sehr zeitintensiv. Andererseits betrachten BER Messungen jedes Datenbit, während Oszilloskop-Messungen wegen der begrenzten Beispielraten nur einen kleinen Teil der Dateninformation detektieren können.

ZUSAMMENFASSUNG DER ERFINDUNG

[0010] Es ist daher eine Aufgabe der vorliegenden Erfindung, ein verbessertes Übergangstesten für digitale Schaltkreise zu liefern, welche insbesondere „floor applications“ unterstützen. Die Aufgabe wird durch die unabhängigen Ansprüche gelöst. Vorteilhaft Ausführungen werden durch die abhängigen Ansprüche gezeigt.

[0011] Nach der Erfindung wird ein digitaler Schaltkreis (als eine zu testende Vorrichtung -DUT) dadurch getestet, dass eine Testvorrichtung einen Pass/Fail Test für eine vorbestimmte Anzahl von Abtastpunkten durchführt zum Charakterisieren des Übergangsverhaltens logischer Signale innerhalb

des digitalen Schaltkreises. Für jeden Abtastpunkt ermittelt die Testvorrichtung einen Bitfehlerraten-(BER) Wert, der das Verhältnis fehlerhafter digitaler Signale zu der Gesamtzahl betrachteter digitaler Signale darstellt. Der ermittelte BER-Wert wird dann verglichen mit einem BER-Schwellenwert für diesen Abtastpunkt, wobei der Test für diesen Abtastpunkt als fehlgeschlagen gilt, wenn der ermittelte BER-Wert den BER-Schwellenwert überschreitet. Klar ist, dass alle Abtastpunkte denselben BER-Wert haben.

[0012] Abhängig von der spezifischen Applikation kann der Test für den gesamten digitalen Schaltkreis als erfolgreich betrachtet werden, wenn alle Abtastpunkte den Test passiert haben. Es können jedoch zusätzliche Analysekriterien angewendet werden, so dass der Test nur dann fehlerhaft ist, wenn mehr als einer der Abtastpunkte fehlerhaft ist, oder z. B. wenn ein Wert von summierten BER Werten einiger oder aller Abtastpunkte einen vorgegebenen Gesamt BER Wert überschreitet. Darüber hinaus können Gewichtungskriterien angewendet werden, so dass die ermittelten BER-Werte für einen oder mehrere Abtastpunkte mit vorgegebenen Gewichtungskriterien gewichtet werden, z. B. um der Bedeutung oder Relevanz einiger Schlüsselabtastpunkte Nachdruck oder Priorität zu geben. Klar ist, dass die zuvor genannten Kriterien und Analyseverfahren nur vorteilhafte Beispiele sind, aber nicht erschöpfend. Die tatsächliche Analyse und bestimmten Kriterien hängen ab von dem speziellen Kontext der Applikation und Spezifikation des digitalen Schaltkreises.

[0013] Die Abtastpunkte werden vorzugsweise so ausgesucht, dass sie den digitalen Schaltkreis effizient charakterisieren. Vorzugsweise werden die Abtastpunkte in kritischen Übergangsbereichen ausgewählt. Durch Minimieren der Anzahl der Abtastpunkte wird auch die Testzeit minimiert. Nützliche Informationen zum Definieren des Abtastpunkts können vorhergehende Messungen auf anderen solcher digitaler Schaltkreise sein, und insbesondere „fullblown“ Messungen über den gesamten Bereich von Abtastpunkten, wie z. B. in [Fig. 2](#) gezeigt. Daher können kritische Bereiche identifiziert werden. Weitere Information kann die BER Spezifikation des digitalen Schaltkreises sein.

[0014] Die Abtastpunkte können ‚manuell‘ ausgewählt werden durch einen User oder durch die Testvorrichtung automatisch gesetzt oder vorgeschlagen. Im letzteren Fall benötigt die Testvorrichtung mindestens eine Referenzmessung oder andere Referenzinformation. Weiter kann die Testvorrichtung, in einem halb-automatischen Modus, Abtastpunkte ‚vorschlagen‘, die durch den User immer noch verändert werden können, und weitere Abtastpunkte können hinzugefügt werden.

[0015] Die Abtastpunkte werden vorzugsweise defi-

niert durch ihre absolute oder relative Position im Hinblick auf Übergänge von einem Referenztaktsignal, das entweder an die DUT angelegt wird oder von einem Taktausgang der DUT genommen wird. Dies kann erfolgen durch Definieren von Abtastpunkten mit einem absoluten oder relativen Schwellenwert und einem absoluten oder relativen Abtastpunkt-Verzögerungswert in Bezug auf entweder die Signalübergänge selbst oder andere Übergänge wie ein Referenztaktsignal.

[0016] In einer vorteilhaften Ausführung wird zum Auswählen der vorteilhaften Abtastpunkte eine sogenannte Badewannen-Messung verwendet mit einem Abtastpunkt-Verzögerungsschwenk, während die Schwelle konstant gehalten wird. Dies stellt eine einzige Reihe eines Full-Blown-BER Eye Diagramms wie in [Fig. 2](#) gezeigt dar. Jede solche Messung sieht einen Phasenrand vor, der der Augenöffnung entspricht und an dem Übergang von niedrigen zu hohen/höheren BER Werten (in [Fig. 1](#), wo die Linien **10A**, **20A** oder **20B**, **10B** sind) zu zwei Abtastpunkten führt. Eine solche Messung kann wiederholt durchgeführt werden für ausgewählte Niveaus zwischen dem HIGH und LOW Niveau. Vorzugsweise werden drei Messungen durchgeführt z. B. bei 20%, 50% und 80% der Amplitude, was dann zu sechs charakteristischen Abtastpunkten führt. Die so ausgewählten Abtastpunkte können dann leicht verschoben werden in Richtung des ‚Inneren des Auges‘, um Toleranzen der DUTs abzudecken.

[0017] Durch Auswählen einiger weniger aber bedeutender Abtastpunkte aus der kompletten Reihe anwendbarer Abtastpunkte, erlaubt es die Erfindung auch, die Testzeit signifikant zu reduzieren, und ermöglicht so, automatisierte und schnelle Testapplikationen, die als passed/failed Tests für Produktionsapplikationen angewendet werden. In einem Beispiel, in dem nur 6 ausgewählte Abtastpunkte mit einem Schwellen-BER Wert von $> 10^{-8}$ bei einer Taktrate von 2.488 GHz (OC48) getestet werden, wird die reine Messzeit nur 723 ms sein. Wenn eine Sekunde für die Synchronisation und 150ns für das Reprogrammieren angenommen werden, dann ergibt dies grob 2.5 s gesamter Testzeit. Im Gegensatz dazu hätte ein Oszilloskop in diesen 2.5s zunächst ungefähr 100–200 Beispiele pro Abtastpunkt genommen. Das heißt, die Erfindung liefert eine verbesserte Testzuverlässigkeit in einer kürzeren Zeit.

[0018] Klar ist, dass die Erfindung ganz oder teilweise gespeichert werden kann oder unterstützt durch ein oder mehrere passende Softwareprogramme, welche gespeichert sein können oder anderweitig zur Verfügung gestellt durch jede Art von Datenträger, und welche in oder durch jede passende Datenverarbeitungseinheit ausgeführt werden können.

KURZE BESCHREIBUNG DER ZEICHNUNGEN

[0019] Andere Aufgaben und viele der begleitenden Vorteile der vorliegenden Erfindung werden im Folgenden gewürdigt und besser verständlich durch die folgende detaillierte Beschreibung in Verbindung mit den begleitenden Zeichnungen. Merkmale, die im Wesentlichen oder funktional gleich oder ähnlich sind, werden mit denselben Referenzzeichen bezeichnet.

[0020] [Fig. 1](#) und [Fig. 2](#) zeigen typische Eye Diagramme durch Oszilloskop- ([Fig. 1](#)) und BER- ([Fig. 2](#)) Messungen.

[0021] [Fig. 3](#) zeigt eine grundlegende Testarchitektur nach der Erfindung,

[0022] und

[0023] [Fig. 4](#) zeigt die Auswahl der Abtastpunkte.

DETAILLIERTE BESCHREIBUNG DER ERFINDUNG

[0024] In [Fig. 3](#) sendet ein Generator **100** Stimulus-Testsignale („data in“ und „clock in“) an eine zu testende Vorrichtung (DUT) **110**, und ein Analyser **120** empfängt die Antwortsignale („data out“ und „clock out“) von der DUT **110**. Die Architektur wird vorzugsweise geliefert durch einen Agilent® ParBERT® 81250 der Anmelderin Agilent Technologies, der sowohl den Generator als auch den Analyser **120** aufweist. Der Analyser **120** vergleicht die empfangenen Antwortsignale der DUT **110** mit den erwarteten Antwortsignalen, vorzugsweise entweder durch Rekonstruktion der erwarteten Antwortsignale (z. B. wenn PRBS verwendet wird) oder einen erwarteten Datenspeicher. Klar ist, dass die erwarteten Antwortsignale auch direkt von den Stimulus-Signalen des Generators **100** abgeleitet werden können.

[0025] Im Betrieb sendet ein Generator **100** das Stimulus-Signal an die DUT **110**, und der Analyser **120** empfängt von der DUT **110** die Antwortsignale auf die Stimulus-Signale. Der Analyser **120** vergleicht die erwarteten Antwortsignale von der DUT **110** mit den erwarteten Datensignalen. Eine Verarbeitungseinheit **130** (die auch Teil des Agilent® Par-BERT® 81250 sein kann) ermittelt für jeden einer vorgegebenen Anzahl von Abtastpunkten einen Wert des BER. Jeder Abtastpunkt wird vorzugsweise definiert durch eine Verzögerungszeit in Bezug auf Master-Taktübergänge und durch einen Schwellenwert für das Ausgangssignal der DUT **110**.

[0026] Die Verarbeitungseinheit **130** vergleicht zudem den ermittelten BER Wert mit einem vorgegebenen BER-Schwellenwert für jeden Abtastpunkt. Sollte der ermittelte BER -Wert den BER-Schwellenwert

überschreiten, dann wird der Test für diesen Abtastpunkt als ‚FAILED‘ betrachtet. Andernfalls, sollte der ermittelte BER Wert gleich dem BER-Schwellenwert sein oder diesen unterschreiten, dann gilt der Test für diesen Abtastpunkt als ‚PASSED‘.

[0027] In einer vorteilhaften Ausführung, betrachtet die Verarbeitungseinheit **130** den kompletten Test (für alle Abtastpunkte) als ‚FAILED‘, wenn der Test für mindestens einen Abtastpunkt ‚FAILED‘ ist.

[0028] [Fig. 4](#) zeigt die Auswahl der Abtastpunkte unter Verwendung der graphischen Darstellung von Übergängen wie in [Fig. 1](#) gezeigt. Es ist jedoch klar, dass diese Abtastpunktauswahl nichts zu tun hat mit der Anzeige der [Fig. 1](#), und dass die Darstellung der [Fig. 4](#) lediglich dem besseren Verständnis dient.

[0029] Zum Auswählen vorteilhafter Abtastpunkte, wird eine sogenannte Badewannen-Messung in [Fig. 4](#) durchgeführt. Zu diesem Zweck werden Abtastpunkt-Verzögerungsschwenks vorgesehen, wobei die Schwelle konstant gehalten wird. In dem Beispiel der [Fig. 1](#) sind drei Messungen vorgesehen mit Schwellenniveaus bei ungefähr 20%, 50% und 80% des Niveaus zwischen HIGH und LOW. Für solche Messungen werden die beiden Abtastpunkte für den Übergang von niedrigen BER Werten (im Inneren des BER Eye Diagramms) zu hohen/höheren BER-Werten an den Kreuzungen der Linien **10A**, **20A** oder **20B**, **10B** detektiert.

[0030] In dem Beispiel der [Fig. 4](#) detektiert der 20% Level Sweep den Abtastpunkt **400A** als Übergangspunkt von niedrigen zu hohen BER-Werten an der „Kreuzung“ mit Linie **20A**, und Abtastpunkt **410A** als Übergangspunkt von niedrigen zu hohen BER-Werten an der „Kreuzung“ mit Linie **10B**. Entsprechend detektiert der 50% Niveau-Schwenk die beiden Abtastpunkte **420A** (an der „Kreuzung“ mit Linie **20A**) und **430A** (an der „Kreuzung“ mit Linie **20B**), und der 80% Niveau-Schwenk die beiden Abtastpunkte **440A** (an der „Kreuzung“ mit Linie **20A**) und **450A** (an der „Kreuzung“ mit Linie **20B**). Dies führt zu 6 charakteristischen Abtastpunkten, die schon einen aussagekräftigen Passed/Failed Test für die DUT **110** ermöglichen.

[0031] Um potentielle Toleranzen der DUT **110** abzudecken, können die ausgewählten Abtastpunkte **400A–450A** leicht verschoben werden in Richtung des ‚Inneren des Auges‘, was zu ‚korrigierten‘ Abtastpunkten **400B–450B** führt.

[0032] In einem spezifischen Ausführungsbeispiel (basierend auf der [Fig. 4](#)), werden die ‚korrigierten‘ Abtastpunkte **400B – 450B** ausgewählt als repräsentative Abtastpunkte zum Durchführen eines schnellen Passed/Failed für die DUT **110** (in dem Mess-Setup der [Fig. 3](#)). Ein BER-Schwellenwert von 10^{-9} wird

für jeden der Abtastpunkte **400B–450B** festgelegt. Für jeden der 6 ausgewählten Abtastpunkte ermittelt die Verarbeitungseinheit **130** einen tatsächlichen BER-Wert und vergleicht den ermittelten tatsächlichen BER-Wert mit dem vorgegebenen BER-Schwellenwert.

[0033] Die Verarbeitungseinheit **130** wird den gesamten Test (für alle 6 Abtastpunkte) als fehlerhaft betrachten, wenn der Test für mindestens einen Abtastpunkt ‚FAILED‘ ist, oder anders ausgedrückt, wenn der tatsächliche BER-Wert mindestens eines Abtastpunkts den Schwellen-BER-Wert von 10^{-9} überschreitet.

Patentansprüche

1. Ein Verfahren zum Testen eines digitalen Schaltkreises als zu testende Vorrichtung – DUT – (**110**) mit folgenden Schritten:

- (a) Ermitteln eines Bitfehlerraten – BER -Wertes durch Vergleichen eines empfangenen Signals von der DUT (**110**) mit einem erwarteten Signal für jeden aus einer bestimmten Anzahl von Beispielpunkten, wobei der BER-Wert das Verhältnis von fehlerhaften digitalen Signalen zu der gesamten Anzahl von betrachteten digitalen Signalen darstellt,
- (b) Durchführen eines Tests für jeden aus der Anzahl von Beispielpunkten durch Ermitteln, ob der ermittelte BER-Wert für diesen Beispielpunkt eine BER-Schwelle übersteigt, und
- (c) Analysieren der Ergebnisse der Tests nach Schritt (b) zum Liefern einer Aussage über den Zustand der DUT (**110**).

2. Das Verfahren nach Anspruch 1 mit einem Schritt vor Schritt (a):

- (a1) Auswählen der ermittelten Anzahl von Beispielpunkten als Beispielpunkte, welche für die Charakteristika von Übergängen zwischen logischen Stati repräsentativ sind.

3. Das Verfahren nach Anspruch 2, wobei Schritt (a1) einen Schritt (a2) aufweist zum Analysieren vorhergehender Messdaten zum Auswählen der ermittelten Anzahl von Beispielpunkten.

4. Das Verfahren nach Anspruch 3, wobei Schritt (a2) einen Schritt (a3) aufweist zum Auswählen der Beispielpunkte an Übergängen von „low“ zu „high“ BER-Werten.

5. Das Verfahren nach Anspruch 4, wobei Schritt (a3) einen Schritt aufweist zum Anpassen der ausgewählten Beispielpunkte, um die Toleranzen der DUT (**110**) abzudecken.

6. Das Verfahren nach Anspruch 1 oder einem der oben genannten Ansprüche, wobei in Schritt (c) der Zustand der DUT (**110**) als im Test fehlerhaft be-

trachtet wird, wenn einer der ermittelten BER-Werte die BER-Schwelle für diesen Beispielpunkt überschreitet.

7. Das Verfahren nach Anspruch 1 oder einem der oben genannten Ansprüche, wobei Schritt (c) zusätzlich einen Schritt aufweist zum:

- (c1) Anwenden von Gewichtungskriterien durch Gewichten der ermittelten BER-Werte für einen oder mehrere Beispielpunkte mit den vordefinierten Gewichtungskriterien.

8. Ein Softwareprogramm oder -produkt, vorzugsweise gespeichert auf einem Datenträger, zum Ausführen des Verfahrens nach Anspruch 1 oder einem der oben genannten Ansprüche, wenn es auf einem Datenverarbeitungssystem wie einem Computer ausgeführt wird.

9. Eine Testeinheit (**100, 120, 130**) zum Testen eines digitalen Schaltkreises als zu testende Vorrichtung – DUT (**110**), mit:

- einer Verarbeitungseinheit (**130**) zum Ermitteln eines Bitfehlerraten – BER-Wertes durch Vergleichen eines empfangenen Signals von der DUT (**110**) mit einem erwarteten Signal für jeden aus einer bestimmten Anzahl von Beispielpunkten, wobei der BER-Wert das Verhältnis von fehlerhaften digitalen Signalen zu der gesamten Anzahl von betrachteten digitalen Signalen darstellt,
- einer Analyseeinheit (**130**) zum Ausführen eines Tests für jeden aus der Anzahl von Beispielpunkten durch Ermitteln, ob der ermittelte BER-Wert für diesen Beispielpunkt eine BER-Schwelle übersteigt, und zum Analysieren der Ergebnisse der Tests zum Liefern einer Aussage über den Zustand der DUT (**110**).

Es folgen 4 Blatt Zeichnungen

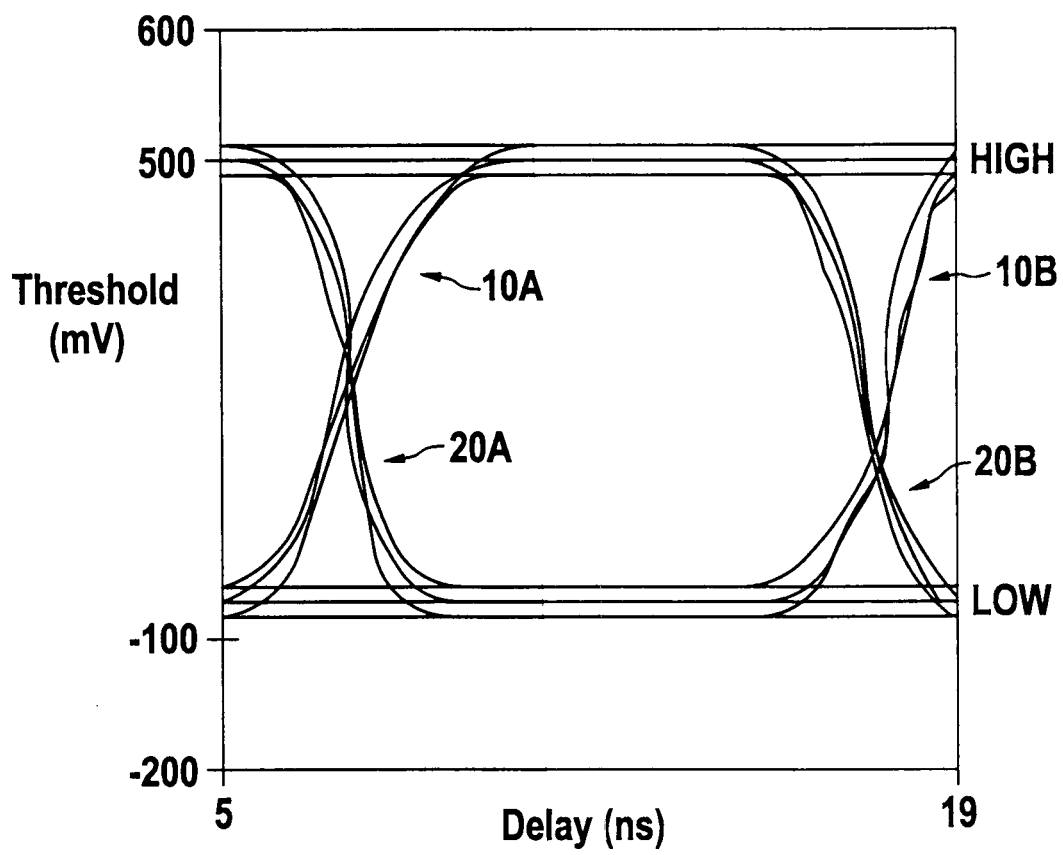
Fig. 1

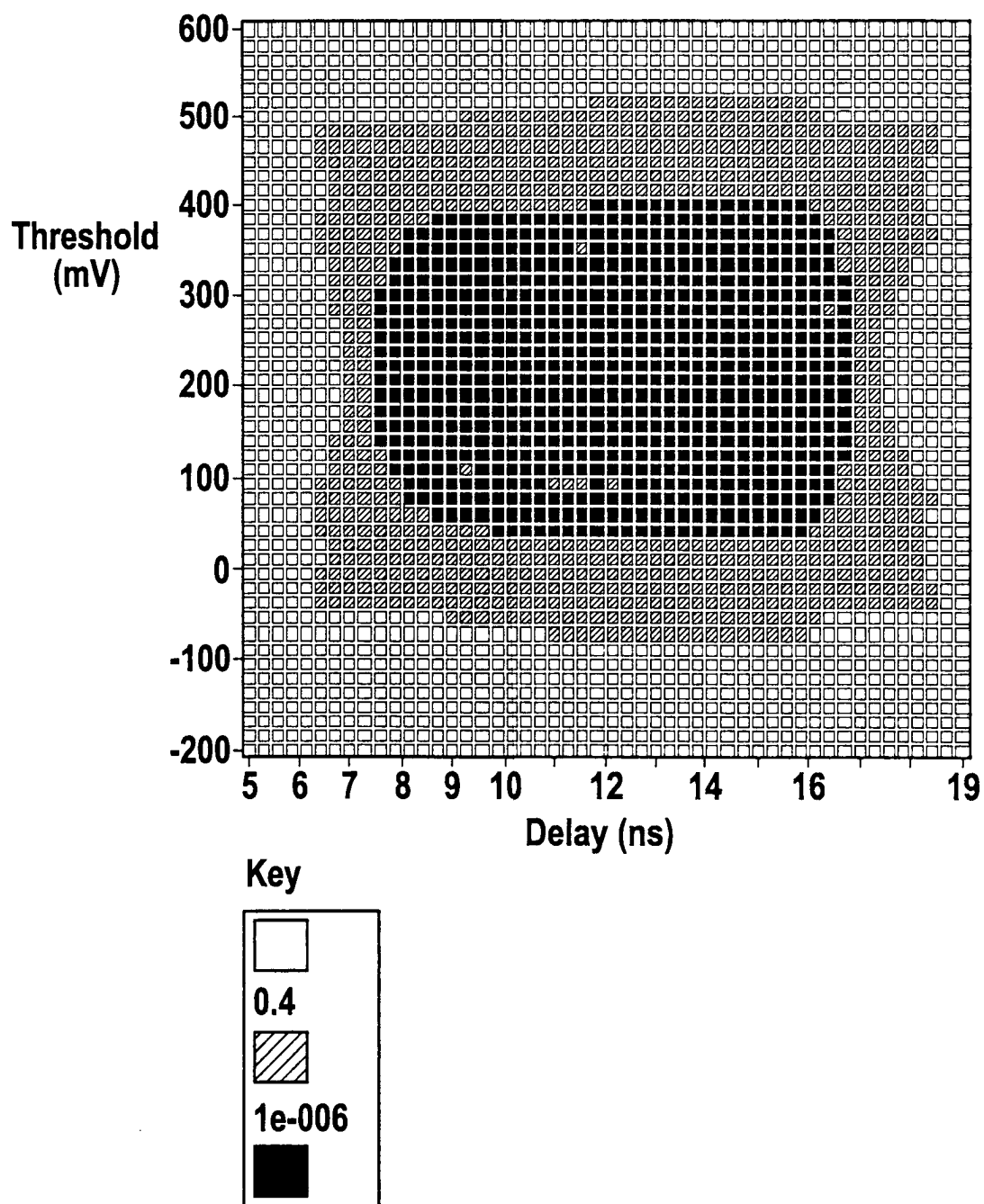
Fig. 2

Fig. 3

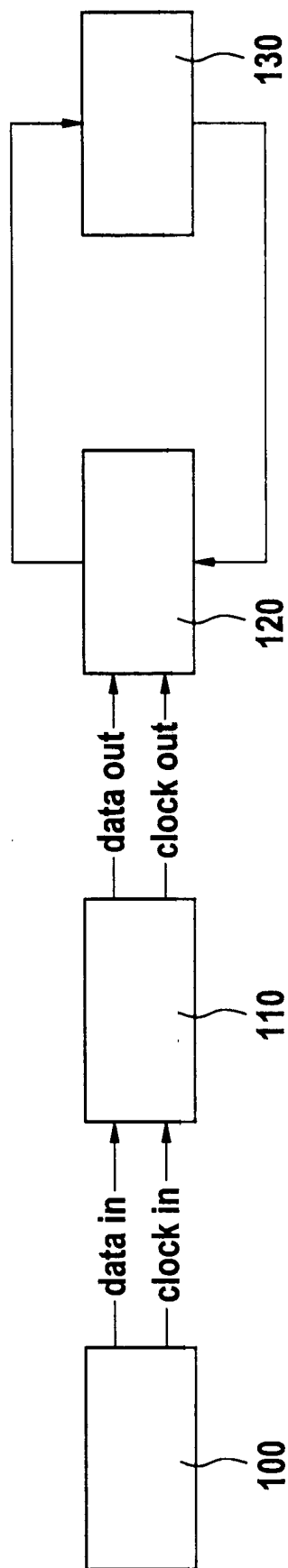


Fig. 4