

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2005-352858

(P2005-352858A)

(43) 公開日 平成17年12月22日(2005.12.22)

(51) Int.Cl.⁷

G06K 19/077

B42D 15/10

G06K 19/07

H01Q 7/00

F I

G06K 19/00

B42D 15/10

H01Q 7/00

G06K 19/00

テーマコード (参考)

2C005

5B035

審査請求 未請求 請求項の数 7 O L (全 8 頁)

(21) 出願番号 特願2004-174139 (P2004-174139)

(22) 出願日 平成16年6月11日 (2004.6.11)

(71) 出願人 000005810

日立マクセル株式会社

大阪府茨木市丑寅1丁目1番88号

(74) 代理人 110000198

特許業務法人湘洋内外特許事務所

(72) 発明者 上坂 晃一

神奈川県横浜市戸塚区吉田町292番地

株式会社日立製作所生産技術研究所内

Fターム(参考) 2C005 MA40 NA09 NA36 PA01 PA14

RA26

5B035 BB09 CA08 CA23

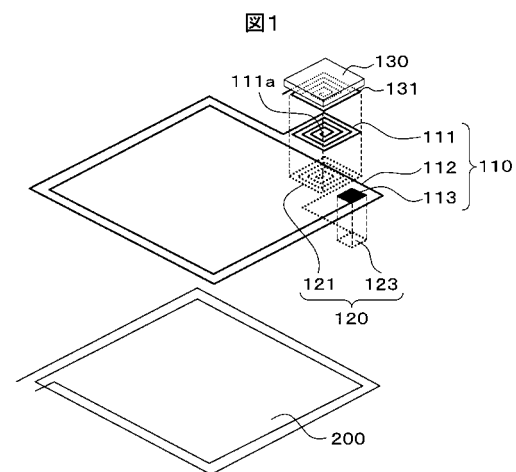
(54) 【発明の名称】 通信式記録担体

(57) 【要約】

【課題】 通信式記録担体の通信距離を拡大する。

【解決手段】 基材の一方の面に形成された第1配線110は、(1)絶縁体層を挟んでチップコイル13に対向するように第1配線の端部で形成された第1コイルパターン111、(2)第1コイルパターン111の最外周から続き、第1コイルパターン111の巻き方向とは逆方向に巻いた第3コイルパターン112、(3)第3コイルパターン112の端部で形成された第1容量形成用電極パターン113、を形成している。基材の他方の面に形成された第2配線120は、基材を介して第1コイルパターン111に対向するように第2配線120の端部で形成された第2コイルパターン121、基材を介して容量形成用電極パターン113に対向するように第2配線120の端部で形成された第2容量形成用電極パターン123、を形成している。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

配線基板と半導体装置との間隔以上の距離離れたリーダライタと通信可能な通信式記録担体であって、

前記半導体装置は、

前記配線基板側の面にチップコイルを有し、

前記配線基板は、

前記半導体装置側の面に形成された第 1 配線と、

前記第 1 配線と前記チップコイルとの間に設けられた絶縁体層と、

を有し、

10

前記第 1 配線の端部は、前記絶縁層を挟んで前記チップコイルに対向する第 1 コイルパターンを形成することを特徴とする通信式記録担体。

【請求項 2】

請求項 1 記載の通信式記録担体であって、

前記配線基板は、前記半導体装置とは反対側の面に形成された第 2 の配線を有し、当該第 2 の配線の端部は、前記配線基板を挟んで前記第 1 コイルパターンに対向する第 2 コイルパターンを形成することを特徴とする通信式記録担体。

【請求項 3】

配線基板と半導体装置との間隔以上の距離離れたリーダライタと通信可能な通信式記録担体であって、

20

前記半導体装置は、

前記配線基板側の面にチップコイルを有し、

前記配線基板は、

前記半導体装置側の面に形成された第 1 配線と、

前記第 1 配線と前記チップコイルとの間に介在する絶縁層と、

前記半導体装置とは反対側の面に形成された第 2 配線と、

を有し、

前記第 1 配線は、

当該第 1 配線の一方の端部で形成された、前記絶縁層を挟んで前記チップコイルに対向する第 1 コイルパターンと、

30

当該第 1 配線の他方の端部で形成された第 4 コイルパターンと、

前記第 1 コイルパターンと第 4 コイルパターンとにつながった、前記第 1 及び第 4 コイルパターンよりも大きな第 3 コイルパターンと、

を有し、

前記第 2 配線は、

当該第 2 配線の一方の端部で形成された第 2 コイルパターンと、

当該第 2 配線の他方の端部で形成され、前記配線基板を挟んで前記第 4 コイルパターンに対向する第 5 コイルパターンと、

を有することを特徴とする通信式記録担体。

【請求項 4】

40

請求項 3 記載の通信式記録担体であって、

前記第 2 コイルパターンと前記第 1 コイルパターンは、前記配線基板を挟んで対向することを特徴とする通信式記録担体。

【請求項 5】

配線基板と半導体装置との間隔以上の距離離れたリーダライタと通信可能な通信式記録担体であって、

前記半導体装置は、

前記配線基板側の面にチップコイルを有し、

前記配線基板は、

前記半導体装置側の面に形成された第 1 配線と、

50

前記第 1 配線と前記チップコイルとの間に介在する絶縁層と、
前記半導体装置とは反対側の面に形成された第 2 配線と、
を有し、
前記第 1 配線は、
当該第 1 配線の一方の端部で形成された、前記絶縁層を挟んで前記チップコイルに対向する第 1 コイルパターンと、
当該第 1 配線の他方の端部で形成された第 4 コイルパターンと、
前記第 1 コイルパターンと第 4 コイルパターンとにつながつた、前記第 1 及び第 4 コイルパターンよりも大きな第 3 コイルパターンと、
を有し、
前記第 2 配線は、
当該第 2 配線の一方の端部で形成され、前記配線基板を挟んで前記第 1 コイルパターンに対向する電極パターンと、
当該第 2 配線の他方の端部で形成され、前記配線基板を挟んで前記第 4 コイルパターンに対向する第 5 コイルパターンと、
を有することを特徴とする通信式記録担体。

10

【請求項 6】

配線基板と半導体装置との間隔以上の距離離れたリーダライタと通信可能な通信式記録担体であって、
前記半導体装置は、
前記配線基板側の面にチップコイルを有し、
前記配線基板は、
前記半導体装置側の面に形成された第 1 配線と、
前記第 1 配線と前記チップコイルとの間に介在する絶縁層と、
前記半導体装置とは反対側の面に形成された第 2 配線と、
を有し、
前記第 1 配線は、
当該第 1 配線の一方の端部で形成された、前記絶縁層を挟んで前記チップコイルに対向する第 1 コイルパターンと、
当該第 1 配線の他方の端部で形成された第 1 電極パターンと、
前記第 1 コイルパターンと第 1 電極パターンとにつながつた、前記第 1 コイルパターンよりも大きな第 3 コイルパターンと、
を有し、
前記第 2 配線は、
当該第 2 配線の一方の端部で形成され、前記配線基板を挟んで前記第 1 コイルパターンに対向する第 2 コイルパターンと、
当該第 2 配線の他方の端部で形成され、前記配線基板を挟んで前記第 1 電極パターンに対向する第 2 電極パターンと、
を有することを特徴とする通信式記録担体。

20

30

【請求項 7】

配線基板と半導体装置との間隔以上の距離離れたリーダライタと通信可能な通信式記録担体であって、
前記半導体装置は、
前記配線基板側の面にチップコイルを有し、
前記配線基板は、
前記半導体装置側の面に形成された第 1 配線と、
前記第 1 配線と前記チップコイルとの間に介在する絶縁層と、
前記半導体装置とは反対側の面に形成された第 2 配線と、
を有し、
前記第 1 配線は、

40

50

当該第 1 配線の一方の端部で形成された、前記絶縁層を挟んで前記チップコイルに対向する第 1 コイルパターンと、

当該第 1 配線の他方の端部で形成された第 1 電極パターンと、

前記第 1 コイルパターンと第 1 電極パターンとにつながつた、前記第 1 コイルパターンよりも大きな第 3 コイルパターンと、

を有し、

前記第 2 配線は、

当該第 2 配線の一方の端部で形成され、前記配線基板を挟んで前記第 1 コイルパターンに対向する第 2 電極パターンと、

当該第 2 配線の他方の端部で形成され、前記配線基板を挟んで前記第 1 電極パターンに対向する第 3 電極パターンと、 10

を有することを特徴とする通信式記録担体。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、非接触 IC カード、RFID システム等の、通信式記録担体の構造に関する

。

【背景技術】

【0002】

スルーホール加工を必要としない IC カードとして、特許文献 1 記載の IC カードが知られている。この IC カードの誘電体シートの両面には、容量結合するアンテナコイルが形成されている。各アンテナコイルと半導体チップのコイルとの磁気結合効率が高くなるように、各アンテナコイルを構成する配線の一部は、それぞれ、半導体チップのチップコイルに沿った迂回路、具体的には、四角形の領域をその四辺に沿って迂回する迂回路を経由している。

【0003】

【特許文献 1】特開 2002 - 109492 号公報

【発明の開示】

【発明が解決しようとする課題】

【0004】

ところが、上記従来の IC カードの構造においては、迂回路の内側に、配線が形成されていない四角形領域が残される。このため、チップコイルの対向領域の配線密度がその分小さくなり、IC チップに供給される電力が小さくなる。その結果、通信距離が制限される。

【0005】

そこで、この領域を小さくすると、今度は、迂回路の一辺において、迂回路の起点 - 終点間の幅が占める割り合いが大きくなり、迂回路の形状が、四角形の領域をその三辺だけに沿って迂回する形状に近くなる。このため、アンテナコイルと半導体チップのコイルとの磁気結合効率が低下し、IC チップに供給される電力が小さくなる。その結果、通信距離が制限される。 40

【0006】

そこで、本発明は、より通信距離の長い通信式記録担体を提供することを目的とする。

【課題を解決するための手段】

【0007】

本発明は、

配線基板と半導体装置との間隔以上の距離離れたリーダライタと通信可能な通信式記録担体であって、

前記半導体装置は、

前記配線基板側の面にチップコイルを有し、

前記配線基板は、
前記半導体装置側の面に形成された第１配線と、
前記第１配線と前記チップコイルとの間に設けられた絶縁体層と、
を有し、

前記第１配線の端部は、前記絶縁層を挟んで前記チップコイルに対向する第１コイルパターンを形成することを特徴とする通信式記録担体を提供する。

【発明の効果】

【０００８】

本発明は、通信式記録担体の通信距離をより長くすることができる。

【発明を実施するための最良の形態】

【０００９】

以下に、添付図を参照しながら、本発明の実施の形態について説明する。

【００１０】

まず、本実施の形態に係る通信式記録担体の構造について説明する。ここでは、ＩＣカードを具体例として挙げる。

【００１１】

図５に示すように、ＩＣカードは、絶縁体(誘電体)で形成されたシート状の基材１００、基材１００の両面に形成された配線層１１０、１２０、一方の配線層(以下、第１配線層)１１０上に積層された絶縁体(誘電体)層１４０、絶縁層１４０を介して第１配線層１１０の一部(後述の第１コイルパターン)に対向するチップコイル１３１が形成された半導体チップ１３０、各配線層１１０、１２０及び半導体チップ１３０を覆うように基材１００の両面に重ねられた絶縁体(誘電体)シート(不図示)、を有している。

【００１２】

なお、配線層１１０、１２０の形成材料は、例えば、基材１００が比誘電率３～５のＰＥＴまたは比誘電率２～５のテフロン(登録商標)である場合にはアルミニウム、基材１００が比誘電率３～１０のＦＰＣである場合には銅であることが望ましい。また、チップコイル１３１と第１配線層１１０との間に介在する絶縁体層１４０は、例えばシリコン接着剤で形成される。

【００１３】

第１配線層１１０に含まれる配線は、図１に示すように、(１)絶縁体層１４０を挟んでチップコイル１３に対向する第１コイルパターン１１１、(２)第１コイルパターン１１１の最外周から続き、第１コイルパターン１１１の巻き方向とは逆方向に巻いた第３コイルパターン１１２、(２)第３コイルパターン１１２の端部につながる第１容量形成用電極パターン１１３、を形成している。なお、第３コイルパターン１１２の形成領域の面積は、第１コイルパターン１１１の形成領域の面積よりも大きい。

【００１４】

一方、第２配線層１２０に含まれている配線は、基材１００を介して第１コイルパターン１１１に対向する第２コイルパターン１２１、基材１００を介して容量形成用電極パターン１１３に対向する第２容量形成用電極パターン１２３、を形成している。第２コイルパターン１２１が第１コイルパターン１２１に容量結合し、第２容量形成用電極パターン１２３が第１容量形成用電極１１３に磁気結合するため、第１及び第２配線層１１０、１２０を接続するスルーホール等は設けられていない。

【００１５】

このようなＩＣカードがリーダライタの無線通信範囲を通過すると、リーダライタのコイル(以下、Ｒ／Ｗコイル)２００が発生する磁界によって第３コイルパターン１１２に誘導起電力が発生し、第３コイルパターン１１２に電流が流れる。そして、ＩＣカード内の全インダクタンス(第３コイルパターン１１２の自己インダクタンス、第１及び第３コイルパターンの自己及び相互インダクタンス、チップコイル１２１及び第１コイルパターン１１１の自己及び相互インダクタンス)及び全容量(配線上の浮遊容量、第１及び第２容量形成用電極１１３、１２３間の容量)によって共振が起こるため、第１コイルパターン１１

10

20

30

40

50

1 に流れる電流値が増大する。これにより、第 1 コイルパターン 1 1 1 が再放射する磁界強度が大きくなる。このため、IC チップと基材との間隔以上の距離離れた、リーダライタのアンテナコイルとの間でデータ送受信が可能な IC カード(例えば、通信距離 10 cm 以上の近傍型 IC カード、通信距離 2 mm 以上の近接型 IC カード)として機能可能な程度に、チップコイル 1 3 1 への電力伝送・通信信号のレベルを増大させることができる。

【0016】

ここで、第 1 コイルパターン 1 1 1 は、配線が、その端部 1 1 1 A の周りに複数回巻かれ、第 3 コイルパターン 1 1 2 へとつながる形状をなしている。このような形状は、配線が形成されていない四角形等の領域をコイルパターン軸心部に残さなくても、または、そのような四角形等の領域を小さくしても、コイル軸心周り 360 度にわたってぐるりと配線が存在する。このため、チップコイルに対向する迂回路部分をアンテナコイルに設ける場合と比較して、チップコイル 1 3 1 への電力伝送・通信信号のレベルを増大させることができ、通信距離をより長くすることができる。

10

【0017】

ところで、図 1 の構成においては、第 1 及び第 2 配線層 1 1 0, 1 2 0 に容量形成用電極 1 1 3, 1 2 3 を設けているが、図 2 に示すように、容量形成用電極 1 1 3, 1 2 3 の代わりに、第 3 コイルパターン 1 1 2 よりも小さな第 4 及び第 5 コイルパターン(層間接続用コイルパターン) 1 1 4, 1 2 4 を基材 1 0 0 の第 1 及び第 2 配線層 1 1 0, 1 3 0 に設けてもよい。なお、これらの層間接続用コイルパターン 1 1 4, 1 2 4 は、第 1 コイルパター

20

【0018】

これらの層間接続用コイル 1 1 4, 1 2 4 が磁気結合するため、図 2 の構成を有する IC カードも、図 1 の構成を有する IC カードと同様に機能する。また、図 4 に示すように、図 2 の構成に含まれる第 2 コイルパターン 1 2 1 の代わりに基板表裏接続用パッド 1 2 5 を設けても、図 1 の構成を有する IC カードと同様に機能する。

【0019】

また、図 1 の構成においては、基材 1 0 0 を挟んで第 1 コイルチップ 1 1 1 に第 2 コイルパターン 1 2 1 を対向させているが、図 3 に示すように、第 2 コイルパターン 1 2 1 の代わりに基板表裏接続用パッド 1 2 5 を第 2 配線層 1 2 0 に設けてもよい。IC カードのコイルの巻数には、インダクタンス及び浮遊容量により定まる自己共振周波数を搬送周波数以上とする必要から、上限が存在する。ところが、図 3 の構成によれば、共振用容量パッド 1 1 3, 1 2 3 によって発生する容量と、第 1 コイルパターン 1 1 1 及び基板表裏接続用パッド 1 2 5 によって発生する容量とが直列に接続されるため、全体の容量が大幅に小さくなる。したがって、第 3 コイルパターン 1 1 2 または / および第 1 コイルパターン 1 1 1 の巻数を多くすることができる。

30

【0020】

なお、以上においては、IC カードを例に挙げたが、本実施の形態に係る構造は、RF ID システム等、他の通信式記録担体にも適用可能である。そして、本実施の形態に係る通信式記録担体には、例えば、搭載された IC チップに情報を記憶させる記憶媒体として使用可能である。

40

【図面の簡単な説明】

【0021】

【図 1】本発明の実施の一形態に係る通信式情報担体における、各コイルパターンの位置関係を示した図である。

【図 2】本発明の実施の一形態に係る通信式情報担体における、各コイルパターンの位置関係を示した図である。

【図 3】本発明の実施の一形態に係る通信式情報担体における、各コイルパターンの位置関係を示した図である。

【図 4】本発明の実施の一形態に係る通信式情報担体における、各コイルパターンの位置

50

関係を示した図である。

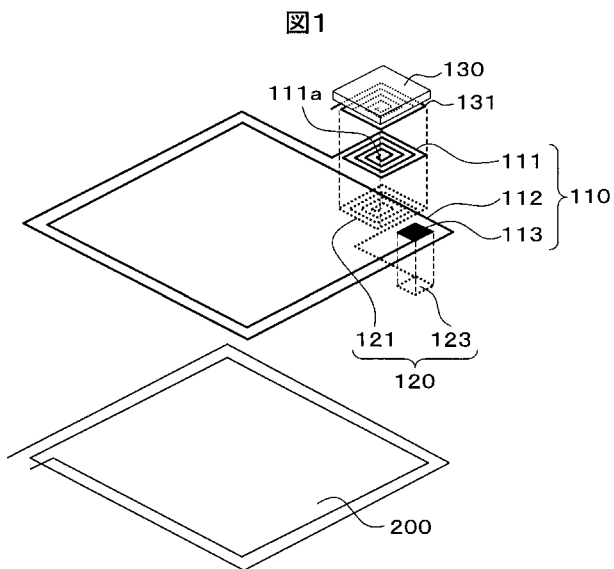
【図 5】本発明の実施の一形態に係る通信式情報担体の構造を説明するための図である。

【符号の説明】

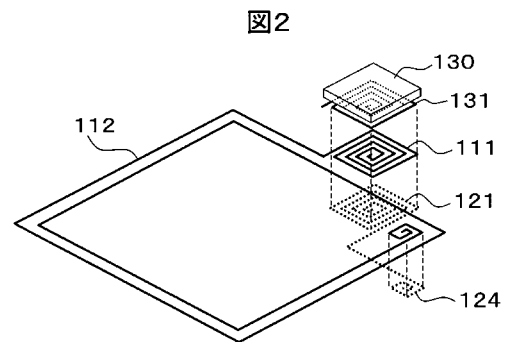
【 0 0 2 2 】

1 1 1 ... 第 1 コイルパターン、 1 1 2 ... 第 2 コイルパターン、 1 1 3 ... 第 1 容量形成用電極、 1 1 4 ... 層間接続用コイル、 1 2 1 ... 第 3 コイルパターン、 1 2 2 ... 第 4 コイルパターン、 1 2 3 ... 第 2 容量形成用電極、 1 2 4 ... 層間接続用コイル、 1 2 5 ... 基板表裏接続用容量パッド、 2 0 0 ... R / W コイル

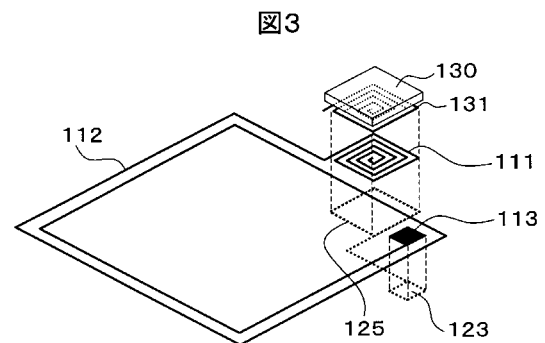
【 図 1 】



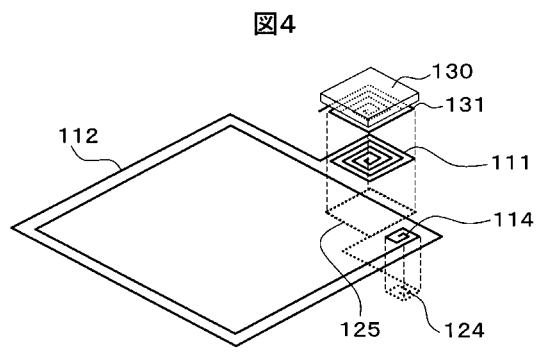
【 図 2 】



【 図 3 】



【 図 4 】



【 図 5 】

