

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2010-67929

(P2010-67929A)

(43) 公開日 平成22年3月25日(2010.3.25)

(51) Int.Cl.	F I	テーマコード (参考)
H O 1 L 29/78 (2006.01)	H O 1 L 29/78 3 O 1 B	5 F 0 5 8
H O 1 L 21/316 (2006.01)	H O 1 L 29/78 3 O 1 G	5 F 1 4 0
	H O 1 L 21/316 M	

審査請求 有 請求項の数 11 O L (全 14 頁)

(21) 出願番号 特願2008-235514 (P2008-235514)	(71) 出願人 000003078
(22) 出願日 平成20年9月12日 (2008.9.12)	株式会社東芝
	東京都港区芝浦一丁目1番1号
(出願人による申告) 国等の委託研究の成果に係る特許出願 (平成20年度独立行政法人新エネルギー・産業技術総合開発機構「次世代半導体材料・プロセス基盤 (M I R A I) プロジェクト/次世代半導体材料・プロセス基盤 (M I R A I) プロジェクト (一般会計) /新構造極限CMOSトランジスタ「関連技術開発」委託研究、産業技術力強化法第19条の適用を受ける特許出願)	(74) 代理人 100109900
	弁理士 堀口 浩
	(72) 発明者 鎌田 善己
	東京都港区芝浦一丁目1番1号 株式会社東芝内
	(72) 発明者 高島 章
	東京都港区芝浦一丁目1番1号 株式会社東芝内
	Fターム(参考) 5F058 BA20 BB10 BC03 BD05 BD18
	BF02 BF11 BF20 BF29 BH04
	BJ01
	最終頁に続く

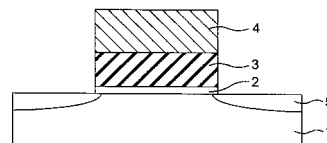
(54) 【発明の名称】 半導体装置およびその製造方法

(57) 【要約】

【課題】 本発明は、良好な移動度を有する半導体装置およびその製造方法を提供することを目的とする。

【解決手段】 第一の発明の半導体装置は、基板と、基板表面に形成され、Geを主成分とする半導体領域と、半導体領域上に形成された非金属Ge化合物層と、非金属Ge化合物層上に形成された絶縁膜と、絶縁膜上に形成された電極と、前記電極を挟む前記基板表面に形成されたソース・ドレイン領域とを備えることを特徴とする。非金属Ge化合物層は、例えばSrとGeの化合物、BaとGeの化合物もしくはBaとSiとGeの化合物を有する。

【選択図】 図1



- 1...半導体基板
2...非金属Ge化合物層
3...絶縁膜
4...電極
5...ソース・ドレイン領域

【特許請求の範囲】

【請求項 1】

基板と、
前記基板表面に形成され、Geを主成分とする半導体領域と、
前記半導体領域上に形成された非金属Ge化合物層と、
前記非金属Ge化合物層上に形成された絶縁膜と、
前記絶縁膜上に形成された電極と、
前記電極を挟む前記基板表面に形成されたソース・ドレイン領域とを備えることを特徴とする半導体装置。

【請求項 2】

10

前記非金属Ge化合物層は、SrとGeの化合物、BaとGeの化合物もしくはBaとSiとGeの化合物を有することを特徴とする請求項 1 に記載の半導体装置。

【請求項 3】

前記絶縁膜のGibbsの自由エネルギーは、前記非金属Ge化合物層のGibbsの自由エネルギーよりも負に大きいことを特徴とする請求項 1 または 2 に記載の半導体装置。

【請求項 4】

前記非金属Ge化合物層と前記絶縁膜との間に、Sr酸化物もしくはBa酸化物が介在していることを特徴とする請求項 1 乃至 3 の何れか一項に記載の半導体装置。

【請求項 5】

20

前記半導体領域のGe濃度が85%以上であることを特徴とする請求項 1 乃至 4 の何れか一項に記載の半導体装置。

【請求項 6】

前記絶縁膜は、LaおよびAlを含むことを特徴とする請求項 1 乃至 5 の何れか一項に記載の半導体装置。

【請求項 7】

Geを主成分とする半導体領域を有する基板を加熱する工程と、
前記基板の温度を維持しつつ、前記半導体領域上にSrもしくはBaを含む金属を堆積し、
前記金属と前記半導体領域とを反応させて非金属Ge化合物層を形成する工程と、
前記非金属Ge化合物層上に絶縁膜を形成する工程と、
前記絶縁膜上に電極を形成する工程と、
前記電極を挟む前記基板表面にソース・ドレイン領域を形成する工程と
を備えることを特徴とする半導体装置の製造方法。

30

【請求項 8】

Geを主成分とする半導体領域上に、SrもしくはBaを含む金属層を堆積する工程と、
熱処理を施すことにより、前記金属層と前記半導体領域とを反応させて非金属Ge化合物層を形成する工程と、
前記非金属Ge化合物層上に絶縁膜を形成する工程と、
前記絶縁膜上に電極を形成する工程と、
前記電極を挟む前記基板表面にソース・ドレイン領域を形成する工程と
を備えることを特徴とする半導体装置の製造方法。

40

【請求項 9】

Geを主成分とする半導体領域上に、非金属Ge化合物層を堆積する工程と、
前記非金属Ge化合物層上に、絶縁膜を形成する工程と、
前記絶縁膜上に電極を形成する工程と、
前記電極を挟む前記基板表面にソース・ドレイン領域を形成する工程と
を備えることを特徴とする半導体装置の製造方法。

【請求項 10】

Geを主成分とする半導体領域上に、SrもしくはBaを含む金属酸化膜を形成する工程と、
前記金属酸化膜上に絶縁膜を形成する工程と、
その後、熱処理を施して、前記金属酸化膜を還元させるとともに非金属Ge化合物層を形

50

成する工程と、

前記絶縁膜上に電極を形成する工程と、

前記電極を挟む前記基板表面にソース・ドレイン領域を形成する工程とを備えることを特徴とする半導体装置の製造方法。

【請求項 11】

Geを主成分とする半導体領域に、SrもしくはBaを導入する工程と、

前記半導体領域上に、絶縁膜を形成する工程と、

その後、熱処理を施して、前記半導体領域と前記絶縁膜との界面にSrもしくはBaを偏析させて非金属Ge化合物層を形成する工程と、

前記絶縁膜上に電極を形成する工程と、

前記電極を挟む前記基板表面にソース・ドレイン領域を形成する工程とを備えることを特徴とする半導体装置の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、Geを主成分とする半導体領域と絶縁膜を有する半導体装置およびその製造方法に関する。

【背景技術】

【0002】

Ge MOS (metal/oxide/semiconductor) デバイスの技術的課題の 1 つとして絶縁体 / Ge 基板間の界面の熱的不安定性が挙げられる。特に、界面から還元性ガスGeO(g)が脱ガスすることが問題である。この脱ガスに伴い、界面特性の劣化、さらに移動度の低下が懸念されている。

【0003】

解決方法の一つとしては界面Ge酸化物にNやZrを混ぜることで界面の熱安定性が増し脱ガスを抑制でき有効であると報告されている(非特許文献 1 参照)。しかしながら、この方法はGe酸化物の影響で界面特性が悪く、移動度も低かった。

【0004】

別の解決方法として、絶縁体 / Ge界面に熱不安定なGe酸化物を形成しない方法も検討されている。例えばプラズマ窒化によってGe₃N₄を形成する方法(非特許文献 2 参照)やSi cap層をGe基板上に形成する方法(非特許文献 1 参照)により界面Ge酸化物層形成を抑制する方法が検討されている。プラズマ窒化はフレッシュな反応界面を形成でき界面特性の向上が期待される反面、窒素が界面へ導入されることに伴い移動度の劣化が懸念される。Si capは、絶縁体 / Si gate stackの知見を活用できる反面、Si cap層自体の存在に伴う移動度の劣化、絶縁体 / Si界面へのGe拡散およびそれに伴うGe酸化物界面層の形成や、絶縁膜 / 基板界面特性の劣化、Si / Ge界面の欠陥に起因した特性劣化が懸念される。

【0005】

一方、Si MOSデバイスで、SrSi₂を絶縁膜 / Si界面に介在させることにより界面特性を改善する方法が報告されている(非特許文献 3 参照)。このSrSi₂はbulk物質ではなく、半導体基板表面に吸着した吸着層である。非特許文献 3 で報告されているようにSrSi₂はバンドギャップが0であり、一般のmetal germanideと同様に、金属である。また非特許文献 3 では、Si (2x1) 清浄表面上にSrを堆積させ温度を上昇させても、SrはSiと反応せず、800 程度で脱離しSi基板上には吸着Srに相当する 1 原子層のみ残る、と報告されている。

【非特許文献 1】Kamata, Y., Materials Today (2008) 11, 30

【非特許文献 2】Takagi, S., et al., Microelectron. Eng. (2007) 84, 2314

【非特許文献 3】高島 章, 他, 「ゲートスタック研究会 - 材料・プロセス・評価の物理 -」第13回 (2008)

【発明の開示】

【発明が解決しようとする課題】

【0006】

10

20

30

40

50

本発明は、上記事情を考慮してなされたものであって、良好な移動度を有する半導体装置およびその製造方法を提供することを目的とする。

【課題を解決するための手段】

【0007】

第一の発明の半導体装置は、基板と、基板表面に形成され、Geを主成分とする半導体領域と、半導体領域上に形成された非金属Ge化合物層と、非金属Ge化合物層上に形成された絶縁膜と、絶縁膜上に形成された電極と電極を挟む基板表面に形成されたソース・ドレイン領域とを備えることを特徴とする。

【0008】

第二の発明の半導体装置の製造方法は、Geを主成分とする半導体領域を有する基板を加熱する工程と、基板の温度を維持しつつ、半導体領域上にSrもしくはBaを含む金属を堆積し、金属と半導体領域とを反応させて非金属Ge化合物層を形成する工程と、非金属Ge化合物層上に絶縁膜を形成する工程と、絶縁膜上に電極を形成する工程と、電極を挟む基板表面にソース・ドレイン領域を形成する工程とを備えることを特徴とする。

【0009】

第三の発明の半導体装置の製造方法は、Geを主成分とする半導体領域上に、SrもしくはBaを含む金属層を堆積する工程と、熱処理を施すことにより、金属層と半導体領域とを反応させて非金属Ge化合物層を形成する工程と、非金属Ge化合物層上に絶縁膜を形成する工程と、絶縁膜上に電極を形成する工程と、電極を挟む基板表面にソース・ドレイン領域を形成する工程とを備えることを特徴とする。

【0010】

第四の発明の半導体装置の製造方法は、Geを主成分とする半導体領域上に、非金属Ge化合物層を堆積する工程と、非金属Ge化合物層上に、絶縁膜を形成する工程と、絶縁膜上に電極を形成する工程と、電極を挟む基板表面にソース・ドレイン領域を形成する工程とを備えることを特徴とする。

【0011】

第五の発明の半導体装置の製造方法は、Geを主成分とする半導体領域上に、SrもしくはBaを含む金属酸化膜を形成する工程と、金属酸化膜上に絶縁膜を形成する工程と、その後、熱処理を施して、金属酸化膜を還元させるとともに非金属Ge化合物層を形成する工程と、絶縁膜上に電極を形成する工程と、電極を挟む基板表面にソース・ドレイン領域を形成する工程とを備えることを特徴とする。

【0012】

第六の発明の半導体装置の製造方法は、Geを主成分とする半導体領域に、SrもしくはBaを導入する工程と、半導体領域上に、絶縁膜を形成する工程と、その後、熱処理を施して、半導体領域と絶縁膜との界面にSrもしくはBaを偏析させて非金属Ge化合物層を形成する工程と、絶縁膜上に電極を形成する工程と、電極を挟む基板表面にソース・ドレイン領域を形成する工程とを備えることを特徴とする。

【発明の効果】

【0013】

本発明は、良好な移動度を有する半導体装置およびその製造方法を提供できる。

【発明を実施するための最良の形態】

【0014】

以下に、本発明の各実施の形態について図面を参照しながら説明する。なお、実施の形態を通して共通の構成には同一の符号を付すものとし、重複する説明は省略する。また、各図は発明の説明とその理解を促すための模式図であり、その形状や寸法、比などは実際の装置と異なる個所があるが、これらは以下の説明と公知の技術を参酌して適宜、設計変更することができる。

【0015】

(第1の実施形態)

第1の実施形態によるMISFETの概略的な断面を図1に示す。第1の実施形態のM

10

20

30

40

50

ISFETは、図1に示すように、Geを主成分とする半導体基板1上に形成された非金属Ge化合物層2と、非金属Ge化合物層2上に形成された絶縁膜3と、絶縁膜3上に形成されたゲート電極4と、ゲート電極4の両側の半導体基板1に形成されたソース/ドレイン領域5とを備えている。

【0016】

非金属Ge化合物層2は、金属とGeの化合物(metal germanide: MGe_x)であり、かつバンドギャップを有する非金属な物質で形成される。後に詳述するように、絶縁膜/Ge半導体界面にこの非金属Ge化合物層2を介在させることで、良好な移動度を実現できる。

【0017】

このような化合物としては、SrとGeの化合物、BaとGeの化合物もしくはBaとSiとGeの化合物が挙げられる。例えば、disilicideおよびdigermanideのバンドギャップ(E_g)は、表1に示す値で報告されている(Evers, J. and Weiss, A., Mater. Res. Bull. (1974) 9, 549参照。)。

【表1】

Group II	E_g	
	XGe_2	XSi_2
Ca	metal	metal
Sr	0.9	metal
Ba	1.0	1.3

【0018】

SrとGeの化合物(Sr germanide)の安定化合物の組成としては、 $SrGe_2$ 、 $SrGe$ 、 Sr_2Ge 、 Sr_4Ge_3 が挙げられる。非金属Ge化合物層2としては、これらの単体でもよいし、これらの混合物でもかまわない。

【0019】

同様に、BaとGeの化合物(Ba germanide)の安定化合物の組成としては、 $Ba(Si_{1-x}Ge_x)_2$ 、 $Ba(Si_{1-x}Ge_x)$ 、 $Ba_2(Si_{1-x}Ge_x)$ 、 $Ba_4(Si_{1-x}Ge_x)_3$ ($0 \leq x \leq 1$)が挙げられる。非金属Ge化合物層2としては、これらの単体でもよいし、これらの混合物でもかまわない。

【0020】

金属とGeの化合物の中では、 $SrGe_2$ および $BaGe_2$ が望ましい。これら化合物のc軸の値がGeの格子定数の2倍に近いと、非金属Ge化合物層2/半導体基板1界面の格子整合が取りやすく、意図しない歪印加による悪影響の恐れが低いと期待されている(R. A. McKee, et al., Science, 293 468 (2001)参照)。表2は、Migas, D. B., et al., physica status solidi (b) (2007) 244, 2611に記載されている $SrGe_2$ および $SrSi_2$ のc軸の値とGe、Siの格子定数の2倍を比較した表である。

【表 2】

Group II	c (nm) in XGe ₂	c (nm) in XSi ₂	Lattice mismatch	
			c/2a(Ge)	c/2a(Si)
Sr	1.124		0.7%	
Ba	1.165	1.158	-2.9%	-6.6%

10

【0021】

絶縁膜 3 としては、Hf、Zr、La、Al 等の金属酸化物に代表される高誘電体酸化膜を用いる。Ge 界面に接するのは、非金属 Ge 化合物層 2 なので、高誘電体酸化膜は Ge との界面特性を求められず、その他の特性（例えば EOT）を考慮して選択することができる。薄い SiO₂ 換算膜厚 (equivalent oxide thickness (EOT)) を実現できる LaAlO₃ などの金属 La および Al を含むことが好ましい。

【0022】

なお、絶縁膜 3 と非金属 Ge 化合物層 2 の間には、他の絶縁層が介在していてもかまわない。他の絶縁層としては、Sr 酸化物や Ba 酸化物が挙げられる。

【0023】

半導体基板 1 については、図 1 では Ge を主成分とする基板を用いて説明したが、非金属 Ge 化合物層 2 の下地の半導体領域について Ge が主成分であればよい。よって、Si 基板上に Ge を主成分とする領域を有する場合でもかまわない。

20

【0024】

半導体領域は Ge100% に限らず、SiGe でも良い。ただし、SiGe の場合は Ge 濃度が 85% 以上であることが望ましい。特に Ge 濃度が 85% 以上の SiGe 基板の E_g は、Ge の L 点に起因して E_g が Ge 濃度の増加に伴い急激に減少する。トランジスタのソース / ドレイン領域は MOS の絶縁膜 / 基板界面で冶金学的接合が終端するため絶縁膜 / 基板界面における界面準位を介したリーク成分、つまり周辺長リークが顕著になる場合がある。界面準位が多い場合および基板の E_g が小さい場合に顕著であるため、Ge 濃度 85% 以上の SiGe 基板上に前記の非金属 Sr germanide 層を形成する場合、絶縁膜との界面における界面準位を介した周辺長リーク成分を低減する効果が高い。

30

【0025】

ゲート電極 4 としては、金属電極などを用いる。具体的には、Pt、Mo、Ti、Ta、W などの単体金属やその窒化物、炭化物、Si や Ge との化合物であるシリサイド (silicide) やジャーマナイド (germanide) などが挙げられる。

【0026】

図 1 では、ソース・ドレイン領域 5 として、不純物を有する拡散層を用いたが、無論、金属電極（所謂ショットキーソースドレイン）を用いてもかまわない。

【0027】

図 1 では、プレーナー型の MOSFET を用いて説明したが、これに限らず、Fin 型などの立体型のデバイスにも本発明は適用できる。

40

【0028】

（第 2 の実施形態）

第 2 の実施形態は、第 1 の実施形態の半導体装置の製造方法を説明するものであり、Ge 基板を昇温し、その温度を維持しつつ、Sr もしくは Ba を含む金属を堆積することにより、非金属 Ge 化合物層を形成することを特徴とする。図 1 2 に、第 2 の実施形態の典型的な例を示した。

【0029】

以下、具体的に説明する。

50

【 0 0 3 0 】

まず、Ge(100)基板表面を洗浄するため、前処理を行う。前処理としては、例えばまず脱脂や有機物除去のためにアセトン処理を行い、金属元素等の汚染除去のために塩酸(20%)と過酸化水素水(0.1%)の混合液にて洗浄し、乾燥させる方法が挙げられる。前処理では適宜、純水リンス洗浄や超音波洗浄を介在させても良く、Si素子を形成する際に用いられるアンモニア水処理やRCA洗浄における過酸化水素水濃度を下げた洗浄方法を用いても良い。

【 0 0 3 1 】

その後、前処理を行ったGe基板を絶縁膜成膜装置に搬送する。ここでは、絶縁膜成膜法として分子線エピタキシャル[molecular beam epitaxy (MBE)]法を用いた例について説明する。成膜室にGe基板を搬送し、超高真空中(5×10^{-8} Torr)以下で400 程度までGe基板を加熱する。Ge(2x1)清浄表面が出ることを反射高速電子線回折 [reflection high energy electron diffraction (RHEED)]法で確認した(図2参照)。

10

【 0 0 3 2 】

次に、温度を保ったままSrを1ML堆積させた。RHEED像からSrを堆積させていくと共にGe(2x1)が消滅しSr由来の新たなストリークパターンが観測されるようになった(図3参照)。よって、Ge清浄表面上にSr由来の再構成周期構造が形成されたと考えられる。Sr堆積終期では、ストリークパターンが曇ってきた(図4参照)。よってGe清浄表面上にSr由来の再構成周期構造が形成された後、Sr金属層がアモルファス状に堆積されたと考えられる。

20

【 0 0 3 3 】

金属堆積時のGe基板の加熱温度は200 以上800 以下が好ましい。200 以上であると、Srが堆積すると同時にGeと反応する。Srの融点769 以下であると、大部分のSrを揮発することなくGe基板上に堆積可能である。逆に概ね600 以上の場合、Geと反応しきれていないSrを揮発させることで確実にSr germanide層のみ形成することが可能となる。また、圧力は 5×10^{-8} Torr以下が好ましい。水や酸素によるSr表面の酸化を抑制するためである。

【 0 0 3 4 】

次に、ゲート絶縁膜を堆積させた。ここでは、LaとAlの2つのクヌードセンセル(K-cell)を用い酸素雰囲気下で LaAlO_3 を5nm堆積させた。

30

【 0 0 3 5 】

本実施例ではMBEを用いて LaAlO_3 を成膜したが、他の成膜方法、例えば化学気相堆積法[chemical vapor deposition (CVD)]および原子層CVD [atomic layer chemical vapor deposition (AL-CVD)]、パルスレーザー堆積法[pulse laser deposition (PLD)]、スパッタ堆積法[sputter deposition]、そして蒸着等を用いても良い。

【 0 0 3 6 】

その後、一部の試料について、 N_2 雰囲気下、500 の熱処理を30分間行った。

【 0 0 3 7 】

これらの試料について物理分析を行った。物理分析としては、X線光電子分光法[X-ray photoelectron spectroscopy (XPS)]、高分解能ラザフォード後方散乱分光[high-resolution Rutherford backscattering spectroscopy (HRBS)]、断面透過電子顕微鏡[cross-sectional transmission electron microscope (X-TEM)]測定を行った。

40

【 0 0 3 8 】

まず、XPSの結果を図5に示す。分析対象試料は、 LaAlO_3/Ge 界面にSrを堆積させた場合(図5中「Sr」とSrを堆積させない場合(図5中「w/o Sr」)、およびそれぞれ熱処理有無(図5中「N500」「as-depo」)の計4試料である。XPS測定の際のtake off angle (TOA)は90度、つまり試料に対して垂直な位置に検出器を置いて測定している。また、スペクトルはGe3dのGe基板由来のピークを29.3eVとして帯電補正を行っている。

【 0 0 3 9 】

図5では、Ge3p_{1/2}に由来するピーク(125-126eV近傍)の他に、 LaAlO_3/Ge 界面にSrを

50

堆積させた試料において、 $\text{Sr}3d_{3/2}$ (135.5eV), $\text{Sr}3d_{5/2}$ (133.8eV)のピークが観測されている。このことから、Srを堆積させた試料は、試料中に確かにSrが存在し、熱処理で無くなる事は無かったことが分かる。

【0040】

X線光電子分光法(丸善)およびその引用元のH. van Doveren, et al., J. Electron Spectrosc. Relat. Phenom. (Netherlands), 21 265 (1980)にはSr-Srの $\text{Sr}3d_{5/2}$ のピークは134.4eV, Sr-Oの $\text{Sr}3d_{5/2}$ のピークは135.3eVに現れると記載されている。図2の熱処理前後の $\text{Sr}3d_{5/2}$ のピークはそれぞれ133.8eV, 135.5eVにピークを持つため、図2の $\text{Sr}3d$ のピークは少なくともSr-Sr, Sr-O由来のピークでは無いと判断される。一方、LaおよびAlのピークはLaおよびAlがOと結合していることを示している。よってSr-Ge結合を形成している可能性が高いと判断される。

10

【0041】

次にHRBSの結果を図6に示す。分析対象試料は、 LaAlO_3/Ge 界面にSrを堆積させた場合の熱処理有無の計2試料。点線が熱処理前、実線が熱処理後の各元素の深さ方向プロファイルを示している。熱処理前後に係わらず、Srが LaAlO_3/Ge 界面に存在していることがわかる。

【0042】

次にX-TEM像を図7に示す。分析対象試料は、 LaO_3/Ge 界面にSrを堆積させた場合の熱処理有無の計2試料。図7(a)は熱処理前、図7(b)は熱処理後のX-TEM像である。 LaAlO_3 膜厚は熱処理に依存せず5nm。熱処理有無での顕著な差は無いが、熱処理後の試料は LaAlO_3/Ge 界面が若干平坦化されているように見える(低倍率のTEM像ではより顕著である)。なお、図7からは確認できないが、上述したように、 SrGe_2 のc軸の値はGeの格子定数の2倍に近いいためGe基板上に SrGe_2 が1ML弱エピタキシャル成長した可能性がある。

20

【0043】

次に、MOSキャパシタの容量(capacitance)-電圧(voltage)特性[CV特性]について説明する。まず、ゲート絶縁膜堆積後に熱処理(窒素雰囲気、500℃、30分)を行った試料にゲート電極を形成する。ここでは、ゲート電極としてPtを用いステンレス製のマスク越しに蒸着し、ゲート電極を形成した。その後、Ge基板の裏面を希フッ酸で処理した後、Alを裏面に蒸着しGe MOSキャパシタを作製した。この試料のCV特性を図8に示す。ここでは、周波数依存性に注目しており、1 kHz、10 kHz、100 kHz、1 MHzと、2周波法(ここでは1MHz, 10kHzを採用。)を用いて求めたCV特性「2 freq(1MHz, 10kHz)」を示している。周波数分散が少ないことから、良好なCV特性を示していることがわかる。Conductanceから見積もられる界面準位Ditは 2×10^{12} (/cm²/eV)程度であり、良好な界面特性を有することがわかる。

30

【0044】

その後、次に説明する方法でMOSFETを作成し、移動度を測定した。

【0045】

Ge基板のソース/ドレイン領域に BF_2^+ イオンを 5×10^{15} (/cm²)、50keVでイオン注入する。その後、前処理を行い、MBEチャンバー内で400℃の熱処理を行いGe(2x1)清浄表面を出す。200℃まで降温後、同温度でSrを堆積させない試料、 7×10^{14} (/cm²)堆積させた試料および 3.5×10^{15} (/cm²)堆積させた試料の3条件を作成する。なお、1ML= 7×10^{14} (/cm²)とした場合に、これら3試料は(Sr 0ML, Sr 1ML, Sr 5ML)である。この際、400℃のときと同様に、Srは堆積すると同時にGeと反応する。200℃の場合においても、同様に反応する。更に膜厚10nmの LaAlO_3 を堆積させ、high-k/Geゲートスタック構造を形成する。さらに、PDA(post deposition annealing)をN₂雰囲気400℃で30分行う。ゲート電極およびソース/ドレインのコンタクト、裏面のコンタクトを形成しhigh-k/Ge p-MOSFETsを形成する。上述した3条件の試料の正孔移動度を図9に記す。図9に示すように、Srを堆積していない(Sr 0ML)試料に比して、Srを堆積した試料(Sr 1ML, Sr 5ML)の移動度が高いことがわかる。よって、high-k/Ge界面にSr germanide層を形成することで半導体装置の移動度を向上できることがわかる。加えて、5MLのSrを堆積した試料の正孔移動度

40

50

が最も高く、Si universalを超えていることがわかる。よって、Srの堆積量は、 3.5×10^{15} (/cm²)近傍が好ましいことがわかる。

【0046】

(第3の実施形態)

第3の実施形態は、第1の実施形態の半導体装置の製造方法を説明するものであり、Ge基板にSrもしくはBaを含む金属を堆積した後に、熱処理を施して非金属Ge化合物層を形成することを特徴とする。熱処理は絶縁膜を堆積する前後どちらでもよい。この他は、第2の実施形態と同様である。図13に、第3の実施形態の典型的な例を示した。

【0047】

Srの場合の熱処理は755 以上であることが好ましい。例えば、SrとGeの相図によれば、Sr 19.3 at.%の場合には、755 以上において液体になるとともに、GeとSrGe₂の組成に相分離する。そのため、755 に加熱後、降温することでGe基板上にSrGe₂層を形成することができる。755 以上であれば、なお、相図はSmithells Metals Reference Book、W. F. Gale (著)、T. C. Totemeier (著)、Colin James Smithells (著)、Butterworth-Heinemann、8版、2003/08を参照した。以後も相図については同様の文献を参照している。

10

【0048】

同様に、Baの場合の熱処理は815 以上であることが好ましい。

【0049】

(第4の実施形態)

第4の実施形態は、半導体基板がSiGe基板であること以外は第3の実施形態と同様である。

20

【0050】

熱処理は絶縁膜を堆積する前後どちらでもよいが、755 以上であることが好ましい。

【0051】

(第5の実施形態)

第5の実施形態は、第1の実施形態の半導体装置の製造方法を説明するものであり、Ge基板に非金属Ge化合物層を堆積した後に、絶縁膜を形成することを特徴とする。この他は、第2の実施形態と同様である。図14に、第5の実施形態の典型的な例を示した。

【0052】

堆積させるSrとGeの化合物層の組成は、SrGe₂、SrGe、Sr₂Ge、Sr₄Ge₃などが挙げられる。無論、これらの単体でもよいし、これらの混合物でもかまわない。

30

【0053】

同様に、Baと半導体の化合物層の組成は、Ba(Si_{1-x}Ge_x)₂、Ba(Si_{1-x}Ge_x)、Ba₂(Si_{1-x}Ge_x)、Ba₄(Si_{1-x}Ge_x)₃が挙げられる。非金属Ge化合物層2としては、これらの単体でもよいし、これらの混合物でもかまわない。ただし、下地の半導体領域がGe100%の場合は、Siの拡散による悪影響を抑制するために、BaとGeの化合物であることが望ましい。

【0054】

上述したように、格子のミスマッチが小さく、エピタキシャル成長が容易なことから、金属とGeの化合物の中では、SrGe₂およびBaGe₂が望ましい。

【0055】

(第6の実施形態)

第6の実施形態は、第1の実施形態の半導体装置の製造方法を説明するものであり、Ge基板にSrもしくはBaを含む金属酸化膜を堆積した後に絶縁膜を形成し、その後熱処理を施すことにより、金属酸化膜を還元させて非金属Ge化合物層を形成することを特徴とする。この他は、第2の実施形態と同様である。図15に、第6の実施形態の典型的な例を示した。

40

【0056】

Ge基板のソース/ドレイン領域にBF₂⁺イオンを 5×10^{15} (/cm²)、50keVでイオン注入する。その後、前処理を行い、MBEチャンパー内で400 の熱処理を行いGe(2x1)清浄表面を出す。200 まで降温後、同温度を維持し、酸素雰囲気 5×10^{-6} Torrの圧力でSrを堆積さ

50

せ、Sr酸化物を1nm形成した。なお、本手法でSr酸化物を形成する際には、熱処理温度が200℃以上、圧力が 5×10^{-6} Torr以下であることが好ましい。

【0057】

更に膜厚10nmのLaAlO₃を堆積させ、high-k/Geゲートスタック構造を形成する。さらに、PDA (post deposition annealing) をN₂雰囲気400℃で30分行う。ゲート電極およびソース/ドレインのコンタクト、裏面のコンタクトを形成しhigh-k/Ge p-MOSFETsを形成する。この試料の正孔移動度を図10に記す。

【0058】

また、PDA (N₂ 雰囲気、400℃、30分) 処理した同様の試料のXPS Sr3dスペクトルを図11に示す。図2と同様の位置にピークを持ち、同様の理由から、図11のSr3dのピークはSr-Ge結合を形成していると判断される。

10

【0059】

ここでは、SrO上にSrOよりもGibbs自由エネルギーが負に大きい、つまり熱的にSrOより安定なLaAlO₃を堆積し熱処理している。このため、熱処理時にSrOの一部が還元されてSrメタルとなり、このSrメタルが基板のGeと反応してSr germanideを形成していると考えられる。

【0060】

Sr酸化物やBa酸化物よりもGibbs自由エネルギーが負に大きい絶縁膜としては、La, Ce, Pr, Nd, Sm, Eu, Gd, Tb, Dy, Ho, Er, Tm, Yb, Lu, Ti, Zr, Hf, B, Al, Ga, Be, Mg, Caの酸化物が挙げられる。

20

【0061】

(第7の実施形態)

第7の実施形態は、第1の実施形態の半導体装置の製造方法を説明するものであり、Ge基板にSrもしくはBaを導入した後に、Ge基板上に絶縁膜を形成し、その後、熱処理を施して、前記半導体領域と前記絶縁膜との界面にSrもしくはBaを偏析させて非金属Ge化合物層を形成することを特徴とする。この他は、第2の実施形態と同様である。図16に、第7の実施形態の典型的な例を示した。

【0062】

金属元素の導入については、例えばSr⁺イオンを 1×10^{15} (/cm²)を10keVの加速電圧でGe基板中にイオン注入する。イオン注入は図16(a)に示した場合の他、絶縁膜越しに行ってもかまわない。また、図16(c)に示した金属を偏析させるための熱処理は200℃以上が望ましい。

30

【0063】

以上、本発明の実施の形態を説明したが、本発明はこれらに限られず、特許請求の範囲に記載の発明の要旨の範疇において様々に変更可能である。また、本発明は、実施段階ではその要旨を逸脱しない範囲で種々に変形することが可能である。さらに、上記実施形態に開示されている複数の構成要素を適宜組み合わせることにより種々の発明を形成できる。

【図面の簡単な説明】

【0064】

40

【図1】第1の実施形態の半導体装置の断面模式図

【図2】Ge(2x1)清浄表面を観測したRHEED像

【図3】Sr堆積初期のRHEED像

【図4】Sr堆積終期のRHEED像

【図5】第2の実施形態に係る試料のXPSの結果を示す図

【図6】第2の実施形態に係る試料のHRBSの結果を示す図

【図7】第2の実施形態に係る試料のX-TEM像

【図8】第2の実施形態に係る試料のCV特性を示す図

【図9】第2の実施形態に係る試料の移動度を示す図

【図10】第6の実施形態に係る試料の移動度を示す図

50

【図 1 1】第 6 の実施形態に係る試料のXPSの結果を示す図

【図 1 2】第 2 の実施形態の典型的な例を示す模式図

【図 1 3】第 3 の実施形態の典型的な例を示す模式図

【図 1 4】第 5 の実施形態の典型的な例を示す模式図

【図 1 5】第 6 の実施形態の典型的な例を示す模式図

【図 1 6】第 7 の実施形態の典型的な例を示す模式図

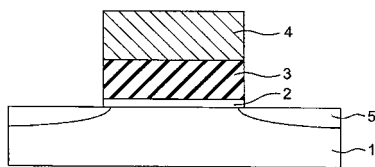
【符号の説明】

【 0 0 6 5 】

- 1 半導体基板
- 2 非金属Ge化合物層
- 3 絶縁膜
- 4 電極
- 5 ソース・ドレイン領域

10

【図 1】

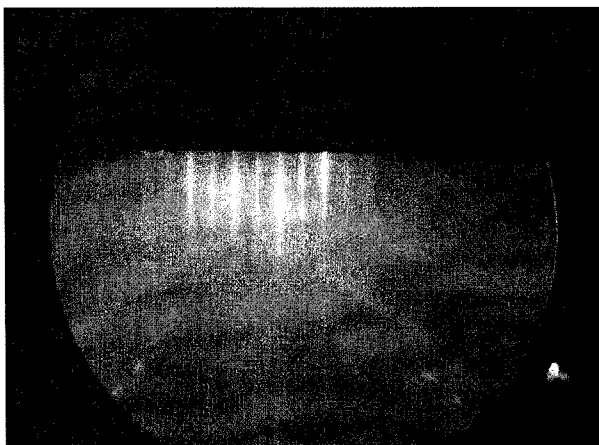


- 1…半導体基板
2…非金属Ge化合物層
3…絶縁膜
4…電極
5…ソース・ドレイン領域

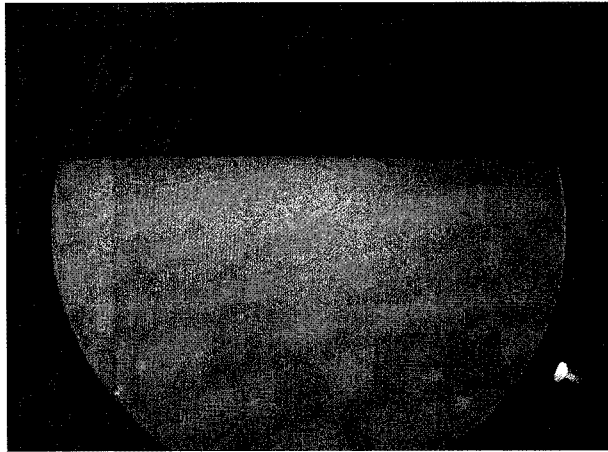
【図 3】



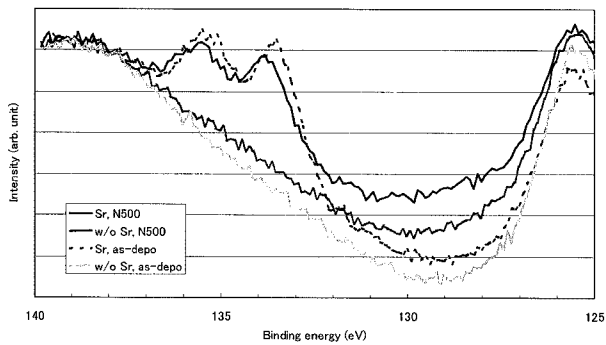
【図 2】



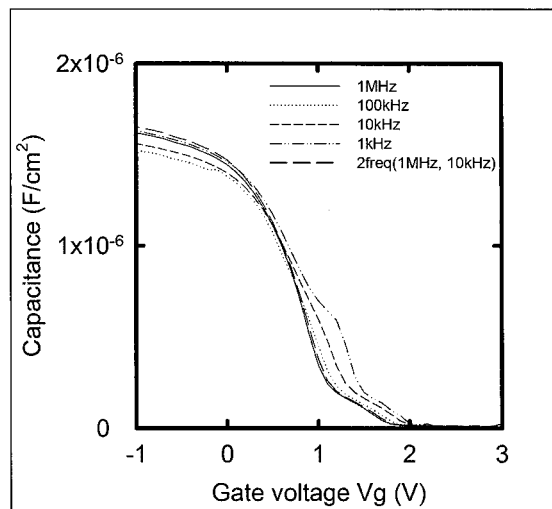
【 図 4 】



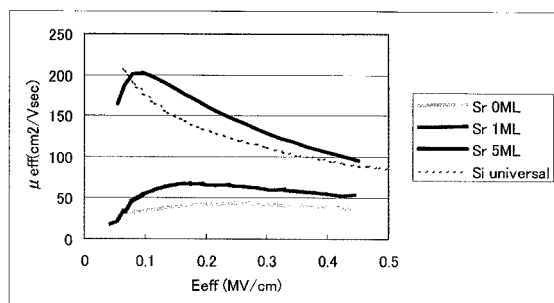
【 図 5 】



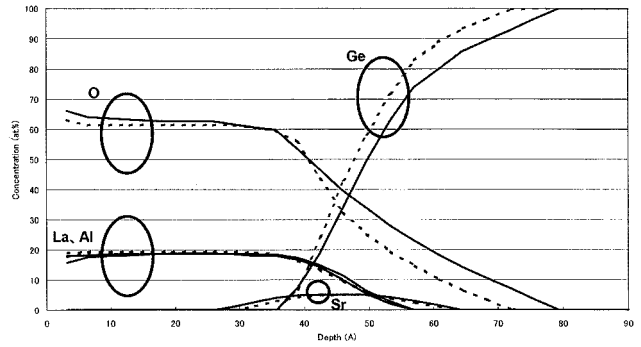
【 図 8 】



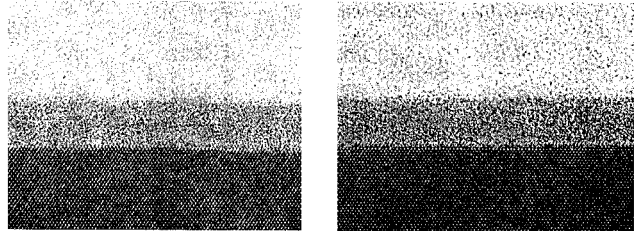
【 図 9 】



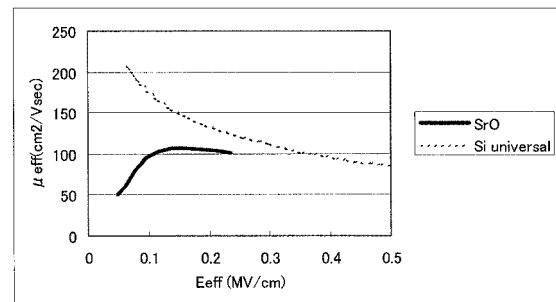
【 図 6 】



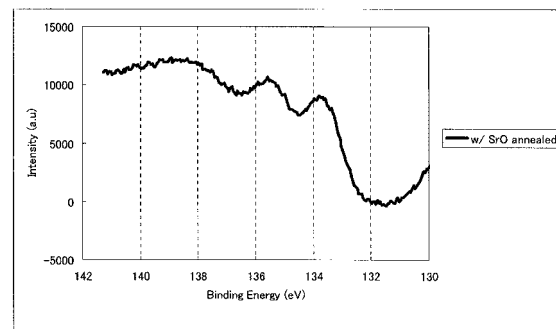
【 図 7 】



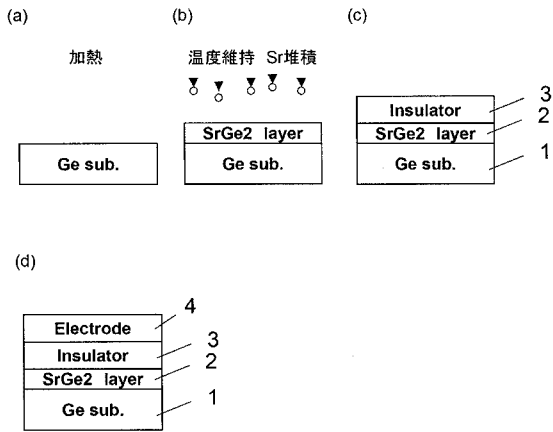
【 図 10 】



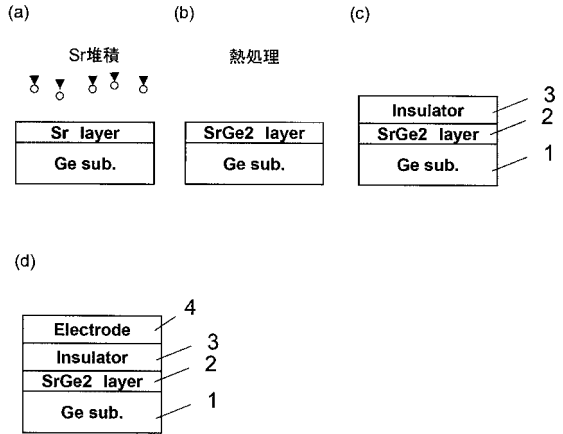
【 図 11 】



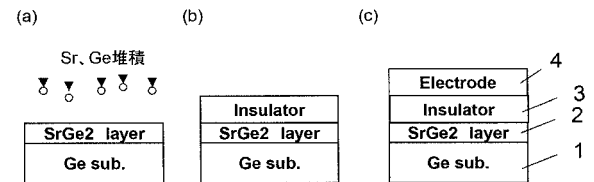
【図 1 2】



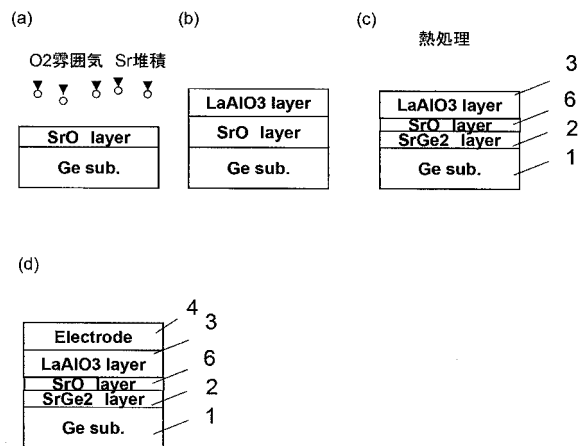
【図 1 3】



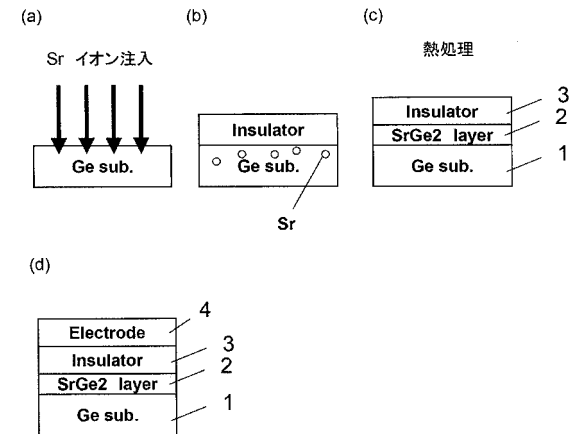
【図 1 4】



【図 1 5】



【図 1 6】



フロントページの続き

F ターム(参考) 5F140 AA05 AC01 AC39 BA00 BA03 BA05 BA20 BB05 BC12 BD01
BD02 BD04 BD11 BD13 BE01 BE02 BE09 BE10 BE15 BE17
BF01 BF05 BJ30 BK13 BK21