

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第3545726号
(P3545726)

(45) 発行日 平成16年7月21日(2004.7.21)

(24) 登録日 平成16年4月16日(2004.4.16)

(51) Int. Cl.⁷

F I

H04L 27/18

H04L 27/18

B

H04L 1/00

H04L 1/00

B

H04L 27/34

H04L 27/00

E

請求項の数 10 (全 55 頁)

(21) 出願番号	特願2001-176368 (P2001-176368)	(73) 特許権者	000005821
(22) 出願日	平成13年6月11日(2001.6.11)		松下電器産業株式会社
(65) 公開番号	特開2003-46586 (P2003-46586A)		大阪府門真市大字門真1006番地
(43) 公開日	平成15年2月14日(2003.2.14)	(74) 代理人	100105050
審査請求日	平成14年4月15日(2002.4.15)		弁理士 鷲田 公一
(31) 優先権主張番号	特願2001-106494 (P2001-106494)	(72) 発明者	上杉 充
(32) 優先日	平成13年2月27日(2001.2.27)		神奈川県横浜市港北区綱島東四丁目3番1号 松下通信工業株式会社社内
(33) 優先権主張国	日本国(JP)		
(31) 優先権主張番号	特願2001-153098 (P2001-153098)		
(32) 優先日	平成13年5月22日(2001.5.22)		
(33) 優先権主張国	日本国(JP)		
		審査官	阿部 弘
		(56) 参考文献	特開平08-116341 (JP, A) 特開平06-006400 (JP, A)
		(58) 調査した分野(Int. Cl. ⁷ , DB名)	H04L 27/00-27/38

(54) 【発明の名称】 受信側装置

(57) 【特許請求の範囲】

【請求項1】

通信相手の装置にて、データをビット単位に誤り検出符号化され8PSK変調され送信された信号を受信する受信手段と、前記受信信号を復号する第1復号手段と、前記第1復号手段における復号結果の誤りをビット単位に検出する誤り検出手段と、前記受信信号を復調して候補尤度を生成する尤度生成手段と、前記誤り検出手段における誤り検出結果に応じて前記候補尤度を変更する尤度変更手段と、前記尤度変更手段において変更した尤度を用いて誤り訂正復号を行う第2復号手段と、を具備し、
前記尤度変更手段は、8PSKの3番目に上位のビットの判定値に応じて最上位ビットの候補尤度と2番目に上位のビットの候補尤度を、いずれか一方の尤度が大きく、他方の尤度が小さくなるように変更することを特徴とする受信側装置。

10

【請求項2】

通信相手の装置にて、データをビット単位に誤り検出符号化され16QAM変調され送信された信号を受信する受信手段と、前記受信信号を復号する第1復号手段と、前記第1復号手段における復号結果の誤りをビット単位に検出する誤り検出手段と、前記受信信号を復調して候補尤度を生成する尤度生成手段と、前記誤り検出手段における誤り検出結果に応じて前記候補尤度を変更する尤度変更手段と、前記尤度変更手段において変更した尤度を用いて誤り訂正復号を行う第2復号手段と、を具備し、
前記尤度変更手段は、16QAMの最上位ビットの候補尤度を3番目に上位のビットの判定値に応じて変更し、2番目に上位のビットの候補尤度を4番目に上位のビットの判定値

20

に応じて変更することを特徴とする受信側装置。

【請求項 3】

誤り検出手段において誤りが検出されなかったビットを用いてレプリカを生成するレプリカ生成手段と、前記レプリカ生成手段において生成したレプリカを受信信号から差し引く干渉除去手段とを具備することを特徴とする請求項 1 または請求項 2 記載の受信側装置。

【請求項 4】

レプリカ生成手段は、誤り検出されなかったビットによって絞られる全ての候補点の平均値をレプリカとすることを特徴とする請求項 3 記載の受信側装置。

【請求項 5】

レプリカ生成手段は、受信信号からレプリカを差し引いたあとの信号を復調し、その前の復調結果より誤りの数が減った場合には、新たに誤りが検出されなくなったビットも含めて再度レプリカを生成して、再度復調することを繰り返すことを特徴とする請求項 3 又は請求項 4 記載の受信側装置。

10

【請求項 6】

受信信号からレプリカを差し引いた後の信号によって回線推定値を更新することを特徴とする請求項 3 から請求項 5 のいずれかに記載の受信側装置。

【請求項 7】

複数の品質の異なるビットから構成される変調方式の品質の良いビットのみを用いてレプリカを生成するレプリカ生成手段と、前記レプリカ生成手段において生成したレプリカを受信信号から差し引く干渉除去手段とを具備することを特徴とする請求項 1 又は請求項 2 記載の受信側装置。

20

【請求項 8】

複数の品質の異なるビットから構成される変調方式の品質の良いビットの中で尤度の高いビットのみを用いてレプリカを生成するレプリカ生成手段と、前記レプリカ生成手段において生成したレプリカを受信信号から差し引く干渉除去手段とを具備することを特徴とする請求項 1 又は請求項 2 記載の受信側装置。

【請求項 9】

複数の品質の異なるビットから構成される変調方式の品質の良いビットを選択し、選択したビットの尤度に比例した大きさのレプリカを生成するレプリカ生成手段と、前記レプリカ生成手段において生成したレプリカを受信信号から差し引く干渉除去手段とを具備することを特徴とする請求項 1 又は請求項 2 記載の受信側装置。

30

【請求項 10】

複数の品質の異なるビットから構成される変調方式の品質の良いビット及び誤り検出されなかったビットのレプリカを生成するレプリカ生成手段と、前記レプリカ生成手段において生成したレプリカを受信信号から差し引く干渉除去手段とを具備することを特徴とする請求項 1 又は請求項 2 記載の受信側装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、多値変調により変調された信号の復調特性を高めることが出来る受信側装置に関する。

40

【0002】

【従来の技術】

近年のサービスの多様化に伴って、下り回線において、より大量のデータを送信することが要求されるようになってきている。そして、この要求に応えるために、1シンボルに複数のビットが配置する多値変調が用いられている。多値変調は、1シンボルに複数ビットを配置する変調方式である。多値変調としては、1シンボルに2ビットを配置するQPSK、1シンボルに3ビットを配置する8PSK、1シンボルに4ビットを配置する16QAM等が広く知られている。

【0003】

50

【発明が解決しようとする課題】

しかしながら、多値変調においては、1シンボルに配置されるビット数が多くなるほど信号空間ダイアグラムにおける信号点間隔が狭くなるので、受信信号点の判定や尤度の計算が困難になり、受信特性が劣化するという問題がある。

【0004】

本発明は、上記観点に鑑みてなされたものであり、1シンボルに配置された各ビットの誤り検出結果に基づいて尤度を変更することにより、精度の良い尤度を用いて誤り訂正能力を改善し、伝送品質を向上させることが出来る受信側装置を提供することを目的とする。

【0005】**【課題を解決するための手段】**

本発明の受信側装置は、通信相手の装置にて、データをビット単位に誤り検出符号化され8PSK変調され送信された信号を受信する受信手段と、前記受信信号を復号する第1復号手段と、前記第1復号手段における復号結果の誤りをビット単位に検出する誤り検出手段と、前記受信信号を復調して候補尤度を生成する尤度生成手段と、前記誤り検出手段における誤り検出結果に応じて前記候補尤度を変更する尤度変更手段と、前記尤度変更手段において変更した尤度を用いて誤り訂正復号を行う第2復号手段と、を具備し、前記尤度変更手段は、8PSKの3番目に上位のビットの判定値に応じて最上位ビットの候補尤度と2番目に上位のビットの候補尤度を、いずれか一方の尤度が大きく、他方の尤度が小さくなるように変更する構成を採る。

10

【0010】

本発明の受信側装置は、通信相手の装置にて、データをビット単位に誤り検出符号化され16QAM変調され送信された信号を受信する受信手段と、前記受信信号を復号する第1復号手段と、前記第1復号手段における復号結果の誤りをビット単位に検出する誤り検出手段と、前記受信信号を復調して候補尤度を生成する尤度生成手段と、前記誤り検出手段における誤り検出結果に応じて前記候補尤度を変更する尤度変更手段と、前記尤度変更手段において変更した尤度を用いて誤り訂正復号を行う第2復号手段と、を具備し、前記尤度変更手段は、16QAMの最上位ビットの候補尤度を3番目に上位のビットの判定値に応じて変更し、2番目に上位のビットの候補尤度を4番目に上位のビットの判定値に応じて変更する構成を採る。

20

【0011】

本発明の受信側装置は、誤り検出手段において誤りが検出されなかったビットを用いてレプリカを生成するレプリカ生成手段と、前記レプリカ生成手段において生成したレプリカを受信信号から差し引く干渉除去手段とを具備する構成を採る。

30

【0012】

本発明の受信側装置は、レプリカ生成手段は、誤り検出されなかったビットによって絞られる全ての候補点の平均値をレプリカとする構成を採る。

【0013】

本発明の受信側装置は、レプリカ生成手段は、受信信号からレプリカを差し引いたあとの信号を復調し、その前の復調結果より誤りの数が減った場合には、新たに誤りが検出されなくなったビットも含めて再度レプリカを生成して、再度復調することを繰り返す構成を採る。

40

【0014】

本発明の受信側装置は、受信信号からレプリカを差し引いた後の信号によって回線推定値を更新する構成を採る。

【0021】

本発明の受信側装置は、複数の品質の異なるビットから構成される変調方式の品質の良いビットのみを用いてレプリカを生成するレプリカ生成手段と、前記レプリカ生成手段において生成したレプリカを受信信号から差し引く干渉除去手段とを具備する構成を採る。

【0022】

本発明の受信側装置は、複数の品質の異なるビットから構成される変調方式の品質の良い

50

ビットの中で尤度の高いビットのみを用いてレプリカを生成するレプリカ生成手段と、前記レプリカ生成手段において生成したレプリカを受信信号から差し引く干渉除去手段とを具備する構成を採る。

【0023】

本発明の受信側装置は、複数の品質の異なるビットから構成される変調方式の品質の良いビットを選択し、選択したビットの尤度に比例した大きさのレプリカを生成するレプリカ生成手段と、前記レプリカ生成手段において生成したレプリカを受信信号から差し引く干渉除去手段とを具備する構成を採る。

【0024】

本発明の受信側装置は、複数の品質の異なるビットから構成される変調方式の品質の良いビット及び誤り検出されなかったビットのレプリカを生成するレプリカ生成手段と、前記レプリカ生成手段において生成したレプリカを受信信号から差し引く干渉除去手段とを具備する構成を採る。

【0033】

【発明の実施の形態】

本発明者は、多値変調の信号空間ダイアグラムにおけるビット単位のマッピング状態に着目し、信号点の特定のビットについて誤りが検出されなければ、その誤りが検出されなかったビットを確定させることにより、他のビットの尤度を精度良く求められることを見出して本発明をするに至った。

【0034】

すなわち、本発明の骨子は、送信側装置において、複数の独立した誤り検出単位として誤り検出符号化したデータを1つの伝送単位に配置して送信し、受信側装置において、独立した誤り検出単位毎に復号データの誤り検出を行い、誤り検出結果に応じて各ビットの尤度を変更することである。

【0035】

尚、各実施の形態に係る受信側装置において、一旦計算した尤度を変更して新たな尤度を求めるが、本明細書において、変更前の尤度を「候補尤度」と称することがある。

【0036】

以下、本発明の実施の形態について添付図面を参照して詳細に説明する。

(実施の形態1)

図1は、本発明の実施の形態1に係る無線通信システムの構成を示す模式図である。この図に示す無線通信システムにおいて、送信データは、送信側装置の符号化部11において、所定の誤り検出単位毎に誤り検出符号化され、さらに所定の誤り訂正単位毎に誤り訂正符号化され、多値変調部12で多値変調され、アンテナ13から無線送信される。多値変調部12は、QPSK、8PSK、16PSK、16QAM、64QAM等の任意の多値変調を行うが、本実施の形態では、8PSKを行う場合を例に説明する。

【0037】

受信側装置においては、アンテナ14から取り込まれた受信信号がバッファ15に保持される。バッファ15は、受信信号を所定の伝送単位毎に第1復調部16及び第2復調部18に出力する。ここで、伝送単位とは1回の変調処理及び復調処理が行われる単位である。通常はシンボル単位で変調処理及び復調処理が行われる。以下、本実施の形態においては、シンボル単位で変調処理及び復調処理が行われるとして説明する。

【0038】

第1復調部16は、受信信号を復調し、復調結果を第1復号部17に出力する。第1復号部17は、受信信号を誤り訂正復号し、さらに復号結果の誤り検出を行う。この誤り検出結果は、第2復調部18に出力される。第2復調部18は、第1復号部における誤り検出結果を参照して、受信信号を再び復調し、復調結果を第2復号部19に出力する。第2復号部19は、第2復調部18の復調結果に対して誤り訂正復号を行い、受信データを得る。

【0039】

図2は、図1に示されている送信側装置の構成を示すブロック図である。この図2に示す送信側装置において、送信データは、まず並列化回路21に入力される。並列化回路21は、送信データを3系列に並列化し、並列化した送信データを誤り検出ビット付加回路22~24に出力する。

【0040】

誤り検出ビット付加回路22~24は、予め定められた誤り検出単位毎に、並列化回路21からの入力ビットに対して誤り検出ビットを付加する。誤り訂正符号化回路25~27は、符号化ビット列を所定の誤り訂正単位毎に誤り訂正符号化してインタリーブ回路28に出力する。インタリーブ回路28は、誤り訂正符号化された符号化ビット列を所定の規則に従って並び替える。多値変調部12は、インタリーブ回路28において並び替えられた符号化ビット列を8PSK変調し、変調した信号にアップコンバートや周波数変換等の所定の無線送信処理を施してアンテナ13から無線送信する。

10

【0041】

図3は、図1に示されている受信側装置の構成を示すブロック図である。図3には、第1復調部16、第1復号部17、第2復調部18、及び第2復号部19の構成を詳しく示す。

【0042】

まず、第1復調部16の構成について詳しく説明する。

この図3に示す送信側装置において、バッファ15は、アンテナ14から受信した信号にダウンコンバートや周波数変換等の所定の無線受信処理を施し、この受信信号を所定のタイミングまで保持する。バッファ15は、伝送単位毎に(1シンボル毎に)受信信号を直交復調回路31、41に出力する。直交復調回路31は、バッファ15から出力された1シンボル分の受信信号をI信号とQ信号とに分離して硬判定回路32及び尤度計算回路33に出力する。硬判定回路32は、受信信号を硬判定し、各ビット毎に硬判定値を算出する。算出された硬判定値は、尤度計算回路33に出力される。尤度判定回路33は、硬判定回路32から出力された硬判定値と直交復調回路31から出力された受信信号とに基づいて、各ビット毎の尤度(軟判定値)を計算する。尤度計算回路33は、例えば、受信信号点から最も近い識別軸までの距離を計算して尤度とする。計算により求められた尤度は、第1復号部17に備えられたデインタリーブ回路34に出力される。

20

【0043】

次いで、第1復号部17の構成について詳しく説明する。

デインタリーブ回路34は、尤度計算回路33から出力された尤度(軟判定値)を、送信側装置に備えられたインタリーブ回路28における並び替えの規則と対応する所定の規則に従って並び替え、データの並び順を元に戻す。誤り訂正復号回路35~37は、軟判定値を各々独立に誤り訂正復号し、復号結果を誤り検出回路38~40に出力する。誤り検出回路38~40は、独立に誤り検出を行い、検出結果を第2復調部18に備えられた尤度計算回路43に出力する。

30

【0044】

次いで、第2復調部18の構成について詳しく説明する。

直交復調回路41は、バッファ15から出力された1シンボル分の受信信号をI信号とQ信号とに分離して硬判定回路42及び尤度計算回路43に出力する。硬判定回路42は、受信信号を硬判定し、各ビット毎に硬判定値を算出する。算出された硬判定値は、尤度計算回路43に出力される。尤度判定回路43は、一旦、尤度計算回路33と同様にして候補尤度を算出し、算出した候補尤度を誤り検出回路38~40から出力された誤り検出結果を参照して変更する。換言すれば、尤度計算回路43は、誤りが検出された誤り検出単位に入っているビットの尤度を再度計算する。変更後の(再計算により求められた)尤度は、第2復号部19に備えられたデインタリーブ回路44に出力される。

40

【0045】

次いで、第2復号部19の構成について詳しく説明する。

デインタリーブ回路44は、尤度計算回路43から出力された尤度(軟判定値)を、送信

50

側装置に備えられたインタリーブ回路 28 における並び替えの規則と対応する所定の規則に従って並び替え、データの並び順を元に戻す。誤り訂正復号回路 45 ~ 47 は、尤度計算回路 43 にて再計算された尤度に基づいて各々独立に誤り訂正復号を行い、復号結果を誤り検出回路 48 ~ 50 及び直列化回路 51 に出力する。誤り検出回路 48 ~ 50 は、各誤り訂正復号結果について誤り検出を行う。検出結果は、受信データの誤りの有無を検出するために用いられる。また、検出結果は、送信側装置に送信されて自動再送要求 (ARQ; Automatic repeat ReQuest) に用いられる。直列化回路 51 は、誤り訂正復号結果を直列化して受信データを得る。

【0046】

次に、上記構成の無線通信システムの動作について説明する。

10

まず、送信側装置では、図 2 に示すように、送信データが、並列化回路 21 において並列化され、誤り検出ビット付加回路 22 ~ 24 において予め定められた誤り検出単位毎に誤り検出ビットが付加され、誤り訂正符号化回路 25 ~ 27 において所定の誤り訂正単位毎に誤り訂正符号化され、インタリーブ回路 28 において所定の規則に従ってデータの並び順が変更され、多値変調回路 12 において 8 P S K 変調されてアンテナ 13 から無線送信される。

【0047】

このように、本実施の形態に係る送信側装置においては、3 系列に並列化された送信データに対して系列毎に誤り検出ビットが付加される。すなわち、送信データは、3 種類の独立した誤り検出符号化を施される。換言すれば、送信データは、独立した 3 種類の誤り検出単位に分配されている。このように各系列毎に誤り検出符号化された送信データは、インタリーブ回路 28 においてデータの並び順が変更された後、多値変調部 12 において 3 ビット毎に 1 シンボルに配置される。したがって、1 シンボルには、独立した誤り検出単位に属するビットが混在している。換言すれば、多値変調部 12 は、誤り検出ビット付加回路 22 ~ 24 において誤り検出符号化したデータを 1 つの伝送単位 (シンボル) に配置する。

20

【0048】

尚、本実施の形態においては、3 系列に分配された送信データをそれぞれ誤り検出符号化することにより 3 種類の独立した誤り検出単位を設けたが、複数の独立した誤り検出単位を設けるようにしても良い。すなわち、本発明に係る送信側装置は、独立した複数の誤り検出単位に属するビットを 1 シンボルに配置すれば良い。例えば、2 種類の誤り検出単位に属するビットを多値変調により 1 シンボル上に配置しても良いし、4 種類の誤り検出単位に属するビットを多値変調により 1 シンボル上に配置しても良い。また、1 シンボルに含まれる誤り検出単位の数を、変調単位毎 (シンボル毎) に適応的に変更しても良い。

30

【0049】

受信側装置では、まず、受信信号が第 1 復調部 16 において直交復調され、第 1 復号部 17 において復号及び誤り検出される。すなわち、図 3 に示すように、受信信号が直交復調回路 31 で I 信号と Q 信号に分離され、硬判定回路において硬判定される。尤度計算回路 33 では、硬判定結果と直交復調後の受信信号とに基づいて受信信号の軟判定値 (尤度) が計算され、計算された尤度がデインタリーブ回路 34 に出力される。軟判定値は、デインタリーブ回路 34 にて所定の規則に従って並び替えられ、誤り訂正復号回路 35 ~ 37 において誤り訂正復号され、誤り検出回路 38 ~ 40 にて誤り検出復号される。誤り検出復号結果は、尤度計算回路 43 に出力される。

40

【0050】

次いで、第 2 復調部 18 にて受信信号の尤度が再計算され、第 2 復号部 19 において再計算された尤度に基づいて受信信号を復号する。すなわち、受信信号は、直交復調回路 41 において I 信号と Q 信号とに分離され、硬判定回路 42 において硬判定される。直交復調回路 41 において分離された I 信号及び Q 信号、並びに硬判定回路 42 において得られた硬判定値は尤度計算回路 43 に出力される。尤度計算回路 43 においては、入力された I 信号、Q 信号、及び誤り検出結果に基づいて尤度が再計算される。

50

【0051】

ここで、尤度計算回路43における尤度算出について、図4を参照して詳しく説明する。図4は、8PSKの信号空間ダイアグラムを説明するための図である。この図に示すように、8PSKにおいては、8つの信号点がI軸とQ軸の原点を中心とする円上に等間隔（ $\pi/8$ 間隔）で配置される。8つの信号点には、図4に示す通りに000～111の値が割り当てられている。本実施の形態においては、各信号点に割り当てられている3ビットの値を図面に向かって左側から順に“S0”、“S1”、“S2”とする。例えば、“101”を表す信号点については、 $S_0 = 1$ 、 $S_1 = 0$ 、 $S_2 = 1$ であり、“100”を表す信号点については、 $S_0 = 1$ 、 $S_1 = 0$ 、 $S_2 = 0$ である。また、本実施の形態においては、各信号点のビットのうち、より左側に存在するビットを上位ビットという。すなわち、 S_0 は最上位ビットであり、“S1”は2番目に上位のビットであり、“S2”は3番目に上位のビットである。尚、“S2”は最下位のビットであるということも出来る。

10

【0052】

ここでは、受信信号がe点の位置に観測された場合の尤度計算について、受信シンボルに3種類の誤り検出単位に属するビットが配置されており、この上位2ビット（すなわち“S0”及び“S1”）が第1復号部17において誤り無しと判定された場合を例に説明する。上位2ビットについて誤りが検出されなかった場合には、上位2ビットが“10”であること（すなわち、 $S_0 = 1$ 、 $S_1 = 0$ であること）が確定するので、受信信号は“101”か“100”になる。尚、受信信号がe点に観測された場合にはS1が誤るが、第1復号部17における誤り訂正復号により誤りが訂正されて、誤りが検出されなかったものとする。

20

【0053】

通常の8PSK等の位相変調方式においては、受信信号点（ここではe点）に最も近い識別軸（ここではY軸）との距離を計算して尤度とするが、上位2ビットの誤り検出結果を参照することにより、受信信号は“101”か“100”であることが分かっているため、識別軸を、この“101”と“100”を識別するX軸に変更し、e点からX軸までの距離を尤度とする。これにより、最下位のビットS2について、より正確に尤度を計算することが出来る。このようにして再計算された尤度は、再計算されなかった尤度とともにデインタリーブ回路44に出力される。

【0054】

デインタリーブ回路44においては、データの並び順がインタリーブ前の並び順に戻される。誤り訂正復号回路45～47においては、再計算された尤度を用いて誤り訂正復号が行われる。復号結果は、誤り検出回路48～50に出力され、誤り検出回路48～50のそれぞれにおいて、各々独立に誤り検出が行われる。また、復号結果は、直列化回路51において直列化され、この直列化後のデータが受信データとして得られる。

30

【0055】

このように、本実施の形態によれば、尤度計算回路43において、上位2ビットの誤り検出結果より信号点を2つに限定し、その限定後の2つの信号点（“101”と“100”）を識別する識別軸Xと受信信号点（e点）との距離を尤度として再計算するので、最下位ビットS2についてより正確に尤度を計算することが出来る。そして、誤り訂正復号回路45～48において、このようにして得られた正確な尤度を用いて誤り訂正復号を行うので、誤り訂正能力が向上し、復号結果が誤り無しとなる確率が高くなる。また、本実施の形態に係る無線通信システムをARQと組み合わせた場合には、より少ない再送回数で誤り無しとなるので、再送回数を減らすことが出来、伝送効率が向上する。

40

【0056】

また、本実施の形態において、誤り検出単位と誤り訂正単位を等しくした場合には、第1復号部17において誤りが検出されなかった単位に含まれるビットについては、第2復号部19において再度誤り訂正復号を行う必要が無いので、演算量を軽減することが出来る。また、誤り検出単位と誤り訂正単位を等しくすることにより、ARQに誤り訂正符号を組み合わせたハイブリッドARQとの組み合わせが容易になるという有利な効果を奏する

50

。

【0057】

(実施の形態2)

本実施の形態は、実施の形態1の変形例であり、複数の誤り検出単位をまとめて一つの誤り訂正単位とする場合について説明する。以下、本発明の実施の形態2について、図5及び図6を参照して説明する。

【0058】

図5は、本発明の実施の形態2に係る無線通信システムの送信側装置の構成を示すブロック図である。この図5において、図2と同じ部分には図2と同じ符号を付して、その詳しい説明は省略する。図5に示す送信側装置において、誤り検出ビット付加回路22~24において誤り検出ビットを付加された送信データは、直列化回路51において直列化され、誤り訂正符号化回路52において誤り訂正符号化され、インタリーブ回路53において所定の規則に従ってデータの並び順が変更され、並列化回路54において3系列に並列化され、多値変調部12に出力される。

10

【0059】

図6は、本発明の実施の形態2に係る無線通信システムの受信側装置の構成を示すブロック図である。この図6において、受信信号は第1復調部16において直交復調され、この復調結果に基づいて算出された尤度が直列化回路55に出力される。各ビット毎に得られた軟判定値(尤度)は、直列化回路55において直列化され、デインタリーブ回路56において、送信側装置に備えられたインタリーブ回路53における並び替えの規則と対応する所定の規則に従って並び替えられる。誤り訂正復号回路57は、このデインタリーブ回路56から出力された尤度を用いて誤り訂正復号を行う。復号結果は並列化回路58において3系列に並列化され、並列化された復号結果はそれぞれ誤り検出回路38~40に出力される。

20

【0060】

また、第2復調部18においては、第1復号部17から出力される誤り検出結果を参照して尤度が再計算され、再計算された尤度が直列化回路59に出力される。再計算された尤度(軟判定値)は、直列化回路59において直列化され、デインタリーブ回路60に出力される。デインタリーブ回路60は、軟判定値を所定の規則に従って並び替える。誤り訂正復号回路61は、このデインタリーブ回路60から出力された尤度を用いて誤り訂正復号を行う。復号結果は並列化回路62において3系列に並列化され、並列化された復号結果はそれぞれ誤り検出回路48~50に出力される。

30

【0061】

このように、本実施の形態によれば、誤り訂正符号化回路52において、複数の誤り検出単位に属するビット列をまとめて1つの誤り訂正単位とし、この誤り訂正単位において誤り訂正符号化が行われるので、各誤り検出単位毎に独立して誤り訂正符号化を行う場合よりも誤り訂正単位が大きくなる。誤り訂正復号回路57、61は、この大きい誤り訂正単位において誤り訂正復号を行うので、誤り訂正能力が改善するという有利な効果を得ることが出来る。誤り訂正符号としてターボ符号を用いた際には、特に、誤り訂正能力の改善効果が顕著に現れる。

40

【0062】

尚、本実施の形態においては、3種類の誤り検出単位を全て1つの誤り訂正単位にまとめて誤り訂正符号化を行っているが、本発明はこれに限られず、複数の誤り検出単位がまとめられた誤り検出単位において誤り訂正符号化を行うようにすれば良い。

【0063】

(実施の形態3)

本実施の形態は、実施の形態1の変形例であり、ビット位置に対応して異なる誤り検出単位を設け、誤り検出単位毎にインタリーブを行うことにより、1シンボルに含まれる独立した誤り検出単位の数を1シンボルに配置されるビットの数と同じにする場合について説明する。以下、本発明の実施の形態3について、図7及び図8を参照して説明する。

50

【0064】

図7は、本発明の実施の形態3に係る無線通信システムの送信側装置の構成を示すブロック図である。この図7において、図2と同じ部分には図2と同じ符号を付してその詳しい説明を省略する。図7に示す送信側装置において、並列化回路21は送信データを並列化して誤り検出ビット付加回路22～24に出力する。誤り検出付加回路22に出力されるビットS0は、後段の多値変調部12において最上位ビットに配置されるとする。また、誤り検出付加回路23に出力されるビットS1は、後段の多値変調部12において2番目に上位のビットに配置されるとし、誤り検出付加回路24に出力されるビットS2は、後段の多値変調部12において3番目に上位のビットに配置されるとする。すなわち、S0、S1、S2は、それぞれ異なる誤り検出単位に属している。以下、本明細書においては、説明の便宜上、S0が属する誤り検出単位を誤り検出単位Aとし、S1が属する誤り検出単位を誤り検出単位Bとし、S2が属する誤り検出単位を誤り検出単位Cとする。

10

【0065】

誤り検出ビット付加回路22～24は、並列化回路21から出力された各ビットS0～S2を所定の誤り検出単位毎に誤り検出符号化する。具体的には、誤り検出ビット付加回路22は、入力ビットS0に対して所定の誤り検出単位毎に誤り検出ビットを付加し、符号化ビット列P0を得る。また、誤り検出ビット付加回路23は、入力ビットS1に対して所定の誤り検出単位毎に誤り検出ビットを付加し、符号化ビット列P1を得る。誤り検出ビット付加回路22～24は、入力ビットS2に対して所定の誤り検出単位毎に誤り検出ビットを付加し、符号化ビット列P2を得る。符号化ビット列P0～P2は、それぞれ対応する誤り訂正符号化回路25～27に出力される。

20

【0066】

誤り訂正符号化回路25～27は、対応する誤り検出ビット付加回路22～24より出力されたP0～P2を所定の誤り訂正単位毎に誤り訂正符号化し、誤り訂正符号化した符号化データをそれぞれ対応するインタリーブ回路71～73に出力する。インタリーブ回路71～73は、入力された符号化ビット列をそれぞれ所定の規則に従って並び替え、並び替えたデータを多値変調部12に出力する。多値変調部12は、インタリーブ回路71から出力されたビットを最上位ビットS0とし、インタリーブ回路72から出力されたビットを2番目に上位のビットS1とし、インタリーブ回路73から出力されたビットを3番目に上位のビットS2として、8PSK変調を行う。

30

【0067】

図8は、本発明の実施の形態3に係る無線通信システムの受信側装置の構成を示すブロック図である。この図8において、図3と同じ部分には図3と同じ符号を付してその詳しい説明を省略する。この図8に示す受信側装置において、受信信号は、第1復調部16において直交復調され、受信信号の尤度(軟判定値)がS0～S2のそれぞれについて計算される。S0の尤度(軟判定値)はデインタリーブ回路81に出力され、S1の尤度はデインタリーブ回路82に出力され、S2の尤度はデインタリーブ回路83に出力される。

【0068】

デインタリーブ回路81は、インタリーブ回路71に対応する規則に従って入力ビット列を並び替え、並び替えたビット列を対応する誤り訂正復号回路35に出力する。デインタリーブ回路82は、インタリーブ回路72に対応する規則に従って入力ビット列を並び替え、並び替えたビット列を対応する誤り訂正復号回路36に出力する。デインタリーブ回路83は、インタリーブ回路73に対応する規則に従って入力ビット列を並び替え、並び替えたビット列を対応する誤り訂正復号回路37に出力する。誤り訂正復号回路35～37においては、それぞれの入力ビット列に基づいて誤り訂正復号が行われる。

40

【0069】

また、受信信号は直交復調回路41において直交復調される。尤度計算回路43においては、誤り検出回路38～40から出力される誤り判定結果に応じて、誤りが検出されたビットについて尤度が再計算される。例えば、誤り検出回路38及び誤り検出回路39において、S0とS1に誤りが検出されずS2にのみ誤りが検出された場合には、硬判定回路

50

42にて得られたS0とS1の硬判定値により信号点が2点に限定され、この限定された信号点を識別する識別軸を用いてS0～S2の尤度が再計算される。

【0070】

このように再計算された受信信号の尤度(軟判定値)は、対応するデインタリーブ回路84～86に出力される。すなわち、再計算されたS0の尤度はデインタリーブ回路84に出力され、再計算されたS1の尤度はデインタリーブ回路85に出力され、再計算されたS2の尤度はデインタリーブ回路86に出力される。

【0071】

デインタリーブ回路84は、インタリーブ回路71に対応する規則に従って入力ビット列を並び替え、並び替えたビット列に対応する誤り訂正復号回路45に出力する。デインタリーブ回路85は、インタリーブ回路72に対応する規則に従って入力ビット列を並び替え、並び替えたビット列に対応する誤り訂正復号回路46に出力する。デインタリーブ回路86は、インタリーブ回路73に対応する規則に従って入力ビット列を並び替え、並び替えたビット列に対応する誤り訂正復号回路47に出力する。誤り訂正復号回路45～47においては、それぞれの入力ビット列に基づいて誤り訂正復号が行われる。

10

【0072】

このように、本実施の形態によれば、1シンボルに3ビットを配置する8PSK変調を用いるにあたって、送信データを3系列に並列化し、誤り検出ビット付加回路22～24において、各系列毎に誤り検出符号を付加した。これにより、1シンボルに配置されるビット数と独立した誤り検出単位の数とが等しくなる。また、インタリーブ回路71～73において、系列毎(すなわち、独立した誤り検出単位毎)にデータを並び替え、多値変調部12においてインタリーブ回路71の出力ビットを最上位ビットとし、インタリーブ回路72の出力ビットを2番目に上位のビットとし、インタリーブ回路73の出力ビットを3番目に上位のビットにして8PSK変調を行うので、1シンボルに3種類の独立した誤り訂正単位に含まれるビットが配置される。すなわち、変調処理により順次生成される各シンボルにおいて、1シンボルに含まれる独立した誤り検出単位の数と1シンボルに配置されるビットの数とが等しくなる。

20

【0073】

これにより、誤り検出回路38～40において独立した誤り検出単位のうち1つでも誤り無しと判断された場合には、尤度計算回路43において、誤り無しとなったビットにより信号点を限定して尤度が再計算されるので、より正確に尤度を算出することが出来る。

30

【0074】

また、8PSKでは、上位2ビットの誤り耐性が、3番目に上位のビットの誤り耐性よりも優れているので、受信状態が劣悪な場合であっても、上位2ビットが正しく受信されることがある。このような場合には、尤度計算回路43において、正しく受信されたビットにより限定された信号点を識別する識別軸を用いて尤度を再計算し、誤り訂正復号回路47において、再計算した正確な尤度を用いて誤り訂正復号を行うことにより、3番目に上位のビットの誤りが訂正される可能性が高くなる。

【0075】

さらに、本実施の形態では、送信側装置においてビット位置に対応して異なる誤り検出単位で誤り検出処理を施したデータを送信しているので、受信側装置において誤り検出単位毎に異なる復調パターンを用いて独立に復調処理を行うことにより、変調方式などの情報を通知することなしに受信側装置で復調を行うことができる。すなわち、本実施の形態に係る無線通信システムにおいて、本発明者が発明者となっている特願2000 1894 11に示した階層的復調を用いることが出来る。

40

【0076】

(実施の形態4)

本実施の形態は、実施の形態3の変形例であり、シンボルにおけるビット位置をシンボル毎に変更する場合について説明する。以下、本発明の実施の形態4について、図9及び図10を参照して説明する。

50

【0077】

図9は、本発明の実施の形態4に係る無線通信システムの送信側装置の構成を示すブロック図である。この図9において、図7と同じ部分には図7と同じ符号を付してその詳しい説明を省略する。図9に示す送信側装置において、インタリーブ回路71~73は、それぞれの系列に対応する誤り検出単位に属するビット列を並び替える。具体的には、インタリーブ回路71は、誤り検出単位Aに属するビット列を並び替え、インタリーブ回路72は、誤り検出単位Bに属するビット列を並び替え、インタリーブ回路73は、誤り検出単位Cに属するビット列を並び替える。誤り検出単位A~Cに属するビットS0~S2は、それぞれビット位置スクランブラ91に出力される。

【0078】

ビット位置スクランブラ91は、S0~S2のビット位置を所定の規則に従って変更し、ビット位置を変更したS0~S2を多値変調部12に出力する。例えば、ビット位置スクランブラ91は、シンボルKにおける“S0：最上位ビット、S1：2番目に上位のビット、S2：3番目に上位のビット”というビット位置の割り当てを、次シンボルK+1において“S0：2番目に上位のビット、S1：3番目に上位のビット、S2：最上位ビット”と変更する。そして、このようなビット位置の変更をシンボル毎に行うようにする。

【0079】

多値変調部12は、ビット位置スクランブラ91により出力されたS0~S2を変更後のビット位置に割り当てて8PSK変調を行う。

【0080】

図10は、本発明の実施の形態4に係る無線通信システムの受信側装置の構成を示すブロック図である。この図10において、図8と同じ部分には図8と同じ符号を付してその詳しい説明を省略する。

【0081】

図10に示す受信側装置において、ビット位置デスクランブラ101は、尤度計算回路33から出力された尤度のビット位置を所定の規則で変更し、変更後のビット位置に対応するデインタリーブ回路81~83に尤度を出力する。この所定の規則は、送信側装置におけるビット位置スクランブラ91の規則に対応する規則である。例えば、尤度計算回路33において上記ビット位置スクランブラ91の説明において示したシンボルK+1の尤度が計算された場合には、ビット位置デスクランブラ101に対して、最上位ビットの尤度としてS2の尤度が出力され、2番目に上位のビットとしてS0が出力され、3番目に上位のビットとしてS1が出力される。ビット位置デスクランブラ101は、このように入力されたビット位置毎の尤度を並び替えて、S0をデインタリーブ回路81へ出力し、S1をデインタリーブ回路81へ出力し、S2をデインタリーブ回路81へ出力する。

【0082】

また、ビット位置デスクランブラ102は、尤度計算回路43において再計算された尤度のビット位置を所定の規則で変更し、変更後のビット位置に対応するデインタリーブ回路84~86に尤度を出力する。

【0083】

このように、本実施の形態によれば、実施の形態3と同様の効果が得られるとともに、以下に示す有利な効果が得られる。すなわち、ビット位置スクランブラ91において、各誤り訂正単位A~Cに属するビットS0~S2のビット位置を変更することにより、各誤り検出単位に属するビットの誤り耐性をスクランブルすることが出来る。すなわち、通常最下位ビットに割り当てられるS2が、所定のシンボルにおいて、最上位ビット又は2番目に上位のビットに割り当てられて変調される。また、通常、最上位ビットに割り当てられるS0が2番目に上位のビットや最下位ビットに割り当てられる。通常2番目に上位のビットに割り当てられるS1についても同様である。これにより、各誤り検出単位に属するビットの誤り耐性が均一になり、全体として受信特性の向上が期待される。

【0084】

(実施の形態5)

10

20

30

40

50

本実施の形態は、実施の形態 3 の変形例であり、受信側装置において誤り訂正復号後の信号を再符号化及び再インタリーブする場合について説明する。以下、本発明の実施の形態 5 について図 11 を参照して説明する。

【0085】

図 11 は、本発明の実施の形態 5 に係る無線通信システムの受信側装置の構成を示すブロック図である。この図 11 において、図 8 と同じ部分には図 8 と同じ符号を付してその詳しい説明を省略する。また、本実施の形態に係る無線通信システムの送信側装置は、図 7 に示す送信側装置と同じなので説明を省略する。

【0086】

この図 11 に示す受信側装置において、誤り訂正符号化回路 111 ~ 113 は、対応する誤り訂正復号回路 35 ~ 37 より出力される復号結果を再び誤り訂正符号化し、符号化ビット列を対応するインタリーブ回路 114 ~ 116 に出力する。インタリーブ回路 114 ~ 116 は、対応する誤り訂正符号化回路 111 ~ 113 より出力された符号化ビット列を所定の規則に従って並び替える。並び替えられた符号化ビット列は、第 2 復調部 18 に備えられた尤度計算回路 43 に出力される。このデータ順を並び替える際の所定の規則は、送信側装置に備えられたインタリーブ回路 71 ~ 73 と同じ規則である。

10

【0087】

尤度計算回路 43 は、インタリーブ回路 114 ~ 116 において再インタリーブされた符号化ビット列を利用して、直交復調回路 41 における復調結果と硬判定回路 42 における硬判定結果とに基づいて計算した候補尤度を変更する。例えば、尤度計算回路 43 は、直交復調回路 41 における復調結果とインタリーブ回路 114 ~ 116 から出力された符号化ビット列とを各系列毎（すなわち、独立した誤り検出単位毎）に比較し、この復調結果と符号化ビット列とが同じと判定した誤り検出単位の候補尤度を他の誤り検出単位の尤度よりも高くする。

20

【0088】

このように、本実施の形態によれば、インタリーブ回路 114 ~ 116 において再インタリーブされた符号化ビット列を利用して候補尤度を変更し、変更後の候補尤度を尤度として第 2 復号部 19 に出力する。これにより、第 2 復調部 18 は、精度の良い尤度を第 2 復号部 19 に提供することが出来る。第 2 復号部 19 は、第 2 復調部 18 から出力された精度の良い尤度を用いて誤り訂正復号を行うので、誤り訂正能力を向上させることが出来る。

30

【0089】

（実施の形態 6）

本実施の形態は、実施の形態 5 の変形例であり、誤り検出回路 38 ~ 40 において誤りが検出されなかった誤り検出単位についてのみ、インタリーブ結果を尤度変更に利用する点で実施の形態 5 と異なる。

【0090】

図 12 は、本発明の実施の形態 6 に係る無線通信システムの受信側装置の構成を示すブロック図である。この図 12 において、図 11 と同じ部分には図 11 と同じ符号を付してその詳しい説明を省略する。また、本実施の形態に係る無線通信システムの送信側装置は、図 7 に示す送信側装置と同じなので説明を省略する。

40

【0091】

この図 12 に示す受信側装置において、切替回路 121 ~ 123 は、インタリーブ回路 114 ~ 116 におけるインタリーブ結果のうち、対応する誤り検出回路 38 ~ 40 において誤りが検出されなかった単位のビットを尤度計算回路 43 に出力する。

【0092】

このように、本実施の形態によれば、切替回路 121 ~ 123 が、誤り検出回路 38 ~ 40 において誤りが検出されなかった誤り検出単位に対応するインタリーブ結果のみを尤度計算回路 43 に出力する。誤りが検出された誤り訂正単位に対応するインタリーブ結果を反映して尤度を変更すると、性能劣化の要因になる場合も考えられるが、本実施の形態に

50

よれば、誤りが検出されなかった誤り検出単位に対応するインタリーブ結果のみを反映させて尤度を変更するので、より精度の良い尤度を計算することが出来る。

【0093】

(実施の形態7)

本実施の形態は、実施の形態2の変形例である。例えば、実施の形態2に係る無線通信システムにおいて、独立した誤り検出単位が6つある場合には、同一シンボルに全ての誤り検出単位に属するビットを配置することが出来ないので、特定の誤り検出単位について誤りが検出されなかった場合でも、その誤りが検出単位の属するビットが配置されているシンボルと異なるシンボルに配置されているビットについては、尤度計算回路43において誤り検出結果を反映させた尤度の再計算を行うことが出来ないことも考えられる。そこで、本実施の形態では、第2復調部18において、尤度計算回路43において再計算された尤度に対して、誤り検出回路38～40における誤り検出の有無に応じた補正係数を乗算することにより、さらに正確に尤度を求める。以下、本発明の実施の形態7について図13を参照して説明する。

10

【0094】

図13は、本発明の実施の形態7に係る無線通信システムの受信側装置の構成を示すブロック図である。この図13において、図6と同じ部分には図6と同じ符号を付してその詳しい説明を省略する。また、本実施の形態に係る無線通信システムの送信側装置は、図5に示す送信側装置と同じなので説明を省略する。

【0095】

図13に示す受信側装置において、デインタリーブ回路56は、自回路の出力ビット列におけるデータの並び順を示すデインタリーブパターンを論理積回路131～133に対して順に出力する。例えば、3つの独立した誤り検出単位が設定されている場合には、デインタリーブ回路56は、S0、S1、S2、S0、S1、S2の順にビット列を出力するので、S0を出力するタイミングで論理積回路131に“1”を出力し、S1を出力するタイミングで論理積回路132に“1”を出力し、S2を出力するタイミングで論理積回路133に“1”を出力する。また、誤り検出回路38～40は、誤り検出結果を示す信号を尤度計算回路43及び論理積回路131～133に出力する。誤り検出回路38～40は、誤りが検出されなかった場合に誤り検出結果として“1”を出力し、誤りが検出された場合には“0”を出力するものとする。

20

30

【0096】

論理積回路131～133は、対応する誤り検出回路38～40より出力された誤り検出結果とデインタリーブ回路56より出力されたデインタリーブパターンの論理積を計算し、計算結果を対応する選択回路134～136にそれぞれ出力する。例えば誤り検出回路38においてS0に誤りが検出されなかったとすると、デインタリーブ回路56がS0を出力するタイミングでは、論理積回路131に誤り検出結果として“1”が入力され、インタリーブパターンとして“1”が入力される。この場合、論理積回路131は“1”を選択回路134に出力する。逆に、誤り検出回路38においてS0に誤りが検出されたとすると、デインタリーブ回路56がS0を出力するタイミングでは、論理積回路131に誤り検出結果として“0”が入力され、インタリーブパターンとして“1”が入力される。この場合、論理積回路131は“0”を選択回路134に出力する。他の論理積回路132、133の出力に関しても同様である。すなわち、論理積回路131～133は、誤り検出回路38～40において、対応する誤り検出単位のビットに誤りが検出されなかった場合に、その誤り検出単位のビットの処理タイミングにおいて“1”を出力する。

40

【0097】

選択回路134～136には、それぞれ、“1”と“ ”が入力されている。“ ”は1以上の任意の実数である。選択回路134～136は、対応する論理積回路131～133から“1”が出力された場合には“ ”を対応する乗算器137～139に出力し、対応する論理積回路131～133から“0”が出力された場合には“1”を対応する乗算器137～139に出力する。

50

【0098】

乗算器137～139は、対応する選択回路134～136の出力値（すなわち“ ”又は“1”）と、尤度計算回路43から出力された尤度を乗算する。乗算結果は、第2復号部19に備えられた直列化回路59に出力される。

【0099】

このように、本実施の形態に係る受信側装置は、誤り検出回路38～40において誤りが検出されなかった場合に、その誤りが検出されなかったビットに対応する尤度に“ ”（1）を乗算することにより尤度を変更する。これにより、誤りが検出されなかったビットの尤度が誤りが検出されたビットの尤度よりも大きくなるように尤度を変更されるので、精度の良い尤度が得られる。

10

【0100】

（実施の形態8）

本実施の形態は、実施の形態7の変形例であり、復号結果を再符号化及び再インタリーブしたビット列を用いて尤度を変更する点で実施の形態7と異なる。以下、本発明の実施の形態8について図14を参照して説明する。図14は、本発明の実施の形態8に係る無線通信システムの受信側装置の構成を示すブロック図である。

【0101】

誤り訂正符号化回路141は、対応する誤り訂正復号回路より出力される復号結果を再び誤り訂正符号化し、符号化ビット列をインタリーブ回路142に出力する。インタリーブ回路142は、誤り訂正符号化回路141より出力された符号化ビット列を所定の規則に従って並び替える。並び替えられた符号化ビット列は、第2復調部18に備えられた尤度計算回路43に出力される。インタリーブ回路142においてデータ順を並び替える際の所定の規則は、送信側装置に備えられたインタリーブ回路53と同じ規則である。

20

【0102】

尤度計算回路43は、インタリーブ回路142において再インタリーブされた符号化ビット列を利用して、直交復調回路41における復調結果と硬判定回路42における硬判定結果とに基づいて計算した尤度（候補尤度）を変更する。例えば、尤度計算回路43は、直交復調回路41における復調結果とインタリーブ回路142から出力された符号化ビット列とを各系列毎（すなわち、独立した誤り検出単位毎）に比較し、この復調結果と符号化ビット列とが同じになる誤り検出単位の候補尤度を他の誤り検出単位の尤度よりも高くする。

30

【0103】

このように、本実施の形態によれば、インタリーブ回路142において再インタリーブされた符号化ビット列を利用して候補尤度を変更し、変更後の尤度を第2復号部19に出力する。これにより、第2復調部18は、精度の良い尤度を第2復号部19に提供することが出来る。第2復号部19は、第2復調部18から出力された精度の良い尤度を用いて誤り訂正復号を行うので、誤り訂正能力を向上させることが出来る。

【0104】

（実施の形態9）

本実施の形態は、8PSKにおいて、1度目の誤り訂正復号結果のうち3番目に上位のビットに誤りが検出されなかった場合に、その誤り検出結果を用いて、さらに正確な尤度を計算する場合、すなわち、下位ビットの判定値に応じて上位ビットの尤度（候補尤度）を変更する場合について説明する。

40

【0105】

本実施の形態における尤度変更の原理について再び図4を参照して説明する。図4に示す各信号点のうち、同一象現に存在する2つの点は、3番目に上位のビットのみが異なる。例えば第1象現の2つの信号点“100”と“101”について見ると、いずれも上位2ビットは“10”で共通しており、3番目に上位のビットが“1”か“0”かという点で異なっている。受信シンボルが、この2つの信号点のうち“100”と判定されたとすると、この信号点においてはQ軸を判定軸とする最上位ビットの方がI軸を判定軸とする2

50

番目に上位のビットより判定軸に近いので、誤っている可能性が高い。一方、受信シンボルが“101”と判定されたとすると、最上位ビットの方が2番目のビットより誤っている可能性が低い。このように、8PSKにおいては、最上位ビットの誤り耐性と2番目に上位のビットの誤り耐性の間に、一方が高ければ他方が低いという相関関係があり、3番目に上位のビットの値に応じて、この上位2ビットの誤り耐性が入れ替わる。

【0106】

そこで、本実施の形態においては、3番目に上位のビットについて誤り検出回路38~40において誤りが検出されなかった場合に、その判定結果に応じた補正係数を上位2ビットの尤度に乗ずることにより尤度を変更する。具体的には、3番目に上位のビットが“0”ならば2番目に上位のビットにより大きな補正係数を乗算し、3番目に上位のビットが“1”ならば2番目に上位のビットにより大きな補正係数を乗算する。

10

【0107】

図15は、本発明の実施の形態9に係る無線通信システムの受信側装置の構成を示すブロック図である。この図15において、図14と同じ部分には図14と同じ符号を付してその詳しい説明を省略する。また、本実施の形態に係る無線通信システムの送信側装置は、図5に示す送信側装置と同じなので説明を省略する。この図15に示す第2復調部18により、上述した尤度変更が行われる。

【0108】

論理積回路131には、誤り検出回路38の否定とデインタリーブパターンが入力される。論理積回路133には、誤り検出回路40の否定とデインタリーブパターンが入力される。選択回路151、152には、“ ”及び“ ”が入力されている。この“ ”と“ ”には、 という関係がある。

20

【0109】

選択回路151は、論理積回路131及び論理積回路133からともに“1”が出力された場合であって、インタリーブ回路142から出力されたS2が“1”である場合には、“ ”を乗算器153に出力する。また、選択回路151は、論理積回路131及び論理積回路133からともに“1”が出力された場合であって、インタリーブ回路142から出力されたS2が“0”である場合には、“ ”を乗算器153に出力する。

【0110】

選択回路152は、論理積回路132及び論理積回路133からともに“1”が出力された場合であって、インタリーブ回路142から出力されたS2が“1”である場合には、“ ”を乗算器154に出力する。また、選択回路152は、論理積回路131及び論理積回路133からともに“1”が出力された場合であって、インタリーブ回路142から出力されたS2が“0”である場合には、“ ”を乗算器154に出力する。

30

【0111】

乗算器153及び乗算器154は、対応する選択回路151、152から出力される補正係数を尤度計算回路43より出力されるS0、S1に乗算することにより尤度を変更する。

【0112】

このように、本実施の形態によれば、3番目に上位のビットに着目して上位2ビットの尤度を変更することにより、精度の良い尤度を求めることが出来る。

40

【0113】

(実施の形態10)

本実施の形態は、実施の形態9の変形例であり、最上位ビットと2番目に上位のビットに乗算する補正係数の値を変更している。

【0114】

本実施の形態における補正係数の算出原理について再び図4を参照して説明する。図4を参照するに、任意の信号点からI軸までの距離とQ軸までの距離の比は、 $S \sin(\theta/8)$ 対 $C \cos(\theta/8)$ 、又は $C \cos(\theta/8)$ 対 $S \sin(\theta/8)$ である。したがって、1度目の誤り訂正復号結果において、3番目に上位のビットに誤りが検出されなかった場

50

合には、その3番目に上位のビットが“0”であるか“1”であるかに応じて、 $S \sin(\quad / 8)$ 又は $C \cos(\quad / 8)$ を補正係数として上位2ビットの係数に乗算することにより、さらに正確に尤度を求めることが出来る。具体的には、3番目に上位のビットが“0”である場合には、信号点からI軸までの距離とQ軸までの距離の比は、 $C \cos(\quad / 8)$ 対 $S \sin(\quad / 8)$ になる。したがって、この場合には、最上位のビットの尤度に $S \sin(\quad / 8)$ を乗算し、2番目に上位のビットに $C \cos(\quad / 8)$ を乗算する。一方、3番目に上位のビットが“1”である場合には、信号点からI軸までの距離とQ軸までの距離の比は、 $S \sin(\quad / 8)$ 対 $C \cos(\quad / 8)$ になる。したがって、この場合には、最上位のビットの尤度に $C \cos(\quad / 8)$ を乗算し、2番目に上位のビットに $S \sin(\quad / 8)$ を乗算する。

10

【0115】

図16は、本発明の実施の形態10に係る無線通信システムの受信側装置の構成を示すブロック図である。この図16において、図14と同じ部分には図14と同じ符号を付してその詳しい説明を省略する。また、本実施の形態に係る無線通信システムの送信側装置は、図5に示す送信側装置と同じなので説明を省略する。この図16に示す第2復調部18により、上述した尤度変更が行われる。

【0116】

選択回路161、162には、それぞれ“ $S \sin(\quad / 8)$ ”、“ $C \cos(\quad / 8)$ ”、“ ”が入力されている。

【0117】

選択回路161は、論理積回路131及び論理積回路133からともに“1”が出力された場合であって、インタリーブ回路142から出力されたS2が“1”である場合には、“ $C \cos(\quad / 8)$ ”を乗算器164に出力する。また、選択回路161は、論理積回路131及び論理積回路133からともに“1”が出力された場合であって、インタリーブ回路142から出力されたS2が“0”である場合には、“ $S \sin(\quad / 8)$ ”を乗算器164に出力する。論理積回路131から“1”が出力された場合であっても、論理積回路133から“0”が出力された場合は、 を選択する。

20

【0118】

選択回路162は、論理積回路132及び論理積回路133からともに“1”が出力された場合であって、インタリーブ回路142から出力されたS2が“1”である場合には、“ $S \sin(\quad / 8)$ ”を乗算器165に出力する。また、選択回路162は、論理積回路131及び論理積回路133からともに“1”が出力された場合であって、インタリーブ回路142から出力されたS2が“0”である場合には、“ $C \cos(\quad / 8)$ ”を乗算器165に出力する。論理積回路132から“1”が出力された場合であっても、論理積回路133から“0”が出力された場合は、 を選択する。

30

【0119】

乗算器164～166は、対応する選択回路161～162から出力される補正係数を尤度計算回路43より出力されるS0、S1、S2に乗算することにより尤度を変更する。なお、“ ”は乗算器166に直接入力されている。

【0120】

このように、本実施の形態によれば、3番目に上位のビットに着目して上位2ビットの尤度を変更することにより、精度の良い尤度を求めることが出来る。

40

【0121】

(実施の形態11)

本実施の形態は実施の形態5の変形例である。

【0122】

本実施の形態における補正係数の算出原理について再び図4を参照して説明する。図4を参照するに、最上位ビットが誤って判定される場合には、2番目に上位のビット及び3番目に上位のビットは誤りにくいという8PSKの特性がある。すなわち、最上位ビットが誤って判定される場合には、その受信信号点は、例えばd点のようにQ軸の近くに位置す

50

る。本来“010”と判定されるべき信号がd点で受信されると最上位ビットが誤って判定される。しかし、受信信号点がQ軸の近くにある場合には、その受信信号点はI軸から大きく離れているので、2番目に上位のビットには誤りが発生しにくい。また、受信信号点がQ軸の近くにある場合には、その受信信号点はX軸及びY軸からも大きく離れているので、3番目に上位のビットにも誤りが発生しにくい。

【0123】

このように、8PSKにおいては、最上位ビットが誤りやすい場合（すなわち、最上位ビットの誤り耐性が低い場合）には、2番目に上位のビット及び3番目に上位のビットは誤りが発生しにくい（すなわち、誤り耐性が高い）という同一シンボル内のビット間での誤り耐性の相関関係がある。

10

【0124】

そこで、本実施の形態においては、第1復号部17において誤り無しと判定される誤り検出単位について、その誤り検出単位に属するビットが誤り訂正の前後で異なる場合に、そのビットと同一シンボルに含まれる他のビットに対して1以上の補正係数を乗算して前記他のビットの尤度を高くする。これは、第1復号部17において誤り無しと判定される誤り検出単位について、その誤り検出単位に属するビットが誤り訂正の前後で異なる場合は、そのビットは第1復調部16において誤って判定されており、その誤って判定されたビットが誤り訂正されたと考えられるためである。

【0125】

図17は、本発明の実施の形態11に係る無線通信システムの受信側装置の構成を示すブロック図である。この図17において、図11と同じ部分には図11と同じ符号を付してその詳しい説明を省略する。また、本実施の形態に係る無線通信システムの送信側装置は、図7に示す送信側装置と同じなので説明を省略する。この図17に示す第2復調部18により、上述した尤度変更が行われる。

20

【0126】

乗算器171-1～171-3は、第1復調部16から出力される誤り訂正前のビット（尤度計算回路33の出力）と、対応するインタリーブ回路114～116から出力される誤り訂正後のビットとを乗算する。この乗算器は演算結果が負の場合は“0”を、正の場合は“1”を出力するようにしている。誤り訂正復号回路35～37において誤り訂正がされているビットについては、誤り訂正の前後で値が異なるので、乗算器171-1～171-3は乗算結果が負であるので“0”を出力する。一方、誤り訂正復号回路35～37において誤り訂正がされていないビットについては、誤り訂正の前後で値が同じなので、乗算器171-1～171-3は乗算結果が正なので“1”を出力する。すなわち、乗算器171-1～171-3の出力値は、誤り訂正復号回路35～37において誤り訂正がなされたか否かを示す。

30

【0127】

ここで、図18を参照して図17に示す受信側装置の第1復調部18の内部構成について説明する。この図18に示す第1復調部18において、論理積回路172-1～172-3は、対応する乗算器171-1～171-3より出力された乗算結果とデインタリーブ回路56より出力されたデインタリーブパターンの論理積を計算し、計算結果を対応する選択回路173-1～173-3にそれぞれ出力する。例えば誤り訂正復号回路35において誤り訂正がなされなかったとすると、デインタリーブ回路56がS0を出力するタイミングでは、論理積回路172-1に乗算器出力として“1”が入力され、インタリーブパターンとして“1”が入力される。この場合、論理積回路172-1は“1”を選択回路173-1に出力する。逆に、誤り訂正復号回路35において誤り訂正がなされたとすると、デインタリーブ回路56がS0を出力するタイミングでは、論理積回路172-1に乗算器出力として“0”が入力され、インタリーブパターンとして“1”が入力される。この場合、論理積回路172-1は“0”を選択回路173-1に出力する。他の論理積回路172-2、172-3の出力に関しても同様である。すなわち、論理積回路172-1～172-3は、誤り訂正復号回路35～37において、誤り訂正がなされなかつ

40

50

た場合に、その誤り訂正がなされなかったビットの処理タイミングにおいて“1”を出力する。

【0128】

選択回路173-1~173-3には、それぞれ“ ”及び“1”が入力されている。ただし、1である。選択回路173-1は、論理積回路172-1から“1”が出力された場合であって、乗算器171-1から“0”が出力された場合に、“ ”を乗算器174-1及び乗算器174-2に出力する。一方、選択回路173-1は、論理積回路172-1から“1”が出力された場合であって、乗算器171-1から“1”が出力された場合に、“1”を乗算器174-1及び乗算器174-2に出力する。すなわち、選択回路173-1からは、S0について誤り訂正がなされた場合に“ ”が出力される。

10

【0129】

選択回路173-2は、論理積回路172-2から“1”が出力された場合であって、乗算器171-2から“0”が出力された場合に、“ ”を乗算器174-1及び乗算器174-3に出力する。一方、選択回路173-2は、論理積回路172-2から“1”が出力された場合であって、乗算器171-2から“1”が出力された場合に、“1”を乗算器174-1及び乗算器174-3に出力する。すなわち、選択回路173-2からは、S1について誤り訂正がなされた場合に“ ”が出力される。

【0130】

選択回路173-3は、論理積回路172-3から“1”が出力された場合であって、乗算器171-3から“0”が出力された場合に、“ ”を乗算器174-2及び乗算器174-3に出力する。一方、選択回路173-3は、論理積回路172-3から“1”が出力された場合であって、乗算器171-3から“1”が出力された場合に、“1”を乗算器174-2及び乗算器174-3に出力する。すなわち、選択回路173-2からは、S2について誤り訂正がなされた場合に“ ”が出力される。

20

【0131】

乗算器174-1は、選択回路173-1の出力と選択回路173-2の出力を乗算し、乗算結果を乗算器175-3に出力する。乗算器174-2は、選択回路173-1の出力と選択回路173-3の出力を乗算し、乗算結果を乗算器175-2に出力する。乗算器174-3は、選択回路173-2の出力と選択回路173-3の出力を乗算し、乗算結果を乗算器175-1に出力する。

30

【0132】

乗算器175-1は、乗算器174-3の出力を尤度計算回路43より出力されるS0に乗算することにより尤度を変更する。乗算器175-2は、乗算器174-2の出力を尤度計算回路43より出力されるS1に乗算することにより尤度を変更する。乗算器175-3は、乗算器174-1の出力を尤度計算回路43より出力されるS2に乗算することにより尤度を変更する。

【0133】

例えば、S0について誤り訂正がなされ、S1及びS2については誤り訂正がなされなかった場合には、選択回路173-1は“ ”を出力し、選択回路173-2及び選択回路173-3は“1”を出力する。したがって、乗算器175-1はS0に“1”を乗算し、乗算器175-2はS1に“ ”を乗算し、乗算器175-3はS2に“ ”を乗算する。

40

【0134】

このように、本実施の形態によれば、各ビットの誤り訂正の有無に着目して各ビットの尤度を変更することにより、精度の良い尤度を求めることが出来る。

【0135】

(実施の形態12)

本実施の形態は実施の形態11の変形例であり、誤りが検出されなかった誤り検出単位に属するビットのみを用いて尤度を変更する点で実施の形態10と異なる。

【0136】

50

図19は、本発明の実施の形態12に係る無線通信システムの受信側装置の構成を示すブロック図である。この図19において、図17と同じ部分には図17と同じ符号を付してその詳しい説明を省略する。また、本実施の形態に係る無線通信システムの送信側装置は、図7に示す送信側装置と同じなので説明を省略する。

【0137】

切替回路181～183は、対応する誤り検出回路38～40において誤りが検出されなかった場合にのみ、対応する乗算器171-1～171-3の乗算器出力を第2復調部18に出力する。

【0138】

このように、本実施の形態によれば、誤りが検出されなかった誤り検出単位に属するビットのみを用いて尤度を変更するので、より精度良く尤度を求めることが出来る。 10

【0139】

(実施の形態13)

本実施の形態は、実施の形態1の変形例であり、尤度計算回路43において再計算した尤度を、各ビットの誤り耐性に応じて変更する点で実施の形態1と異なる。

【0140】

既に実施の形態9において示したように、8PSKでは、最上位ビットの誤り耐性と2番目に上位のビットの誤り耐性の間に、一方が高ければ他方が低いという相関関係がある。すなわち、8PSKにおいては、最上位ビットの誤り耐性が高ければ2番目に上位のビットの誤り耐性は低く、逆に、最上位ビットの誤り耐性が低ければ2番目に上位のビットの誤り耐性は高くなる。 20

【0141】

そこで、本実施の形態においては、尤度計算回路43において再計算した尤度のうち最上位ビットの尤度と2番目に上位のビットに着目し、これらの上位2ビットの尤度を互いに相手の尤度の絶対値で除すことにより、上位2ビット間の尤度の差を大きくする。すなわち、最上位ビットの尤度を2番目に上位のビットの尤度で除し、2番目に上位のビットの尤度を最上位ビットの尤度で除す。これにより、誤り訂正の精度向上を図る。

【0142】

図20は、本発明の実施の形態13に係る無線通信システムの受信側装置の構成を示すブロック図である。この図20において、図3と同じ部分には図3と同じ符号を付してその詳しい説明を省略する。また、本実施の形態に係る無線通信システムの送信側装置は、図2に示す送信側装置と同じなので説明を省略する。 30

【0143】

図20に示す受信側装置において、誤り検出回路191は誤り訂正復号された最上位ビットの誤り検出を行い、誤り検出結果を切替回路198に出力する。誤り検出回路192は誤り訂正復号された2番目に上位のビットの誤り検出を行い、誤り検出結果を切替回路197に出力する。誤り訂正復号回路37は、3番目に上位のビットを誤り訂正復号し、復号結果を直列化回路51及び誤り検出回路50に出力する。

【0144】

絶対値計算回路193は、尤度計算回路43から出力された最上位ビットの尤度の絶対値を取って除算回路195に出力する。絶対値計算回路194は、尤度計算回路43から出力された2番目に上位のビットの尤度の絶対値を取って除算回路196に出力する。除算回路195は、尤度計算回路43から出力された2番目に上位のビットの尤度を絶対値計算回路193から出力された最上位ビットの尤度の絶対値で除算し、除算結果を切替回路197に出力する。除算回路196は、尤度計算回路43から出力された最上位ビットの尤度を絶対値計算回路193から出力された2番目に上位のビットの尤度の絶対値で除算し、除算結果を切替回路198に出力する。 40

【0145】

切替回路197は、誤り検出回路192から出力された2番目に上位のビットの誤り検出結果に応じて、除算回路195から出力された除算結果と尤度計算回路43から出力され 50

た2番目に上位のビットの尤度のいずれかをデインタリーブ回路44に出力する。すなわち、切替回路197は、誤り検出結果が誤り有りの場合には、除算回路195における除算結果をデインタリーブ回路44に出力する。切替回路198は、誤り検出回路191から出力された最上位ビットの誤り検出結果に応じて、除算回路196から出力された除算結果と尤度計算回路43から出力された最上位ビットの尤度のいずれかをデインタリーブ回路44に出力する。すなわち、切替回路198は、誤り検出結果が誤り有りの場合には、除算回路196における除算結果をデインタリーブ回路44に出力する。

【0146】

このように、本実施の形態によれば、除算回路195、196において、上位2ビットの尤度を互いに相手の尤度の絶対値で除すことにより、上位2ビット間の尤度の差を大きくすることが出来る。このようにして算出した尤度を用いて誤り訂正を行うことにより、誤り訂正の能力を図ることが出来る。

【0147】

(実施の形態14)

本実施の形態は、実施の形態13の変形例であり、第1復号部17において誤り検出されなかった誤り検出単位に属するビットについてのみ、実施の形態13で示した尤度変更を行う点で実施の形態13と異なる。

【0148】

図21は、本発明の実施の形態14に係る無線通信システムの受信側装置の構成を示すブロック図である。この図21において、図20と同じ部分には図20と同じ符号を付してその詳しい説明を省略する。また、本実施の形態に係る無線通信システムの送信側装置は、図2に示す送信側装置と同じなので説明を省略する。

【0149】

図21に示す受信側装置において、誤り検出回路191は誤り訂正復号された最上位ビットの誤り検出を行い、誤り検出結果を論理否定回路201及び論理積回路204に出力する。誤り検出回路192は誤り訂正復号された2番目に上位のビットの誤り検出を行い、誤り検出結果を論理否定回路202及び論理積回路203に出力する。誤り検出回路191、192は、誤りが検出しなかった場合には“1”を出力し、誤りを検出した場合には“0”を出力すると仮定する。

【0150】

論理否定回路201は、誤り検出回路191から出力された“1”又は“0”で表現された誤り検出結果の論理否定を計算し、計算結果を論理積回路203に出力する。論理否定回路202は、誤り検出回路192から出力された“1”又は“0”で表現された誤り検出結果の論理否定を計算し、計算結果を論理積回路204に出力する。論理積回路203は、誤り検出回路192から出力された誤り検出結果と論理否定回路201の出力値と乗算器218の出力値との論理積を計算し、計算結果を切替回路198に出力する。論理積回路204は、誤り検出回路191から出力された誤り検出結果と論理否定回路202の出力値と乗算器219との出力値との論理積を計算し、計算結果を切替回路197に出力する。

【0151】

切替回路197は、最上位ビットに誤りが検出されず、且つ、2番目に上位のビットに誤りが検出された場合に、除算回路195における除算結果をデインタリーブ回路44に出力する。それ以外の場合には、尤度計算回路43において計算された尤度をデインタリーブ回路44に出力する。切替回路198は、2番目に上位のビットに誤りが検出されず、且つ、最上位ビットに誤りが検出された場合に、除算回路196における除算結果をデインタリーブ回路44に出力する。それ以外の場合には、尤度計算回路43において計算された尤度をデインタリーブ回路44に出力する。

【0152】

このように、本実施の形態によれば、最上位ビットと2番目に上位のビットのうち、第1復号部17において誤りが検出されなかったビットについてのみ尤度変更を行うので、よ

10

20

30

40

50

り精度良く尤度を算出することが出来る。

【0153】

(実施の形態15)

本実施の形態は、実施の形態14の変形例であり、第1復号部17において誤り訂正されなかった誤り検出単位に属するビットについてのみ、実施の形態14で示した尤度変更を行う点で実施の形態14と異なる。

【0154】

図22は、本発明の実施の形態15に係る無線通信システムの受信側装置の構成を示すブロック図である。図23は、図22に示す第2復調部18の内部構成を示すブロック図である。この図22及び図23において、図21と同じ部分には図21と同じ符号を付してその詳しい説明を省略する。また、本実施の形態に係る無線通信システムの送信側装置は、図7に示す送信側装置と同じなので説明を省略する。

10

【0155】

図22に示す受信側装置において、デインタリーブ回路211は、最上位ビットをインタリーブ回路71に対応する規則に従って並び替え、並び替えたビット列に対応する誤り訂正復号回路35に出力する。デインタリーブ回路212は、2番目に上位のビットをインタリーブ回路72に対応する規則に従って並び替え、並び替えたビット列に対応する誤り訂正復号回路36に出力する。デインタリーブ回路213は、3番目に上位のビットをインタリーブ回路73に対応する規則に従って並び替え、並び替えたビット列に対応する誤り訂正復号回路37に出力する。

20

【0156】

誤り訂正復号回路35は、最上位ビットを誤り訂正復号し、復号結果を誤り検出回路191及び誤り訂正符号化回路214に出力する。誤り訂正復号回路36は、2番目に上位のビットを誤り訂正復号し、復号結果を誤り検出回路192及び誤り訂正符号化回路215に出力する。

【0157】

誤り訂正符号化回路214は、誤り訂正復号回路35から出力された復号結果を再び誤り訂正符号化し、符号化ビット列をインタリーブ回路216に出力する。誤り訂正符号化回路215は、誤り訂正復号回路36から出力された復号結果を再び誤り訂正符号化し、符号化ビット列をインタリーブ回路217に出力する。インタリーブ回路216は、誤り訂正符号化回路214において誤り訂正符号化された符号化ビット列を所定の規則に従って並び替える。インタリーブ回路217は、誤り訂正符号化回路215において誤り訂正符号化された符号化ビット列を所定の規則に従って並び替える。比較回路218は、最上位ビットについて、尤度計算回路33から出力された誤り訂正前の尤度と、インタリーブ回路216から出力された誤り訂正後のビットを比較し、その比較結果を示す比較結果信号を論理積回路204に出力する。比較回路219は、2番目に上位のビットについて、尤度計算回路33から出力された誤り訂正前のビットと、インタリーブ回路216から出力された誤り訂正後のビットを比較し、その比較結果を示す比較結果信号を論理積回路203に出力する。ここでは、比較回路218及び比較回路219は、誤り訂正前後のビットが変化していない場合(すなわち、第1復号部17において誤り訂正がされていない場合)に比較結果として“1”を出力し、誤り訂正前後のビットが変化した場合(すなわち、第1復号部17において誤り訂正がされていない場合)に比較結果として“0”を出力すると仮定する。

30

40

【0158】

論理積回路203は、誤り検出回路192から出力された誤り検出結果と論理否定回路201の出力値と比較回路219から出力された比較結果信号との論理積を計算し、計算結果を切替回路198に出力する。論理積回路204は、誤り検出回路191から出力された誤り検出結果と論理否定回路202の出力値と比較回路219から出力された比較結果信号との論理積を計算し、計算結果を切替回路197に出力する。

【0159】

50

切替回路197は、最上位ビットに誤りが検出されず、且つ、2番目に上位のビットに誤りが検出され、且つ、2番目に上位のビットについて誤り訂正復号の前後で信号の符号が変化していない場合に、除算回路195における除算結果をデインタリーブ回路220に出力する。それ以外の場合には、尤度計算回路43において計算された尤度をデインタリーブ回路220に出力する。切替回路198は、2番目に上位のビットに誤りが検出されず、且つ、最上位ビットに誤りが検出され、且つ、最上位のビットについて誤り訂正復号の前後で信号の符号が変化していない場合に、除算回路196における除算結果をデインタリーブ回路1000に出力する。それ以外の場合には、尤度計算回路43において計算された尤度をデインタリーブ回路1000に出力する。

【0160】

このように、本実施の形態によれば、最上位ビットと2番目に上位のビットのうち、第1復号部17において誤りが検出されず、且つ、誤り訂正されなかったビットについてのみ尤度変更を行うので、より精度良く尤度を算出することが出来る。

【0161】

(実施の形態16)

図24は、本発明の実施の形態16に係る無線通信システムの受信側装置の構成を示すブロック図である。図25は、図24に示す第2復調部18の内部構成を示すブロック図である。この図24及び図25において、図11と同じ部分には図11と同じ符号を付してその詳しい説明を省略する。また、本実施の形態に係る無線通信システムの送信側装置は、図7に示す送信側装置と同じなので説明を省略する。

【0162】

図24に示す受信側装置において、論理和回路221は、誤り検出回路38から出力された最上位ビットが属する誤り検出単位の誤り検出結果と、誤り検出回路39から出力された2番目に上位のビットが属する誤り検出単位の誤り検出結果との論理和を計算し、計算結果を切替回路222及び切替回路223に出力する。

【0163】

ここで、誤り検出回路38～40は、誤りが検出されなかった場合に“1”を出力し、誤りが検出された場合に“0”を出力するものとする。論理和回路221は、上位2ビットのうちいずれかについて誤りが検出されなかった場合に“1”を出力する。

【0164】

切替回路222は、論理和回路221から“1”が出力された場合に、インタリーブ回路114からのS0を象現判定回路224に出力する。切替回路223は、論理和回路221から“1”が出力された場合に、インタリーブ回路115からのS1を象現判定回路224に出力する。

【0165】

象現判定回路224は、切替回路222、223から出力される上位2ビット(すなわち、S0とS1)に基づいて、受信信号点がI-Q平面のどの象現に属するかを判定する。すなわち、上位2ビットが“10”の場合には受信信号点は第1象現にあり、上位2ビットが“00”の場合には受信信号点は第2象現にあり、上位2ビットが“01”の場合には受信信号点は第3象現にあり、上位2ビットが“11”の場合には受信信号点は第4象現にあると判定される。

【0166】

尤度計算回路43は、象現判定回路224における判定結果に基づいて、3番目に上位のビットS2の尤度を変更する。本実施の形態に係る尤度変更について図4を参照して説明する。第1復調部16において受信信号がe点に判定された場合には、このe点で受信された信号のS2の尤度は、e点に最も近い識別軸(ここではY軸)との距離で表される。

【0167】

ここで、第1復号部17において上位2ビットが“10”と復号されたとし、このいずれのビットも誤っていなかったとすると、象現判定回路224により受信信号点は第1象現に存在すると判定される。尤度計算回路43は、象現判定回路224の判定結果を参照す

10

20

30

40

50

ることにより、受信信号は“101”か“100”であることが分かるので、識別軸を、この“101”と“100”を識別するX軸に変更し、e点からX軸までの距離を尤度とする。すなわち、尤度計算回路43は、最下位ビットS2について、判定軸を変更することにより、尤度を変更する。

【0168】

このように、本実施の形態によれば、上位2ビットの誤り検出結果に基づいて、最下位のビットS2の尤度をより精度の良い尤度に変更することが出来る。

【0169】

(実施の形態17)

本実施の形態は、実施の形態16の変形例であり、実施の形態16における尤度変更の際に、第1復号部17において誤りが検出されなかった誤り訂正単位に属するビットの尤度を、誤りが検出された誤り訂正に属するビットよりも大きく反映させて尤度変更を行う点で実施の形態16と異なる。

10

【0170】

図26は、本発明の実施の形態17に係る無線通信システムの受信側装置の構成を示すブロック図である。この図26において、図24と同じ部分には図24と同じ符号を付してその詳しい説明を省略する。また、本実施の形態に係る無線通信システムの送信側装置は、図7に示す送信側装置と同じなので説明を省略する。

【0171】

この図26に示す受信側装置において、切替回路225、226は、誤り検出回路38においてS0に誤りが検出されなかった場合には“ ”を出力し、逆に誤りが検出された場合には“1”を出力する。ただし、1である。乗算器227、228は、対応する切替回路225、226の出力値と直交復調回路41の出力値とを乗算する。乗算結果は尤度計算回路43に出力される。尤度計算回路43は、乗算器227、228から出力された乗算結果と硬判定回路42から出力された硬判定値とに基づいて尤度を計算する。

20

【0172】

このように、本実施の形態によれば、誤りが検出されなかったビットが尤度計算回路43における尤度計算の際に大きく反映されるので、より精度良く尤度を計算することが出来る。

【0173】

(実施の形態18)

本実施の形態においては、変調方式として16QAMを用いた場合の尤度の再計算について説明する。図27は、本発明の実施の形態18に係る無線通信システムの送信側装置の構成を示すブロック図である。この図27において、図5と同じ部分には図5と同じ符号を付してその詳しい説明を省略する。

30

【0174】

図27に示す送信側装置において、並列化回路21は送信データを並列化して誤り検出ビット付加回路241~244に出力する。誤り検出ビット付加回路241~244において所定の誤り検出単位毎に誤り検出ビットを付加された送信データは、直列化回路51において直列化され、誤り訂正符号化回路52において所定の誤り訂正単位毎に誤り訂正符号化され、インタリーブ回路53において所定の規則に従ってデータの並び順が変更され、並列化回路54において4系列に並列化され、多値変調部12に出力される。多値変調部12は、並列化回路54の出力ビットを16QAM変調する。16QAMにおいては、4ビットが1シンボルに配置される。

40

【0175】

図28は、本発明の実施の形態18に係る無線通信システムの受信側装置の構成を示すブロック図である。この図28において、図14と同じ部分には図14と同じ符号を付してその詳しい説明を省略する。図28に示す受信側装置において、誤り検出回路251-1は一つ目の誤り検出単位について誤り検出を行い、誤り検出回路251-2は二つ目の誤り検出単位について誤り検出を行い、誤り検出回路251-3は三つ目の誤り検出単位に

50

ついて誤り検出を行い、誤り検出回路 251 - 4 は四つ目の誤り検出単位について誤り検出を行う。

【0176】

ここで、第2復調部18における尤度変更の原理について図30を参照して詳しく説明する。図30は、16QAMの信号空間ダイアグラムを説明するための図である。この図に示すように、16QAMにおいては、16個の信号点がI-Q平面上に均等に配置される。16個の信号点には、図26に示す通りに0000~1111の4ビットの値が割り当てられている。本実施の形態においては、各信号点に割り当てられている4ビットの値を図面に向かって左側から順に“S0”、“S1”、“S2”、“S3”とする。16QAMにおいては、“S3”が最下位のビットである。

10

【0177】

この図30を参照するに、最上位ビットについては、信号点から判定軸(すなわちQ軸)までの距離は、3番目に上位のビットが“1”である場合(S2=1の場合)に“0”である場合(S2=0である場合)よりも小さくなっている。また、2番目に上位のビットについては、この信号点から判定軸までの距離は、4番目に上位のビットが“1”である場合に“0”である場合よりも小さくなっている。

【0178】

そこで、本実施の形態においては、下位2ビット(S2及びS3)の値に応じて上位2ビット(S0及びS1)の尤度を変更する。具体的には、3番目に上位のビット(S2)が“1”である場合には、最上位ビット(S0)の尤度は小さくなるように変更され、逆に、3番目に上位のビット(S2)が“0”である場合には、最上位ビット(S0)尤度は大きくなるように変更される。また、4番目に上位のビット(S3)が“1”である場合には、2番目に上位のビット(S1)の尤度が小さくなるように変更され、逆に、4番目に上位のビット(S3)が“0”である場合には、2番目に上位のビット(S1)の尤度が大きくなるように変更される。

20

【0179】

ここで、図29を参照して、本発明の実施の形態18に係る受信側装置について説明する。デインタリーブ回路56は、自回路の出力ビット列におけるデータの並び順を示すデインタリーブパターンを論理積回路252、253に対して順に出力する。例えば、3つの独立した誤り検出単位が設定されている場合には、デインタリーブ回路56は、S2を出力するタイミングで論理積回路252に“1”を出力し、S3を出力するタイミングで論理積回路253に“1”を出力する。誤り検出回路251-1~251-4は、誤りが検出されなかった場合に誤り検出結果として“1”を出力し、誤りが検出された場合には“0”を出力するものとする。

30

【0180】

論理積回路252、253は、対応する誤り検出回路251-3、251-4より出力された誤り検出結果とデインタリーブ回路56より出力されたデインタリーブパターンの論理積を計算し、計算結果を対応する選択回路254、255にそれぞれ出力する。すなわち、論理積回路252、253は、対応する誤り検出回路251-3、251-4において誤りが検出されなかった場合に、その誤り検出単位のビットの処理タイミングにおいて“1”を出力する。

40

【0181】

選択回路254、255には、それぞれ、“ ”と“ ”が入力されている。ただし、 “ ”である。選択回路254、255は、対応する論理積回路252、253から“1”が出力された場合かつインタリーブ回路142から出力された下位2ビット(S2及びS3)の値が0の場合には“ ”を対応する乗算器256、257に出力し、それ以外の場合には“ ”を対応する乗算器256、257に出力する。

【0182】

乗算器256、257は、対応する選択回路254、255の出力値(すなわち“ ”又は“ ”)と、尤度計算回路43から出力された尤度を乗算する。乗算結果は、第2復号

50

部 19 に備えられた直列化回路 59 に出力される。

【 0 1 8 3 】

このように、本実施の形態に係る受信側装置は、誤り検出回路 251 - 3、251 - 4 において誤りが検出されなかった場合に、その誤りが検出されなかったビットと所定の対応関係がある尤度を大きくする。具体的には、3番目に上位のビットについて誤りが検出されず、かつその値が " 1 " である場合には、最上位のビットの尤度を大きくし、4番目に上位のビットについて誤りが検出されず、かつその値が " 1 " である場合には、2番目に上位のビットの尤度を大きくする。これにより、16QAMにおいて、下位2ビットに誤りが検出されなかった場合に、上位2ビットの尤度をより精度良く求めることが出来る。

【 0 1 8 4 】

(実施の形態 19)

本実施の形態は、実施の形態 18 の変形例であり、上位2ビットについて、誤り訂正の有無を検知し、誤り訂正がなされていた場合には、下位2ビットの尤度を変更する点で実施の形態 18 と異なる。

【 0 1 8 5 】

本実施の形態に係る尤度変更の原理について、再び図 30 を参照して説明する。図 30 を参照するに、16QAMの特性として、最上位ビットが誤って判定される場合には、その受信信号点は、例えばC点のようにQ軸の近くに位置する。本来 " 1 1 1 1 " と判定されるべき信号がC点で受信されると最上位ビットが誤って判定される。しかし、受信信号点がQ軸の近くにある場合には、その受信信号点は3番目に上位のビットの判定軸であるL軸及びM軸から大きく離れているので、3番目に上位のビットには誤りが発生しにくい。

【 0 1 8 6 】

また、2番目に上位のビットが誤って判定される場合には、その受信信号点はI軸の近くに位置する。しかし、受信信号点がI軸の近くにある場合には、その受信信号点は4番目に上位のビットの判定軸であるN軸及びP軸から大きく離れているので、4番目に上位のビットには誤りが発生しにくい。

【 0 1 8 7 】

このように、16QAMにおいては、最上位ビットが誤りやすい場合(すなわち、最上位ビットの誤り耐性が低い場合)には、3番目に上位のビットには誤りが発生しにくい(すなわち、誤り耐性が高い)という同一シンボル内におけるビット間での誤り耐性の相関関係がある。また、2番目に上位のビットが誤りやすい場合(すなわち、2番目に上位のビットの誤り耐性が低い場合)には、4番目に上位のビットには誤りが発生しにくい(すなわち、誤り耐性が高い)という同一シンボル内におけるビット間での誤り耐性の相関関係がある。

【 0 1 8 8 】

また、誤り訂正があったビットは、誤り訂正前には誤っていたので、判定軸の近くで受信されたと考えられる。

【 0 1 8 9 】

そこで、本実施の形態においては、上位2ビットについて、誤り訂正復号前のビットと誤り訂正復号後のビットを比較することにより誤り訂正の有無を検知し、誤り訂正があった場合には、下位2ビットが " 1 " に近いので、算出された尤度に正の値を加算する。

【 0 1 9 0 】

尚、実施の形態 18 において、下位2ビットについて誤りが検出されなかった場合に上位2ビットの尤度を変更する手順について説明したが、この実施の形態 18 における尤度変更も本質的には、上述した16QAMにおける同一シンボル内におけるビット間での誤り耐性の相関関係を利用している。

【 0 1 9 1 】

図 31 は、本発明の実施の形態 19 に係る無線通信システムの受信側装置に備えられた第2復調部 18 の構成を示すブロック図である。この図 31 において、図 29 と同じ部分には図 29 と同じ符号を付してその詳しい説明を省略する。

10

20

30

40

50

【0192】

比較回路271は、上位2ビットについて、インタリーブ回路142から出力された誤り訂正後のビットと、直列化回路55から出力された誤り訂正前のビットとを比較し、その比較結果を示す比較結果信号を尤度計算回路43及び選択回路254、255に出力する。

【0193】

選択回路254は、比較結果信号を参照し、最上位ビットについて誤り訂正がなされている場合には、(0)を加算器272に出力する。また、選択回路255は、比較結果信号を参照し、2番目に上位のビットについて誤り訂正がなされている場合には、(0)を加算器273に出力する。加算器272は、尤度計算回路43より出力される3番目に上位のビットの尤度に を加算する。加算器273は、尤度計算回路43より出力される4番目に上位のビットの尤度に を加算する。

10

【0194】

このように、本実施の形態によれば、16QAMにおける上位2ビットと下位2ビットとの関係に着目し、上位2ビットに誤り訂正があった場合に加算器272、273において、下位2ビットの尤度に正の値を加えることにより、下位2ビットの尤度を変更する。これにより、より正確に尤度を計算することが出来るので、誤り訂正能力の向上を図ることが出来る。

【0195】

(実施の形態20)

本実施の形態は、実施の形態1の変形例であり、第1復号部17において、誤り検出されなかったビットを用いてレプリカを生成し、生成したレプリカを受信信号から差し引いて干渉波を抑圧した上で復調する点で実施の形態1と異なる。

20

【0196】

図32は、本発明の実施の形態20に係る無線通信システムの受信側装置の構成を示すブロック図である。図33は、図32に示す第2復号部19の内部構成を示すブロック図である。この図32及び図33において、図3と同じ部分には図3と同じ符号を付してその詳しい説明を省略する。また、本実施の形態に係る送信側装置は、図2に示す送信側装置と同じなので説明を省略する。

【0197】

この図32に示す受信側装置において、誤り訂正復号回路301-1~301-3は誤り訂正復号結果を対応する誤り訂正符号化回路281-1~281-3、及び図33に示す切替回路287-1~287-3に出力する。

30

【0198】

誤り訂正符号化回路281-1~281-3は、対応する誤り訂正復号回路301-1~301-3から出力された復号結果を再度誤り訂正符号化し、符号化ビット列を対応する切替回路282-1~282-3に出力する。切替回路282-1~282-3は、対応する誤り検出回路251-1~251-3から出力された誤り検出結果を参照して、誤りが検出されなかったビットについて、インタリーブ回路283に出力する。インタリーブ回路283は、入力ビット列を所定の規則に従って再び並び替える。多値変調部284は、送信側装置に備えられた多値変調部12と同じ変調処理を施してシンボルを生成し、生成したシンボルをレプリカ生成部285に出力する。本実施の形態においては、多値変調部12において8PSK変調が行われるので、多値変調部284においても8PSK変調が行われる。

40

【0199】

レプリカ生成部285に入力されるシンボルは、多値変調部284において、誤りが検出されなかったビットのみが配置されている。レプリカ生成部285は、多値変調部284から出力されたシンボルにインパルス応答(回線推定値)を乗算することにより、誤りが検出されなかったビットのレプリカを生成する。

【0200】

50

加算器 286 は、バッファ 15 より出力される受信信号からレプリカ生成部 285 で生成されたレプリカを差し引く。第 2 復調部 18 は、加算器 286 の出力信号を復調する。

【0201】

第 2 復号部 19 の誤り訂正復号回路 309 - 1 ~ 309 - 3 は、デインタリーブ後の各ビットを誤り訂正復号する。切替回路 287 - 1 ~ 287 - 3 は、対応する誤り訂正復号回路 309 - 1 ~ 309 - 3 の復号結果のうち、対応する誤り検出回路 251 - 1 ~ 251 - 3 において誤りが検出されなかったビットのみを直列化回路 311 及び誤り検出回路 48 ~ 50 に出力する。

【0202】

ここで、データ列を誤り訂正符号化して多値変調する従来の通信方式では、シンボルを構成する全てのビットについて誤り無く検出することができなければレプリカを生成することができない。これに対し、上記のように本実施の形態では、誤りが検出されなかったビットのみのレプリカを生成することができる。そして、1ビットでも誤りが検出されなかったものがあれば、受信信号から誤りが検出されなかったビットのレプリカを差し引くことにより、干渉エネルギーを低減することができる。

10

【0203】

図 34 ~ 36 は、これを説明するための信号配置図であり、図 34 は S0 のみが誤り検出されなかった場合、図 35 は S0、S1 が誤り検出されなかった場合、図 36 が S0 と S2 に誤り検出されなかった場合をそれぞれ示す。そして、図 34 (a) ~ 36 (a) は、8PSK における受信信号及びレプリカを示し、図 34 (b) ~ 36 (b) は、8PSK における受信信号からレプリカを差し引いた後の信号を示す信号配置図である。

20

【0204】

図 34 (a) ~ 36 (a) において、信号点 401 - 1 ~ 401 - 8 は受信信号を示す。図 34 (a) の信号点 411 - 1、411 - 2、図 35 (a) の信号点 421 - 1 ~ 421 - 4 及び図 36 (a) の信号点 431 - 1 ~ 431 - 4 は、レプリカを示す。なお、図 36 (a) の場合には、S2 によって、レプリカが信号点 431 - 1、431 - 2 の場合と、信号点 431 - 3、431 - 4 の場合の 2通りがあり、信号点 431 - 1、431 - 2 である確率の方がかなり高い。

【0205】

図 34 (b) の信号点 412 - 1 ~ 412 - 8、図 35 (b) の信号点 422 - 1 ~ 422 - 8 及び図 36 (b) の信号点 432 - 1 ~ 432 - 4 は、受信信号からレプリカを差し引いた後の信号を示す。

30

【0206】

図 34 ~ 36 において、原点から信号点までの距離の 2乗平均である平均シンボルパワーが、レプリカ除去前後で約 0.57 倍、約 0.15 倍、約 0.15 倍 (信号点 431 - 1、431 - 2 の場合) 又は 0.85 倍 (信号点 431 - 3、431 - 4 の場合) になる。

【0207】

このように、本実施の形態によれば、誤りが検出されなかったビットのみのレプリカを生成し、受信信号からレプリカを差し引くことにより、干渉を効果的に抑圧することが出来る。そして、干渉を抑圧した受信信号に基づいて復調処理を行うことにより、精度良く復調処理を行うことが出来る。

40

【0208】

なお、レプリカを生成する際には最も干渉パワーが小さくなるようにする。これは、平均シンボルパワーを最小になるようにすることに相当する。このようなレプリカを考えるためには、最小自乗法を用いる。以下の式 (1) は最小自乗法を示している。

式 (1)

$$A = \frac{1}{N} \sum_{X=1}^N |S(X) - R|^2$$

$$\frac{\partial A}{\partial R} = 0$$

【0209】

式(1)において、 $S(X)$ は候補信号であり、 R はレプリカであり、 N は $S(X)$ の個数である。考えられ得る全ての $S(X)$ に関して R を差し引いた後の平均パワーを求め、これを微分して0となるようなレプリカ R を求めると、その実部は候補となる $S(X)$ の実部の平均値、レプリカの虚部は候補となる $S(X)$ の虚部の平均値となる。

例えば、図34では S_0 が Q 軸の左側であることが確定していれば、 Q 軸の左側の4点の平均値が最適なレプリカである。同様に図36のように S_0 と S_2 が確定していれば、候補点は2点となり、2点の平均値が最適なレプリカとなる。以上のような最適なレプリカの決定方法はどのような変調方式でも共通である。

【0210】

さらに、レプリカを差し引く前の段階では誤り検出されていた信号の中には、レプリカを差し引くことによって誤りが訂正されるものが生じる。この場合、新たに得られた誤り検出されなかったビットも加えて再度レプリカを生成し、これを受信信号から差し引いて再度復調することにより、より干渉パワーを低減することができ、誤り訂正復号の性能が向上する。但し演算量の制限がある場合にはある回数で打ち切っても良い。この受信方法の流れを図37のフロー図に示す。

【0211】

また、レプリカを差し引くことで干渉電力を低減することができるということは、その干渉が及ぶ範囲にパイロットシンボルが存在する場合には、レプリカを差し引いた後のパイロットシンボルを使用して回線推定を行った方が、回線推定精度が向上する。そこで、レプリカを差し引く毎に回線推定を行って回線推定値を更新することで、更に性能を向上することができる。この受信方法の流れを図38のフロー図に示す。図38は、図37に対して回線推定機能を加えたものであり、図37ではフローが始まる前に一度回線推定を行うのみであるが、図38ではフローのループ内でも行っている。

【0212】

(実施の形態21)

本実施の形態は実施の形態20の変形例であり、変調方式として16QAMを用いる点で実施の形態20と異なる。以下、本発明の実施の形態21について図39乃至図41を参照して説明する。

【0213】

図39は、本発明の実施の形態21に係る無線通信システムの送信側装置の構成を示すブロック図である。この図39において、図27と同じ部分には図27と同じ符号を付してその詳しい説明を省略する。

【0214】

図39に示す送信側装置において、誤り訂正符号化回路291～294は、対応する誤り検出ビット付加回路241～244から出力される符号化ビット列を誤り訂正符号化する。

【0215】

図40は、本発明の実施の形態21に係る無線通信システムの受信側装置の構成を示すブロック図である。図41は、図40に示す第2復号部19の内部構成を示すブロック図である。この図40及び図41において、図28と同じ部分には図28と同じ符号を付してその詳しい説明を省略する。

10

20

30

40

50

【 0 2 1 6 】

図 4 0 に示す受信側装置において、誤り訂正復号回路 3 0 1 - 1 ~ 3 0 1 - 4 は、デインタリーブ回路から出力されるビット列を誤り訂正復号し、復号結果を誤り検出回路 2 5 1 - 1 ~ 2 5 1 - 4 及び切替回路 3 1 0 - 1 ~ 3 1 0 - 4 に出力する。誤り訂正符号化回路 3 0 2 - 1 ~ 3 0 2 - 4 は、対応する誤り訂正復号回路 3 0 1 - 1 ~ 3 0 1 - 4 から出力された復号結果を再び誤り訂正符号化する。切替回路 3 0 3 - 1 ~ 3 0 3 - 4 は、対応する誤り検出回路 2 5 1 - 1 ~ 2 5 1 - 4 において誤りが検出されなかった場合にのみ誤り訂正符号化回路 3 0 2 - 1 ~ 3 0 2 - 4 の出力信号をインタリーブ回路 3 0 4 に出力する。

【 0 2 1 7 】

インタリーブ回路 3 0 4 は、送信側装置に備えられたインタリーブ回路と同じ規則でビット列を並び替える。多値変調部 3 0 5 は、送信側装置に備えられた多値変調部 1 2 と同じ変調処理を施してシンボルを生成し、生成したシンボルをレプリカ生成部 3 0 6 に出力する。本実施の形態においては、多値変調部 1 2 において 1 6 Q A M 変調が行われるので、多値変調部 3 0 5 においても 1 6 Q A M 変調が行われる。

【 0 2 1 8 】

レプリカ生成部 3 0 6 に入力されるシンボルは、多値変調部 3 0 5 において、誤りが検出されなかったビットのみが配置されている。レプリカ生成部 3 0 6 は、多値変調部 3 0 5 から出力されたシンボルにインパルス応答（回線推定値）を乗算することにより、誤りが検出されなかったビットのレプリカを生成する。

【 0 2 1 9 】

加算器 3 0 7 は、バッファ 1 5 より出力される受信信号からレプリカ生成部 3 0 6 で生成されたレプリカを差し引き、干渉を抑圧する。第 2 復調部 1 8 は、加算器 3 0 7 の出力信号を復調する。

【 0 2 2 0 】

第 2 復号部 1 9 の誤り訂正復号回路 3 0 9 - 1 ~ 3 0 9 - 4 は、デインタリーブ後の各ビットを誤り訂正復号する。切替回路 3 1 0 - 1 ~ 3 1 0 - 4 は、対応する誤り訂正復号回路 3 0 9 - 1 ~ 3 0 9 - 4 の復号結果のうち、対応する誤り検出回路 2 5 1 - 1 ~ 2 5 1 - 4 において誤りが検出されなかったビットのみを直列化回路 3 1 1 及び誤り検出回路 4 8 ~ 5 0 に出力する。

【 0 2 2 1 】

このように、本実施の形態においても、上記実施の形態 2 0 と同様に、誤りが検出されなかったビットのみのレプリカを生成することができる。そして、1 ビットでも誤りが検出されなかったものがあれば、受信信号から誤りが検出されなかったビットのレプリカを差し引くことにより、干渉エネルギーを低減することができる。

【 0 2 2 2 】

図 4 2 ~ 4 5 は、これを説明するための信号配置図であり、図 4 2 は S 0 のみが誤り検出されなかった場合、図 4 3 は S 0 と S 1 が誤り検出されなかった場合、図 4 4 は S 0 と S 2 が誤り検出されなかった場合、図 4 5 は S 0、S 1 及び S 2 が誤り検出されなかった場合をそれぞれ示す。そして、図 4 2 (a) ~ 4 5 (a) は、1 6 Q A M における受信信号及びレプリカを示し、図 4 2 (b) ~ 4 5 (b) は、1 6 Q A M における受信信号からレプリカを差し引いた後の信号を示す信号配置図である。

【 0 2 2 3 】

図 4 2 (a) ~ 4 5 (a) において、信号点 4 4 1 - 1 ~ 4 4 1 - 1 6 は受信信号を示す。図 4 2 (a) の信号点 4 5 1 - 1、4 5 1 - 2、図 4 3 (a) の信号点 4 6 1 - 1 ~ 4 6 1 - 4、図 4 4 (a) の信号点 4 7 1 - 1 ~ 4 7 1 - 4 及び図 4 5 (a) の信号点 4 8 1 - 1 ~ 4 3 1 - 8 は、レプリカを示す。

【 0 2 2 4 】

図 4 2 (b) の信号点 4 5 2 - 1 ~ 4 1 2 - 1 6、図 4 3 (b) の信号点 4 6 2 - 1 ~ 4 6 2 - 1 6、図 4 4 (b) の信号点 4 7 2 - 1 ~ 4 7 2 - 1 6 及び図 4 5 (b) の信号点

10

20

30

40

50

482-1～482-16は、受信信号からレプリカを差し引いた後の信号を示す。

【0225】

図42～45において、原点から信号点までの距離の2乗平均である平均シンボルパワーが、レプリカ除去前後で0.6倍、0.2倍、0.5倍、0.1倍になる。

【0226】

このように、本実施の形態によれば、誤りが検出されなかったビットに基づいてレプリカを生成し、受信信号からレプリカを差し引くことにより、干渉を効果的に抑圧することが出来る。そして、干渉を抑圧した受信信号に基づいて復調処理を行うことにより、精度良く復調処理を行うことが出来る。

【0227】

(実施の形態22)

本実施の形態は実施の形態20の変形例であり、受信の際にパス合成を行う点で実施の形態20と異なる。以下、本発明の実施の形態22について図46及び図47を参照して説明する。

【0228】

図46及び図47は、本発明の実施の形態22に係る無線通信システムの受信側装置の構成を示すブロック図である。この図46において、図32又は図33と同じ部分には図32及び図33と同じ符号を付してその詳しい説明を省略する。

【0229】

パス合成回路312は、バッファ15から出力される受信信号の主波と、遅延回路313から出力される遅延波とをパス合成する。レプリカ生成回路315は、多値変調部284の出力信号に基づいて遅延波についてのレプリカを生成する。また、レプリカ生成回路314は、多値変調部284の出力信号に基づいて主波についてのレプリカを生成する。

【0230】

加算器316は、遅延回路313より出力された遅延波から、レプリカ生成回路314にて生成した主波のレプリカを差し引いて図47に示すパス合成回路318に出力する。加算器317は、バッファ15より出力された主波から、レプリカ生成回路315にて生成した遅延波のレプリカを差し引いて図47に示すパス合成回路318に出力する。パス合成回路318は、加算器316、317の出力信号を合成して第1復調部18に出力する。

【0231】

このように、本実施の形態によれば、複数のパスを合成して受信する場合に、それぞれのパスについてのレプリカを生成し、各パスにおいては、生成したレプリカのうち当該パス以外のパスのレプリカのみを受信信号から差し引く。これにより、自パスのレプリカを差し引くことによって、直交復調の際の判定法則が意図せずに変更してしまうことを防止することが出来る。このように互いに異なるパスのレプリカを受信信号から差し引いて干渉を抑圧し、干渉を抑圧した各パスの受信信号を合成することにより受信品質を向上させることが出来る。

【0232】

(実施の形態23)

本実施の形態は実施の形態20の変形例であり、誤りが検出されたビットも用いてレプリカを生成する点で実施の形態20と異なる。以下、本発明の実施の形態23について図48を参照して説明する。

【0233】

図48は、本発明の実施の形態23に係る無線通信システムの受信側装置の構成を示すブロック図である。この図48において、図32と同じ部分には図32と同じ符号を付してその詳しい説明を省略する。

【0234】

切替回路321-1～321-3は、対応する誤り検出回路251-1～251-3において誤りが検出されなかった場合に、対応する乗算器322-1～322-3に対して“

10

20

30

40

50

”を出力する。一方、対応する誤り検出回路251-1~251-3において誤りが検出された場合には、対応する乗算器322-1~322-3に対して“ ”を出力する。ただし、 である。

【0235】

乗算器322-1~322-3は、対応する切替回路321-1~321-3の出力値を対応する誤り訂正符号化回路281-1~281-3からの出力ビットに乗算する。これにより、乗算器322-1~322-3は、誤り訂正符号化回路281-1~281-3にて生成された符号化ビット列に誤りの有無に応じた重みをつけている。

【0236】

このように、本実施の形態によれば、乗算器322-1~322-3において重みをつけられたビット列に基づいてレプリカを生成する。これにより、干渉除去効果を高めることができる。

10

【0237】

(実施の形態24)

上記実施の形態20~23において、1シンボル中に誤りが検出されなかったビットが存在すれば、それを用いてレプリカを生成することができ、受信信号からレプリカを差し引くことによって誤りが訂正されるビットも生じる。更に多くのビットの誤りが訂正されればより正確なレプリカが生成でき、これを繰り返すと多くのビットの誤りを訂正することができることとなる。

【0238】

このことから、送信側装置で誤り検出単位で予め品質差をつけた場合には、品質が高いビットがほぼ確実に誤り無く復号され、そのレプリカを生成して受信信号から差し引くことにより、品質が低いビットも順次誤りが訂正されると期待され、全体として誤り訂正能力の向上を図ることができる。従って、複数の誤り検出単位の信号に予め品質差をつけることは、誤り訂正能力の向上のために非常に有効である。実施の形態24は、複数の誤り検出単位の信号に予め品質差をつける場合について説明する。

20

【0239】

図49は、送信パワーによって品質差をつける場合の送信側装置の構成を示すブロック図である。図49において、送信データは、まず並列化回路501に入力される。並列化回路501は、送信データを2系列に並列化して誤り検出ビット付加回路502~503に出力する。誤り検出ビット付加回路502~503は、予め定められた誤り検出単位毎に、並列化回路501からの入力ビットに対して誤り検出ビットを付加する。乗算器504は、誤り検出ビット付加回路503から出力された符号化ビット列を増幅させて、誤り検出ビット付加回路502に対して品質差をつける。多値変調部505は、誤り検出ビット付加回路502及び乗算器504から出力された符号化ビット列を多値変調し、変調した信号にアップコンバートや周波数変換等の所定の無線送信処理を施してアンテナ506から無線送信する。以上の構成により、送信データに対して送信パワーによって品質差をつけることができる。

30

【0240】

ここで、16QAMや8PSKなどのビット毎に品質が異なる変調方式を用いる場合には、もともとビット毎に品質が異なる。図50は、この点を利用した場合の送信側装置の構成を示すブロック図であり、16QAMの上位ビット(S0, S1)と下位ビット(S2, S3)に異なる誤り検出単位の信号を割り当てた場合を示している。

40

【0241】

図50において、図49と同じ部分には図49と同じ符号を付してその詳しい説明を省略する。並列化回路511は、誤り検出ビット付加回路502から出力された符号化ビット列を上位ビット(S0, S1)の2系列に並列化して16QAM変調部513に出力する。並列化回路512は、誤り検出ビット付加回路503から出力された符号化ビット列を下位ビット(S2, S3)の2系列に並列化して16QAM変調部513に出力する。16QAM変調部513は、並列化回路511及び並列化回路512から出力された符号化

50

ビット列を16QAMに変調し、変調した信号にアップコンバートや周波数変換等の所定の無線送信処理を施してアンテナ506から無線送信する。

【0242】

この場合、品質は、上位ビットに割り当てた誤り検出単位の信号の方が良く、上位のビットは精度の悪い回線推定値を用いても、マルチパス干渉が大きい状況でも、ある程度復調が可能である。上位のビットによる誤り検出単位で誤りが検出されなければ、それを用いてレプリカが作成できるので、下位のビットによる誤り検出単位のビットも誤り無く復調される可能性がある。

【0243】

また、誤り検出の単位は大きい程誤りが検出される可能性が高く、誤り検出単位の大きさを複数設置することによって誤り検出単位毎に品質差をつけることができる。図51は、この場合の送信側装置の構成を示すブロック図である。なお、図51において、図49と同じ部分には図49と同じ符号を付してその詳しい説明を省略する。

10

【0244】

図51において、誤り検出ビット付加回路521、522は、予め定められた誤り検出単位毎に、並列化回路501からの入力ビットに対して誤り検出ビットを付加する。ただし、誤り検出ビット付加回路521に入力されるビット数が、誤り検出ビット付加回路522に入力されるビット数の2倍になっている。したがって、誤り検出ビット付加回路522に入力されるビットの方が誤り検出される確率が低くなる。混合部523は、誤り検出ビット付加回路521及び誤り検出ビット付加回路522から出力された符号化ビット列を混合し、多値変調部505に出力する。以上の構成により、送信データに対して誤り検出の大きさによって品質差をつけることができる。

20

【0245】

また、誤り訂正符号化処理において、その符号化率や符号の選び方によって誤り検出単位毎に品質差をつけることができる。図52は、この場合の送信側装置の構成を示すブロック図である。なお、図52において、図49と同じ部分には図49と同じ符号を付してその詳しい説明を省略する。

【0246】

図52において、畳み込み符号化回路531は、誤り検出ビット付加回路502から出力された符号化ビット列に対して符号化率「1/2」の畳み込み符号化を行う。畳み込み符号化回路532は、誤り検出ビット付加回路503から出力された符号化ビット列に対して符号化率「3/4」の畳み込み符号化を行う。したがって、畳み込み符号化回路531の方が、畳み込み符号化回路532よりも符号化率が小さいので品質が良い。以上の構成により、送信データに対して符号化率を変えることによって品質差をつけることができる。

30

【0247】

ここで、CDMAではチップ数（拡散率）やパワー（誤り訂正単位毎のパワー比）によって伝送品質を細かく制御することができる。したがって、これらを制御して誤り検出単位毎に品質差をつけることができる。図53は、この場合の送信側装置の構成を示すブロック図である。なお、図53において、図49と同じ部分には図49と同じ符号を付してその詳しい説明を省略する。

40

【0248】

図53において、拡散回路541は、誤り検出ビット付加回路502から出力された符号化ビット列を拡散率「16」で拡散する。拡散回路542は、誤り検出ビット付加回路503から出力された符号化ビット列を拡散率「32」で拡散する。したがって、拡散回路542の方が、拡散回路541よりも拡散率が大きいため品質が良い。以上の構成により、送信データに対して拡散率を変えることによって品質差をつけることができる。

【0249】

このように、本実施の形態によれば、送信側装置において複数の誤り検出単位の信号に予め品質差をつけることができるので、受信側装置の誤り訂正能力の向上を図ることができる。

50

【0250】

尚、上記各実施の形態においては、第2復号部19における復号結果を受信データとして取り出していたが、第1復号部17において誤り無しと判定されたビットについては、第1復号部17における復号結果を受信データとして取り出しても良い。

【0251】

(実施の形態25)

本実施の形態は実施の形態21の変形例であり、干渉を除去する際に誤り検出の単位にかかわらず、あらかじめ平均的に品質がよいとわかっているビットの分だけ干渉を除去するものである。特に最初のステージでの干渉除去においては、誤っている可能性が高いビットでレプリカを生成すると、かえって干渉を増やしてしまうことになるので、この方法の 10
効果は高い。あらかじめ品質がよいことがわかっているという意味は、実施の形態24で示したように、わざと品質差をつけたり、16QAMなどの多値変調などによって自然と品質差がある場合などを含む。

【0252】

本実施の形態では16QAMを例に説明する。図54は、本発明の実施の形態25に係る無線通信システムの受信側装置の構成を示すブロック図である。この図54において、図40と同じ部分には図40と同じ符号を付してその詳しい説明を省略する。

【0253】

16QAMは、S0、S1は平均的に品質が良く、S2、S3は平均的に品質が悪いことがわかっている。そこで、図54に示す受信側装置は、デインターリーブ回路56から出力されたS0、S1をインターリーブ回路304にも出力する。 20

【0254】

インターリーブ回路304は、送信側装置に備えられたインターリーブ回路と同じ規則でビット列S0、S1を並び替える。多値変調部305は、送信側装置に備えられた多値変調部12と同じ変調処理を施してシンボルを生成し、生成したシンボルをレプリカ生成部306に出力する。本実施の形態においては、多値変調部12において16QAM変調が行われるので、多値変調部305においても16QAM変調が行われる。

【0255】

レプリカ生成部306に入力されるシンボルは、多値変調部305において、ビットS0、S1のみが配置されている。レプリカ生成部306は、多値変調部305から出力されたシンボルにインパルス応答(回線推定値)を乗算することにより、ビットS0、S1のレプリカを生成する。なお、ステージが進んで全体的に品質が良くなったら全てのビットについて行うように切り替えても良い。 30

【0256】

このように、本実施の形態によれば、あらかじめ平均的に品質がよいとわかっているビットのみのレプリカを生成し、受信信号からレプリカを差し引くことにより、干渉を効果的に抑圧することが出来る。そして、干渉を抑圧した受信信号に基づいて復調処理を行うことにより、精度良く復調処理を行うことが出来る。

【0257】

なお、送信側装置ではどのようなコーディングを行っても良い。また、16QAMなどでは上位のビットのみで干渉パワーを低減することができるが、下位のビットのみでは干渉パワーを低減することはできないので、S0、S1のみを用いることは特に有効である。64QAMなども同じであるが、64QAMでは品質が3段階なので、ステージが進む毎に、S0とS1、S0~S3、S0~S5、という具合に反映するビットを増やして行くことで効果が期待できる。 40

【0258】

(実施の形態26)

本実施の形態は、実施の形態25とほぼ同じであるが、品質の良いビットの中でも更に尤度の高いビットのみを選択してレプリカを生成する点が異なる。これは、平均的に品質がよいビットでも、全てのビットが同じ品質ではないことを考慮したものである。例えば、 50

16QAMのS0、S1は平均的に品質がよいが、16点の信号点の中で外側の点の場合もあれば内側の点の場合もあって、下位ビットであるS2、S3次第でその品質は異なる。

【0259】

図55は、本発明の実施の形態26に係る無線通信システムの受信側装置の構成を示すブロック図である。この図55において、図54と同じ部分には図54と同じ符号を付してその詳しい説明を省略する。

【0260】

図55に示す受信側装置は、判定回路601-1、601-2が、S0、S1の尤度と閾値との大小関係を判定し、切替回路602-1、602-2を制御して、尤度が閾値より大きいビットのみデインタリーブ回路56の出力信号をインターリーブ回路304に出力する。

10

【0261】

このように、品質の良いビットの中でも更に尤度で選別してレプリカを生成し、受信信号からレプリカを差し引くことにより、干渉を効果的に抑圧することが出来る。そして、干渉を抑圧した受信信号に基づいて復調処理を行うことにより、精度良く復調処理を行うことが出来る。

【0262】

なお、尤度は、復調時の判定軸からの距離などで求められ、上位からいくつ選ぶかという基準や、あるしきい値を越えたかという基準があって、どのように選んでも良い。

20

【0263】

(実施の形態27)

本実施の形態は、実施の形態26と同様に、平均的に品質がよいビットでも、全てのビットが同じ品質ではないことがある点を考慮したものであり、品質の良いビットに対して更に尤度を乗じてレプリカを生成して干渉除去する点異なる。

【0264】

図56は、本発明の実施の形態27に係る無線通信システムの受信側装置の構成を示すブロック図である。この図56において、図54と同じ部分には図54と同じ符号を付してその詳しい説明を省略する。なお、図56は、16QAMの例を示している。16QAMはI側とQ側の信号が独立であることから、図56に示す受信側装置は、I側のレプリカをS0から、Q側のレプリカをS1からそれぞれ作る。

30

【0265】

図56に示す受信側装置は、I側レプリカ生成部611がS0のレプリカを生成し、乗算器612がI側レプリカ生成部611の出力信号にS0の尤度を乗算する。また、Q側レプリカ生成部613がS1のレプリカを生成し、乗算器614がQ側レプリカ生成部613の出力信号にS1の尤度を乗算する。そして、加算器615が乗算器612の出力信号と乗算器614の出力信号とを加算して加算器307に出力する。

【0266】

このように、品質の良いビットに対して、そのレプリカに更に尤度を乗じてレプリカを生成し、受信信号からレプリカを差し引くことにより、確からしいビットから生成されたレプリカほど干渉除去効果が高くなり、干渉を効果的に抑圧することが出来る。そして、干渉を抑圧した受信信号に基づいて復調処理を行うことにより、精度良く復調処理を行うことが出来る。なお、尤度の低いビットから生成されたレプリカは、その大きさが小さく干渉除去効果は小さいため、判定を誤っていたとしても被害は小さく復調精度に対する影響は少ない。

40

【0267】

(実施の形態28)

本実施の形態は、実施の形態20～24と実施の形態25～27を組み合わせたものである。誤り検出されなかった単位の信号は明らかに正しいので、品質の悪いビットであっても誤り検出されなかった信号は全てレプリカ生成に使用する。その際に実施の形態26や

50

27のような尤度の反映を行っても良い。また、誤り検出された単位の信号の尤度を下げておくなども有効である。

【0268】

図57は、本発明の実施の形態28に係る無線通信システムの受信側装置の構成を示すブロック図であり、実施の形態21と25を組み合わせた場合の16QAM変調使用の例を示す。この図57において、図54と同じ部分には図54と同じ符号を付してその詳しい説明を省略する。

【0269】

切替回路621、622は、誤り検出回路251-3、251-4の検出結果に基づき、S2、S3のうちで誤りが検出されなかったもののみをインターリーブ回路304に出力する。

10

【0270】

このように、品質の悪いビットであって誤りが検出されなかったものをレプリカ生成に用いることにより、干渉抑圧効果がさらに増す。実施の形態22と組み合わせれば、誤りが検出されなかった単位のビットは尤度の大小によらずレプリカ生成に使用できる点で効果がより大きくなる。実施の形態23と組み合わせれば、誤りが検出されなかった単位のビットは、確からしさが完全なので、受信尤度に関係なく尤度を1としてレプリカ生成ができる点で、効果が大きくなる。

【0271】

(実施の形態29)

20

本実施の形態では、複数の誤り検出単位を設定しデータを誤り検出単位毎に誤り検出符号化する本発明のデジタル無線通信システムにおける再送方法であり、誤りが検出された単位のビットを同じビットに割り当てて再送し、新規の送信データは、誤りが検出されなかった単位のビットが割り当てられていたビットに割り当てる方法について説明する。このとき新規のデータがなければ、多値数を減らした状態で再送しても良い。

【0272】

図58は、本実施の形態の再送方法を説明するための信号配置図である。図58は、16QAMでS0とS1のみが誤り検出されなかった単位だった場合を示す。図58(a)は最初に送ったデータ(1, 1, 1, 1)を示し、図58(b)は、S0、S1で新規送信し、S2、S3で再送したデータ(0, 1, 1, 1)を示す。また、図58(c)は、再送したS2、S3(1, 1)を合成した状態を示す。

30

【0273】

図58(c)の方が図58(a)より明らかに信号間距離が大きくなっていることがわかる(雑音振幅はsqr t(2)倍になるが、信号間距離は2倍になるので、特性が3dB改善される)。また、S2、S3の下位2ビットなので第1象現にQP SK状のマッピングとして表されていることがわかる。格納の規則は、16QAMの場合以下の通りである(RIは受信信号の実部、RQは受信信号の虚部、MIは格納する信号の実部、MQは格納する信号の虚部、をそれぞれ示す)。

MI : if S0=0 then [if RI>0 then MI=0 else MI = -MI]

else [if RI<0 then MI=0 else MI = MI]

40

MQ : if S1=1 then [if RQ>0 then MQ=0 else MQ = -MQ]

else [if RQ<0 then MQ=0 else MQ = MQ]

また、合成する場合には受信信号の実部および虚部ともに絶対値をとってから合成する。

【0274】

このように、誤りが検出された単位のビットを再送して合成することにより、品質が向上し誤りがなくなる可能性が増える。それでも誤りが検出される場合には、再度再送することができ、何度でも再送が可能である。これはハイブリッドARQと呼ばれている技術の一種と考えられる。

50

【0275】

なお、図58は、再送信号の大きさが最初の信号の大きさと同じ例を示したが、フェージングの変動などによって大きさが異なっても使用できる。また、本発明は、変調方式、合成方法を問わない。

【0276】

また、図58ではS0, S1が誤り検出されなかった場合の例を示しているが、S0のみの場合には第1象現と第4象現に信号点が8点の候補として残って、S1, S2, S3の復号が精度良くできる。S1のみの場合には第1象現と第2象現に信号が8点の候補として残って、S0, S2, S3が精度良く復調できる。また、S0, S2の場合はQ軸上に4点の候補として残ってS1, S3が精度良く復調できる。64QAMや更に多値の場合は、10
下位のビットに関しては、上位のビットの復調時の受信信号の絶対値をとってから判定軸が原点を通るように固定値を差し引いて新たな受信信号に変換し、これを下位に行くに従って繰り返して行き、誤りが検出されるようになった段階で上記と同じ操作を行うことで、同様の効果が得られる。

【0277】

また、上記実施の形態20~28で示したような干渉除去を使用して再送を行う場合には、受信信号の中に誤り検出されない単位を差し引いてから、マッピング変換を行い、変換後の信号を格納しておき、再送した信号を合成することにより、再送後の信号の品質を向上することができ、しかも受信バッファの容量を削減することができる。

【0278】

これは、従来方式では、1つのシンボル内で、再送するビットと再送しないビットが混在すると、ビット毎に分解して、ビット毎の尤度を求めてそれを保存しておかねばならないのに対し、本実施の形態を用いると、干渉を除去した後の受信シンボルを保持するだけで済むためである。

【0279】

例えば16QAMで、S0のみ誤り検出されなかった単位に入っているとすると、普通はS1, S2, S3に関して、それぞれ軟判定値を記憶させておいて、再送信号もビット毎に分解してからそれぞれの系列に対して合成を行わなければならないが、S0を除去したシンボルにマッピング変換を施して記憶しておき、再送時にはS0に新しい情報を載せ、S1, S2, S3に1回目と同じ信号を載せ、2つの信号を合成することができ、その場
30
合普通の記憶方法の1/3のバッファ量で済む。合成は最大比合成などを行うと良い。この例の場合、再送データと一緒に信号で送られた新規のS0は通常の復調によって復調できる。また、合成後の信号によって誤り検出されなかった単位がある場合は、それを使用して実施の形態1~28のような尤度の更新や干渉除去が可能である。

【0280】

(実施の形態30)

本実施の形態では、実施の形態29の変形例であり、異なる品質のビットに異なる誤り検出単位を割り当て、品質の良いビットにおいて誤りが検出されず、品質の悪いビットにおいて誤りが検出された場合に、誤りが検出された単位のビットを品質の良いビットに割り当てて再送し、新規の送信データをその割り当て変更によって空いたビットに割り当て送
40
信する方法について説明する。このとき新規のデータがなければ、多値数を減らした状態で再送しても良い。

【0281】

図59は、本実施の形態の再送方法を説明するための信号配置図である。図59は、16QAMでS0とS1のみが誤り検出されなかった単位だった場合を示す。図59(a)は最初に送ったデータ(1, 1, 1, 1)を示し、図59(b)はS0, S1で再送し、S2, S3で新規送信したデータ(1, 1, 0, 1)を示す(1回目の送信でS2, S3に載っていたデータはS0, S1に載せられる)。また、図59(c)は、再送したデータを合成した状態を示す。

図59(c)の方が図59(a)より明らかに信号間距離が大きくなっていることがわか
50

る（雑音振幅は $sqr t(2)$ 倍になるが、再送時は品質の良いビットに割り当てを変えてあるので、信号の振幅は2倍あるいは4倍になって、平均的に7dB性能が改善される）。また、再送時には S_0 、 S_1 の上位2ビットなので原点を中心としたQPSK状のマッピングとして復調すればよい。格納の規則は、16QAMの場合は以下の通りである（ RI は受信信号の実部、 RQ は受信信号の虚部、 MI は格納する信号の実部、 MQ は格納する信号の虚部、をそれぞれ示す）。また、 rf は基準の大きさ（信号点間距離）を示す。

```

MI : if S0=0 then MI = MI+rf
      else MI = -(MI-rf)
MQ : if S1=0 then MQ = MQ+rf
      else MQ = -(MQ-rf)

```

10

また、合成する場合には受信信号のそのものを合成する。

【0282】

このように、誤りが検出された単位のビットを品質が良いビットに割り当てて再送して合成することにより、さらに品質が向上し誤りがなくなる可能性が増える。それでも誤りが検出される場合には、再度再送することができ、何度でも再送が可能である。これはハイブリッドARQと呼ばれている技術の一種と考えられる。

【0283】

20

なお、図59は、再送信号の大きさが最初の信号の大きさと同じ例を示したが、フェージングの変動などによって大きさが異なっても使用できる。また、本発明は、変調方式、合成方法を問わない。

【0284】

また、図59では S_0 、 S_1 が誤り検出されなかった場合の例を示しているが、 S_0 のみの場合では1回目に S_2 に載っていた情報が2回目には S_0 に載っており、上記と同じように合成により精度良く復調ができ、 S_1 、 S_3 に関しては同じものが2つ加算されるので3dB精度良く復調できる上に、 S_2 に新たな情報が載っている。 S_1 のみの場合では1回目に S_3 に載っていた情報が2回目には S_1 に載っており、上記と同じように合成により精度良く復調ができ、 S_2 、 S_4 に関しては同じものが2つ加算されるので3dB精 30
度良く復調できる上に、 S_3 に新たな情報が載っている。また、 S_0 、 S_2 の場合 S_1 、 S_3 に関しては同じものが2つ加算されるので3dB精度良く復調できる上に、 S_0 、 S_2 に新たな情報が載っている。64QAMや更に多値の場合は、下位のビットに関しては、上位のビットの復調時の受信信号の絶対値をとってから判定軸が原点を通るように固定値を差し引いて新たな受信信号に変換し、これを下位に行くに従って繰り返して行き、誤りが検出されるようになった段階で上記と同じ操作を行うことで、同様の効果が得られる。

【0285】

また、実施の形態29と同様に、上記実施の形態20～28で示したような干渉除去を使用して再送を行う場合には、受信信号の中に誤り検出されない単位を差し引いてから、マ 40
ッピング変換を行い、変換後の信号を格納しておき、再送した信号を合成することにより、再送後の信号の品質を向上することができ、しかも受信バッファの容量を削減することができる。

【0286】

例えば、16QAMで、 S_0 のみ誤り検出されなかった単位に入っているとすると、普通は S_1 、 S_2 、 S_3 に関して、それぞれ軟判定値を記憶させておいて、再送信号もビット毎に分解してからそれぞれの系列に対して合成を行わなければならないが、 S_0 を除去したシンボルにマッピング変換を施して記憶しておき、再送時には S_2 に新しい情報を載せ、 S_2 に載っていた情報を S_0 に載せ、 S_1 、 S_3 に1回目と同じ信号を載せ、 S_2 に新たな情報を載せ、2つの信号を合成することができ、その場合普通の記憶方法の1/3の 50

バッファ量で済む。合成は最大比合成などを行うと良い。この例の場合、再送データと一緒に送られた新規のS2は通常の復調によって復調できる。また、合成後の信号によって誤り検出されなかった単位がある場合は、それを使用して実施の形態1~28のような尤度の更新や干渉除去が可能である。

【0287】

(実施の形態31)

本実施の形態は、品質差のある信号系列に個別の誤り検出単位の信号を載せて伝送した場合の、帰還値の送り方に関するものである。例えば品質差が7通りあったとし、誤り検出単位もそれに応じて7つあったとすると、それぞれ誤りが検出されたか否かを表すために7ビットの帰還値が必要となる。しかし、品質差がかなりあれば、品質の良いものが誤り検出されたのに品質の悪いものが誤り検出されないという確率は低い。更に実施の形態20~28のように干渉キャンセラを用いた場合には、上位の品質のビットがわからなければ下位の品質のビットを救えないということもある。このような場合には、上位の品質のものからどこまでが誤りがなかったかを示すだけでよい。よって、7つの誤り検出単位があっても、3ビットの情報でよい(全滅~7つ目までOKの8通りが表されればよい)。

【0288】

図60は、本実施の形態に係る受信側装置の復調手順を示すフロー図であり、品質上位のものから復調していった、誤りが検出されたところで復調を中止して、送信側への報告信号を作成する。これにより、誤りが検出されたところで復調を打ち切ることができるので、復調できそうもないのに演算をするという無駄が省けて、消費電力を低減することができる。

【0289】

また、実施の形態29、30のようなハイブリッドARQを併用すれば、途中で演算を打ち切っても受信信号は再送時に合成することができるので、無駄にならない。また、実際に送信されている誤り検出単位がいくつあるかわからない場合でも、誤り検出されなかった分だけの信号を復調して、余分な受信処理は1回で済む。実施の形態20~28のような干渉除去と組み合わせても良い。

【0290】

【発明の効果】

以上説明したように、本発明によれば、送信側装置において、複数の独立した誤り検出単位において誤り検出符号化したデータを1つの伝送単位に配置して送信するので、受信側装置において、独立した誤り検出単位毎に復号データの誤り検出を行い、誤り検出結果に応じて各ビットの尤度を変更することにより、尤度を精度良く求めることが出来る。このようにして求めた尤度を用いて誤り訂正復号を行うことにより受信品質を高めることが出来る。さらに、本発明をARQと組み合わせた場合には、伝送効率も向上する。

【図面の簡単な説明】

【図1】本発明の実施の形態1に係る無線通信システムの構成を示す模式図

【図2】本発明の実施の形態1に係る送信側装置の構成を示すブロック図

【図3】本発明の実施の形態1に係る受信側装置の構成を示すブロック図

【図4】8PSKの信号空間ダイアグラムを説明するための図

【図5】本発明の実施の形態2に係る無線通信システムの送信側装置の構成を示すブロック図

【図6】本発明の実施の形態2に係る無線通信システムの受信側装置の構成を示すブロック図

【図7】本発明の実施の形態3に係る無線通信システムの送信側装置の構成を示すブロック図

【図8】本発明の実施の形態3に係る無線通信システムの受信側装置の構成を示すブロック図

【図9】本発明の実施の形態4に係る無線通信システムの送信側装置の構成を示すブロック図

10

20

30

40

50

【図10】本発明の実施の形態4に係る無線通信システムの受信側装置の構成を示すブロック図

【図11】本発明の実施の形態5に係る無線通信システムの受信側装置の構成を示すブロック図

【図12】本発明の実施の形態6に係る無線通信システムの受信側装置の構成を示すブロック図

【図13】本発明の実施の形態7に係る無線通信システムの受信側装置の構成を示すブロック図

【図14】本発明の実施の形態8に係る無線通信システムの受信側装置の構成を示すブロック図

10

【図15】本発明の実施の形態9に係る無線通信システムの受信側装置の構成を示すブロック図

【図16】本発明の実施の形態10に係る無線通信システムの受信側装置の構成を示すブロック図

【図17】本発明の実施の形態11に係る無線通信システムの受信側装置の構成を示すブロック図

【図18】本発明の実施の形態11に係る受信側装置に備えられた第1復調部の内部構成について示す図

【図19】本発明の実施の形態12に係る無線通信システムの受信側装置の構成を示すブロック図

20

【図20】本発明の実施の形態13に係る無線通信システムの受信側装置の構成を示すブロック図

【図21】本発明の実施の形態14に係る無線通信システムの受信側装置の構成を示すブロック図

【図22】本発明の実施の形態15に係る無線通信システムの受信側装置の構成を示すブロック図

【図23】本発明の実施の形態15に係る受信側装置に備えられた第2復調部の内部構成について示す図

【図24】本発明の実施の形態16に係る無線通信システムの受信側装置の構成を示すブロック図

30

【図25】本発明の実施の形態16に係る受信側装置に備えられた第2復調部の内部構成について示す図

【図26】本発明の実施の形態17に係る無線通信システムの受信側装置の構成を示すブロック図

【図27】本発明の実施の形態18に係る無線通信システムの送信側装置の構成を示すブロック図

【図28】本発明の実施の形態18に係る無線通信システムの受信側装置の構成を示すブロック図

【図29】本発明の実施の形態18に係る受信側装置に備えられた第2復調部の内部構成について示す図

40

【図30】16QAMの信号空間ダイヤグラムを説明するための図

【図31】本発明の実施の形態19に係る受信側装置に備えられた第2復調部の構成を示すブロック図

【図32】本発明の実施の形態20に係る無線通信システムの受信側装置の構成を示すブロック図

【図33】本発明の実施の形態20に係る受信側装置に備えられた第2復号部の内部構成を示す図

【図34】本発明の実施の形態20に係る受信側装置の受信信号、レプリカ及びレプリカ除去後の信号を示す信号配置図

【図35】本発明の実施の形態20に係る受信側装置の受信信号、レプリカ及びレプリカ

50

除去後の信号を示す信号配置図

【図 3 6】本発明の実施の形態 2 0 に係る受信側装置の受信信号、レプリカ及びレプリカ除去後の信号を示す信号配置図

【図 3 7】本発明の実施の形態 2 0 に係る受信側装置の受信方法の流れを示すフロー図

【図 3 8】本発明の実施の形態 2 0 に係る受信側装置の受信方法の流れを示すフロー図

【図 3 9】本発明の実施の形態 2 1 に係る無線通信システムの送信側装置の構成を示すブロック図

【図 4 0】本発明の実施の形態 2 1 に係る無線通信システムの受信側装置の構成を示すブロック図

【図 4 1】本発明の実施の形態 2 1 に係る受信側装置に備えられた第 2 復号部の内部構成について示す図 10

【図 4 2】本発明の実施の形態 2 1 に係る受信側装置の受信信号、レプリカ及びレプリカ除去後の信号を示す信号配置図

【図 4 3】本発明の実施の形態 2 1 に係る受信側装置の受信信号、レプリカ及びレプリカ除去後の信号を示す信号配置図

【図 4 4】本発明の実施の形態 2 1 に係る受信側装置の受信信号、レプリカ及びレプリカ除去後の信号を示す信号配置図

【図 4 5】本発明の実施の形態 2 1 に係る受信側装置の受信信号、レプリカ及びレプリカ除去後の信号を示す信号配置図

【図 4 6】本発明の実施の形態 2 2 に係る無線通信システムの受信側装置の構成を示すブロック図 20

【図 4 7】本発明の実施の形態 2 2 に係る無線通信システムの受信側装置の構成を示すブロック図

【図 4 8】本発明の実施の形態 2 3 に係る無線通信システムの受信側装置の構成を示すブロック図

【図 4 9】本発明の実施の形態 2 4 に係る無線通信システムの送信側装置の構成を示すブロック図

【図 5 0】本発明の実施の形態 2 4 に係る無線通信システムの送信側装置の構成を示すブロック図

【図 5 1】本発明の実施の形態 2 4 に係る無線通信システムの送信側装置の構成を示すブロック図 30

【図 5 2】本発明の実施の形態 2 4 に係る無線通信システムの送信側装置の構成を示すブロック図

【図 5 3】本発明の実施の形態 2 4 に係る無線通信システムの送信側装置の構成を示すブロック図

【図 5 4】本発明の実施の形態 2 5 に係る無線通信システムの受信側装置の構成を示すブロック図

【図 5 5】本発明の実施の形態 2 6 に係る無線通信システムの受信側装置の構成を示すブロック図

【図 5 6】本発明の実施の形態 2 7 に係る無線通信システムの受信側装置の構成を示すブロック図 40

【図 5 7】本発明の実施の形態 2 8 に係る無線通信システムの受信側装置の構成を示すブロック図

【図 5 8】本発明の実施の形態 2 9 における再送方法を説明するための信号配置図

【図 5 9】本発明の実施の形態 3 0 における再送方法を説明するための信号配置図

【図 6 0】本発明の実施の形態 3 1 に係る受信側装置の復調手順を示すフロー図

【符号の説明】

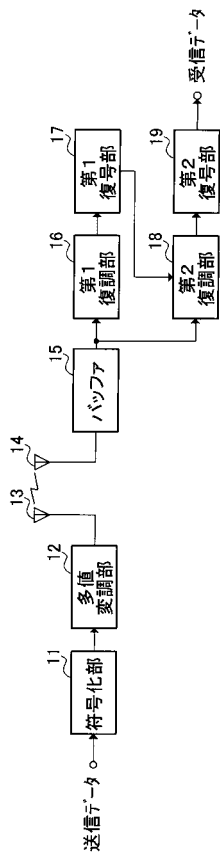
1 1 符号化部

1 2 多値変調部

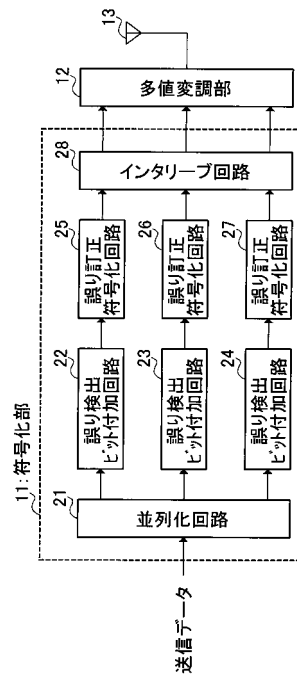
1 6 第 1 復調部

- 17 第1復号部
- 18 第2復調部
- 19 第2復号部
- 22 ~ 24 誤り検出ビット付加回路
- 25 ~ 27 誤り訂正符号化回路
- 31、41 直交復調回路
- 35 ~ 37、45 ~ 47 誤り訂正復号回路
- 38 ~ 40、48 ~ 50 誤り検出回路
- 33、43 尤度計算回路

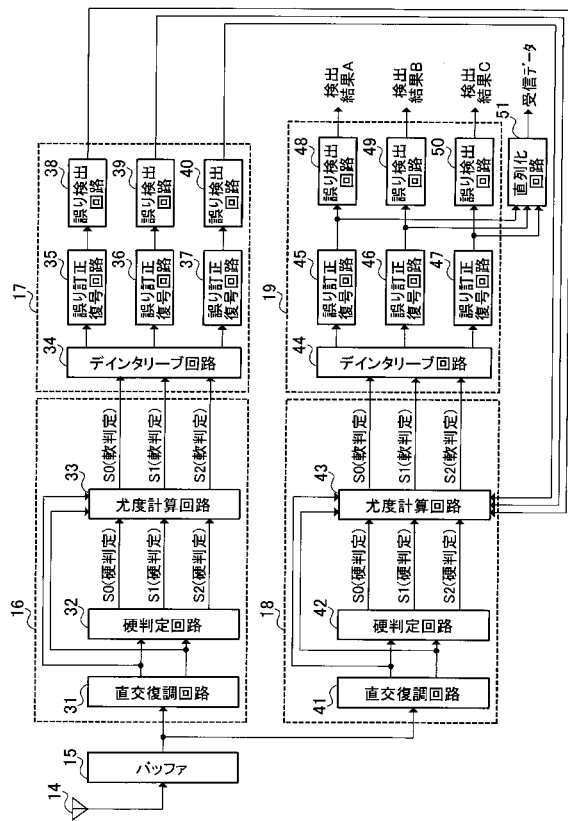
【図1】



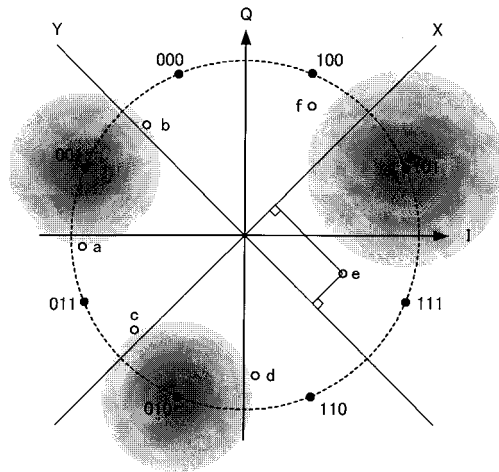
【図2】



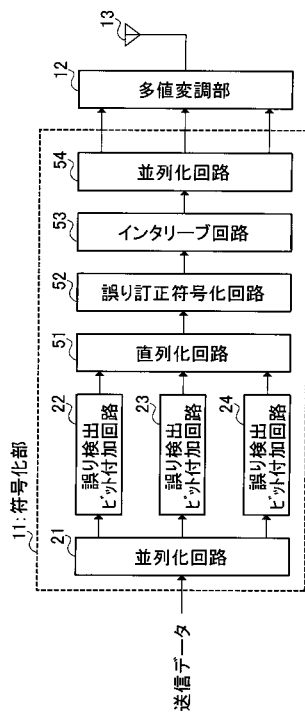
【 図 3 】



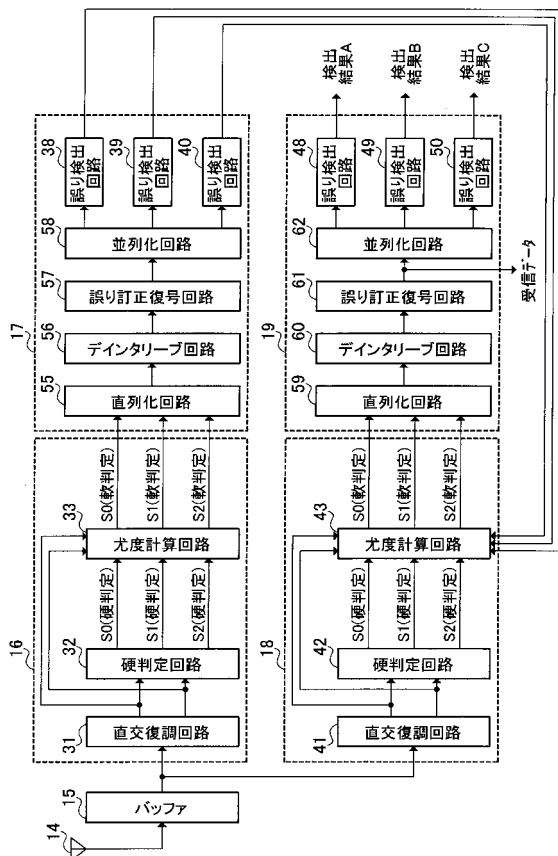
【 図 4 】



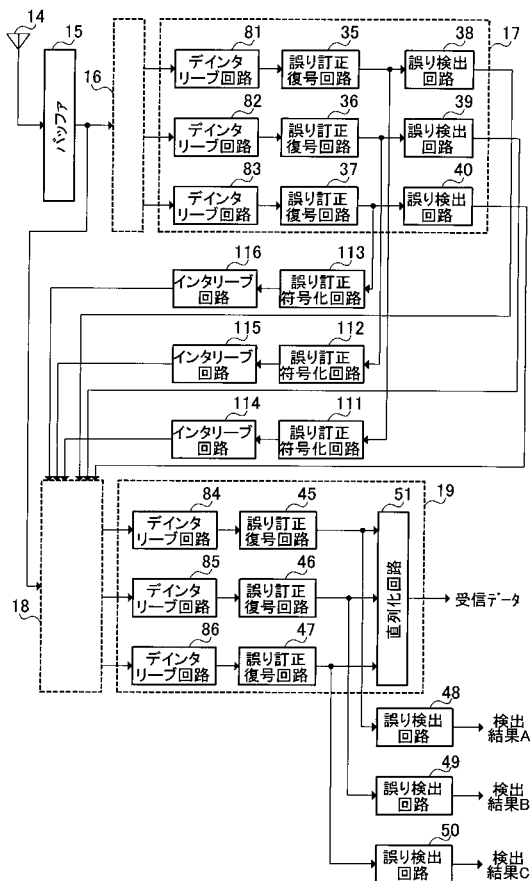
【 図 5 】



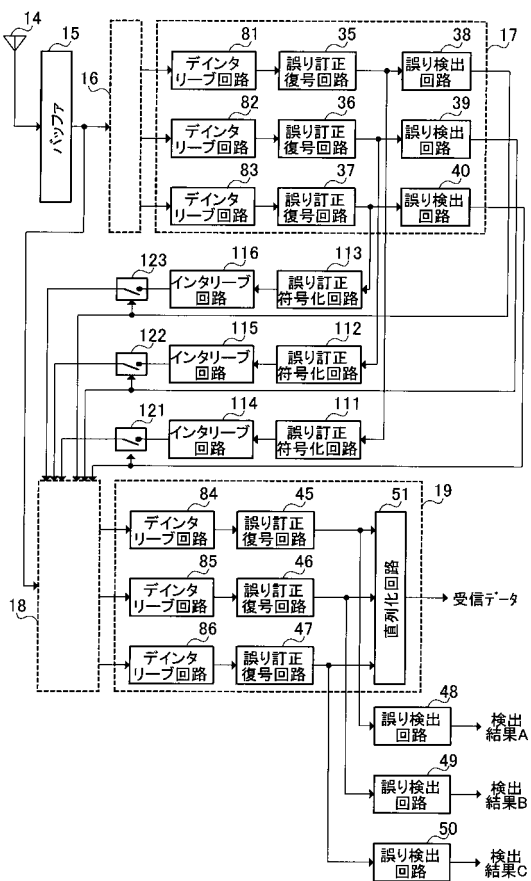
【 図 6 】



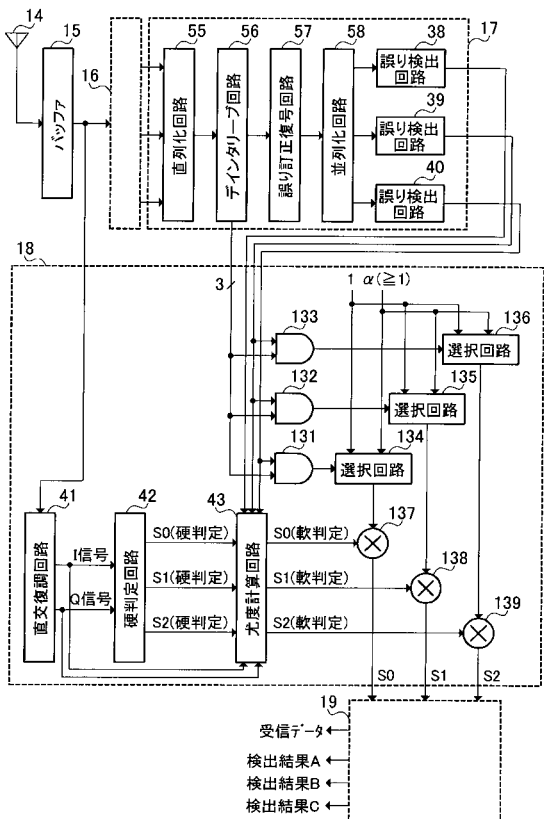
【図11】



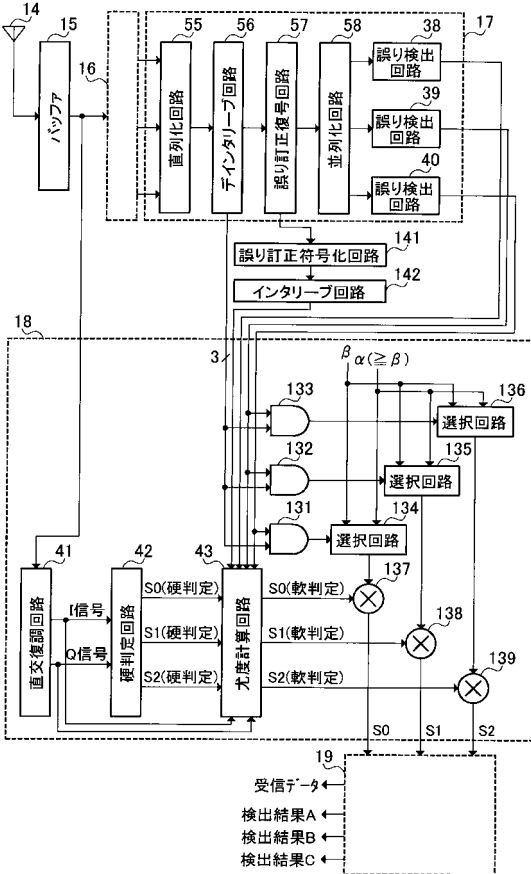
【図12】



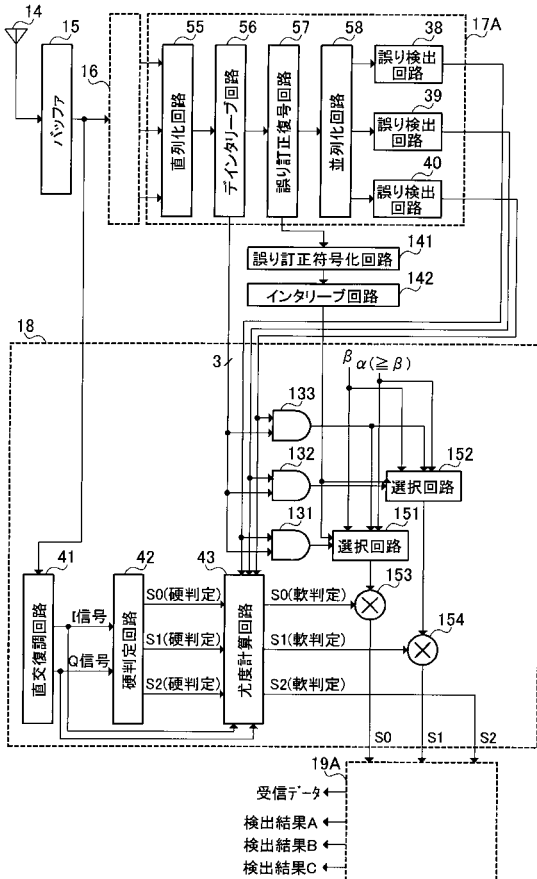
【図13】



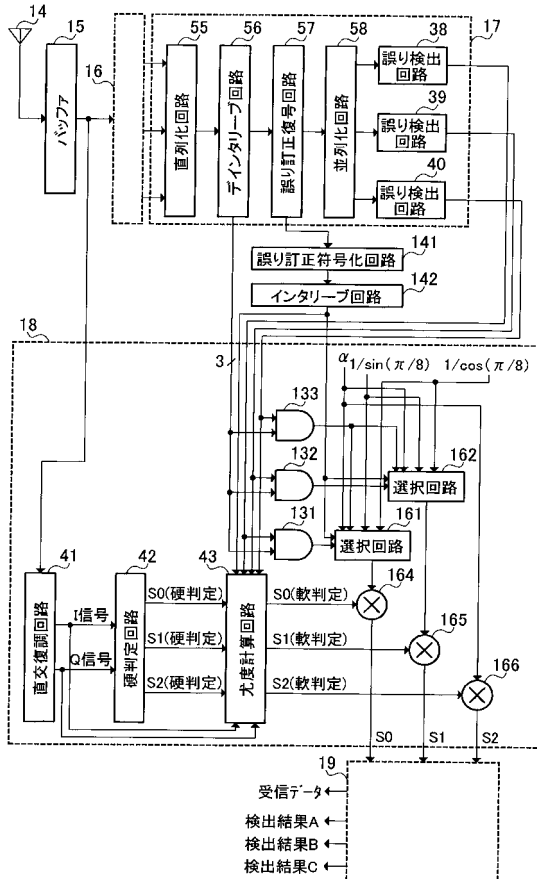
【図14】



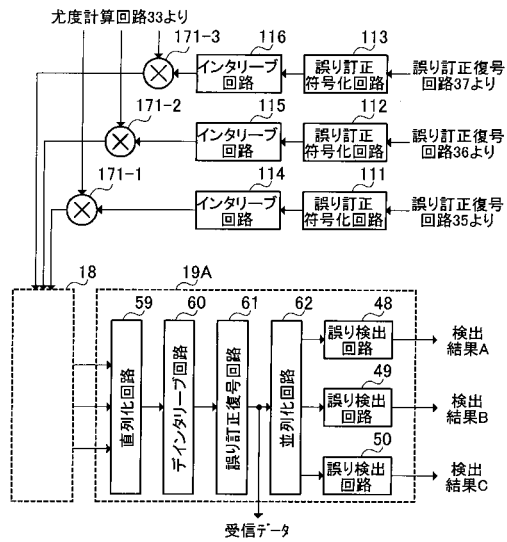
【図15】



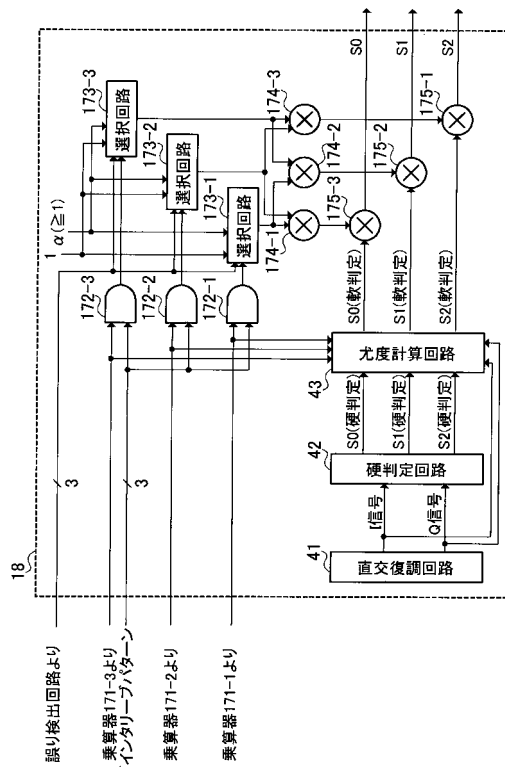
【図16】



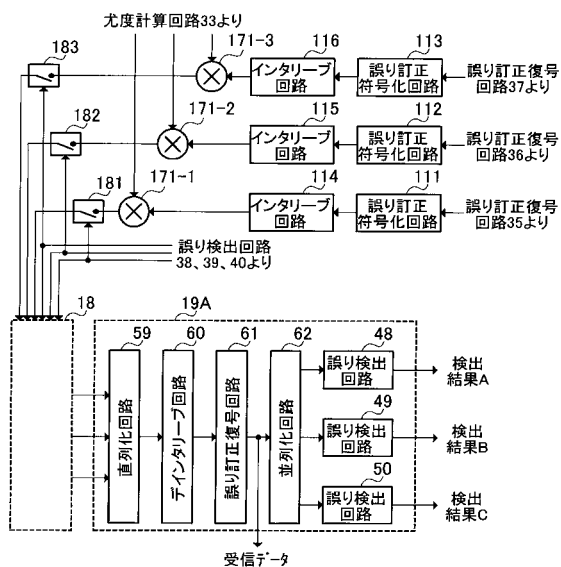
【図17】



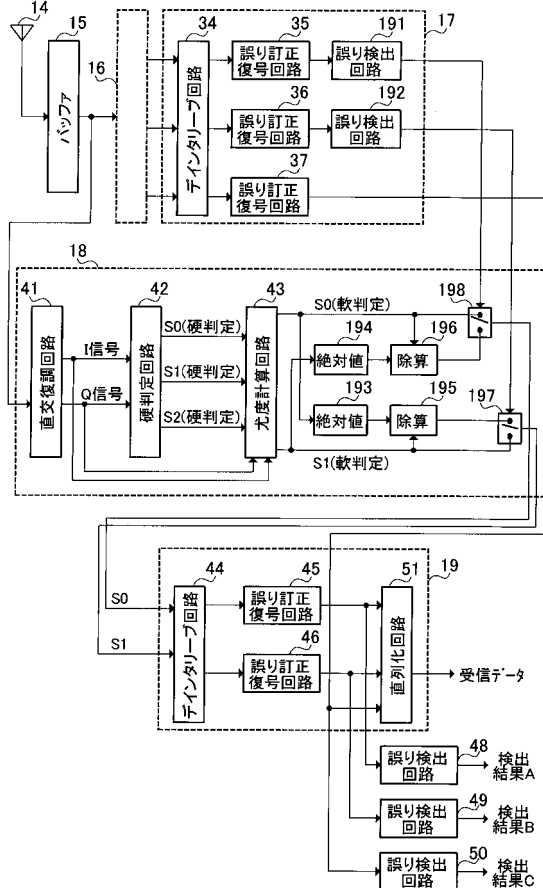
【図18】



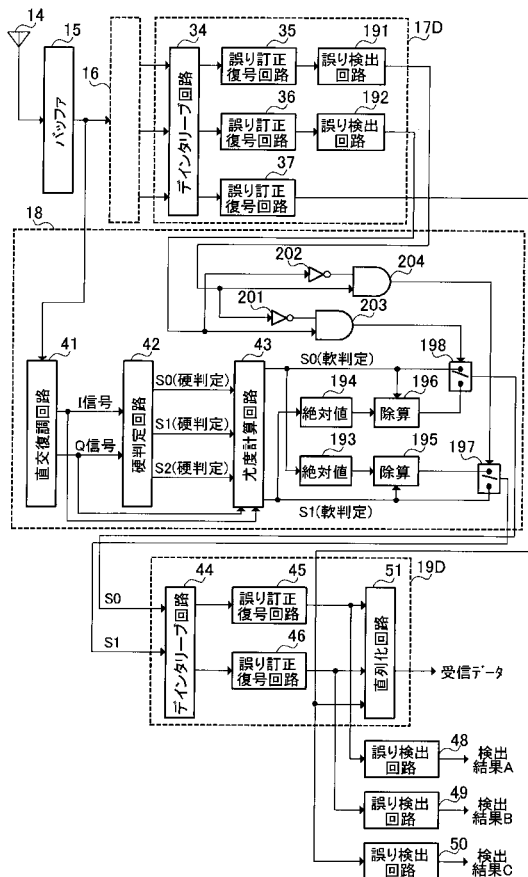
【図19】



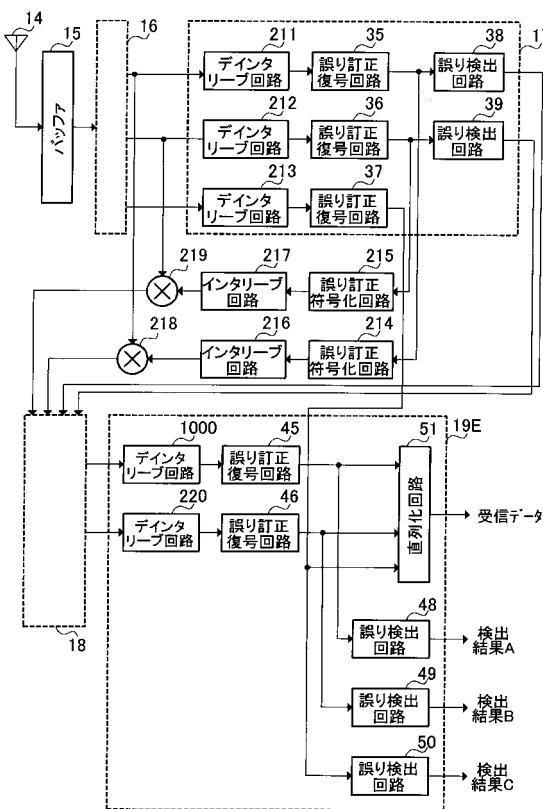
【図20】



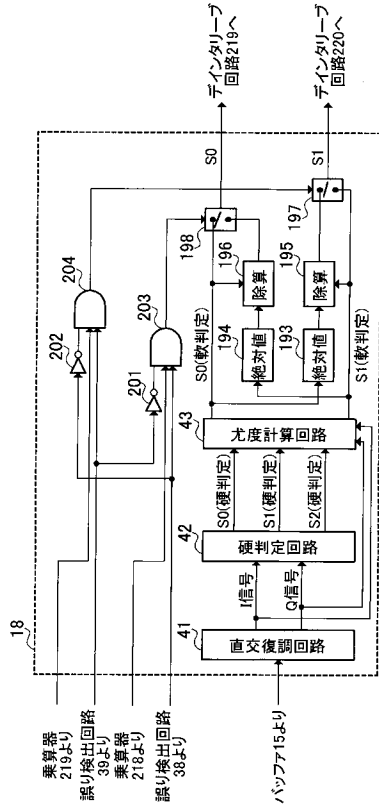
【図21】



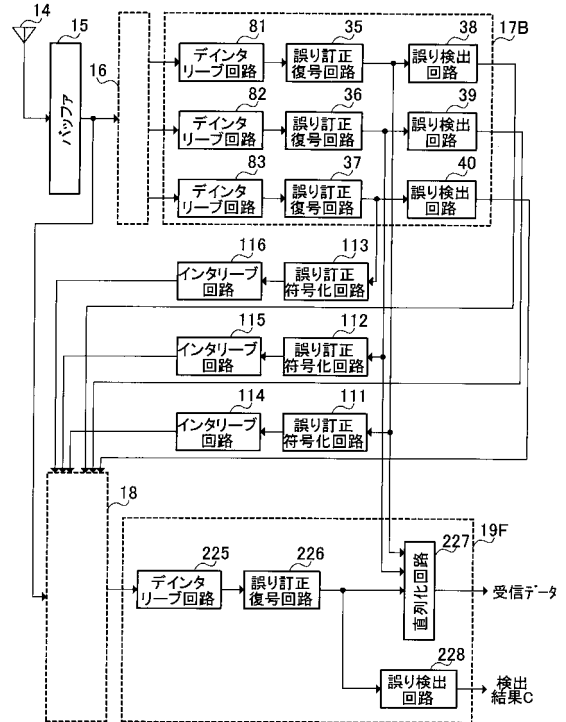
【図22】



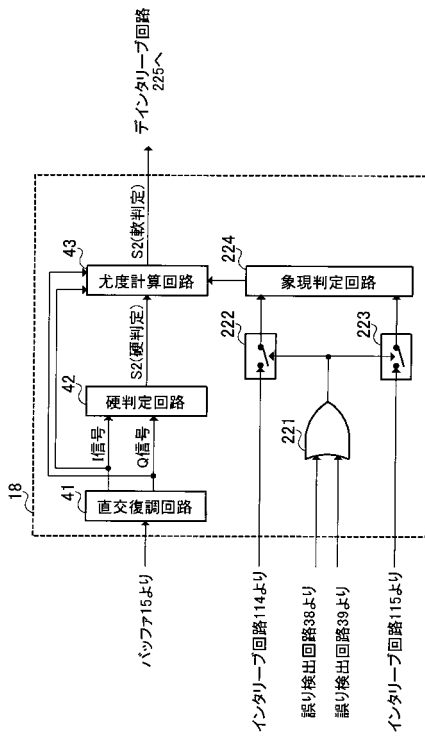
【 図 2 3 】



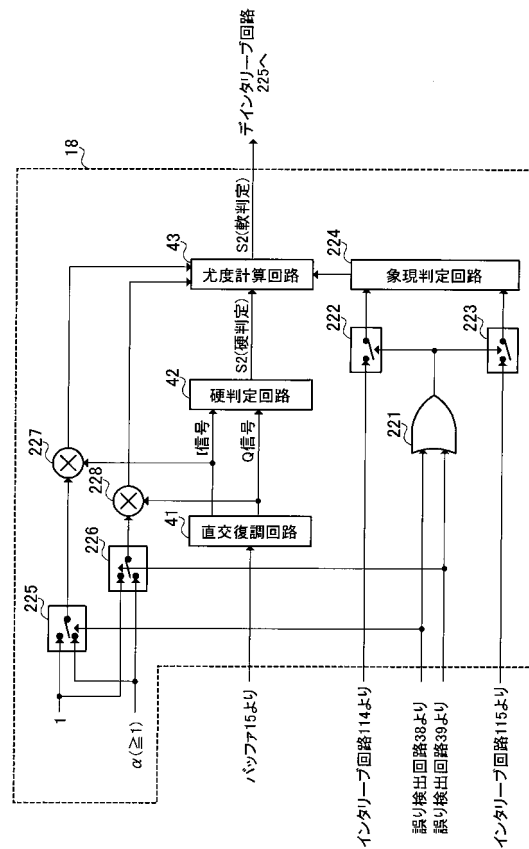
【 図 2 4 】



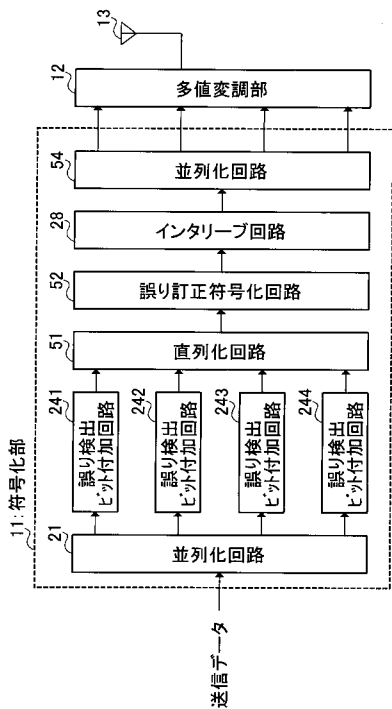
【 図 2 5 】



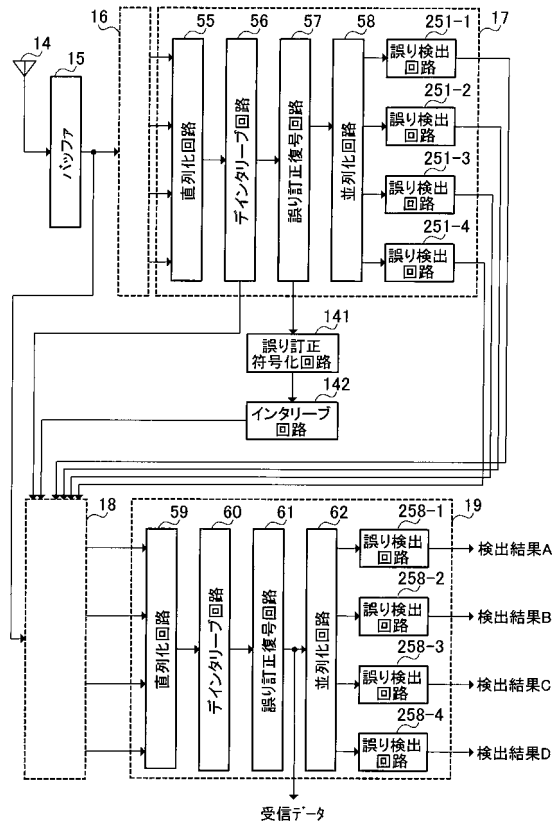
【 図 2 6 】



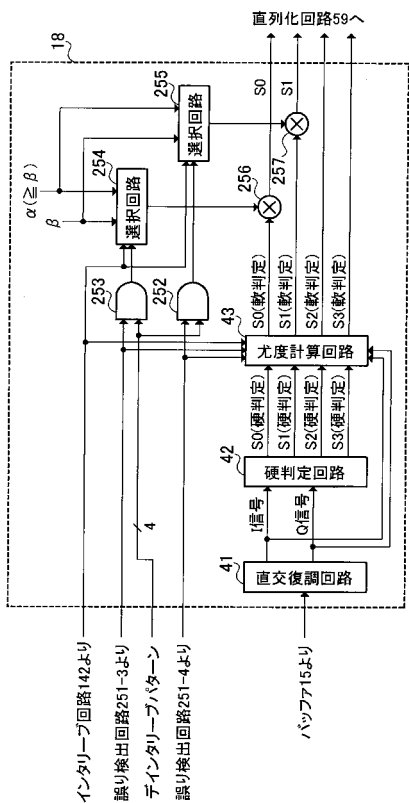
【図27】



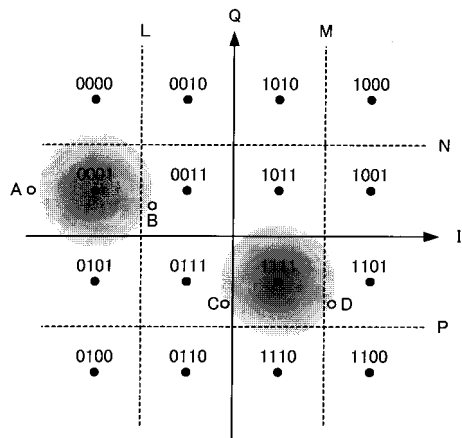
【図28】



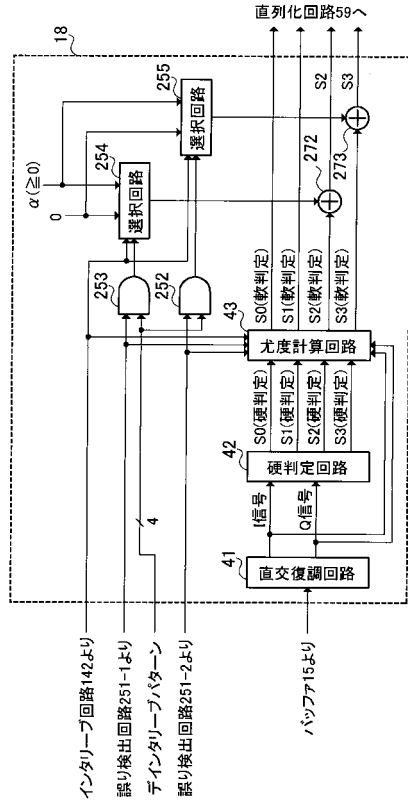
【図29】



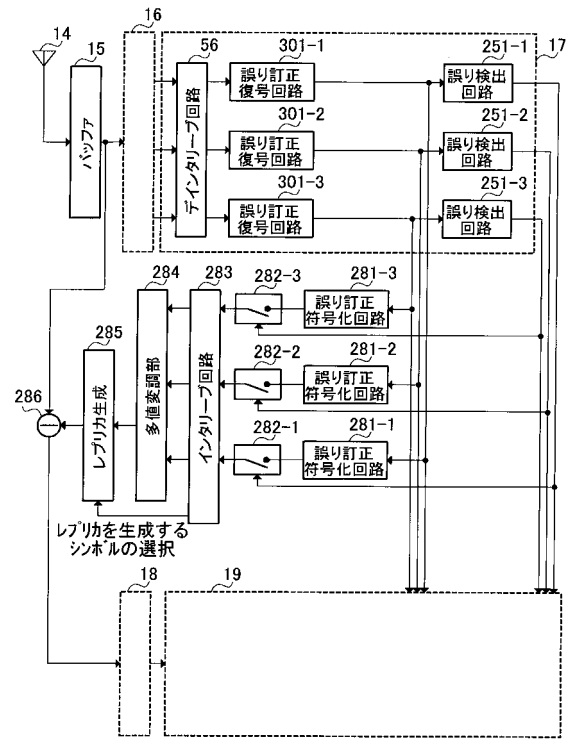
【図30】



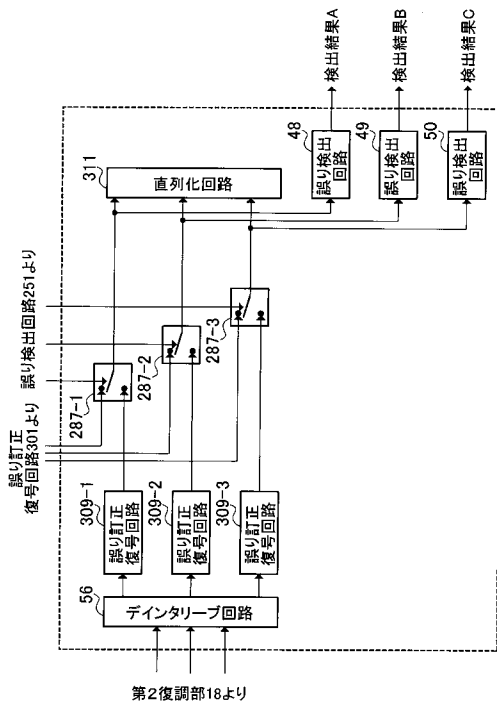
【 図 3 1 】



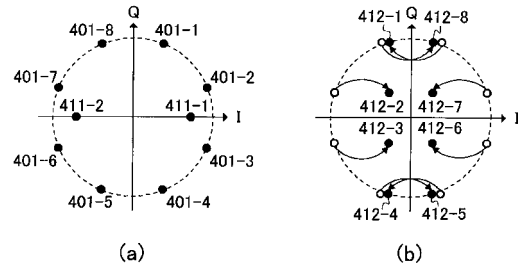
【 図 3 2 】



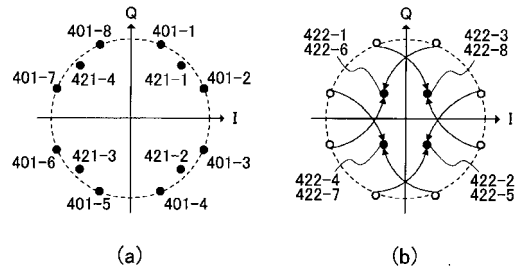
【 図 3 3 】



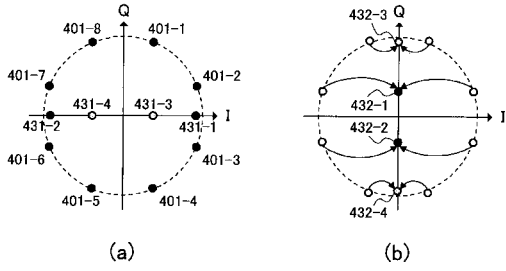
【 図 3 4 】



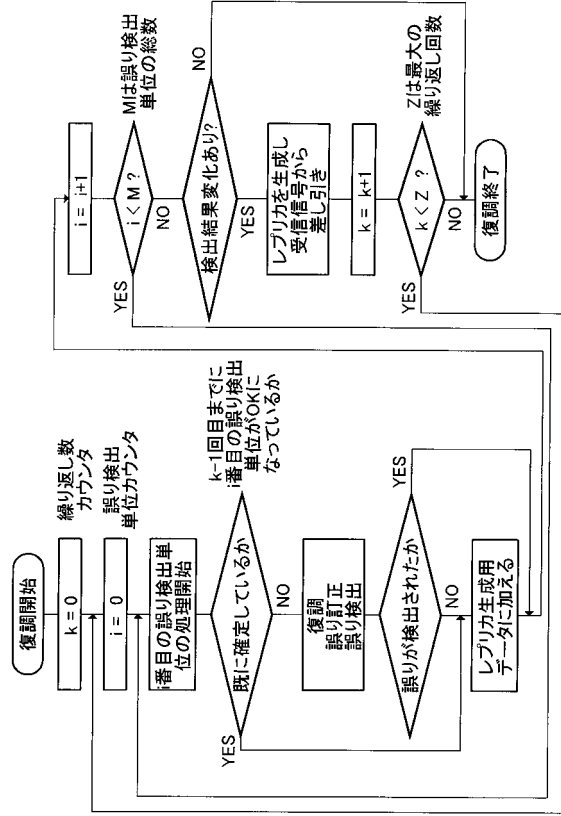
【 図 3 5 】



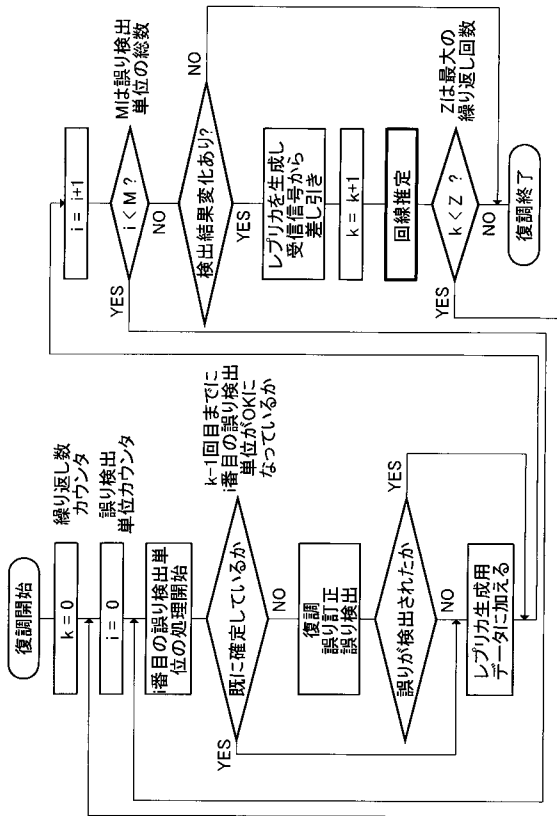
【 図 3 6 】



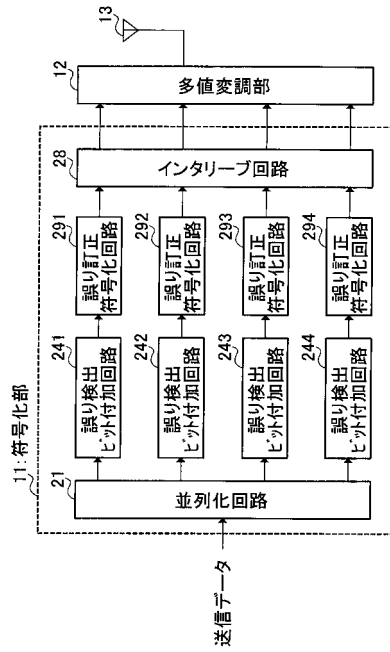
【 図 3 7 】



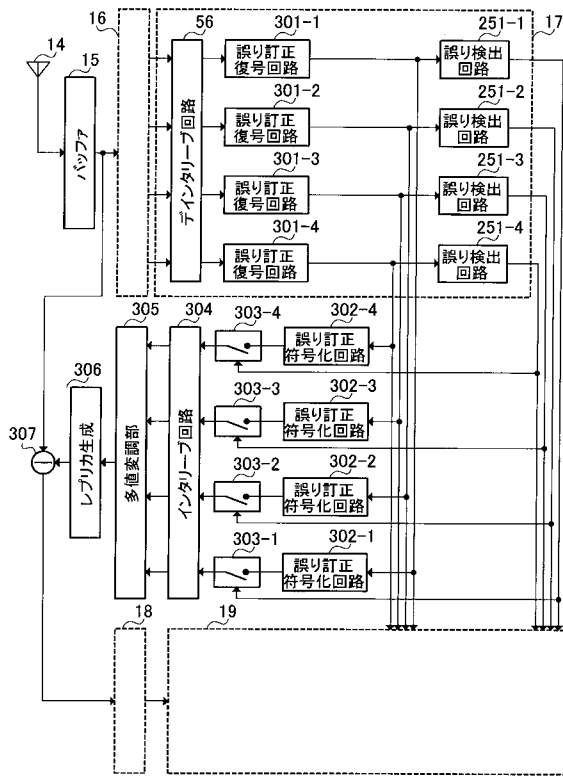
【 図 3 8 】



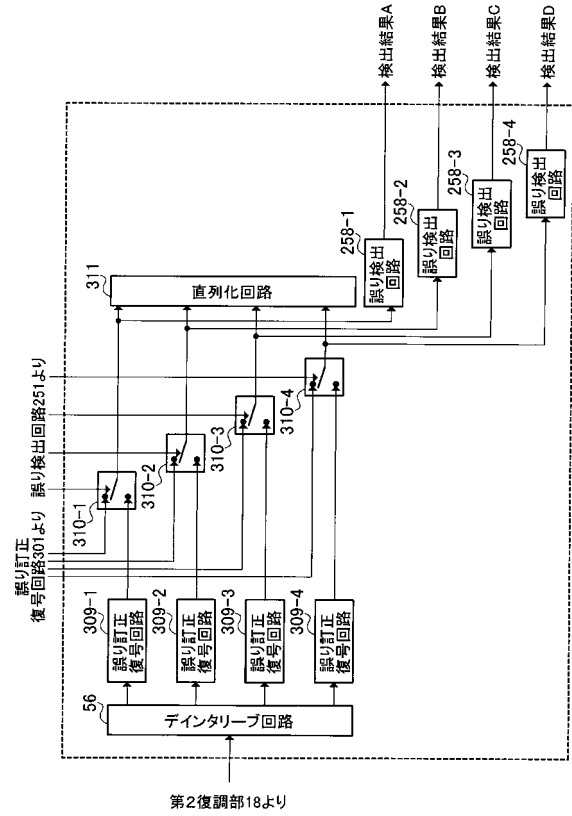
【 図 3 9 】



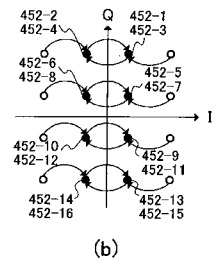
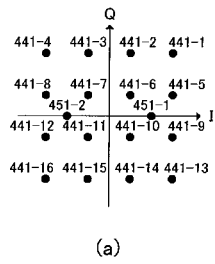
【図40】



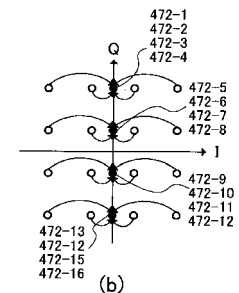
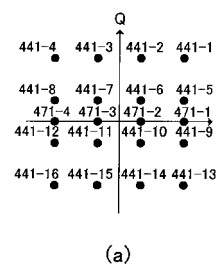
【図41】



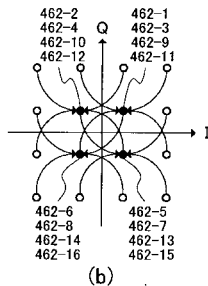
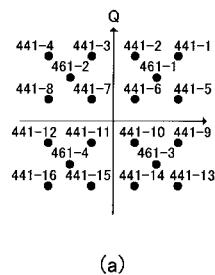
【図42】



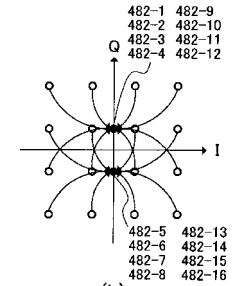
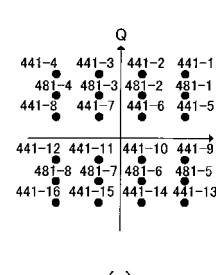
【図44】



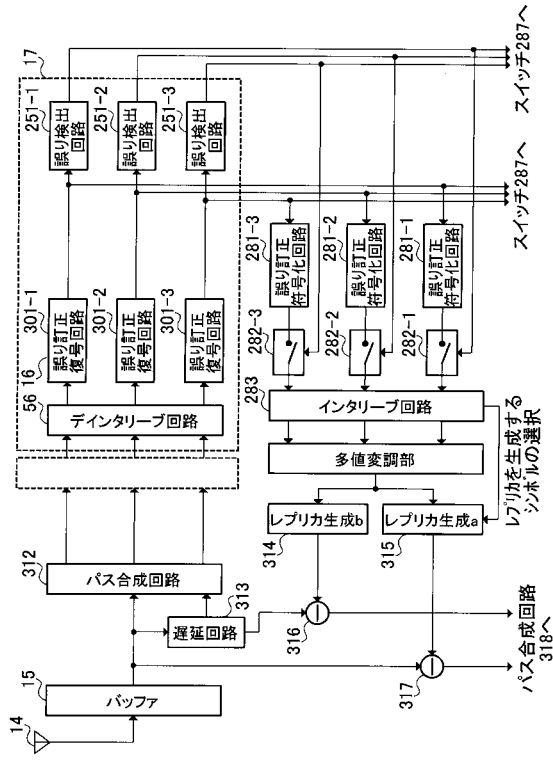
【図43】



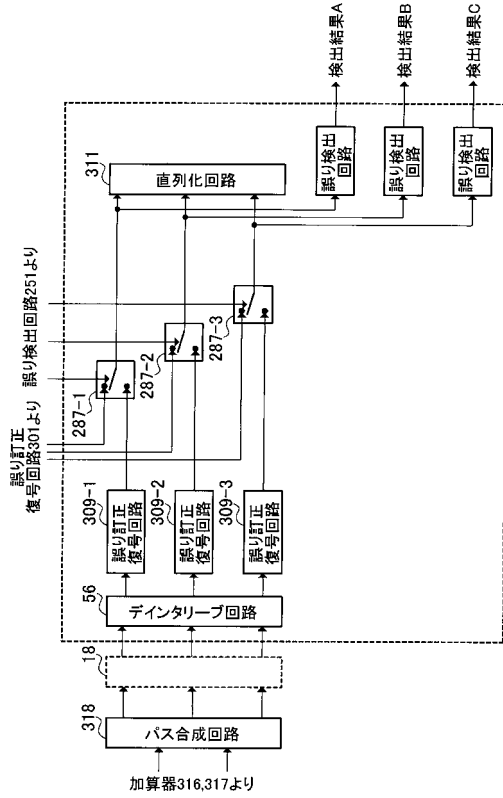
【図45】



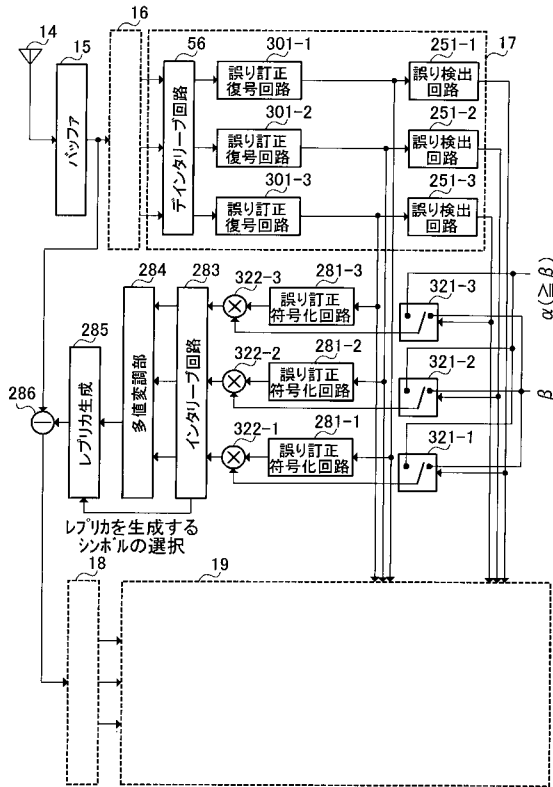
【図46】



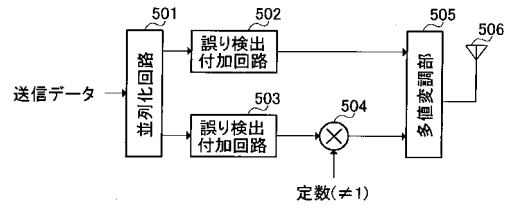
【図47】



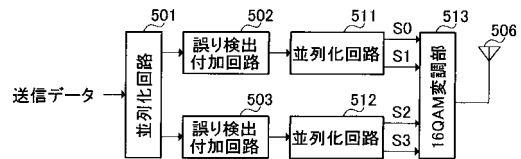
【図48】



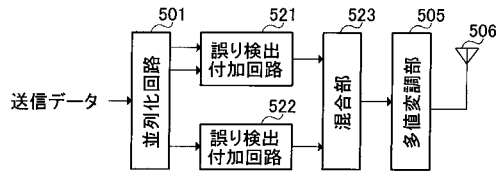
【図49】



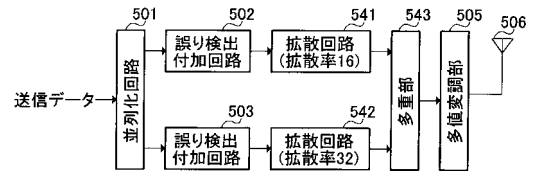
【図50】



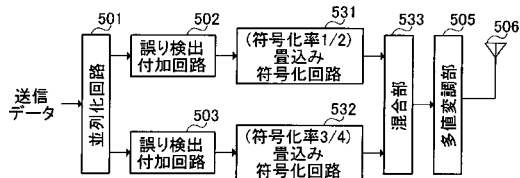
【 図 5 1 】



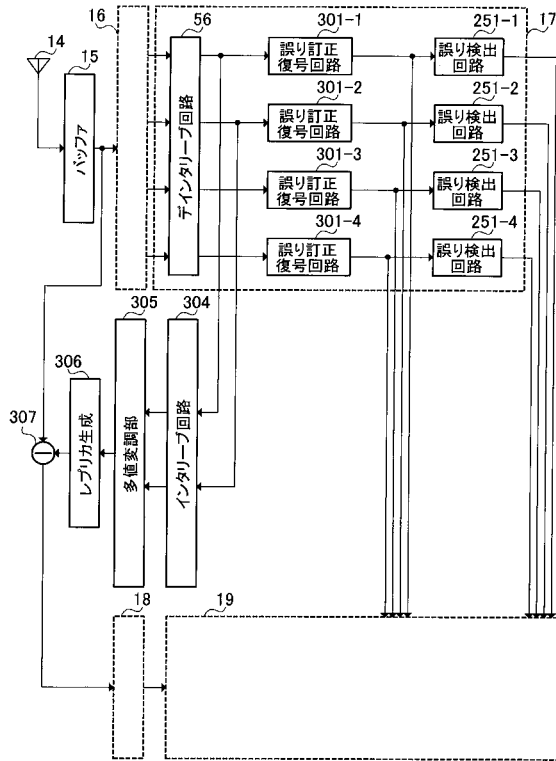
【 図 5 3 】



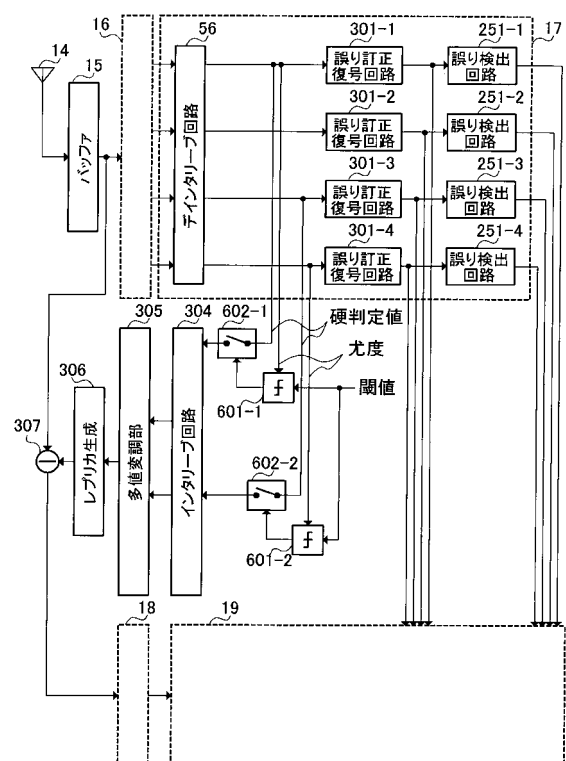
【 図 5 2 】



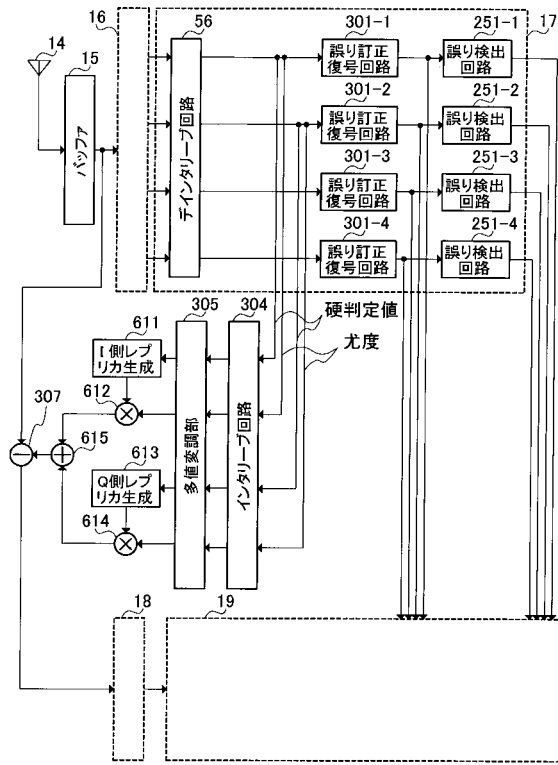
【 図 5 4 】



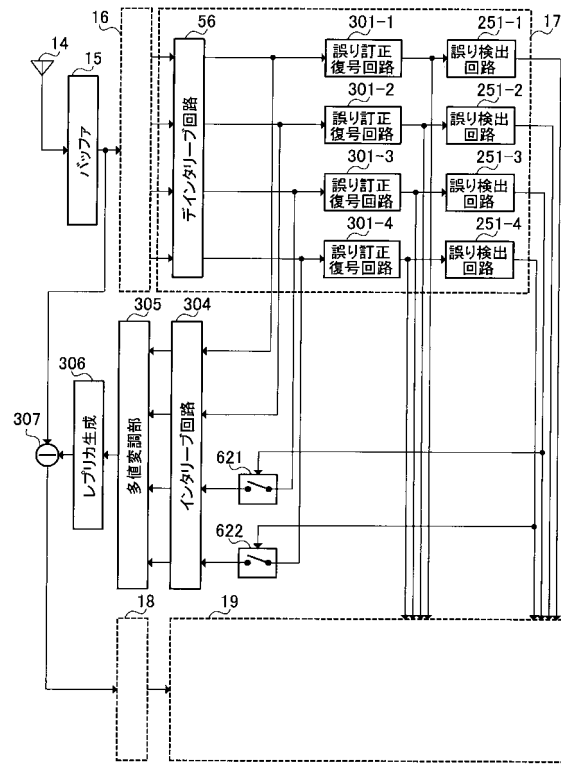
【 図 5 5 】



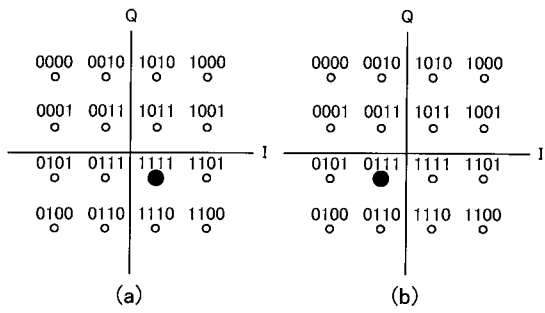
【図56】



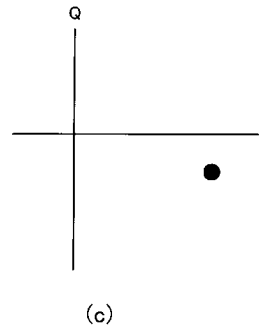
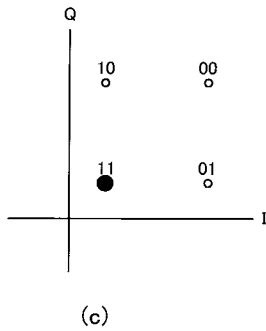
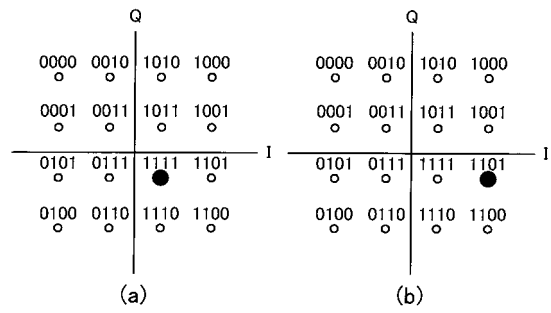
【図57】



【図58】



【図59】



【 図 6 0 】

