



## (12)发明专利

(10)授权公告号 CN 104871427 B

(45)授权公告日 2018.04.27

(21)申请号 201380066206.8

(22)申请日 2013.12.19

(65)同一申请的已公布的文献号

申请公布号 CN 104871427 A

(43)申请公布日 2015.08.26

(30)优先权数据

13/720,884 2012.12.19 US

(85)PCT国际申请进入国家阶段日

2015.06.17

(86)PCT国际申请的申请数据

PCT/US2013/076748 2013.12.19

(87)PCT国际申请的公布数据

W02014/100512 EN 2014.06.26

(73)专利权人 高通股份有限公司

地址 美国加利福尼亚州

(72)发明人 V·翰纳瑟卡兰

(74)专利代理机构 上海专利商标事务所有限公司 31100

代理人 袁逸

(51)Int.Cl.

H03F 1/02(2006.01)

H03F 3/45(2006.01)

(56)对比文件

US 7733178 B1,2010.06.08,

US 2012/0206203 A1,2012.08.16,

CN 101507105 A,2009.08.12,

审查员 张剑峰

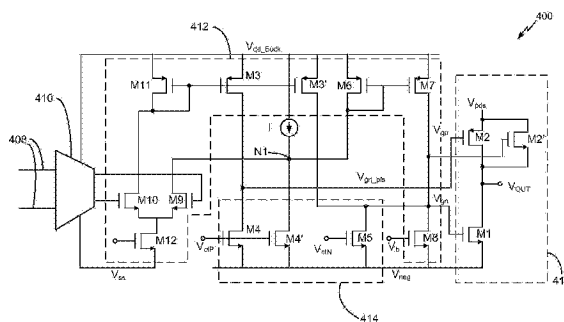
权利要求书2页 说明书8页 附图7页

(54)发明名称

多级放大器

(57)摘要

示例性实施例涉及用低压电源电压来操作多级放大器。多级放大器可包括放大器输出级的第一路径,其配置成若第一电源电压大于阈值电压则传达输出信号。该多级放大器还可包括该放大器输出级的第二路径,其配置成若第一电源电压小于或等于该阈值电压则传达该输出信号。



1. 一种电子装置,包括:

放大器输出级的第一路径,其配置成若第一电源电压大于阈值电压则传达输出信号;  
以及

所述放大器输出级的第二路径,其配置成若所述第一电源电压等于或小于所述阈值电压则传达所述输出信号;

其中,所述第一路径包括耦合在所述第一电源电压与输出之间的第一晶体管、以及耦合在第二电源电压与所述输出之间的第二晶体管,所述第二路径包括所述第二晶体管以及耦合在所述第一电源电压与所述输出之间的第三晶体管。

2. 如权利要求1所述的电子装置,其特征在于,进一步包括:

用于为第三晶体管提供反馈偏置电流控制路径的至少一个晶体管;以及

用于向所述第三晶体管的栅极传达激励信号的至少一个晶体管。

3. 如权利要求1所述的电子装置,其特征在于,所述第三晶体管具有第一端子和第二端子,所述第三晶体管的第一端子耦合到所述第一晶体管的第一端子,所述第三晶体管的第二端子耦合到所述第一晶体管的第二端子,并且所述第三晶体管配置成若所述第一电源电压小于或等于所述阈值电压则导电。

4. 如权利要求1所述的电子装置,其特征在于,所述第三晶体管和所述第二晶体管配置成,若所述第一电源电压基本上为零伏,则在导电状态中操作。

5. 如权利要求1所述的电子装置,其特征在于,所述第一晶体管配置成,若所述第一电源电压小于或等于所述阈值电压则处于非导电状态中。

6. 如权利要求1所述的电子装置,其特征在于,进一步包括耦合在负电源电压与电流源之间并配置成为所述第三晶体管提供反馈偏置电流控制路径的第四晶体管。

7. 如权利要求1所述的电子装置,其特征在于,进一步包括配置成用于将激励信号传达至所述第三晶体管的栅极的多个晶体管。

8. 如权利要求1所述的电子装置,其特征在于,所述第三晶体管具有耦合到所述第一晶体管的源极和所述第一电源电压的漏极、以及耦合到所述第一晶体管的漏极和所述输出的源极。

9. 如权利要求1所述的电子装置,其特征在于,所述第三晶体管的栅极耦合在第一激励晶体管的漏极与第二激励晶体管的漏极之间。

10. 如权利要求1所述的电子装置,其特征在于,所述放大器进一步包括用于控制从传达来自所述第一路径和所述第二路径中的一者的所述输出信号到向另一路径传达所述输出信号的转移的偏置电路系统。

11. 如权利要求1所述的电子装置,其特征在于,所述放大器进一步包括用于设置所述输出级中的静态电流的偏置电路系统。

12. 如权利要求11所述的电子装置,其特征在于,所述偏置电路系统配置成生成复制通过所述第一晶体管的电流的第一经缩放电流、复制通过所述第二晶体管的电流的第二经缩放电流、以及复制通过所述第三晶体管的电流的第三经缩放电流。

13. 如权利要求12所述的电子装置,所述偏置电路配置成基于所述第一经缩放电流生成第一偏置电压,并且基于所述第二经缩放电流和所述第三经缩放电流生成第二偏置电压。

14. 一种用于电子设备的方法,包括:

若放大器的输出级的正电源电压大于阈值电压,则经由所述输出级的第一路径传达输出;以及

若所述输出级的正电源电压小于或等于所述阈值电压,则经由所述输出级的第二不同路径传达所述输出,

其中,所述第一路径包括耦合在所述正电源电压与输出之间的第一晶体管、以及耦合在负电源电压与所述输出之间的第二晶体管,所述第二不同路径包括所述第二晶体管以及耦合在所述正电源电压与所述输出之间的第三晶体管。

15. 如权利要求14所述的方法,其特征在于,经由第二不同路径传达所述输出包括,若所述正电源电压基本上为0.4伏或更低,则经由所述第二不同路径传达所述输出。

16. 如权利要求14所述的方法,其特征在于,所述经由第一路径传达输出包括用所述输出级的第一和第二晶体管生成所述输出,并且所述经由第二不同路径传达所述输出包括用所述输出级的所述第二晶体管和第三晶体管生成所述输出。

17. 一种电子设备,包括:

用于若放大器的输出级的正电源电压大于阈值电压,则经由所述输出级的第一路径传达输出的装置;以及

用于若所述正电源电压小于或等于所述阈值电压,则经由所述输出级的第二不同路径传达所述输出的装置;

其中,所述第一路径包括耦合在所述正电源电压与输出之间的第一晶体管、以及耦合在负电源电压与所述输出之间的第二晶体管,所述第二不同路径包括所述第二晶体管以及耦合在所述正电源电压与所述输出之间的第三晶体管。

18. 如权利要求17所述的电子设备,其特征在于,进一步包括用于为所述输出级提供反馈偏置电流控制路径的装置。

19. 如权利要求17所述的电子设备,其特征在于,进一步包括用于设置所述输出级中的静态电流的装置,所述用于设置所述输出级中的静态电流的装置包括用于生成复制通过所述第二不同路径的电流的经缩放电流的装置。

## 多级放大器

[0001] 背景

[0002] 领域

[0003] 本发明一般涉及电子放大器。更具体地,本发明包括涉及低压多级放大器的实施例。

### 背景技术

[0004] 无线通信系统被广泛部署以提供诸如语音、视频、数据以及类似物等的各种类型的通信内容。这些系统可以是能够支持多个无线通信设备与一个或多个基站的同时通信的多址系统。

[0005] 无线通信设备通常由电池供电。随着无线通信设备的功能性变得更为复杂,所以希望无线通信设备使电池寿命最大化。通过减少无线通信设备的功耗,电池寿命可得以增加。减少功耗的一种方式是在无线通信设备内使用更为高效的放大器。例如,使用较低电源电压的放大器可以比使用较高电源电压的放大器更为高效。使用较低电源电压同时又提供必要增益的放大器可实现各种益处。

[0006] 存在降低多级放大器的功耗的需要。更具体地,存在对降低多级放大器的输出级的电源电压的实施例的需要。

[0007] 附图简述

[0008] 图1是包括配置成接收正电源电压和负电源电压的放大器的设备。

[0009] 图2是解说放大器的正电源电压和该放大器的负电源电压的波形的标绘图。

[0010] 图3是解说多级放大器的框图。

[0011] 图4解说了多级放大器。

[0012] 图5解说了根据本发明的一示例性实施例的低压多级放大器。

[0013] 图6解说了根据本发明的一示例性实施例的低压多级放大器的偏置电路系统。

[0014] 图7是解说包括配置成用于在低电源电压下操作的输出级的多级放大器的仿真结果的标绘图。

[0015] 图8是解说根据本发明的示例性实施例的方法的流程图。

[0016] 图9是解说根据本发明的示例性实施例的另一方法的流程图。

[0017] 详细描述

[0018] 以下结合附图阐述的详细描述旨在作为本发明的示例性实施例的描述,而无意表示能在其中实践本发明的仅有实施例。贯穿本描述使用的术语“示例性”意指“用作示例、实例或解说”,并且不应当一定要解释成优于或胜过其他示例性实施例。本详细描述包括具体细节以提供对本发明的示例性实施例的透彻理解。对于本领域技术人员将显而易见的是,没有这些具体细节也可实践本发明的示例性实施例。在一些实例中,公知的结构和设备以框图形式示出以免湮没本文中给出的示例性实施例的新颖性。

[0019] 如本文中所描述的示例性实施例涉及用于使多级放大器的输出级的电源电压最小化并由此提高该多级放大器的电压效率的实施例。根据本发明的各种示例性实施例,多

级放大器可包括配置成用于在低电源电压(例如,  $\pm 0.1$  伏) 下操作的输出级。仅作为示例, 输出级可包括耦合到正电源电压和输出的第一晶体管、以及耦合到负电源电压和该输出的第二晶体管。该输出级还可包括具有第一端子和第二端子的第三晶体管, 第三晶体管的第一端子耦合到第一晶体管的第一端子并且第三晶体管的第二端子耦合到第一晶体管的第二端子, 并且第三晶体管配置成若正电源电压低于阈值则被激活。

[0020] 图1是包括配置成从数模转换器 (DAC) 104接收模拟信号的功率放大器 (PA) 102的设备100的框图。进一步地, PA 102配置成接收正电源电压 $V_{pos}$ 和负电源电压 $V_{neg}$ , 并且输出一输出电压 $V_{out}$ 。图2解说了放大器的正电源电压 $V_{pos}$ 、负电源电压 $V_{neg}$ 和输出电压 $V_{out}$ 的波形。如将会被本领域普通技术人员所理解的, 常规放大器(例如, 功率放大器)的功率输出级可要求大约0.9 伏或更高的正电源电压(例如, 正电源电压 $V_{pos}$ ) 以及大约-0.9伏或更低的负电源电压(例如负电源电压 $V_{neg}$ )。

[0021] 图3是解说多级放大器106的框图, 其可包括AB类放大器、G类放大器、H类放大器、轨切换放大器、具有无限可变电源轨的放大器、或其任何组合。进一步地, 多级放大器106可包括运算放大器、功率放大器、分配放大器、或其任何组合。如图1中所解说的, 功率放大器102可包括多级放大器106。

[0022] 多级放大器106包括多个放大级。更具体而言, 例如, 多级放大器106 可包括第一级Gm1 110、第二级Gm2 112、阻尼级GmD 114和输出级Gm3 116。多个放大级可以允许多级放大器106以最小失真和最低功耗来放大输入信号 108并生成经放大输出信号120。

[0023] B类放大器可以仅放大输入信号108的波周期的一半。以增加的失真为代价, B类放大器具有高效率(即, 因为B类放大器的放大元件在一半时间被关闭), 结果导致减少的功耗。通过使用互补对, 多个B类放大器可被用于放大输入信号的两半, 由此减少了失真。然而, B类放大器的互补对可能经受交越失真, 其中在B类放大器之一正在关闭而另一B类放大器正开启时经历增加的失真。

[0024] 消除交越失真的一种方式是使用AB类放大器。在AB类放大器中, 每个器件可以放大信号的一半并在另一半期间传导相对小的量(即, 而非关闭)。失真的量取决于在没有信号时通过这两个设备的驻流(即, 静态电流)。该静态电流直接取决于偏置电压。AB类放大器具有比B类放大器更低的效率, 但具有增加的线性度。

[0025] G类和H类放大器通过在不增加失真的情况下获得提高效率来增强AB 类输出级。在G类放大器中, 轨切换被用以提高效率, 并且不同的电源电压可被用以容适输出信号120中的摆动。通常, 轨切换被用在输出级Gm3 116中, 因为输出级Gm3 116经历最大的电流摆动并且因此能获得效率上最大的提高。对于G类放大器, 可以使用多个分立的电源电压。对于H类放大器, 可以通过将电源电压匹配到输出信号120来使用无限可变的电源电压。将电源电压匹配到输出信号120有时可被称为包络跟踪。

[0026] 多级放大器106可进一步包括偏置电路系统118, 该偏置电路系统118可以设置输出级Gm3 116的静态电流, 藉此供应输出级Gm3 116的正确操作所要求的最小净空。如将在以下更完整地描述的, 偏置电路系统118可经由阻尼级GmD 114向输出级Gm3 116提供控制电压。

[0027] 图4是解说根据本发明的一示例性实施例的多级放大器200的框图。仅作为示例, 多级放大器200可包括图3的多级放大器106。多级放大器200可包括偏置电路系统218、第一

级Gm1 210、第二级Gm2 212、阻尼级GmD 214 和输出级Gm3 216。第一级Gm1 210可接收输入信号 $V_i$ 并输出电压 $V_{01}$ ,  $V_{01}$ 可被提供至第二级Gm2 212的输入。第二级Gm2 212可输出电压 $V_{02}$ ,  $V_{02}$ 可被提供至输出级Gm3 216的输入。输出级Gm3 216可输出一输出信号 $V_o$ 。输出级Gm3 216的输出可经由电容器C7耦合到参考电压, 其可包括负电源电压。

[0028] 第一级Gm1 210的输出也可被耦合到电容器C1, 该电容器C1可以耦合到并联的电阻器R1和电容器C1二者。进一步地, 电阻器R1和电容器C2可耦合到输出级Gm3 216的输出。第二级Gm2 212的输出可进一步耦合到输出级Gm3 216的输出(经由电容器C6)和阻尼级GmD 214的输出中的每一者。第二级Gm2 212的输出端还可经由电容器C5被耦合至阻尼级GmD 214的输入。

[0029] 偏置电路系统218的输出可经由电阻器R2被耦合到阻尼级GmD 214的输入, 并可输出控制电压 $V_B$ 。去往偏置电路系统218的附加反馈(未在图4 中示出)可被用以促进控制电压 $V_B$ 的生成, 控制电压 $V_B$ 被传递通过电阻器 R2和阻尼级GmD 214, 可生成输出级Gm3 216的操作所需的恰适静态电流。

[0030] 从阻尼级GmD 214的输出朝向阻尼级GmD 214的输入的阻抗可由耦合到电阻器R3(其进一步耦合到负电源电压)的电容器C3来近似。

[0031] 从阻尼级GmD 214的输出朝向多级放大器200的输出的阻抗可由耦合到电阻器R4(其进一步耦合到负电源电压)的电容器C4来近似。由阻尼级GmD 214、电阻器R2和电容器C5

形成的阻尼电路仿效了阻尼电阻  $R3 \approx \frac{1}{GmD}$  以及等效阻断电容  $C3 \approx GmD * R2 * C5$ 。

[0032] 图5是解说根据本发明的一示例性实施例的多级放大器400的电路图。多级放大器400可包括图3中解说的多级放大器106。多级放大器400包括第一级410、第二级412、阻尼级414、和输出级416。多级放大器400还可包括偏置电路系统500(见图6; 未在图5中示出)。控制电压 $V_{ctP}$ 和控制电压 $V_{ctN}$ 可从偏置电路系统500(见图6)提供。

[0033] 第一级410(其耦合到正电源电压 $V_{dd\_Buck}$ 和负电源电压 $V_{ss}$ )可接收输入信号408。根据一个示例性实施例, 正电源电压 $V_{dd\_Buck}$ 和电源电压 $V_{ss}$ (例如, 接地电压或负电源电压)可包括模拟电源(即, 并不根据输出信号 $V_{out}$ 变动)。第一级410的输出可被耦合到包括p沟道晶体管M11和n沟道晶体管M10的电流镜。p沟道晶体管M11的源极可被耦合到正电源电压 $V_{dd\_Buck}$ , 并且p沟道晶体管M11的栅极可被耦合到p沟道晶体管M11的漏极。p沟道晶体管M11的漏极也可耦合到n沟道晶体管M10的漏极。进一步地, n沟道晶体管M10 的源极可耦合到n沟道晶体管M12的漏极, 并且n沟道晶体管M10的栅极可耦合到第一级410的输出。n沟道晶体管M12的栅极配置成接收偏置电压, 并且n沟道晶体管M12的源极耦合到负电源电压 $V_{ss}$ 。此外, 放大器400包括n 沟道晶体管M9, 其具有耦合到第一级410的输出的栅极、耦合到节点N1的漏极、以及耦合到n沟道晶体管M10的源极和n沟道晶体管M12的漏极的源极。

[0034] 第二级412可包括p沟道晶体管M3和p沟道晶体管M3'。p沟道晶体管 M3的源极和p沟道晶体管M3' 的源极可各自耦合到正电源电压 $V_{dd\_Buck}$ 。进一步地, p沟道晶体管M3的栅极和p沟道晶体管M3' 的栅极可各自耦合到p沟道晶体管M11的栅极。

[0035] 阻尼级414可以是输出级416的电流源和阻尼级。由此, 阻尼级414也可被称为电源级。阻尼级414(其可为多级放大器400提供必需的阻尼)也可被重用作第二级412的电流源。阻尼级414可包括n沟道晶体管M4、n沟道晶体管M4'、和n沟道晶体管M5。注意到, 阻尼级414

还可包括耦合到n沟道晶体管M4、n沟道晶体管M4'、和n沟道晶体管M5中的一者或多者的各种电容器和/或电阻器。n沟道晶体管M4的栅极和n沟道晶体管M4'的栅极可被耦合到控制电压 $V_{ctP}$ ，并且n沟道晶体管M5的栅极可被耦合到控制电压 $V_{ctN}$ 。控制电压 $V_{ctP}$ 和控制电压 $V_{ctN}$ （其可由偏置电路系统500提供（参见图6））可设置输出级416的正确操作所需要的静态电流。

[0036] n沟道晶体管M4的漏极可耦合到p沟道晶体管M3的漏极，并且n沟道晶体管M4的源极可耦合到可变负电源电压 $V_{neg}$ 。n沟道晶体管M4'的漏极可耦合到电流源I，该电流源I可进一步耦合到正电源电压 $V_{dd\_Buck}$ 。n沟道晶体管M4'的源极可被耦合至可变负电源电压 $V_{neg}$ 。进一步地，n沟道晶体管M5的漏极可耦合到p沟道晶体管M3'的漏极，并且n沟道晶体管M5的源极可耦合到可变负电源电压 $V_{neg}$ 。

[0037] 输出级416可包括p沟道晶体管M2和n沟道晶体管M1。P沟道晶体管M2的源极可耦合到可变正电源电压 $V_{pos}$ ，并且p沟道晶体管M2的漏极可耦合到n沟道晶体管M1的漏极。p沟道晶体管M2的漏极也可耦合到输出信号 $V_{out}$ ，并且p沟道晶体管M2的栅极可耦合到阻尼级414的n沟道晶体管M4的漏极。p沟道晶体管M2的栅极处的电压 $V_{gp}$ 可被提供给偏置电路系统500（见图6）。n沟道晶体管M1的源极可耦合到可变负电源电压 $V_{neg}$ ，并且n沟道晶体管M1的栅极可耦合到阻尼级414的n沟道晶体管M5的漏极和p沟道晶体管M3'的漏极。n沟道晶体管M1的栅极处的电压 $V_{gn}$ 可被提供给偏置电路系统500（见图6）。

[0038] 输出级416进一步包括n沟道晶体管M2'，其具有耦合到可变正电源电压 $V_{pos}$ 的漏极、以及耦合到输出信号 $V_{out}$ 和n沟道晶体管M1的漏极中的每一者的源极。相应地，输出级416包括输出路径，该输出路径包括p沟道晶体管M2和n沟道晶体管M1，输出级416还包括另一输出路径，该另一输出路径包括n沟道晶体管M2'和n沟道晶体管M1，其中n沟道晶体管M2'与p沟道晶体管M2并联。

[0039] n沟道晶体管M2'的栅极耦合到p沟道晶体管M7的漏极和n沟道晶体管M8的漏极中的每一者。此外，n沟道晶体管M8的源极耦合到可变负电源电压 $V_{neg}$ ，并且n沟道晶体管M8的栅极配置成接收控制电压 $V_b$ 。此外，p沟道晶体管M7的源极被耦合到正电源电压 $V_{dd\_Buck}$ ，并且p沟道晶体管M7的栅极被耦合到p沟道晶体管M6的栅极，该p沟道晶体管M6的源极耦合到正电源电压 $V_{dd\_Buck}$ 。P沟道晶体管M6进一步包括耦合到节点N1和p沟道晶体管M6的栅极的漏极。应当注意，晶体管M6、M7、M8和M9被配置成激励包括n沟道晶体管M2'和n沟道晶体管M1的输出路径。进一步注意到，n沟道晶体管M4'为n沟道晶体管M2'提供了反馈偏置电流控制路径，并且配置成为输出级416设置静态电流。

[0040] 如本领域普通技术人员将领会的，为了达成电压效率，输出级416应当用最小电源电压来操作。进一步地，由于高峰均比，在低和中范围电压处的效率十分重要，由此，期望非常低电压的操作。如本领域普通技术人员将会领会的，多级放大器400的p沟道晶体管M2和n沟道晶体管M1的正确操作所要求的最小净空为 $V_{pos}-V_{neg}>V_{gsM2}+V_{dsatM4}$ ，其中 $V_{gsM2}$ 是p沟道晶体管M2从栅极到源极的电压，而 $V_{dsatM4}$ 是满足饱和操作并且由此防止n沟道晶体管M4在三极管区中操作所要求的n沟道晶体管M4从漏极到源极的最小电压。

[0041] 根据本发明的示例性实施例，若放大器500的电源电压被减小超出阈值（即，减小超出p沟道晶体管M2传导的值），则n沟道晶体管M2'可被激活用于放大器500的继续操作。

[0042] 例如，若 $V_{pos}-V_{neg}<V_{gsM2}+V_{dsatM4}$ ，则p沟道晶体管M2可被截止，n沟道晶体管M2'可

被导通,并且由此输出级Gm3416可继续用最小电源电压来操作。作为一个示例,n沟道晶体管M2'和n沟道晶体管M1可各自在可变正电源电压 $V_{pos}$ 和可变负电源电压 $V_{neg}$ 中的每一个的绝对值小于0.40伏时导电。作为一个更具体的示例,n沟道晶体管M2'和n沟道晶体管M1可各自在可变正电源电压 $V_{pos}$ 基本上等于0.1伏或更高,并且可变负电源电压 $V_{neg}$ 基本上等于-0.1伏或更低时导电。注意到,即使可变正电源电压 $V_{pos}$ 和可变负电源电压 $V_{neg}$ 基本上等于零,n沟道晶体管M2'和n沟道晶体管M1各自也可导电。相应地,对于偏置,不要求可变正电源电压 $V_{pos}$ 和可变负电源电压 $V_{neg}$ 的最小值。如本领域中普通技术人员将会领会的,通过减少放大器500中的电源轨,放大器500的功耗可被降低。

[0043] 参见图2和5,放大器400的功率输出级可要求正电源电压(例如,正电源电压 $V_{pos}$ )为大约0.1伏或更高,并且负电源电压(例如,负电源电压 $V_{neg}$ )为大约-0.1伏或更低。然而,如以上所提及的,即使可变正电源电压 $V_{pos}$ 和可变负电源电压 $V_{neg}$ 基本上等于零,输出级内的包括n沟道晶体管M2'和n沟道晶体管M1的路径仍可导电。

[0044] 如本领域普通技术人员将会领会的,放大器400并不要求输出级416中的最小电源电压,并且因此相比于可能要求 $\pm 0.45$ 伏电源电压的常规放大器而言,放大器400可允许输出级416中大幅(例如,4.5倍)的功率降低。

[0045] 如本领域普通技术人员将会领会的,配置成用于偏置多级放大器的电路系统可配置成维持该多级放大器的输出级中的静态电流。图6解说了根据本发明的示例性实施例的偏置电路500。偏置电路500被配置用于生成控制电压 $V_{ctN}$ (其被传达到n沟道晶体管M5(见图5)的栅极)以及控制电压 $V_{ctP}$ (其被传达到n沟道晶体管M4的栅极和n沟道晶体管M4'的栅极)。应注意,偏置电路500可被用来设置输出级416的静态电流以及设置输出级416中的p沟道晶体管M2和n沟道晶体管M2'之间的转移。偏置电路系统518包括复制电流级520、最小值选择器522、和误差放大器524。

[0046] 复制电流级520可包括p沟道晶体管M15、p沟道晶体管M16、p沟道晶体管M2/N、n沟道晶体管M17、和n沟道晶体管M1/K。p沟道晶体管M2/N的大小可以基本上等于p沟道晶体管M2(见图5)的大小除以整数N。n沟道晶体管M1/K的大小可以基本上等于n沟道晶体管M1(见图5)的大小除以整数K。

[0047] p沟道晶体管M15的源极和p沟道晶体管M16的源极可各自耦合到正轨电压 $V_{dd\_rx}$ 。同样,p沟道晶体管M15的栅极可耦合到第二p沟道晶体管M16的栅极、p沟道晶体管M15的漏极、和n沟道晶体管M17的漏极中的每一者。n沟道晶体管M17的栅极可耦合到电压 $V_b$ , $V_b$ 可以是用来设置n沟道晶体管M1/K的漏极电压的任意电压。注意到,电压 $V_b$ 可以被设置成使得n沟道晶体管M1/K的漏极电压在零信号条件下(例如,0.0V)基本接近于输出电压。n沟道晶体管M17的源极可以耦合到n沟道晶体管M1/K的漏极,并且n沟道晶体管M1/K的栅极可以耦合到电压 $V_{gn}$ ,该 $V_{gn}$ 可包括图5的电压 $V_{gn}$ 。n沟道晶体管M1/K的源极可被耦合至可变负电源轨 $V_{neg}$ 。

[0048] p沟道晶体管M16的漏极可经由电阻器R5耦合至可变负电源电压 $V_{neg}$ 。p沟道晶体管M16的漏极处的电压可包括节点N2处的偏置电压 $V_{B1}$ 。如本领域普通技术人员将会领会的,电流(其为通过晶体管M1(见图5)传达的电流的经缩放版本)通过电阻器R5被传达以生成在N2节点处的偏置电压 $V_{B1}$ 。

[0049] p沟道晶体管M2/N的源极可耦合到可变正电源轨 $V_{pos}$ 并且p沟道晶体管M2/N的栅

极可被耦合到电压 $V_{gp}$ ,  $V_{gp}$ 可包括图5的电压 $V_{gp}$ 。p沟道晶体管M2/N的漏极可经由电阻器R6耦合至可变负电源轨 $V_{neg}$ 。p沟道晶体管M2/N的漏极处的电压可包括节点N3处的偏置电压 $V_{B2}$ 。如本领域普通技术人员将会领会的, 电流(其为通过晶体管M2(见图5)传达的电流的经缩放版本)通过电阻器R6被传达以生成在N3节点处的偏置电压 $V_{B2}$ 。

[0050] 此外, 根据本发明的一示例性实施例, 偏置电路500包括n沟道晶体管M2'/N、p沟道晶体管M18和p沟道晶体管M19。p沟道晶体管M18的漏极被耦合到节点N4, 并且p沟道晶体管M18的源极被耦合到正轨电压 $V_{dd\_rx}$ 。进一步地, p沟道晶体管M19的源极被耦合到正轨电压 $V_{dd\_rx}$ , 并且p沟道晶体管M19的漏极被耦合到p沟道晶体管M19的栅极和n沟道晶体管M2'/N的漏极中的每一者。此外, n沟道晶体管M2'/N的栅极被耦合到电压 $V_{gn\_pls}$ , 并且n沟道晶体管M2'/N的漏极被耦合到输出电压 $V_{out}$ 。p沟道晶体管M2'/N的大小可以基本上等于p沟道晶体管M2'(见图5)的大小除以整数N。

[0051] p沟道晶体管M18的漏极处的电压可包括节点N4处的偏置电压 $V_{B3}$ 。如本领域普通技术人员将会领会的, 复制电流(其为通过晶体管M2'(见图5)传达的电流的经缩放版本)可通过电阻器R6被传达以生成在N4节点处的偏置电压 $V_{B3}$ 。注意到, 若图4的晶体管M2和M2'二者都在导电, 则经由p沟道晶体管M2'/N生成的复制电流可被添加到经由p沟道晶体管M2/N生成的复制电流上以生成偏置电压, 其存在于节点N3和N4处。

[0052] 经由n沟道晶体管M2'/N的并联电流路径可确保维持正侧静态电流(即, 通过n沟道晶体管M2'和p沟道晶体管M2中的一者或多者的电流)。进一步地, 在相对较大的负电压摆动处(例如,  $V_{neg}$ 的绝对值大于0.5V), 正侧静态电流由p沟道晶体管M2设置。在中等大小的负电压摆动处(即,  $V_{neg}$ 的绝对值在0.4-0.5伏之间), 正侧静态电流由p沟道晶体管M2和n沟道晶体管M2'二者设置。在相对较低的负电压摆动处(例如,  $V_{neg}$ 的绝对值小于0.4V), 正侧静态电流由n沟道晶体管M2'设置。

[0053] 所生成的偏置电压二者(即, 偏置电压 $V_{B1}$ 和偏置电压 $V_{B2}$ 、偏置电压 $V_{B1}$ 和偏置电压 $V_{B3}$ 、或者偏置电压 $V_{B1}$ 和偏置电压 $V_{B2}$ 与 $V_{B3}$ 的组合)可被提供给最小值选择器522。最小值选择器522可以输出所确定的电压 $V_{det}$ , 其可以是这两个接收到的偏置电压的平均值——若这两个偏置电压相对接近(即, 小于最小值选择器522中使用的晶体管的饱和电压(称为最小值选择器晶体管饱和电压))。若一个偏置电压比另一个偏置电压大得多(例如, 当AB类放大器正在激励高电流时), 则最小值选择器522可以输出较小的那个偏置电压作为所确定电压 $V_{det}$ 。

[0054] 所确定的电压 $V_{det}$ 可以被提供给误差放大器460, 其可以将所选择的偏置电压(即, 所确定的电压 $V_{det}$ )与参考电压 $V_{ref}$ 作比较以基于负反馈来设置控制电压 $V_{ctP}$ 和控制电压 $V_{ctN}$ 。误差放大器460可由此输出控制电压 $V_{ctP}$ 和控制电压 $V_{ctN}$ 。

[0055] 图7是解说利用0.1伏净空的放大器400的仿真结果的标绘600。波形602描绘了可变正电源轨(例如, 图5的可变正电源轨 $V_{pos}$ ), 波形604描绘了可变负电源轨(例如, 图5的可变负电源轨 $V_{neg}$ ), 并且波形606描绘了输出电压(例如, 图5的输出电压 $V_{out}$ )。如标绘600中所解说的, 波形602充分地跟踪波形606的正电压, 而波形604充分地跟踪波形606的负电压。

[0056] 图8是解说根据一个或多个示例性实施例的方法700的流程图。方法700可包括若输出级的正电源电压等于或大于阈值电压, 则用输出级的第一和第二晶体管生成输出(由附图标记702描绘)。方法700还可包括若正电源电压小于该阈值电压, 则用输出级的第二

晶体管和第三晶体管生成输出(由附图标记 704描绘)。

[0057] 图9是解说根据一个或多个示例性实施例的另一方法750的流程图。方法 750可包括若放大器的输出级的正电源电压大于阈值电压,则经由该输出级的第一路径传达输出(由附图标记752描绘)。方法750还可包括若输出级的正电源电压小于或等于该阈值电压,则经由输出级的第二(不同)路径传达该输出(由附图标记754描绘)。

[0058] 相比于配置成接收等于大约0.45伏的正电源电压 $V_{pos}$ 和等于大约-0.45伏的负电源电压 $V_{neg}$ 的功率放大器常规输出级而言,本发明包括可在接收大约等于0.1伏或更高的正电源电压和大约等于-0.1伏或更低的负电源电压之时操作的功率放大器,由此节约了大量的功率。

[0059] 本领域技术人员应理解,信息和信号可使用各种不同技术和技艺中的任何一种来表示。例如,贯穿上面描述始终可能被述及的数据、指令、命令、信息、信号、位(比特)、码元、和码片可由电压、电流、电磁波、磁场或磁粒子、光场或光粒子、或其任何组合来表示。

[0060] 本领域的技术人员将进一步领会,结合本文中所公开的示例性实施例来描述的各种说明性逻辑框、模块、电路、和算法步骤可以实现为电子硬件、计算机软件、或两者的组合。为清楚地解说硬件与软件的这一可互换性,各种解说性组件、块、模块、电路、和步骤在上面是以其功能性的形式作一般化描述的。此类功能性是被实现为硬件还是软件取决于具体应用和施加于整体系统的设计约束。技术人员可针对每种特定应用以不同方式来实现所描述的功能性,但此类实现决策不应被解读为致使脱离本发明的示例性实施例的范围。

[0061] 结合本文中公开的示例性实施例描述的各种示例性逻辑框、模块、以及电路可用通用处理器、数字信号处理器(DSP)、专用集成电路(ASIC)、现场可编程门阵列(FPGA)或其他可编程逻辑器件、分立的门或晶体管逻辑、分立的硬件组件、或其设计成执行本文中描述的功能的任何组合来实现或执行。通用处理器可以是微处理器,但在替换方案中,该处理器可以是任何常规的处理器、控制器、微控制器、或状态机。处理器还可以被实现为计算设备的组合,例如DSP与微处理器的组合、多个微处理器、与DSP核心协同的一个或更多个微处理器、或任何其他此类配置。

[0062] 在一个或多个示例性实施例中,所描述的功能可在硬件、软件、固件或其任何组合中实现。如果在软件中实现,则各功能可以作为一条或多条指令或代码存储在计算机可读介质上或藉其进行传送。计算机可读介质包括计算机存储介质和通信介质两者,包括促成计算机程序从一地向另一地转移的任何介质。存储介质可以是能被计算机访问的任何可用介质。作为示例而非限定,这样的计算机可读介质可包括RAM、ROM、EEPROM、CD ROM或其它光盘存储、磁盘存储或其它磁存储设备、或能被用来携带或存储指令或数据结构形式的期望程序代码且能被计算机访问的任何其它介质。任何连接也被正当地称为计算机可读介质。例如,如果软件是使用同轴电缆、光纤电缆、双绞线、数字订户线(DSL)、或诸如红外、无线电、以及微波之类的无线技术从web网站、服务器、或其它远程源传送而来,则该同轴电缆、光纤电缆、双绞线、DSL、或诸如红外、无线电、以及微波之类的无线技术就被包括在介质的定义之中。如本文中所使用的盘(Disk)和碟(disc)包括压缩碟(CD)、激光碟、光碟、数字多用碟(DVD)、软盘和蓝光碟,其中盘往往以磁的方式再现数据,而碟用激光以光学方式再现数据。上述的组合也应被包括在计算机可读介质的范围内。

[0063] 提供了先前对所公开的示例性实施例的描述是为了使得本领域任何技术人员皆

能够制作或使用本发明。对这些示例性实施例的各种修改对于本领域技术人员将是显而易见的,并且本文中定义的一般原理可被应用于其他实施例而不会脱离本发明的精神或范围。因此,本发明并非意在被限定于本文中所示出的示例性实施例,而是应当被授予与本文中所公开的原理和新颖性特征相一致的最广义的范围。

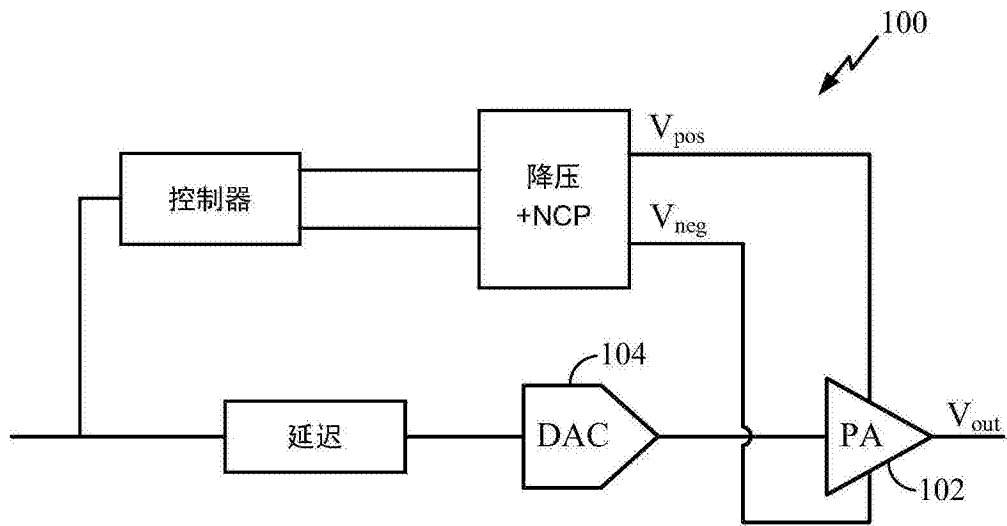


图1

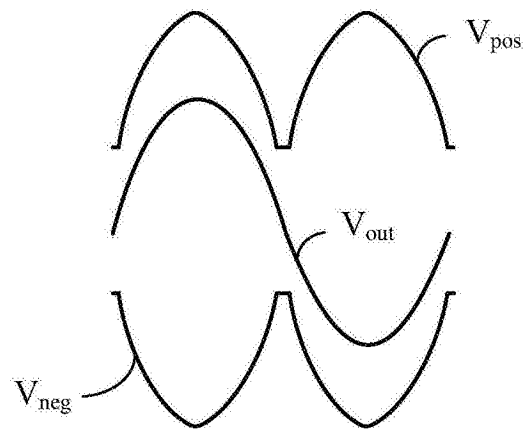


图2



图3

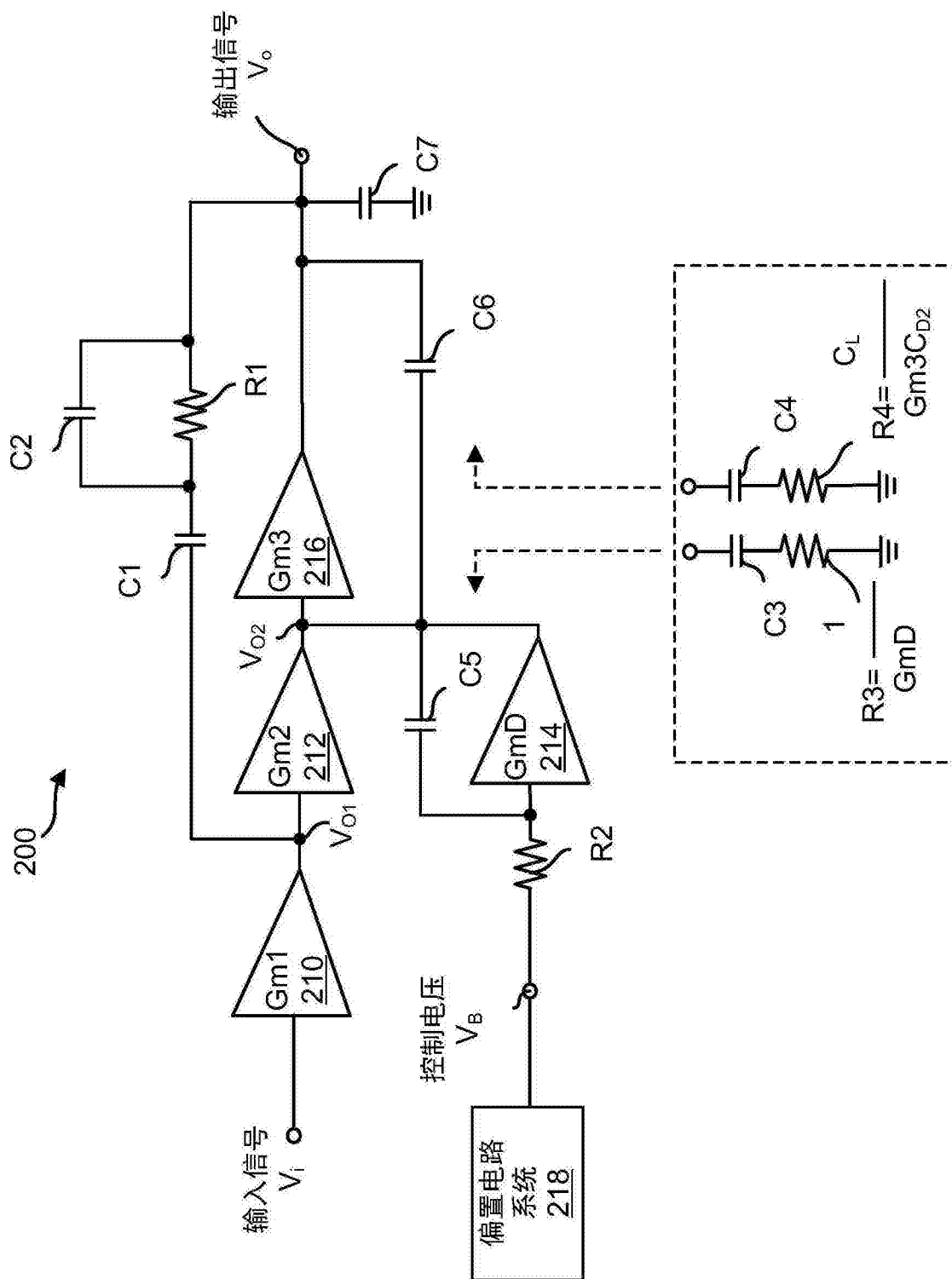


图4

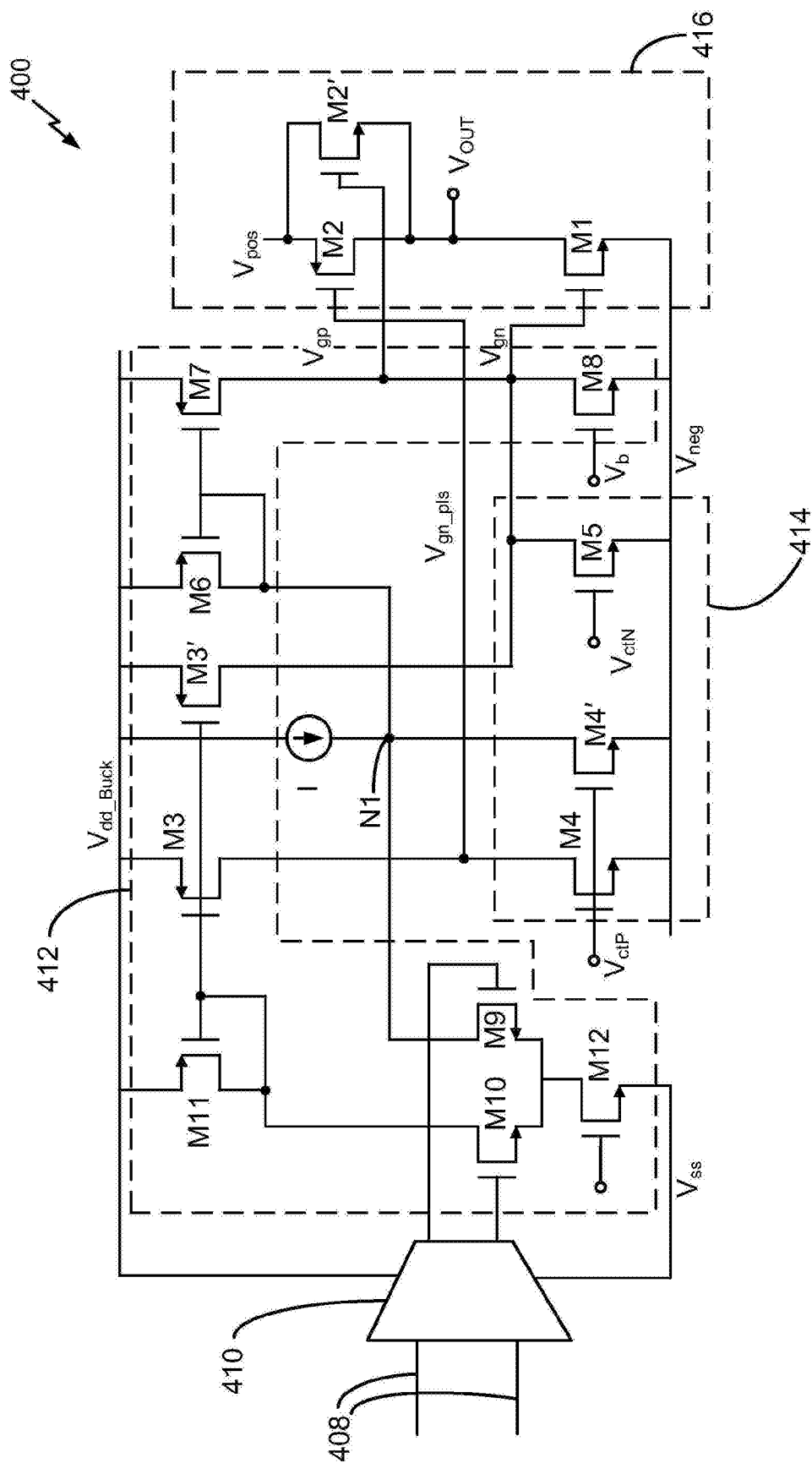


图5

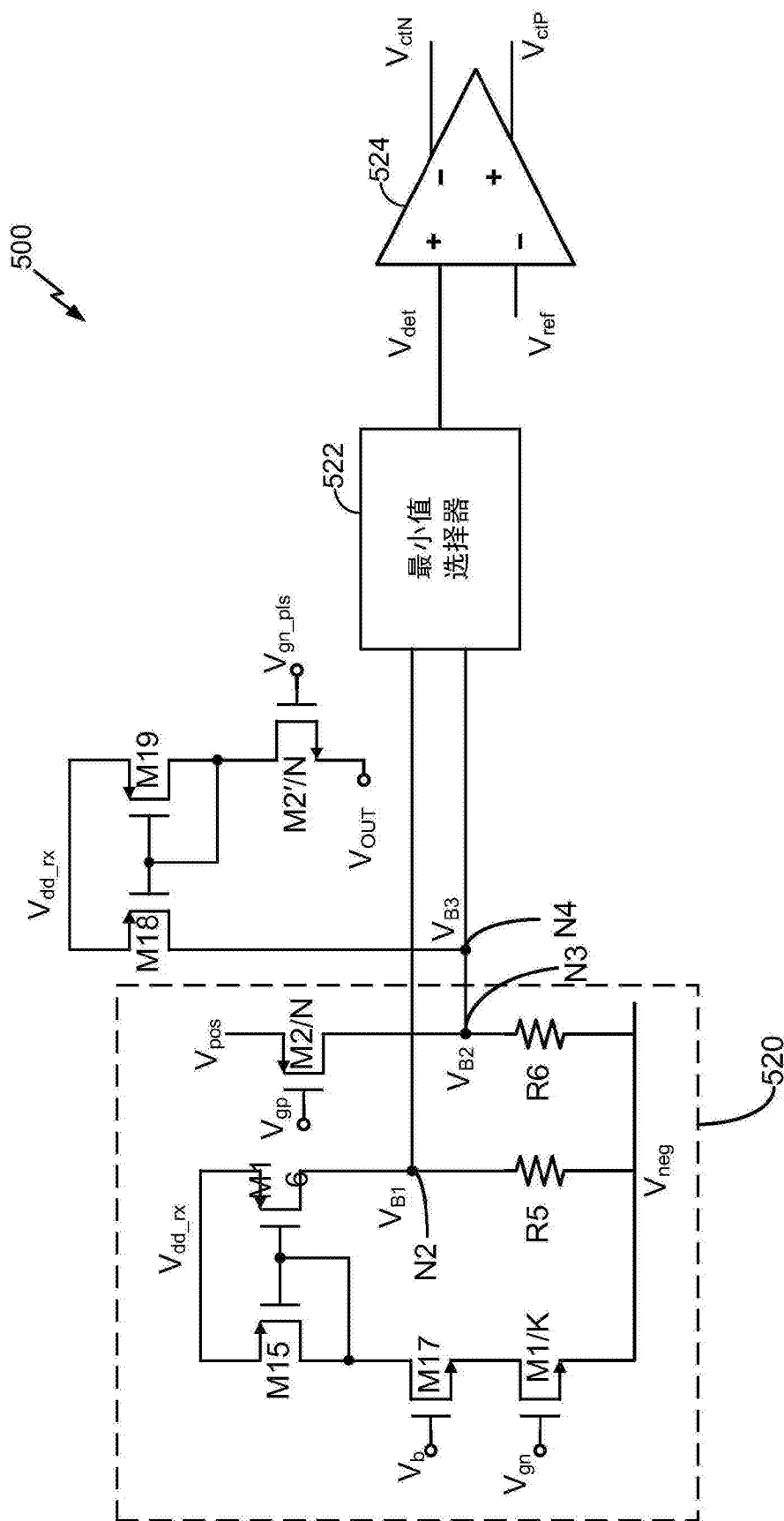


图6

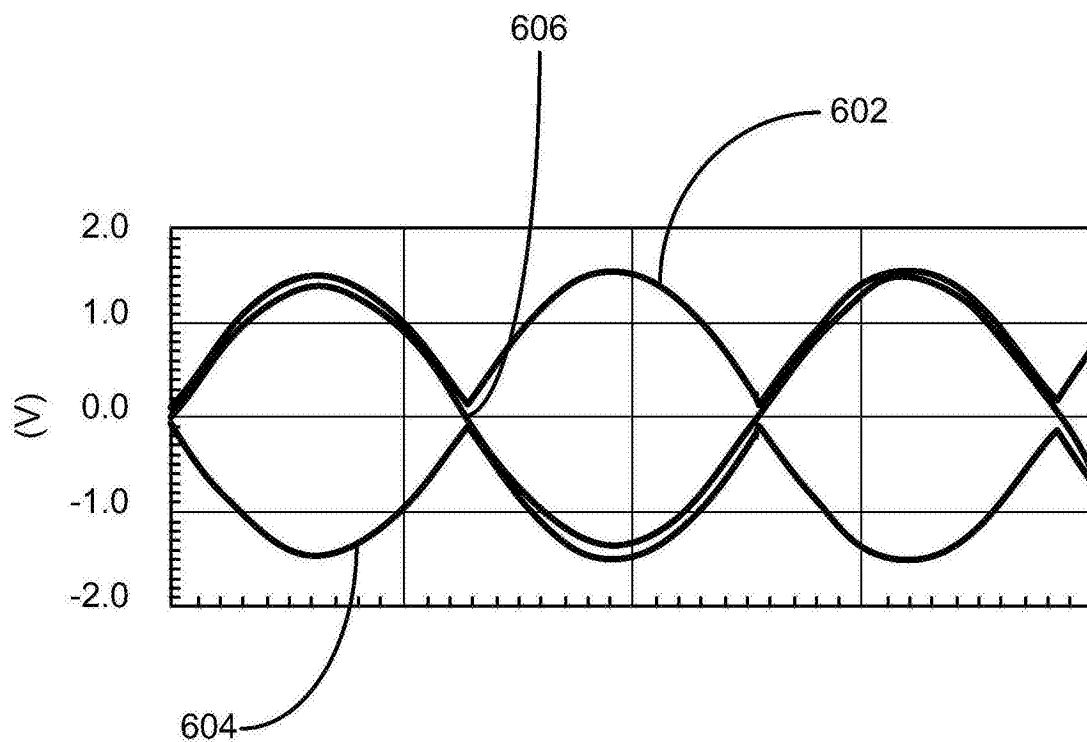


图7

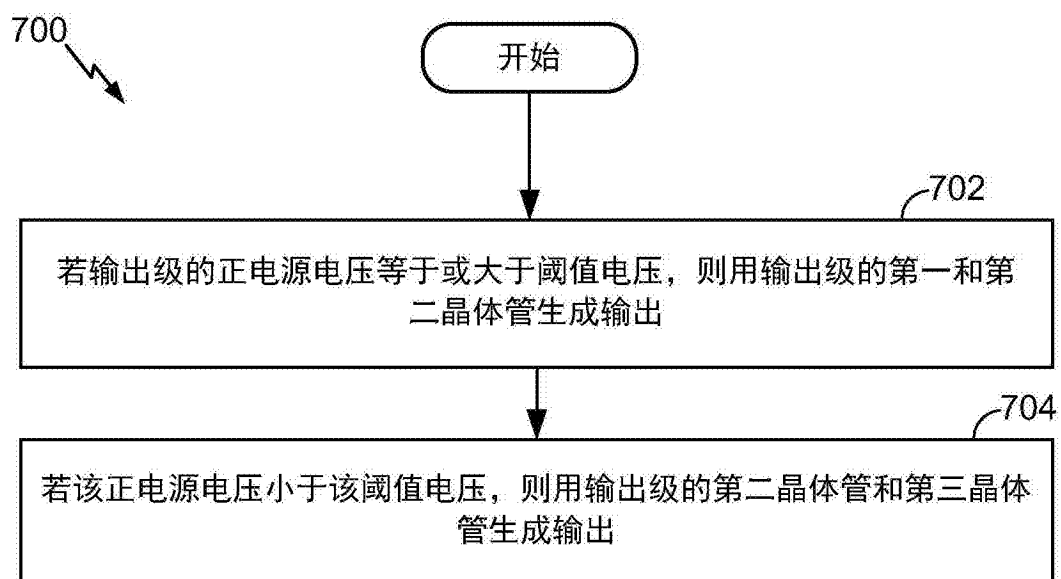


图8

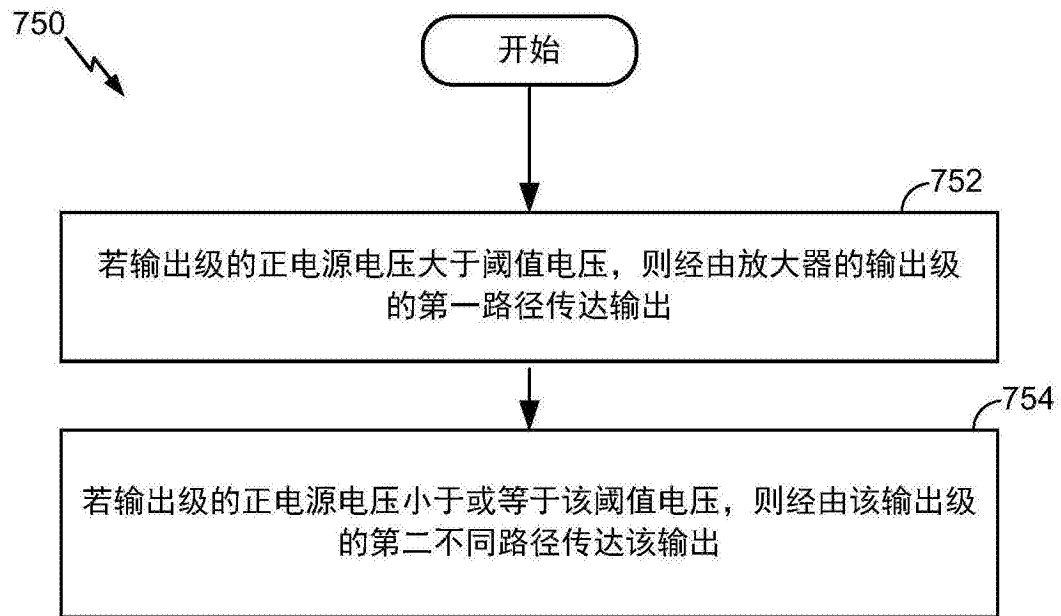


图9