

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】令和6年12月27日(2024.12.27)

【公開番号】特開2023-99382(P2023-99382A)

【公開日】令和5年7月13日(2023.7.13)

【年通号数】公開公報(特許)2023-131

【出願番号】特願2022-9(P2022-9)

【国際特許分類】

H01L 27/146(2006.01)

10

H04N 25/70(2023.01)

【F I】

H 0 1 L 27/146 A

H 0 1 L 27/146 D

H 0 4 N 5/369

【手続補正書】

【提出日】令和6年12月18日(2024.12.18)

【手続補正1】

【補正対象書類名】特許請求の範囲

20

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

複数の画素を有する画素アレイ領域と、前記画素アレイ領域の周辺に配置された周辺領域とを含む半導体層を有する光電変換装置であって、

前記半導体層は、第1面および第2面を有し、

前記画素アレイ領域の各画素は、前記第1面の側に配置された第1導電型の第1半導体領域と、前記第2面の側に配置された第2導電型の第2半導体領域と、を含み、前記第1半導体領域と前記第2半導体領域との間に、アバランシェ増倍動作を引き起こしうる所定電圧が供給され、

前記周辺領域は、前記第1面の側に配置された前記第1導電型の第3半導体領域と、前記第3半導体領域から離隔して配置された前記第2導電型の第4半導体領域と、を含み、前記第4半導体領域は、前記第2面に対して平行に延びた延設部を含み、前記第3半導体領域と前記第4半導体領域との間に電圧が供給され、

前記第4半導体領域は、前記第2面から前記第1面に延伸する部分を含み、

前記延伸する部分は、前記第1半導体領域と前記第3半導体領域との間に配置されてい
る、

ことを特徴とする光電変換装置。

40

【請求項2】

前記第3半導体領域と前記第4半導体領域との間に供給される電圧が前記所定電圧である、

ことを特徴とする請求項1に記載の光電変換装置。

【請求項3】

前記第1面からの前記延設部の深さは、前記第1面からの前記第2半導体領域の深さと等しい、

ことを特徴とする請求項1又は2に記載の光電変換装置。

【請求項4】

前記第2半導体領域および前記延設部に接するように配置されたピニング層を更に備え

50

る、

ことを特徴とする請求項 1 乃至 3 のいずれか 1 項に記載の光電変換装置。

【請求項 5】

前記第 1 面からの前記第 3 半導体領域の深さは、前記第 1 面からの前記第 1 半導体領域の深さと等しい、

ことを特徴とする請求項 1 又は 2 に記載の光電変換装置。

【請求項 6】

前記画素アレイ領域と前記周辺領域との間に前記第 2 導電型の分離領域が配置されている、

ことを特徴とする請求項 1 乃至 4 のいずれか 1 項に記載の光電変換装置。 10

【請求項 7】

前記第 4 半導体領域と前記分離領域とが電気的に接続されている、

ことを特徴とする請求項 6 に記載の光電変換装置。

【請求項 8】

前記分離領域の中に溝が設けられ、少なくとも前記溝の表面を覆うように絶縁体が配置されている、

ことを特徴とする請求項 6 又は 7 に記載の光電変換装置。

【請求項 9】

前記溝は、前記半導体層を貫通するように配置されている、

ことを特徴とする請求項 8 に記載の光電変換装置。 20

【請求項 10】

前記溝は、前記分離領域を前記画素アレイ領域の側の第 1 分離領域と前記周辺領域の側の第 2 分離領域とに電気的に分離するように配置されている、

ことを特徴とする請求項 9 に記載の光電変換装置。

【請求項 11】

前記第 1 分離領域に対して電位を与える第 1 導電路、および、前記第 2 分離領域に対して電位を与える第 2 導電路が前記半導体層に対して積層された配線構造の中に設けられている、

ことを特徴とする請求項 10 に記載の光電変換装置。 30

【請求項 12】

前記第 1 導電路と前記第 2 導電路とは、前記配線構造の中において電気的に接続されている、

ことを特徴とする請求項 11 に記載の光電変換装置。

【請求項 13】

前記分離領域の中に溝が設けられ、

前記第 2 半導体領域および前記第 4 半導体領域に接するように、かつ、前記溝の表面を覆うように配置されたピニング層を更に備える、

ことを特徴とする請求項 6 又は 7 に記載の光電変換装置。

【請求項 14】

前記複数の画素における互いに隣り合う画素の間に前記第 2 導電型の分離領域が配置されている、

ことを特徴とする請求項 6 乃至 13 のいずれか 1 項に記載の光電変換装置。 40

【請求項 15】

前記第 2 面の上に配置された遮光膜を更に備え、

前記遮光膜は、前記第 4 半導体領域と電気的に接続されている、

ことを特徴とする請求項 1 乃至 14 のいずれか 1 項に記載の光電変換装置。

【請求項 16】

前記周辺領域には、前記第 3 半導体領域を含む複数の第 3 半導体領域が所定ピッチで配置され、

前記所定ピッチは、前記複数の画素の配列ピッチよりも大きい、 50

ことを特徴とする請求項 1 乃至 15 のいずれか 1 項に記載の光電変換装置。

【請求項 17】

前記第 4 半導体領域は、前記延設部から前記第 1 面に向かって突出した突出部を更に含む、

ことを特徴とする請求項 1 乃至 16 のいずれか 1 項に記載の光電変換装置。

【請求項 18】

前記延設部には、前記第 3 半導体領域を含む複数の第 3 半導体領域が所定ピッチで配置され、

前記第 4 半導体領域は、前記延設部から前記第 1 面に向かって突出した複数の突出部を更に含み、10

前記複数の突出部は、前記所定ピッチで配置されている、

ことを特徴とする請求項 1 乃至 15 のいずれか 1 項に記載の光電変換装置。

【請求項 19】

前記複数の第 3 半導体領域および前記複数の突出部は、平面視において交互に配置されている、

ことを特徴とする請求項 18 に記載の光電変換装置。

【請求項 20】

前記第 4 半導体領域は、前記延設部から前記第 1 面に向かって突出した複数の第 2 突出部を更に含み、20

前記複数の第 2 突出部は、前記所定ピッチで配置され、

前記複数の突出部および前記複数の第 2 突出部は、平面視において交互に配置されている、

ことを特徴とする請求項 18 に記載の光電変換装置。

【請求項 21】

前記複数の第 2 突出部は、前記第 2 面からの深さが前記複数の突出部より小さく、平面視において前記複数の第 3 半導体領域と重なるように配置されている、

ことを特徴とする請求項 20 に記載の光電変換装置。

【請求項 22】

前記複数の画素における互いに隣り合う画素の間に前記第 2 導電型の画素分離領域が配置され、30

前記第 1 面に平行かつ前記複数の突出部の配列方向において、前記複数の突出部の各々の幅は、前記画素分離領域の幅より大きい、

ことを特徴とする請求項 18 乃至 21 のいずれか 1 項に記載の光電変換装置。

【請求項 23】

前記第 4 半導体領域は、前記延設部に接するように前記延設部と前記第 1 面との間に前記延設部に沿って配置された少なくとも 1 つの第 2 延設部を更に含む、

ことを特徴とする請求項 18 乃至 22 のいずれか 1 項に記載の光電変換装置。

【請求項 24】

前記周辺領域は、前記第 3 半導体領域と前記第 4 半導体領域との間に、前記第 3 半導体領域に近接して配置され、前記第 1 半導体領域よりも前記第 1 導電型の不純物濃度が低い前記第 1 導電型の第 5 半導体領域を更に含む、40

ことを特徴とする請求項 1 乃至 23 のいずれか 1 項に記載の光電変換装置。

【請求項 25】

前記第 2 導電型の前記第 4 半導体領域は、前記第 2 面に沿って配置されたピニング層によって前記半導体層における前記第 2 面の近傍に誘起される電荷によって形成される、

ことを特徴とする請求項 1 乃至 3 のいずれか 1 項に記載の光電変換装置。

【請求項 26】

前記第 5 半導体領域は、前記第 3 半導体領域を取り囲むように配置されている、

ことを特徴とする請求項 24 に記載の光電変換装置。

【請求項 27】

10

20

30

40

50

前記延伸する部分の端は、前記第1面から離間している、
ことを特徴とする請求項1乃至26のいずれか1項に記載の光電変換装置。

【請求項28】

請求項1乃至27のいずれか1項に記載の光電変換装置と、
前記光電変換装置が出力する信号を処理する信号処理部と、を有することを特徴とする
光電変換システム。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】0006

【補正方法】変更

10

【補正の内容】

【0006】

20

本発明の1つの側面は、複数の画素を有する画素アレイ領域と、前記画素アレイ領域の周辺に配置された周辺領域とを含む半導体層を有する光電変換装置に係り、前記半導体層は、第1面および第2面を有し、前記画素アレイ領域の各画素は、前記第1面の側に配置された第1導電型の第1半導体領域と、前記第2面の側に配置された第2導電型の第2半導体領域と、を含み、前記第1半導体領域と前記第2半導体領域との間に、アバランシェ増倍動作を引き起こしうる所定電圧が供給され、前記周辺領域は、前記第1面の側に配置された前記第1導電型の第3半導体領域と、前記第3半導体領域から離隔して配置された前記第2導電型の第4半導体領域と、を含み、前記第4半導体領域は、前記第2面に対して平行に延びた延設部を含み、前記第3半導体領域と前記第4半導体領域との間に電圧が供給され、前記第4半導体領域は、前記第2面から前記第1面に延伸する部分を含み、前記延伸する部分は、前記第1半導体領域と前記第3半導体領域との間に配置されている。

30

40

50