

公告本

389879

申請日期	87 年 3 月 23 日
案 號	87104313
類 別	G06T/00

A4
C4

389879

(以上各欄由本局填註)

發 明 專 利 說 明 書

一、發明 名稱	中 文	資訊處理裝置及資訊處理方法
	英 文	Information processing apparatus and information processing method
二、發明 創作人	姓 名	(1) 鈴置雅一
	國 籍	(1) 日本 (1) 日本國東京都港區赤坂七——— 新力電腦娛樂股份有限公司
	住、居所	
三、申請人	姓 名 (名稱)	(1) 新力電腦娛樂股份有限公司 株式会社ソニー・コンピュータエンタテインメント
	國 籍	(1) 日本 (1) 日本國東京都港區赤坂七丁目一番一號
	住、居所 (事務所)	
	代 表 人 姓 名	(1) 德中暉久

裝 訂 線

經濟部中央標準局員工消費合作社印製

(由本局填寫)

承辦人代碼：
大類：
IPC分類：

A6
B6

本案已向：

國(地區) 申請專利，申請日期： 案號： 有 無主張優先權

日本 1997年3月27日 9-074931 有主張優先權

有關微生物已寄存於： 寄存日期： 寄存號碼：

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

經濟部中央標準局員工消費合作社印製

五、發明說明(1)

本發明之背景

就大體而論，本發明係關於資訊處理裝置和資訊處理方法。更特別者，本發明係關於資訊處理裝置和資訊處理方法，其中且因此，典型，許多CPU同時產生其各自之指令且依照指配給CPU之優先次序轉移所產生之指令至製圖單元以便容許經由該製圖單元進行製圖處理而具有高程度之效率。

關於近年來所完成之較大規模的LSI之積體，可將許多相同電路平行佈置在一個LSI中，藉以容許增加所進行之處理的速率。附帶說明，近年來所製造之視頻遊戲系統包括一只中央處理單元(CPU)和一製圖單元。接收資料(其代表自控制器欲顯示之多角形)，CPU對於該資料進行2-維或3-維座標變換及創造使用於繪製該多角形在一個2維圖框緩衝器上之一列表的繪圖指令。然後，CPU轉移該列表(在下文中稱為顯示列表)至該製圖單元以便依照顯示列表繪出多角形。

然而，關於一種系統，其中重複進行許多簡單操作，例如在具有製圖單元之情況，經由採用並行處理技術來改良處理系統的流通量之效果更為有效地獲得。其結果是，與近年來所製造之並行處理製圖單元相比較，經由CPU所執行之處理的速率是相當低。另外，為了減少3維模型資料的數量，每次進行製圖操作時，必須自少數片斷的頂點資料(控制點)產生複數圖形例如，彎曲之表面，就是CPU必質承擔該處理的負載而產生此種複雜圖形。其結

(請先閱讀背面之注意事項再填寫本頁)

訂

五、發明說明(2)

果是，發生一個問題即：該項製圖處理不能以高程度之效率而進行。

本發明之目的和概述

解決上文所述之問題，本發明的一個目的在提供一種資訊處理裝置及資訊處理方法，它容許經由指派優先次序至許C P U s而以高程度的效率處理資料，容許各C P U同時操作及以優先次序為基礎，經由各C P U所產生之處理顯示列表，自經由具有最高優先次序之C P U所產生之顯示列表開始。

根據申請專利範圍第1項之資訊處理裝置，其特徵為：
該裝置包括：

第一產生機構用以進行處理而產生第一指令；

第二產生機構用以進行處理而產生第二指令；

一執行機構，經由以預定之定時，自第一指令轉換至第二指令，反之亦然，而執行第一和第二指令；

第一轉移機構用以轉移第一指令至執行機構；及

第二轉移機構用以轉移第二指令至執行機構，

其中，當第一產生機構是在處理的過程中而執行機構是在等待狀態時，第二轉移機構供應第二指令（如果有），至執行機構並接收該第二指令，該執行機構執行第二指令。

根據申請專利範圍第5項之資訊處理方法，其特徵為：
當第一產生機構是在處理之過程中而執行機構是在等待

(請先閱讀背面之注意事項再填寫本頁)

訂

五、發明說明(3)

狀態時，第二轉移機構供應第二指令（如果有）至執行機構，並接收該第二指令，該執行機構執行第二指令。

在根據申請專利範圍第1項之資訊處理裝置中，其中

第一產生機構進行處理而產生第一指令；

第二產生機構進行處理而產生第二指令，

執行機構，經由以預定之定時，自第一指令轉換至第二指令，反之亦然，而執行第一和第二指令；

第一轉移機構轉移第一指令至執行機構；及

第二轉移機構轉移第二指令至執行機構，

當第一產生機構是在處理的過程中而執行機構是在等待狀態時，第二轉移機構供應第二指令（如果有）至執行機構並接收該第二指令，該執行機構執行第二指令。

關於根據申請專利範圍第5項之資訊處理方法，當第一產生機構是在處理之過程中而執行機構是在等待狀態時，第二轉移機構供應第二指令（如果有）至執行機構，並接收該第二指令，該執行機構執行第二指令。

本發明的上述和其他目的，特徵及優點，當連同附隨之圖式閱讀下列詳述時，將變得更顯然，其係經由實例，舉例說明本發明的較佳具體實施例。

圖式之簡述

本發明之較佳具體實施例將參照下列各圖予以敘述，其中：

圖1是平面圖顯示：典型家庭娛樂系統，將經由本發

（請先閱讀背面之注意事項再填寫本頁）

訂

五、發明說明(4)

明所提供之資訊處理裝置應用至其上；

圖 2 是顯示圖 1 中所示之家庭娛樂系統的前視之圖；

圖 3 是顯示圖 1 中所示之家庭娛樂系統側視之圖；

圖 4 是顯示型 C D - R O M 之平面圖，在圖 1 中所示之家庭娛樂系統中，將資訊自它回放；

圖 5 是方框圖，顯示：圖 1 中所示之家庭娛樂系統的典型內部電組態；

圖 6 是方框圖，顯示：主 D M A C 4 6，主 C P U 4 4，主記憶體 4 5，第二向量處理引擎（V P E 1）4 8 和圖 5 中所示之 G P U 4 9 的詳細組態；

圖 7 是一幅圖顯示：經由許多處理機所產生之處理顯示列表之程序；

圖 8 是方框圖，顯示家庭娛樂系統 1 的另種典型組態，其中 3 個處理機控制 G P U 4 9；

圖 9 是一幅圖顯示：中間指令的典型格式；

圖 1 0 是一幅圖，使用於解釋依照中間指令，轉移資料的程序；

圖 1 1 是一幅圖，使用於解釋依照中間指令，轉移資料之另外程序；

圖 1 2 是一幅圖，使用於解釋依照中間指令，轉移資料之更另外程序；

圖 1 3 是一幅圖，使用於解釋依照顯示列表，轉移資料之程序；及

圖 1 4 是使用以解釋失速控制之圖。

(請先閱讀背面之注意事項再填寫本頁)

訂

五、發明說明 (5)

圖號說明

- 2 娛樂系統主單元
- 3 安裝碟之副單元
- 4 0 C D - R O M
- 4 重定開關
- 5 電源開關
- 6 碟操作開關
- 7 A , 7 B , 2 6 連接器
- 1 7 操作單元
- 3 8 記錄單元
- 8 記錄嵌入部份
- 1 2 連接器銷嵌入部份
- 9 快門
- 4 4 主 C P U
- 1 8 , 1 9 , 2 4 , 2 5 操作副單元
- 2 2 選擇開關
- 2 3 起動開關
- 2 7 電纜
- 4 1 主匯流排
- 4 2 副匯流排
- 4 3 副匯流排界面
- 7 1 第一向量處理引擎
- 4 5 主記憶器

(請先閱讀背面之注意事項再填寫本頁)

訂

五、發明說明(6)

- 46,109 主直接記憶器出入控制器
- 47 MPEG解碼器
- 48 第二向量處理引擎
- 49 圖示處理單元
- 72 圖示處理單元界面
- 84 CRT控制器
- 58 圖框記憶器
- 50 副CPU
- 51 副記憶器
- 52 副DMAC
- 53 唯讀記憶體
- 54 聲處理單元
- 55 通信控制單元
- 56 CD-ROM驅動器
- 57 輸入單元
- 59 聲記憶器
- 202 揚聲器
- 82 視頻輸入電路
- 83 聲頻輸入電路
- 201 放大器電路
- 94 CPU磁芯
- 95 指令快取記憶體
- 96 便箋式(高速暫存)儲存器
- 97 資料快取記憶體

(請先閱讀背面之注意事項再填寫本頁)

訂

五、發明說明(7)

- 98, 203 微記憶器
- 99, 104 浮動多加法器計算單元
- 100, 106 除法器
- 101, 107 功能單元
- 102, 108 包封擴充器

較佳具體實施例之詳述

圖1至3，每一者是一幅圖，顯示典型之家庭娛樂系統，將經由本發明所提供之資訊處理裝置應用至其上。如各圖中所示，家庭娛樂系統，除去一個操作單元17和可被連接至該娛樂系統主單元2上之記錄單元38以外。包括一個娛樂系統主單元2。

如圖1至3中所示，該娛樂系統主單元2具有幾乎都是正方形。該娛樂系統主單元2包括一個安裝碟之亞單元3用以安裝經定位在其中心之CD-ROM（CD只讀儲存器40，該定位在該娛樂系統主單元2上之適當位置上之一只重定開關4供經由使用人使用來任意重設定運算操作，一只電源開關5供經由使用人使用來開和關電源，一只碟操作開關6供經由使用人使用來安裝碟在安裝碟之亞單元3上及各自在右和左側之連接器7A與7B供經由使用人使用來連接娛樂系統主單元2至操作單元17，使用它來進行操作（當操作正進行時）以及記錄單元38用以記錄設定之各種的進行操作之資訊等。應特別述及者：

CD-ROM是一種的光學磁碟像圖4中所示者。CD-

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明(8)

R O M 是使用作為進行操作的記錄介質之碟。

如圖 2 和 3 中所示，將連接器 7 A 與 7 B 每一者設計成兩個階層。在每一連接器 7 A 與 7 B 的上階層上，設置一個記錄嵌入部份 8 用以連接娛樂系統主單元 2 至記錄單元 3 8。在另一方面，在每一連接器 7 A 與 7 B 的下階層上，設置一個連接器銷嵌入部份 1 2 用以連接娛樂系統主單元 2 至操作單元 1 7。

該記錄嵌入部份 8 包含一個水平式長長方形嵌入孔及一個記憶器終端（將記錄單元 3 8 嵌入其中）。將記憶器終端置入孔之內部（圖中未示）。關於未予連接至娛樂系統主單元 2 之記錄單元 3 8，將該記錄嵌入部份 8 經由快門 9 予以蓋覆來保護記憶器終端免受灰塵如圖 2 中所示。應特別述及者：該記錄單元 3 8 具有一個電可程式規劃之 R O M，主 C P U 4 4 記錄操作軟體之資料入其中。

當安裝該記錄單元 3 8 在娛樂系統主單元 2 上時，使用人經由使用記錄單元 3 8 之末端，推移快門 9 向著記錄嵌入部份 8 的內部，將該記錄單元 3 8 更進一步嵌入該嵌入孔中，直至記錄單元 3 8 與記憶器終端連接。

如圖 2 中所示，該連接器銷嵌入部份 1 2 包括一個水平之長長方形嵌入孔及連接器終端 1 2 A 以便連接該連接器銷嵌入部份 1 2 至操作單元 1 7 的連接器終端部份 2 6 上。

如圖 1 中所示，操作單元 1 7 具有一種結構，其可經由使用人的雙手握持及夾住且可經由每隻手上五手指之自

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

五、發明說明(9)

由移動而操作。該操作單元 1 7 包括經對稱定位在右側與左側上之操作亞單元 1 8 和 1 9，經定位在操作亞單元 1 8 與 1 9 間之選擇開關 2 2 和起動開關 2 3，經各自定位在操作亞單元 1 8 和 1 9 前方之操作亞單元 2 4 和 2 5 及連接器 2 6 和一支電纜 2 7 用以連接操作單元 1 7 至娛樂系統主單元 2 上。

圖 5 是一幅圖，顯示：娛樂系統主單元 2 的典型內部電組態。如該圖中所示，該娛樂系統主單元 2 具有一個主滙流排 4 1 和一個副滙流排 4 2，係經由副滙流排界面 (S B U S I F) 4 3 相互連接。

經連接至主滙流排 4 1 者是一個主 C P U (中央處理單元) 4 4 (產生列表之機構)，係經由各組件予以實施例如，微處理機和 V P E O (第一向量處理引擎) 7 1，經由 R A M (隨機接達記憶器) 所實施之主記憶器 4 5，主 D M A C (主直接記憶器出入法控制器) 4 6 (一種資料轉移之機構)，一只 D M E C (M P E G (動態圖形專家小組) 解碼器) 4 7，一 V P E 1 (第二向量處理引擎) 4 8 另外，亦將一 G P U (圖示處理單元) 4 9 通過 G P U I F (圖示處理單元界面) 7 2 而連接至主滙流排 4 1。將一個 C R T C (C R T 控制器) 8 4 設置在 G P U 4 9 上。另外，將一個圖框記憶器 5 8 連接至 G P U 4 9。

另一方面，經連接至副滙流排 4 2 上者是經由各組件所實施之副 C P U 5 0 例如，微處理機，經由 R A M 所實

(請先閱讀背面之注意事項再填寫本頁)

訂

五、發明說明(10)

施之副記憶器 5 1，一具副 D M A C 5 2，用以儲存程式例如，一種操作系統之 R O M 5 3，一具 S P U (聲處理單元) 5 4，一通信控制單元 (A T M) 5 5，一具 C D - R O M 驅動器 5 6 (亦充作較早所引述之安裝碟之亞單元 3) 及一輸入單元 5 7。如較早所述，將輸入單元 5 7 的連接器終端 1 2 A 連接至操作單元 1 7 的連接器終端部份 2 6 上。

經連接至主滙流排 4 1 及副滙流排 4 2 上，該 S B U S I F 4 3 傳送來自主滙流排 4 1 之資料至副滙流排 4 2，反之，將來自副滙流排 4 2 之資料前送至主滙流排 4 1。

當啓動該娛樂系統主單元 2 時，主 C P U 4 4 經由 S B U S I F 4 3 自經連接至副滙流排 4 2 之 R O M 5 3 提取出啓動程式之指令，爲了啓動操作系統，執行該啓動程式之指令。

另外，爲了自經安裝在 C D - R O M 驅動器 5 6 上之 C D - R O M 4 0 獲得資料及操作程序，該主 C P U 4 4 發出一個讀取資料之請求至 C D - R O M 驅動器 5 6，負載該操作程序入主記憶器 4 5 中。

另外，連同第一向量處理引擎 (V P E O) 7 1，該主 C P U 4 4 有 3 - 維目標的資料 (包含許多基本圖形例如，自 C D - R O M 4 0 所讀出之多角形) 產生非型式處理之資料，即：多角形定義資訊。

3 - 維目標資料之一個實例是多角形的頂點或代表點

(請先閱讀背面之注意事項再填寫本頁)

訂

五、發明說明 (11)

之坐標數值。該 V P E O (第一向量處理引擎) 7 1 具有許多處理元件用以處理浮點實數而因此能並行進行各片件之浮點處理。

詳言之，主 C P U 4 4 和 V P E O (第一向量處理引擎) 7 1 進行幾何學處理，其帶來多角形單元中之詳細操作。此項處理的一個實例是產生多角形的資料，其代表經由風吹一株樹樹葉之搖擺狀態或而滴打在車子前玻璃窗上之狀態。然後，將自處理所得到之頂點資訊及多角形定義資訊例如，上色模式資訊經由主匯流排 4 1 而供應至主記憶器 4 5 作為包封。

該多角形定義資訊包括繪圖區域設定資訊和多角形資訊。該繪圖區域設定資訊包括繪圖區域的圖框記憶器 5 8 中之位移坐標，即：繪圖區域的圖框記憶器位址，及繪圖限幅區域的坐標以便消除一次操作，使用存在在繪圖區域以外之其坐標來繪製經由多角形所指示之繪圖範圍。在另一方面，該多角形資訊包括多角形屬性資訊和頂點資訊。此處，多角形屬性資訊是使用於指定上色模式，

A L P H A 混合模式和材質貼圖模式之資訊。在另一方面，頂點資訊是關於頂點繪圖區域中之坐標，頂點材質區域中之坐標，及頂點之顏色的資訊，述及少數。

與第一處理引擎 (V P E O) 7 1 極相同，第二向量處理引擎 (V P E 1) 4 8 具有許多處理元件用以處理浮點實數而因此能並行進行各片件之浮點處理。該

V P E 1 4 8 能依照經由使用操作單元 1 7 所進行之操作

(請先閱讀背面之注意事項再填寫本頁)

訂

五、發明說明 (12)

及矩陣運算而產生像。換言之，該第二向量處理引擎（V P E 1）4 8 產生型態處理之資料（多角形定義資訊），即，適合該項處理，其係相當簡單足以經由執行一個程式在 V P E 1 4 8 上予以進行。經由第二向量處理引擎（V P E 1）4 8 所進行之此項處理的實例是關於具有簡單形狀之一目標，例如一建築物或一輛汽車之無線電傳真轉換，平行光源計算和產生 2 - 維彎曲之表面。然後將經由 V P E 1 4 8 所產生之多角形定義資訊供應至 G P U I F 7 2 。

經由主 C P U 4 4 予以控制，該 G P U I R 7 2 亦通過主匯流排 4 1 自主記憶體 4 5 接收多角形定義資訊。因此之故，G P U I F 7 2 調整處理定時以便防止經由主 C P U 4 4 所開始之多角形定義資訊與經由第二向量處理引擎 4 8 所供應至其中之多角形定義資訊碰撞，在其上通至 G P U 4 9 。

該 G P U 4 9 使用基於經由 G P U I F 7 2 予以供應至其中之多角形定義資訊之一多角形，繪出表示 3 - 維目標之一個像在圖框記憶體 5 8 上。使用用以表示 3 - 維目標之多角形所繪之像在下文中稱為多角形像。因為 G P U 4 9 亦能使用該圖框記憶體 5 8 作為材質記憶體，所以 G P U 4 9 可進行材質貼圖處理來黏附圖框記憶體 5 8 中之像素影像在多角形上成為材質。

在其他操作中，使用主 D M A C 4 6 於控制 D M A 轉移至及自經連接至主匯流排 4 1 之各種電路。另外，在其

（請先閱讀背面之注意事項再填寫本頁）

訂

五、發明說明 (13)

他操作中，基於 S B U S I F 4 3 的狀態，該主 D M A C 4 6 亦能控制 D M A 轉移至及自經連接至副匯流排 4 2 之各種電路。M D E C 4 7 與主 C P U 4 4 同時操作，減壓依照 M P E G (動態圖形專家小組) 系統或 J P E G (聯合照相專家小組) 予以壓縮之資料。

該副 C P U 5 0 經由執行所儲存在 R O M 5 3 中之程式而進行各種的處理。在其他操作中，僅當將 S B U S I F 4 3 與主匯流排 4 1 和副匯流排 4 2 分離時，該副 D M A C 5 2 控制 D M A 轉移至及自經連接至副匯流排 4 2 上之各種電路。

S P U 5 4 自聲音記憶器 5 9 中讀出聲音資料，依照自副 C P U 5 0 或副 D M A C 5 2 所接收之聲指令，輸出該聲音資料成爲聲頻信號。然後將該輸出之聲頻信號經由放大器電路 2 0 1 而供應至揚聲器 2 0 2，以便經由揚聲器 2 0 2 最後輸出成爲聲音。

將通信控制單元 (A T M) 連接至公用通信線或類似者上而通過該線，使用以傳輸和接收資料。

輸入單元 5 7 包括：連接器接頭 1 2 A 用以連接操作單元 1 7 至娛樂系統主單元 2；一視頻輸入電路 8 2 用以供應來自該圖中未示之其他設備之視頻資料至娛樂系統主單元 2 及一聲頻輸入電路 8 3 用以供應來自其他設備之聲頻資料至娛樂系統主單元 2。

圖 6 是方框圖顯示：圖 5 中所示之主 D M A C 4 6，主 C P U 4 4，主記憶器 4 5，第二向量處理引擎 (

(請先閱讀背面之注意事項再填寫本頁)

訂

五、發明說明(14)

V P E 1) 4 8 和 G P U 4 9 之詳細組態。

如圖 6 中所示，主 C P U 4 4 包括：一 C P U 磁芯 (C O R E) 9 4 ，一指令快取記憶體 (I S) 9 5 ，一便箋式 (高速暫存) 儲存器 R A M (S P R) 9 6 ，一資料快取記憶體 (D S) 9 7 和第一向量處理引擎 (V P E 0) 7 1 。該 C P U 磁芯 9 4 執行預定之指令。使用指令快取記憶體 9 5 暫時儲存欲被供應至 C P U 磁芯 9 4 之指令。使用便箋式 (高速暫存) 儲存器 R A M 9 6 來儲存經由 C P U 磁芯 9 4 所進行之處理的儲存結果。最後，使用資料快取記憶體 9 7 暫時儲存欲被使用於經由 C P U 磁芯 9 4 執行處理時之資料。

該第一向量處理引擎 (V P E 0) 7 1 包括：一具微記憶體 (微 M E M) 9 8 ，一個 F M A (浮動多加法器計算) 單元 9 9 ，一個除法器 (D I V) 1 0 0 ，被稱為 V U - M E M 之功能單元 1 0 1 ，及一包封擴充器 (P K E) 1 0 2 。該 V U - M E M 1 0 1 包括浮點向量處理機單元 (V U) 及一具埋入式記憶體 (M E M) 。爲了處理經儲存在 V U 和埋入式記憶器的內部暫存器中之資料，該浮點向量處理機單元執行經儲存在微記錄器 9 8 中之微程式的 6 4 位元微指令。

P K E 1 0 2 依照經由稍後更多敘述之主 D M A C 1 0 9 所執行之控制，擴充經供應至其中之微碼成爲欲予儲存在微記憶體 9 8 中成爲微程式及經由 V U 予以執行之微指令，及依照經由主 D M A C 1 0 9 所執行之

(請先閱讀背面之注意事項再填寫本頁)

訂

五、發明說明 (15)

控制，擴充亦經供應至其中之縮緊資料的包封，儲存該經擴充之包封入經採用於 V U - M E M 1 0 1 中之埋入式記憶器 (M E M) 中。 F M A (浮動多加法器計算) 單元 9 9 執行浮點處理而除法器 (D I V) 1 0 0 進行除法。如上所述，將第一向量處理引擎 (V P E 0) 7 1 埋入主 C P U 4 4 中，其連同 V P E 0 7 1 而進行非形態處理。

極相似於第一向量處理引擎 (V P E 0) 7 1 ，第二向量處理引擎 (V P E 1) 4 8 包括：微記憶器 (微 M E M) 1 0 3 ，一個 F M A C (浮動多加法器計算) 單元 1 0 4 ，一除法器 (D I V) 1 0 6 ，被稱為 V U - M E M 之功能單元 1 0 7 及一個包封擴充器 (P K E) 1 0 8 。該 V U - M E M 1 0 7 包括浮點向量處理機單元 (V U) 及一具埋入式記憶器 (M E M) 。為了處理經儲存在 V U 和埋入式記憶器的內部暫存器中之資料，該浮點向量處理機單元執行經儲存在微記錄器 (微 M E M) 1 0 3 中之微指令。

P K E 1 0 8 依照經由主 D M A C 4 6 所執行之控制，擴充經供應至其中之微碼成爲欲予以儲存在微記憶器 1 0 3 中成爲微程式及經由 V U 予以執行之微指令，及依照經由主 D M A C 4 6 所執行之控制，擴充亦經供應至其中之縮緊資料的包封，儲存該經擴充之包封入經採用於 V U - M E M 1 0 7 中之埋入式記憶器 (M E M) 中。 F M A C (浮動多加法器計算) 單元 1 0 4 執行浮點處理

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明 (16)

而除法器 (D I V) 1 0 6 進行除法。該第二向量處理引擎 4 8 對於自主記憶器 4 5 供應至其中之資料進行型態處理並經由 G P U 4 9 供應處理之結果至 G P U I F 7 2 。

使用主記憶器 4 5 來儲存 3 - 維目標的資料且當必須時，供應該資料至第一向量處理引擎 7 1 和第二向量處理引擎 4 8。將經由主 C P U 4 4 和第一向量處理引擎 (V P E 0) 7 1 所聯合創造之顯示表列，在經由主匯流排 4 1 供應至 G P U I F 7 2 前，暫時儲存經理置入主記憶器 4 5 中之記憶器 F I F O (M F I F O) 中。為何將該顯示表列暫時儲存在記憶器 F I F O 中，是因為：主 C P U 4 4 和第一向量處理引擎 7 1 每一者具有低於第二向量處理引擎 4 8 者之處理優先次序，而必須保持該顯示表列在記憶器 F I F O 中直至第二向量處理引擎 4 8 進入閒置狀態。

另外，主 C P U 4 4 和第一向量處理引擎 (V P E 0) 7 1 聯合創造欲經由第二向量處理引擎 4 8 予以處理之矩陣，儲存該矩陣在主記憶器 4 5 中。然後，經由使用該矩陣，第二向量處理引擎 4 8 造成顯示表列。

爲了處理經由 G P U I F 7 2，自第一向量處理引擎 7 1 所供應之非型態處理之顯示表列及自第二向量處理引擎 4 8 所供應之型態處理之顯示表列，其中關於每一個顯示表列，該 G P U 4 9 維持繪圖位移和在繪圖時間所述及之限幅範圍的圖形內容 (即：繪圖設定狀況)。下列敘述中所使用之記法 G C O 指示非型態處理之圖形內容而記法

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (17)

C G 1 指示型態處理之圖形內容，如稍後所述。

舉例而言，如上所述，P K E 1 0 2 依照經由 D M A C 1 0 9 所執行之控制，擴充經由主匯流排 4 1 自主記憶器 4 5 所供應至第一向量處理引擎 7 1 之微碼成爲欲予儲存在微記憶器 9 8 中成爲微程式及經由 V U 予以執行之微指令，及依照經由該 D M A C 1 0 9 所執行之控制，擴充亦自主記憶器 4 5 供應至其中之縮緊資料（例如，3 - 維目標之資料）的包封，儲存該經擴充之包封入經採用於 V U - M E M 1 0 1 中之埋入式記憶器（M E M）中。然後，F M A C 9 9 和 D I V 1 0 0 進行各片件的處理例如，矩陣處理，坐標之變換，及對於 3 - 維目標之資料，無線電傳真變換。在該時刻，亦連同 C P U 磁芯 9 4 而實施複雜處理。該處理典型產生繪圖之顯示表列，像經由風吹樹木上的葉子擺動狀態或而滴打在車子的前玻璃窗之狀態。將以此方式所創造之繪製 2 - 維目標之顯示表列（複雜合流），在最後供應至 G P U I F 7 2 前，通過主匯流排 4 1 暫時儲存在主記憶器 4 5 的 M F I F O 中。

在另一方面，如上所述，P K E 1 0 8 依照經由主 D M A C 4 6 所執行之控制，擴充經由主匯流排 4 1 自主記憶器 4 5 所供應至第二向量處理引擎 4 8 之微碼成爲欲予儲存在微記憶器 1 0 3 中成爲微程式及經由 V U 予以執行之微指令，及依照經由主 D M A C 4 6 所執行之控制，擴充亦自主記憶器 4 5 供應至其中之縮緊資料（例如 3 - 維目標之資料）的包封，儲存該經擴充之包封入經採用於

（請先閱讀背面之注意事項再填寫本頁）

訂

五、發明說明 (18)

V U - M E M 1 0 7 中之埋入式記憶器 (M E M) 中。

F M A C 1 0 4 和 D I V 1 0 6 進行各片件的處理例如，矩陣處理，坐標之變換，及對於 3 - 維目標之資料，無線電傳真變換。基於經由主 C P U 4 4 和第一向量處理引擎 7 1 所聯合創造之矩陣和圖形內容及經由主滙流排 4 1 自主記憶器 4 5 供應至第二向量處理引擎 4 8，該項處理是相當簡單型處理。

最後將以此方式創造在屏幕上之用以繪製 2 - 維目標之顯示表列 (簡單流) 經由主滙流排供應至

G P U I F 7 2。然後將該兩流，即：複合流和簡單流經由判斷，以劃時為基礎轉移至 G P U 4 9。

該 G P U 4 9 基於經由 G P U I F 7 2 供應至其中之顯示表列而執行繪圖處理，繪成多角形在圖框記憶器 5 8 上。如果該顯示表列是經由主 C P U 4 4 和主記憶器單元 4 5 上之第一向量處理引擎 7 1 所聯合創造之顯示表列，則經由主滙流排 4 1 而供應至 G P U 4 9，該 G P U 4 9 經由使用較早所引述圖形內容 G C 0 執行繪圖處理。在另一方面，如果該顯示表列是經由第二向量處理引擎 4 8 所創造之顯示表列，則 G P U 4 9 經由使用先前所引述之圖形內容 G C 1 執行繪圖處理。

依照經由 C R T C 8 4 所執行之控制，將圖框記憶器 5 8 上所繪之多角形轉變成該多角形之一個輸出視頻信號。

圖 7 是顯示定時之圖，使用它來處理兩個顯示表列。

(請先閱讀背面之注意事項再填寫本頁)

訂

五、發明說明 (19)

圖 7 中所示之幾何學子系統。相當於圖 6 中所示之第二向量處理引擎 4 8，而幾何學子系統 1 相當於主 CPU 4 4 和第一向量處理引擎 7 1。描繪子系統相當於 GPU 4 9。應特別述及者：圖中所示之劃線部份指示：經由任務名稱所示之任務是呈閒置狀態。

圖 7 A 是一幅圖顯示：其中只有一個處理機之情況的處理程序，即：只有幾何學子系統 0 存在。在此情況中，幾何學子系統 0 造成顯示表列（表列 # 0 - 1），供應該表列至描繪子系統。然後，幾何學子系統 0 繼續造成接著表列 # 0 - 1 後之各個顯示表列，即：表列 # 0 - 2 和隨後之顯示表列。該描繪子系統依照自幾何學子系統 0 予以供應至其中之顯示表列（表列 # 0 - 1），執行繪圖處理。如果在該描繪子系統依照表列 # 0 - 1 而完成繪圖處理之時點，幾何學子系統 0 仍正製造下一個顯示表列（表列 # 0 - 2），則該描繪子系統進入閒置狀態，等待幾何學子系統 0 完成創造下一個顯示表列（表列 # 0 - 2）並供應該表列至描繪子系統。

其後，與上文中所敘述者極相似，如果幾何學子系統 0，在描繪子系統依照現行顯示表列完成繪圖處理之時，尚未完成製造下一個顯示表列的處理，則該描繪子系統進入閒置狀態，等待幾何學子系統 0 供應下一個表列至描繪子系統。

圖 7 B 是一幅圖顯示：其中有兩個處理機之情況的處理程序，即：幾何學子系統 0 與幾何學子系統 1 都存在。

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

五、發明說明 (20)

在此情況中，當幾何學子系統 0 正製造顯示表列 (表列 # 0 - 1) 時，可能放置該描繪子系統呈閒置狀態。因此之故，將經由幾何學子系統 1 已創造並儲存入主記憶器 4 5 中之與顯示表列 (表列 # 1 - 1) 相關之資料供應至描繪子系統。接收經由幾何學子系統 1 所創造之第一顯示表列 (表列 # 1 - 1)，該描繪子系統基於經由幾何學子系統 1 予以供應至該描繪系統，增補第一顯示表列 (表列 # 1 - 1) 之幾何學子系統 1 的圖形內容而執行繪圖處理。

當幾何學子系統 0 完成該處理而創造第一顯示表列 (表列 # 0 - 1) 時，幾何學子系統 1 正供應下一個顯示表列 (表列 # 1 - 2) 至該描繪系統。在此時，強制幾何學子系統 1 停止操作而供應下一個顯示表列 (表列 # 1 - 2) 至該描繪子系統。因此，現在，幾何學子系統 0 可供應經完成之第一顯示表列 (表列 # 0 - 1) 至描繪子系統並開始製造下一個顯示表列 (表列 # 0 - 2)。自幾何學子系統 0 接收第一顯示表列 (表列 # 0 - 1)，描繪子系統基於第一顯示表列 (表列 # 0 - 1) 而進行繪圖處理。

當該描繪子系統，基於第一顯示表列 (表列 # 0 - 1) 而完成繪圖處理時，幾何學子系統 0 仍然正製造下一個顯示表列 (表列 # 0 - 2)。因此之故，幾何學子系統 1 恢復已擱置之操作而供應下一個顯示表列 (表列 # 1 - 2) 至描繪子系統。否則，該描繪子系統可能進入閒置狀態。接收經由幾何學子系統 1 所創造之下一個顯示表列 (表列 # 1 - 2)，基於該下一個顯示表列 (表列 # 1 - 2)

(請先閱讀背面之注意事項再填寫本頁)

茶

訂

五、發明說明 (21)

，描繪子系統開始執行繪圖處理。

其後，極相似上文中所述，僅當幾何學子系統 0 仍然正製造顯示表列時，幾何學子系統 1 供應藉以所創造之顯示表列，放置該描繪子系統呈閒置狀態。其結果是，經由許多處理機所造成之顯示表列可經由描繪子系統予以有效處理。

爲了更快速執行坐標變換處理，舉例而言，可提供一只副處理機或一個坐標變換共處理機與許多向量處理引擎（其共享一個共同繪圖單元，即，G P U 4 9）每一者中之 C P U（較早所述及之 V U）分離，及每一輸出顯示表列至 G P U 4 9。經由採用此種副處理機或共處理機，每一向量處理引擎中之 C P U（處理機）現在能更經常供應顯示表列至共享之 G P U 4 9。因此，在短時間間隔內，必須將 G P U 4 9 自一個處理機轉換至另一處理機。否則，溢流會發生在爲每一處理機所提供之局部記憶器中。因此之故，將優先次序等級指定予每一處理機，即，至幾何學子系統 0 和幾何學子系統 1，如圖 7 B 中所示。當不再有顯示表列欲自主處理機傳移至 G P U 4 9 時，即：具有最高優先次序之 C P U 或經採用於第二向量處理引擎 4 8 中之 C P U（係在圖 6 中所示之資訊處理裝置的情況或圖 7 中所示之幾何學子系統 0），作成接達至 G P U 4 9 之權利被轉移至從屬處理機，即：具有次於主 C P U 4 4 之優先次序之 C P U 或經採用於第一向量處理引擎 7 1 中之 C P U（該 V U）（係在圖 6 中所示之資訊處理裝置的情

（請先閱讀背面之注意事項再填寫本頁）

訂

五、發明說明 (22)

況或圖 7 中所示之幾何學子系統 1) 。

一旦該主處理機完成製造顯示表列之處理並準備轉移該顯示表列至 CPU 49，立即強制從屬處理機將接達 GPU 49 之權利回送至主處理機，即使一顯示表列仍尚待完成及經由從屬處理機轉移至 GPU 49。

就大體而論，主處理機能以高速率進行處理但具有具有相當小儲存容量之局部記憶器。在另一方面，從屬處理機以相當低之速率進行處理但具有具有相當大儲存容量之局部記憶器。

亦有一種資訊處理裝置，其中另外連接處理機 2 充作從屬處理機 1 之附件，如圖 8 中所示。在此種資訊處理裝置中，具有特別低優先次序之處理機需要具有甚至更大儲存容量之局部記憶器以便儲存更多之顯示表列。因此之故，通常，將低優先次序指定予主處理機（其配有主記憶器）。以此種方式，主處理機同樣亦充作從屬處理機。

於經由 GPU 49 予以進行繪圖處理時，除去顯示表列中所述之頂點資訊外，如上所述，亦需要環境參數或繪圖設定狀況，稱為圖形內容例如，繪圖位移和在繪圖時之限幅範圍。該描繪子系統（即，GPU 49）依照幾何學子系統之圖形內容，基於經由每一幾何學子系統（即，CPU）所供應之顯示表列，進行繪圖處理。然而，當將顯示表列供應者自一幾何學子系統轉換至另一子系統時，必須做大量之工作來重新界定圖形內容。為了解決此問題，該描繪子系統保持與幾何學子系統一樣多的圖形內容。

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

五、發明說明 (23)

典型，就經供應至 GPU 49，藉以予以繪製之每一目標而論，將圖形內容加至顯示表列，如圖 7 中所示。其結果是，以與目標相關聯之圖形內容為基礎，GPU 49 能對於每一目標，進行繪圖處理。

幾何學子系統和描繪子系統共享主匯流排 41，它包括一資料匯流排和一位址匯流排。正接達描繪子系統之幾何學子系統，各自通過位址匯流排和資料匯流排傳輸幾何學子系統的 ID 及經由幾何學子系統所創造之顯示表列至描繪子系統。接收該 ID 和顯示表列，該描繪子系統選擇相當於 ID 之圖形內容及以該圖形內容為基礎，解釋顯示表列。然後該描繪子系統繪一個圖像在圖框緩衝器上。

如上所述，經由以優先次序為基礎，聽任許多處理機（向量處理引擎或幾何學子系統）控制 GPU 49（描繪子系統），可將經提供在每一個處理機中用以暫時儲存處理機中所造成之顯示表列的局部記憶器的儲存容量減至最小。其結果是，可能在各處理機中並列進行處理而造成顯示表列，不需增加局部記憶器之成本。另外，經由保持供每一處理機用之圖形內容在 GPU 49（描繪子系統）中，可以減少在內容轉換期間所進行之複製資料轉移的數目，即：所有工作之數量。

嚴格來說，各處理機共享資料匯流排而因此，以分時為基礎之主記憶器。下列是敘述在轉移資料在 GPU 49 期間，依照埋入資料本身中之中間指令，控制資料的技術。

（請先閱讀背面之注意事項再填寫本頁）

訂

五、發明說明 (24)

圖 9 是顯示：中間指令的典型格式。中間指令是經添加在欲被轉移之資料前的一個指令。中間指令規定：所轉移之資料的長度，資料轉移的目及及中間指令之運算碼。中間指令包括 1 2 8 位元，圖中所示之僅其 6 4 位元是確認。欲予轉移之資料的大小在最先 1 6 位元欄 Q W C 中詳列。此中間指令的運算碼佔據一欄自第 2 4 位元至第 3 1 位元。使用自第 3 2 位元至第 6 3 位元之一欄詳列一個位址，將欲予轉移之此資料儲存在其上，或將一個中間指令次於它而讀出。

資料的轉移係依照經埋入該資料中之中間指令的運算碼予以控制如下。

如果該運算碼是 " c n t " ，則跟隨此中間指令，在如經由 Q W C 欄所指定之那樣多的資料字組已予轉移後，則跟隨此包封（即：中間指令和資料）後，經儲存在位址上之中間指令經處理機予以執行。如果該運算碼是

" c n t s " ，則跟隨此中間指令，在如經 Q W C 欄所指定之那樣多的資料字組經由執行失速控制予以轉移後，跟隨此包封，經儲存在位址上之中間指令經由處理機予以執行。如果該運算碼是 " 下一個 " ，則跟隨此中間指令，在如經由 Q W C 欄所指定之那樣多的資料字組已予轉移後，經儲存在位址欄中所指定之位址上之中間指令經由處理機予以執行。

失速控制是經由處理機本身所進行之定時控制而使經由該處理機對於主記憶器 4 5 所作成之接達呈等待狀態直

（請先閱讀背面之注意事項再填寫本頁）

訂

五、發明說明 (25)

至完成經由另外處理機所作成之對於主記憶器 4 5 之接達。

如果該運算碼是“REF”，則在經儲存在位址欄中所指定之位址 ADDR 上之如經由 QWC 欄所指定之那樣多的資料字組已予轉移後，跟隨此中間指令，經儲存在一位址上之中間指令經由處理機予以執行。如果該運算碼是“refs”，則在經儲存在位址欄中所指定之位址 ADDR 上之如經由 QWC 欄所指定之那樣多的資料字組經由執行失速控制予以轉移後，跟隨此中間指令，經儲存在一位址上之中間指令經由處理機予以執行。如上所述，使用“REF”中間指令來轉移來自位址欄中所指定之一位址的具有在 QWC 欄中所指定之長度的資料。

如果該運算碼是“呼叫”，則在跟隨此中間指令，與經由 QWC 欄所指定之那樣多的資料字組已予轉移後，隨著此包封後，將一個位址推入（或負載入）暫存器中作為轉回位址，而經儲存在中間指令的位址欄中所指定之位址上之中間指令經由處理機予以執行。如果該運算碼是“ref”，則在跟隨此中間指令，與經由 QWC 欄所指定之那樣多的資料字組已予轉移後，經儲存在自暫存器取回（或讀出）之位址上之中間指令經由處理機予以執行。應特別述及者：在執行具有與此“RET”中間指令相關聯之“呼叫”運算碼之中間指令期間，位址已被推移至暫存器成為轉回位址。如果該運算碼是“結束”，則在跟隨此中間指令，與經由 QMC 欄所指定之那樣多的資料字組已

（請先閱讀背面之注意事項再填寫本頁）

訂

五、發明說明 (26)

予轉移後，結束該項處理。

圖 1 0 是當中間指令的運算碼是“下一個”時，此乃意指：隨著此中間指令後之下一個資料欲被轉移，使用於解釋經由處理機所進行之操作的圖。首先，主

D M A C 4 6 自經儲存在標記位址暫存器 D_n_TADR 中之位址 $ADDR_0$ 讀出 1 字作為中間指令字。儲定：該中間指令是“下一個”， $ADDR = ADDR_2$ ， $LEN = 8$ ”，其意指該運算碼是“下一個”，則 QWC 欄規定：欲被轉移之資料的長度是 8 g w r o d s (四重線字)，其中 1 g w o r d 是 1 2 8 位元而 $ADDR_2$ 是該位址欄中所指定之一個位址。因此，於執行中間指令“下一個”， $ADDR = ADDR_2$ ， $LEN = 8$ ”時，轉移 8 - g w o r d 資料。然後，執行經儲存在位址 $ADDR_2$ 上之中間指令“下一個”， $ADDR = ADDR_1$ ， $LEN = 2$ ”。

經由相同表號，於執行中間指令“下一個”， $ADDR = ADDR_1$ ， $LEN = 2$ ”時，2 - g w o r d 資料在經由主 D M A C 4 6 所執行之控制下予以轉移。然後，執行經儲存在位址 $ADDR_1$ 上之中間指令”結束， $ADDR = -$ ， $LEN = 8$ ”。於執行中間指令“結束”， $ADDR = -$ ， $LEN = 8$ ”時，轉移 8 - g w o r d 資料。然後，結束該處理。

圖 1 1 是當中間指令的運算碼是“REF”時，使用於解釋經由處理機所進行之操作的圖。首先，主

(請先閱讀背面之注意事項再填寫本頁)

訂

五、發明說明(27)

D M A C 4 6 自經儲存在標記位址暫存器 D_n_TADR 中之位址 $ADDR_0$ 讀出 1 字作為中間指令字。假定：該中間指令是 $REF, ADDR = ADDR_2, LEN = 2$ 。於執行中間指令“ $REF, ADDR = ADDR_2, LEN = 2$ ”時，轉移經儲存在位址 $ADDR_2$ 上之 2 - $gword$ 資料。然後，執行隨著此中間指令後之中間指令“ $REF, ADDR = ADDR_1, LEN = 8$ ”。

於執行中間指令“ $REF, ADDR = ADDR_1, LEN = 8$ ”時，轉移經儲存在位址 $ADDR_1$ 上之 8 - $gword$ 資料。然後執行隨著此中間指令後之中間指令“結束, $ADDR = -, LEN = 8$ ”。於執行該中間指令“結束, $ADDR = -, LEN = 8$ ”時，轉移 8 - $gword$ 資料。然後，結果該處理。

圖 1 2 是當中間指令的運算碼是“呼叫”和“ RET ”時，使用於解釋經由處理機所進行之操作的圖。首先，主 D M A C 4 6 自經儲存在標記位址暫存器 D_n_TADR 中之住址 $ADDR_0$ 讀出 1 字作為中間指令字。假定：該中間指令是“呼叫, $ADDR = ADDR_1, LEN = 0$ ”（於執行該中間指令“呼叫”, $ADDR = ADDR_1, LEN = 0$ ”時，因為 $LEN = 0$ ，未轉移隨著此中間指令後之資料。隨著此中間指令後，將中間指令“呼叫, $ADDR = ADDR_2, LEN = 8$ ”的位址推移入第一暫存器中作為轉回位址）。在執行該中間指令“呼叫, $ADDR = ADDR_1, LEN = 0$ ”後，執行

(請先閱讀背面之注意事項再填寫本頁)

訂

五、發明說明 (28)

圖 1 2 之右側上所示及經儲存在住址 A D D R 1 上之中間指令“呼叫，A D D R = A D D R 2，L E N = 8”。於執行該中間指令“呼叫，A D D R = A D D R 2，L E N = 8”時，轉移隨著此中間指令後之 8 - g w o r d 資料（隨著此包封後，推移中間指令“R E T，A D D R = -，L E N = 0”的位址入第二暫存器中作為轉回位址）。然後，執行經儲存在位址 A D D R 2 上之中間指令“R E T，A D D R = -，L E N = 8”。

於執行中間指令“R E T，A D D R = -，L E N = 8”時，轉移隨著此中間指令後之 8 - g w o r d 資料。然後，執行該中間指令“R E T，A D D R = -，L E N = 0”，其位址在執行右側上所示之中間指令“呼叫，A D D R = A D D R 2，L E N = 8”時被推移入第二暫存器中。於執行中間指令“R E T，A D D R = -，L E N = 0”時，因為 L E N = 0，未轉移隨著此中間指令後之資料。然後，執行左側上之中間指令“呼叫，A D D R = A D D R 2，L E N = 8”，其位址，在執行中間指令“呼叫，A D D R = A D D R 1，L E N = 0”時被推移入第一暫存器中。於執行左側上之中間指令“呼叫，A D D R = A D D R 2，L E N = 8”時，轉移隨著此中間命令後之 8 - g w o r d 資料（推移隨著此包封後，中間指令“結束，A D D R = -，L E N = 0”之位址入第一暫存器中作為轉回位址）。然後，執行經儲存在 A D D R 2 上之中間指令“R E T，A D D R = -，

（請先閱讀背面之注意事項再填寫本頁）

表

訂

五、發明說明 (29)

L E N = 8 " 。

於執行中間指令 " R E T , A D D R = - , L E N = 8 " 時，轉移隨著此中間指令後之 8 - g w o r d 資料。然後，執行中間指令 " 結束，A D D R = - , L E N = 0 " ，其位址於執行左側上之中間指令 " 呼叫，A D D R = A D D R 2 , L E N = 8 " 時被推移入第一暫存器中。於執行中間指令 " 結束，A D D R = - , L E N = 0 " 時，因為 L E N = 0 ，故無資料轉移。因此，結束該處理。

如上所述，資料的轉移係依照經理入資料中之中間指令予以控制。

圖 1 3 是一幅圖顯示一種狀態，其中，資料的轉移係依照經理入資料中之中間指令予以控制。當主 C P U 4 4 正製造顯示表列 (顯示表列 # 0) 時，將與在顯示序列 # 0 之先大約 1 圖框之示 (顯示表列 # 1) 相關聯之資料轉移至第二向量處理引擎 (V P E 1) 4 8 。

首先，主 C P U 4 4 同第一向量處理引擎 7 1 造成一顯示表列 (顯示表列 # 0) ，其包括：具有 " N E X T " 運算碼之中間指令，內文，具有 " R E F " 運算碼之中間指令，具有 " R E F " 運算碼之中間指令，矩陣，具有 " R E F " 運算碼之中間指令，矩陣，具有 " R E F " 運算碼之中間指令，矩陣，具有 " R E F " 運算碼之中間指令，具有 " R E F " 運算碼之中間指令，具有 " R E F " 運算碼之中間指令，矩陣及具有 " R E T " 運算碼之中間指令，如圖 1 3 中所示。

(請先閱讀背面之注意事項再填寫本頁)

訂

五、發明說明 (30)

如上所述，當主 C P U 4 4 連同第一向量處理引擎 7 1 正造成一顯示表列 (顯示表列 # 0) 時，以如下操作，將與在顯示序列 # 0 之先大約 1 圖框之顯示表列 (顯示表列 # 1) 相關聯之資料轉移至第二向量處理引擎 (V P E 1) 4 8 。首先，執行在顯示表列 # 1 的前面上之具有「下一個」運算碼之中間指令而轉移隨後之內文至第二向量處理引擎 4 8 。然後，執行跟隨著該經轉移之內文後，具有「R E F」運算碼之第一中間指令而讀出經儲存在主記憶器 4 5 中之目標資料庫中之程式 0 (並然後轉移該程式至第二向量處理引擎 4 8) 。舉例而言，項點資料集，即，圖 1 3 中所示之目標的內容可存儲在某處僅更新顯示表列的矩陣。因此，可能產生基於觀察人之眼睛的一個像。以此種方式，其具有內容之資料並不一個圖框接一個圖框地變更，例如，經由使用一中間指令，將程式自一顯示表列讀出 (而轉移該資料至第二向量處理引擎 4 8 而不須包括顯示表列上之資料) 。固定資料例如，字元和其中間之恆定資料可經由不同顯示表列中之中間指令所共享。其結果是，顯示表列可經由僅更新經包括在該顯示表列上之位置資料 (即：矩陣) 而容易造成，先前所造成之現存顯示表列的內容，關於它，自一圖框至另圖框而變更。

應特別述及者：目標資料庫包括：用以描述 3 維目標之 3 維資料 (下文中亦稱為目標之頂點) 及用以解釋該目標資料之程式。另外，如果將材質貼圖對於目標的飾物進行，則亦將使用作為材質之影像資料 (稱為材質圖像) 亦

(請先閱讀背面之注意事項再填寫本頁)

訂

五、發明說明 (31)

儲存入該目標資料庫中。

然後，執行跟隨著上述第一“REF”中間指令後之具有“REF”運算碼之第二中間指令而讀出目標 0 的 3-維坐標資料頂點，即：目標 0 的頂點坐標（然後轉移該目標 0 的頂點坐標至第二向量處理引擎 48）。然後，將第一矩陣轉移至第二向量處理引擎 48（經由跟隨在第一矩陣之前面的第二“REF”中間指令後，執行具有 NEXT 運算碼之中間指令）。隨後，執行跟隨該經轉移之第一矩陣後，具有“REF”運算碼之第三中間指令而讀出目標 1 的 3-維坐標資料頂點：即，目標 1 的頂點坐標（然後轉移目標 1 的頂點坐標至第二向量處理引擎 48）。

然後，將隨著上述第三“REF”中間指令後之第二矩陣，經由執行隨著在第二矩陣的前面上之第三“REF”中間指令後，具有 NEXT 運算碼之中間指令。隨後，執行隨著所轉移之第二矩陣後，具有“REF”運算碼之第四中間指令而再讀出目標 1 的 3-維坐標資料頂點，即：目標 1 的頂點坐標（然後轉移該目標 1 的頂點坐標至第二向量處理引擎 48）。然後，將第三矩陣經由執行隨著在第三矩陣的前面上之第四“REF”中間指令後，具有 NEXT 運算碼之中間指令而轉移至第二向量處理引擎 48。隨後，執行隨著該經轉移至第三矩陣後，具有“REF”運算碼之第五中間指令而讀出程式 3（然後轉移該程式至第二向量處理引擎 48）。然後，執行隨著上述

（請先閱讀背面之注意事項再填寫本頁）

訂

五、發明說明 (32)

第五 " R E F " 指令後，具有 " R E F " 運算碼之第六中間指令而自圖框記憶器 5 8 中讀出材質影像資料並轉移該資料至第二向量處理引擎 4 8 。

如果尚未將材質影像資料儲存入圖框記憶器 5 8 中，則在目標 4 的目標資料頂點經由下列具有 " R E F " 運算碼之第七中間指令予以轉移前，將該材質影像資料轉移至圖框記憶器 5 8 。如果該材質影像資料是來自 M D E C 4 7 之解凍資料或來自副滙流排介面 4 2 之所轉移之資料，則該材質影像資料自圖框至圖框而變更。在此情況中，使用失速功能而建立資料轉移的同步，如稍後所述。

當正將影像資料轉移至第二向量處理引擎 4 8 時，暫時擱置經由第二向量處理引擎 4 8 所進行之處理。因此，必須將影像資料的轉移時間減至最短，係經由在此段時間期間，停止經由其他 D M A 通道所實施之活動。停止經由其他 D M A 通道所進行之各種活動可經由經使用於轉移影像資料之中間指令中預定之控制位元予以指定。舉例而言，使用圖 9 中所示之中間指令的第 2 4 和第 2 5 位元作為此等控制位元。

然後，執行具大 " R E F " 運算碼之最後 (第七) 中間指令而讀出目標 4 的 3 - 維坐標資料頂點 (然後轉移該資料至第二向量處理引擎 4 8) 。然後，將最後 (第四) 矩陣轉移至第二向量處理引擎 4 8 (經由執行跟隨看 在 第四矩陣的前面上之第七 " R E F " 中間指令後之具有

(請先閱讀背面之注意事項再填寫本頁)

訂

五、發明說明 (33)

N E X T 運算碼之中間指令)。最後，執行具有“R E F”運算碼之中間指令而結束該轉移處理。

圖 1 4 是使用以解釋上文中所引述之失速控制之圖。假定：將資料自設備 0 轉移至主記憶器，然後以主記憶器中資料儲存位址的增加次序，自主記憶器至設備 1。在此情況中爲了某些原因，主記憶器（欲將資料自它轉移至設備 1）中之一位址可同時超過主記憶器（至少最近，將資料自設備 0 轉移至其中）中之位址。在此段時間期間，將自主記憶器至設備 1，資料的轉移使呈失速之狀態。

在圖 1 3 中所示之資料轉移的該實例中，係將材質影像資料自 M D E C 4 7 中之儲存記憶器轉移至主記憶器 4 5，然後以主記憶器 4 5 中之資料儲存位址的增加次序，自主記憶器至第二向量處理引擎 4 8。在此情況中，爲了某些原因，主記憶器 4 5（欲將資料自它轉移至第二向量處理引擎 4 8）中之一位址可同時超過主記憶器 4 5（至少最近，將資料自 M D E C 4 7 中之儲存記憶器轉移至其中）中之位址。在此段時間期間，將自主記憶器 4 5 至第二向量處理引擎 4 8，材質影像資料的轉移使呈失速之狀態而建立轉移同步。

如上所述，爲了分配資料至各處理機，主 D M A C 4 6 自顯示表列中提取一個中間指令並執行該中間指令。其結果是，在顯示表列經由處理機預先創造之時，經由程式規劃資料中轉移資料的次序和形式或優先次序，可將資料依靠該資料的特性，以最適宜方式轉移。另外

(請先閱讀背面之注意事項再填寫本頁)

訂

五、發明說明 (34)

，經由使處理機預先規定轉移之資料的次序，其形式為表列，例如顯示表列，因此不須處理機保持適合轉移工作之不經濟的複製資料在記憶器中。其結果是，減少了接達至記憶器之不經濟存取的數目及顯示表列的尺寸。

而且，關於個別之顯示表列，僅必須儲存每一個欲被轉移之資料部份（其各自自圖框至另一圖框而不同）在2位置上。可將並非自一圖框至另一圖框不同之任何部份的顯示表列儲存在為所有顯示表列共同之記憶器區域中。因此，可以減少為儲存顯示表列所需要之記憶器尺寸。換言之，可將許多顯示表列儲存在具有小儲存容量之記憶器中。

在掌握情況時，因為資料係依照經理入該資料中之中間指令予以轉移，所以可容易在許多處理機中，建立讀出和寫入資料等操作的同步。其結果是，容許許多處理機共享一個記憶器而不須提供雙緩衝器在記憶器中。

在上文所述之具體實施例的情況中，係將資料儲存在C D - R O M中。然而，應特別述及：同樣亦可使用其他記錄介質。

關於申請專利範圍第1項之資訊處理裝置及申請專利範圍第5項之資訊處理方法，當第一產生機構是在處理之過程中而執行機構是呈等待狀態時，第二轉移機構供應第二指令，如有的話，至該執行機構，及接收該第二指令，執行機構執行該第二指令。

(請先閱讀背面之注意事項再填寫本頁)

訂

四、中文發明摘要(發明之名稱: 資訊處理裝置及資訊處理方法)

在資訊處理裝置中，將優先次序指定予許多中央處理單元(CPUs)而此等CPUs以優先次序為基礎，轉移其繪圖指令的各自顯示表列至繪圖單元。使用此種計劃，當一個主CPU(幾何學子系統0)正創造一個顯示表列(表列#0-1)而該繪圖單元(描繪系統)係呈閒置狀態時，則將造成接達至繪圖單元之權利移交至從屬CPU(幾何學子系統1)，使該從屬CPU能供應藉以所創造之顯示表列(表列1-1)(如有)至繪圖單元。接收該顯示表列(表列#1-1)，該繪圖單元依照表列#1-1而開始繪圖處理。當主CPU完成創造顯示表列(表列#0-1)時，從屬CPU歸還造成接達至繪圖單元之權利給主CPU，而使主CPU能供應表列#0-1至繪圖單元。接收該顯示表列(表列#0-1)，繪圖單元依照表列#0-1而開始繪圖處理。其後，當主CPU正創造顯示表列而繪圖單元係呈閒置狀態時，將造成接達至繪圖單元之權利移交給從屬CPU(幾何學子系統1)，使從屬CPU能以相同方式供應藉以所創造之另外顯示表列

英文發明摘要(發明之名稱: Information processing apparatus and information processing method)

In an information processing apparatus, priorities are assigned to a plurality of central processing units (CPUs) and the CPUs transfer their respective display lists of drawing instructions to a drawing unit on a priority basis. With such a scheme, when a master CPU (Geometry Subsystem 0) is creating a display list (List #0-1) and a drawing unit (a rendering system) is in an idle state, a right to make an access to the drawing unit is handed over to a slave CPU (Geometry Subsystem 1), enabling the slave CPU to supply a display list (List 1-1) created thereby, if any, to the drawing unit. Receiving the display list (List #1-1), the drawing unit starts drawing processing in accordance with List #1-1. As the master CPU completes the creation of the display list (List #0-1), the slave CPU returns the right to make an access to the drawing unit to

四、中文發明摘要(發明之名稱：
(如有)至繪圖單元。)

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

英文發明摘要(發明之名稱：)

the master CPU, enabling the master CPU to supply List #0-1 to the drawing unit. Receiving the display list (List #0-1), the drawing unit starts drawing processing in accordance with List #0-1. Thereafter, when the master CPU is creating a display list and the drawing unit is in an idle state, a right to make an access to the drawing unit is handed over to the slave CPU (Geometry Subsystem 1), enabling the slave CPU to supply another display list created thereby, if any, to the drawing unit in the same way.

六、申請專利範圍

1. 一種資訊處理裝置，

包括：

第一產生機構用以進行處理而產生第一指令；

第二產生機構用以進行處理而產生第二指令；

一執行機構，經由以預定之定時，自第一指令轉換至第二指令，反之亦然，而執行第一和第二指令；

第一轉移機構用以轉移第一指令至執行機構；及

第二轉移機構用以轉移第二指令至執行機構，

其中，當第一產生機構是在處理的過程中而執行機構是在等待狀態時，第二轉移機構供應第二指令（如果有），至執行機構並接收該第二指令，該執行機構執行第二指令。

2. 如申請專利範圍第1項之資訊處理裝置，其中：

該執行機構保持與第一和第二產生機構那樣多的參數用以執行第一和第二指令；及

當自第一產生機構的任一者接收第一指令時，該執行機構經由使用與供應該第一指令之第一產生機構相關聯之各個參數之一來執行第一指令且當自第二產生機構的任一者接收第二指令時，該執行機構經由使用與供應該第二指令之第二產生機構相關聯之各個參數之一來執行第二指令。

3. 如申請專利範圍第1項之資訊處理裝置，其中：

將該裝置另外配置以一個儲存機構用以儲存經由第二產生機構所產生之第二指令；及

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

六、申請專利範圍

第二轉移機構轉移經儲存在儲存機構中之第二指令至執行機構。

4. 如申請專利範圍第1項之資訊處理裝置，其中：
產生第一指令用於型態處理，同時產生第二指令用於非形態處理。

5. 一種用於資訊處理裝置中之資訊處理方法，包括：

第一產生機構用以進行處理而產生第一指令；

第二產生機構用以進行處理而產生第二指令；

執行機構，經由以預定之定時，自第一指令轉換至第二指令，反之亦然，而執行第一和第二指令；

第一轉移機構用以轉移第一指令至執行機構；及

第二轉移機構用以轉移第二指令至執行機構，

因此，當第一產生機構是在處理的過程中而執行機構是在等待狀態時，該第二轉移機構供應第二指令，（如果有）至執行機構，並接收該第二指令，該執行機構執行第二指令。

（請先閱讀背面之注意事項再填寫本頁）

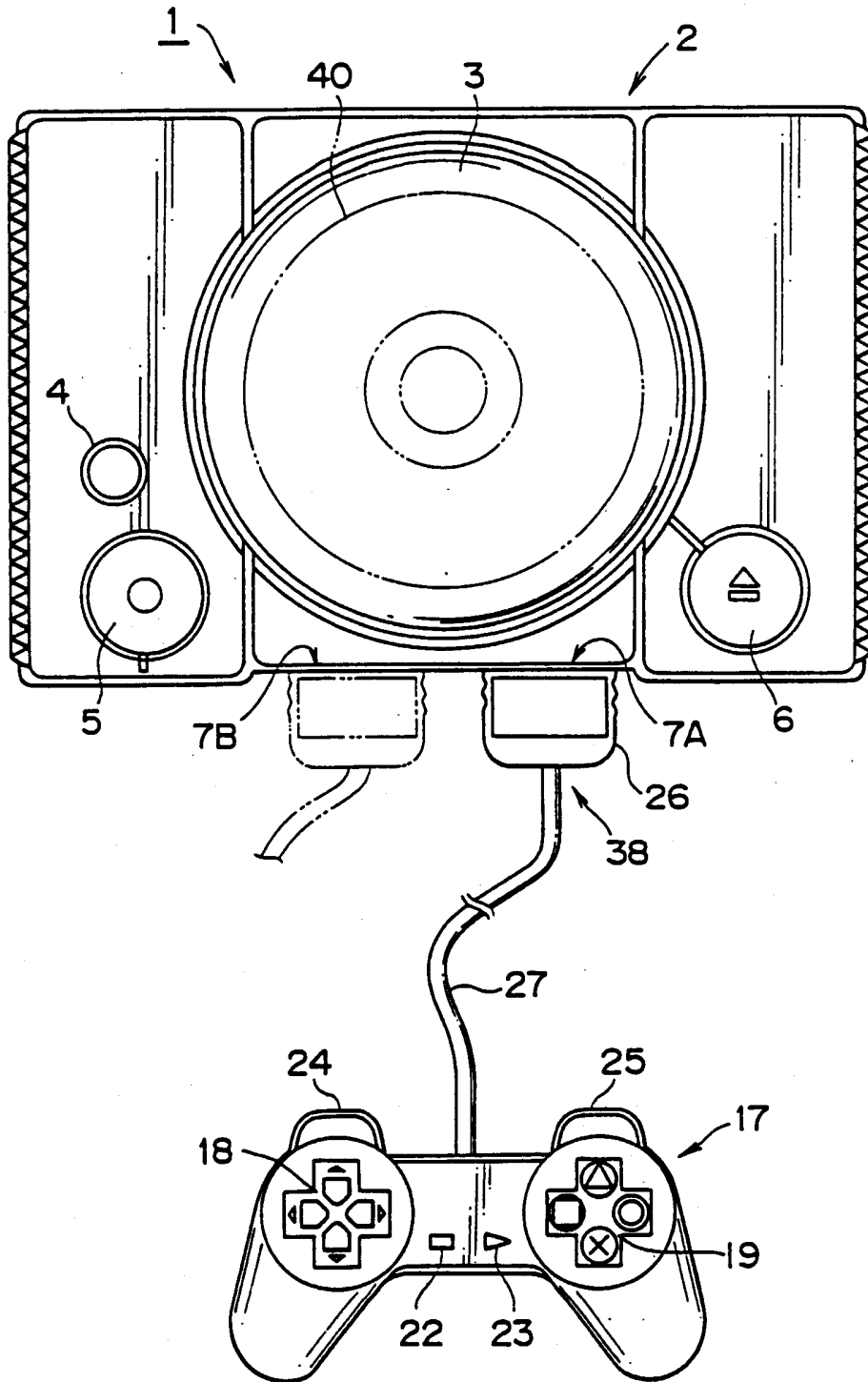
裝

訂

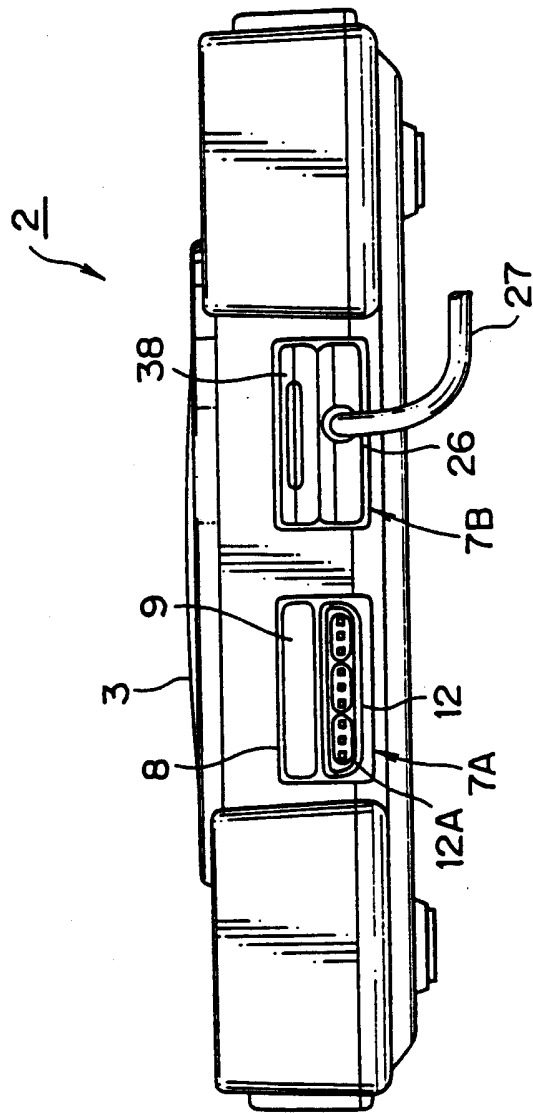
89104319

730994

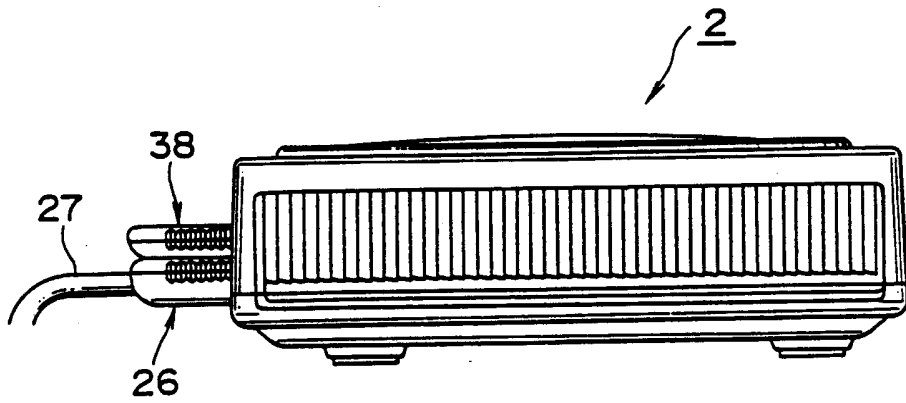
第 1 圖



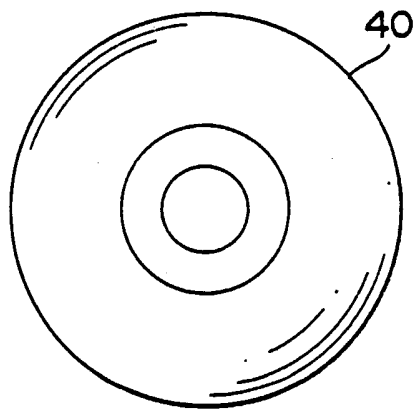
第 2 圖



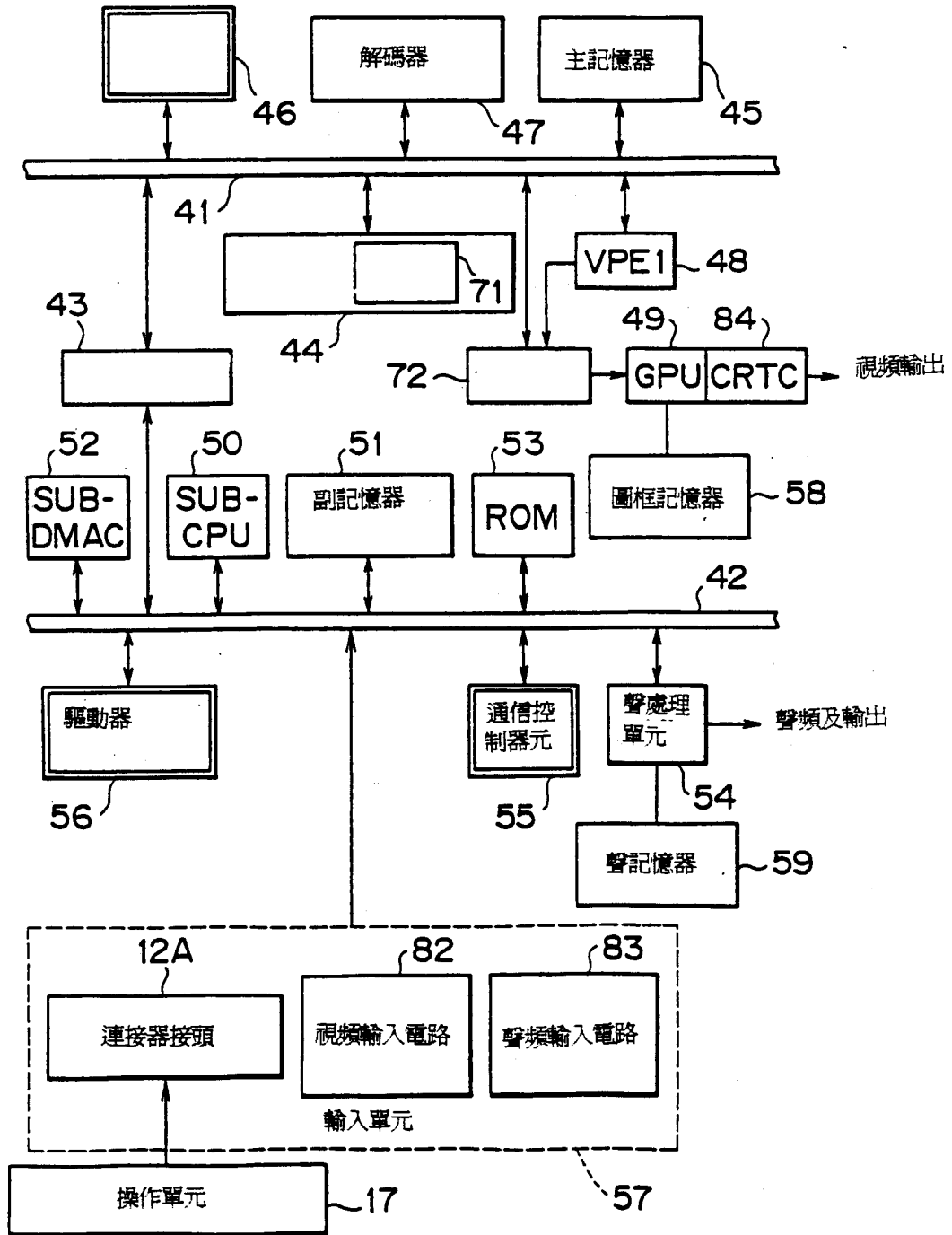
第 3 圖

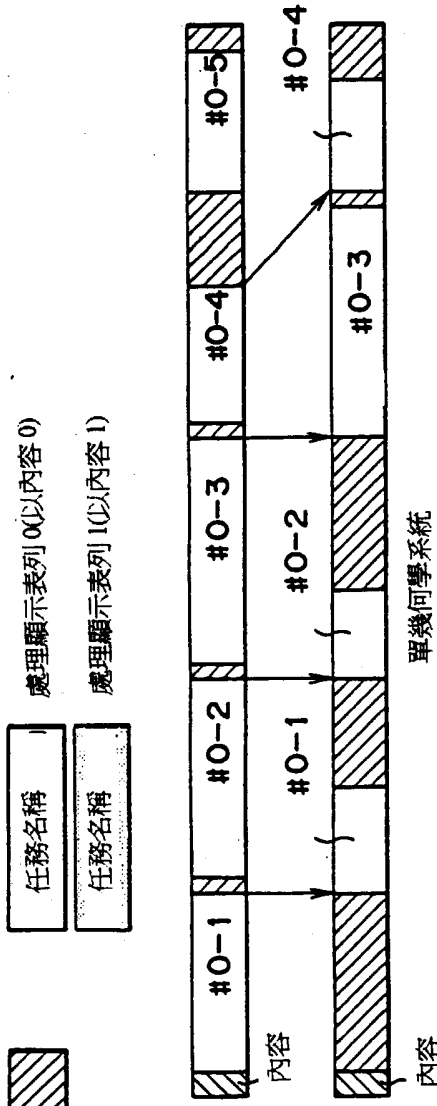


第 4 圖



第 5 圖



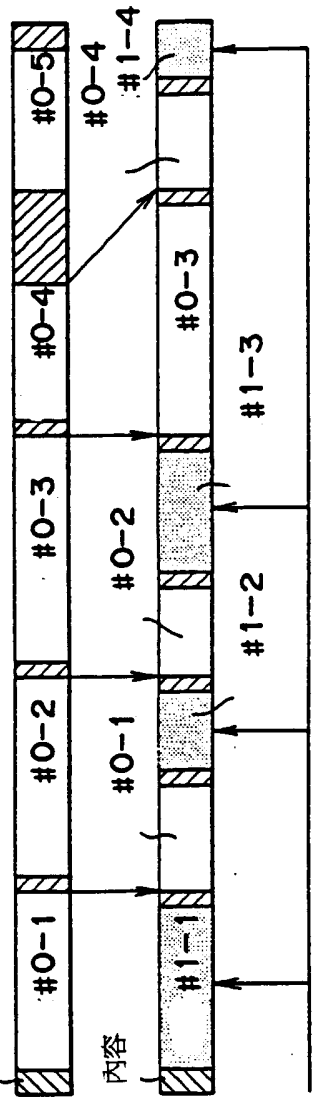


第7A圖

幾何學子系統 α(主)

描繪子系統

第7B圖



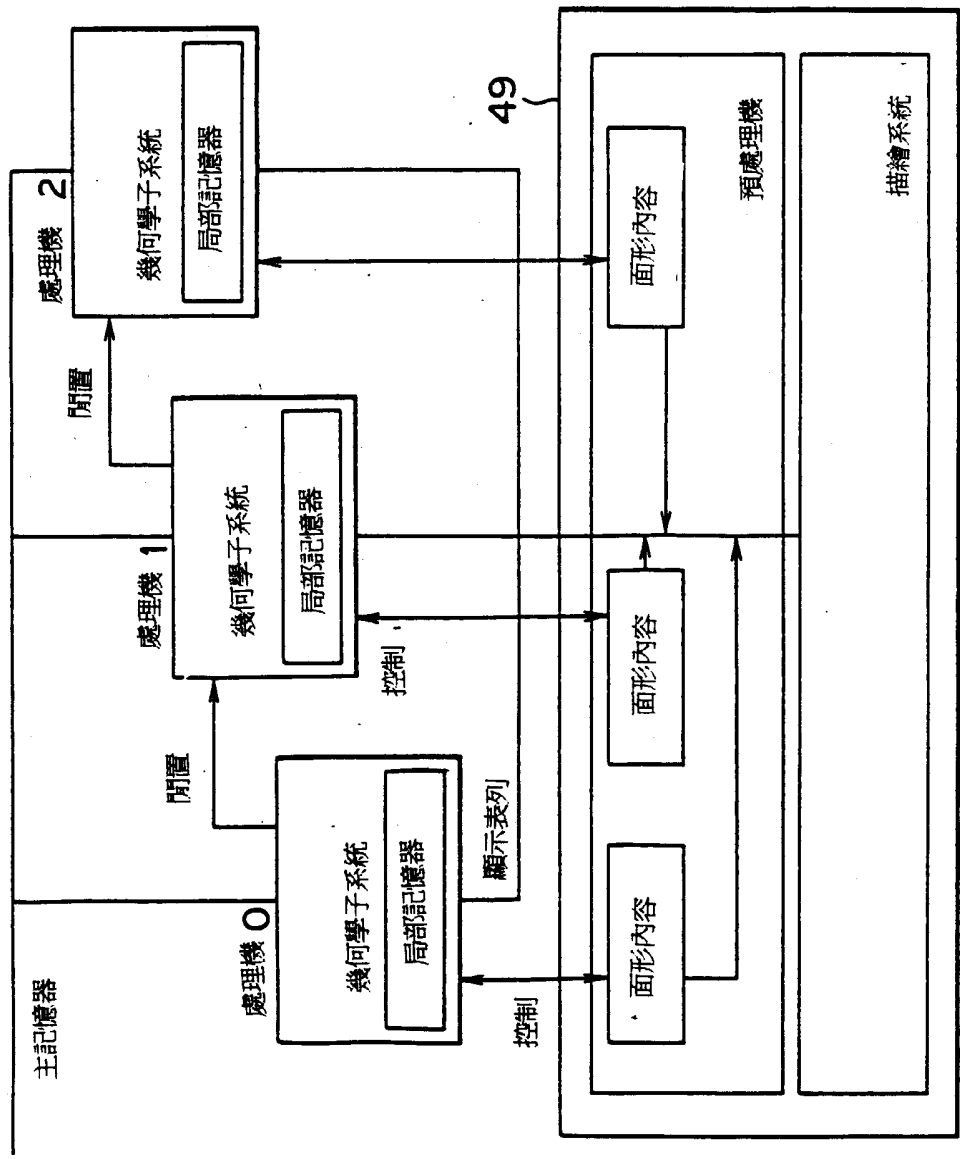
幾何學子系統 α(主)

描繪子系統

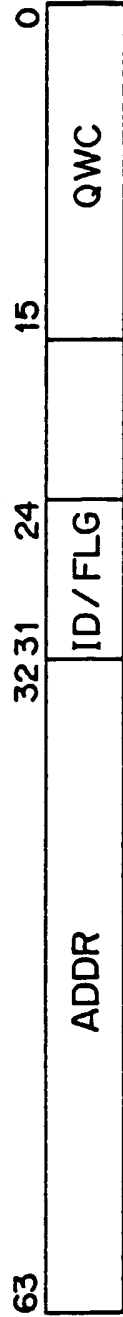
幾何學子系統(從屬) 1

顯示表列流程

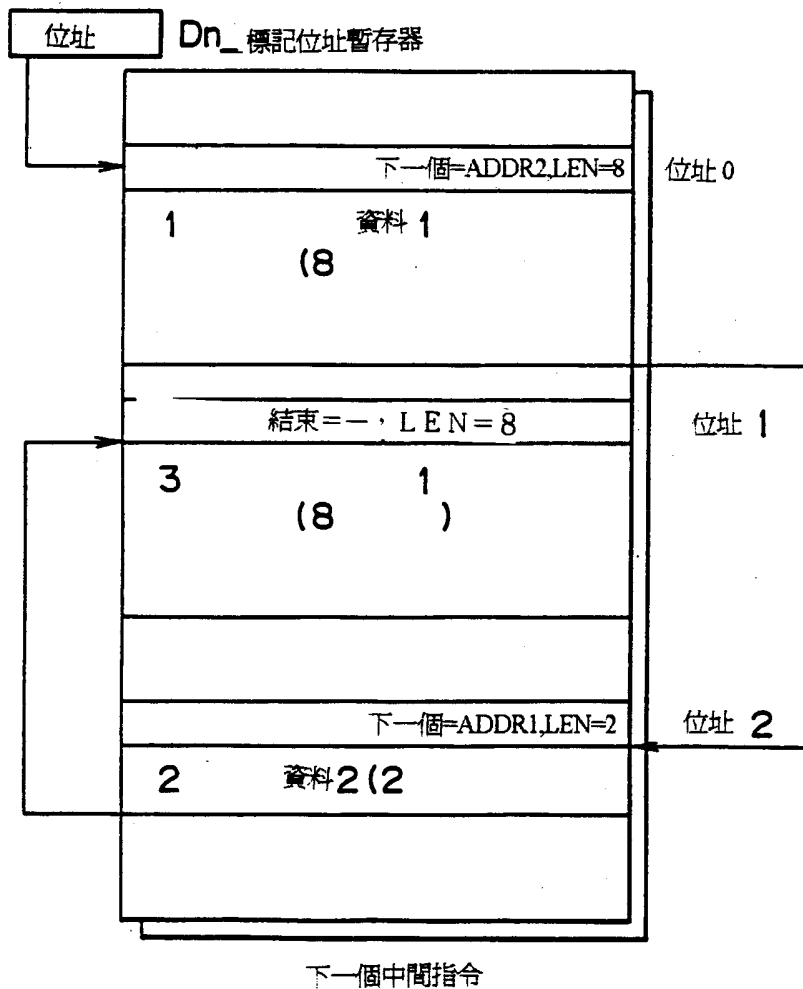
第 8 圖



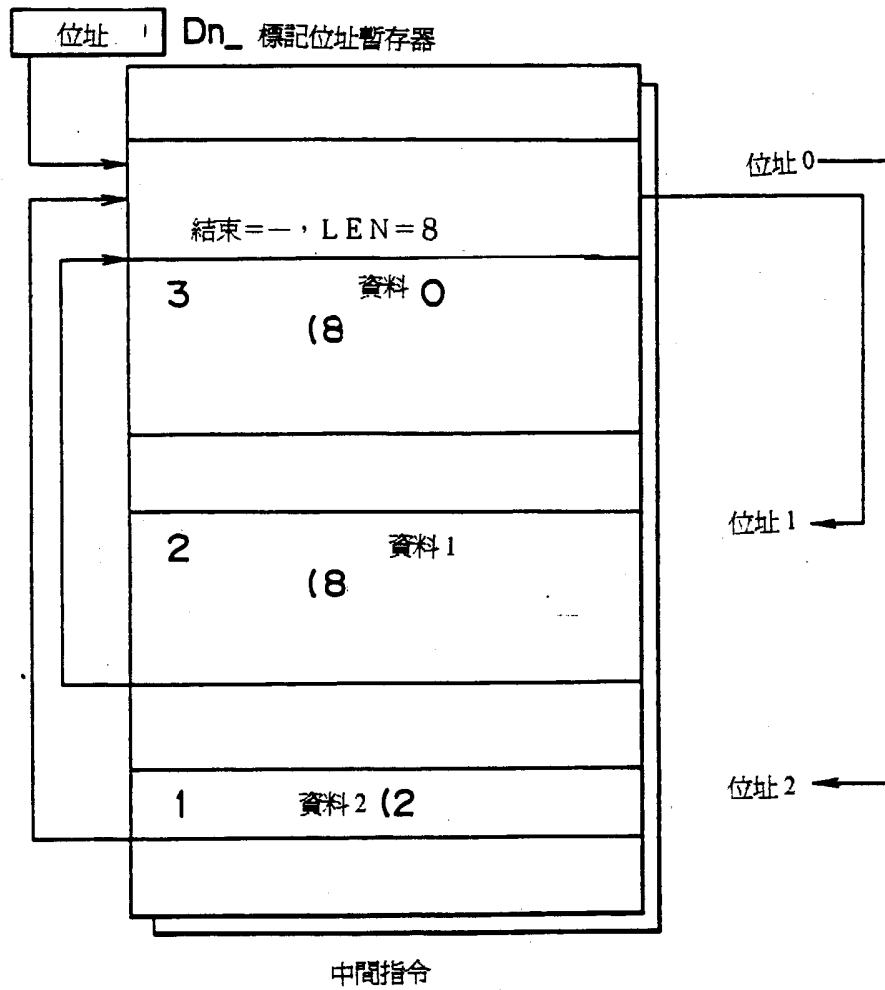
第 9 圖



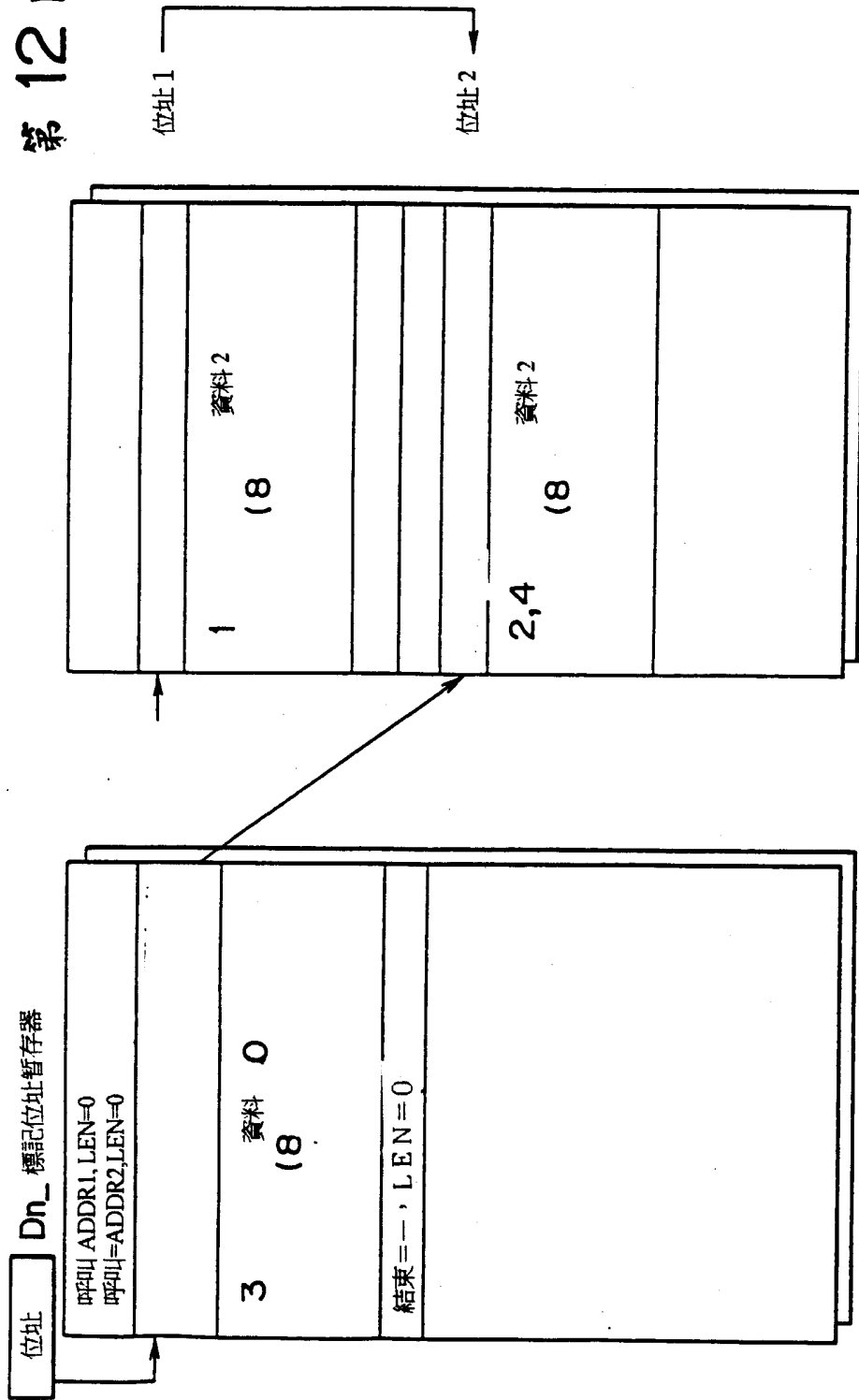
第 10 圖



第 11 圖

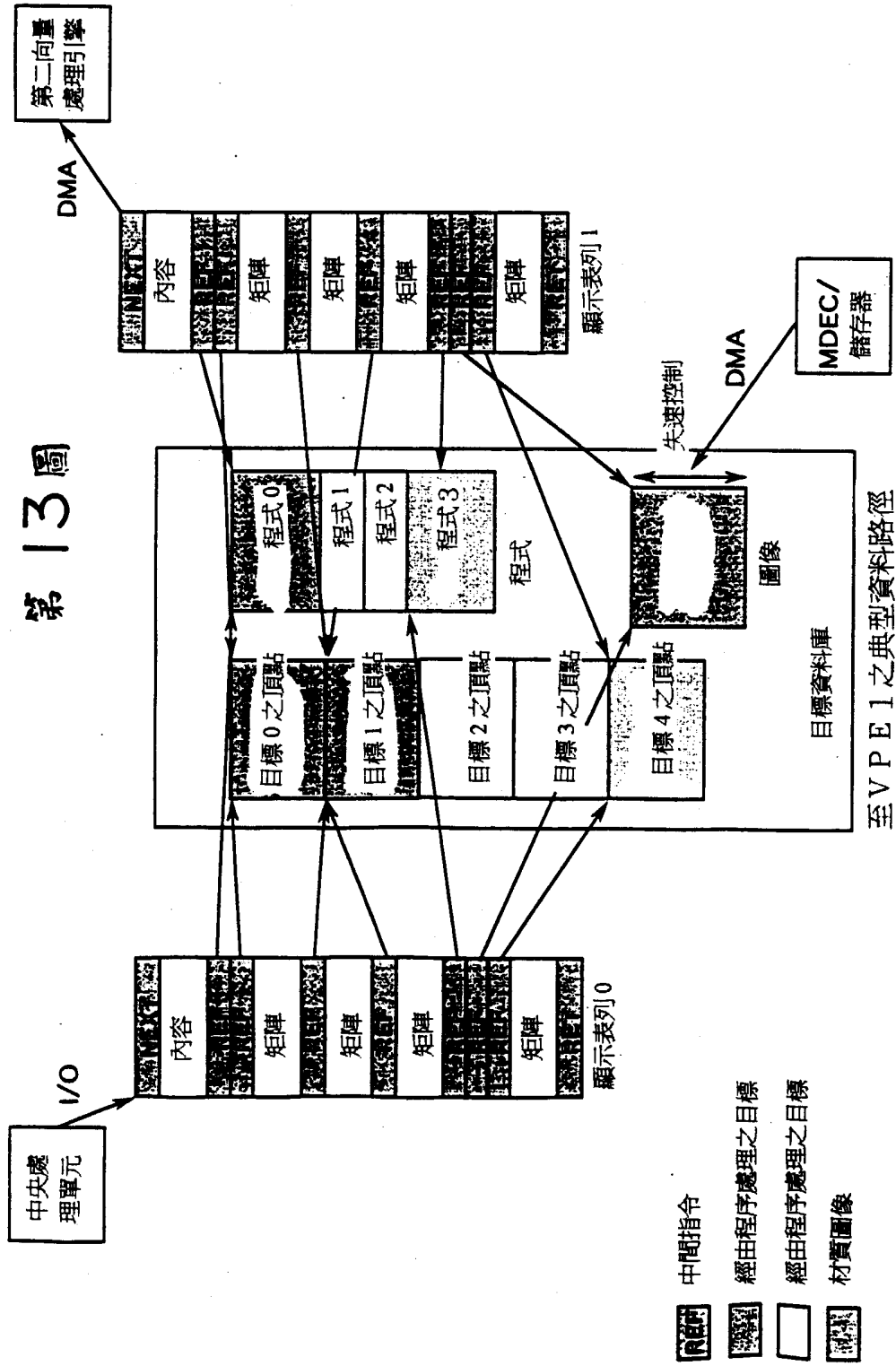


第 12 圖



呼叫(中間指令標記(中間指令))

第 13 圖



第 14 圖

