



Patent dodatkowy
do patentu nr _____

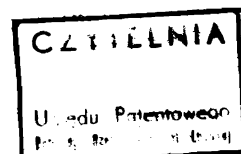
Zgłoszono: 03.03.76 (P. 187718)

Pierwszeństwo: _____

Zgłoszenie ogłoszono: 17.01.77

Opis patentowy opublikowano: 05.06.1982

Int. Cl.² G11C 19/28



Twórca wynalazku: Kazimierz Karwowski

Uprawniony z patentu: Pomorskie Zakłady Aparatury Elektrycznej
„EMA-APATOR”, Toruń (Polska)

Układ jednokierunkowego szeregowego rejestru przesuwne- go z wpisaną jedynką logiczną

1

Przedmiotem wynalazku jest układ jednokierunkowego szeregowego rejestru przesuwne-
go z wpisaną jedynką logiczną złączającą do układów sterowania urządzeń pracujących w warunkach przemysłowych.

W znanych rozwiązaniach rejestrów przesuwnych stosuje się bezpośrednie łączenie wyjść z wejściami przerzutników przy czym brak tu układów filtrujących na wejściach taktujących przerzutników „D” złożonych z wzmacniaczy prądowych i kondensatorów o dużych pojemnościach.

Celem wynalazku jest zbudowanie układu odpornego na zakłócenia przemysłowe.

Cel ten został osiągnięty przez zastosowanie na wejściach taktujących czterech przerzutników D zbudowanych na elementach TTL czterech kondensatorów włączonych równolegle oraz jednego taktującego tranzystora, którego baza jest połączona z wyjściem blokującego funkтора a pierwsze wyjście pierwszego, drugiego i trzeciego przerzutnika D są połączone z wejściami odpowiednio drugiego, trzeciego i czwartego przerzutnika D poprzez szeregowo połączone człony złożone z rezystora, przerzutnika Schmitta i inwertera przy czym wejścia przerzutników Schmitta są zbocznikowane do masy za pomocą kondensatorów, które wspólnie z wymienionymi wyżej rezystorami stanowią człony opóźniające dla pierwszych wyjść pierwszego, drugiego i trzeciego przerzutnika D.

2

W wyniku zastosowania tranzystora na wejściach przerzutników uzyskuje się wielokrotnie większą moc sygnałów taktujących od mocy sygnałów zakłócających, zwieranych do masy.

5 Zastosowanie pomiędzy przerzutnikami członów opóźniających złożonych z rezystorów i kondensatorów powoduje, iż w momencie pojawienia się impulsów na jednym z wyjść rejestru załączającego elementy przekazujące duże energie, na następnych kolejnych wejściach „D” przerzutników jest „0” logiczne zabezpieczając układ przed nieprawidłową pracą.

15 Przedmiot wynalazku jest przedstawiony tytułem przykładu na rysunku.

20 Układ jednokierunkowego szeregowego rejestru według wynalazku zbudowany jest z wyzwalającego przerzutnika statycznego RS złożonego z dwóch elementów L1 i L2 połączonych z jednym wejściem blokującego funkтора L3, którego drugie wejście jest połączone z taktującym generatorem G.

25 Wyjście funkтора L3 połączone jest przez rezystor R7 z bazą taktującego tranzystora T1 zaś kolektor tego tranzystora jest połączony z wejściami taktującymi t czterech przerzutników „D”, P1, P2, P3 i P4 połączonych szeregowo. Każde z wejść taktujących t przerzutników P1 do P4 jest bocznikowane przez jeden z kondensatorów odpowiednio C2, C3, C4 i C5 do masy, które dla otrzymania odpowiedniej struktury impulsów są ładowane przez tranzystor T1.

przy czym tranzystor **T1** i kondensatory **C2** do **C5** przez zmniejszenie reaktancji dla sygnałów dynamicznych stanowią jeden z układów zabezpieczających rejestr przed nieprawidłowym zadziałaniem.

Pierwsze wyjście **Q** pierwszego przerzutnika **P1** przez rezystor **R1**, przerzutnik Schmitta **L10** i inwerter **L4** jest połączone z wejściem **D** przerzutnika **P2**. W taki sam sposób połączone są przerzutniki **P2** z **P3** i **P3** z **P4** odpowiednio przez rezystor **R3** przerzutnik Schmitta **L11** i inwerter **L5** oraz przez rezystor **R5** przerzutnik Schmitta **L12** i inwerter **L6**.

Wejścia przerzutników Schmitta **L10**, **L11** i **L12** są zbocznikowane do masy za pomocą kondensatorów **C6**, **C7** i **C8** przy czym dla ich rozładowania są zastosowane równolegle do rezystorów **R1**, **R3** i **R5** kolejno bocznikujące je rezystory z diodami, odpowiednio **R2** i **D1**, **R4** i **D2** oraz **R6** i **D3**. W celu dekodowania informacji z przerzutników **P1**, **P2**, **P3** i **P4** do drugich wyjść **Q** przerzutników **P1** i **P2**, **P2** i **P3** oraz **P3** i **P4** są odpowiednio przyłączone wejścia funkatorów **L7**, **L8** i **L9**. Wyjście funkatora **L7** jest połączone przez diodę **D4** i rezystory **R19** oraz **R22** z bazą tranzystora **T2**. Między rezystorami **R19** i **R22** oraz masą jest włączony kondensator **C9**. Podobnie połączone są wyjścia funkatorów **L8** i **L9** z bazami tranzystorów **T5** i **T8**. Układy opóźniające złożone odpowiednio z kondensatorów **C9** i **R22**, **C10** i **R23** oraz **C11** i **R24** powodują zwłokę w załączeniu tranzystorów **T4**, **T7** i **T10**.

Stała czasowa układu opóźniającego **R1** i **C6** jest większa od stałej czasowej układu **R22** i **C9** w wyniku czego układ jest odporny za zakłócenia.

Taka konstrukcja powoduje, że w momencie włączenia tranzystora **T4** i ewentualnie stycznika włączonego pomiędzy wejścia **W** i **W1**, na wejściu **D** przerzutnika **P2** jest „0” logiczne. Do odpowiedniego ustawienia przerzutników **L1** i **L2** w momencie załączania napięcia zasilającego, służy układ złożony z rezystorów **R17** i **R18**, diody **D7** i kondensatora **C12**. Do załączania rozdzielacza służy klucz **K**.

Jednokierunkowy szeregowy rejestr według wynalazku działa w sposób następujący.

Po włączeniu napięcia zasilającego, układ złożony z elementów **R17**, **D7**, **R18** i **C12** wysyła impuls ustawiający odpowiednio przerzutnik statyczny złożony z elementów **L1** i **L2** oraz zeruje przerzutniki **P1** do **P4**. Moment załączenia napięcia zasilającego powoduje jednocześnie uruchomienie generatora **G**.

Uruchomienie rejestru odbywa się przez naciśnięcie klucza **K**, co powoduje, że funkator blokujący **L3** przekazuje informacje z generatora **G** na bazę tranzystora **T1**, skąd impulsy przekazywane są na wejścia taktujące **t** przerzutników **P1**, **P2**, **P3** i **P4**.

Kondensatory **C2**, **C3**, **C4** i **C5** o pojemności kilku μF powodują zwieranie impulsów zakłócających o znacznie mniejszej energii od impulsów z generatora **G** wzmocnionych prądowo przez tranzystor **T1** do masy.

Pierwszy impuls z generatora **G** powoduje, że na obu wyjściach **Q** i $\bar{Q}$ przerzutników **P1** i **P2** są „1” logiczne, które wchodząc do funkatora **L7** zmieniają istniejącą tam „1” logiczną na „0”.

Po upływie czasu τ_1 potrzebnego na rozładowanie kondensatora **C9** przez rezystor **R22** i rezystancję złącza baza — emiter tranzystora **T2**, zaczyna przewodzić tranzystor **T4** uruchamiając np. stycznik włączony między wyjścia **W** i **W1** powodujący powstanie impulsu zakłócającego. W momencie pojawienia się „1” na pierwszym wyjściu **Q** przerzutnika **P1**, zaczyna ładować się kondensator **C6** przez rezystor **R1** i rezystancję wyjścia **Q** tego przerzutnika.

Po rozładowaniu się kondensatora **C6** do odpowiedniego napięcia progowego poprzez przerzutnik Schmitta **L10** i inwerter **L4** na wejściu **D** przerzutnika **P2** pojawia się „1” logiczna przy czym opóźnienie τ_2 pojawienia się „1” na wejściu przerzutnika **P2** do momentu pojawienia się „1” na wyjściu **Q** przerzutnika **P1** powinno być większe od opóźnienia τ_1 , co gwarantuje prawidłową pracę rejestru.

Następny impuls z generatora **G** powoduje, że na pierwszym wyjściu **Q** drugiego przerzutnika **P2** pojawia się „1” logiczna, a na jego drugim wyjściu $\bar{Q}$ — „0” logiczna. W wyniku tego na wyjściu funkatora **L7** pojawia się „1”, kondensator **C9** szybko się ładuje przez rezystor **R19** o małej rezystancji, a tranzystor **T4** jest zatkany.

Po upływie zwłoki τ_1 zaczyna przewodzić tranzystor **T7** powodując, że załączony jest następny np. stycznik — włączony pomiędzy wyjścia **W** i **W2**. Na wyjściu **D** przerzutnika **P3** „1” logiczna pojawia się po upływie czasu τ_2 .

Warunkiem prawidłowej pracy układu jest aby $\tau_1 < \tau_2 < T_p$, gdzie T_p — czas przerwy pomiędzy impulsami z generatora **G**. Po czwartym impulsie na wyjściu $\bar{Q}$ przerzutnika **P4** pojawia się „0” logiczne, które powoduje przestawienie elementów **L1** i **L2** przerzutnika statycznego i zablokowanie pracy rejestru przez blokujący funkator **L3** i rozładowanie kondensatorów **C6**, **C7** i **C8** przez układy **P1**, **D1** i **R2**, **P2**, **D2** i **R4** oraz **P3**, **D3** i **R6**.

Wejścia „ $\bar{R}$ ” w przerzutnikach **P1**, **P2**, **P3** i **P4** pełnią rolę zerującego przerzutniki a wejścia „ $\bar{S}$ ” — ustawiającą dla tych przerzutników.

Układ według wynalazku pozwala na stosowanie rejestru w warunkach przemysłowych bez specjalnych urządzeń ekranizujących. Nada się zwłaszcza do sterowania styczników przekazujących duże energie.

Zastrzeżenie patentowe

Układ jednokierunkowego szeregowego rejestru przesuwanego z wpisaną jedyneką logiczną, zwłaszcza do układów sterowania urządzeń pracujących w warunkach przemysłowych zbudowany z wyzwalającego przerzutnika statycznego **RS** złożonego z dwóch przerzutników połączonych z jednym wejściem blokującego funkatora którego drugie wejście jest połączone z taktującym generatorem, czterech przerzutników **D** z wejściami taktującymi zbudowanych na elementach TTL i połączonych szeregowo oraz trzech przerzutników Schmitta włączonych między układy opóźniające i inwertery, znamienny tym, że na wejściach taktujących (**t**) czterech przerzutników **D** (**P1**, **P2**, **P3**, **P4**) są włączone równolegle po

jednym na każdym wejściu cztery kondensatory (C2, C3, C4, C5) oraz taktujący tranzystor (T1), którego baza jest połączona z wyjściem blokującego funktora (L3), a pierwsze wyjścia (Q) pierwszego, drugiego i trzeciego przerzutnika D (P1, P2, P3) są połączone z wejściami (D) odpowiednio drugiego, trzeciego i czwartego przerzutnika D (P2, P3, P4) poprzez szeregowo połączone człony złożone z re-

zystora (R1, R3 lub R5), przerzutnika Schmitta (L10, L11 lub L12) i inwertera (L4, L5 lub L6) przy czym wejścia przerzutników Schmitta (L10, L11, L12) są zbocznikowane do masy za pomocą kondensatorów (C6, C7, C8), które wspólnie z wymienionymi wyżej rezystorami (R1, R3, R5) stanowią człony opóźniające dla pierwszych wyjść (Q) pierwszego, drugiego i trzeciego przerzutnika D (P1, P2, P3).

