

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2015 年 9 月 17 日(17.09.2015)



(10) 国際公開番号

WO 2015/137018 A1

- (51) 国際特許分類:
G01R 19/00 (2006.01) *G01R 15/06* (2006.01)
- (21) 国際出願番号: PCT/JP2015/053149
- (22) 国際出願日: 2015 年 2 月 4 日(04.02.2015)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2014-050655 2014 年 3 月 13 日(13.03.2014) JP
- (71) 出願人: オムロン株式会社(OMRON CORPORATION) [JP/JP]; 〒6008530 京都府京都市下京区塩小路通堀川東入南不動堂町 8 0 1 番地 Kyoto (JP).
- (72) 発明者: 今井 紘(IMAI, Hiroshi); 〒6008530 京都府京都市下京区塩小路通堀川東入南不動堂町 8 0 1 番地 オムロン株式会社内 Kyoto (JP). 松浦圭記(MATSUURA, Keiki); 〒6008530 京都府京都市下京区塩小路通堀川東入南不動堂町 8 0 1 番地

オムロン株式会社内 Kyoto (JP). 徳崎 裕幸(TOKUSAKI, Hiroyuki); 〒6008530 京都府京都市下京区塩小路通堀川東入南不動堂町 8 0 1 番地 オムロン株式会社内 Kyoto (JP). 荻本 真央(OGIMOTO, Mao); 〒6008530 京都府京都市下京区塩小路通堀川東入南不動堂町 8 0 1 番地 オムロン株式会社内 Kyoto (JP).

(74) 代理人: 増井 義久, 外(MASUI, Yoshihisa et al.); 〒5300041 大阪府大阪市北区天神橋 2 丁目北 2 番 6 号 大和南森町ビル 4 F Osaka (JP).

(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM,

[続葉有]

(54) Title: NON-CONTACT VOLTAGE MEASUREMENT DEVICE

(54) 発明の名称: 非接触電圧計測装置

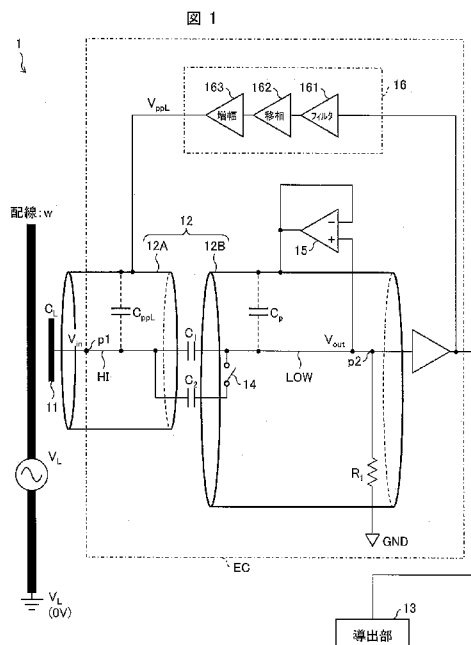


FIG. 1
13 Derivation unit
161 Filter
162 Phase shift
163 Amplification
w Wire

(57) Abstract: This invention provides a non-contact voltage measurement device (1) that can measure target voltages with high precision by minimizing leakage currents flowing via parasitic capacitance (C_{ppl}) between electric-field shield sections (12) and an electric circuit (EC). A drive-voltage application unit (16) applies, to a first electric-field shield section (12A) covering a high-impedance section (HI) of the electric circuit (EC), a voltage that is generated from an output voltage (V_{out}) from a low-impedance section (LOW) of the electric circuit (EC) and is equal to an input voltage (V_{in}) to the high-impedance section (HI).

(57) 要約: 電界シールド部 (12) と電気回路 (EC) との間に発生する寄生容量 (C_{ppl}) を介して漏れ電流が流れることを抑制することによって、計測対象電圧を高精度に計測することができる非接触電圧計測装置 (1) を提供する。駆動電圧印加部 (16) は、電気回路 (EC) の低インピーダンス部 (LOW) における出力電圧 (V_{out}) から生成した、高インピーダンス部 (HI) における入力電圧 (V_{in}) に等しい電圧を、高インピーダンス部 (HI) を被覆する第 1 電界シールド部 (12A) に印加する。



ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US,
UZ, VC, VN, ZA, ZM, ZW.

- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE,

ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告 (条約第 21 条(3))

明 細 書

発明の名称：非接触電圧計測装置

技術分野

[0001] 本発明は、導線を流れる交流の電圧を、導線に接触することなく計測する非接触電圧計測装置に関する。

背景技術

[0002] 従来、絶縁被覆された配線内の導線を流れる交流の電圧（計測対象電圧）を、導線に接触することなく計測する非接触電圧計測装置が開示されている。このような非接触電圧計測装置の例が、特許文献１～３に示されている。

[0003] 一般的に、非接触電圧計測装置は、プローブおよび電気回路を備えており、プローブと配線との間に結合容量が発生するように、プローブを配線に近接させたとき、プローブを介して電気回路に入力される電圧信号に基づいて、計測対象電圧を導出する。

[0004] ところが、非接触電圧計測装置では、電気回路と配線以外の電圧源とが容量結合することにより、電気回路中の電圧信号にノイズが重畳する場合がある。電圧信号に重畳したノイズは、計測対象電圧の計測精度を低下させる原因となる。そこで、電気回路の周囲に、外部の電界を遮断するための電界シールドを配置することが考えられる。

先行技術文献

特許文献

[0005] 特許文献１：日本国公開特許公報「特開昭５８－１７４８５６号公報（１９８３年１０月１３日公開）」

特許文献２：日本国公開特許公報「特開２００３－２８９００号公報（２００３年１月２９日公開）」

特許文献３：日本国公開特許公報「特開２０１２－１６３３９４号公報（２０１２年８月３０日公開）」

発明の概要

発明が解決しようとする課題

[0006] しかしながら、上述した従来の非接触電圧計測装置では、電気回路の周囲に電界シールドが配置された場合、電界シールドと電気回路との間に寄生容量が発生する。すると、電気回路において、寄生容量を通る電流経路が生成されるので、この電流経路を漏れ電流が流れる。その結果、計測対象電圧の計測精度が悪化するという問題がある。

[0007] 本発明は、上記に鑑みてなされたものであり、その目的は、電界シールドと電気回路との間に発生する寄生容量を漏れ電流が流れることを抑制することによって、計測対象電圧を高精度に計測することができる非接触電圧計測装置を提供することにある。

課題を解決するための手段

[0008] 上記の課題を解決するために、本発明の一態様に係る非接触電圧計測装置は、プローブと導線との間に結合容量が発生するように、該プローブを上記導線に非接触で近接させたとき、該プローブを介して電気回路に入力される電圧信号に基づいて、上記導線に印加される計測対象電圧を計測する非接触電圧計測装置において、上記電気回路は、インピーダンス値が異なる第1インピーダンス部と第2インピーダンス部とを含んでおり、上記電気回路において、上記第1インピーダンス部は、上記第2インピーダンス部よりも上記プローブに近い位置に配置されており、上記第1インピーダンス部の少なくとも一部を被覆することにより、上記第1インピーダンス部に入射する電界を遮断する第1電界シールドと、上記第2インピーダンス部における電圧信号から、上記第1インピーダンス部における電圧信号に等しい等電圧信号を生成し、生成した上記等電圧信号を、上記第1電界シールドに対して印加する電圧信号印加部と、を備えている。

[0009] 上記の構成によれば、電気回路の第1インピーダンス部における電圧信号と、第1電界シールドに印加される電圧信号（等電圧信号）とが等しい。すなわち、2つの電圧信号の振幅および位相がどちらも等しい。そのため、電気回路の第1インピーダンス部と、第1電界シールドとは常に同電位である

。

[0010] 従って、第 1 インピーダンス部と第 1 電界シールドとの間に発生する寄生容量は実質的に無効となり、第 1 インピーダンス部から第 1 電界シールドへ（またはその逆）の漏えい電流は発生しない。

[0011] ゆえに、プローブを介して電気回路に入力される電圧信号に基づいて、導線に印加される計測対象電圧を精度よく計測することができる。

発明の効果

[0012] 本発明によれば、電界シールドと電気回路との間に発生する寄生容量を漏れ電流が流れることを抑制することによって、計測対象電圧を高精度に計測することができる。

図面の簡単な説明

[0013] [図1]本発明の実施形態 1 に係る非接触電圧計測装置の構成を示す概略図である。

[図2]本発明の実施形態 2 に係る非接触電圧計測装置が備えた検出プローブおよび第 1 電界シールドを示す概略図であり、配線、検出プローブ、および第 1 電界シールドを通り、かつ、配線の長さ方向に垂直な断面における断面図である。

[図3]本発明の実施形態 2 に係る非接触電圧計測装置が備えた検出プローブおよび第 1 電界シールドを示す斜視図である。

[図4]本発明の実施形態 2 に係る非接触電圧計測装置が備えた検出プローブおよび第 1 電界シールドの変形例を示す概略図である。

[図5]本発明の実施形態 2 に係る非接触電圧計測装置が備えた検出プローブおよび第 1 電界シールドの他の変形例を示す概略図である。

[図6]本発明の実施形態 3 に係る非接触電圧計測装置が備えた電気回路の回路図である。

[図7]本発明の実施形態 3 に係る非接触電圧計測装置が計測した計測対象電圧の誤差の計算結果を示す図である。

[図8]本発明の実施形態 4 に係る非接触電圧計測装置が備えた電気回路 E C 2

の回路図である。

[図9]本発明の実施形態5に係る非接触電圧計測装置が備えた駆動電圧印加部の概略図である。

[図10]本発明の参考例に係る非接触電圧計測装置の構成を示す概略図である。

[図11]本発明の参考例に係る電気回路の回路図である。

発明を実施するための形態

[0014] 〔実施形態1〕

以下、本発明の実施の形態について、図1を用いて詳細に説明する。

[0015] 〔非接触電圧計測装置1の構成〕

図1を用いて、本実施形態に係る非接触電圧計測装置1（以下、電圧計測装置1と略称する）の構成を説明する。図1は、電圧計測装置1の構成を示す概略図である。電圧計測装置1は、配線w（一次側配線）内の導線を流れる交流（周波数：f）の電圧（電圧信号、電圧信号波形）である計測対象電圧 V_L を、該導線に非接触で計測することができる。

[0016] 図1に示すように、電圧計測装置1は、検出プローブ11、電界シールド12、導出部13（電圧導出部）、および電気回路ECを備えている。

[0017] 検出プローブ11は、配線wの絶縁被覆の外周面に密着するように取り付けることができる電極を備えている。検出プローブ11は、電極を被覆する絶縁部材を備えていてもよい。

[0018] 検出プローブ11と配線wとが十分に近接しているとき、検出プローブ11と配線wとの間には、計測対象電圧 V_L に応じた容量値の結合容量 C_L が生じる。検出プローブ11の電極には、配線w内を流れる交流によって、誘導電圧が誘導される。検出プローブ11の電極に生じた誘導電圧は、検出プローブ11と電氣的に接続された電気回路ECに入力される。

[0019] 電気回路ECは、入力電圧 V_{in} として、検出プローブ11の電極に誘導された誘導電圧を取得する。また、電気回路ECは、電気回路EC内に設定された検出点における電圧を、出力電圧 V_{out} （検出点電圧信号）として、導出

部 1 3 に出力する。

[0020] 電気回路 E C は、インピーダンス値が相対的に高い高インピーダンス部 H I（第 1 インピーダンス部）と、インピーダンス値が相対的に低い低インピーダンス部 L O W（第 2 インピーダンス部）とを含む。なお、電気回路 E C の詳細については後述する。

[0021] 電界シールド 1 2 は、電気回路 E C に入射する電界を遮断することによって、電気回路 E C と配線 w 以外の電圧源とが容量結合することを防止する。電界シールド 1 2 は、金属（シールド金属）で構成されてよい。

[0022] 電界シールド 1 2 は、電気回路 E C の高インピーダンス部 H I を被覆する第 1 電界シールド部 1 2 A（第 1 電界シールド）と、低インピーダンス部 L O W を被覆する第 2 電界シールド部 1 2 B（第 2 電界シールド）とを含む。第 1 電界シールド部 1 2 A と第 2 電界シールド部 1 2 B との間は絶縁されている。

[0023] なお、第 1 電界シールド部 1 2 A は、高インピーダンス部 H I の少なくとも一部を被覆していればよい。また、第 2 電界シールド部 1 2 B は、低インピーダンス部 L O W の少なくとも一部を被覆していればよい。

[0024] 図 1 に示すように、第 1 電界シールド部 1 2 A と高インピーダンス部 H I との間には、寄生容量 C_{ppL} が発生する。また、第 2 電界シールド部 1 2 B と低インピーダンス部 L O W との間には、寄生容量 C_p が発生する。

[0025] 導出部 1 3 は、電気回路 E C から出力される出力電圧 V_{out} に基づいて、計測対象電圧 V_L を導出する。具体的には、導出部 1 3 は、以下の式に従って、計測対象電圧 V_L を導出する。

[0026] [数 1]

$$V_L = \frac{\frac{1}{j\omega} \left(\frac{1}{C_2} - \frac{1}{C_1} \right) v_{out1} v_{out2} / R_1}{\left(1 + \frac{C_{ppL}}{C_1} \right) v_{out1} - \left(1 + \frac{C_{ppL}}{C_2} \right) v_{out2}}$$

[0027] ここで、 V_{out1} 、 V_{out2} は、それぞれ、電気回路 E C が第 1 の状態、第 2 の状態（後述）であるときの出力電圧 V_{out} を意味している。 $\omega = 2 \pi f$ （ f

は、配線 w 内を流れる交流の周波数)である。また、第2電界シールド部12Bと低インピーダンス部LOWとの間に発生する寄生容量 $C_p = 0$ とした。後述するように、寄生容量 C_p は、オペアンプ15によって無効化される。

[0028] [電気回路ECの詳細]

ここでは、電気回路ECの詳細を説明する。

[0029] 図1に示すように、電気回路ECは、コンデンサ C_1 、 C_2 、検出抵抗 R_1 、切換スイッチ14、オペアンプ15(第2電圧信号印加部)、および駆動電圧印加部16(電圧信号印加部)を備えている。ただし、駆動電圧印加部16は、電気回路ECの他の部位と一体で形成されていてもよいし、電気回路ECが配置された基板とは別の基板上に配置されていてもよい。なお、電気回路ECを実現する具体的な回路構成を、実施形態3～実施形態5で説明する。

[0030] 電気回路ECにおいて、コンデンサ C_1 、 C_2 は、どちらも、検出プローブ11から入力電圧 V_{in} が入力される入力点p1に接続されている。検出抵抗 R_1 は、コンデンサ C_1 、 C_2 と基準電位点GNDとの間に取り付けられている。前述した検出点p2は、コンデンサ C_1 、 C_2 と検出抵抗 R_1 との間に位置している。

[0031] 検出プローブ11から電気回路ECに入力される入力電圧 V_{in} は、コンデンサ C_1 、 C_2 と検出抵抗 R_1 とに分圧される。出力電圧 V_{out} は、検出抵抗 R_1 に印加される入力電圧 V_{in} の分圧に等しい。

[0032] コンデンサ C_1 、 C_2 の容量値、および検出抵抗 R_1 の抵抗値は、出力電圧 V_{out} が十分に小さくなるような値に決定される。例えば、結合容量 C_L の容量値が10pFであり、計測対象電圧 V_L が100Vであり、コンデンサ $C_1 = 470$ pF、 $C_2 = 47$ pF、検出抵抗 $R_1 = 1$ M Ω である場合、出力電圧 V_{out} は、数10mVから数100mV程度($f = 50$ Hzの場合)であるので、一般的な電圧計を用いて計測することが可能である。

[0033] 切換スイッチ14は、電気回路ECを、(i)コンデンサ C_1 が、結合容量 C_L と検出抵抗 R_1 との間に直列接続した第1の状態と、(ii)コンデンサ

C_1 およびコンデンサ C_2 が、結合容量 C_L と検出抵抗 R_1 との間に直列接続した第2の状態と、の間で切り替える。

[0034] 電気回路ECが第1の状態であるとき、入力電圧 V_{in} は、検出抵抗 R_1 と、コンデンサ C_1 との間で分圧される。一方、電気回路ECが第2の状態であるとき、入力電圧 V_{in} は、検出抵抗 R_1 と、コンデンサ C_1 およびコンデンサ C_2 との間で分圧される。

[0035] なお、切換スイッチ14は、電気回路ECを、(i)コンデンサ C_1 が、結合容量 C_L と検出抵抗 R_1 との間に直列接続した第1の状態と、(ii)コンデンサ C_2 が、結合容量 C_L と検出抵抗 R_1 との間に直列接続した第2の状態と、の間で切り替えるように構成されていてもよい。この構成は、例えば、電気回路ECにおいて、入力点p1とコンデンサ C_1 との間、および、入力点p1とコンデンサ C_2 との間に、それぞれ、オンとオフを切り換えることができるスイッチを設けることによって、実現することができる。

[0036] 以下では、電気回路ECにおいて、入力点p1と同電位である部分を、高インピーダンス部HIと呼ぶ。また、電気回路ECにおいて、検出点p2と同電位である部分を、低インピーダンス部LOWと呼ぶ。

[0037] オペアンプ15は、電気回路ECにおいて、低インピーダンス部LOWと、第2電界シールド部12Bとの間を接続する。オペアンプ15は、第2電界シールド部12Bと、低インピーダンス部LOWとを同電位にするように機能する。これは、いわゆるドリブンシールドの回路技法である。

[0038] このように、電気回路ECでは、オペアンプ15により、低インピーダンス部LOWと、第2電界シールド部12Bとが同電位になっている。そのため、低インピーダンス部LOWと、第2電界シールド部12Bとの間に発生する寄生容量 C_p には電流が流れない。従って、寄生容量 C_p が出力電圧 V_{out} の検出値に影響を与える可能性を排除することができる。なお、別の実施形態では、高インピーダンス部HIにおける電圧（入力電圧 V_{in} ）から、低インピーダンス部LOWにおける電圧（出力電圧 V_{out} ）に等しい電圧が生成されて、生成された電圧が第2電界シールド部12Bに印加されてもよい。

[0039] なお、電圧計測装置 1 は、オペアンプ 15 を備えていなくてもよい。

[0040] 駆動電圧印加部 16 は、電気回路 EC の低インピーダンス部 LOW に接続されている。駆動電圧印加部 16 は、低インピーダンス部 LOW から出力電圧 V_{out} を取得して、取得した出力電圧 V_{out} に基づいて、入力電圧 V_{in} に等しい駆動電圧 V_{ppL} （等電圧信号）を生成する。言い換えれば、駆動電圧印加部 16 は、低インピーダンス部 LOW における電圧信号波形から、高インピーダンス部 HI における電圧信号波形に等しい電圧信号波形を生成する。

[0041] 駆動電圧印加部 16 は、生成された駆動電圧 V_{ppL} を、第 1 電界シールド部 12A に印加する。駆動電圧 V_{ppL} と入力電圧 V_{in} とは等しいから、高インピーダンス部 HI と、駆動電圧 V_{ppL} が印加された第 1 電界シールド部 12A とは同電位になる。すなわち、駆動電圧 V_{ppL} は、高インピーダンス部 HI と第 1 電界シールド部 12A との電位差をキャンセルする。

[0042] そのため、高インピーダンス部 HI と第 1 電界シールド部 12A との間に発生する寄生容量 C_{ppL} には電流が流れない。言い換えれば、寄生容量 C_{ppL} は実質的に無効である。従って、寄生容量 C_{ppL} が出力電圧 V_{out} の検出値に影響を与える可能性を排除することができる。

[0043] なお、図 1 に示す構成では、駆動電圧印加部 16 は、低インピーダンス部 LOW と電氣的に接続されており、出力電圧 V_{out} を低インピーダンス部 LOW から直接的に取得する。しかしながら、駆動電圧印加部 16 は、低インピーダンス部 LOW から出力電圧 V_{out} が入力される導出部 13 から、間接的に出力電圧 V_{out} を取得してもよい。

[0044] 図 1 に示すように、駆動電圧印加部 16 は、フィルタ部 161、移相部 162（位相調整部）、および増幅部 163（振幅調整部）を備えている。

[0045] フィルタ部 161 は、出力電圧 V_{out} からノイズを除去する。フィルタ部 161 は、ノイズが除去された出力電圧 V_{out} を移相部 162 に出力する。フィルタ部 161 が除去するノイズは、例えば、アース線（基準電位点 GND）から電気回路 EC に侵入するノイズ、または、外部から電気回路 EC に侵入する電磁波を原因とするノイズであってよい。

- [0046] 移相部 162 は、フィルタ部 161 から入力された出力電圧 V_{out} の位相と、入力電圧 V_{in} の位相とが等しくなるように、出力電圧 V_{out} の位相を調整（移相）する。
- [0047] 具体的には、移相部 162 は、出力電圧 V_{out} の位相を増減することによって、出力段（すなわち、低インピーダンス部 LOW）における出力電圧 V_{out} の位相を、結合容量 C_L - コンデンサ C_1 、 C_2 間（すなわち、高インピーダンス部 HI）における入力電圧 V_{in} の位相に一致させる。
- [0048] 出力電圧 V_{out} と入力電圧 V_{in} との位相差は、電気回路 EC の構成に基づいて、理論的に、または実験的に計算することができる。
- [0049] 例えば、図 1 に示す電気回路 EC において、出力電圧 V_{out} の位相は、入力電圧 V_{in} の位相に対して 90° 進む。そのため、移相部 162 は、出力電圧 V_{out} の位相を 90° 遅らせることによって、出力電圧 V_{out} の位相と入力電圧 V_{in} の位相とを一致させる。なお、フィルタ部 161 によって、出力電圧 V_{out} の位相が変化する場合、移相部 162 は、この変化も考慮して、出力電圧 V_{out} の位相を調整する。
- [0050] あるいは、移相部 162 は、検出プローブ 11 とは別の検出プローブから、入力電圧 V_{in} の位相情報を取得してもよい。この構成では、移相部 162 は、配線 w に近接した別の検出プローブに誘導される誘導電圧の位相を、入力電圧 V_{in} の位相として取得する。なお、別の検出プローブと配線 w との間に発生する結合容量は、検出プローブ 11 と配線 w との間に発生する結合容量 C_L と比較して小さいことが望ましい。一般的に、結合容量が小さいほど、誘導電圧の位相はばらつきが小さくなる。従って、移相部 162 は、別の検出プローブから、ばらつきの小さい正確な位相を取得することができる。なお、移相部 162 は、入力電圧 V_{in} の位相情報を配線 w から取得してもよい。
- [0051] 移相部 162 は、移相された出力電圧 V_{out} を増幅部 163 に出力する。
- [0052] 増幅部 163 は、移相部 162 から入力された出力電圧 V_{out} の振幅と、入力電圧 V_{in} の振幅とが等しくなるように、出力電圧 V_{out} の振幅を調整する。

[0053] 前述したように、電気回路ECにおいて、出力電圧 V_{out} は、検出抵抗 R_1 に印加される入力電圧 V_{in} の分圧に等しい。そして、検出抵抗 R_1 に印加される出力電圧 V_{out} の分圧は、理論的にまたは実験的に計算することができる。

[0054] 増幅部163は、検出抵抗 R_1 に印加される出力電圧 V_{out} の分圧に基づいて、出力電圧 V_{out} の振幅と、入力電圧 V_{in} の振幅とが等しくなるように、出力電圧 V_{out} の振幅を調整する。なお、増幅部163は、フィルタ部161および移相部162による出力電圧 V_{out} の振幅の減衰がある場合、この減衰も考慮して、出力電圧 V_{out} の振幅を調整する。

[0055] 増幅部163は、位相および振幅が調整された出力電圧 V_{out} を、駆動電圧 V_{ppL} として、第1電界シールド部12Aに印加する。駆動電圧 V_{ppL} の位相および振幅は、入力電圧 V_{in} の位相および振幅に等しい。

[0056] なお、切換スイッチ14が電気回路ECの状態を切り換えたとき、コンデンサ C_1 、 C_2 と検出抵抗 R_1 との間の分圧比が変化することによって、出力電圧 V_{out} の振幅も変化する。そのため、増幅部163は、切換スイッチ14の切り換えに応じて、出力電圧 V_{out} の増幅度を変更する。

[0057] [実施形態2]

本発明の他の実施形態について、図2～図5に基づいて説明すれば、以下のとおりである。なお、説明の便宜上、前記実施形態1にて説明した部材と同じ機能を有する部材については、同じ符号を付記し、その説明を省略する。

[0058] 前記実施形態1の非接触電圧計測装置1（図1参照）によって、計測対象電圧 V_L の計測が行われるとき、検出プローブ11は、配線wの被覆（配線被覆）に接触または近接する。

[0059] ところが、配線被覆の表面には、表面抵抗（表面抵抗成分）が存在する。そのため、配線wと検出プローブ11との間には、結合容量 C_L を通る電流経路の他に、表面抵抗を通る電流経路が存在する。表面抵抗を通る電流経路を電流が流れることは、計測対象電圧 V_L の計測精度が低下する原因となる。

[0060] そこで、本実施形態では、検出プローブ11が配線被覆の表面に接触して

いるとき、電流が表面抵抗を通して流れることを抑制することができる構成を説明する。

[0061] 図2は、電圧計測装置1が備えた検出プローブ11および第1電界シールド部12Aを示す概略図であり、配線w、検出プローブ11、および第1電界シールド部12Aを通り、かつ、配線wの長さ方向に垂直な断面における断面図である。図2には、配線wと配線被覆の表面との間の寄生容量 C_{ps} 、および、配線被覆の表面に発生する表面抵抗 R_{cs} を仮想的に示している。

[0062] 図2に示すように、本実施形態に係る第1電界シールド部12Aは、検出プローブ11の側面に非接触で隣接している。第1電界シールド部12Aと検出プローブ11とは、空気または誘電体によって、電氣的に絶縁されている。また、第1電界シールド部12Aは、検出プローブ11が配線被覆に接触しているとき、第1電界シールド部12Aも配線被覆に接触する。

[0063] 図3は、配線wに取り付けられた検出プローブ11および第1電界シールド部12Aの構成を示す斜視図である。図3に示すように、第1電界シールド部12Aは、検出プローブ11の側面を取り囲んでいる。ここで、検出プローブ11の側面とは、配線被覆に接触する検出プローブ11の面（表面）に隣接する面のことである。

[0064] あるいは、第1電界シールド部12Aは、検出プローブ11の側面の一部に、非接触で隣接していてもよい。

[0065] 図2に示すように、配線wから、寄生容量 C_{ps} および表面抵抗 R_{cs} を通して、第1電界シールド部12A（またはその逆）へ至る電流経路が存在する。従って、寄生容量 C_{ps} および表面抵抗 R_{cs} を介して、配線wから第1電界シールド部12A（またはその逆）へ電流が流れる。

[0066] また、第1電界シールド部12Aと検出プローブ11との間にも、表面抵抗 R_{cs} が存在する。ところが、前述したように、第1電界シールド部12Aと、検出プローブ11とは常に同電位である。そのため、電流は、配線wから第1電界シールド部12Aへ流れる一方、第1電界シールド部12Aから検出プローブ11へ流れることはない。

[0067] 従って、配線 w から、寄生容量 C_{ps} および表面抵抗 R_{cs} を通して検出プローブ11に流れ込む電流の量を抑制することができる。言い換えれば、寄生容量 C_{ps} は実質的に無効である。ゆえに、計測対象電圧 V_L を精度よく計測することができる。

[0068] [変形例]

計測対象電圧 V_L の計測が行われるとき、検出プローブ11および第1電界シールド部12Aは、配線 w に接触している必要はない。検出プローブ11および第1電界シールド部12Aのうちいずれか一方が、配線 w に接触していてもよい。また、第1電界シールド部12Aと配線 w との距離は、検出プローブ11と配線 w との距離以下であってよい。

[0069] 図4および図5に、本実施形態の変形例に係る構成を示す。図4に示す変形例では、検出プローブ11が、配線 w に非接触で近接している一方、第1電界シールド部12Aは、配線 w に接触している。図5に示す変形例では、第1電界シールド部12Aは、検出プローブ11の表面と、配線 w との間に入り込んでいる。

[0070] [実施形態3]

本発明の他の実施形態について、図6に基づいて説明すれば、以下のとおりである。なお、説明の便宜上、前記実施形態1～2にて説明した部材と同じ機能を有する部材については、同じ符号を付記し、その説明を省略する。

[0071] 本実施形態では、前記実施形態1で説明した電気回路ECを実現する具体的な回路構成の一例を説明する。

[0072] 図6は、本実施形態に係る電気回路EC1の回路図である。図6に示すように、電気回路EC1はアナログ回路であり、移相回路および増幅回路を備えている。なお、図示しないが、電気回路EC1において、電気回路EC1からの出力段「Out2」と、移相回路への入力段「Out3__AD」とは電氣的に接続される。

[0073] 移相回路は、前記実施形態1の移相部162に相当する。移相回路は、出力電圧 V_{out} の位相を 90° 移相することによって、出力電圧 V_{out} の位相を

、入力電圧 V_{in} の位相に一致させる。なお、移相回路が、別の周波数（例えば 60Hz ）における出力電圧 V_{out} の位相を 90° 移相する場合、移相回路が備えた回路素子の定数（抵抗値、容量値）は再設定される必要がある。

[0074] 増幅回路は、前記実施形態 1 の増幅部 163 に相当する。増幅回路は、出力電圧 V_{out} の振幅を、入力電圧 V_{in} の振幅に一致させる。増幅回路は、位相および振幅が調整された出力電圧 V_{out} を、第 1 電界シールド部 12A（図 1 参照）の駆動電圧 V_{ppL} （ $\angle V_{ppL} = \angle V_{in}$ 、 $|V_{ppL}| = |V_{in}|$ ）として出力する。なお、増幅回路が、別の周波数（例えば 60Hz ）における出力電圧 V_{out} の振幅を、入力電圧 V_{in} の振幅に一致させる場合、増幅回路が備えた回路素子の定数（抵抗値、容量値）は変更される必要がある。

[0075] 増幅回路はスイッチ S3、S4 を備えている。スイッチ S1、S2（前記実施形態 1 の切換スイッチ 14 に相当する）が切り換えられたとき、増幅回路は、スイッチ S3、S4 を切り換えることによって、出力電圧 V_{out} の振幅と、入力電圧 V_{in} の振幅とが一致するように、出力電圧 V_{out} の増幅度を変更する。

[0076] 図 6 に示すように、電気回路 EC1 は、出力電圧 V_{out} からノイズを除去するためのフィルタ回路をさらに備えていてもよい。フィルタ回路は、前記実施形態 1 におけるフィルタ部 161 に相当する。この構成では、電気回路 EC1 において、フィルタ回路は、電気回路 EC1 からの出力段「out2」と、移相回路への入力段「Out3__AD」との間に接続される。また、この構成では、移相回路は、フィルタ回路における出力電圧 V_{out} の位相遅れを考慮して、出力電圧 V_{out} の位相の調整量を補正する。

[0077] [効果の検証]

本発明によれば、電圧計測装置 1 によって計測される計測対象電圧 V_L の誤差が抑制される。ここでは、この効果を検証するために、本実施形態に係る電気回路 EC1 を備えた電圧計測装置 1 によって計測される計測対象電圧 V_L の誤差の計算結果を示す。

[0078] 計測対象電圧 V_L の誤差の計算では、駆動電圧印加部 16 の回路素子（回路

部品)の定数にばらつきがあることを考慮した。具体的には、駆動電圧印加部16が備えた抵抗の抵抗値、容量の容量値には、それぞれ0.1%、1%のばらつきがあり、それらのばらつきは、どちらも一様分布を有すると仮定した。

[0079] また、寄生容量 C_{ppl} の容量値を3 pFに設定し、寄生容量 C_{ppl} の容量値のばらつきを10%の一様分布に設定した。なお、出力電圧 V_{out} のばらつきは、キャリブレーションで除去されるため、無視することができると仮定した。そして、計測対象電圧 V_L を100回計測した場合における計測対象電圧 V_L の誤差を計算した。

[0080] また、上記の計算結果と比較するため、寄生容量 C_{ppl} の容量値のばらつきを0% (ばらつきなし) に再設定し、他の条件を変えずに、計測対象電圧 V_L の誤差を計算した。

[0081] さらに、参考例に係る電気回路ECX (図11参照) を備えた電圧計測装置1によって計測される計測対象電圧 V_L の誤差も計算した。この計算でも、寄生容量 C_{ppl} の容量値を3 pFに設定した。寄生容量 C_{ppl} の容量値のばらつきを10% (0%から10%の一様分布) に設定した。また、出力電圧 V_{out} のばらつきは、キャリブレーションで除去されるため、無視することができると仮定した。

[0082] 図10は、参考例に係る電気回路ECXを備えた電圧計測装置9の構成を示す概略図である。参考例に係る電圧計測装置9は、電圧計測装置1と比較して、駆動電圧印加部16を備えていない点と、電界シールド92が2つの部分に (電氣的に) 分断されていない点とが異なる。電界シールド92は、電圧計測装置1の第2電界シールド部12Bに相当する。

[0083] 図11は、図10に示す電圧計測装置9が備えた電気回路ECX (Driven Shield回路) の回路図である。図11に示す電気回路ECXの構成は、移相回路 (移相部162) および増幅回路 (増幅部163) を備えていない点以外は、電気回路EC1の構成と同じである。

[0084] 図7に、計測対象電圧 V_L の誤差の計算結果を示す。図7の表には、計測対

象電圧 V_L の誤差の計算値の他に、計測対象電圧 V_L の計算値に基づいて算出される寄生容量 $C_{p,pL}$ の計算値を示している。また、図 7 において、左のグラフは、電気回路 E C 1 の寄生容量 $C_{p,pL}$ を流れる漏れ電流 $I_{C_{p,pL}}$ の時間変化を示すグラフであり、右のグラフは、電気回路 E C X の寄生容量 $C_{p,pL}$ を流れる漏れ電流 $I_{C_{p,pL}}$ の時間変化を示すグラフである。

[0085] 図 7 の表に示すように、電気回路 E C 1 を備えた電圧計測装置 1 により計測された計測対象電圧 V_L の誤差（0.15%）は、電気回路 E C X を備えた電圧計測装置 1 により計測された計測対象電圧 V_L の誤差（3.46%）と比較して、1/20 以下である。

[0086] なお、電気回路 E C 1 を備えた電圧計測装置 1 により計測された計測対象電圧 V_L の誤差は、電気回路 E C 1 の駆動電圧印加部 16 が備えた回路素子の定数（抵抗値、容量値）のばらつきに由来する。この誤差は、初期のキャリブレーションにおいて除去することが可能である。

[0087] また、図 7 の表に示すように、本実施形態に係る構成によれば、寄生容量 $C_{p,pL}$ にばらつきが有るか無いかによらず、計測対象電圧 V_L の誤差（0.15%）は一定である。さらに、本実施形態に係る構成によれば、寄生容量 $C_{p,pL}$ の計算値は、ほぼゼロ（0.00 pF）である。

[0088] 従って、本実施形態に係る構成によれば、寄生容量 $C_{p,pL}$ が実質的に無効である。

[0089] なお、ここでは、本実施形態に係る構成に基づいて、計測対象電圧 V_L の誤差が抑制されることを説明したが、他の実施形態に係る構成であっても、同様に、計測対象電圧 V_L の誤差を抑制することができる。

[0090] [実施形態 4]

本発明の他の実施形態について、図 8 に基づいて説明すれば、以下のとおりである。なお、説明の便宜上、前記実施形態 1～3 にて説明した部材と同じ機能を有する部材については、同じ符号を付記し、その説明を省略する。

[0091] 前記実施形態 3 では、前記実施形態 1 の移相部 162、増幅部 163 が、それぞれ、移相回路、増幅回路によって実現される構成を説明した。

[0092] 本実施形態では、前記実施形態 1 の移相部 162 および増幅部 163 が、1 つの積分回路によって実現される構成を説明する。従って、本実施形態の構成によれば、前記実施形態 3 に示す構成と比較して、電気回路を簡素化することができる。

[0093] 図 8 は、本実施形態に係る電気回路 EC2 の回路図である。図 8 に示すように、電気回路 EC2 はアナログ回路であり、積分回路を備えている。図 8 において、「Probe (Pr)」は、検出プローブ 11 (図 1 参照) に対応する。また、同図において、「Shield (Sh)」は、第 1 電界シールド部 12A (図 1 参照) に対応する。

[0094] 積分回路は、前記実施形態 1 の移相部 162 および増幅部 163 に相当する。すなわち、積分回路は、出力電圧 V_{out} の位相を 90° 移相することによって、出力電圧 V_{out} の位相を、入力電圧 V_{in} の位相に一致させる。さらに、積分回路は、出力電圧 V_{out} の振幅を、入力電圧 V_{in} の振幅に一致させる。積分回路は、移相および振幅が調整された出力電圧 V_{out} を、駆動電圧 V_{ppl} として、第 1 電界シールド部 12A に出力する。

[0095] なお、積分回路の安定度を増すために、図 8 に示すコンデンサ C_3 およびコンデンサ C_4 と並列に、抵抗器を繋いでもよい。

[0096] [実施形態 5]

本発明の他の実施形態について、図 9 に基づいて説明すれば、以下のとおりである。なお、説明の便宜上、前記実施形態 1～4 にて説明した部材と同じ機能を有する部材については、同じ符号を付記し、その説明を省略する。

[0097] 前記実施形態 3～4 では、駆動電圧印加部 16 が、アナログ回路によって実現される構成を説明した。しかしながら、駆動電圧印加部 16 は、デジタル回路によって実現されてもよい。デジタル回路は、アナログ回路と比較して、ノイズの影響を受け難いという利点を有する。

[0098] 本実施形態では、一例として、駆動電圧印加部 16 の移相部 162 がデジタル回路で実現された構成を説明する。

[0099] 図 9 は、本実施形態に係る駆動電圧印加部 16' の概略図である。図 9 に

示すように、駆動電圧印加部 161 は、移相用 MPU 162 および増幅部 163 を備えている。移相用 MPU 162 は、AD コンバータ 1641、位相増減部 1642、および DA コンバータ 1643 を備えている。

[0100] AD コンバータ 1641 は、低インピーダンス部 LOW から、出力電圧 V_{out} を取得して、取得した出力電圧 V_{out} を AD 変換する。そして、デジタル信号に変換された出力電圧 V_{out} を位相増減部 1642 に出力する。

[0101] 位相増減部 1642 は、AD コンバータ 1641 から入力された出力電圧 V_{out} の位相と、入力電圧 V_{in} の位相とが等しくなるように、出力電圧 V_{out} の位相を増減（調整）する。その後、位相増減部 1642 は、出力電圧 V_{out} を DA コンバータ 1643 に出力する。例えば、位相増減部 1642 は、前記実施形態 1 の移相部 162 と同様の方法で、出力電圧 V_{out} の位相を調整してもよい。

[0102] DA コンバータ 1643 は、位相増減部 1642 から入力された出力電圧 V_{out} を、デジタル信号からアナログ信号に変換する。そして、アナログ信号に変換された出力電圧 V_{out} を増幅部 163 に送信する。

[0103] 増幅部 163 は、DA コンバータ 1643 から受信した出力電圧 V_{out} の振幅と、入力電圧 V_{in} の振幅とが等しくなるように、出力電圧 V_{out} の振幅を増幅（調整）する。その後、増幅部 163 は、位相および振幅を調整された出力電圧 V_{out} を、駆動電圧 V_{ppL} として、第 1 電界シールド部 12A に印加する。なお、増幅部 163 を実現する増幅回路も、デジタル回路で実現されてよい。

[0104] [ソフトウェアによる実現例]

非接触電圧計測装置 1 の制御ブロック（特に移相部 162 および増幅部 163）は、集積回路（IC チップ）等に形成された論理回路（ハードウェア）によって実現してもよいし、CPU（Central Processing Unit）を用いてソフトウェアによって実現してもよい。

[0105] 後者の場合、非接触電圧計測装置 1 は、各機能を実現するソフトウェアであるプログラムの命令を実行する CPU、上記プログラムおよび各種データ

がコンピュータ（またはCPU）で読み取り可能に記録されたROM（Read Only Memory）または記憶装置（これらを「記録媒体」と称する）、上記プログラムを展開するRAM（Random AccessMemory）などを備えている。そして、コンピュータ（またはCPU）が上記プログラムを上記記録媒体から読み取って実行することにより、本発明の目的が達成される。上記記録媒体としては、「一時的でない有形の媒体」、例えば、テープ、ディスク、カード、半導体メモリ、プログラマブルな論理回路などを用いることができる。また、上記プログラムは、該プログラムを伝送可能な任意の伝送媒体（通信ネットワークや放送波等）を介して上記コンピュータに供給されてもよい。なお、本発明は、上記プログラムが電子的な伝送によって具現化された、搬送波に埋め込まれたデータ信号の形態でも実現され得る。

[0106] 本発明は上述した各実施形態に限定されるものではなく、請求項に示した範囲で種々の変更が可能であり、異なる実施形態にそれぞれ開示された技術的手段を適宜組み合わせて得られる実施形態についても本発明の技術的範囲に含まれる。

[0107] [まとめ]

以上のように、本発明の一態様に係る非接触電圧計測装置は、プローブと導線との間に結合容量が発生するように、該プローブを上記導線に非接触で近接させたとき、該プローブを介して電気回路に入力される電圧信号に基づいて、上記導線に印加される計測対象電圧を計測する非接触電圧計測装置において、上記電気回路は、インピーダンス値が異なる第1インピーダンス部と第2インピーダンス部とを含んでおり、上記電気回路において、上記第1インピーダンス部は、上記第2インピーダンス部よりも上記プローブに近い位置に配置されており、上記第1インピーダンス部の少なくとも一部を被覆することにより、上記第1インピーダンス部に入射する電界を遮断する第1電界シールドと、上記第2インピーダンス部における電圧信号から、上記第1インピーダンス部における電圧信号に等しい等電圧信号を生成し、生成した上記等電圧信号を、上記第1電界シールドに対して印加する電圧信号印加

部と、を備えている。

[0108] 上記の構成によれば、電気回路の第1インピーダンス部における電圧信号と、第1電界シールドに印加される電圧信号（等電圧信号）とが等しい。すなわち、2つの電圧信号の振幅および位相がどちらも等しい。そのため、電気回路の第1インピーダンス部と、第1電界シールドとは常に同電位である。

[0109] 従って、第1インピーダンス部と第1電界シールドとの間に発生する寄生容量は実質的に無効となり、第1インピーダンス部から第1電界シールドへ（またはその逆）の漏えい電流は発生しない。

[0110] ゆえに、プローブを介して電気回路に入力される電圧信号に基づいて、導線に印加される計測対象電圧を精度よく計測することができる。

[0111] なお、電圧信号印加部が、第2インピーダンス部における電圧信号から、第1インピーダンス部における電圧信号を生成するためには、第2インピーダンス部のインピーダンス値は、第1インピーダンス部のインピーダンス値よりも低い必要がある。

[0112] 本発明の他の態様に係る非接触電圧計測装置は、上記第2インピーダンス部内に設定された検出点で検出される検出点電圧信号に基づいて、上記計測対象電圧を導出する電圧導出部をさらに備え、上記電圧信号印加部は、上記第2インピーダンス部における電圧信号として、上記検出点電圧信号を取得してもよい。

[0113] 上記の構成によれば、電気回路の第2インピーダンス部内に設定された検出点で検出される検出点電圧信号から、等電圧信号が生成される。

[0114] 検出点電圧信号は、計測対象電圧を導出するために計測される電圧信号であるから、電気回路は、検出点電圧信号を出力する構成を必ず備えている。そのため、第2インピーダンス部における電圧信号を出力するために、電気回路に新たな回路を追加する必要がない。

[0115] 従って、電気回路の構成を簡素化することができる。

[0116] 本発明の他の態様に係る非接触電圧計測装置は、上記第2インピーダンス

部の少なくとも一部を被覆し、かつ、上記第 1 電界シールドから絶縁された第 2 電界シールドと、上記第 2 電界シールドに対して、上記第 2 インピーダンス部における電圧信号に等しい等電圧信号を印加する第 2 電圧信号印加部と、をさらに備えていてもよい。

[0117] 上記の構成によれば、第 2 電界シールドに対し、電気回路の第 2 インピーダンス部における電圧信号に等しい電圧信号が印加される。これにより、電気回路の第 2 インピーダンス部と、第 2 電界シールドとは同電位になるから、これらの間に発生する寄生容量を流れる電流も存在しない。そのため、電気回路から第 2 電界シールドへの漏えい電流を抑制することができる。第 2 電圧信号印加部は、例えば、オペアンプを備えていてもよい。

[0118] 本発明の他の態様に係る非接触電圧計測装置では、上記計測対象電圧が計測されるとき、上記導線に最も近接する上記プローブの面を表面とし、上記表面に隣接する上記プローブの面を側面とするとき、上記第 1 電界シールドは、上記側面の少なくとも一部に非接触で隣接してもよい。

[0119] 上記の構成によれば、プローブの側面の少なくとも一部と、第 1 電界シールドとが隣接している。そのため、上記計測対象電圧が計測されるとき、導線の被覆の表面を流れる表面電流の少なくとも一部は、プローブではなく第 1 電界シールドに流入する。

[0120] 従って、表面電流がプローブのみに流入する構成と比較して、プローブに流入する表面電流の量を抑制することができる。

[0121] 本発明の他の態様に係る非接触電圧計測装置では、上記電圧信号印加部は、(i) 上記第 2 インピーダンス部における電圧信号の振幅を、上記第 1 インピーダンス部における電圧信号の振幅に等しくなるように調整する振幅調整部と、(i i) 上記第 2 インピーダンス部における電圧信号の位相を、上記第 1 インピーダンス部における電圧信号の位相に等しくなるように調整する位相調整部と、を備えていてもよい。

[0122] 上記の構成によれば、第 2 インピーダンス部における電圧信号の振幅および位相が、それぞれ、第 1 インピーダンス部における電圧信号の振幅および

位相と一致するように調整される。こうして、第2インピーダンス部における電圧信号から、第1インピーダンス部における電圧信号に等しい等電圧信号が生成される。

[0123] なお、電圧信号の振幅調整および位相調整は、電圧信号印加部が備えた単一の部材によって実現されてもよい。例えば、電圧信号の振幅調整および位相調整は、積分回路によって実現されてもよい。

[0124] 本発明の各態様に係る非接触電圧計測装置は、コンピュータによって実現してもよく、この場合には、コンピュータを上記非接触電圧計測装置が備える各手段として動作させることにより上記非接触電圧計測装置をコンピュータにて実現させる非接触電圧計測装置の制御プログラム、およびそれを記録したコンピュータ読み取り可能な記録媒体も、本発明の範疇に入る。

産業上の利用可能性

[0125] 本発明は、絶縁被覆された配線内の導線を流れる交流の電圧を、導線に接触することなく計測する電圧計測装置に利用することができる。

符号の説明

- [0126] H I 高インピーダンス部（第1インピーダンス部）
L O W 低インピーダンス部（第2インピーダンス部）
 V_{out} 出力電圧（検出点電圧信号）
 V_L 計測対象電圧
1 非接触電圧計測装置
1 1 検出プローブ（プローブ）
1 2 A 第1電界シールド部（第1電界シールド）
1 2 B 第2電界シールド部（第2電界シールド）
1 3 導出部
1 5 オペアンプ（第2電圧信号印加部）
1 6 駆動電圧印加部（電圧信号印加部）
1 6 2 移相部（位相調整部）
1 6 3 増幅部（振幅調整部）

請求の範囲

[請求項1] プローブと導線との間に結合容量が発生するように、該プローブを上記導線に非接触で近接させたとき、該プローブを介して電気回路に入力される電圧信号に基づいて、上記導線に印加される計測対象電圧を計測する非接触電圧計測装置において、

 上記電気回路は、インピーダンス値が異なる第1インピーダンス部と第2インピーダンス部とを含んでおり、

 上記電気回路において、上記第1インピーダンス部は、上記第2インピーダンス部よりも上記プローブに近い位置に配置されており、

 上記第1インピーダンス部の少なくとも一部を被覆することにより、上記第1インピーダンス部に入射する電界を遮断する第1電界シールドと、

 上記第2インピーダンス部における電圧信号から、上記第1インピーダンス部における電圧信号に等しい等電圧信号を生成し、生成した上記等電圧信号を、上記第1電界シールドに対して印加する電圧信号印加部と、

 を備えている

 ことを特徴とする非接触電圧計測装置。

[請求項2] 上記第2インピーダンス部内に設定された検出点で検出される検出点電圧信号に基づいて、上記計測対象電圧を導出する電圧導出部をさらに備え、

 上記電圧信号印加部は、上記第2インピーダンス部における電圧信号として、上記検出点電圧信号を取得する

 ことを特徴とする請求項1に記載の非接触電圧計測装置。

[請求項3] 上記第2インピーダンス部の少なくとも一部を被覆し、かつ、上記第1電界シールドから絶縁された第2電界シールドと、

 上記第2電界シールドに対して、上記第2インピーダンス部における電圧信号に等しい等電圧信号を印加する第2電圧信号印加部と、

をさらに備えている

ことを特徴とする請求項 1 または 2 に記載の非接触電圧計測装置。

[請求項4]

上記導線は被覆で覆われており、

上記計測対象電圧が計測されるとき、上記被覆に最も近接する上記プローブの面を表面とし、上記表面に隣接する上記プローブの面を側面とするとき、

上記第 1 電界シールドは、上記側面の少なくとも一部に非接触で隣接している

ことを特徴とする請求項 1 ～ 3 のいずれか 1 項に記載の非接触電圧計測装置。

[請求項5]

上記電圧信号印加部は、

(i) 上記第 2 インピーダンス部における電圧信号の振幅を、上記第 1 インピーダンス部における電圧信号の振幅に等しくなるように調整する振幅調整部と、

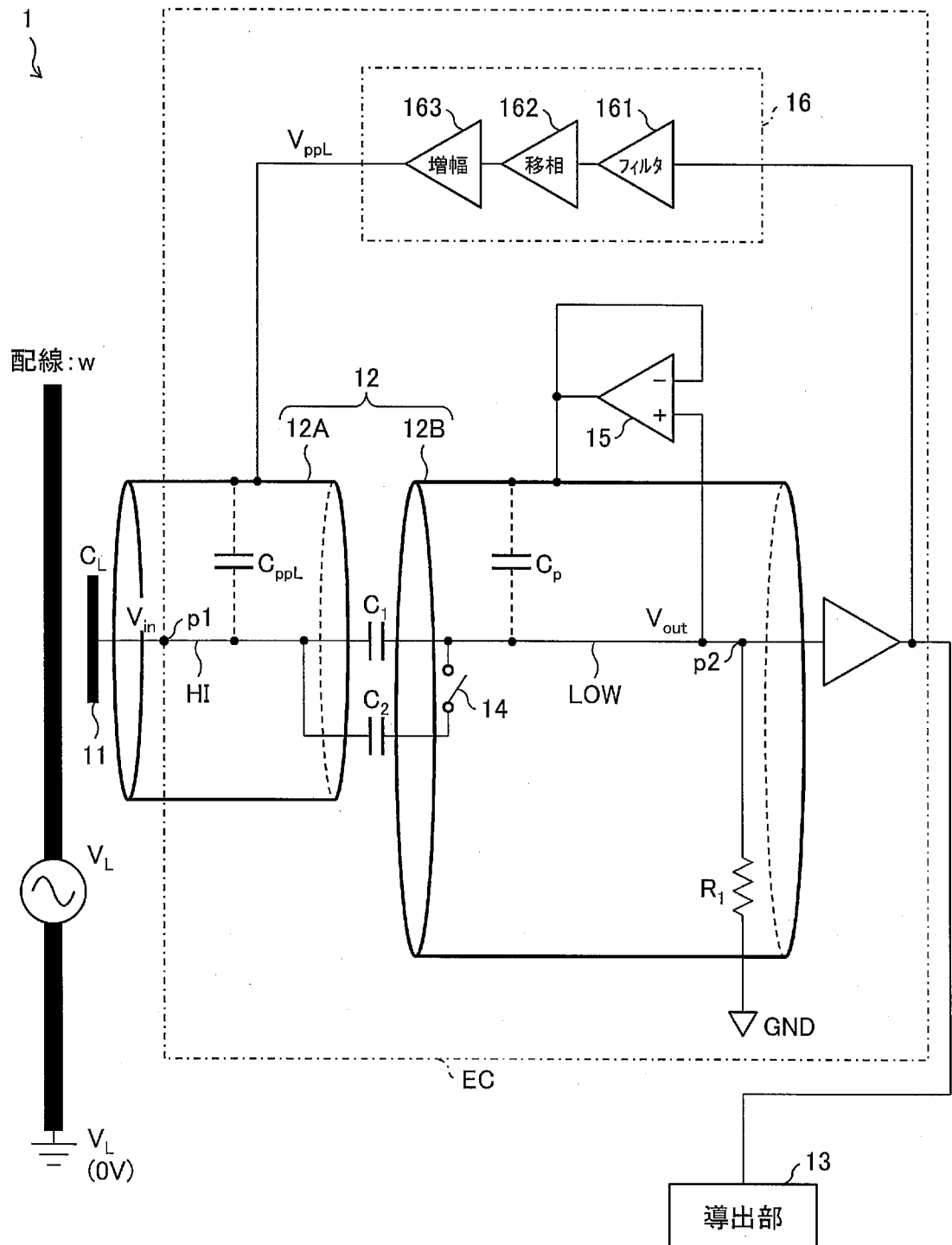
(i i) 上記第 2 インピーダンス部における電圧信号の位相を、上記第 1 インピーダンス部における電圧信号の位相に等しくなるように調整する位相調整部と、

を備えている

ことを特徴とする請求項 1 ～ 4 のいずれか 1 項に記載の非接触電圧計測装置。

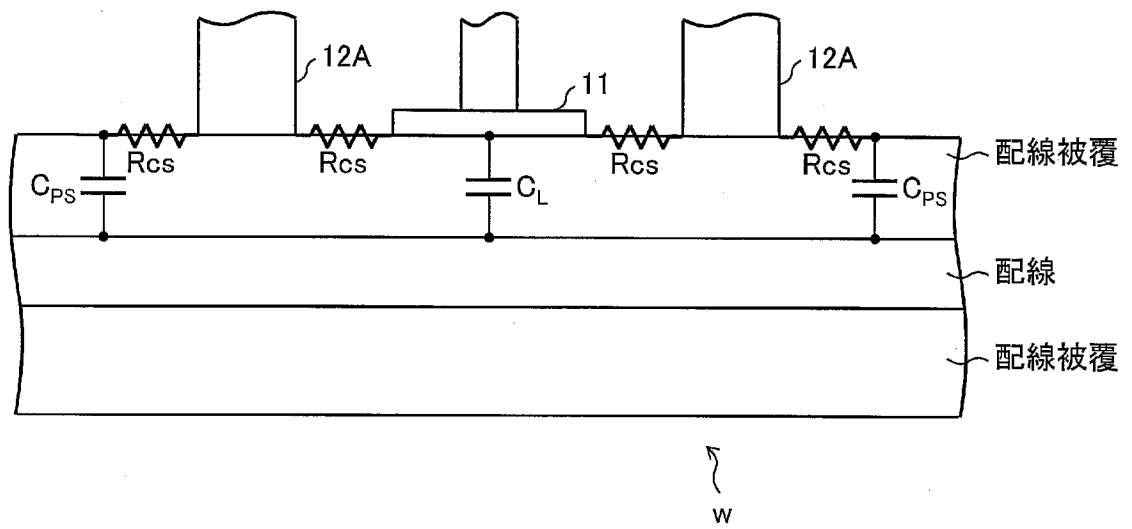
[図1]

図 1



[図2]

図 2



[図3]

図 3

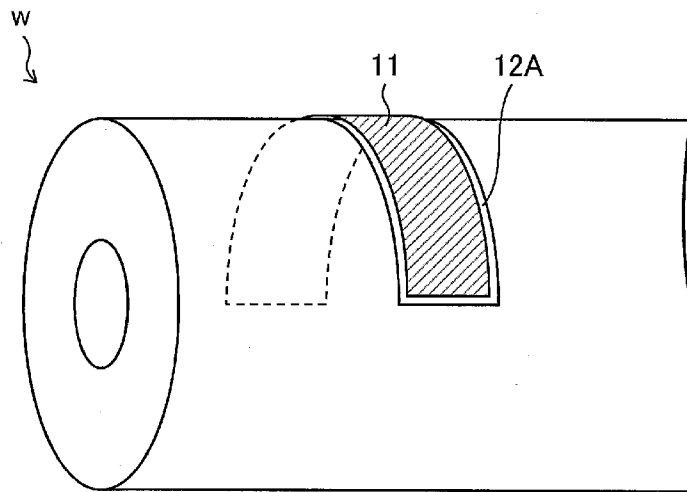
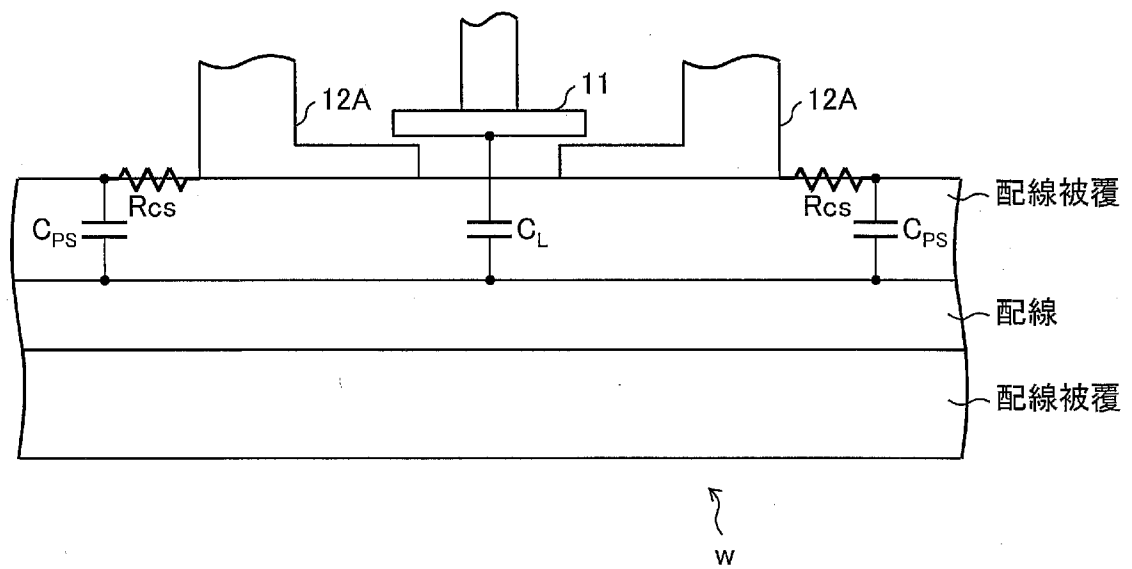


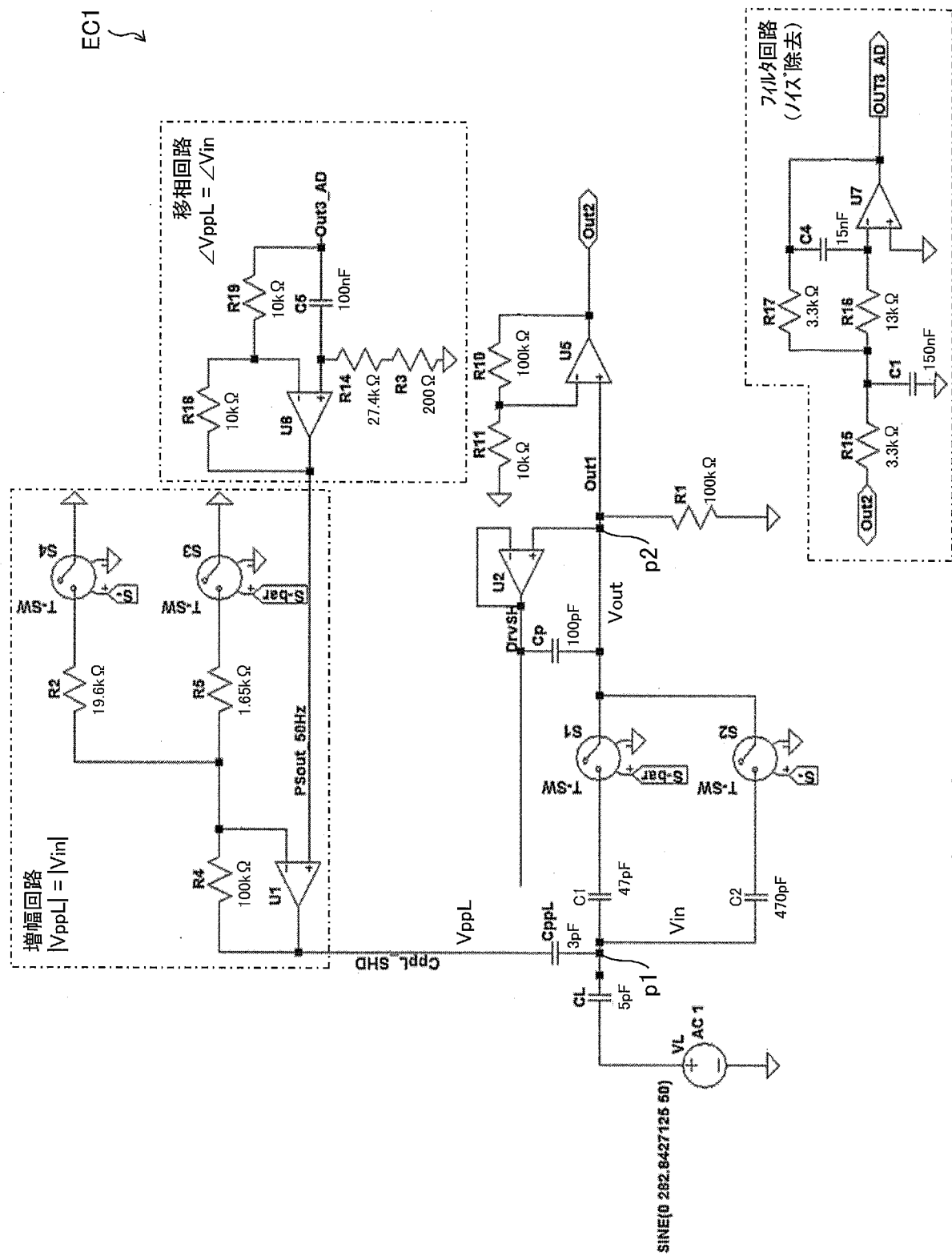
図 4



图 5



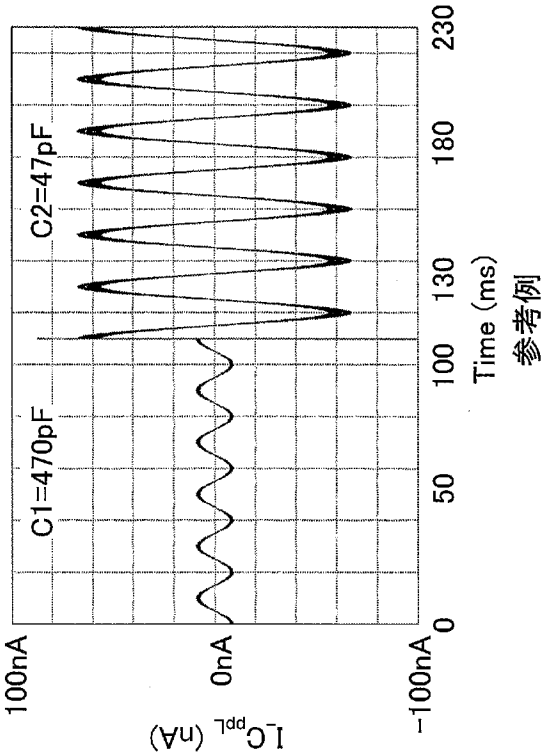
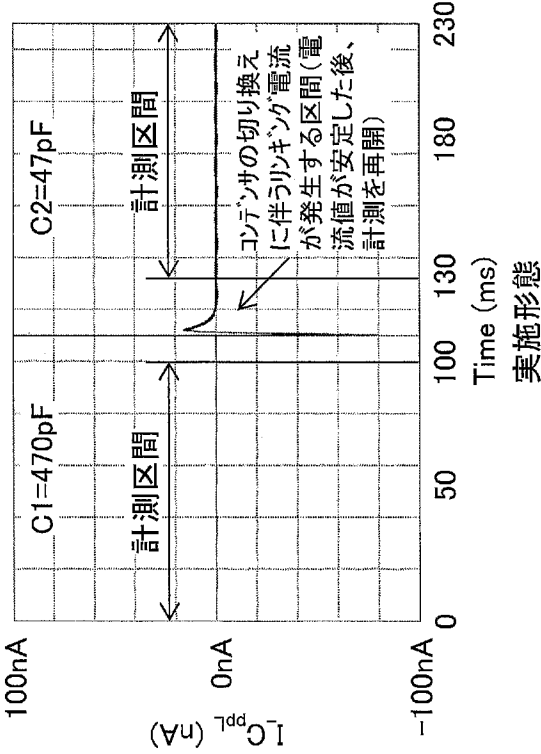
[図6]



[図7]

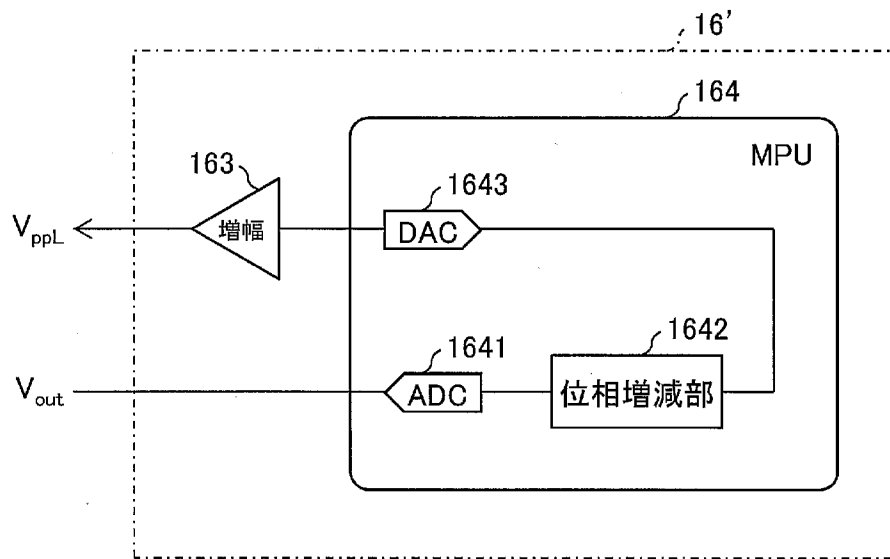
図 7

	実施形態 $C_{\text{ppL}} = 3\text{pF}$, ばらつき: 10%	実施形態 $C_{\text{ppL}} = 3\text{pF}$, ばらつき: 無	参考例 $C_{\text{ppL}} = 3\text{pF}$, ばらつき: 10%
V_L 誤差(% , 3σ)	0.15%	0.15%	3.46%
C_{ppL} (計算値)	0.00pF	0.00pF	3.00pF



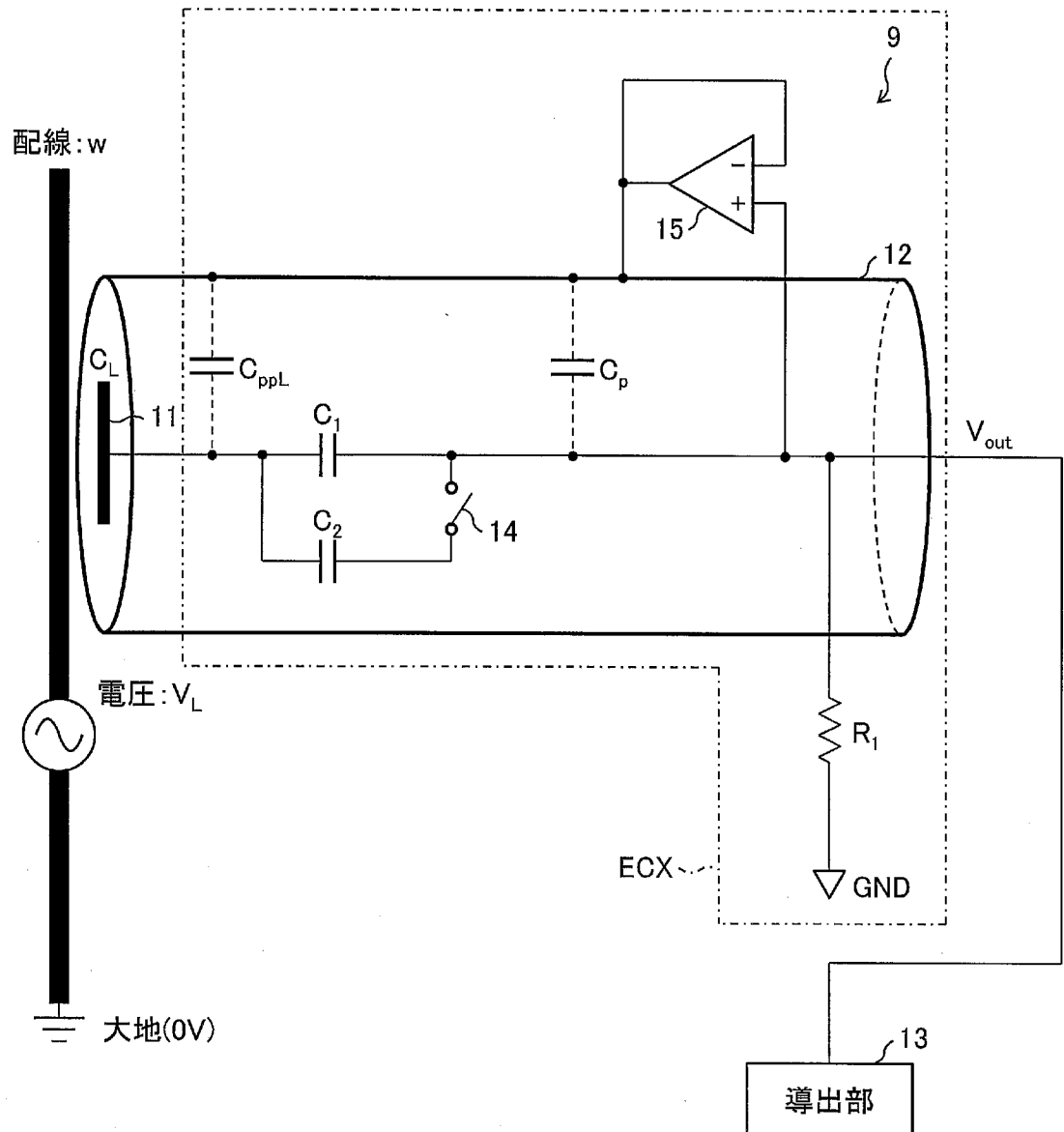
[図9]

図 9



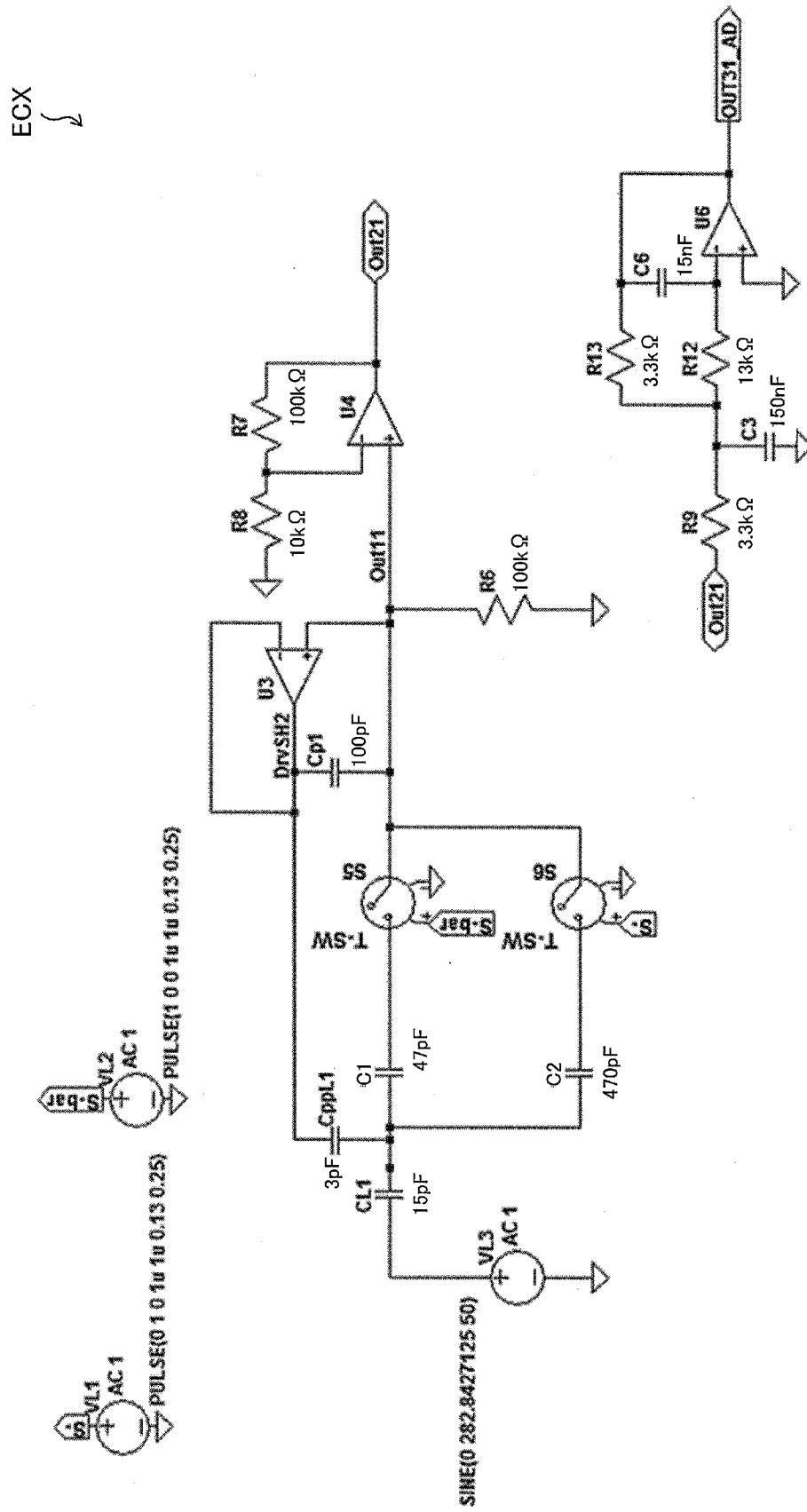
[図10]

図 10



[図11]

図 11



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2015/053149

A. CLASSIFICATION OF SUBJECT MATTER

G01R19/00(2006.01)i, G01R15/06(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G01R19/00, G01R15/06

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2015
Kokai Jitsuyo Shinan Koho	1971-2015	Toroku Jitsuyo Shinan Koho	1994-2015

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CD-ROM of the specification and drawings	1-2, 4
Y	annexed to the request of Japanese Utility	5
A	Model Application No. 61654/1992 (Laid-open No. 28748/1994) (Advantest Corp.), 15 April 1994 (15.04.1994), paragraph [0009]; fig. 1 to 2 (Family: none)	3

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
17 April 2015 (17.04.15)

Date of mailing of the international search report
28 April 2015 (28.04.15)

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2015/053149

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2001-324520 A (Sumitomo Metal Industries, Ltd.), 22 November 2001 (22.11.2001), paragraphs [0037], [0039], [0049]; fig. 1, 7 & US 2002/0171454 A1 & WO 2001/067118 A1 & EP 1219967 A1 & DE 60129529 D & AU 4104301 A & TW 546480 B & CN 1364235 A & AT 368231 T & DK 1219967 T	5

A. 発明の属する分野の分類（国際特許分類（I P C））

Int.Cl. G01R19/00(2006.01)i, G01R15/06(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（I P C））

Int.Cl. G01R19/00, G01R15/06

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 1 5 年
日本国実用新案登録公報	1 9 9 6 - 2 0 1 5 年
日本国登録実用新案公報	1 9 9 4 - 2 0 1 5 年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X	日本国実用新案登録出願 4-61654 号(日本国実用新案登録出願公開 6-28748 号)の願書に添付した明細書及び図面の内容を記録した CD-ROM (株式会社アドバンテスト) 1994. 04. 15, 段落【0009】, 図 1-2 (ファミリーなし)	1-2, 4
Y		5
A		3

☒ C 欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの

「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）

「O」口頭による開示、使用、展示等に言及する文献

「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の 1 以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

1 7 . 0 4 . 2 0 1 5

国際調査報告の発送日

2 8 . 0 4 . 2 0 1 5

国際調査機関の名称及びあて先

日本国特許庁（I S A / J P）

郵便番号 1 0 0 - 8 9 1 5

東京都千代田区霞が関三丁目 4 番 3 号

特許庁審査官（権限のある職員）

柳 重幸

2 S

4 8 4 0

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 2 5 8

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2001-324520 A (住友金属工業株式会社) 2001. 11. 22, 段落【0037】 , 【0039】 , 【0049】 , 図 1, 7 & US 2002/0171454 A1 & WO 2001/067118 A1 & EP 1219967 A1 & DE 60129529 D & AU 4104301 A & TW 546480 B & CN 1364235 A & AT 368231 T & DK 1219967 T	5