

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第5337933号
(P5337933)

(45) 発行日 平成25年11月6日(2013.11.6)

(24) 登録日 平成25年8月16日(2013.8.16)

(51) Int.Cl.

A63F 7/02 (2006.01)

F 1

A 6 3 F 7/02 3 2 6 Z
A 6 3 F 7/02 3 3 4

請求項の数 5 (全 26 頁)

(21) 出願番号 特願2009-157545 (P2009-157545)
 (22) 出願日 平成21年7月2日 (2009.7.2)
 (65) 公開番号 特開2011-10861 (P2011-10861A)
 (43) 公開日 平成23年1月20日 (2011.1.20)
 審査請求日 平成24年6月27日 (2012.6.27)

(73) 特許権者 395018239
 株式会社高尾
 愛知県名古屋市中川区中京南通三丁目22
 番地
 (72) 発明者 茨田 悅臣
 愛知県名古屋市中川区太平通1丁目3番地
 株式会社高尾内
 (72) 発明者 有田 武
 愛知県名古屋市中川区太平通1丁目3番地
 株式会社高尾内

審査官 渡辺 剛史

最終頁に続く

(54) 【発明の名称】遊技機

(57) 【特許請求の範囲】

【請求項 1】

不揮発的にデータを保持可能なRAMと、遊技における当否判定に用いられる第1乱数を発生させる第1乱数発生手段と、少なくとも、前記第1乱数に基づく当否判定制御を行なう制御手段と、前記RAMの保持内容をクリアする時に操作されるクリアスイッチとを備えた遊技機において、

当該遊技機に通電時に前記クリアスイッチが操作されているか否かを判定する第1操作判定手段と、

該第1操作判定手段により前記クリアスイッチが操作されていた判定された場合に、該クリアスイッチが操作されていない状態に遷移したか否かを判定する第1非操作判定手段と、

前記クリアスイッチが操作されていない状態に遷移したと前記第1非操作判定手段により判定された場合に、該クリアスイッチが操作されている状態に遷移したか否かを判定する第2操作判定手段と、

当該遊技機に通電されると起動して、前記第1乱数とは独立した第2乱数を、時間経過と共に更新させつつ発生させる第2乱数発生手段と、

前記クリアスイッチが操作されていない状態に遷移したと前記第1非操作判定手段により判定されると、前記第2乱数発生手段が発生した乱数である第1変数値を取得し、前記クリアスイッチが操作されている状態に遷移したと前記第2操作判定手段により判定されると、更に前記第2乱数発生手段が発生した乱数である第2変数値を取得すると共に、該

10

20

第2変数値および前記第1変数値に基づいて算出した数値を、前記第1乱数の初期値として設定する第1初期値設定手段と、

前記第1操作判定手段により、前記クリアスイッチが操作されていないと判定されると、前記RAMに保持されたデータに基づいて当該遊技機の遊技状態を復旧する復旧手段と、

を備えたことを特徴とする遊技機。

【請求項2】

不揮発的にデータを保持可能なRAMと、遊技における当否判定に用いられる第1乱数を発生させる第1乱数発生手段と、少なくとも、前記第1乱数に基づく当否判定制御を行なう制御手段と、前記RAMの保持内容をクリアする時に操作されるクリアスイッチとを備えた遊技機において、

当該遊技機に通電時に前記クリアスイッチが操作されているか否かを判定する第1操作判定手段と、

該第1操作判定手段により前記クリアスイッチが操作されていた判定された場合に、該クリアスイッチが操作されていない状態に遷移したか否かを判定する第1非操作判定手段と、

該第1非操作判定手段により前記クリアスイッチが操作されていない状態に遷移したと判定された場合に、該クリアスイッチが操作された状態に遷移したか否かを判定する第2操作判定手段と、

該第2操作判定手段により前記クリアスイッチが操作された状態に遷移したと判定された場合に、該クリアスイッチが操作されていない状態に遷移したか否かを判定する第2非操作判定手段と、

当該遊技機に通電されると起動して、前記第1乱数とは独立した第2乱数を、時間経過と共に更新させつつ発生させる第2乱数発生手段と、

前記第2操作判定手段により、前記クリアスイッチが操作された状態に遷移したと判定されると、前記第2乱数発生手段が発生した乱数である第3変数値を取得し、前記第2非操作判定手段により、前記クリアスイッチが操作されていない状態に遷移したと判定されると、更に前記第2乱数発生手段が発生した乱数である第4変数値を取得すると共に、該第4変数値および前記第3変数値に基づいて算出した数値を、前記第1乱数の初期値として設定する第2初期値設定手段と、

前記第1操作判定手段により、前記クリアスイッチが操作されていなかったと判定されると、前記RAMに保持されたデータに基づいて当該遊技機の遊技状態を復旧する復旧手段と、

を備えたことを特徴とする遊技機。

【請求項3】

不揮発的にデータを保持可能なRAMと、遊技における当否判定に用いられる第1乱数を発生させる第1乱数発生手段と、少なくとも、前記第1乱数に基づく当否判定制御を行なう制御手段と、前記RAMの保持内容をクリアする時に操作されるクリアスイッチとを備えた遊技機において、

当該遊技機に通電時に前記クリアスイッチが操作されていたか否かを推定する第1操作判定手段と、

該第1操作判定手段により前記クリアスイッチが操作されていた判定された場合に、該クリアスイッチが操作されていない状態に遷移したか否かを判定する第1非操作判定手段と、

該第1非操作判定手段により前記クリアスイッチが操作されていない状態に遷移したと判定された場合に、該クリアスイッチが操作された状態に遷移したか否かを判定する第2操作判定手段と、

該第2操作判定手段により前記クリアスイッチが操作された状態に遷移したと判定された場合に、該クリアスイッチが操作されていない状態に遷移したか否かを判定する第2非操作判定手段と、

10

20

30

40

50

当該遊技機に通電されると起動して、前記第1乱数とは独立した第2乱数を、時間経過と共に更新させつつ発生させる第2乱数発生手段と、

前記第1非操作判定手段により、前記クリアスイッチが操作されていない状態に遷移したと判定されると、前記第2乱数発生手段が発生した乱数である第5変数値を取得し、前記第2操作判定手段により、前記クリアスイッチが操作されている状態に遷移したと判定されると、前記第2乱数発生手段が発生した乱数である第6変数値を取得し、前記第2非操作判定手段により、前記クリアスイッチが操作されていない状態に遷移したと判定されると、前記第2乱数発生手段が発生した乱数である第7変数値を取得すると共に、該第7変数値、前記第6変数値、および前記第5変数値の内の少なくとも2者に基づいて算出した数値を、前記第1乱数の初期値として設定する第3初期値設定手段と、

10

前記第1操作判定手段により、前記クリアスイッチが操作されていなかったと判定されると、前記RAMに保持されたデータに基づいて当該遊技機の遊技状態を復旧する復旧手段と、

を備えたことを特徴とする遊技機。

【請求項4】

前記第1非操作判定手段によって、前記クリアスイッチが操作されていない状態に遷移したと判定された後、予め定められた時間を経過しても前記第2操作判定手段により、前記クリアスイッチが操作された状態に遷移したと判定されない場合には、前記復旧手段が、前記RAMに保持されたデータに基づいて当該遊技機の遊技状態を復旧することを特徴とする請求項1～3のいずれかに記載の遊技機。

20

【請求項5】

前記クリアスイッチが操作されていない状態に遷移したと前記第1非操作判定手段が判定したことを、前記クリアスイッチの操作者に報知する報知手段を備えたことを特徴とする請求項1～4のいずれかに記載の遊技機。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、遊技機に関するものであり、特に、遊技状態を不揮発的に記憶し、電源を投入すると、電源断時の遊技状態を前記記憶に基づいて復旧可能に構成された遊技機に関するものである。

30

【背景技術】

【0002】

パチンコ機やパチスロ機と呼ばれる遊技機においては、内部で乱数を発生させ、始動入賞やレバー操作時に取得した乱数カウンタの値（以下単に乱数と言う）に応じて当否判定が行なわれている。例えばパチンコ機においては、始動入賞時に乱数を取得し、この値が予め定められた大当たり値（例えば7）であると、大当たり遊技を発生させるといったことが行なわれている。乱数カウンタは、所定の確率で大当たり値が発生するように構成されているが、狙い撃ちされないように、非周期的に大当たり値が発生するように設計されている。しかしながら、電源投入時などには、乱数カウンタに特有の初期値で乱数を生成する遊技機が多く、これでは大当たり値が発生するタイミングが初回に限り分かることになる。これを悪用して、遊技機に不正基板を取り付け、電源を遮断・再投入することにより大当たり値を狙い打つという不正行為が行なわれることがある。

40

【0003】

こうした不正行為を防止するために特許文献1では、乱数カウンタの値がパチンコ機固有の識別番号に一致するまで待機させることにより、電源投入から大当たり値が生成されるまでのタイミングをパチンコ機ごとに変化させている。

【先行技術文献】

【特許文献】

【0004】

【特許文献1】特開2005-40520

50

【発明の概要】**【発明が解決しようとする課題】****【0005】**

しかしながら、特許文献1に記載の発明においても、そのパチンコ機の識別番号が一旦特定されると、識別番号は変化しないので、その遊技機においては従来と同様に不正行為が繰り返し行なわれる可能性がある。遊技状態をRAMなどに不揮発的に記憶して、電源が遮断された後に再投入されると、電源断時の遊技状態を前記RAMなどに基づいて復旧する遊技機が多いが、こうした機種においても、RAMクリア操作を受けることにより、乱数が初期化されてしまい、前記と同様の不正行為が行なわれることがある。

本発明は係る課題に鑑みなされたものであり、遊技機の電源の入切を悪用した不正行為を防止することを目的とする。10

【課題を解決するための手段】**【0006】**

上記課題を解決するためになされた本発明の請求項1記載の遊技機は、不揮発的にデータを保持可能なRAMと、遊技における当否判定に用いられる第1乱数を発生させる第1乱数発生手段と、少なくとも、前記第1乱数に基づく当否判定制御を行なう制御手段と、前記RAMの保持内容をクリアする時に操作されるクリアスイッチとを備えた遊技機において、当該遊技機に通電時に前記クリアスイッチが操作されているか否かを判定する第1操作判定手段と、該第1操作判定手段により前記クリアスイッチが操作されていた判定された場合に、該クリアスイッチが操作されていない状態に遷移したか否かを判定する第1非操作判定手段と、前記クリアスイッチが操作されていない状態に遷移したと前記第1非操作判定手段により判定された場合に、該クリアスイッチが操作されている状態に遷移したか否かを判定する第2操作判定手段と、当該遊技機に通電されると起動して、前記第1乱数とは独立した第2乱数を、時間経過と共に更新させつつ発生させる第2乱数発生手段と、前記クリアスイッチが操作されていない状態に遷移したと前記第1非操作判定手段により判定されると、前記第2乱数発生手段が発生した乱数である第1変数値を取得し、前記クリアスイッチが操作されている状態に遷移したと前記第2操作判定手段により判定されると、更に前記第2乱数発生手段が発生した乱数である第2変数値を取得すると共に、該第2変数値および前記第1変数値に基づいて算出した数値を、前記第1乱数の初期値として設定する第1初期値設定手段と、前記第1操作判定手段により、前記クリアスイッチが操作されていないと判定されると、前記RAMに保持されたデータに基づいて当該遊技機の遊技状態を復旧する復旧手段とを備えたことを特徴とする。20

【0007】

請求項2に記載の本発明は、不揮発的にデータを保持可能なRAMと、遊技における当否判定に用いられる第1乱数を発生させる第1乱数発生手段と、少なくとも、前記第1乱数に基づく当否判定制御を行なう制御手段と、前記RAMの保持内容をクリアする時に操作されるクリアスイッチとを備えた遊技機において、当該遊技機に通電時に前記クリアスイッチが操作されているか否かを判定する第1操作判定手段と、該第1操作判定手段により前記クリアスイッチが操作されていた判定された場合に、該クリアスイッチが操作されていない状態に遷移したか否かを判定する第1非操作判定手段と、該第1非操作判定手段により前記クリアスイッチが操作されていない状態に遷移したと判定された場合に、該クリアスイッチが操作された状態に遷移したか否かを判定する第2操作判定手段と、該第2操作判定手段により前記クリアスイッチが操作された状態に遷移したと判定された場合に、該クリアスイッチが操作されていない状態に遷移したか否かを判定する第2非操作判定手段と、当該遊技機に通電されると起動して、前記第1乱数とは独立した第2乱数を、時間経過と共に更新させつつ発生させる第2乱数発生手段と、前記第2操作判定手段により、前記クリアスイッチが操作された状態に遷移したと判定されると、前記第2乱数発生手段が発生した乱数である第3変数値を取得し、前記第2非操作判定手段により、前記クリアスイッチが操作されていない状態に遷移したと判定されると、更に前記第2乱数発生手段が発生した乱数である第4変数値を取得すると共に、該第4変数値および前記第3変数30
40
50

値に基づいて算出した数値を、前記第1乱数の初期値として設定する第2初期値設定手段と、前記第1操作判定手段により、前記クリアスイッチが操作されていなかったと判定されると、前記RAMに保持されたデータに基づいて当該遊技機の遊技状態を復旧する復旧手段とを備えたことを特徴とする。

【0008】

請求項3に記載の本発明は、不揮発的にデータを保持可能なRAMと、遊技における当否判定に用いられる第1乱数を発生させる第1乱数発生手段と、少なくとも、前記第1乱数に基づく当否判定制御を行なう制御手段と、前記RAMの保持内容をクリアする時に操作されるクリアスイッチとを備えた遊技機において、当該遊技機に通電時に前記クリアスイッチが操作されていたか否かを推定する第1操作判定手段と、該第1操作判定手段により前記クリアスイッチが操作されていた判定された場合に、該クリアスイッチが操作されていない状態に遷移したか否かを判定する第1非操作判定手段と、該第1非操作判定手段により前記クリアスイッチが操作されていない状態に遷移したと判定された場合に、該クリアスイッチが操作された状態に遷移したか否かを判定する第2操作判定手段と、該第2操作判定手段により前記クリアスイッチが操作された状態に遷移したと判定された場合に、該クリアスイッチが操作されていない状態に遷移したか否かを判定する第2非操作判定手段と、当該遊技機に通電されると起動して、前記第1乱数とは独立した第2乱数を、時間経過と共に更新させつつ発生させる第2乱数発生手段と、

前記第1非操作判定手段により、前記クリアスイッチが操作されていない状態に遷移したと判定されると、前記第2乱数発生手段が発生した乱数である第5変数値を取得し、前記第2操作判定手段により、前記クリアスイッチが操作されている状態に遷移したと判定されると、前記第2乱数発生手段が発生した乱数である第6変数値を取得し、前記第2非操作判定手段により、前記クリアスイッチが操作されていない状態に遷移したと判定されると、前記第2乱数発生手段が発生した乱数である第7変数値を取得すると共に、該第7変数値、前記第6変数値、および前記第5変数値の内の少なくとも2者に基づいて算出した数値を、前記第1乱数の初期値として設定する第3初期値設定手段と、前記第1操作判定手段により、前記クリアスイッチが操作されていなかったと判定されると、前記RAMに保持されたデータに基づいて当該遊技機の遊技状態を復旧する復旧手段とを備えたことを特徴とする。

【0009】

請求項4に記載の本発明は、請求項1～3のいずれかに記載の遊技機において、前記第1非操作判定手段によって、前記クリアスイッチが操作されていない状態に遷移したと判定された後、予め定められた時間を経過しても前記第2操作判定手段により、前記クリアスイッチが操作された状態に遷移したと判定されない場合には、前記復旧手段が、前記RAMに保持されたデータに基づいて当該遊技機の遊技状態を復旧することを特徴とする。

請求項5に記載の本発明は、請求項1～4のいずれかに記載の遊技機において、前記クリアスイッチが操作されていない状態に遷移したと前記第1非操作判定手段が判定したことを、前記クリアスイッチの操作者に報知する報知手段を備えたことを特徴とする。

【発明の効果】

【0010】

請求項1に記載の遊技機において、RAMクリアを行なうには、遊技機が通電されていない状態からクリアスイッチを操作し、そのまま通電させる。すると、第1操作判定手段が、「通電時にクリアスイッチが操作されていた」と判定する。すると第1非操作判定手段が、クリアスイッチが操作されていない状態に遷移したか否かを判定する。クリアスイッチが操作されていない状態に遷移したと判定されると、第1初期値設定手段が、第2乱数を取得する。第2乱数は、第2乱数発生手段によって発生されるもので、第2乱数発生手段は、当該遊技機が通電されると起動して、時間経過と共に乱数値（第2乱数）を更新させつつ発生させる。この第2乱数をここでは第1変数値と呼ぶ。

クリアスイッチが操作されていないこの状態から、再びクリアスイッチが操作された状態に遷移したと第2操作判定手段により判定されると、第1初期値設定手段が、再び第2

10

20

30

40

50

乱数（第2変数値と呼ぶ）を取得し、この第2変数値と先に取得した第1変数値とから算出した数値を、当否判定に用いる第1乱数の初期値として、設定する。

【0011】

つまり、第1乱数の初期値の設定操作（例えばRAMクリア。以下RAMクリアとも言う）を行なうには、クリアスイッチを操作したまま遊技機を通電状態にし、一旦、クリアスイッチに対する操作を取りやめ、再度、クリアスイッチを操作することになる。クリアスイッチへの操作を取りやめた時点と、再度操作した時点は当然異なり、またその時間間隔もRAMクリア操作の都度異なると考えられる。また、時間経過と共に更新される第2乱数の値（第1変数値および第2変数値）が、両時点とも、以前に行なったRAMクリアスイッチにおける両者の値と同じになることは殆どあり得ず、これらから算出される値（第1乱数の初期値として設定される値）が、以前に行なったRAMクリアにおける算出値と同じになることは極めて稀である。従って、RAMクリアの都度、第1乱数は異なる値となることが期待できる。これにより、大当たり値が発生するタイミングは同じ遊技機においてもRAMクリアをする度、変わることとなり、前述のような不正行為が極めて困難となる。

なお、第1操作判定手段が「通電された際にクリアスイッチが操作されていなかった」と判定した場合には、復旧手段が、RAMに保持されたデータに基づいて当該遊技機の遊技状態を復旧するので、第1乱数の値も電源断時の値に復旧することになり、不正行為をするのはやはり困難である。

【0012】

なお、第1乱数の初期値は、第1乱数として出力されうる最初の値に限らない。例えば、一般に乱数を生成するに際し用いられるシード（乱数種）と呼ばれる値も第1乱数の初期値に含まれる。また、設定される値は第2乱数の値から算出されるわけだが、この「算出」の具体例としては、第2変数値と第1変数値の差、和、積、一方を他方で除した余りといった単純なものから、更に他の数値を用いて演算を行なうものまで挙げができる。他の数値としては、例えば、第1乱数の初期値として設定し得る値の最大値に1を加えたものを挙げられる。この値で、例えば第2変数値と第1変数値の差を除した余りを算出すれば、この算出値は0以上前記最大値未満になるので、そのまま第1乱数の初期値として設定することができる。また、第1変数値のみを用いる場合も、「該第2変数値および前記第1変数値に基づいて算出した」と呼ぶこととする。例えば、第2変数値をそのまま使うものは、第2変数値 + 0 × 第1変数値と解釈できるからである。また、第1変数値および第2変数値と、第1乱数の初期値として設定すべき数値とを対応づけたテーブルを予め用意しておき、このテーブルを参照することも、ここでは「算出」と呼ぶこととする。

【0013】

また、クリアスイッチに対する「操作」としては、クリアスイッチのタイプにより様々な態様が考えられる。クリアスイッチがモーメンタリ動作をする押しボタンであれば、押すことが操作であり、スライドスイッチであれば、そのつまみを一方向にスライドさせることができが操作であり、レバーであれば、そのレバーをいずれか一方に回動させることができが操作である。なお、本発明の遊技機に対してRAMクリアを行なう操作者は、操作していたクリアスイッチの操作をやめる必要があるのだが、これは、クリアスイッチがスライドスイッチならスライドさせたつまみを元に戻す、レバーなら一方向に回動させたレバーを逆方向に回動させるという自然な動作である。特にクリアスイッチがモーメンタリ動作の押しボタンであれば、手や指をボタンから離すだけで非操作状態になるので好適である。

【0014】

請求項2に記載の遊技機と、請求項1に記載の遊技機との違いは、後者が、クリアスイッチが最初に非操作状態になった際の第2乱数の値と、次にクリアスイッチが操作状態になった際の第2乱数の値に基づいて、第1乱数の初期値を設定するのに対し、前者は、クリアスイッチが最初に非操作状態から操作状態になった際の第2乱数の値（第3変数値）と、次にクリアスイッチが非操作状態になった際の第2乱数の値（第4変数値）に基づい

10

20

30

40

50

て、第2初期値設定手段が第1乱数の初期値を設定する点である。

【0015】

つまり、この遊技機において第1乱数の初期値の設定を行なうには、クリアスイッチを操作したまま遊技機を通電状態にし、一旦、クリアスイッチに対する操作を取りやめ、再度、クリアスイッチを操作し、更にこのクリアスイッチに対する操作を取りやめることになる。クリアスイッチを操作（通電時の操作は除く）した時点と、その操作を取りやめた時点は当然異なり、またその時間間隔もRAMクリア操作の都度異なると考えられる。従って、請求項1に記載の遊技機と同様、大当たり値が発生するタイミングは同じ遊技機においてもRAMクリアをする度、変わることとなり、前述のような不正行為が極めて困難となる。

なお、請求項2に記載の第3変数値と、請求項1に記載の第2変数値は、数値は一般に同じにならないが、取得過程は同じものである。また、クリアスイッチを操作することなく、遊技機に通電した後で、クリアスイッチを操作し、その操作を取りやめても、第1乱数の初期値は設定されない。なぜなら、第1操作判定手段が「通電時にクリアスイッチが操作されていなかった」と判定するので、たとえその後でクリアスイッチを操作しても、第1非操作判定手段による、クリアスイッチが操作されていない状態に遷移したか否かの判定が行なわれないからである。これにより第2操作判定手段が、クリアスイッチが操作された状態に遷移したか否かを判定することはなく、従って第2非操作判定手段による、クリアスイッチが操作されていない状態に遷移したか否かの判定も行なわれない。つまり第1乱数の初期値は設定されない。

【0016】

請求項3に記載の遊技機は、請求項1、2に記載の遊技機を組み合わせたものに近い。すなわち、請求項3に記載の遊技機は、クリアスイッチが最初に非操作状態になった際の第2乱数の値（第5変数値）と、次にクリアスイッチが操作状態になった際の第2乱数の値（第6変数値）と、更にその次にクリアスイッチが非操作状態になった際の第2乱数の値（第7変数値）とに基づいて、第3初期値設定手段が第1乱数の初期値を設定するものとなっている。ただしこれら3個の変数値を用いる態様に限定するのではなく、少なくとも2個を用いて第1乱数値の初期値に設定する値を算出する。

算出する方法としては、これら3個の変数値を合計する、3個の変数値を掛け合わせる、第5変数値と第7変数値の差を求める、これら算出値を更に「第1乱数の初期値として設定し得る値の最大値に1を加えた数」で除した余りを求めるなど、様々なものを想定できる。

【0017】

この遊技機においてRAMクリアを行なうには、請求項2に記載の遊技機と同様にすればよい。すなわち、クリアスイッチを操作したまま遊技機を通電状態にし、一旦、クリアスイッチに対する操作を取りやめ、再度、クリアスイッチを操作し、更にこのクリアスイッチに対する操作を取りやめればよい。クリアスイッチの操作を取りやめた時点、その操作を再度行なった時点、更にその操作を取りやめた時点は当然異なり、またその時間間隔（操作の取りやめから再開まで、操作の再開から2回目の取りやめまで、1回目の取りやめから2回目の取りやめまでの3種類が考えられる）もRAMクリア操作の都度異なると考えられる。従って、請求項1、2に記載の遊技機と同様、大当たり値が発生するタイミングは同じ遊技機においてもRAMクリアをする度、変わることとなり、前述のような不正行為が極めて困難となる。

【0018】

なお、前記いずれの本発明も、RAMクリアを行なうには、クリアスイッチを2度操作する必要があるのだが、操作者が2度目の操作を失念する可能性がある。この場合、通電時にはクリアスイッチが押されていたので、遊技状態の復旧を行なうことができず、かといって第2変数値（第3変数値、第6変数値）を取得することができないので、RAMクリアもできないという制御不能の状態に陥る恐れがある。これを防止するために請求項4に記載の本発明では、クリアスイッチを操作した状態で通電を行い、第1非操作判定手段

10

20

30

40

50

による、クリアスイッチが操作されていない状態に遷移したと判定された後、予め定められた時間を経過しても、クリアスイッチが操作された状態に遷移したと第2操作判定手段が判定しない場合には、復旧手段が、RAMに保持されたデータに基づいて当該遊技機の遊技状態を復旧する。これにより、遊技機が制御不能の状態に陥ることはない。なお、この結果、本来、行なうべきであった第1乱数の初期値の設定が行なわれないことになる。これを行なうには、改めて、通電を取りやめ、第1乱数の初期値の設定操作を行えばよい。

また、この仕様を利用し、第1乱数の初期値の設定操作の途中で第1乱数の初期値の設定をキャンセルすることも可能となる。すなわち、RAMクリアすべきではない状態にも拘らず、不注意によりクリアスイッチを操作しながら通電させてしまった場合には、クリアスイッチへの操作を取りやめ、そのまま前記所定時間が経過するのを待てばよい。そうすれば、RAMクリアが行なわれることなく、電断時の遊技状態が復活する。

【0019】

なお、このように構成しても、操作者がRAMクリアの操作を誤る可能性がある。例えば通電時にクリアスイッチの操作をやめるのが早すぎると、第1操作判定手段が「通電時にクリアスイッチが押されていなかった」と判定する恐れがある。この状態でクリアスイッチに対する2回目の操作を行なっても、前述したようにRAMクリアは行なわれない。操作者が「RAMクリアに失敗したこと」に気づけば、遊技機の電源をオフにしてやり直せばいいのだが、この失敗に気づかない可能性もある。遊技機の中には、RAMクリアをした場合と、RAMクリアすることなく通電した場合とで外観上、違いのない機種もあるので、尚更である。請求項5に記載の本発明では、第1非操作判定手段による、クリアスイッチが操作されていない状態に遷移したと判定したことをクリアスイッチの操作者に報知する報知手段を備えている。この遊技機によれば、操作者は通電時のクリアスイッチの操作をやめた際に、報知手段による報知が行なわれたことを確認してから2回目のクリアスイッチへの操作を行なうことにより、RAMクリアを確実に行なうことができる。また、RAMクリア操作に失敗した場合は、報知動作が行なわれないので、失敗したことが分かる。一旦通電を遮断して、RAMクリア操作をやり直すことにより確実にRAMクリアを行なうことができる。

【0020】

なお、RAMクリアが実行された際に、前記報知動作（第1の報知動作と呼ぶ）とは異なる報知動作（第2の報知動作と呼ぶ）を行なったり、第1の報知動作を終了したりする（つまりこの態様では、RAMクリアが實際に行なわれるまで第1の報知動作を継続する）ように構成すれば、RAMクリアを一層確実に行なうことができる。これとは報知の意味合いが変わるが、請求項4に記載の遊技機に適用した場合には、前記予め定められた時間が経過したら第1の報知動作を停止する構成や、第2の報知動作を行なう構成としてもよい。前者の構成において、RAMクリア操作を途中でキャンセルしたい場合には、通電後に発生した第1の報知動作が終了するのを待てばよい。後者の構成では、第2の報知動作が開始されるのを待てばよく、これらにより、RAMクリアが行なわれなかつた（キャンセルに成功した）ことを操作者が確認することができる。

報知手段の報知の態様としては、ランプを光らせたり点滅させたりすることや、音を出力すること等が考えられる。なお、遊技機の電源スイッチやクリアスイッチが通常、遊技機の裏側に設けられていることから、RAMクリアを行なおうとする者は、遊技機の表側を見ることが困難な場合が多い。従って、遊技機が表側に備える装備（液晶画面や可動部など）によって報知するのは有効ではない可能性が高い。

【図面の簡単な説明】

【0021】

【図1】本発明に係る遊技機の正面図

【図2】遊技機の遊技盤の正面図

【図3】遊技機の裏面図

【図4】遊技機の電気ブロック図

10

20

30

40

50

【図5】遊技機の要部の詳細電気構成を示すブロック図

【図6】遊技機の動作を示すタイミングチャート

【図7】遊技機の電源基板の正面図

【図8】遊技機を構成する主制御基板のCPUが電源投入時に実行する処理のフローチャート1

【図9】遊技機を構成する主制御基板のCPUが電源投入時に実行する処理のフローチャート2

【図10】主制御基板のCPUが実行するメイン処理のフローチャート

【図11】主制御基板のCPUが実行する初期値乱数設定処理のフローチャート

【図12】乱数発生回路の内部の概要ブロック図

10

【図13】第2実施例の主制御基板のCPUが電源投入時に実行する処理のフローチャート

【図14】第3実施例の主制御基板のCPUが電源投入時に実行する処理のフローチャート1

【図15】第3実施例の主制御基板のCPUが電源投入時に実行する処理のフローチャート2

【発明を実施するための形態】

【0022】

以下に本発明の好適な実施形態について説明する。尚、本発明の実施の形態は下記の実施例に何ら限定されるものではなく、本発明の技術的範囲に属する種々の形態を探ることができ、各実施例に記載された内容を適宜組み合わせることが可能なことはいうまでもない。

20

【実施例1】

【0023】

図1に示すように、弾球遊技機の一種であるパチンコ機50は、縦長の固定外郭保持枠をなす外枠51にて構成の各部を保持する構造である。外枠51の左側上下には、ヒンジ53が設けられており、該ヒンジ53の他方側には図3に記載する内枠70が取り付けられており、内枠70は外枠51に対して開閉可能な構成になっている。前枠52には、板ガラス61が取り外し自在に設けられており、板ガラス61の奥には図2に記載する遊技盤1が内枠70に取り付けられている。

30

【0024】

前枠52の上側左右及び外枠51の下側左右には、スピーカ66が設けられており、パチンコ機50から発生する遊技音が出力され、遊技者の趣向性を向上させる。また、遊技者の趣向性を向上させるために前枠52に遊技状態に応じて発光する枠側装飾ランプ65も複数設けられている。前枠52の下方には、上皿55と下皿63が一体に形成されている。下皿63の右側には発射ハンドル64が取り付けられており、該発射ハンドル64を時計回りに回動操作することによって発射装置(図示省略)が可動して、上皿55から供給された遊技球が遊技盤1に向けて発射される。

【0025】

下皿63の左側には、遊技者が操作可能な演出ボタン67が備えられており、遊技者が所定期間中に、該演出ボタン67を操作することで後述する演出図柄表示装置6に表示される内容が変化したり、スピーカ66より出力される遊技音が変化したりする。また、このパチンコ機50はいわゆるCR機であって、プリペイドカードの読み書き等を行うためのプリペイドカードユニット(CRユニット)56が付属しており、パチンコ機50には、貸出ボタン57、精算ボタン58及び残高表示器59を有するCR精算表示装置が備わっている。

40

【0026】

図2は、本実施例のパチンコ機50の遊技盤1の正面図である。なお、このパチンコ機50の全体的な構成は公知技術に従っているので図示及び説明は省略する。図2に示すように遊技盤1には、公知のガイドレール2a、2bによって囲まれた略円形の遊技領域3

50

が設けられている。この遊技領域3には多数の遊技釘4が打ち付けられている。

【0027】

遊技領域3のほぼ中央部には、センターケース5が配されている。センターケース5は、公知のものと同様に、ワープ入口、ワープ通路、ステージ、演出図柄表示装置6（液晶表示装置であり擬似図柄を表示する。）の画面6aを臨ませる窓5a等を備えている。

窓5aの上側にはドットマトリクスの普通図柄表示装置7及び7セグメントの第1特別図柄表示装置9と第2特別図柄表示装置10と4個のLEDからなる普通図柄保留記憶表示装置8が設置され、下側には第1特別図柄保留記憶表示装置18と第2特別図柄保留表示装置19が設置されている。

センターケース5の向かって左横には普通図柄作動ゲート17が配置されている。センターケース5の下方には、第1始動口11と第2始動口12とがユニット化された複合入賞装置13が配置されている。

【0028】

第1始動口11は、いわゆるチャッカーであり、常時入球可能である。

第2始動口12は電動チューリップであり、周知の電動チューリップと同様に開閉変化するが、上方に第1始動口11があるために図示の閉鎖状態では遊技球を入球させることができない。しかし、遊技球が普通図柄作動ゲート17を通過すると行われる普通図柄抽選で当り、普通図柄表示装置7に当りの普通図柄が確定表示されると、第2始動口12は開放されて入球容易になる。

【0029】

複合入賞装置13の下方にはアタッカー式の大入賞口14が配置され、その下方にはアウト穴15が設けられている。また、複合入賞装置13の左側には第1左入賞口31と第2左入賞口32が、右側には第1右入賞口33と第2右入賞口34がガイドレール2bに沿うように設けられている。なお、この第1左入賞口31、第2左入賞口32、第1右入賞口33、第2右入賞口34が、常時、入球率が変化しない普通入賞口である。

【0030】

パチンコ機50の裏面は図3に示すとおり、前述した遊技盤1を脱着可能に取り付ける内枠70が前述した外枠51に収納されている。この内枠70には、上方から、球タンク71、タンクレール72及び払出装置73が設けられている。この構成により、遊技盤1上の入賞口に遊技球の入賞があれば球タンク71からタンクレール72を介して所定個数の遊技球を払出装置73により前述した上皿55に排出することができる。また、パチンコ機50の裏側には、主制御基板80、払出制御基板81、演出図柄制御装置82、サブ統合制御装置83、発射制御装置84、電源基板85が設けられている。なお、演出図柄制御装置82、サブ統合制御装置83がサブ制御装置に該当する。

【0031】

主制御基板80、演出図柄制御装置82、サブ統合制御装置83は遊技盤1に設けられており、払出制御基板81、発射制御装置84、電源基板85が内枠70に設けられている。なお、図3では、発射制御装置84が描かれていないが、発射制御装置84は払出制御基板81の下に設けられている。また、球タンク71の右側には、外部接続端子78が設けられており、この外部接続端子78より、遊技状態や遊技結果を示す信号が図示しないホールコンピュータに送られる。なお、従来はホールコンピュータへ信号を送信するための外部接続端子78には、盤用（遊技盤側から出力される信号をホールコンピュータへ出力するための端子）と枠用（枠側（前枠52、内枠70、外枠51）から出力される信号をホールコンピュータへ出力するための端子）の2種類を用いているが、本実施例では、一つの外部接続端子78を介してホールコンピュータへ遊技状態や遊技結果を示す信号を送信している。

【0032】

このパチンコ機50の電気的構成は、図4のブロック図に示すとおり、主制御基板80を中心にして構成されている。なお、このブロック図には、単に信号を中継するだけのためのいわゆる中継基板及び電源回路等は記載していない。また、詳細の図示は省略するが

10

20

30

40

50

、主制御基板 8 0、払出制御基板 8 1、演出図柄制御装置 8 2、サブ統合制御装置 8 3 のいずれも C P U、R O M、R A M、入力ポート、出力ポート等を備えているが、本実施例では発射制御装置 8 4 には C P U、R O M、R A M は設けられていない。しかし、これに限るわけではなく、発射制御装置 8 4 に C P U、R O M、R A M 等を設けてもよい。

【 0 0 3 3 】

主制御基板 8 0 には、第 1 始動口 1 1 に入球した遊技球を検出する第 1 始動口スイッチ 1 1 a、第 2 始動口 1 2 に入球した遊技球を検出する第 2 始動口スイッチ 1 2 a、普通図柄作動ゲート 1 7 に進入した遊技球を検出する普通図柄作動スイッチ 1 7 a、大入賞口 1 4 に入球した遊技球を計数するためのカウントスイッチ 1 4 a、第 1 左入賞口 3 1、第 2 左入賞口 3 2 に入球した遊技球を検出する左入賞口スイッチ 3 1 a、第 1 右入賞口 3 3、第 2 右入賞口 3 4 に入球した遊技球を検出する右入賞口スイッチ 3 3 a 等の検出信号が入力される。10

【 0 0 3 4 】

主制御基板 8 0 は搭載しているプログラムに従って動作して、上述の検出信号などに基づいて遊技の進行に関わる各種のコマンドを生成して払出制御基板 8 1 及びサブ統合制御装置 8 3 に出力する。

また主制御基板 8 0 は、図柄表示装置中継端子板 9 0 を介して接続されている第 1 特別図柄表示装置 9、第 2 特別図柄表示装置 1 0 及び普通図柄表示装置 7 の表示、第 1 特別図柄保留記憶表示装置 1 8、第 2 特別図柄保留数表示装置 1 9 及び普通図柄保留記憶表示装置 8 の点灯を制御する。20

【 0 0 3 5 】

更に、主制御基板 8 0 は、大入賞口ソレノイド 1 4 b を制御することで大入賞口 1 4 の開閉を制御し、普通電動役物ソレノイド（図 4 では普電役物ソレノイドと表記）1 2 b を制御することで第 2 始動口 1 2 の開閉を制御する。

主制御基板 8 0 からの出力信号は試験信号端子にも出力される他、図柄変動や大当たり等の管理用の信号が外部接続端子 7 8 に出力されてホールメインコンピュータに送られる。主制御基板 8 0 と払出制御基板 8 1 とは双方向通信が可能である。

【 0 0 3 6 】

払出制御基板 8 1 は、主制御基板 8 0 から送られてくるコマンドに応じて払出モータ 2 0 を稼働させて賞球を払い出させる。本実施例においては、賞球として払い出される遊技球を計数するための払出センサ 2 1 の検出信号は払出制御基板 8 1 に入力され、払出制御基板 8 1 で賞球の計数が行われる構成を用いる。この他にも主制御基板 8 0 と払出制御基板 8 1 に払出センサ 2 1 の検出信号が入力され、主制御基板 8 0 と払出制御基板 8 1 の双方で賞球の計数を行う構成を用いることも考えられる。30

【 0 0 3 7 】

なお、払出制御基板 8 1 はガラス枠開放スイッチ 3 5、内枠開放スイッチ 3 6、満杯スイッチ 2 2、球切れスイッチ 2 3 からの信号が入力され、満杯スイッチ 2 2 により下皿 6 3 が満タンであることを示す信号が入力された場合及び球切れスイッチ 2 3 により球タンクに遊技球が少ないあるいは無いことを示す信号が入力されると払出モータ 2 0 を停止させ、賞球の払出動作を停止させる。なお、満杯スイッチ 2 2、球切れスイッチ 2 3 も、その状態が解消されるまで信号を出し続ける構成になっており、払出制御基板 8 1 は、その信号が出力されなくなることに起因して払出モータ 2 0 の駆動を再開させる。40

【 0 0 3 8 】

また、払出制御基板 8 1 は遊技球等貸出装置接続端子 2 4 を介してプリペイドカードユニットと交信することで払出モータ 2 0 を作動させ、貸し球を排出する。払出された貸し球は払出センサ 2 1 に検出され、検出信号は払出制御基板 8 1 に入力される。なお、遊技球等貸出装置接続端子 2 4 は精算表示基板 2 5 とも双方向通信可能に接続されており、精算表示基板 2 5 には、遊技球の貸出しを要求するための球貸ボタン、精算を要求するための返却ボタン、残高表示器が接続されている。

【 0 0 3 9 】

10

20

40

50

また、払出制御基板 8 1 は、外部接続端子 7 8 を介して賞球に関する情報、枠（内枠、前枠）の開閉状態を示す情報をホールコンピュータに送信するほか、発射制御装置 8 4 に対して発射停止信号を送信する。

なお本実施例では遊技球を払い出す構成であるが、入賞等に応じて発生した遊技球を払い出さずに記憶する封入式の構成にしても良い。

【0040】

発射制御装置 8 4 は発射モータ 3 0 を制御して、遊技球を遊技領域 3 に遊技球を発射させる。なお、発射制御装置 8 4 には払出制御基板 8 1 以外に発射ハンドルからの回動量信号、タッチスイッチ 2 8 からのタッチ信号、発射停止スイッチ 2 9 から発射停止信号が入力される。

回動量信号は、遊技者が発射ハンドルを操作することで出力され、タッチ信号は遊技者が発射ハンドルを触ることで出力され、発射停止スイッチ信号は、遊技者が発射停止スイッチ 2 9 を押すことで出力される。なお、タッチ信号が発射制御装置 8 4 に入力されなければ、遊技球は発射できないほか、発射停止スイッチ信号が入力されているときには、遊技者が発射ハンドルを触っていても遊技球は発射できないようになっている。

【0041】

サブ統合制御装置 8 3 はサブ制御装置に該当し、主制御基板 8 0 から送信されてくるデータ及びコマンドを受信し、それらを演出表示制御用、音制御用及びランプ制御用のデータに振り分けて、演出表示制御用のコマンド等は演出図柄制御装置 8 2 に送信し、音制御用及びランプ制御用は自身に含まれている各制御部位（音声制御装置及びランプ制御装置としての機能部）に分配する。そして、音声制御装置としての機能部は、音声制御用のデータに基づいて音 L S I を作動させることによってスピーカからの音声出力を制御し、ランプ制御装置としての機能部はランプ制御用のデータに基づいてランプドライバを作動させることによって各種 L E D 、ランプ 2 6 を制御する。また、サブ統合制御装置 8 3 には、演出ボタン 6 7 が接続されており、遊技者が演出ボタン 6 7 を操作した際には、その信号がサブ統合制御装置 8 3 に入力される。

【0042】

サブ統合制御装置 8 3 と演出図柄制御装置 8 2 とは双方向通信が可能である。

演出図柄制御装置 8 2 は、サブ統合制御装置 8 3 から受信したデータ及びコマンド（共に主制御基板 8 0 から送信されてきたものとサブ統合制御装置 8 3 が生成したものとがある）に基づいて演出図柄表示装置 6 を制御して、擬似図柄等の演出画像を画面 6 a に表示させる。

【0043】

図 5 に電源基板 8 5 と、主制御基板 8 0 、払出制御基板 8 1 を含む遊技機各部との間の給電および信号系を示す。各パチンコ遊技機の電源基板 8 5 は、パチンコ店側に設けられた A C 2 4 V 電源を、電源スイッチ 6 7 1 を介して電源生成回路 6 7 2 が受けており、電源生成回路 6 7 2 が、図示の主制御基板 8 1 、払出制御基板 8 1 を含む遊技機各部に給電する。電源スイッチ 6 7 1 はオンまたはオフの操作をするとその状態を保持するタイプが用いられる。

【0044】

電源生成回路 6 7 2 における全波 2 4 V 出力は電源電圧監視回路 6 7 3 に入力し、電源電圧監視回路 6 7 3 による全波 2 4 V 出力の有無の検出結果に基づいてリセット信号発生回路 6 7 4 がリセット信号を出力もしくは解除する。すなわち、電源電圧監視回路 6 7 3 は所定の基準電圧以上の非出力状態が所定の時間、維持すれば全波 2 4 V 出力停止と判断し、リセット信号発生回路 6 7 4 は全波 2 4 V 出力停止との判断に応じてリセット信号を出力する。一方、全波 2 4 V 出力が開始されるとリセット信号は解除される。ここで、リセット信号の出力とはロウレベルの信号を出力することであり、解除とはロウレベルからハイレベルに変化することをいう。なお、リセット信号の解除は、全波 2 4 V 出力の検出時点から遅延時間 T a の後なされる。

【0045】

10

20

30

40

50

リセット信号発生回路 674 の出力は主制御基板 81、払出制御基板 81 それぞれの C P U 611、621 のリセット端子に出力される。

【0046】

電源電圧監視回路 673 の出力を入力として停電信号発生回路 675 が設けてあり、停電等の電源遮断時に停電信号を各制御基板 C P U 611、621 の N M I 端子に出力するようになっている。停電信号は電源遮断に伴ってハイレベルからロウレベルに変化する信号であり、リセット信号が出力するに先立って出力するように出力タイミングが設定されている。

【0047】

また、電源基板 85 は、コンデンサを含み構成されたバックアップ電源生成回路 678 により D C 5 V のバックアップ電源 (VBB) を生成する構成となっており、バックアップ電源 (VBB) 出力は各制御基板 C P U 611、621 のバックアップ端子 (VBB) に出力され、停電時には後述するように各制御基板 C P U 611、621 の R A M の記憶内容を保持する。

【0048】

電源基板 85 はまた、R A M クリアスイッチ 676 を備えている。R A M クリアスイッチ 676 は C P U 611、621 の各 R A M 615, 625 に記憶されている内容をクリアするために設けられる。

【0049】

R A M クリアスイッチ 676 には押下時のみオンする押し釦タイプのものが用いられ、R A M クリアスイッチ 676 がオンであれば、R A M クリア信号発生回路 677 が、ハイレベルの信号である R A M クリア信号を主制御基板 80、払出制御基板 81 それぞれの入力ポート 613、623 に所定時間（後述）の間、出力する。ここで電源スイッチ 671 のオンからリセット信号解除までの遅延時間 T_a は例えば 100 m s に設定され、R A M クリア信号を発生せしめるには R A M クリアスイッチ 676 を押下しながら電源スイッチ 671 をオンすることになる。なお、各制御基板 C P U 611、621 は入力ポート 613、623 における R A M クリア信号の有無をデータバスを介して監視する。

【0050】

図 6 に R A M クリアスイッチ 676 を押下しながら電源スイッチ 671 をオンし電源基板 85 から給電を開始した時の電源基板 85 および主制御基板 80 各部の作動状態を示す。

【0051】

電源スイッチ 671 のオン（電源投入時）から時間 T_a 経過後にリセット信号が解除され、このリセット信号解除が有効になると、主制御基板 C P U 611 がセキュリティチェックを開始する。図示はされていないが、払出制御基板の C P U 621 もリセット信号解除が有効になった時点からセキュリティチェックを行なう。セキュリティチェック時間 T₁ は C P U の種類、システムクロック周波数等にもよるが、本具体例において主制御基板 C P U 611 では 185 m s とした。なお、セキュリティチェックとは、周知のごとくワンチップマイコンである各 C P U 611、621 等が遊技の進行内容を書き込んだ R O M の内容が正規の内容であるか否かをチェックすることである。

【0052】

パチンコ機 50 においては、主制御基板 C P U 611 のセキュリティチェック時間 T₁ は、払出制御基板 C P U 621 のセキュリティチェックに要する時間より長く掛かる。このため、主制御基板 C P U 611 のセキュリティチェック完了時には払出制御基板 C P U 621 はセキュリティチェックが完了し、主制御基板 C P U 611 が R O M に書き込まれたプログラムにしたがって遊技の制御を開始する時には、払出制御基板 C P U 621 は既に遊技の制御を実行している。この結果、電源投入後、主制御基板 C P U 611 が直ちに払出制御基板 C P U 621 にデータを送信しても、払出制御基板 C P U 621 はセキュリティチェックを終え自身の制御を実行しているので確実にデータを受信することができる。

10

20

30

40

50

【0053】

一方、RAMクリアスイッチ676を押しながら電源スイッチ671をオンしているので、リセット信号が解除された時点から所定時間の間RAMクリア信号が出力されることになる。この「所定時間」は、操作者がRAMクリアスイッチ676が押されるのが停止（一般には、操作者がRAMクリアスイッチ676から手を離すことにより実現）されるまでの時間である。一般に、操作者が電源スイッチ671をオンしてからRAMクリアスイッチ676から手を離すまでの時間は、主制御基板CPU611のセキュリティチェックに要する時間よりも十分長いと考えられる。なお、RAMクリアを行なうには、操作者は、RAMクリアスイッチ676をもう一度押す必要がある。これに伴ってRAMクリア信号も再度発生し、この結果、RAMクリア信号は図6の最下段に示すように2個のパルス波形を描くことになる。10

【0054】

また、電源スイッチ671、RAMクリアスイッチ676は、図7に示すように、いずれも電源基板85の一方の面に固定されており、電源基板85は、これらスイッチ671、676固定面側から樹脂を成形した箱状のカバーにより覆われている。電源スイッチ671およびRAMクリアスイッチ676はカバーから露出されて互いに近接配置されている。このため、カバーを外すことなく、片手で両スイッチ671、676を同時に操作可能となっている。

【0055】

電源投入時に主制御基板80のCPU611により実行される処理について図8を用いて説明する。電源スイッチ671が操作されてパチンコ機50が通電状態になり、リセット信号が解除され、CPU611自身のセキュリティチェックが終了すると、本処理が起動され、電源投入の初期処理を実行する(S5)。そしてRAMクリア信号がオンか否かを判定する(S10)。RAMクリア信号は、上述したように、リセット信号の解除時にRAMクリアスイッチ676がオン状態であればH(オン)になるものなので、これは実質的に、電源投入時にRAMクリアスイッチ676がオン状態だったか否かを判定することになる。20

【0056】

RAMクリア信号がオンではなかったとき(S10:n0)は、パチンコ機50を電源断時の状態に復旧する。そのためにまず、電源断時の発生情報が正常か否かを判定し(S15)、正常であれば(S15:y e s)、RAMの判定値を算出し(S20)、その判定値が正常か否かを判定する(S25)。ここでRAMの判定値とは、電源断時にRAMに保存された値で、S25では、S20で算出された値と、RAMに保存された値が一致するか否かを判定する。判定値が正常、すなわち判定値が保存された値と一致していれば(S25:y e s)、電源復帰時の処理(例えば、電源断時の発生情報をクリアしたり、サブ統合制御装置83を電源断時の遊技状態に復帰させるためのコマンドを送信したりする)を行なう(S30)。そして割り込み設定を行い(S35)、メインルーチンに移行する。30

【0057】

RAMクリア信号がオンだったとき(S10:y e s)は、パチンコ機50を初期状態に戻す。そのためにまず、図9のS40の無限ループにてRAMクリア信号がオフになるのを待つ。オフになったらRAMクリア予約フラグを1にセットし(S45)、RAMクリア予約報知処理を行なう(S50)。RAMクリア予約報知処理は、主制御基板80のLEDランプ618(図5参照)を点灯させる処理で、このLEDランプ618は操作者から視認できる位置に設けられている。RAMクリア予約報知処理が終了すると、S55でハード乱数の値を取得し、乱数値レジスタ1に格納する。ここでハード乱数とは、主制御基板80のCPU611が備える乱数回路616(図5参照)により発生される乱数値である。乱数回路616は、CPU611の通電と略同時に起動(図6も参照)し、0~65535の値を、1周期内では重複なく一定の規則(例えば0 1 2 ... 65535 0 ...)で更新し生成する。なお、この乱数値が1巡する周期は約50ms4050

となっている。

【0058】

乱数回路616の概要を図12に示す。乱数回路616は、その内部に乱数生成回路100を備えており、パチンコ機50（より詳しくはCPU611）の通電と略同時に起動して、主制御基板80に設けられたクロック回路からのシステムクロック信号（SCLK）を適宜分周してなるタイミングで乱数値を更新していく。乱数回路616は、乱数値レジスタ101～103を備えており、乱数生成回路100で生成されたハード乱数は、これら乱数値レジスタ101～103のいずれかに格納される。格納するレジスタの指定は、予め乱数値取り込みレジスタ104に対応する値をセットすることにより行なわれる。具体的には、乱数値を乱数値レジスタ1に格納したい場合は、乱数値取り込みレジスタ104に1をセットし、乱数値レジスタ2に格納したい場合は乱数値取り込みレジスタ104に2をセットし、乱数値レジスタ3に格納したい場合は乱数値取り込みレジスタ104に3をセットしておく。S55の処理は、乱数値取り込みレジスタ104に1をセットしてから、乱数生成回路100が乱数値を発生させ、その乱数値が乱数値レジスタ1に格納されるのを待つことになる。なお、乱数値ラッチフラグレジスタ105とは、各乱数値レジスタ101～103に乱数値が取り込まれているか否かを示すもので、乱数値レジスタ101～103に乱数値が取り込まれると、対応するフラグが1にセットされる。よって乱数値ラッチフラグレジスタ105を参照することにより、どの乱数値レジスタが使用中（乱数値を格納している）かを知ることができる。なお、このフラグは、格納されている乱数値が読み込まれると0にリセットされる。10

【0059】

図9に戻る。S55でハード乱数の値を乱数値レジスタ1に格納すると、再びRAMクリア信号がオンか否かを判定する（S60）。これはRAMクリアスイッチ676が再び押されるのを待つことを意味する。RAMクリア信号がオンではなかったとき（S60：no）は、S65に移行し、RAMクリア信号がオンになるのを10s待つ。10s経過してもRAMクリア信号がオンにならない場合（S65：yes）は、RAMクリア予約フラグを0にリセットし（S70）、RAMクリア予約報知停止処理を行なう（S75）。RAMクリア予約報知停止処理は、S50で点灯させた主制御基板80のLEDランプ618を消灯させる処理で、この処理が終了すると、取得したハード乱数をクリアしてS15（図8）に戻り、遊技状態の復旧を行なう。20

【0060】

RAMクリア信号がオンだったとき（S60：yes）は、RAMクリア予約フラグを0にリセットし（S85）、RAMクリア予約報知停止処理を行なう（S90）。RAMクリア予約報知停止処理は、S75と同じ処理で、S50で点灯させたLEDランプを消灯させる。RAMクリア予約報知停止処理が終了すると、S95でハード乱数の値を取得し、乱数値レジスタ2に格納する。RAMの記憶内容を全てを0クリアし（S100）、初期値乱数設定処理を実行する（S105）。こうして初期値乱数設定処理が終了するとRAMの初期設定を行い（S110）、割り込み設定を行い（S115）、メインルーチンに移行する（図8参照）。

【0061】

初期値乱数設定処理を図11に示す。本処理が起動すると、まず乱数値レジスタ1,2に格納されている乱数値を読み込む（S300）。そして続くS305にてこれら乱数値に基づき、初期値を算出する。具体的には、乱数値レジスタ2に格納されていた乱数値から乱数値レジスタ1に格納されていた乱数値を引いた値を算出（この算出値を乱数差と呼ぶことにする）し、この乱数差を大当たり決定用乱数の最大値+1で割った余りをとする。パチンコ機50では大当たり決定用乱数の最大値は349となっており（後述）、S305では $349 + 1$ 、すなわち350で乱数差を割ることになる。例えばS55で取得したハード乱数が35000、S95で取得したハード乱数が62000だった場合、乱数差は27000。これを350で割ると商が77、余りが50となるので、=50である。乱数差がマイナスになった場合は、乱数差がプラスになるまで大当たり決定用乱数の最4050

大値 + 1 を乱数差に繰り返し加算する。

乱数差は、操作者が R A M クリアスイッチ 6 7 6 から手を離してから再び R A M クリアスイッチ 6 7 6 を押すまでの時間（以下、操作時間という）に対応している。この値は、温度変化などによる C P U 6 1 1 の動作クロックの周期変化により変化するとも考えられるが、操作時間のばらつきの方が圧倒的に大きいので、操作時間が支配的となる。以上により初期値乱数設定処理でソフト乱数の初期値として設定される値も毎回異なると期待できる。S 3 1 0 では、この をソフト乱数の初期値として設定し、終了（図 9 の処理にリターン）する。

【 0 0 6 2 】

メインルーチンを図 1 0 に従って説明する。なお、図 8 ではメインルーチンを、電源投入時の処理に引き続き実行される処理であるかのように示したが、実際にはメインルーチンは、S 3 5 までの処理を実行した後、約 2 m s 毎のハード割り込みにより定期的に実行される。本実施形態では、S 2 0 0 ~ S 2 5 5 までの 1 回だけ実行される処理を「本処理」と称し、この本処理を実行して余った時間内に時間の許す限り繰り返し実行される S 2 6 0 の処理を「残余処理」と称する。「本処理」は上記割り込みにより定期的に実行されることになる。

【 0 0 6 3 】

マイコンによるハード割り込みが実行されると、まず正常割り込みであるか否かが判断される（S 2 0 0）。この判断処理は、メモリとしての R A M の所定領域の値が所定値であるか否かを判断することにより行われ、マイコンにより実行される処理が本処理に移行したとき、通常の処理を実行して良いのか否かを判断するためのものである。正常割り込みでない場合としては、電源投入時又はノイズ等によるマイコンの暴走等が考えられるが、マイコンの暴走は近年の技術の向上によりほとんど無いものと考えて良いので、たいていが電源投入時である。電源投入時には R A M の所定領域の値が所定値と異なる値となっている。

【 0 0 6 4 】

正常割り込みでないと判断されると（S 2 0 0 : n o）、初期設定（例えば前記メモリの所定領域への所定値を書き込み、特別図柄及び普通図柄を初期図柄とする等のメモリの作業領域への各初期値の書き込み等）が為され（S 2 0 5）、残余処理（S 2 6 0）に移行する。

【 0 0 6 5 】

正常割り込みとの肯定判断がなされると（S 2 0 0 : y e s）、初期値乱数更新処理が実行される（S 2 1 0）。この処理は、初期値乱数の値についてこの処理を実行する毎に + 1 するインクリメント処理であり、この処理実行前の初期値乱数の値に + 1 するが、この処理を実行する前の乱数値が最大値である「3 4 9」のときは次回の処理で初めの値である「0」に戻り、「0」~「3 4 9」までの 3 5 0 個の整数を繰り返し昇順に作成する。

【 0 0 6 6 】

S 2 1 0 に続く大当たり決定用乱数更新処理（S 2 1 5）は、初期値乱数更新処理と同様に処理を実行する毎に + 1 するインクリメント処理であり、最大値である「3 4 9」のときは次回の処理で初めの値である「0」に戻り、「0」~「3 4 9」までの 3 5 0 個の整数を繰り返し昇順に作成する。なお、大当たり決定用乱数の最初の値は、初期値乱数設定処理で設定された値となる。前述の例では、 = 2 5 0 であったから、大当たり決定用乱数は「2 5 0」「2 5 1」「2 5 2」...「3 4 9」「0」「1」...と更新されていく。

【 0 0 6 7 】

なお、大当たり決定用乱数が 1 巡（3 5 0 回、更新されること）すると、そのときの前記初期値乱数の値を大当たり決定用乱数の初期値にし、大当たり決定用乱数は、その初期値から + 1 するインクリメント処理を行う。そして、再び大当たり決定用乱数が 1 巡すると、その時の初期値乱数の値を大当たり決定用乱数の初期値にする動作を行なう。つまり、この一連

10

20

30

40

50

の動作を繰り返し続けることになる。前述の例では大当たり決定用乱数が「249」になると1巡であるから、「249」の次は前記初期値乱数の値となる。仮に初期値乱数の値が「87」だったとすると、「249」「87」「88」…「349」「0」「1」…「86」と変化していき、「86」の次は新たな前記初期値乱数の値となる。

大当たり図柄決定用乱数更新処理(S220)は「0」～「9」の10個の整数を繰り返し作成するカウンタとして構成され、本処理毎に+1され最大値を超えると初めの値である「0」に戻る。

【0068】

S220に続く当たり決定用乱数更新処理(S225)は、「0」～「5」の6個の整数を繰り返し作成するカウンタとして構成され、本処理毎で+1され最大値を超えると初めの値である「0」に戻る。10 なお、当選することとなる値の数は通常確率状態時、高確率状態時ともに3であり、値は「0」、「3」、「5」である。なお、この当たり決定用乱数更新処理は普通図柄の抽選に使用し、その他の初期値乱数、当たり決定用乱数、当たり図柄決定用乱数、リーチ判定用乱数、変動パターン決定用乱数は特別図柄の抽選に使用する。

【0069】

リーチ判定用乱数更新処理(S230)は、「0」～「228」の229個の整数を繰り返し作成するカウンタとして構成され、本処理毎で+1され最大値を超えると初めの値である「0」に戻る。20 なお、通常確率状態時で変動時間短縮機能未作動時に当選する値の数は21で、値は「0」～「20」であり、通常確率状態時で変動時間短縮機能作動時に当選する値の数は5で、値は「0」～「4」であり、高確率状態時に当選する値の数は6で、値は「0」～「5」である。

【0070】

変動パターン決定用乱数更新処理(S235)は、「0」～「1020」の1021個の整数を繰り返し作成するカウンタとして構成され、本処理毎で+1され最大値を超えると初めの値である「0」に戻る。なお、当たり決定用乱数、当たり図柄決定用乱数、当たり決定用乱数、リーチ判定用乱数、変動パターン決定用乱数を、前述のハード乱数に対してソフト乱数と呼ぶ(図6も参照)。

【0071】

続く入賞確認処理(S240)では、第1始動口11、第2始動口12の入賞の確認及びパチンコ機50に設けられ主制御基板80に接続された各スイッチ類の入力処理が実行される。30

本実施例では、遊技球が第1始動口11、第2始動口12に入賞すると当たり決定用乱数、当たり図柄決定用乱数、変動パターン決定用乱数、リーチ判定用乱数など複数の乱数を取得されるのだが、保留記憶できる数を第1始動口11と第2始動口12それぞれ4個までとしており、第1保留記憶が満タンである4個のときに遊技球が第1始動口11に入賞又は第2保留記憶が満タンである4個のときに遊技球が第2始動口12に入賞しても賞球が払出されるだけで、前記複数の乱数は保留記憶されない構成になっている。

【0072】

続いて、当たりか否かを判定する条件成立判定手段としての当否判定処理(S245)を行う。この当否判定処理(S245)が終了すると、続いて画像出力処理等の各出力処理(S250)が実行される。40

【0073】

各出力処理(S250)では、遊技の進行に応じて主制御基板80は演出図柄制御装置82、払出制御基板81、発射制御装置84、サブ統合制御装置83、大入賞口ソレノイド14b等に対して各自出力処理を実行する。即ち、入賞確認処理(S240)により遊技盤1上の各入賞口に遊技球の入賞があることが検知されたときには賞球としての遊技球を払い出すべく払出制御基板81に賞球データを出力する処理を、遊技状態に対応したサウンドデータをサブ統合制御装置83に出力する処理を、パチンコ機50に異常があるときにはエラー中であることを報知すべく演出図柄制御装置82にエラー信号を出力する処50

理を各々実行する。

【0074】

続く不正監視処理(S255)は、普通入賞口(第1左入賞口31、第2左入賞口32、第1右入賞口33、第2右入賞口34)に対する不正が行われていないか監視する処理であり、所定時間内における入賞口への遊技球の入球が予め決定された規定数よりも多いか否かを判断して、多かった場合には不正と判断され、その旨を報知する処理である。つまり、不正判断手段は、主制御基板80に設けている。

【0075】

本処理に続く前述の残余処理は、初期値乱数更新処理(S260)から構成されるが、前述したS210と全く同じ処理である。この処理は無限ループを形成し、次の割り込みが実行されるまで時間の許される限り繰り返し実行される。前述したS200～S255までの本処理を実行するのに必要とされる時間は、大当たり処理を実行するか否か、特別図柄の表示態様の相違等により割り込み毎に異なる。この結果、残余処理を実行する回数も割り込み毎に異なり、図9に示された割り込み処理が1回実行されることにより初期値乱数に更新される値も一律ではなくなる。これにより、初期値乱数が大当たり決定用乱数と同期する可能性は極めて小さくなる。大当たり決定用乱数が1巡したときの、初期値乱数の値(0～349の350通り)が、同程度に発生するとすれば、同期する確率はわずか1/350である。また、前述した当たり決定用乱数更新処理(S225)も残余処理内において実行するよう構成しても良い。

【0076】

以上のように構成されたパチンコ機50によれば、RAMクリアスイッチ676を押しながら電源スイッチ671をオンにすると、RAMクリアスイッチ676を押すのをやめた際のハード乱数の値と、再びRAMクリアスイッチ676を押した際のハード乱数の値との差に基づいて、大当たり決定用乱数の初期値が決定される。操作者がRAMクリアスイッチ676を押すのをやめてから再び押すまでの時間は毎回異なるため、ハード乱数の差が、以前と同じ値になることは殆ど無い。この差を、大当たり決定用乱数の最大値+1で割った余りもRAMクリア操作を行なうごとに異なると期待できる。従って、RAMクリア操作を行なうことにより大当たりを狙うという不正行為が極めて困難になる。

【0077】

ハード乱数は、50msで0～65535の値を一巡するという極めて高速な更新を行なうため、操作者が、RAMクリアスイッチ676から手を離してすぐに再び押す癖を持っていたとしても、2個の乱数値の差が以前と同じ値になることは殆ど無い。なお、操作者が電源スイッチ671のオン操作よりも先にRAMクリアスイッチ676から手を離してしまった場合は、S10でnoと判定されてパチンコ機50の復旧動作が始まるので、RAMクリアを利用した不正行為が行なわれる心配は無い。RAMクリアが必須ならば、そのパチンコ機50の通電を再び遮断し(例えば電源スイッチ671をオフにし)、RAMクリア操作を行なえばよい。

【0078】

なお、操作者がRAMクリアスイッチ676に対する2度目の操作を失念した場合は、RAMクリアスイッチ676から手を離してから10s後にRAMクリアのための処理を無効にして、電源断時の遊技状態を復旧させる。これにより、遊技機がRAMクリアも復旧もできない状態に陥ることはない。

また、この仕様を利用し、RAMクリアを途中でキャンセルすることもできる。すなわち、RAMクリアすべきではない状態にも拘らず、不注意によりRAMクリアスイッチ676を押しながら通電させてしまった場合には、RAMクリアスイッチ676を押すのをやめ、そのまま10sが経過するのを待てばよい。そうすれば、RAMクリアが行なわれることなく、電断時の遊技状態が復活する。

【0079】

また、S40で肯定判定された場合、すなわち通電時に押されていたRAMクリアスイッチ676から手が離れたと判定された場合には、S50のRAMクリア予約報知処理に

10

20

30

40

50

より LED ランプ 618 が点灯されるので、操作者は LED ランプが点灯したことを確認してから 2 回目の RAMクリアスイッチ 676 を押すことにより、RAMクリアを確実に行なうことができる。また、RAMクリア操作に失敗した場合は、LED ランプ 618 が点灯されないので、失敗したことが分かる。

【 0080 】

なお、RAMクリアが実行される際には、S90 の RAMクリア予約報知停止処理により LED ランプ 618 が消灯されるので、操作者は先の LED ランプ 618 の点灯およびこの消灯から RAMクリアを確認することができる。また、RAMクリアスイッチ 676 を 2 度目に押すのをやめた場合には、S75 の RAMクリア予約報知停止処理により LED ランプ 618 が消灯されるので、RAMクリアのキャンセルに成功したことを操作者が確認することができる。10

【 0081 】

ここで本実施例の構成と、本発明の構成要件との対応関係を示す。S210～S215 の処理が本発明の「第1乱数発生手段」に相当し、S245 の処理が本発明の「制御手段」に相当し、RAMクリアスイッチ 676 が本発明の「クリアスイッチ」に相当し、S10 の処理が本発明の「第1操作判定手段」に相当し、S40 の処理が本発明の「第1非操作判定手段」に相当し、S60 の処理が本発明の「第2操作判定手段」に相当し、乱数生成回路 616 が本発明の「第2乱数発生手段」に相当し、S105 の処理が本発明の「第1初期値設定手段」に相当し、S65において肯定判定をし、S70 から S30 に至る処理が本発明の「復旧手段」に相当し、S50 の処理が本発明の「報知手段」に相当する。20
また乱数値レジスタ 1 に格納された値が「第1変数値」に相当し、乱数値レジスタ 2 に格納された値が「第2変数値」に相当する。

【 0082 】

[実施例 2]

本発明の第2実施例について説明する。なお、本実施例は第1実施例と共通点が多いため、異なる点のみを重点的に説明する。第2実施例の遊技機の電源が投入された際に実行される処理の一部を図13に示す。本図は、第1実施例の図9に相当するものである。第1実施例との最大の違いは、乱数値レジスタ 1 にハード乱数を格納するのが、2度目に RAMクリアスイッチ 676 が押されたとき (S445) と、その RAMクリアスイッチ 676 から手が離されたとき (S455) である点である。なお、本図には明記されていないが、大当たり決定用乱数の初期値として設定する値は、各レジスタに格納されたハード乱数値に基づいて、第1実施例と同様に算出されるものとする。30

RAMクリアスイッチ 676 を再び押した際のハード乱数の値と、その RAMクリアスイッチ 676 を押すのをやめた際のハード乱数の値との差も、毎回異なると考えられるため、RAMクリア操作を行なうことにより大当たりを狙うという不正行為が極めて困難になる。

第2実施例において、S465 の処理が本発明の「第2初期値設定手段」に相当し、乱数値レジスタ 1 に格納された値が「第3変数値」に相当し、乱数値レジスタ 2 に格納された値が「第4変数値」に相当する。

【 0083 】

[実施例 3]

本発明の第3実施例について説明する。なお、本実施例も第1実施例と共通点が多いため、異なる点のみを重点的に説明する。第3実施例の遊技機の電源が投入された際に実行される処理の一部を図14および図15に示す。両図は、第1実施例の図9に相当するものである。第1実施例との主な違いは、乱数値レジスタ 3 にもハード乱数を格納する点で、格納する時点は、2度目に押された RAMクリアスイッチ 676 から手が離されたとき (S565) である。そして乱数レジスタ 1～3 に格納された 3 個のハード乱数の値を用いて、初期値乱数の設定を行なう (図15の S575)。具体的には、3 個のハード乱数の値を合計し、これを大当たり決定用乱数の最大値 + 1 すなわち 350 で割った余りをとする。なお、3 個のハード乱数の合計がオーバーフローする場合は、2 バイトに収まる部4050

分のみを有効として の算出を行なう。もちろん、これ以外の方法で を算出してもよい。例えば、3個のハード乱数の合計ではなく3個のハード乱数の積を用いて を算出してもよいし、また、乱数レジスタ2に格納されたハード乱数の値を用いることなく を算出してもよい。

なお、S510で点灯させたLEDランプ618の消灯を行なう処理が、乱数値レジスタ2にハード乱数を格納する処理(S555)の直前にあるが、他の位置(例えば、乱数値レジスタ3にハード乱数を格納する処理(S565)の直前)でもよい。

【0084】

[他の実施例]

乱数レジスタ1, 2に格納された乱数値から の算出を、S305で行なった演算以外の方法にて行なってもよい。例えば、乱数レジスタ1, 2内の値と、これに対応する第1乱数の初期値として設定すべき数値とを対応づけたテーブルを予め用意しておき、このテーブルを参照することにより第1乱数の初期値を設定してもよい。ただしこうすると、第1乱数の初期値として設定し得る数(前記実施例では350通り)だけテーブルのデータも用意する必要があり、このテーブルを格納するためのROM等の容量を圧迫する可能性がある。この点、前記実施例では、ハード乱数の値を大当たり決定用乱数の最大値+1で割った際の余りを算出しているので、記憶容量が少なくて済む。なお、この算出を行なう際には、 を大当たり決定用乱数の最大値+1で実際に除算してもよいが、ハード乱数の値から大当たり決定用乱数の最大値+1を繰り返し減算し、算出値がマイナスになったら大当たり決定用乱数の最大値+1を加えることにより算出してもよい。

10

RAMクリアにより0クリアされるのは、CPU611のRAM615及びCPU621のRAM625であったが、それ以外の箇所にある不揮発性のRAM(例えば主制御基板80にあるが、CPU611の外部に設けられた不揮発性のRAMや、払出制御基板81など他の図示しない基板に設けられた不揮発性のRAM)やRAM以外の記憶媒体の記憶内容をクリアしてもよい。また、払出制御基板81のRAM(RAM625に限らない)の記憶内容をクリアするには、RAMクリア信号を契機としてクリアしてもよいし、主制御基板80のCPU611からクリアする旨のコマンドを払出制御基板81に送信し、このコマンドの受信を契機としてクリアしてもよい。

20

【0085】

リセット信号は、リセット信号発生回路674から直接、主制御基板80および払出制御基板81に入力していたが、所定の遅延回路を介して双方もしくは一方に入力するように構成してもよい。例えば、パチンコ機50では、セキュリティチェックに要する時間が、主制御基板CPU611の方が払出制御基板CPU621よりも長かったので、遅延回路は不要であったが、払出制御基板CPU621の方がセキュリティチェックに長時間をする場合には、リセット信号は適切な遅延回路を介して主制御基板CPU611に入力されるようにすれば、起動した主制御基板CPU611が直ちに払出制御基板CPU621にデータを送信しても、払出制御基板CPU621はセキュリティチェックを終えた状態にすることができる。

30

また、上記実施例ではいずれも信号をハイアクティブとして構成したが、一部(または全て)の信号をローアクティブとして構成し直しても構わない。例えば、RAMクリア信号をローアクティブとし、RAMクリアを行なう時点を、RAMクリア信号の立ち上がりを待って行なうように構成してもよい。

40

【0086】

また、上記実施例では、RAMクリア信号を、電源スイッチ671をオンにした際にRAMクリアスイッチ676がオンになっていたか否かの判定と、RAMクリアスイッチ676がオフになったか否かの判定との、双方に用いていたが、それぞれ別の信号を用いて判定するようにしても良い。例えば、RAMクリア信号は、上記と同様、リセット信号の解除時にRAMクリアスイッチ676がオンであれば、RAMクリア信号発生回路677が発生させるものとし、これとは別に、このRAMクリア信号がハイの状態において、RAMクリアスイッチ676がオフになると、所定の信号を発生し、CPU611がこの信

50

号を検出すると R A M の全てを 0 クリアしてハード乱数を取得するように構成してもよい。

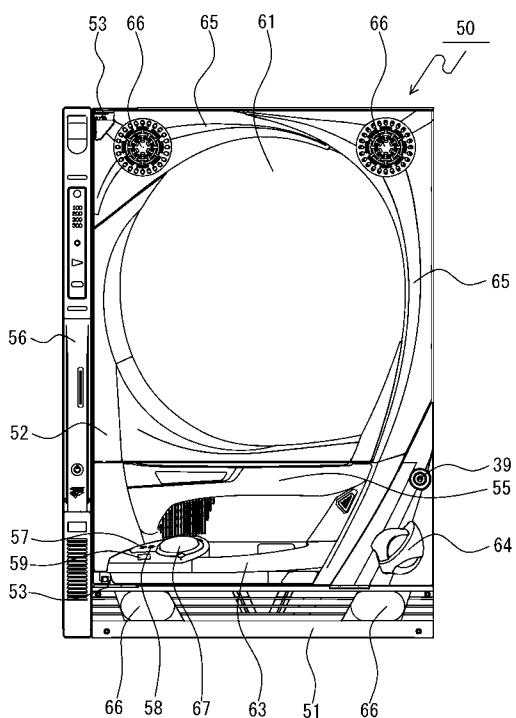
また、前記実施例では、電源スイッチ 671 および R A M クリアスイッチ 676 を、電源基板 85 に設けていたが、別の箇所（例えば主制御基板 80 や拡出制御基板 81 など）に双方または一方を設けてもよい。前記いずれの実施例においても、点灯させた L E D ランプ 618 を、R A M クリアを行なう（実施例 1 では S100）前に消灯させていたが、R A M クリアを行なってから消灯させてもよい。

【符号の説明】

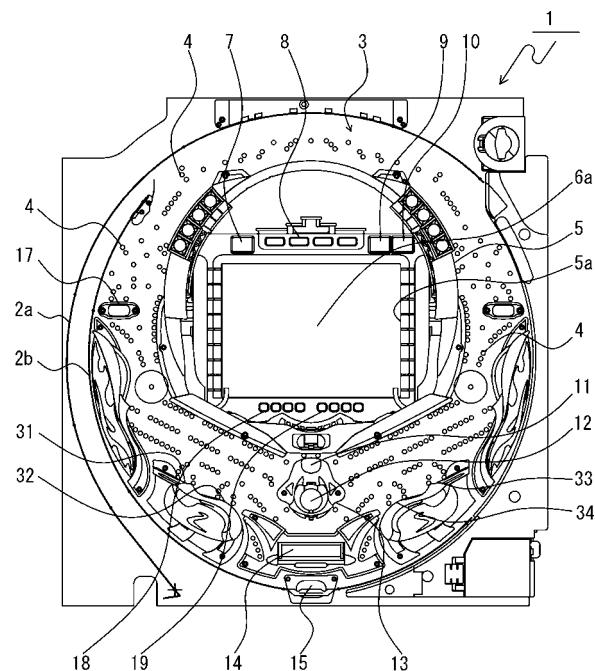
【0087】

80	主制御基板	10
81	拡出制御基板	
85	電源基板	
618	L E D	
671	電源スイッチ	
674	リセット信号発生回路	
676	R A M クリアスイッチ	

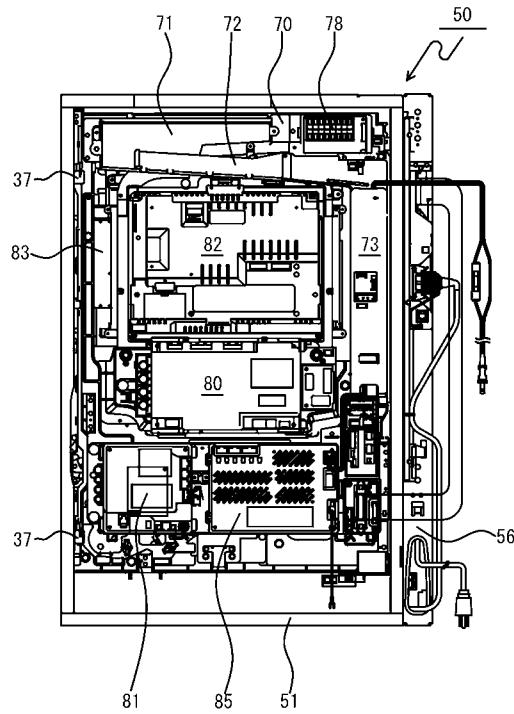
【図 1】



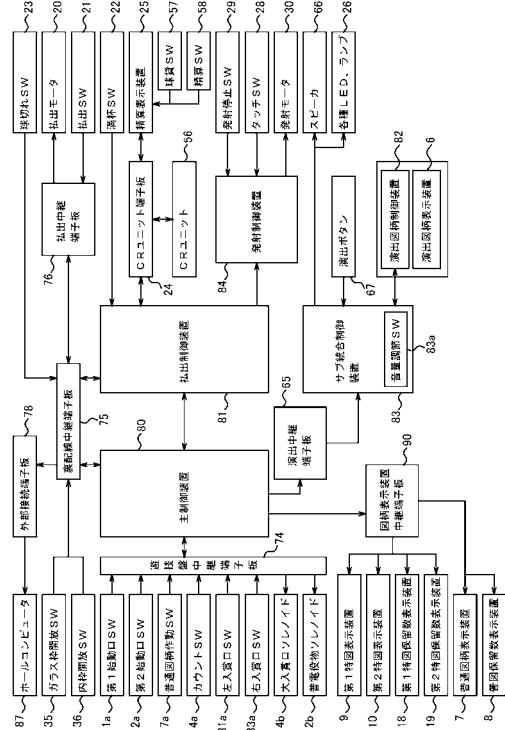
【図 2】



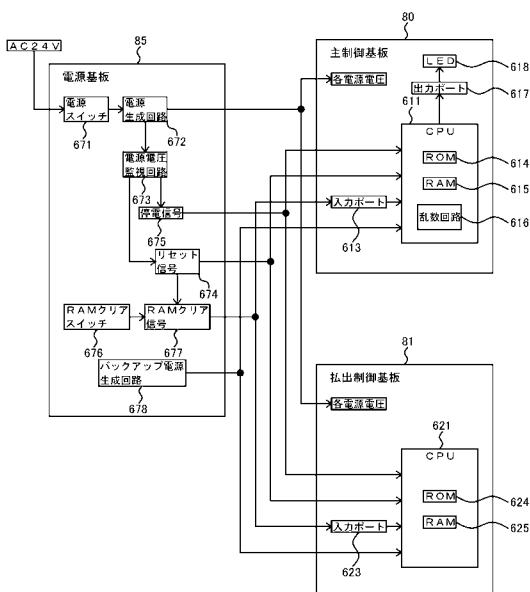
【図3】



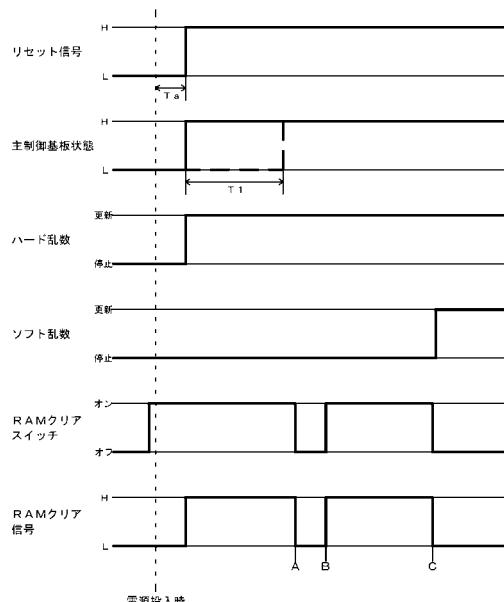
【図4】



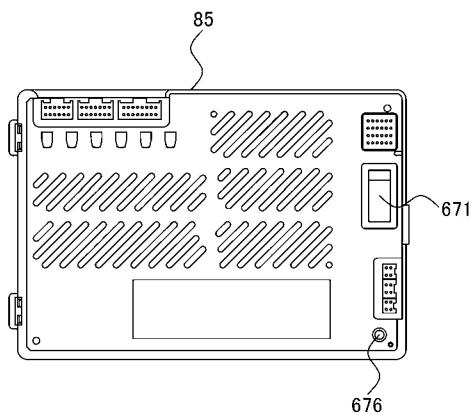
【図5】



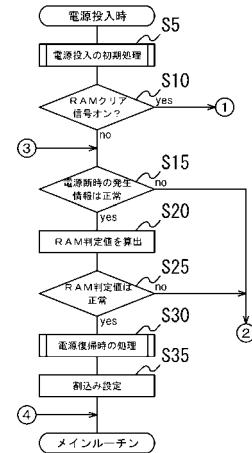
【図6】



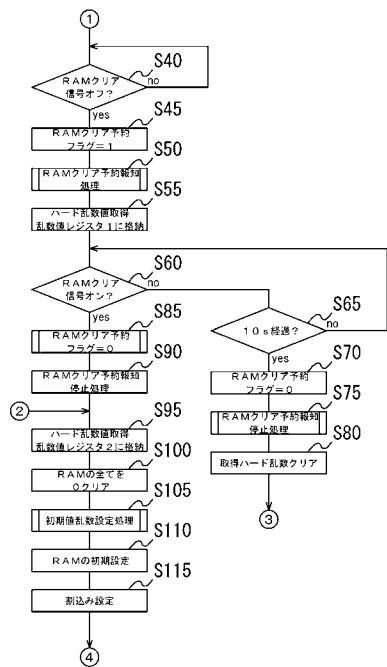
【図7】



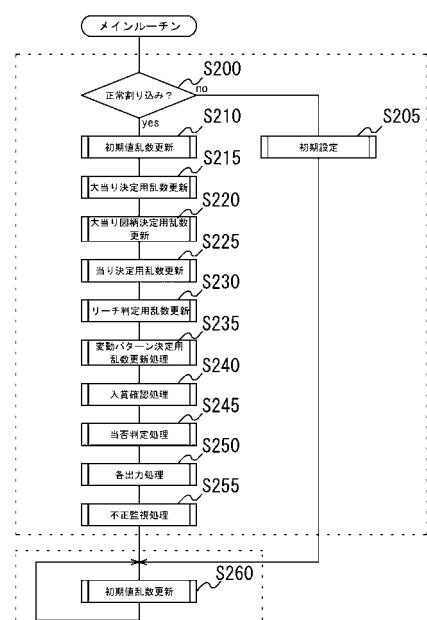
【図8】



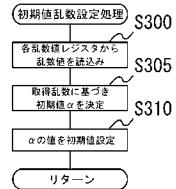
【図9】



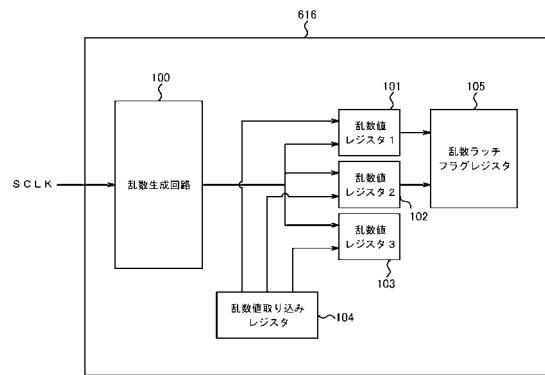
【図10】



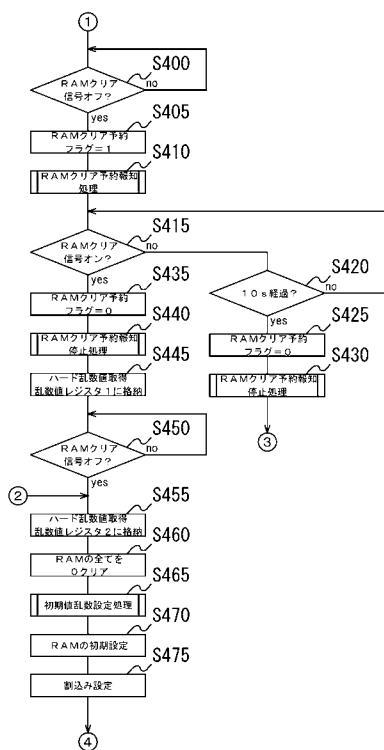
【図11】



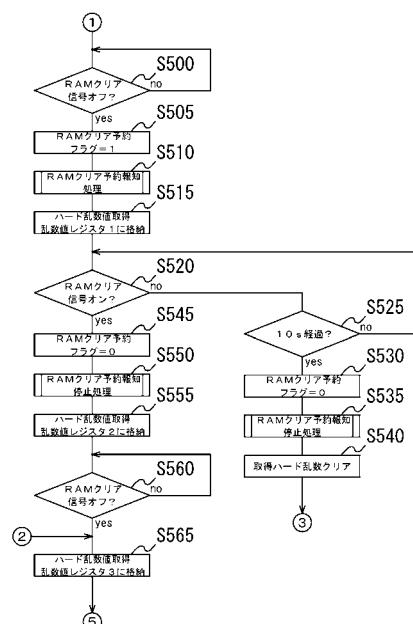
【図12】



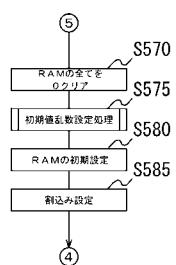
【図13】



【図14】



【図15】



フロントページの続き

(56)参考文献 特開2009-101041(JP,A)
特開2003-236202(JP,A)
特開2006-612(JP,A)
特開2006-55366(JP,A)
特開2003-79910(JP,A)
特開2003-164648(JP,A)
特開平11-70256(JP,A)
特開2003-325925(JP,A)

(58)調査した分野(Int.Cl., DB名)

A 63 F 7 / 02
A 63 F 5 / 04