

(12) 특허협력조약에 의하여 공개된 국제출원

(19) 세계지식재산권기구
국제사무국

(43) 국제공개일

2024년 1월 11일 (11.01.2024)



(10) 국제공개번호

WO 2024/010240 A1

(51) 국제특허분류:

H01L 23/473 (2006.01)

H01L 23/15 (2006.01)

H01L 23/498 (2006.01)

H01L 21/48 (2006.01)

H05K 7/20 (2006.01)

(21) 국제출원번호:

PCT/KR2023/008234

(22) 국제출원일:

2023년 6월 15일 (15.06.2023)

(25) 출원언어:

한국어

(26) 공개언어:

한국어

(30) 우선권정보:

10-2022-0081633 2022년 7월 4일 (04.07.2022) KR

(71) 출원인: 주식회사 아모그린텍 (AMOGREENTECH CO., LTD.) [KR/KR]: 10014 경기도 김포시 통진읍 김포대로1950번길 91, Gyeonggi-do (KR).

(72) 발명자: 이지형 (LEE, Jihyung); 10014 경기도 김포시 통진읍 김포대로1950번길 91, Gyeonggi-do (KR).

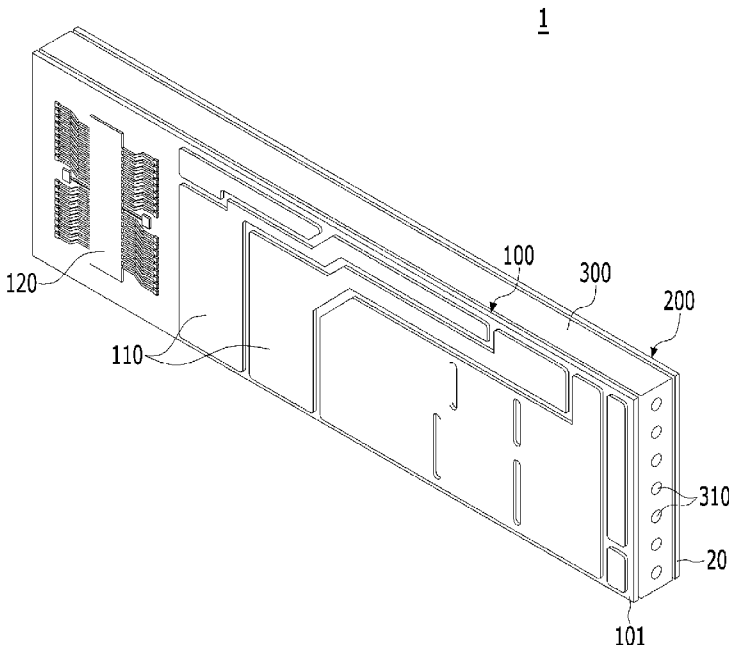
(74) 대리인: 김철진 (KIM, Churchill); 06527 서울특별시 서초구 강남대로97길 37 티앤티빌딩 4층, Seoul (KR).

(81) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 국내 권리의 보호를 위하여): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, MG, MK, MN, MU, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

(84) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 역내 권리의 보호를 위하여): ARIPO (BW, CV, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 유라시아 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 유럽 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC,

(54) Title: POWER MODULE AND METHOD FOR MANUFACTURING SAME

(54) 발명의 명칭: 파워모듈 및 그 제조방법



(57) Abstract: The present invention relates to a power module and a method for manufacturing same. The power module of the present invention may include: an upper ceramic substrate and a lower ceramic substrate; and a flow path part positioned between the upper ceramic substrate and the lower ceramic substrate and provided with multiple flow path channels through which a liquid refrigerant passes, wherein the flow path part is formed of a metal material. According to the present invention, a flow path part is disposed between an upper and a lower ceramic substrate so that effective heat dissipation is possible and miniaturization and weight reduction are possible.

[다음 쪽 계속]



ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM,
TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW,
KM, ML, MR, NE, SN, TD, TG).

공개:

— 국제조사보고서와 함께 (조약 제21조(3))

(57) 요약서: 본 발명은 파워모듈 및 그 제조방법에 관한 것으로, 본 발명의 파워모듈은 상부 세라믹기판과 하부 세라믹기판, 상부 세라믹기판 및 하부 세라믹기판 사이에 위치하고, 액체형 냉매가 통과하는 다수의 유로 채널이 구비된 유로부를 포함하고, 유로부는 금속 재료로 형성될 수 있다. 본 발명은 상하부 세라믹기판 사이에 유로부를 배치하여 효과적인 방열이 가능하고, 소형화 및 경량화가 가능하다.

명세서

발명의 명칭: 파워모듈 및 그 제조방법

기술분야

- [1] 본 발명은 파워모듈 및 그 제조방법에 관한 것으로, 더욱 상세하게는 상하부 세라믹기판 사이에 유로부를 배치하여 효과적인 방열이 가능하도록 구성된 파워모듈 및 그 제조방법(POWER MODULE AND MANUFACTURING METHOD THEREOF)에 관한 것이다.

배경기술

- [2] 일반적으로 전기차는 고전압 배터리에서 제공되는 직류 전압을, 모터를 구동하기 위한 교류 3상 전압으로 변환시키는 인버터가 필요하다.
- [3] 이러한 인버터는 구동용 배터리의 높은 전압을 모터에 적합한 상태로 조절하여 공급하기 위한 파워모듈이 조립된다. 파워모듈은 전력의 변환을 위한 반도체 칩을 포함하는데, 이러한 반도체 칩은 고전압 고전류 동작으로 인해 고온의 열이 발생한다. 이러한 열이 지속되면 반도체 칩이 열화되고, 파워모듈의 성능이 저하되는 문제가 있다.
- [4] 이를 해결하기 위해 세라믹 또는 금속 기판의 적어도 일면에 히트 싱크를 구비하여, 히트 싱크의 방열 기능을 통해 열에 의한 반도체 칩의 열화 현상을 방지하고 있다. 히트 싱크는 방열을 위해 금속재로 제조되는데, 이러한 금속의 히트 싱크의 경우에도 방열에 한계가 있어 한계 이상의 열이 발생할 경우 냉각 효율이 급격히 떨어져 고장의 원인이 되고 있다. 아울러, 반도체 칩이 실장되는 기판의 경우에도 열로 인한 휨 등이 발생하여 접합 특성이 저하되는 문제점이 있다.
- [5] 이상의 배경기술에 기재된 사항은 발명의 배경에 대한 이해를 돕기 위한 것으로서, 공개된 종래 기술이 아닌 사항을 포함할 수 있다.

발명의 상세한 설명

기술적 과제

- [6] 본 발명은 상술한 문제점을 해결하고자 안출된 것으로서, 본 발명은 상부 세라믹기판과 하부 세라믹기판 사이에 수냉식 직접 냉각 구조가 적용된 유로부를 배치하여 방열 효과를 극대화하고, 소형화 및 경량화가 가능하도록 한 파워모듈 및 그 제조방법을 제공하는 데 그 목적이 있다.

과제 해결 수단

- [7] 상기한 바와 같은 목적을 달성하기 위한 본 발명의 실시예에 따른 파워모듈은, 상부 세라믹기판과 하부 세라믹기판, 상부 세라믹기판 및 하부 세라믹기판 사이에 위치하고, 액체형 냉매가 통과하는 다수의 유로 채널이 구비된 유로부를 포함하고, 유로부는 금속 재료로 형성될 수 있다.
- [8] 다수의 유로 채널 각각은 유로부의 내부를 관통하여 유로부의 일단부면부터 타단부면까지 길이 방향으로 연장될 수 있다.

- [9] 다수의 유로 채널 각각은 하부 세라믹기판의 상면과 수평한 방향으로 관통되어 형성될 수 있다.
- [10] 다수의 유로 채널은 동일한 선상에 소정의 간격만큼 이격되어 배치될 수 있다.
- [11] 다수의 유로 채널 각각은 지그재그 형태로 굴곡되어 연장될 수 있다.
- [12] 다수의 유로 채널 각각은 액체형 냉매가 흐르는 방향에 대하여 수직한 단면의 형상이 일정하게 형성될 수 있다.
- [13] 상부 세라믹기판은 상부 세라믹기재의 일면 및 타면에 금속층이 구비되고, 하부 세라믹기판은 하부 세라믹기재의 일면 및 타면에 금속층이 구비될 수 있다.
- [14] 상부 세라믹기판은, 상부 세라믹기재의 일면에 구비되고, 서로 이격되게 배치되며, 회로 패턴 형상으로 구비된 제1 금속층 및 제2 금속층, 상부 세라믹기재의 타면 전체에 걸쳐 형성된 제3 금속층을 포함할 수 있다.
- [15] 하부 세라믹기판은, 하부 세라믹기재의 일면에 구비되고, 서로 이격되게 배치되며, 회로 패턴 형상으로 구비된 제1 금속층 및 제2 금속층, 하부 세라믹기재의 타면 전체에 걸쳐 형성된 제3 금속층을 포함할 수 있다.
- [16] 상부 세라믹기판 및 하부 세라믹기판은, 각각의 제3 금속층이 유로부를 사이에 두고 서로 마주하도록 배치될 수 있다.
- [17] 상부 세라믹기판 및 하부 세라믹기판은, 각각의 제1 금속층이 상하로 서로 마주보는 위치에 배치될 수 있다.
- [18] 상부 세라믹기판 및 하부 세라믹기판 각각에서, 제1 금속층은 전력 반도체 칩이 실장되도록 구성되고, 제2 금속층은 드라이브 IC 칩이 실장되도록 구성될 수 있다.
- [19] 상부 세라믹기판 및 하부 세라믹기판 각각에서, 제1 금속층의 두께는 제2 금속층의 두께보다 두껍게 형성될 수 있다.
- [20] 본 발명의 실시예에 따른 파워모듈 제조방법은, 상부 세라믹기판을 준비하는 단계, 하부 세라믹기판을 준비하는 단계, 액체형 냉매가 통과하는 다수의 유로 채널이 구비된 유로부를 준비하는 단계, 유로부의 상면에 상부 세라믹기판을 접합하고, 유로부의 하면에 하부 세라믹기판을 접합하는 단계를 포함하고, 유로부를 준비하는 단계에서, 유로부는 금속 재료로 형성될 수 있다.
- [21] 유로부를 준비하는 단계에서, 다수의 유로 채널 각각은 유로부의 내부를 관통하여 유로부의 일단부면부터 타단부면까지 길이 방향으로 연장될 수 있다.
- [22] 상부 세라믹기판을 준비하는 단계에서, 상부 세라믹기판은, 상부 세라믹기재의 일면에 구비되고, 서로 이격되게 배치되며, 회로 패턴 형상으로 구비된 제1 금속층 및 제2 금속층, 상부 세라믹기재의 타면 전체에 걸쳐 형성된 제3 금속층을 포함할 수 있다.
- [23] 하부 세라믹기판을 준비하는 단계에서, 하부 세라믹기판은, 하부 세라믹기재의 일면에 구비되고, 서로 이격되게 배치되며, 회로 패턴 형상으로 구비된 제1 금속층 및 제2 금속층, 하부 세라믹기재의 타면 전체에 걸쳐 형성된 제3 금속층을 포함할 수 있다.

- [24] 유로부의 상면에 상부 세라믹기판을 접합하고, 유로부의 하면에 하부 세라믹기판을 접합하는 단계는, 상부 세라믹기판과 유로부의 상면 사이, 유로부의 하면과 하부 세라믹기판 사이에 배치된 접합층을 매개로 상부 세라믹기판, 유로부 및 하부 세라믹기판을 접합하고, 접합층은 Ag, Cu, AgCu 및 AgCuTi 중 적어도 하나를 포함하는 재료로 형성되거나, Ag 소결 페이스트로 형성될 수 있다.

발명의 효과

- [25] 본 발명은 액체형 냉매가 통과하는 다수의 유로 채널이 구비된 유로부가 상부 세라믹기판 및 하부 세라믹기판 사이에 배치된 구조이므로, 유로부를 통해 상부 세라믹기판 및 하부 세라믹기판을 동시에 냉각시킬 수 있어 기판 각각에 별도의 히트싱크를 배치할 필요가 없고, 이로 인해 소형화 및 경량화가 가능하며, 비용을 절감할 수 있다.
- [26] 또한, 본 발명은 유로부에 구비된 다수의 유로 채널을 통과하는 액체형 냉매를 통해 상부 세라믹기판 및 하부 세라믹기판에 실장된 전력 반도체 칩과 드라이브 IC 칩의 열을 빠르게 냉각시킬 수 있다.
- [27] 또한, 본 발명은 유로부가 열전도율이 높은 알루미늄 또는 구리로 형성되기 때문에 방열 성능을 보다 더 높일 수 있다.
- [28] 또한, 본 발명은 액체형 냉매가 연속해서 순환하면서 외부로 열을 방출하는 수냉식 직접 냉각 구조이므로 열을 효과적으로 방출할 수 있고, 상부 세라믹기판 및 하부 세라믹기판의 온도 상승을 억제하여 파워모듈의 성능을 높일 수 있다.

도면의 간단한 설명

- [29] 도 1은 본 발명의 실시예에 따른 파워모듈을 도시한 사시도이다.
- [30] 도 2는 도 1에 도시된 파워모듈을 반대 방향에서 바라본 사시도이다.
- [31] 도 3은 도 2의 분해 사시도이다.
- [32] 도 4는 본 발명의 실시예에 따른 파워모듈을 도시한 정면도이다.
- [33] 도 5는 본 발명의 실시예에 따른 파워모듈에 전력 반도체 칩 및 드라이브 IC 칩이 실장된 상태를 개략적으로 도시한 측면도이다.
- [34] 도 6은 도 4의 A-A'선에 따른 유로부의 단면 일부를 평면에서 바라본 도면이다.
- [35] 도 7은 유로부의 변형예를 도시한 도면이다.
- [36] 도 8은 본 발명의 실시예에 따른 파워모듈에 연결부가 장착되고, 연결부에 순환 구동부가 연결된 구성을 개략적으로 도시한 개념도이다.
- [37] 도 9는 본 발명의 실시예에 따른 파워모듈 제조방법을 도시한 흐름도이다.

발명의 실시를 위한 형태

- [38] 이하, 첨부된 도면을 참조하여 본 발명의 바람직한 실시예를 상세히 설명하기로 한다.
- [39] 실시예들은 당해 기술 분야에서 통상의 지식을 가진 자에게 본 발명을 더욱 완전하게 설명하기 위하여 제공되는 것이고, 하기 실시예는 여러 가지 다른 형태로 변형될 수 있으며, 본 발명의 범위가 하기 실시예에 한정되는 것은 아니다. 오히려

려, 이들 실시예는 본 개시를 더욱 충실하고 완전하게 하고, 본 발명의 사상을 완전하게 전달하기 위하여 제공되는 것이다.

[40] 본 명세서에서 사용된 용어는 특정 실시예를 설명하기 위하여 사용되며, 본 발명을 제한하기 위한 것이 아니다. 또한, 본 명세서에서 단수 형태는 문맥상 다른 경우를 분명히 지적하는 것이 아니라면, 복수의 형태를 포함할 수 있다.

[41] 실시예의 설명에 있어서, 각 층(막), 영역, 패턴 또는 구조물들이 기판, 각 층(막), 영역, 패드 또는 패턴들의 "위(on)"에 또는 "아래(under)"에 형성되는 것으로 기재되는 경우에 있어, "위(on)"와 "아래(under)"는 "직접(directly)" 또는 "다른 층을 개재하여(indirectly)" 형성되는 것을 모두 포함한다. 또한 각 층의 위 또는 아래에 대한 기준은 도면을 기준으로 하는 것을 원칙으로 한다.

[42] 도면은 본 발명의 사상을 이해할 수 있도록 하기 위한 것일 뿐, 도면에 의해서 본 발명의 범위가 제한되는 것으로 해석되지 않아야 한다. 또한 도면에서 상대적인 두께, 길이나 상대적인 크기는 설명의 편의 및 명확성을 위해 과장될 수 있다.

[43] 도 1은 본 발명의 실시예에 따른 파워모듈을 도시한 사시도이고, 도 2는 도 1에 도시된 파워모듈을 반대 방향에서 바라본 사시도이며, 도 3은 도 2의 분해 사시도이고, 도 4는 본 발명의 실시예에 따른 파워모듈을 도시한 정면도이며, 도 5는 본 발명의 실시예에 따른 파워모듈에 전력 반도체 칩 및 드라이브 IC 칩이 실장된 상태를 개략적으로 도시한 측면도이다.

[44] 도 1 내지 도 4에 도시된 바에 의하면, 본 발명의 실시예에 따른 파워모듈(1)은 상부 세라믹기판(100), 하부 세라믹기판(200) 및 유로부(300)를 포함하여 구성될 수 있다.

[45] 상부 세라믹기판(100) 및 하부 세라믹기판(200)은 AMB(Active Metal Brazing) 기판, DBC(Direct Bonding Copper) 기판, TPC(Tick Printing Copper) 기판, DBA 기판 중 어느 하나일 수 있으며, 내구성 및 방열 효율면에서는 AMB 기판 또는 BDC 기판이 가장 적합하다.

[46] 일 예로, 상부 세라믹기판(100)은 상부 세라믹기재(101)와, 상부 세라믹기재(101)의 일면 및 타면에 구비된 금속층(110,120,130)을 포함하여 구성될 수 있다. 하부 세라믹기판(200)은 상부 세라믹기판(100)의 하측에 위치한 것으로, 하부 세라믹기재(201)와, 하부 세라믹기재(201)의 일면 및 타면에 구비된 금속층(210,220,230)을 포함하여 구성될 수 있다.

[47] 상부 세라믹기판(100)의 금속층(110,120,130)은 상부 세라믹기재(101)의 일면 및 타면에 금속박을 브레이징 접합한 다음 설계된 형태로 금속박을 에칭 가공 또는 기계 가공하여 형성할 수 있다. 상부 세라믹기재(101)는 알루미나(Al_2O_3), AlN, SiN, Si_3N_4 중 어느 하나인 것을 일 예로 할 수 있다. 상부 세라믹기재(101)의 두께는 0.3mm~0.4mm이다. 일례로, 상부 세라믹기재(101)의 두께는 0.32mm 또는 0.38mm일 수 있다. 상부 세라믹기판(100)에서, 제1 금속층(110) 및 제2 금속층(120)은 상부 세라믹기재(101)의 일면에 구비되고, 서로 이격되게 배치될 수 있다. 제1 금속층(110) 및 제2 금속층(120)은 회로 패턴 형상으로 구비될 수 있다. 또

- 한, 제1 금속층(110)의 면적은 제2 금속층(120)의 면적보다 더 크게 형성될 수 있다. 상부 세라믹기판(100)에서 제3 금속층(130)은 상부 세라믹기재(101)의 타면에 구비될 수 있다. 제1 금속층(110) 및 제3 금속층(130)은 Cu, Cu 합금(CuMo 등), Al 중 하나로 이루어지는 것을 일 예로 할 수 있다. 또한, 제2 금속층(120)은 Ag, Au, Pt, Cu, Ag 합금, Carbon Black 중 하나로 이루어지는 것을 일 예로 할 수 있다.
- [48] 상부 세라믹기판(100)의 제3 금속층(130)은 유로부(300)에 접합층(미도시)을 매개로 접합될 수 있다. 접합층은 상부 세라믹기판(100)의 제3 금속층(130)과 유로부(300)의 상면 사이에 배치될 수 있다. 접합층의 두께는 파워모듈의 높이에 영향을 미치지 않을 만큼 얇게 형성될 수 있으며, 일 예로 접합층의 두께는 0.3 μ m 내지 3.0 μ m일 수 있다.
- [49] 접합층은 Ag, Cu, AgCu 및 AgCuTi 중 적어도 하나를 포함하는 재료로 이루어진 브레이징 접합층 또는 Ag 소결 접합층일 수 있다. 접합층이 브레이징 접합층일 경우, 브레이징 접합층은 도금, 페이스트 도포, 포일(foil) 부착 중 어느 하나의 방법에 의해 형성될 수 있다. 브레이징 접합은 900°C 이상의 온도에서 1시간~2시간 동안 수행될 수 있다. 접합층이 Ag 소결 접합층일 경우, Ag 소결 접합층은 Ag 소결 페이스트가 도포되어 형성되거나, Ag 소결 페이스트가 인쇄된 필름을 이용하여 Ag 소결 페이스트를 전사하는 방법 등으로 형성될 수 있다. Ag 소결 접합은 200°C 내지 250°C의 온도에서 15분~30분 동안 수행될 수 있고, 이때 10MPa 내지 15MPa의 압력이 가해질 수 있다. Ag, AgCu 및 AgCuTi는 열전도도가 높아 접합력을 높이는 역할과 동시에 상부 세라믹기판(100)과 유로부(300) 간의 열 전달을 용이하게 하여 방열 효율을 높일 수 있다.
- [50] 도 3에 도시된 바와 같이 상부 세라믹기판(100)의 제3 금속층(130)은 평판 형태일 수 있고, 유로부(300)와의 열교환이 용이하도록 상부 세라믹기재(101)의 타면 전체에 걸쳐 형성될 수 있다. 이러한 상부 세라믹기판(100)의 제3 금속층(130)은 일측 영역이 제1 금속층(110)과 마주하고, 타측 영역이 제2 금속층(120)과 마주할 수 있다.
- [51] 하부 세라믹기판(200)은 하부 세라믹기재(201)의 일면 및 타면에 금속층(210, 220, 230)이 구비될 수 있다. 하부 세라믹기판(200)의 금속층(210, 220, 230)은 하부 세라믹기재(201)의 일면 및 타면에 금속박을 브레이징 접합한 다음 설계된 형태로 금속박을 에칭 가공 또는 기계 가공하여 형성할 수 있다. 하부 세라믹기재(201)는 알루미나(Al_2O_3), AlN, SiN, Si_3N_4 중 어느 하나인 것을 일 예로 할 수 있다. 하부 세라믹기재(201)의 두께는 0.3mm~0.4mm이다. 일례로, 하부 세라믹기재(201)의 두께는 0.32mm 또는 0.38mm일 수 있다. 하부 세라믹기판(200)에서, 제1 금속층(210) 및 제2 금속층(220)은 하부 세라믹기재(201)의 일면에 구비되고, 서로 이격되게 배치될 수 있다. 제1 금속층(210) 및 제2 금속층(220)은 회로 패턴 형상으로 구비될 수 있다. 또한, 제1 금속층(210)의 면적은 제2 금속층(220)의 면적보다 더 크게 형성될 수 있다. 하부 세라믹기판(200)의 제3 금속층(230)은 하부 세라믹기재(201)의 타면에 구비될 수 있다. 제1 금속층(210) 및 제3 금속층(230)은

Cu, Cu 합금(CuMo 등), Al 중 하나로 이루어지는 것을 일 예로 할 수 있다. 또한, 제2 금속층(220)은 Ag, Au, Pt, Cu, Ag 합금, Carbon Black 중 하나로 이루어지는 것을 일 예로 할 수 있다.

[52] 하부 세라믹기판(200)의 제3 금속층(230)은 유로부(300)에 접합층(미도시)을 매개로 접합될 수 있다. 접합층은 유로부(300)의 하면과 하부 세라믹기판(200)의 제3 금속층(230) 사이에 배치될 수 있다. 접합층의 두께는 파워모듈의 높이에 영향을 미치지 않을 만큼 얇게 형성될 수 있으며, 일 예로 접합층의 두께는 0.3 μ m 내지 3.0 μ m일 수 있다.

[53] 접합층은 Ag, Cu, AgCu 및 AgCuTi 중 적어도 하나를 포함하는 재료로 이루어진 브레이징 접합층 또는 Ag 소결 접합층일 수 있다. 접합층이 브레이징 접합층일 경우, 브레이징 접합층은 도금, 페이스트 도포, 포일(foil) 부착 중 어느 하나의 방법에 의해 형성될 수 있다. 브레이징 접합은 900°C 이상의 온도에서 1시간~2시간 동안 수행될 수 있다. 접합층이 Ag 소결 접합층일 경우, Ag 소결 접합층은 Ag 소결 페이스트가 도포되어 형성되거나, Ag 소결 페이스트가 인쇄된 필름을 이용하여 Ag 소결 페이스트를 전사하는 방법 등으로 형성될 수 있다. Ag 소결 접합은 200°C 내지 250°C의 온도에서 15분~30분 동안 수행될 수 있고, 이때 10MPa 내지 15MPa의 압력이 가해질 수 있다. Ag, AgCu 및 AgCuTi는 열전도도가 높아 접합력을 높이는 역할과 동시에 하부 세라믹기판(200)과 유로부(300) 간의 열 전달을 용이하게 하여 방열 효율을 높일 수 있다.

[54] 비록 자세히 도시되지는 않았으나, 하부 세라믹기판(200)의 제3 금속층(230)은 도 3에 도시된 상부 세라믹기판(100)의 제3 금속층(130)과 동일하게 평판 형태일 수 있고, 유로부(300)와의 열교환이 용이하도록 하부 세라믹기판(200)의 타면 전체에 걸쳐 형성될 수 있다. 이러한 하부 세라믹기판(200)의 제3 금속층(230)은 일측 영역이 제1 금속층(210)과 마주하고, 타측 영역이 제2 금속층(220)과 마주할 수 있다.

[55] 도 4에 도시된 바와 같이, 상부 세라믹기판(100) 및 하부 세라믹기판(200)은 각각의 제3 금속층(130,230)이 유로부(300)를 사이에 두고 서로 마주하도록 배치될 수 있다. 또한, 도 1, 도 2 및 도 4를 참조하면, 상부 세라믹기판(100) 및 하부 세라믹기판(200)은 각각의 제1 금속층(110,210)이 상하로 서로 마주보는 위치에 배치될 수 있다.

[56] 도 5를 참조하면, 상부 세라믹기판(100) 및 하부 세라믹기판(200) 각각에서, 제1 금속층(110,210)은 전력 반도체 칩(c1)이 실장되도록 구성될 수 있다. 예컨대, 제1 금속층(110,210)은 고내압, 고전류, 고온 작동, 고주파수 환경에서의 사용과 고속 스위칭, 전력 손실 최소화, 소형 칩 사이즈 등의 요구에 대응할 수 있는 SiC와 GaN 기반의 전력 반도체 칩(c1)이 실장될 수 있다. 제1 금속층(110,210)은 SiC 칩과 GaN 칩 이외에도 Si 칩, MOSFET(Metal Oxide Semiconductor Field Effect Transistor), IGBT(Insulated Gate Bipolar Transistor), JFET(Junction Field Effect Transistor), HEMT(High Electric Mobility Transistor), 다이오드(Diode) 등의 다양한

소자가 실장될 수 있다. 이러한 제1 금속층(110,210)은 복수의 전극이 소정의 패턴으로 배치될 수 있다.

- [57] 또한, 상부 세라믹기판(100) 및 하부 세라믹기판(200) 각각에서, 제2 금속층(120,220)은 드라이브 IC 칩(c2)이 실장되도록 구성될 수 있다. 일례로, 제2 금속층(120,220)은 SOI(Silicon On Insulator) 기반의 구동, 전기, 전자 제어용 소자가 실장될 수 있다.
- [58] 상부 세라믹기판(100) 및 하부 세라믹기판(200) 각각에서, 제1 금속층(110,210)은 전력 반도체 칩(c1)이 실장되도록 구성되어 대전류가 흐르는 부분이고, 제2 금속층(120,220)은 드라이브 IC 칩(c2)이 실장되도록 구성되어 소전류가 흐르는 부분이다. 따라서, 제1 금속층(110,210)의 두께는 제2 금속층(120,220)의 두께보다 두껍게 형성될 수 있다. 일 예로, 제1 금속층(110,210)의 두께는 약 0.3mm이고, 제2 금속층(120,220)의 두께는 약 20 μ m일 수 있으나, 이에 한정되지는 않는다.
- [59] 이와 같이, 상부 세라믹기판(100) 및 하부 세라믹기판(200) 각각은, 전력 반도체 칩(c1)과 드라이브 IC 칩(c2)이라는 2가지의 칩이 실장되는 이중(dual) 전극 구조의 세라믹 기판일 수 있다. 이러한 이중 전극 구조의 세라믹 기판은 드라이브 IC 모듈과 파워모듈 각각을 별도로 구비하는 경우와 대비하여 사이즈를 작게 할 수 있고, 경량화가 가능하다는 장점이 있다.
- [60] 본 발명의 실시예에 따른 파워모듈(1)은 액체형 냉매가 통과하는 다수의 유로 채널(310)이 구비된 유로부(300)가 상부 세라믹기판(100) 및 하부 세라믹기판(200) 사이에 배치된 구조이므로, 방열 효율을 극대화할 수 있다. 즉, 종래에는 상부 세라믹기판(100)을 방열시키는 히트싱크와 하부 세라믹기판(200)을 방열시키는 히트싱크를 각각 별도로 구비해야 했으나, 본 발명의 실시예에 따른 파워모듈(1)은 하나의 유로부(300)를 통해 상부 세라믹기판(100) 및 하부 세라믹기판(200)을 동시에 냉각시킬 수 있기 때문에 기판 각각에 별도의 히트싱크를 배치할 필요가 없어 소형화 및 경량화가 가능하고, 비용을 절감할 수 있다. 또한, 본 발명의 실시예에 따른 파워모듈(1)은 유로부(300)에 구비된 다수의 유로 채널(310)을 통과하는 액체형 냉매를 통해 상부 세라믹기판(100) 및 하부 세라믹기판(200)에 실장된 전력 반도체 칩과 드라이브 IC 칩의 열을 빠르게 냉각시킬 수 있다.
- [61] 유로부(300)는 금속 재료로 형성될 수 있다. 예를 들어, 유로부(300)는 열을 빠르게 전달할 수 있는 알루미늄 또는 구리로 형성될 수 있다. 유로부(300)가 알루미늄 또는 구리로 형성될 경우, 방열 성능을 보다 더 높일 수 있다. 유로부(300)의 두께는 유로 채널(310)의 설계에 따라 달라질 수 있으나 2mm 이상으로 형성되는 것이 바람직하다.
- [62] 도 6은 도 4의 A-A'선에 따른 유로부의 단면을 평면 상에서 바라본 도면이고, 도 7은 유로부의 변형예를 나타낸 도면이다.
- [63] 도 6을 참조하면, 다수의 유로 채널(310) 각각은 유로부(300)의 내부를 관통하여 유로부(300)의 일단부면(320)으로부터 타단부면(330)까지 길이 방향으로 연장된 형태일 수 있다.

- [64] 다수의 유로 채널(310)은 동일한 선상에 소정의 간격만큼 이격되어 배치될 수 있다. 다수의 유로 채널(310) 각각은 하부 세라믹기판(200)의 상면과 수평한 방향으로 관통되어 형성될 수 있다. 또한, 다수의 유로 채널(310) 각각은 액체형 냉매가 흐르는 방향에 대하여 수직한 단면의 형상이 일정하게 형성될 수 있다. 이러한 유로 채널(310)의 구조에 의하면, 액체형 냉매가 흐르는 방향에 따라 유로 채널(310)의 형상이 일정하기 때문에 특정 구간에서 유로 채널(310)이 좁아져 유로 채널(310)이 막히는 현상의 발생 확률을 낮출 수 있다.
- [65] 본 실시예에서는 다수의 유로 채널(310) 각각의 단면이 원형이고, 유로 채널이 일직선 형태로 연장된 예를 도시하고 있으나, 유로 채널(310)의 형상, 개수, 배치 간격은 이에 한정되지는 않는다. 예를 들어, 유로 채널(310)의 단면은 사각형, 다각형 등으로 형성될 수 있고, 유로 채널(310)의 개수는 3개, 10개 등으로 다양하게 형성될 수 있다. 또한, 다수의 유로 채널(310) 간의 간격은 유로 채널의 개수에 따라 상이하게 설계될 수 있다. 유로부(300)의 형상은 기계 가공, 금형 가공, 다이캐스팅 가공 등에 의해 구현될 수 있다.
- [66] 도 7은 유로부(300')의 변형예를 나타낸 것으로, 유로부(300')에 구비된 다수의 유로 채널(310') 각각은 오목한 형상의 제1 부분(311')과 볼록한 형상의 제2 부분(312')이 번갈아 배치되어 지그재그 형상을 갖도록 이루어질 수 있다. 즉, 다수의 유로 채널(310') 각각은 지그재그 형태로 굴곡되어 유로부(300)의 일단부면(320')으로부터 타단부면(330')까지 길이 방향으로 연장된 형태일 수 있다. 이와 같이, 유로 채널(310')이 지그재그 형태로 굴곡되어 연장될 경우, 도 6의 일직선 형태로 연장된 유로 채널(310)과는 다른 속도로 액체형 냉매가 흐르게 된다. 이와 같이, 유로 채널(310')이 유로부(300')의 길이 방향으로 연장된 형태가 변경되면 액체형 냉매의 유속이 달라지므로, 원하는 유속으로 냉매가 흐를 수 있도록 유로 채널의 형태가 설계될 수 있다.
- [67] 도 8은 본 발명의 실시예에 따른 파워모듈에 연결부가 장착되고, 연결부에 순환 구동부가 연결된 구성을 개략적으로 도시한 개념도이다.
- [68] 도 8을 참조하면, 다수의 유로 채널(310) 각각은 양단에 액체형 냉매의 유입 및 유출을 위한 연결부(10)가 설치될 수 있다. 비록 자세히 도시되지는 않았으나, 연결부(10)는 유로부(300)의 길이 방향의 양단부면(320,330)에 설치될 수 있다. 연결부(10)는 유로 채널(310)의 길이 방향에서의 일단과 연통하는 유입구(11)와, 유로 채널의 길이 방향에서의 타단과 연통하는 유출구(12)가 구비될 수 있다.
- [69] 비록 자세히 도시되지는 않았으나, 유로부(300)는 액체형 냉매가 유입 및 유출되는 부분을 제외한 나머지 부분이 밀봉되도록 설치될 수 있다. 즉, 액체형 냉매는 유로부(300)를 통해 유입 및 유출될 뿐이며, 상부 세라믹기판(100) 및 하부 세라믹기판(200)으로는 유입되지 않는다.
- [70] 순환 구동부(20)는 유입구(11) 및 유출구(12)와 연결되고, 펌프(미도시)의 구동력을 이용하여 액체형 냉매를 순환시킬 수 있다. 여기서, 유입구(11)는 제1 순환라인(L1)을 통해 순환 구동부(20)와 연결될 수 있고, 유출구(12)는 제2 순환라인

(L2)을 통해 순환 구동부(20)와 연결될 수 있다. 즉, 순환 구동부(20)는 제1 순환라인(L1), 유입구(11), 유로 채널(310), 유출구(12) 및 제2 순환라인(L2)을 포함한 순환 경로를 따라 액체형 냉매를 연속해서 순환시킬 수 있다. 여기서, 액체형 냉매는 탈이온수(Deionized Water)일 수 있으나, 이에 한정되지 않으며, 필요에 따라 액체질소, 알코올, 기타 용매를 사용할 수도 있다.

[71] 도 8의 화살표로 표시된 액체형 냉매의 순환 경로를 참조하면, 순환 구동부(20)로부터 공급되는 액체형 냉매는 제1 순환라인(L1)을 통해 유입구(11)로 유입되고, 유입구(11)를 통해 유로 채널(310)로 유입된 액체형 냉매는 다수의 유로 채널(310)을 따라 이동하여 유출구(12)를 통해 배출되며, 이후에 제2 순환라인(L2)을 통해 다시 순환 구동부(20)로 이동할 수 있다. 비록 도시되지는 않았으나, 액체형 냉매는 순환 경로를 따라 순환하는 도중에 열교환기(미도시)를 통과할 수 있다. 이때, 열교환기는 유로 채널(310)을 통과하면서 온도가 올라간 액체형 냉매의 온도를 낮출 수 있다. 열교환기에서 냉각된 액체형 냉매는 순환 구동부(20)에 의해 다시 제1 순환라인(L1)으로 공급될 수 있고, 유입구(11)를 통해 다수의 유로 채널(310) 내에 유입될 수 있다. 액체형 냉매는 다수의 유로 채널(310)을 통과하는 동안 상부 세라믹기판(100) 및 하부 세라믹기판(200)으로부터 전달된 열을 냉각시킬 수 있고, 유출구(12)를 통해 배출될 수 있다.

[72] 이와 같이, 다수의 유로 채널(310)은 순환 구동부(20)로부터 공급된 액체형 냉매가 연속해서 순환하면서 외부로 열을 방출하는 수냉식 직접 냉각 구조이다. 이러한 냉각 구조로 인해 상부 세라믹기판(100) 및 하부 세라믹기판(200)에 실장된 전력 반도체 칩, 드라이브 IC 칩 등에 의해 발생한 열이 효과적으로 방출될 수 있고, 상부 세라믹기판(100) 및 하부 세라믹기판(200)의 온도 상승을 억제하여 파워 모듈의 성능을 높일 수 있다.

[73] 본 발명의 실시예에 따른 파워모듈(1)은 하나의 유로부(300)를 이용하여 유로부(300)의 상하면에 접합된 상부 세라믹기판(100) 및 하부 세라믹기판(200)의 열을 동시에 방열시킬 수 있다. 따라서, 상부 세라믹기판(100) 및 하부 세라믹기판(200)을 방열시키기 위한 히트싱크가 각각 별도로 구비될 필요가 없고, 하나의 유로부(300)를 통해 신속한 냉각이 가능하기 때문에 비용 절감이 가능할 뿐만 아니라 소형화가 가능하다는 장점이 있다.

[74] 도 9는 본 발명의 실시예에 따른 파워모듈 제조방법을 도시한 흐름도이다.

[75] 본 발명의 실시예에 따른 파워모듈 제조방법은 도 9에 도시된 바와 같이, 상부 세라믹기판(100)을 준비하는 단계(S10)와, 하부 세라믹기판(200)을 준비하는 단계(S20)와, 액체형 냉매가 통과하는 다수의 유로 채널(310)이 구비된 유로부(300)를 준비하는 단계(S30)와, 유로부(300)의 상면에 상부 세라믹기판(100)을 접합하고, 유로부(300)의 하면에 하부 세라믹기판(200)을 접합하는 단계(S40)를 포함할 수 있다. 여기서, 각각의 단계는 순차적으로 수행하거나, 서로 순서를 바꾸어 수행할 수 있고, 실질적으로 동시에 수행할 수도 있다.

- [76] 상부 세라믹기판(100)을 준비하는 단계(S10)에서, 상부 세라믹기판(100)은 전력 반도체 칩, 드라이브 IC 칩으로부터 발생하는 열의 방열 효율을 높일 수 있도록 상부 세라믹기재(101)와, 상부 세라믹기재(101)의 일면 및 타면에 금속층(110,120,130)이 구비될 수 있다. 상부 세라믹기판(100)의 금속층(110,120,130)은 상부 세라믹기재(101)의 일면 및 타면에 금속박을 브레이징 접합한 다음 설계된 형태로 금속박을 에칭 가공 또는 기계 가공하여 형성할 수 있다. 상부 세라믹기판(100)에서, 제1 금속층(110) 및 제2 금속층(120)은 상부 세라믹기재(101)의 일면에 구비되고, 서로 이격되게 배치될 수 있다. 제1 금속층(110) 및 제2 금속층(120)은 회로 패턴 형상으로 구비될 수 있다. 제3 금속층(130)은 상부 세라믹기재(101)의 타면에 구비될 수 있다. 여기서, 제3 금속층(130)은 유로부(300)와의 열교환이 용이하도록 상부 세라믹기재(101)의 타면 전체에 걸쳐 형성될 수 있다.
- [77] 하부 세라믹기판(200)을 준비하는 단계(S20)에서, 하부 세라믹기판(200)은 전력 반도체 칩, 드라이브 IC 칩으로부터 발생하는 열의 방열 효율을 높일 수 있도록 하부 세라믹기재(201)와, 하부 세라믹기재(201)의 일면 및 타면에 금속층(210,220,230)이 구비될 수 있다. 하부 세라믹기판(200)의 금속층(210,220,230)은 하부 세라믹기재(201)의 일면 및 타면에 금속박을 브레이징 접합한 다음 설계된 형태로 금속박을 에칭 가공 또는 기계 가공하여 형성할 수 있다. 하부 세라믹기판(200)에서, 제1 금속층(210) 및 제2 금속층(220)은 하부 세라믹기재(201)의 일면에 구비되고, 서로 이격되게 배치될 수 있다. 제1 금속층(210) 및 제2 금속층(220)은 회로 패턴 형상으로 구비될 수 있다. 제3 금속층(230)은 하부 세라믹기재(201)의 타면에 구비될 수 있다. 여기서, 제3 금속층(230)은 유로부(300)와의 열교환이 용이하도록 하부 세라믹기재(201)의 타면 전체에 걸쳐 형성될 수 있다.
- [78] 유로부(300)를 준비하는 단계(S30)에서, 유로부(300)는 열을 빠르게 전달할 수 있는 알루미늄 또는 구리로 형성될 수 있다. 유로부(300)가 알루미늄 또는 구리로 형성될 경우, 방열 성능을 보다 더 높일 수 있다. 유로부(300)는 액체형 냉매가 통과하는 다수의 유로 채널(310)이 구비될 수 있다. 다수의 유로 채널(310) 각각은 유로부(300)의 내부를 관통하여 유로부(300)의 일단부면(320)으로부터 타단부면(330)까지 길이 방향으로 연장된 형태일 수 있다. 다수의 유로 채널(310)의 형상, 개수, 배치 간격은 본 발명의 실시예에 한정되지 않으며, 액체형 냉매의 유속, 냉각 효율 등에 따라 다양하게 형성될 수 있다. 유로부(300)의 형상은 기계 가공, 금형 가공, 다이캐스팅 가공 등에 의해 구현될 수 있다.
- [79] 유로부(300)의 상면에 상부 세라믹기판(100)을 접합하고, 유로부(300)의 하면에 하부 세라믹기판(200)을 접합하는 단계(S40)는, 상부 세라믹기판(100)과 유로부(300)의 상면 사이, 유로부(300)의 하면과 하부 세라믹기판(200) 사이에 배치된 접합층(미도시)을 매개로 상부 세라믹기판(100), 유로부(300) 및 하부 세라믹기판(200)을 접합할 수 있다. 접합층은 Ag, Cu, AgCu 및 AgCuTi 중 적어도 하나를 포함하는 재료로 이루어진 브레이징 접합층 또는 Ag 소결 접합층일 수 있다. 접합층이 브레이징 접합층일 경우, 브레이징 접합층은 도금, 페이스트 도포, 포

일(foil) 부착 중 어느 하나의 방법에 의해 형성할 수 있다. 브레이징 접합은 900°C 이상의 온도에서 1시간~2시간 동안 수행할 수 있다. 접합층이 Ag 소결 접합층일 경우, Ag 소결 접합층은 Ag 소결 페이스트를 도포하여 형성하거나, Ag 소결 페이스트가 인쇄된 필름을 이용하여 Ag 소결 페이스트를 전사하는 방법 등으로 형성할 수 있다. Ag 소결 접합은 200°C 내지 250°C의 온도에서 15분~30분 동안 수행할 수 있고, 이때 10MPa 내지 15MPa의 압력이 가해질 수 있다. Ag, AgCu 및 AgCuTi는 열전도도가 높아 접합력을 높이는 역할과 동시에 열 전달을 용이하게 하여 방열 효율을 높일 수 있다.

- [80] 이와 같이, 본 발명의 실시예에 따른 파워모듈은 유로부(300)의 상하면에 상부 세라믹기판(100)과 하부 세라믹기판(200)이 일체화된 것으로, 상하부 세라믹기판(100,200)에 실장된 전력 반도체 칩, 드라이브 IC 칩으로부터 발생한 열을 직접 냉각할 수 있는 구조이기 때문에 경량화 및 소형화를 구현하면서도 방열 성능을 높일 수 있다.
- [81] 이상의 설명은 본 발명의 기술 사상을 예시적으로 설명한 것에 불과한 것으로서, 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자라면 본 발명의 본질적인 특성에서 벗어나지 않는 범위에서 다양한 수정 및 변형이 가능할 것이다. 따라서, 본 발명에 개시된 실시예들은 본 발명의 기술 사상을 한정하기 위한 것이 아니라 설명하기 위한 것이고, 이러한 실시예에 의하여 본 발명의 기술 사상의 범위가 한정되는 것은 아니다. 본 발명의 보호 범위는 아래의 청구범위에 의하여 해석되어야 하며, 그와 동등한 범위 내에 있는 모든 기술 사상은 본 발명의 권리범위에 포함되는 것으로 해석되어야 할 것이다.

청구범위

- [청구항 1] 상부 세라믹기판과 하부 세라믹기판; 및
상기 상부 세라믹기판 및 상기 하부 세라믹기판 사이에 위치하고, 액체형 냉매가 통과하는 다수의 유로 채널이 구비된 유로부를 포함하고,
상기 유로부는 금속 재료로 형성된 파워모듈.
- [청구항 2] 제1항에 있어서,
상기 다수의 유로 채널 각각은 상기 유로부의 내부를 관통하여 상기 유로부의 일단부면부터 타단부면까지 길이 방향으로 연장된 파워모듈.
- [청구항 3] 제1항에 있어서,
상기 다수의 유로 채널 각각은 상기 하부 세라믹기판의 상면과 수평한 방향으로 관통되어 형성된 파워모듈.
- [청구항 4] 제1항에 있어서,
상기 다수의 유로 채널은 동일한 선상에 소정의 간격만큼 이격되어 배치된 파워모듈.
- [청구항 5] 제2항에 있어서,
상기 다수의 유로 채널 각각은 지그재그 형태로 굴곡되어 연장된 파워모듈.
- [청구항 6] 제1항에 있어서,
상기 다수의 유로 채널 각각은 상기 액체형 냉매가 흐르는 방향에 대하여 수직한 단면의 형상이 일정하게 형성된 파워모듈.
- [청구항 7] 제1항에 있어서,
상기 상부 세라믹기판은 상부 세라믹기재의 일면 및 타면에 금속층이 구비되고,
상기 하부 세라믹기판은 하부 세라믹기재의 일면 및 타면에 금속층이 구비된 파워모듈.
- [청구항 8] 제7항에 있어서,
상기 상부 세라믹기판은,
상기 상부 세라믹기재의 일면에 구비되고, 서로 이격되게 배치되며, 회로 패턴 형상으로 구비된 제1 금속층 및 제2 금속층; 및
상기 상부 세라믹기재의 타면 전체에 걸쳐 형성된 제3 금속층을 포함하는 파워모듈.
- [청구항 9] 제8항에 있어서,
상기 하부 세라믹기판은,
상기 하부 세라믹기재의 일면에 구비되고, 서로 이격되게 배치되며, 회로 패턴 형상으로 구비된 제1 금속층 및 제2 금속층; 및
상기 하부 세라믹기재의 타면 전체에 걸쳐 형성된 제3 금속층을 포함하는 파워모듈.

- [청구항 10] 제9항에 있어서,
상기 상부 세라믹기판 및 상기 하부 세라믹기판은,
각각의 제3 금속층이 상기 유로부를 사이에 두고 서로 마주하도록 배치된
파워모듈.
- [청구항 11] 제9항에 있어서,
상기 상부 세라믹기판 및 상기 하부 세라믹기판은,
각각의 제1 금속층이 상하로 서로 마주보는 위치에 배치된 파워모듈.
- [청구항 12] 제9항에 있어서,
상기 상부 세라믹기판 및 상기 하부 세라믹기판 각각에서,
상기 제1 금속층은 전력 반도체 칩이 실장되도록 구성되고,
상기 제2 금속층은 드라이브 IC 칩이 실장되도록 구성된 파워모듈.
- [청구항 13] 제9항에 있어서,
상기 상부 세라믹기판 및 상기 하부 세라믹기판 각각에서,
상기 제1 금속층의 두께는 상기 제2 금속층의 두께보다 두꺼운 파워모듈.
- [청구항 14] 상부 세라믹기판을 준비하는 단계;
하부 세라믹기판을 준비하는 단계;
액체형 냉매가 통과하는 다수의 유로 채널이 구비된 유로부를 준비하는
단계; 및
상기 유로부의 상면에 상기 상부 세라믹기판을 접합하고, 상기 유로부의
하면에 상기 하부 세라믹기판을 접합하는 단계를 포함하고,
상기 유로부를 준비하는 단계에서,
상기 유로부는 금속 재료로 형성된 파워모듈 제조방법.
- [청구항 15] 제14항에 있어서,
상기 유로부를 준비하는 단계에서,
상기 다수의 유로 채널 각각은 상기 유로부의 내부를 관통하여 상기 유로
부의 일단부면부터 타단부면까지 길이 방향으로 연장된 파워모듈 제조방
법.
- [청구항 16] 제14항에 있어서,
상기 상부 세라믹기판을 준비하는 단계에서,
상기 상부 세라믹기판은,
상부 세라믹기재의 일면에 구비되고, 서로 이격되게 배치되며, 회로 패턴
형상으로 구비된 제1 금속층 및 제2 금속층; 및
상기 상부 세라믹기재의 타면 전체에 걸쳐 형성된 제3 금속층을 포함하는
파워모듈 제조방법.
- [청구항 17] 제14항에 있어서,
상기 하부 세라믹기판을 준비하는 단계에서,
상기 하부 세라믹기판은,

하부 세라믹기재의 일면에 구비되고, 서로 이격되게 배치되며, 회로 패턴 형상으로 구비된 제1 금속층 및 제2 금속층; 및
상기 하부 세라믹기재의 타면 전체에 걸쳐 형성된 제3 금속층을 포함하는 파워모듈 제조방법.

[청구항 18]

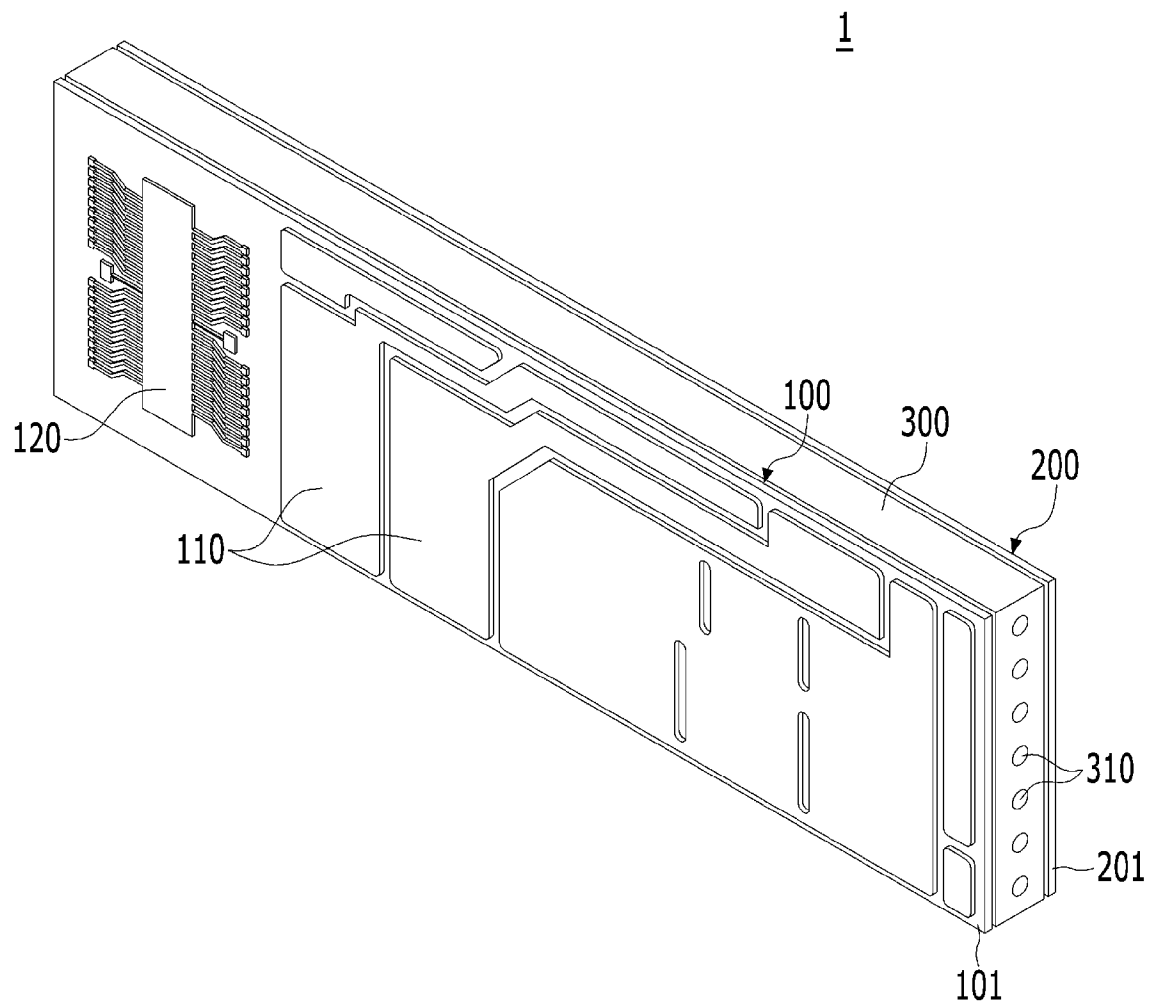
제14항에 있어서,

상기 유로부의 상면에 상기 상부 세라믹기판을 접합하고, 상기 유로부의 하면에 상기 하부 세라믹기판을 접합하는 단계는,

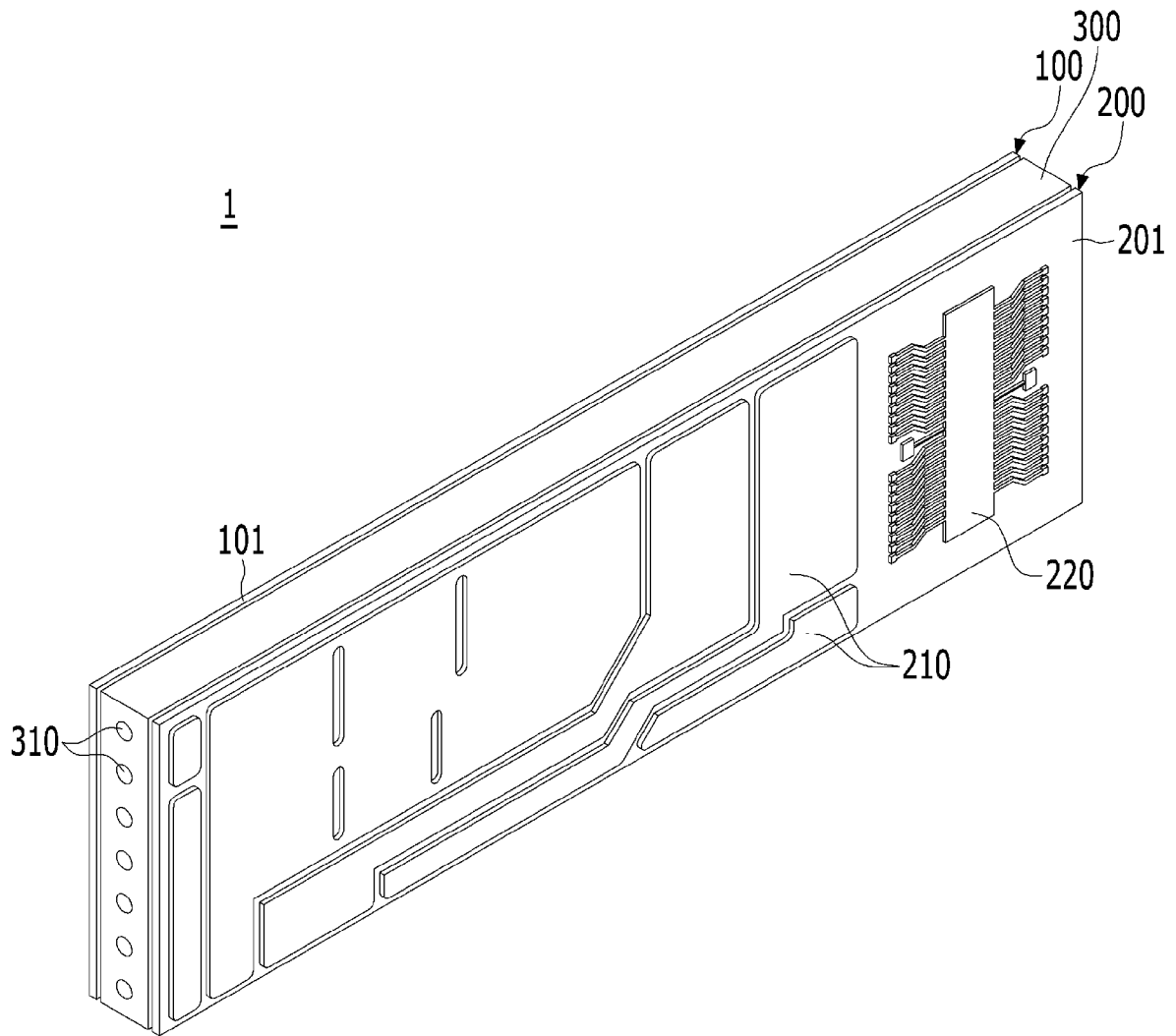
상기 상부 세라믹기판과 상기 유로부의 상면 사이, 상기 유로부의 하면과 상기 하부 세라믹기판 사이에 배치된 접합층을 매개로 상기 상부 세라믹기판, 상기 유로부 및 상기 하부 세라믹기판을 접합하고,

상기 접합층은 Ag, Cu, AgCu 및 AgCuTi 중 적어도 하나를 포함하는 재료로 형성되거나, Ag 소결 페이스트로 형성된 파워모듈 제조방법.

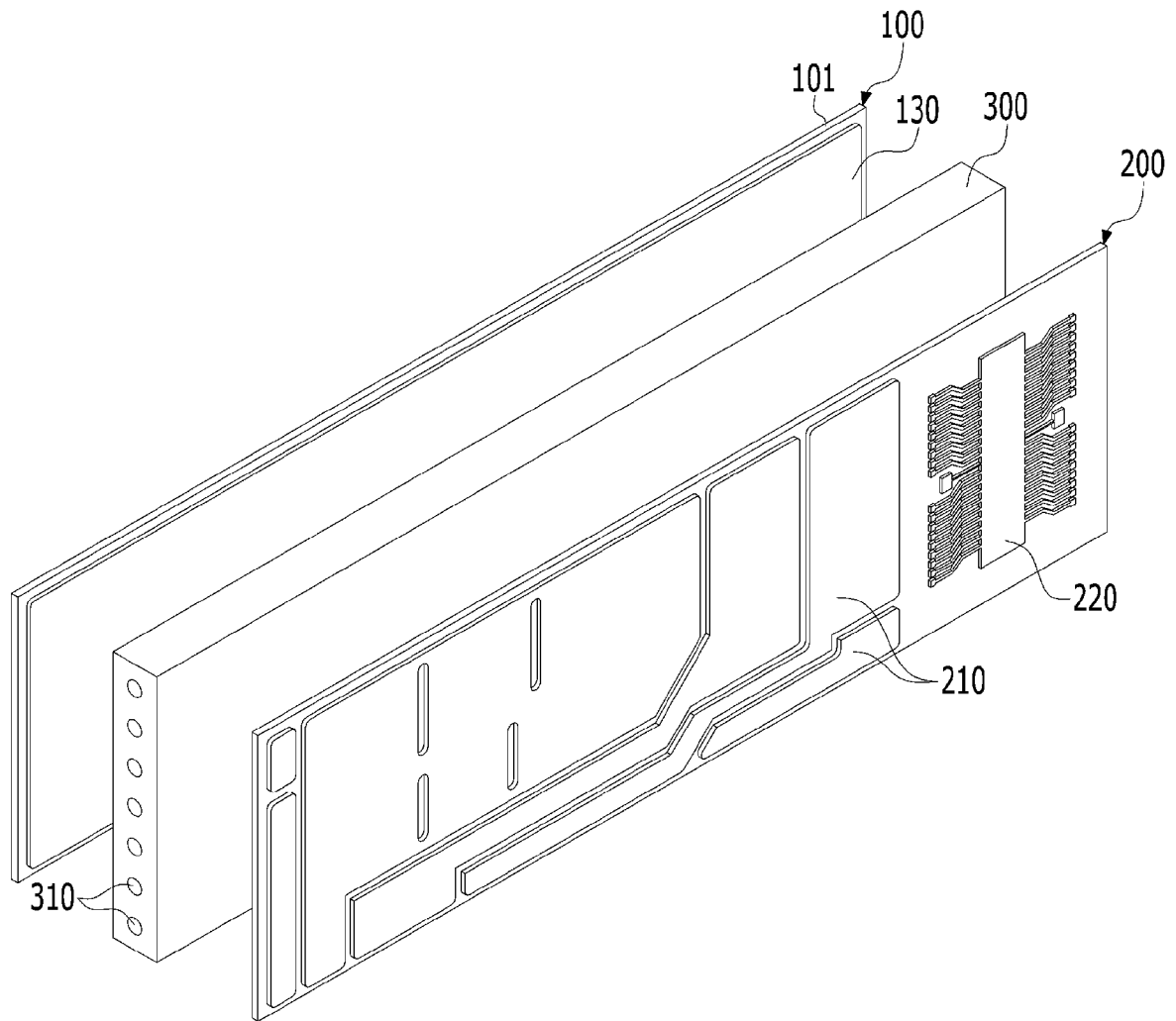
[도 1]



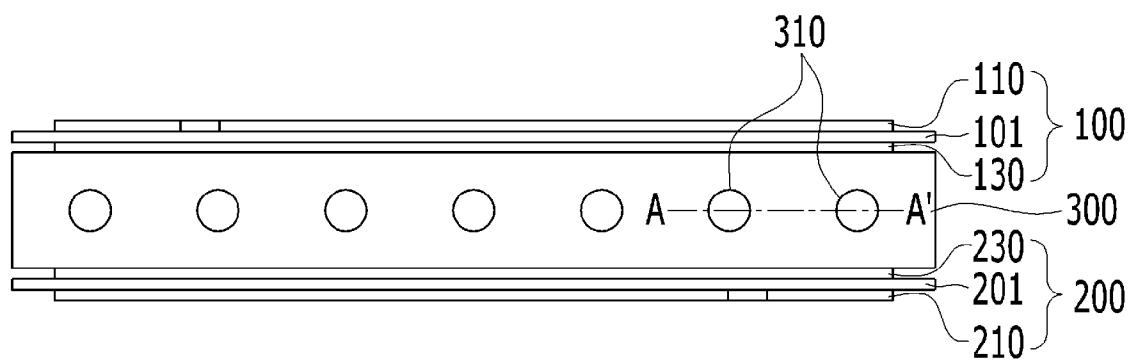
[도2]



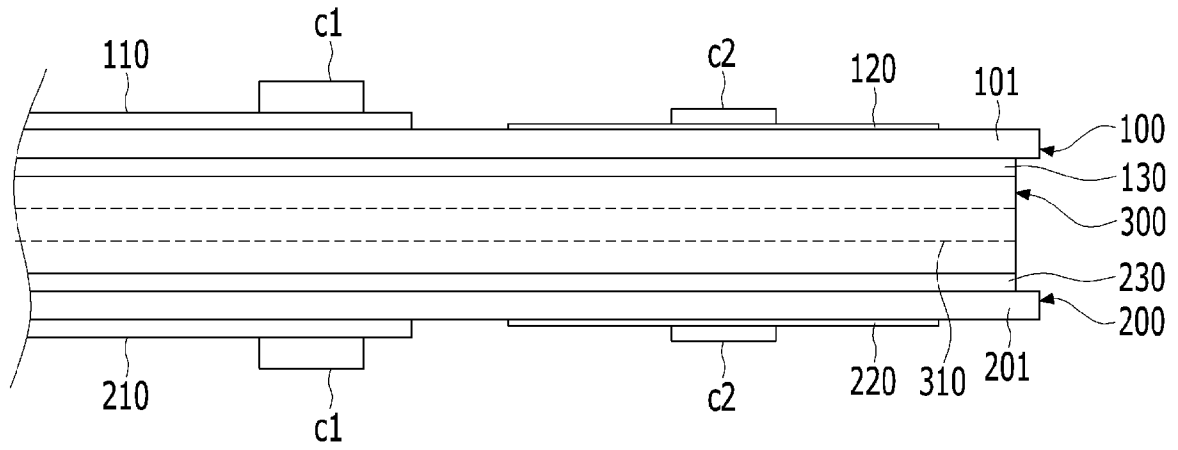
[도3]



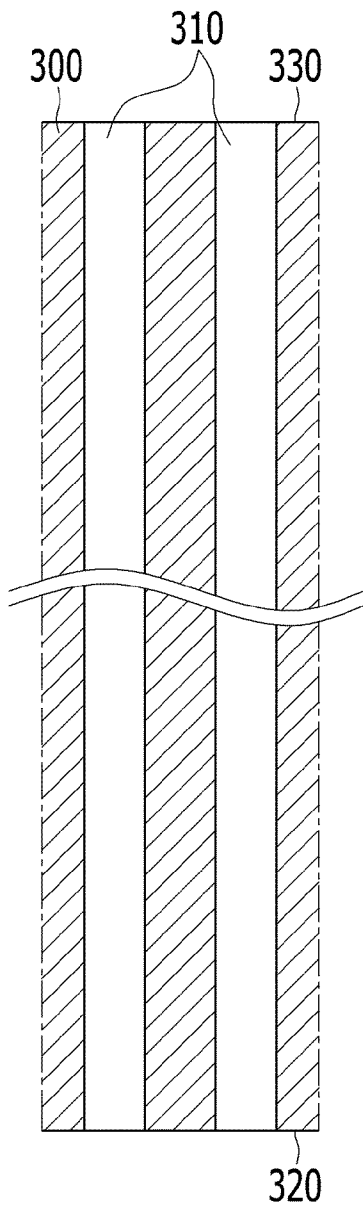
[도4]

1

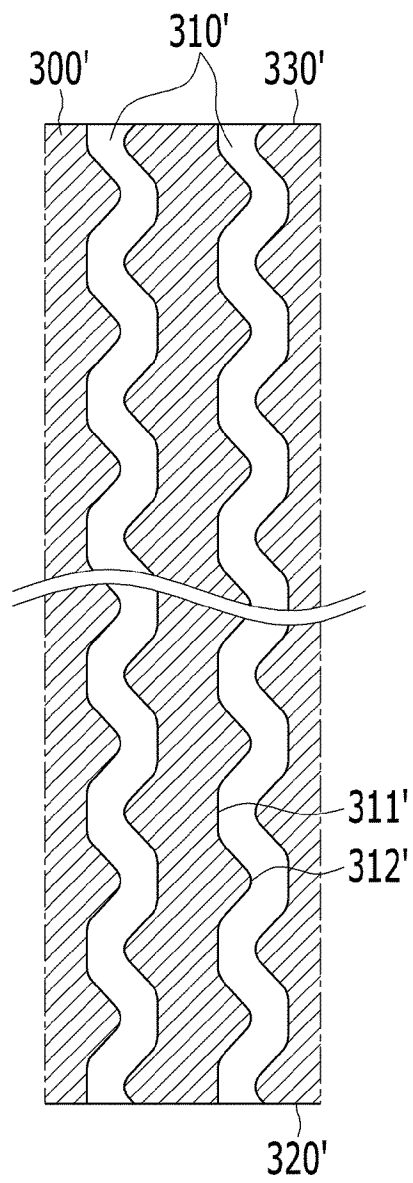
[도5]



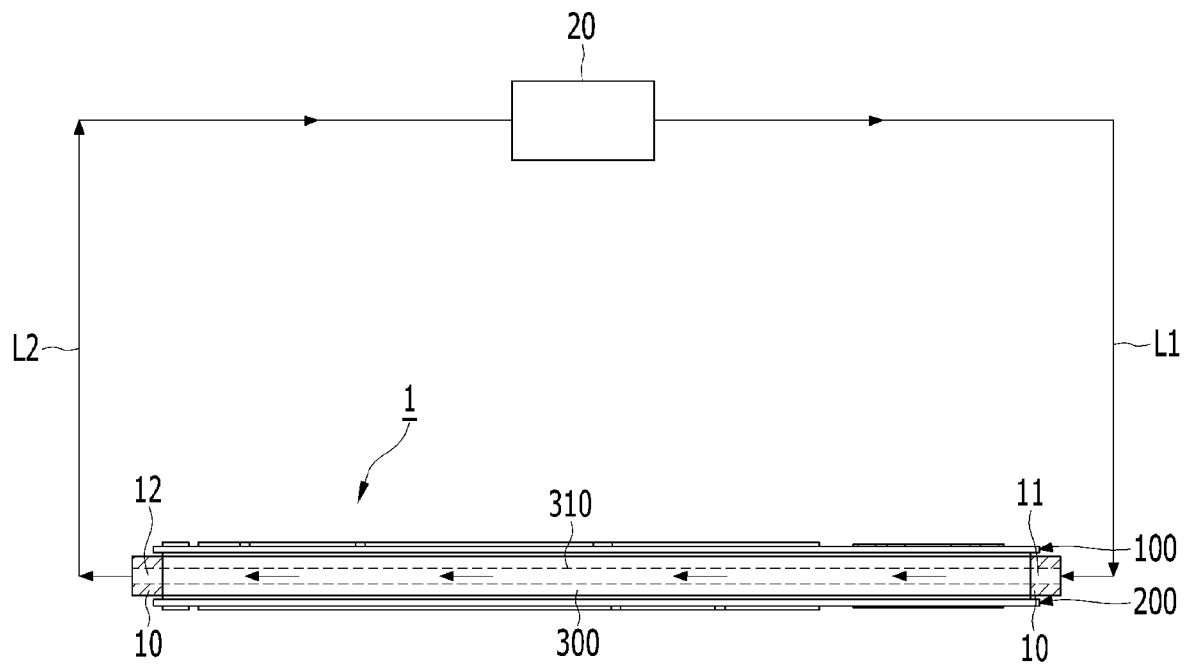
[도6]



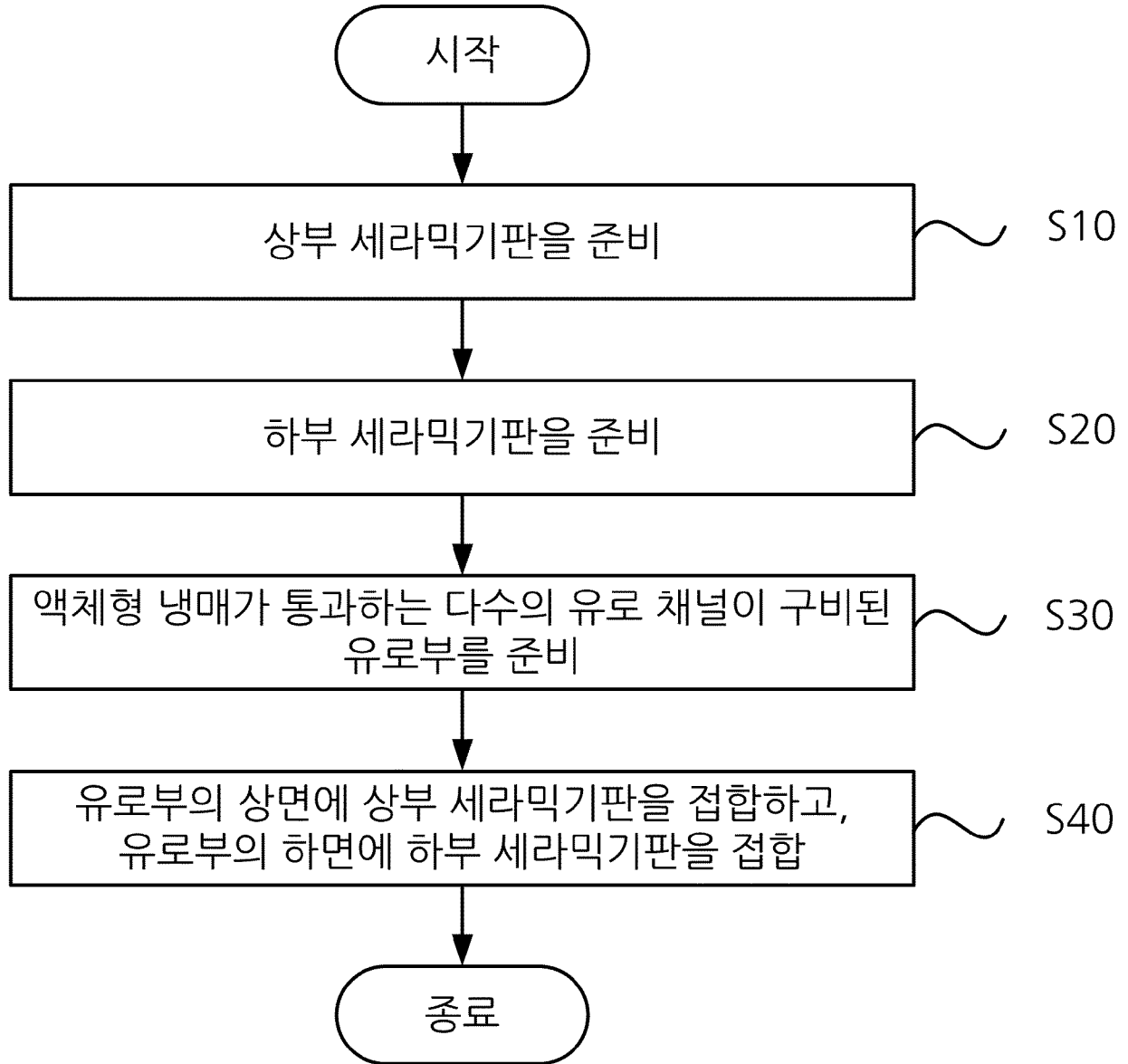
[도7]



[도8]



[도9]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/KR2023/008234

A. CLASSIFICATION OF SUBJECT MATTER**H01L 23/473(2006.01)i; H01L 23/15(2006.01)i; H01L 23/498(2006.01)i; H01L 21/48(2006.01)i; H05K 7/20(2006.01)i**

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L 23/473(2006.01); H01L 23/00(2006.01); H01L 23/367(2006.01); H01L 23/46(2006.01); H01L 23/48(2006.01);
H01L 25/07(2006.01); H01L 25/18(2006.01); H05K 7/20(2006.01)

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Korean utility models and applications for utility models: IPC as above
Japanese utility models and applications for utility models: IPC as above

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

eKOMPASS (KIPO internal) & keywords: 파워모듈(power module), 냉각(cooling), 채널(channel), 유체(fluid)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	KR 10-1692490 B1 (SEMI-POWEREX CORP.) 04 January 2017 (2017-01-04) See paragraphs [0026]-[0036], claim 6 and figures 3-5b.	1-6,14-15,18
Y		7-13,16-17
Y	KR 10-2013-0029267 A (SAMSUNG ELECTRO-MECHANICS CO., LTD.) 22 March 2013 (2013-03-22) See paragraphs [0071]-[0113] and figure 1.	7-13,16-17
A	JP 2008-027935 A (HITACHI LTD.) 07 February 2008 (2008-02-07) See paragraphs [0012]-[0018] and figures 1-4.	1-18
A	KR 10-2013-0059147 A (SAMSUNG ELECTRO-MECHANICS CO., LTD.) 05 June 2013 (2013-06-05) See claim 1 and figure 1.	1-18
A	KR 10-2021-0073328 A (HYUNDAI MOBIS CO., LTD.) 18 June 2021 (2021-06-18) See paragraphs [0036]-[0057] and figures 4-5.	1-18



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“D” document cited by the applicant in the international application

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

19 September 2023

Date of mailing of the international search report

19 September 2023

Name and mailing address of the ISA/KR

Korean Intellectual Property Office
Government Complex-Daejeon Building 4, 189 Cheongsaro, Seo-gu, Daejeon 35208

Facsimile No. +82-42-481-8578

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/KR2023/008234

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
KR	10-1692490	B1	04 January 2017	None			
KR	10-2013-0029267	A	22 March 2013	JP	2013-062479	A	04 April 2013
				KR	10-1289196	B1	26 July 2013
				US	2013-0062743	A1	14 March 2013
JP	2008-027935	A	07 February 2008	None			
KR	10-2013-0059147	A	05 June 2013	CN	103137573	A	05 June 2013
				CN	103137573	B	05 August 2015
				EP	2597676	A2	29 May 2013
				EP	2597676	A3	13 November 2013
				EP	2597676	B1	04 May 2016
				KR	10-1343233	B1	18 December 2013
				US	2013-0134571	A1	30 May 2013
				US	8729692	B2	20 May 2014
KR	10-2021-0073328	A	18 June 2021	KR	10-2296270	B1	01 September 2021

A. 발명이 속하는 기술분류(국제특허분류(IPC)) H01L 23/473(2006.01)i; H01L 23/15(2006.01)i; H01L 23/498(2006.01)i; H01L 21/48(2006.01)i; H05K 7/20(2006.01)i		
B. 조사된 분야 조사된 최소문헌(국제특허분류를 기재) H01L 23/473(2006.01); H01L 23/00(2006.01); H01L 23/367(2006.01); H01L 23/46(2006.01); H01L 23/48(2006.01); H01L 25/07(2006.01); H01L 25/18(2006.01); H05K 7/20(2006.01) 조사된 기술분야에 속하는 최소문헌 이외의 문헌 한국등록실용신안공보 및 한국공개실용신안공보: 조사된 최소문헌란에 기재된 IPC 일본등록실용신안공보 및 일본공개실용신안공보: 조사된 최소문헌란에 기재된 IPC 국제조사에 이용된 전산 데이터베이스(데이터베이스의 명칭 및 검색어(해당하는 경우)) eKOMPASS(특허청 내부 검색시스템) & 키워드: 파워모듈(power module), 냉각(cooling), 채널(channel), 유체(fluid)		
C. 관련 문헌		
카테고리*	인용문헌명 및 관련 구절(해당하는 경우)의 기재	관련 청구항
X	KR 10-1692490 B1 (주식회사 세미파워텍스) 2017.01.04 단락 [0026]-[0036], 청구항 6 및 도면 3-5b 참조.	1-6,14-15,18
Y		7-13,16-17
Y	KR 10-2013-0029267 A (삼성전기주식회사) 2013.03.22 단락 [0071]-[0113] 및 도면 1 참조.	7-13,16-17
A	JP 2008-027935 A (HITACHI LTD.) 2008.02.07 단락 [0012]-[0018] 및 도면 1-4 참조.	1-18
A	KR 10-2013-0059147 A (삼성전기주식회사) 2013.06.05 청구항 1 및 도면 1 참조.	1-18
A	KR 10-2021-0073328 A (현대모비스 주식회사) 2021.06.18 단락 [0036]-[0057] 및 도면 4-5 참조.	1-18
☐ 추가 문헌이 C(계속)에 기재되어 있습니다. ☒ 대응특허에 관한 별지를 참조하십시오.		
* 인용된 문헌의 특별 카테고리: “A” 특별히 관련이 없는 것으로 보이는 일반적인 기술수준을 정의한 문헌 “D” 본 국제출원에서 출원인이 인용한 문헌 “E” 국제출원일보다 빠른 출원일 또는 우선일을 가지나 국제출원일 이후에 공개된 선출원 또는 특허 문헌 “L” 우선권 주장에 의문을 제기하는 문헌 또는 다른 인용문헌의 공개일 또는 다른 특별한 이유(이유를 명시)를 밝히기 위하여 인용된 문헌 “O” 구두 개시, 사용, 전시 또는 기타 수단을 언급하고 있는 문헌 “P” 우선일 이후에 공개되었으나 국제출원일 이전에 공개된 문헌 “T” 국제출원일 또는 우선일 후에 공개된 문헌으로, 출원과 상충하지 않으며 발명의 기초가 되는 원리나 이론을 이해하기 위해 인용된 문헌 “X” 특별한 관련이 있는 문헌. 해당 문헌 하나만으로 청구된 발명의 신규성 또는 진보성이 없는 것으로 본다. “Y” 특별한 관련이 있는 문헌. 해당 문헌이 하나 이상의 다른 문헌과 조합하는 경우로 그 조합이 당업자에게 자명한 경우 청구된 발명은 진보성이 없는 것으로 본다. “&” 동일한 대응특허문헌에 속하는 문헌		
국제조사의 실제 완료일 2023년09월19일(19.09.2023)		국제조사보고서 발송일 2023년09월19일(19.09.2023)
ISA/KR의 명칭 및 우편주소 대한민국 특허청 (35208) 대전광역시 서구 청사로 189, 4동 (둔산동, 정부대전청사) 팩스 번호 +82-42-481-8578		심사관 이강하 전화번호 +82-42-481-5003

국제조사보고서에서 인용된 특허문헌	공개일	대응특허문헌	공개일
KR 10-1692490 B1	2017/01/04	없음	
KR 10-2013-0029267 A	2013/03/22	JP 2013-062479 A	2013/04/04
		KR 10-1289196 B1	2013/07/26
		US 2013-0062743 A1	2013/03/14
JP 2008-027935 A	2008/02/07	없음	
KR 10-2013-0059147 A	2013/06/05	CN 103137573 A	2013/06/05
		CN 103137573 B	2015/08/05
		EP 2597676 A2	2013/05/29
		EP 2597676 A3	2013/11/13
		EP 2597676 B1	2016/05/04
		KR 10-1343233 B1	2013/12/18
		US 2013-0134571 A1	2013/05/30
		US 8729692 B2	2014/05/20
KR 10-2021-0073328 A	2021/06/18	KR 10-2296270 B1	2021/09/01