

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】平成19年3月8日(2007.3.8)

【公開番号】特開2005-228841(P2005-228841A)

【公開日】平成17年8月25日(2005.8.25)

【年通号数】公開・登録公報2005-033

【出願番号】特願2004-34383(P2004-34383)

【国際特許分類】

H 01 L 27/10 (2006.01)

【F I】

H 01 L 27/10 4 3 1

H 01 L 27/10 4 6 1

【手続補正書】

【提出日】平成19年1月22日(2007.1.22)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

半導体基板と、前記半導体基板の一主面側に形成された配線と、前記配線に連絡されたメモリ部を備え、

前記メモリ部は、第一電極と、前記第一電極の上に形成されたシリコンを含むシリコン膜と、前記シリコン膜の上に形成された第二電極と、を有し、

前記半導体基板の主面上であり、かつ前記第一電極の下地として形成された誘電体膜を有し、

前記第一電極は、シリコン、ニッケルシリサイド、コバルトシリサイドの少なくともいずれかを主構成材料として含み、前記第二電極はコバルト或はニッケルを主構成材料として含み、前記誘電体膜は酸化ハフニウムまたは、酸化ジルコニウムを主構成材料とし、前記半導体基板は(111)面が前記主面側を向くよう形成され、

前記シリコン膜と前記第二電極とをシリサイド化反応させることによりプログラミングを行うことを特徴とする半導体装置。

【請求項2】

請求項1において、前記第一電極と前記第二電極との間にシリサイド層と前記シリコン膜が形成されることを特徴とする半導体装置。

【請求項3】

請求項1において、

前記半導体基板はシリコン基板であることを特徴とする半導体装置。

【請求項4】

半導体基板と、前記半導体基板の一主面側にゲート絶縁膜を介して形成されたゲート電極と、前記ゲート電極に対応して形成されたソースドレイン領域と、

前記ソースドレイン領域の上に形成された誘電膜と、

前記誘電膜の上に形成され、前記ソースドレイン領域と電気的に連絡するメモリ部と、を有し、

前記メモリ部は、第一電極と、前記第一電極の上に形成されたシリコンを含むシリコン膜と、前記シリコン膜の上に形成された第二電極と、を有し、

前記半導体基板の主面上であり、かつ前記第一電極の下地として形成された誘電体膜を

有し、

前記第一電極は、シリコン、ニッケルシリサイド、コバルトシリサイドの少なくともいすれかを主構成材料として含み、前記第二電極はコバルト或はニッケルを主構成材料として含み、前記誘電体膜は酸化ハフニウムまたは、酸化ジルコニウムを主構成材料とし、前記半導体基板は(111)面が前記正面側を向くよう形成され、

前記シリコン膜と前記第二電極とをシリサイド化反応させることによりプログラミングを行うことを特徴とする半導体装置。

【請求項5】

半導体基板と、前記半導体基板の一正面側に形成された配線層と、前記配線層に電気的に連絡する整流部と、前記整流部に電気的に連絡するメモリ部と、を有し、

前記メモリ部は、第一電極と、前記第一電極の上に形成されたシリコンを含むシリコン膜と、前記シリコン膜の上に形成された第二電極と、を有し、

前記半導体基板の正面であり、かつ前記第一電極の下地として形成された誘電体膜を有し、

前記第一電極は、シリコン、ニッケルシリサイド、コバルトシリサイドの少なくともいすれかを主構成材料として含み、前記第二電極はコバルト或はニッケルを主構成材料として含み、前記誘電体膜は酸化ハフニウムまたは、酸化ジルコニウムを主構成材料とし、前記半導体基板は(111)面が前記正面側を向くよう形成され、

前記シリコン膜と前記第二電極とをシリサイド化反応させることによりプログラミングを行うことを特徴とする半導体装置。