

(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) Int. Cl. ⁶ G09G 3/36		(45) 공고일자 (11) 등록번호 (24) 등록일자	2003년01월29일 10-0340144 2002년05월28일
(21) 출원번호 (22) 출원일자 번역문제출일자 (86) 국제출원번호 (86) 국제출원일자 (81) 지정국	10-1996-0705765 1996년 10월 10일 1996년 10월 10일 PCT/GB1995/00814 1995년04월 10일 국내특허 : 캐나다 일본 대한민국 미국 중국 싱가포르 EP 유럽특허 : 영국	(65) 공개번호 (43) 공개일자 (87) 국제공개번호 (87) 국제공개일자	특 1997-0702547 1997년05월 13일 WO 1995/27971 1995년 10월 19일
(30) 우선권주장	9407116.4 1994년04월 11일 영국(GB)		
(73) 특허권자	키네티큐 리미티드 영국 에스더블유 1 6티디 런던 버킹엄 게이트85		
(72) 발명자	휴흐스 존나단 영국, 웨세스테서 더블유알14 3피에스, 말번, 세인트 앤드류스 로드, 디펜스 리써치 에이전시 그라함 알라스테어 영국, 웨세스테서 더블유알14 3피에스, 말번, 세인트 앤드류스 로드, 디펜스 리써치 에이전시 투올러 마이클 존 영국, 옥스포드 오엑스4 4지에이, 옥스포드 싸이언스 파크, 에드먼드 할리 로드, 샤프 레보라토리스 유럽 리미티드 레인스 에드워드 피터 영국, 옥스포드 오엑스4 4지에이, 옥스포드 싸이언스 파크, 에드먼드 할리 로드, 샤프 레보라토리스 유럽 리미티드		
(74) 대리인	이병호		

심사관 : 정연우

(54) 그레이스케일을 갖는 강유전 액정 디스플레이

명세서

기술분야

<1> 본 발명은 그레이 스케일의 쌍안정성 액정 디스플레이의 멀티플렉스 어드레싱 방법, 특히 강유전 액정 디스플레이에 관한 것이다.

배경기술

<2> 액정 디스플레이 장치는 잘 알려져 있다. 그들은 일반적으로 두 개의 유리벽 사이에 유지된 액정 재료의 얇은 층에 의해서 형성된 액정 셀을 포함한다. 이들 벽은 액정 층을 가로지르는 전기장을 액정 재료의 분자의 배열을 일으키도록 하는 투명 전극을 운반한다. 많은 디스플레이에서 액정 분자는 두가지 상태의 분자 배열을 사용한다. 다른 상태의 영역과 대조를 이루는 한 상태의 액정 재료의 영역에 의해서 정보가 디스플레이된다. 한가지 공지된 디스플레이는 한 벽상의 행 전극과 또다른 벽에 있는 열 전극 사이의 교점에서 생성된 픽셀 또는 디스플레이 요소의 매트릭스로서 형성된다. 디스플레이는 종종 연속 행 열 전극에 전압을 인가함으로써 멀티플렉스 방법으로 어드레스된다.

<3> 액정 재료는 네마틱, 콜레스테릭, 및 스메틱의 세가지 기본 타입이 있는데 각각 특유의 분자 배열을 갖는다.

<4> 본 발명은 강유전 스메틱 액정 재료에 관한 것이다. 이 재료를 사용한 장치들은 표면 안정화된 강유전 액정(SSFLC) 장치를 형성한다. 이 장치들은 쌍안정성을 나타낸다. 즉, 액정 분자, 더욱 정확하게는 분자 디렉터는 포지티브 및 네가티브 전압 펄스에 의해서 스위칭할 때 두가지 배치된 상태중의 하나를 사용하며, 전압 제거 후 스위치된 상태로 남아있다. 이 두가지 상태는 디스플레이 상의 어두운 영역(블랙)과 밝은 (화이트) 영역으로서 나타날 수 있다. 이 쌍안정 상태는 재료의 표면 배치 성질 및 키랄성(chirality)에 의존한다.

<5> SSFLC의 특성은 한 펄스의 적합한 전압 진폭 및 전압 인가 타임의 길이, 즉 펄스폭, 전압 타임 생성 V.t의 수신상에 스위치된다는 것이다. 따라서 진폭과 펄스폭은 모두 멀티플렉스 어드레싱 도식을 설계하는데 있어서 고려될 필요가 있다.

- <6> 멀티플렉스 어드레싱 강유전 디스플레이에 대한 여러 가지 공지된 시스템이 있다. 예를들면, 문헌[Harada 등의 1985 S.I.D, 논문 8.4 131-134 페이지, 및 Lagerwall 등의 1985 I.D.R.C의 213-221 페이지]. 또한 GB 2,173,336-A, 및 GB 2,173,629-A 참조하라. SSFLC용 멀티플렉스 어드레싱 도식은 스트로브 파형을 사용하는데, 그것은 열에 차례로 인가되는데, 열 전극에 인가된 데이터 파형을 동시에 연속적인 열에 인가할 필요는 없다.
- <7> 두가지 타입의 기본 어드레싱이 있다. 한 가지는 첫 번째 필드의 첫번째 스트로브 (예로, 포지티브 스트로브), 다음에 두번째 필드의 두 번째 스트로브 (예를들면 네가티브 스트로브)를 갖는 두가지 필드의 어드레싱을 사용하는 것인데, 이 두가지 필드는 디스플레이를 완전히 어드레싱하기 위해 소요되는 타임인 한 프레임만 만든다. 또다른 타입의 어드레싱은 블랙 상태를 말하는 하나 이상의 라인에 있는 모든 픽셀을 스위칭하기 위한 블랭킹 펄스를 사용하고 다음에, 화이트 상태로 그 라인에 있는 픽셀을 선택적으로 스위칭시키기 위한 각 라인에 순차적으로 인가된 단일 스트로브 펄스를 사용한다. 이 블랭킹 어드레싱 시스템에서 프레임 타임은 모든 라인을 스트로브하는데 소요되는 타임과 블랭크에 필요한 타임을 더한 값이다.
- <8> 이 쌍안정 성질은 빠른 스위칭 속도와 함께, 많은 수의 픽셀 또는 디스플레이 요소를 갖는 대형 디스플레이에 적합한 SSFLC 장치를 만든다. 그러한 강유전 디스플레이는 예를들면 N A Clark 및 S T Lagerwall, 응용물리학 문헌 36권, 11호 889-901페이지, 1980년 6월; GB-2,166,256-A; US-4,367,924; us-4,563,059; 특허 GB-2,209,610; R B Meyer 등, J Phys Lett 36, L69, 1975]에 기재되어있다.
- <9> 많은 디스플레이의 경우에, 두가지 가지 상태, 즉, ON 상태와 OFF 상태만이 필요하다. 그러한 디스플레이의 예는 알파 뉴메릭 디스플레이와 라인 도면을 포함한다. ON과 OFF의 두가지 상태 사이에 다수개의 가지 상태, 즉 다수개의 상이한 콘트라스트 레벨을 위한 요건이 증가한다. 그러한 상이한 레벨을 그레이 스케일이라고 한다. 이상적으로는, 그레이 스케일의 수는 양호한 품질의 화상을 위해서는 약 256개이어야 하지만, 디스플레이는 훨씬 더 적은 값, 즉 16 이하에 달할 수 있다.
- <10> 그레이 스케일, 시간적 및 공간적 떨림을 제공하는 두가지 공지된 방법이 있다. 시간적 떨림은 프레임의 일부를 위한 블랙과 나머지를 위한 화이트에 픽셀을 스위칭시키는 것을 포함한다. 그러한 스위칭 속도를 제공하는 것은 플리커(flicker) 스트레스값이 이상(예를들면, 약 35Hz)이며, 사용자의 눈은 타임 주기를 통합하고, 중간의 회색을 보게되며, 이같은 화이트 타임에 대한 블랙 타임의 비에 따라 다르다. 공간적 떨림은 상이한 크기일 수 있는 각각 스위칭할 수 있는 서브픽셀로 각 픽셀을 분할하는 것을 포함하는데, 각 서브픽셀은 서브픽셀들이 각각 구별될 수 없는 정상 가지 거리에서 충분히 작다. 시간적 공간적 떨림 기법은 디스플레이에 있는 그레이 스케일 레벨의 수를 증가시키기 위해서 같이 사용할 수 있다. [EP9000942, 0453033, W Hartmann, J van Haaren]을 참조하십시오.
- <11> 특허 명세서 EP-0214,857에는 그레이 스케일을 갖는 강유전 액정 디스플레이에 대해서 기재되어 있다. 그레이 스케일 디스플레이는 세가지 동일한 연속 주기 프레임 타임을 갖는 디스플레이의 각 라인을 어드레싱시키고, 각 프레임의 시작에서 스캐닝 전압을 인가하고, 세 개의 프레임 내에서 상이한 타임 위치에서 프레임당 한 번씩 블랭킹함으로써 달성된다(다른 명세서는 단일 프레임 타임을 만드는 세 필드로서 이들 세 프레임을 설명한다). 이것은 디스플레이가 밝은 상태에 있을 때 세 개의 상이한 타임 주기의 디스플레이를 제공한다. 모든 어두운 상태와 함께 이들은 여덟 개의 상이한 그레이 스케일 레벨을 제공한다. 이러한 배열의 한 가지 단점은 그 디스플레이로부터 낮은 최대 밝기라는 것이다.
- <12> 특허 명세서 EP-261,901호에는 그레이 스케일을 갖는 강유전 액정에 대해서 기재되어있다. 완전한 디스플레이를 어드레싱하기 위한 타임, 즉 프레임 타임은 상이한 길이의 필드로 분할되므로, 한 픽셀은 각 필드의 길이와 대략 동일한 타임을 위한 밝은 또는 어두운 상태로 스위칭될 수 있다. 각 라인은 한 프레임 타임에서 완전히 어드레싱된다. 한 라인은 각 필드 타임의 (특정 라인을 위한) 시작에서 어드레싱된다 (ON 또는 Off 상태에 스위칭된다). 그레이 스케일 레벨에서 이중 이진수 증가를 얻기 위해서, 각 필드의 길이는 이진 방법으로 증가한다. 어드레싱될 라인의 임의의 타당한 수의 경우, 상이한 레벨의 그레이 스케일 사이의 원하는 분리를 달성하기 위해서 원하는 수열로 각 필드의 길이를 증가시키는 것은 불가능하다.
- <13> 특허 명세서(GB-A-2164776)는 한 프레임 타임내에 다른 길이의 필드타임을 갖는 점에서 EP-261,901 과 유사하다. 픽셀(화소)은 각 필드 타임에서 밝거나 어둡게 될 수 있다. 이와 같이 그레이 스케일 일의 전체 6개의 다른 레벨은 3개의 다른 길이 필드 타임으로부터 얻어질 수 있다.
- <14> 특허 명세서(EP-A-0306011)는 강유전성 액정 디스플레이내의 행과 열전극의 매트릭스에 대한 구동 방법을 설명한다. 한 프레임 타임은 세 개의 동일하지 않은 길이의 필드 타임으로 나뉜다. 구동 방법은, 행 전극을 행 전극의 K그룹으로 분할하는 단계, 행 전극의 각 그룹을 구성하는 행 전극 라인의 수 (Z)를 한정하는 단계, 한 프레임 주기가 되게 하는 단계, 각 블록의 타임 폭(ZT_0)에 대한 행 전극의 K 그룹중 소정의 하나를 선택하여 행 전극의 선택된 한 그룹상의 각 화상 요소가 밝고 어두운 메모리 상태의 하나로 설정될 수 있게 하는 단계 및 소정의 시퀀스에 따라 각각의 한 프레임 주기(T_F)중의 행 전극의 K 그룹이 n보다 작지 않은 타임의 번호를 선택하는 단계를 포함한다.
- <15> 어드레싱 시스템의 한가지 문제점은 세기에 있어서, 또 높은 전체 디스플레이 휘도에서 적합하게 상이한 그레이 스케일 레벨을 제공한다는 것이다.
- <16> 시간적 떨림과 공간적 떨림을 조합하더라도 그레이 스케일 레벨의 적합한 공간을 제공하는 어렵다.
- <17> 본 발명은 매트릭스 디스플레이의 각 라인을 어드레싱하기 위해서 사용된 블랭킹 및 어드레스 펄스의 상대적 위치를 변경시킴으로써 그레이 스케일 레벨의 현 한계를 극복한다.

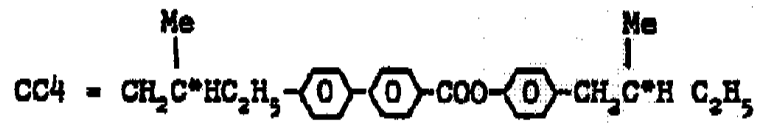
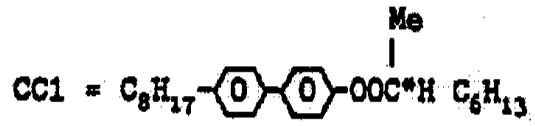
발명의 상세한 설명

- <18> 본 발명에 따라,
- <19> m , n 전극에 인가하기 위하여, 다양한 dc 진폭과 신호의 전압 펄스를 포함하는 m 및 n 파형을 발생시키는 단계와,
- <20> 주어진 m 전극에 따른 각 픽셀을 필요한 상태로 어드레스시키도록 n 세트의 전극에 두 개의 n -파형 중의 적합한 하나를 인가시키면서 차례로 m 세트의 전극에 있는 각 전극에 m -파형을 인가시킴으로써, 각 픽셀을 소정의 프레임 타임에서 제 1 타임 및 제 2 이상의 타임들로 어드레스하는 단계를 포함하는, 어드레스가능한 픽셀들의 $m \times n$ 매트릭스를 제공하도록 스텝액정 재료층을 가로지르는 n 세트의 전극과 m 세트의 전극의 교점에 의해서 형성된 쌍안정성 액정 디스플레이를 멀티플렉스 어드레스시키는 방법에 있어서,
- <21> 두 개의 데이터 파형중의 하나와 조합하여 스트로브 파형의 이전 TA 는 이후의 블랭킹 파형(b_1 , b_2 , 도 5)의 인가에 의한 어드레스 단계와, 블랭킹과 스트로브 인가사이의 상기 타임(t_1 , t_2 , 도 5)은 어드레스 타임이고,
- <22> 상이한 그레이 스케일 레벨 사이에 단일 그레이 스케일 세기 간격을 제공하도록 프레임 타임 내에 각 픽셀을 어드레스시키는 어드레스 타임과 상대적인 타임을 변경시키는 단계를 더 포함함을 특징으로 하는, 쌍안정성 액정 디스플레이를 멀티플렉스 어드레스시키는 방법이 제공된다.
- <23> 그 어드레스는 두 개의 데이터 파형과 조합된 제 1 블랭킹 및 스트로브, 제 2 또는 그 이상 블랭킹 및 스트로브 펄스에 의해서 될 수 있다. 대안적으로, 두 세트의 스트로브 펄스는 두 개의 데이터 파형과 조합하여 사용될 수 있다.
- <24> 디스플레이의 픽셀들은 두 개 이상의 동일하거나 상이한 서브픽셀의 조합에 의해서 형성된 완전한 픽셀일 수 있다.
- <25> 인접한 서브픽셀들의 상대적 세기는 동일하거나 상이할 수 있다.
- <26> 본 발명에 따른 멀티플렉스 어드레스된 액정 디스플레이는 어드레스가능한 픽셀의 m , n 매트릭스를 선택적으로 형성할 수 있도록 배치된 한쪽 벽상의 m 세트의 전극과 다른 벽 위의 n 세트의 전극인 두 벽 사이에 함유된 강유전 스메틱 액정 재료층을 포함하는 액정 셀과,
- <27> 드라이버 회로를 통해서 m 및 n 세트의 전극들에 상기 파형을 인가하고 연속 타임 슬롯(t_s)에서 다양한 dc 진폭과 신호의 전압 펄스를 포함하는 m 및 n 파형들을 발생시키기 위한 파형 발생기들과,
- <28> m 및 n 파형들의 인가를 제어하여서 각 픽셀이 소정의 프레임 타임에서 제 1 및 제 2 이상의 타임으로 어드레스되고, 원하는 디스플레이 패턴이 얻어지도록 하는 제어 수단을 포함하는 본 발명에 따른 멀티플렉스 어드레스된 액정 디스플레이에 있어서,
- <29> 두 개의 데이터 파형들의 하나와 조합하여 스트로브 파형의 이전 또는 이후의 블랭킹 파형의 인가에 의한 어드레스 단계와,
- <30> 상이한 그레이스케일 레벨들 사이에 요구되는 그레이스케일 세기 간격을 제공하도록 프레임 타임 내에서 각 픽셀을 어드레스하는 상대적인 타임과 어드레스 타임을 변화시키는 단계를 포함함을 특징으로 한다.
- <31> 프레임 타임에서 타임 주기의 수와 그 프레임 타임의 두 개의 어드레스 펄스의 위치를 변경시킴으로써 타임 가중이 변경될 수 있다. 그러나, 두개 이상의 가능한 상이한 스위치된 상태의 타임비($T_1:T_2$) 사이의 원하는 비를 제공하는 것이 실용에서는 어렵다. 스트로브 펄스에 대한 블랭킹 펄스의 위치를 변경시킴으로써, 한 프레임 타임 내에 어드레스 펄스의 상대적 위치결정에 의해서 제공된 것으로부터 타임비가 변경될 수 있다.
- <32> 또한, 각 픽셀은 상이하거나 유사한 영역의 서브픽셀들로 분할될 수 있고, 각각의 서브픽셀은 상이한 레벨의 그레이 스케일로 어드레스된다.
- <33> 작은 크기의 서브픽셀을 제공하기 위해서는, 인접한 서브픽셀들 사이의 상대적인 그레이 스케일 레벨들은 인접한 픽셀의 명료한 상대적인 크기로 변화되도록 변경될 수 있다.

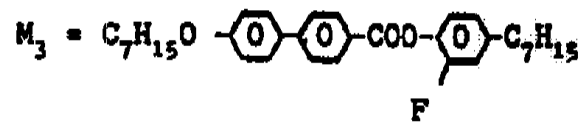
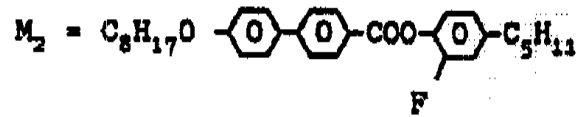
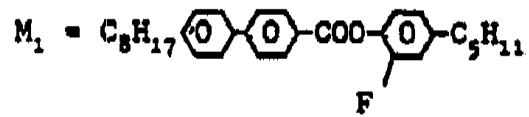
도면의 간단한 설명

- <34> 도1,2은 액정 디스플레이 장치의 평면도와 단면도.
- <35> 도3은 몇 개의 가능한 디렉터 프로파일들의 하나를 보여주는 큰 규모의 도2의 일부의 양식화된 단면도.
- <36> 도4는 액정 재료의 펄스 전압에 대한 펄스폭의 스위칭 특성을 보여주는 그래프.
- <37> 도5는 디스플레이의 한 라인에 있는 픽셀에 인가된 합성 전압을 나타내는 도면.
- <38> 도6는 1:3의 타임 가중을 갖는 네 개의 라인 디스플레이에 대한 어드레스 순서를 보여주는 도면.
- <39> 도7은 240개의 라인 디스플레이가 어드레스될 수 있는 방법을 보여주는 도6의 확대도.
- <40> 도8은 5:7의 타임 가중을 갖는 여섯 개의 라인 디스플레이를 어드레스하기 위한 한 배치를 보여주는 그래프.
- <41> 도9는 21/32의 최대 휘도치와 1:2의 타임 가중을 얻기 위해서 블랭킹 펄스에 의해 수정된 1:3의 타임 가중을 갖는 16개의 라인 디스플레이에 대한 어드레스 순서의 한 배치를 보여주는 도면.

- <42> 도10은 30/32의 최대 휘도치와 1:2의 타임 가중을 얻기 위해서 블랭킹 펄스에 의해 수정된 1:3의 타임 가중을 갖는 16개의 라인 디스플레이에 대한 어드레싱 순서의 또다른 배치를 보여주는 도면.
- <43> 도11은 21/32의 최대 휘도치와 1:2의 타임 가중을 갖는 16개의 라인디스플레이에 대한 어드레싱 순서의 또 다른 장치를 보여주는 도면.
- <44> 도12는 네 개의 상이한 그레이 스케일 레벨을 갖는 네 개의 행과 네 개의 열을 보여주는 16라인 배치의 행렬에 인가하기 위한 파형을 도시하는 도.
- <45> 도13은 라인 드라이버 회로의 상이한 배치를 보여주는 도1의 일부의 수정을 나타낸 도면.
- <46> 도14는 1:2의 비율로 두 개의 서브픽셀로 분할된 한 픽셀의 도면.
- <47> 도15는 1:2:2:4의 비로 네 개의 서브픽셀로 분할된 한 픽셀의 도면.
- <48> 도16은 1:1.86:3.14의 타임비를 갖는 14 라인 디스플레이에 대한 어드레싱 순서의 배치를 보여주는 도면.
- <49> [실시예]
- <50> 도 1 및 2에 도시된 셀 (1)은 스페이서 링 (4) 및/또는 분포된 스페이서들에 의해서 약 1 내지 6 μm 떨어진 두 개의 유리벽 (2,3)을 포함한다. 투명한 인동 주석 산화물의 전극 구조 (5,6)는 두 벽의 내면 상에서 형성되어있다. 이들 전극은 종래의 라인 (x) 및 열 (y) 형태, 7 세그먼트, 또는 $r-\theta$ 디스플레이의 것일 수 있다. 액정 재료의 층 (7)은 벽 (2,3) 및 스페이서 링(4) 사이에 포함되어있다. 편파기 (8,9)는 셀 (1)의 앞과 뒤에 배치되어있다. 편파기 (8,9)의 광축의 배치는 디스플레이의 콘트라스트를 최대화시키도록 배치된다. 즉, 하나의 스위치된 분자 방향을 따라 한 광축과 대략 크로스된 편파기이다. dc 전압원 (10)은 제어노리 (11)을 통해서 와이어 리드(14,15)에 의해서, 전극 구조 (5,6)에 접속된 드라이버 회로들(12,13)에 전원을 공급한다.
- <51> 이 장치는 투과 또는 반사 방식으로 작동할 수 있다. 투과 방식의 경우, 텅스텐 전구 (16)으로부터 이 장치를 통과하는 빛은 선택적으로 투과되거나 차단되어 원하는 디스플레이를 형성한다. 반사 방식의 경우, 거울 (17)은 제2 편파기 (9) 뒤에 위치하여 셀과 두 개의 편파기를 통해서 주위의 빛을 반사하도록 제 2 편파기(9) 뒤에 위치한다. 거울 (17)을 부분적으로 반사하도록 함으로써 이 장치는 하나 또는 두 개의 편파기를 갖는 투과 및 반사 방식으로 작동할 수 있다.
- <52> 조립하기 전에, 벽 (2,3)은 폴리이미드 또는 폴리이미드와 같은 중합체의 얇은 층 위에 스피닝시키고, 건조시키고, 적합한 경화를 한 다음, 단일 방향 (R1, R2)으로 부드러운 천 (예를들면 레이온)으로 버핑시킴으로써 표면처리한다. 이 알려진 처리는 액정 분자의 표면 배치를 제공한다. (네마틱 위상에서 측정된) 그 분자는 마찰 방향 (R1, R2)를 따라서, 사용된 중합체 및 그의 후속 처리에 따라 또 표면에 대해 약 0도 내지 15도의 각도로, 사용된 중합체 및 그의 후속 처리에 따라서, 그들자신을 배치한다: S. 구니야수 등의 문헌 [Japanese J of Applied Physics, 제 27권 5호, 1988년 5월, 827-829페이지]을 참조한다. 대안적으로 표면 배치는 실리콘 모노옥사이드를 셀 벽 위에 비스듬하게 증발시키는 공지된 처리에 의해 제공된다.
- <53> 표면 배치 처리는 인접한 액정 재료 물질에 정착력을 제공한다. 셀의 벽과 벽 사이에서 분자들은 사용된 재료의 탄성력 특성에 의해서 수축된다. 그 재료는 많은 가능한 구조의 특정 예인 도3에 도시된 것처럼, 서로 평행한 분자층 (20) 위에 그자신을 형성한다. Sc는 디렉터가 층에 한 각도로 놓여진 경사진 위상이므로, 각 분자 디렉터(21)는 그 층두께를 가로질러 변화하는 원뿔 위의 위치로, 원뿔의 표면을 따라 놓여지도록 함으로써 구상될 수 있으며, 각 매크로층 (20)은 종종 갈매기 형상을 한다.
- <54> 층 중심에 인접한 재료를 고려하여, 분자 디렉터 (21)은 그 층의 평면에 놓인다. 적합한 신호의 dc 전압 펄스를 인가하면 디렉터를 원뿔면을 따라 원뿔의 반대측으로 이동시킬 것이다. 이 원뿔면 위의 두 위치 (D1, D2)는 액정 디렉터의 두가지 안정한 상태를 나타내며, 즉 그 재료는 인가된 전기 전압의 제거 시 이들 위치 (D1, D2)의 어느 것에서 머무를 것이다.
- <55> 실제 디스플레이에서, 디렉터는 이러한 이상적인 위치로부터 이동해도 된다. 실용에서는 정보가 디스플레이될 때 항상 그 재료에 ac 바이어스를 인가하는 것이 보통이다. 이 ac 바이어스는 디렉터를 이동하는 효과를 가지며, 디스플레이 외관을 개선할 수 있다. ac 바이어스의 효과는 예를들면 [Proc 4th IDRC 1984 pp 217-220]에 기재되어있다. ac 바이어스를 사용한 디스플레이 어드레싱은 예를들면 GB 특허출원번호 제 90.17316.2, PCT/GB 91/01263. J. R Hughes 및 E P Raynes]에 기재되어있다. ac 바이어스는 열 전극 (15)에 인가된 데이터 파형일 수 있다.
- <56> 도 4는 재료 SCE8의 스위칭 특성을 보여준다. 곡선은 스위칭과 비스위칭 사이의 경계를 표시한 것이며, 스위칭은 라인 위의 펄스 전압 타임 프러덕트에 대해서 일어날 것이다. 도시된 바와 같이, 곡선은 50Hz의 주파수에서 측정된 7.5 볼트의 인가된 ac 바이어스에 대해서 얻어진다.
- <57> 적합한 재료로는 머크 회사로부터 입수할 수 있는 카다로그 참고 SCE8. ZLI-5014-000의 PCT/GB88/01004, WO 89/05025에 리스트된 것이 포함된다.



$$H_1 = M_1 + M_2 + M_3 \quad (1 : 1 : 1)$$

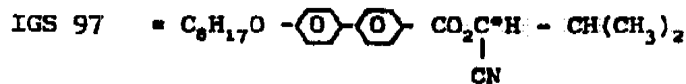
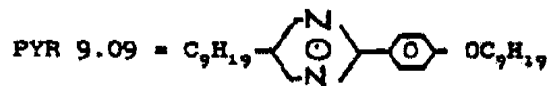
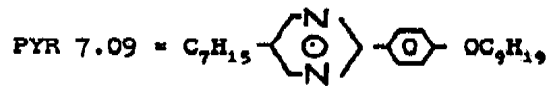
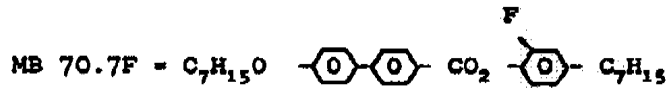
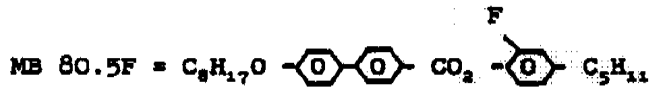
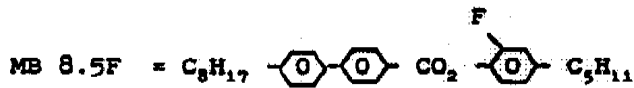


<59> 또 다른 혼합물은 LPM 68 = H1 (49.5%), AS 100 (49.5%), IGS 97 (1%)

<60> HI = MB 8.5F + MB 80.5F + MB 70.7F (1 : 1 : 1)

<61>

AS100 = PYR 7.09 + PYR 9.09 (1 : 2)



<63>

한 종래의 디스플레이에서, (-) 블랭킹 펄스는 차례로 각 라인에 인가되는데, 이 경우 그 라인에 있는 모든 픽셀은 스위치되거나 블랙으로 남아있다. 나중에, 모든 라인이 어드레스될 때까지 차례로 각 라인에 스트로브 파형이 인가된다. 각 라인은 스트로브를 받기 때문에, 적합한 데이터-ON 또는 데이터-OFF 파형은 동시에 각 열에 인가된다. 이것은 한 라인에 있는 각 픽셀이 스트로브 플러스 데이터-ON 또는 스트로브 플러스 데이터-OFF의 결과를 받는다는 것을 의미한다. 이 결과 중의 하나는 한 픽셀을 화이트로 스위치시키도록 배열하고, 다른 결과는 픽셀을 블랙 상태로 남아있도록 한다. 한 라인에서 그렇게 선택된 픽셀은 블랙에서 화이트로 변화하고, 다른 픽셀들은 블랙으로 남아있다. 모든 라인을 블랭크로 만들고 어드레스시키는데 소요되는 타임이 한 프레임 타임이다. 블랭킹과 스트로빙이 반복적으로 순차적으로 인가된다. 순 제로 dc 균형을 유지하기 위해서, 블랭킹 펄스들은 스트로브 펄스들과 dc 균형을 이룬다. 대안적으로 모든 파형은 규칙적으로 극성이 전환된다.

<64>

이러한 종래의 디스플레이 타입은 블랙과 화이트의 두가지 레벨의 그레이 스케일만을 도시할 수 있다.

<65>

시간적 가중에 대한 설명

<66>

주어진 픽셀이 두가지 스위치된 상태를 사용하더라도, 즉 어둡고 (블랙) 밝은 (화이트) 외형을 인가할 수 있고, 프레임 당 각 라인을 두 번 어드레스시킴으로써 네가지 레벨의 그레이 스케일이 제공될 수 있다. 블랙과 화이트 사이의 콘트라스트 레벨 (즉, 그레이)의 외형을 얻기 위해서, 픽셀은 반복적으로 한 주기 (T1) 동안은 블랙으로 스위치되고, 한 주기 (T2) 동안 화이트로 스위치된다. 그러한 스위칭을 제공하는 것은 약 35Hz의 플리커 주파수이며, 작동자는 블랙과 화이트 사이, 콘트라스트 레벨 또는 그레이 스케일을 관찰할 것이다. 그레이의 어둡기는 T1 : T2의 비에 의존할 것이다. T1은 T2와 동일하지 않으며, 네가지 상이한 레벨의 세기, 즉 네가지 레벨의 그레이 스케일이 관찰될 수 있다. 픽셀이 T1 및 T2에 대해 블랙이고 픽셀이 블랙이면, 그 픽셀은 T1과 T2에 대해 화이트이고 그 픽셀은 화이트이다. T1>T2 이면, 그 픽셀이 T1에 대해 블랙이고 T2에 대해 화이트일 때 어두운 그레이가 얻어지며, 그 픽셀은 픽셀이 T1에 대해 화이트이고, T2에 대해 블랙이면 그 픽셀은 밝은 그레이이다. 실용에서, 상이한 레벨의 그레이 스케일 사이의 원하는 비율을 제공하는 것은 어렵다. 짝수값이 필요하지만 얻어지기 어려울지라도, 타임 비 (T2:T4)의 홀수값은 생성하기 아주 쉽다.

<67>

일정한 그레이스케일 타임 어드레싱 시스템의 원리는 도 5를 참고하여 나타내었는데, 도5는 어드레스되는 한 라인에 있는 한 픽셀에서 생성되는 파형을 도면으로 나타낸 것이다.

<68>

도 5에 나타난 바와 같이, 픽셀은 블랭킹 펄스 Vb1에 스위칭된다. 타임 (t1) 후에, 그 픽셀은 스트로브 펄스 (Va1)에 의해서 어드레스된다. t2의 주기가 더 지난후, 블랭킹 펄스 (Vb2)는 다시 그 픽셀을 블랙으로 스위치시킨다. t3의 주기 후, 두 번째 스트로브 펄스 Va2가 그 픽셀을 어드레스시킨다. 추가의 타임 (t4) 후, 블랭킹 펄스 (Vb1)를 인가하고, 그 과정을 반복한다. 블랭킹 펄스 Vb1의 인가 사이의 타임, 즉 t1 + t2 + t3 + t4는 디스플레이의 프레임 타임이다. 스트로브 펄스 (Va1)과 (Va2)는 모두 한 픽셀을 화이트로 스위칭시키고 그것을 블랙으로 남겨둘 수 있다.

<69> 이것은 그 픽셀이 t1과 t3의 경우 항상 블랙임을 의미한다. 그 픽셀은 t2 주기동안 블랙이거나 화이트이고, t4 주기 동안은 블랙 또는 화이트일 수 있다. 주기 t2 및 t4를 변경시킴으로써, 그 픽셀은 블랙과 화이트뿐만 아니라 블랙과 화이트 사이의 임의의 두 개의 그레이 스케일 레벨의 나타남을 가질 수 있다. t1과 t3을 변경시키는 것은 전체 디스플레이 휘도를 변경시킨다.

<70> 다음 표1은 $t_2 > t_4$ 일 때 어드레싱의 상이한 그레이 스케일을 나타낸 것이다.

<71> 표 1

주기	t1	t2	t3	t4	그레이 스케일
상태	블랙	화이트	블랙	화이트	(거의) 화이트
상태	블랙	화이트	블랙	블랙	밝은 그레이
상태	블랙	블랙	블랙	화이트	어두운 그레이
상태	블랙	블랙	블랙	블랙	블랙

<73> 도6은 네 개의 라인을 갖는 디스플레이를 나타내고, 열의 수는 중요하지 않다. 라인 어드레스 타임 주기들의 수는 여덟 개이다. 문자 A는 주어진 라인에 있는 픽셀의 어드레싱을 보여주는데, 이것은 단지 도면일뿐이며, 한 타임 슬롯에 블랭킹과 즉시 스트로빙을 가정한다. L1은 주기 1과 주기 3에서 어드레스되고, L2는 주기 2와 주기 4에서 어드레스되고, L3은 주기 5와 주기 7에서 어드레스되고, L4는 주기 6과 주기 8에서 어드레스된다. 따라서, 한 픽셀은 2 타임 주기에서 블랙이라고 말할 수 있고, 6 주기에서 화이트라고 말할 수 있으며, 즉 그레이 스케일 타임 가중 1:3이다. 그 그레이 스케일은 0/8, 2/8, 6/8, 8/8이다. 즉, 1:3, 및 3:4의 간격이다.

<74> 이것은 그룹에 있는 라인을 어드레싱함으로써, 또 타임 주기를 서브 주기로 불활함으로써 훨씬 더 큰 디스플레이로 확장될 수 있다. 예를들면, 도7은 라인 1+4q, 2+4q, 라인 3+4q, 라인 4+4q (여기서 q는 240라인의 합을 주는 정수, 예를들면 1 내지 60)로서 그룹지어져 있다. 다음에 각 주기를 60개의 서브주기로 나눈다. 라인 237이 주기1의 서브주기 60에서 어드레스될때까지, 라인 1은 주기 1의 서브주기 1에서 어드레스되고, 라인 5 (1+4q, q=1)는 주기 1의 서브주기 2에서 어드레스되고, 라인 9 (1+4q, q=2)는 주기 1의 서브주기 3에서 어드레스되고, 계속이런 식으로 된다. 다음에 라인 2는 주기 2의 서브주기 1, 라인 6...238, 라인 3...239, 라인 4...240 등. 그러나, 그레이 스케일 타임 비는 여전히 1:3이고, 이는 그레이 스케일 레벨의 선형 공간을 제공하지 못한다.

<75> 도8은 12개의 타임 주기의 합에서 여섯 개의 라인 디스플레이의 어드레싱을 보여준다. 라인 L1은 주기 1과 주기6에서 어드레스되고, 다른 라인은 지정한 바와 같이 어드레스된다. 어드레싱 펄스의 위치는 우선 순위 방법으로 이동하도록 나타난다. 이러한 이유는 각 프레임 타임에서 각 라인을 두 번 어드레싱시키는 필요가 있으며, 동시에 두 개의 상이한 라인들을 어드레싱시킬 수 없다. 설명된 1:2 주기는 스냅쇼트이며, 12주기는 디스플레이가 작동하는 하는 동안 반복한다. 각 픽셀은 5 타임 주기를 위한 블랙 상태에 있다고 말할 수 있고, 7 타임주기동안 화이트 상태에 있다고 말할 수 있다. 그레이 스케일 가중은 5:7인데 이는 그레이 스케일 레벨의 선형 공간이 아니다.

<76> 도9는 32 동안 16라인의 어드레싱을 보여주며, 32주기 동안의 스냅쇼트를 나타낸다. 이것은 통상 동일한 최소 간격에 의해서 스트로빙 펄스를 진행하는 블랭킹 펄스를 갖는 1:3의 시간적 가중을 준다. 블랭킹 펄스는 1:2의 타임 가중이 되도록 배치된다. 도시된 바와 같이, 스트로빙 펄스는 8:24, 즉 1:3의 타임비이다. 도 5에 나타난 타임을 취하면, 도9는 $t_1=10; t_2=7; t_3=1; t_4=14$ 가 된다. 이는 다음과 같은 그레이 스케일을 제공한다:

<77>

표 2

화이트의 레벨

bbbb - 32 주기 모두에 대해 블랙	0
bwbb - 25주기는 블랙, 7주기는 화이트	7
bbbw - 18주기는 블랙, 14주기는 화이트	14
bwbw - 11주기는 블랙, 21주기는 화이트	21

<79>

이러한 배치는 21/32의 최대 휘도치를 제공한다.

<80>

이는 확실히 16의 그룹에 16라인을 배치하고, 앞에서 설명한 바와 같이 16 서브주기로 각 주기를 분할함으로써 256 라인 디스플레이로 확장될 수 있다.

<81>

도 10은 블랭킹 펄스 b에 의해서 즉시 진행된 스트로빙 펄스 S와 함께 32 타임 주기에서 16라인의 어드레싱을 보여준다. 디스플레이가 화이트일 수 있는 두 개의 주기는 20 타임 주기와 10 타임 주기이다. 시간적 가중은 따라서 짝수 가중인 10:20, 즉 1:2이다. 최대 휘도는 30/32이다. 그러나, 스트로빙의 바로 전에 블랭킹의 효과는 액정 재료의 스위칭을 하강시키는 것이다.

<82>

스트로빙의 진행에서 라인이 적은 것이 보통이다: 통상 블랭킹은 4 내지 7라인이고, 스위칭 회수를 감소시킨다. 도 10의 배치를 취하고, 블랭킹을 만드는 것은 짝수 가중이 아닌 7:17의 타임 가중을 생성하는 스트로빙의 4라인을 발생시킨다. 최대 휘도는 24/32이다.

<83>

도 11은 32 타임 주기에서 16라인의 어드레싱을 보여준다. 모든 라인에서 한 블랭킹 펄스는 스트로빙의 4라인 앞서며, 다른 블랭킹 펄스는 7라인에 의해서 스트로빙을 앞선다. 그 디스플레이는 14 타임 주기와 7 타임주기, 즉, 짝수 가중인 7:14의 타임 가중에서 화이트일 수 있다. 최대 휘도는 21/32이다.

<84>

네가지 레벨의 그레이 스케일을 갖는 16 라인 4열 매트릭스를 어드레싱하기 위한 파형을 도 12에 나타내었다. 16라인의 4 및 1, 2, 3, 4로 표시된 행에서, 각 행과 열의 교차점은 각각 화이트, 밝은 그레이, 어두운 그레이, 블랙에 대해, 언세이드, 밝은 세이드, 어두운 세이드, 또는 완전 블랙을 나타낸다. 라인 3은 열 1, 2, 3, 4에서 각각 화이트, 밝은 그레이, 어두운 그레이, 및 블랙을 나타내도록 표시되어 있다. 라인(행)에 인가된 파형이 나타내져 있다; 이들은 각 프레임 타임 당 두 번씩 인가된 블랭킹 펄스 -Vb, 및 스트로브 펄스 +Vs를 포함한다. 열 파형은 +/- Vd 펄스이고 각 펄스는 한 타임슬롯 (ts)를 맨나중으로 오게한다. 열 파형의 설명된 패턴은 나타난 디스플레이의 그레이 스케일 패턴을 제공한다. 라인 3의 픽셀 A, B, C, D에서의 생성된 파형이 나타내져있다. 각 결과는 관련 픽셀을 통한 광투과를 보여주는 그래프이고, 픽셀 A는 높은 투광성을 갖는 최고의 타임을 보여주며, 따라서, 가장 밝은 화이트 픽셀이다. 반대로 픽셀 D는 제로 투광이므로 블랙이다.

<85>

16라인 매트릭스의 어드레싱은 어드레싱 라인; 1, 17, 33, 49, - 241; 7, 23, 39, 55, - 242에 의해서 상기에서 설명한 바와 같이 256라인 이상으로 확장될 수 있다. 열의 수를 증가시키면 복잡성에 영향을 주지 않는다.

<86>

16 이상의 열 디스플레이를 어드레싱시키기 위한 한 회로를 도 13에 나타내었다; 이것은 도 1의 라인 드라이버를 수정한 것이며, 열 드라이버에 대해서는 변경시킬 필요가 없다. 도 13에 나타난 바와 같이, 네 개의 라인 드라이버는 (20, 21, 22, 23)을 사용한다. 라인 드라이버 (20)은 라인 1, 5, 9, 13에 접속된 그의 연속 출력을 가지며, 라인 드라이버 (21)은 라인 2, 6, 10, 14에 접속된 그의 연속 출력을 가지며, 라인 드라이버 (22)은 라인 3, 7, 11, 15에 접속된 그의 연속 출력을 가지며, 라인 드라이버 (23)은 라인 4, 8, 12, 16에 접속된 그의 연속 출력을 가진다. 이러한 배치는 모든 구동 출력을 사용하도록 종속접속될 수 있다; 예를들면 64 구동출력을 사용함으로써 256 라인의 어드레싱이 된다.

<87>

변경할 경우, 블랭킹 펄스는 스트로브로 대체된다. 이것은 네개의 상이한 주기의 스위치된 상태를 얻기 위해서 어드레싱의 네 개의 서브프레임을 필요로 한다.

<88>

공간적 가중에 대한 설명

<89>

한 픽셀은 동일하거나 상이한 크기의 여러개의 영역으로 분할된다. 한 픽셀의 명료한 어둡기는 화이트의 영역에 비해서 블랙의 영역과 관련된다. 예를들면, 도 14는 1:2의 비의 2 영역으로 분할된 한 픽셀을 나타낸 것이며, 이는 디스플레이의 연속 라인으로 배치될 수 있는 비율이다. 이것은 블랙과 화이트, 넓은 영역의 블랙과 나머지는 화이트, 넓은 영역의 화이트와 나머지는 블랙의 네가지 그레이 스케일 레벨을 허용한다. 도 15는 총 10레벨을 허용하는 1:2:2:4의 비로 네 영역으로 다시 분할된 픽셀을 나타낸 것이다. 이것은 픽셀 당 두 개의 인접한 라인과 열을 필요로 한다.

<90>

고해상도 디스플레이에서, 한 픽셀의 전체 크기는 25x25 μm 와 같이 아주 작을 수 있으며, 이는 가장 작은 서브픽셀을 제조할 때 어려움의 원인이 될 수 있는 픽셀로 다시 분할된다. 이러한 문제는 서브픽셀의 명료한 크기를 변경시킴으로써 극복할 수 있다. 인접한 서브픽셀에 대한 한 서브픽셀의 크기는 서

브픽셀들의 면적과, 그들의 상대 휘도에 관련된다. 따라서, 이웃보다 더 어두운 가장 작은 서브픽셀을 만들면, 가장작은 서브픽셀이 그의 물리적 크기가 지시하는 것 보다 훨씬 더 작게 나타난다. 이는 주어진 그레이 스케일 레벨에 대해 기대되는 것 보다 약간 큰 면적으로 서브픽셀을 만들 수 있도록 해준다.

<91> 한 서브픽셀의 다른 서브픽셀에 대한 그레이 스케일 레벨 (상대 어둡기)는 도 5에 나타난 블랭킹과 어드레싱 펄스 사이의 타임을 변경시킴으로써 즉, 인접한 라인에서 t_1+t_3 을 변경시킴으로써 변경될 수 있다. 이것은 상이한 그레이 스케일 레벨의 블랙 상태에서 소요된 타임의 길이를 변화시킨다.

<92> 상기에서 설명된 바와 같이, 디스플레이에서 일정한 그레이 스케일 레벨은 시간적 가중만에 의해서 달성될 수 있거나, 공간적 가중과 조합한다. 또한, 공간적 가중은 인접한 서브픽셀의 명료한 크기를 변경시키도록 수정될 수 있다.

<93> 예를들면, 256 그레이 스케일은 다음과 같은 조합에 의해서 제공될 수 있다.

<94> 표 3

시간적 비율 공간적 비율

1:2 1:4:16:64

1:4 1:2:16:32

1:16 1:2:4:8

<96> 선형으로 공간을 둔 그레이 레벨을 생성하는 것은 바람직하지 않을 수 있다. 시선은 휘도의 증분을 일정하게 하는 것에 응답하지 않는다. 인접한 레벨들 사이의 휘도에서 명료한 차이는 어두운 끝에서 스케일의 밝은 끝에서 훨씬 더 작다. (R W G Hunt, Measuring Colour, second edition, published by Ellis Horwood Ltd. 1991).

<97> 본 발명의 특징은 임의의 원하는 가중이 필요한 (순차적이 아님) 순서에서 라인을 어드레싱시킴으로써, 또, 스트로브 분리로 다양한 블랭킹의 사용에 의해서 가중의 임의의 작은 에러로 교정함으로써 달성될 수 있다. $r_1:r_2:r_3:\dots:r_x$ (x 는 그레이 스케일의 비트의 수)의 필요한 시간적 비에 대한 필요한 어드레싱 순서는 M (라인의 수)으로서 교정할 다음 알고리즘으로부터 달성될 수 있다:

<98> $(1; r_2+r_3+\dots+3x+1; r_3+\dots+r_x+1; \dots; r_x+1)$; 첫 번째 브래킷

<99> $(2; r_2+r_3+\dots+3x+2; r_3+\dots+r_x+2; \dots; r_x+2)$; 두 번째 브래킷

<100> $(3; r_2+r_3+\dots+3x+3; r_3+\dots+r_x+3; \dots; r_x+3)$; 세 번째 브래킷

<103> " INDENT="14" ALIGN="JUSTIFIED"/p> $(R; r_2+r_3+\dots+r_x+R; r_3+\dots+r_x+R; \dots; r_x+R)$; R번째 브래킷

<104> R 이 r_i ($i=1$ 내지 x)의 합과 동일한 경우, 또 어드레싱 순서가 첫 번째 R 라인의 첫 번째 브래킷을 따른 다음, 그 순서가 라인의 모든 (M/R) 그룹이 어드레스될 때까지 다음 R 라인 상에서 반복된 다음, 어드레싱 순서가 라인들의 모든 (M/R) 그룹에 대한 두 번째 브래킷을 따르고, 그 순서가 라인의 모든 (M/R) 그룹에 R 번째 브래킷을 따른다. 모듈 R 산수는 R 라인의 관련된 그룹 내에서 숫자 표현을 지키도록 사용된다.

<105> 실제 타임 비율은

<106> $((r_1 \times M/R)+1) : ((r_2 \times M/R)+1) : ((r_{x-1} \times M/R)+1) : ((r_x \times M/R)-(x-1))$

<107> 로 주어진다.

<108> 예를들면, 1:2:4의 원하는 타임 비와 총 14라인을 고려한다. $r_1=1$ 이면, $r_2=2$, $r_3=4$ 이고, ($r_x=r_3=4$), 시간적 비트수 $x=3$, $R=1+2+4=7$, 및 $M=14$ 이다. 라인들의 어드레싱 순서는 R 라인의

첫 번째 그룹

R 라인의 두 번째 그룹

첫 번째 브래킷 1, r_2+r_3+1 , r_3+1 7+1, $7+r_2+r_3+1$, $7+r_3+1$

이고, 이것을 바꾼 값은

첫 번째 브래킷 1, $2+4+1$, $4+1$ 7+1, $7+2+4+1$, $7+4+1$

두 번째 브래킷 2, $2+4+2$, $4+2$ 7+2, $7+2+4+2$, $7+4+2$

세 번째 브래킷 3, $2+4+3$, $4+3$ 7+3, $7+2+4+3$, $7+4+3$

네 번째 브래킷 4, $2+4+4$, $4+4$ 7+4, $7+2+4+4$, $7+4+4$

다섯번째브래킷 5, $2+4+5$, $4+5$ 7+5, $7+2+4+5$, $7+4+5$

여섯번째 브래킷 6, $2+4+6$, $4+6$ 7+6, $7+2+4+6$, $7+4+6$

일곱 번째 브래킷 7, $2+4+7$, $4+7$ 7+7, $7+2+4+7$, $7+4+7$

이다.

이것은 모듈로 전환을 나타내는 어드레싱의 다음 순서를 제공한:

(x>) $x-7:-$

<110>

<111>

<112>

	R라인의 첫 번째 그룹	R라인의 두 번째 그룹
첫 번째 브래킷	1, 7, 5.	8, 14, 12
두 번째 브래킷	2, (8>)1, 6	9, (15>)8, 13
세 번째 브래킷	3, (9>)2, 7	10, (16>)9, 14
네 번째 브래킷	4, (10>)3, (8>)1	11, (17>)10, (15>)8
다섯 번째 브래킷	5, (11>)4, (9>)1	12, (18>)11, (16>)9
여섯 번째 브래킷	6, (12>)5, (10>)3	13, (19>)12, (17>)10
일곱 번째 브래킷	7, (13>)6, (11>)4	14, (20>)13, (18>)11

- <114> 시간적 비는 7:13:22이고, 이것은 1:1.86:3.14이다. 이 어드레싱 순서는 도 16에 설명되어있고, 이 도면에서 진한검정색 네모표시는 어드레싱, 즉 블랭킹 이후의 스트로브이다.
- <115> 실제 타임 비는
- <116> $(1 \times 3 \times 14) + 7 : (2 \times 3 \times 14) + 7 : (4 \times 3 \times 14) - (3 - 1) \times 7$
- <117> 즉, 49 : 91 : 154 (이것은 1 : 1.86 : 3.14이다)
- <118> 로 주어진다.

(57) 청구의 범위

청구항 1

m, n 전극(5,6)에 인가하기 위하여, 다양한 dc 진폭과 신호의 전압 펄스를 포함하는 m 및 n 파형을 발생시키는 단계(11, 12, 13)와,

주어진 m 전극에 따른 각 픽셀을 필요한 상태로 어드레싱시키도록 n 세트의 전극(6)에 두 개의 n-파형 중의 적합한 하나를 인가시키면서(13) 차례로 m 세트의 전극(5)에 있는 각 전극에 m-파형을 인가시킴(12)으로써, 소정의 프레임 타임에서 각 픽셀을 제 1 타임 및 제 2 타임 이상들로 어드레싱시키는 단계를 포착하는 어드레스가 가능한 픽셀들의 $m \times n$ 매트릭스를 제공하도록 스멕틱 액정 재료층(7)을 가로지르는 n 세트의 전극(6)과 m 세트의 전극(5)의 교점에 의해서 형성된 쌍안정성 액정 디스플레이(1)를 멀티플렉스 어드레싱시키는 방법에 있어서,

2 개의 데이터 파형 중의 하나와 조합하여 스트로브 파형(A_1, A_2)의 이전 또는 이후의 블랭킹 파형(b_1, b_2)의 인가에 의한 어드레싱 단계와, 블랭킹과 스트로브 인가사이의 상기 타임은 어드레싱 타임(t_1, t_2)이고,

상이한 그레이 스케일 레벨 사이에 필요한 그레이 스케일 세기 간격을 제공하도록 프레임 타임 내에 각 픽셀을 어드레싱시키는 상대적 어드레싱 타임(t_1, t_3)과 상대적 타임(t_2, t_4)을 변화시키는 단계를 포함함을 특징으로 하는 쌍안정성 액정 디스플레이를 멀티플렉스 어드레싱시키는 방법.

청구항 2

제 1항에 있어서, 상기 블랭킹 파형은 두 개의 데이터 파형을 조합하여 스트로브 펄스로 교체된 것인 쌍안정성 액정 디스플레이를 멀티플렉스 어드레싱시키는 방법.

청구항 3

제 1항에 있어서, 상기 픽셀들은 완전 픽셀들이나 쌍안정성 액정 디스플레이를 멀티플렉스 어드레싱시키는 방법.

청구항 4

제 1항에 있어서, 상기 픽셀들은 동일하거나 상이한 크기의 두 개 이상의 서브픽셀의 조합에 의해서 형성되는 쌍안정성 액정 디스플레이를 멀티플렉스 어드레싱시키는 방법.

청구항 5

제 1항에 있어서, 전극 1내지 M의 어드레싱 순서는,

전극 R.y+(1 내지 R) ($y=0, 1, 2, 3, \dots, (M/R)-1$)의 경우 ($1; r_2+r_3+\dots+r_x+1; r_3+\dots+r_x+1; \dots; r_x+1$),

전극 $1+[R.y+(1 \text{ 내지 } R)]$ ($y=0, 1, 2, 3, \dots, (M/R)-1$)의 경우 ($2; r_2+r_3+\dots+r_x+2; r_3+\dots+r_x+2; \dots; r_x+2$),

전극 $2+[R.y+(1 \text{ 내지 } R)]$ ($y=0, 1, 2, 3, \dots, (M/R)-1$)의 경우 ($3; r_2+r_3+\dots+r_x+3; r_3+\dots+r_x+3; \dots; r_x+3$),

전극 R.y+(1 내지 R) ($y=0, 1, 2, 3, \dots, (M/R)-1$)의 경우 ($R; r_2+r_3+\dots+r_x+R; r_3+\dots+r_x+R; \dots; r_x+R$)에 의해서 주어지며, $r_1; r_2; r_3; r_x$ (x 는 그레이 스케일의 비트수)이고, R은 r_i (i 가 1 내지 x 인 경우)의 합인, 쌍안정성 액정 디스플레이를 멀티플렉스 어드레싱시키는 방법.

청구항 6

제 4항에 있어서, 상기 인접한 서브픽셀들 사이의 단위 면적당 상대적 세기가 상이한 쌍안정성 액정 디스플레이를 멀티플렉스 어드레싱시키는 방법.

청구항 7

어드레싱가능한 픽셀의 m, n 매트릭스를 선택적으로 형성할 수 있도록 배치된 한쪽 벽 위(2)의 m 세트의 전극(5)과 다른 벽 위(3)의 n 세트의 전극(6)인 두 벽 사이에 함유된 강유전 스메틱 액정 재료층(7)을 포함하는 액정 셀과(1),

드라이버 회로(12, 13)를 통해서 m 및 n 세트의 전극들(5, 6)에 상기 파형들을 인가하고 연속 타임 슬롯(ts)에서 다양한 dc 진폭과 신호의 전압 펄스를 포함하는 m 및 n 파형들을 발생시키기 위한 파형 발생기들(11)과,

m 및 n 파형들의 인가를 제어하여서 각 픽셀이 소정의 프레임 타임에서 제 1 타임 및 제 2 이상의 타임들로 어드레싱되고, 원하는 디스플레이 패턴이 얻어지도록하는 수단(11)을 포함하는 멀티플렉스 어드레싱된 액정 디스플레이에 있어서,

상기 어드레싱은 2개의 데이터 파형중 하나와 조합하여 스트로브 파형의 이전 또는 이후의 블랭킹 파형의 인가에 의해 이루어지고, 블랭킹과 스트로브의 인가 사이의 상기 타임은 어드레싱 타임이며,

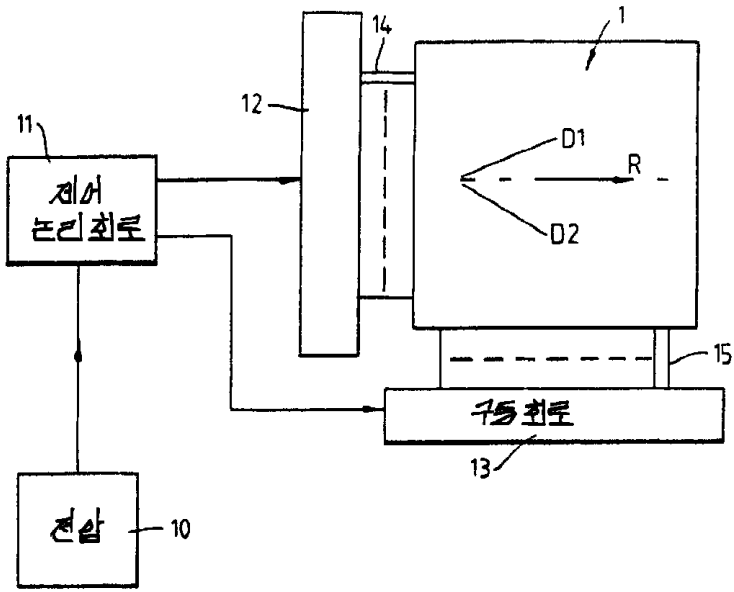
상이한 그레이스케일 레벨들 사이의 요구되는 그레이스케일 세기 간격을 제공하기 위하여 상기 프레임 타임내의 각 픽셀을 어드레싱하는 상기 어드레싱 타임 및 상대적 타임들을 변화시키는 것을 특징으로 하는 멀티플렉스 어드레싱된 액정 디스플레이.

요약

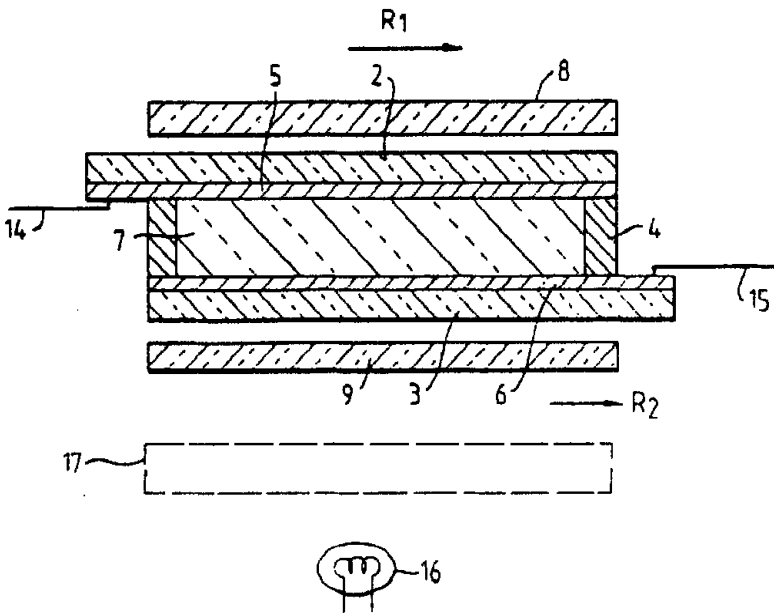
본 발명은 일정한 공간의 그레이 스케일 레벨을 갖는 강유전 액정 디스플레이를 제공한다. 본 발명은 두 개의 셀 벽 사이에 한층의 키랄 스메틱 액정 재료에 의해서 형성된 쌍안정성 강유전 액정 디스플레이를 사용한다. 셀 벽은 행과 열 전극을 운반하여 어드레싱가능한 픽셀의 x, y 매트릭스를 제공하며, 쌍안정성 작동을 제공하도록 표면처리된다. 각 픽셀은 그레이 스케일을 위한 공간적 가중을 제공함으로써 서브픽셀들로 분할될 수 있다. 그레이 스케일의 시간적 가중은 타임 T1의 어두운 상태와 타임 T2의 밝은 상태에 픽셀을 스위칭시킴으로써 얻어진다. T1과 T2가 동일하지 않으면, 어두움, 어두운 그레이, 밝은 그레이 및 밝음의 네 개의 상이한 그레이 스케일이 얻어질 수 있다. 본 발명은 한 프레임 타임당 두 번 이상 각 픽셀을 어드레싱시킴으로써 그레이 스케일 레벨의 필요한 일정한 공간을 제공한다. 다음에 각 픽셀이 각 프레임 타임 당 두 번 이상 블랭크되고, 적어도 네 개의 상이한 타임주기의 블랭킹과 스트로브 사이의 상대 타임들은 다양하여 원하는 그레이 스케일 레벨을 제공한다. 시간적 가중과 공간적 가중을 조합함으로써, 얻어질 수 있는 그레이 스케일의 수를 증가시킬 수도 있다. 또한, 인접한 서브픽셀들의 상대적 세기는 가장 작은 서브픽셀의 명료한 크기를 변경시키도록 조정될 수 있는데, 이것은 제조의 한계에 가까운 크기의 서브픽셀을 만들 때 유용하다.

대표도**도1****도면**

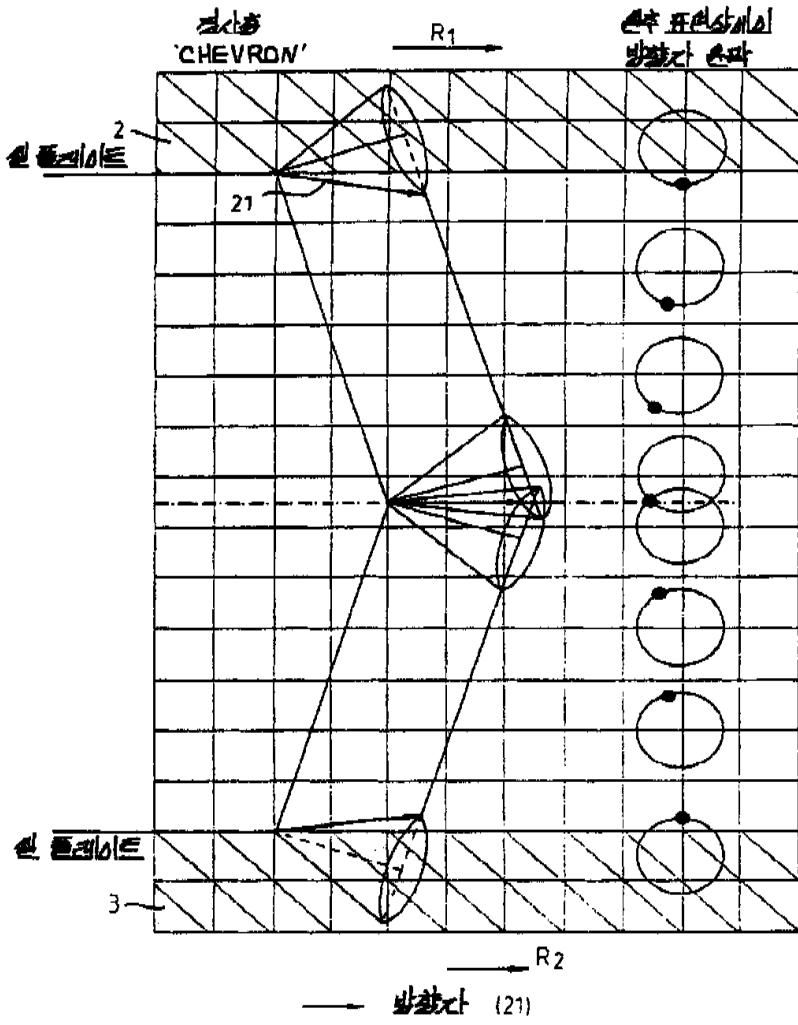
도면1



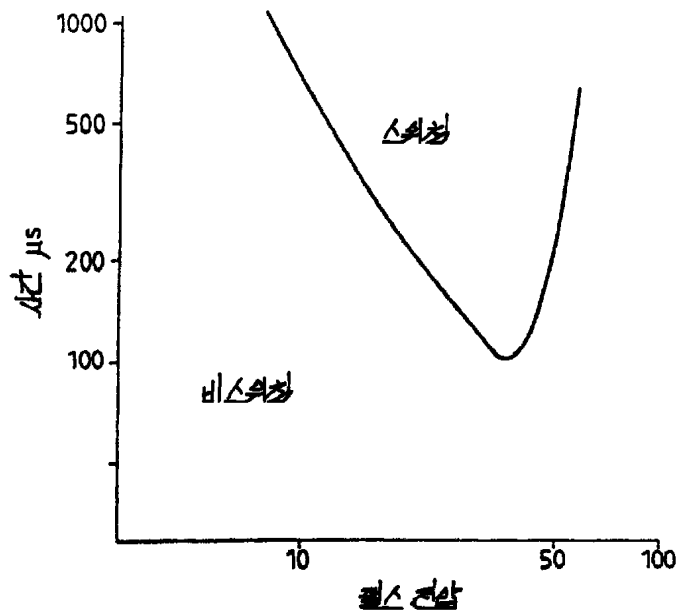
도면2



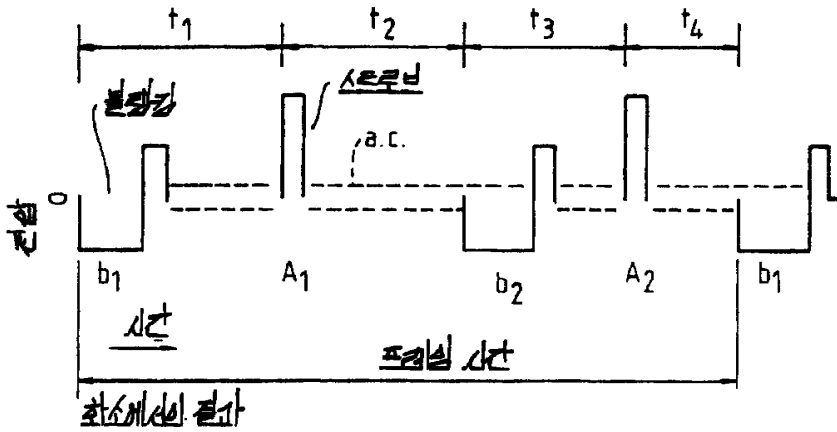
도면3



도면4



도면5



도면6

라인	12345678	시간 주기
1	A-A-----	
2	-A-A-----	
3	-----A-A-	
4	-----A-A	

도면7

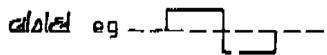
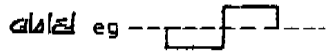
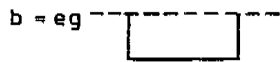
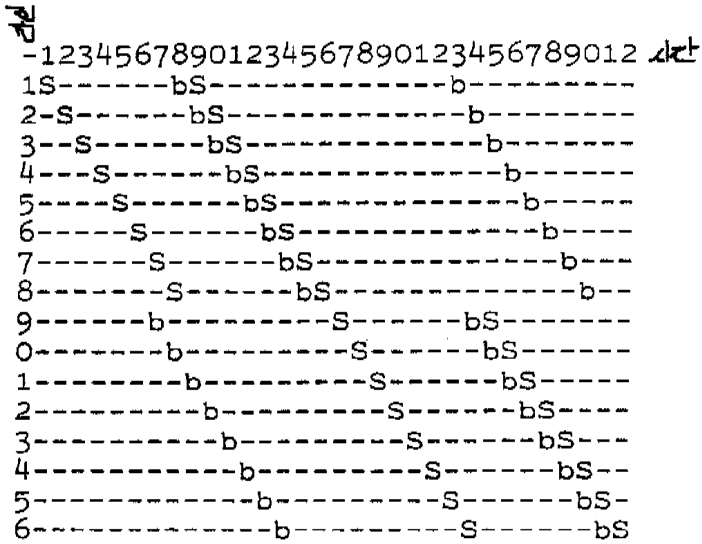
시간 11....16021....16031....36041....46051....56061....66071....76081....860

라인								
1 + 4q	A		A					
2 + 4q		A		A				
3 + 4q					A		A	
4 + 4q						A		A

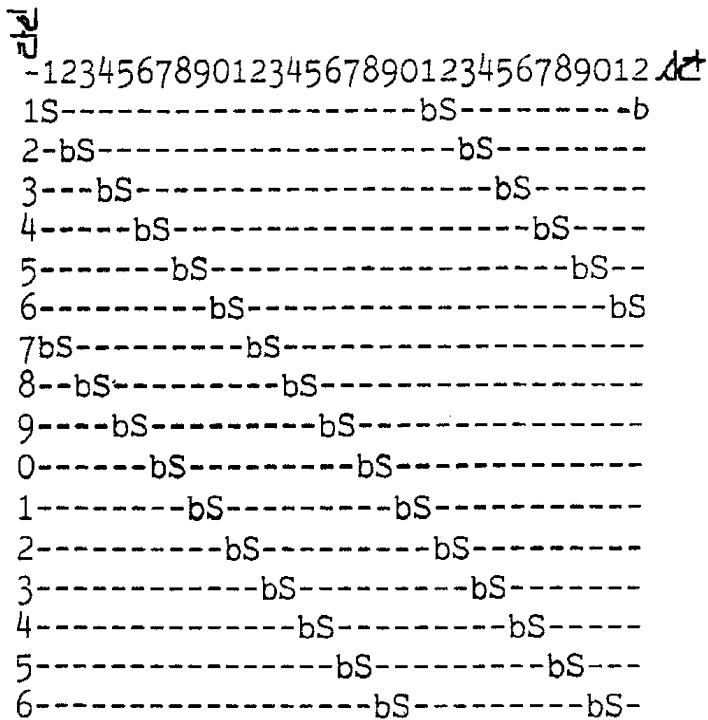
도면8

라인	123456789012	시간 주기
1	A-----A-----	
2	-----A-----A--	
3	-A-----A----	
4	--A-----A----	
5	-----A-----A	
6	---A-----A-	

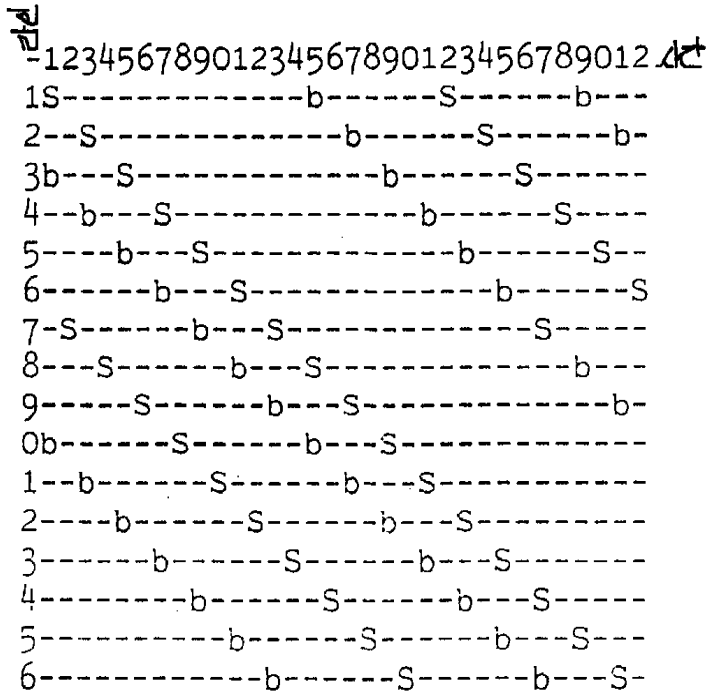
도면9



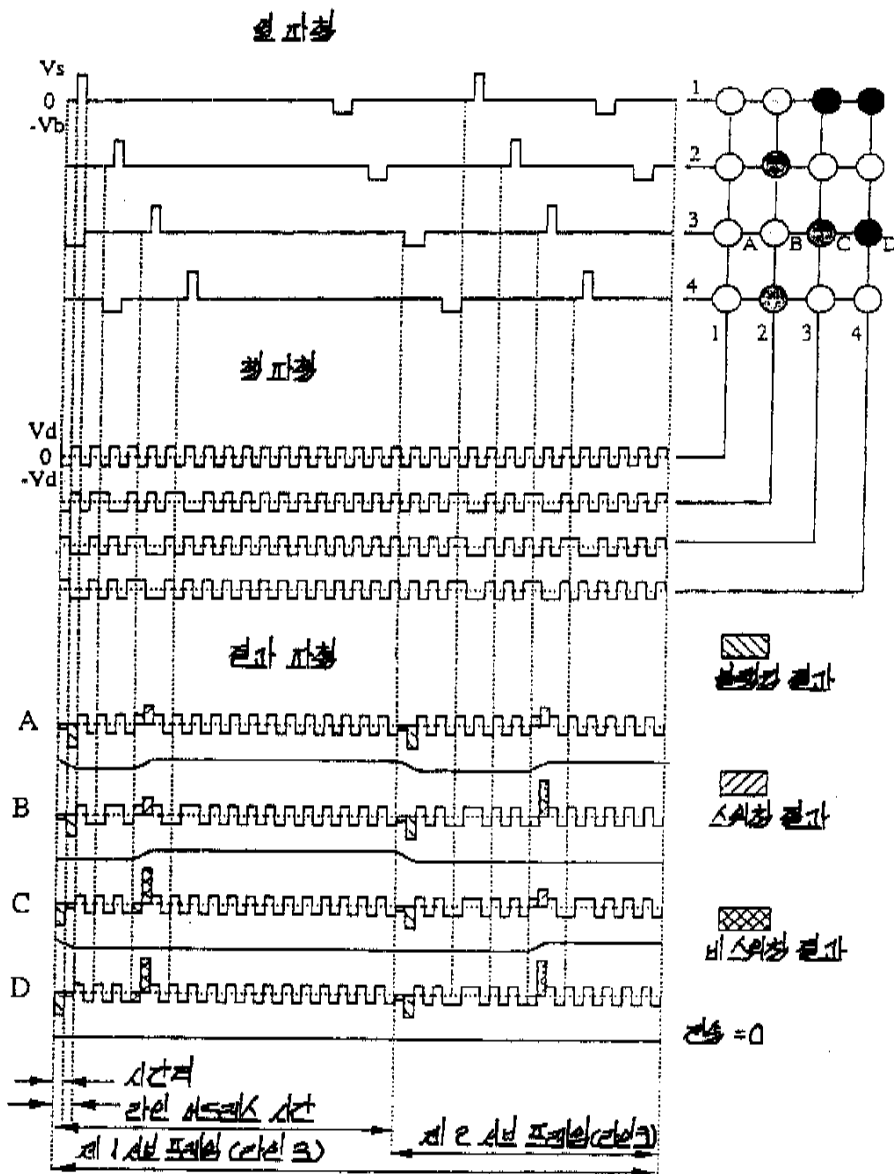
도면10



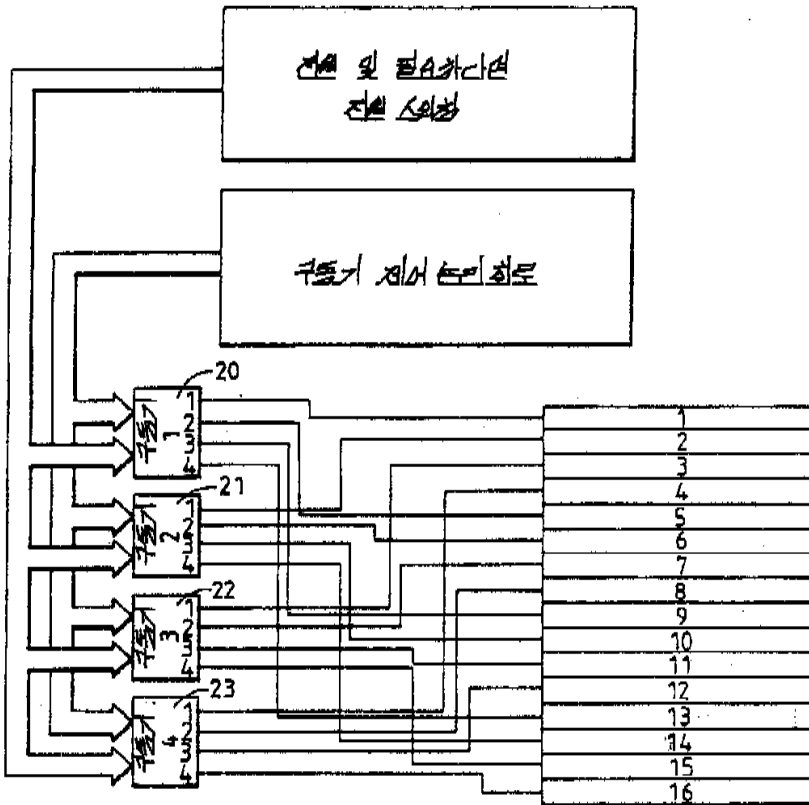
도면11



도면 12



도면13



구동기(1-4)는 전압비가 52 또는 64 출력 LCD용 구동기 (예컨대 HV 77)이다.
 이개의 전압 레벨 출력을 얻기 위하여 전압 스위칭 기술을 사용하는 것이 가능하다. A급한 구동기 출력(예, HV 77)이 사용되면, 256개의 디스플레이는 4개의 일 구동기만을 사용한다.)의 모두를 사용하기 위해, 이 16개의 일 디스플레이는 적절로 될수 있다.
 주어진 구동기의 숫자를 증가시키거나 또는 4개 구동기의 그룹을 함께 적절로 함으로써 보다 큰 디스플레이가 구동될 수 있다.

도면14



도면 15

1	2
2	4

도면 16

