

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5458821号
(P5458821)

(45) 発行日 平成26年4月2日(2014.4.2)

(24) 登録日 平成26年1月24日(2014.1.24)

(51) Int.Cl.		F I			
HO 1 G	4/12	(2006.01)	HO 1 G	4/12	3 4 9
HO 1 G	2/06	(2006.01)	HO 1 G	4/12	3 5 8
HO 1 G	4/30	(2006.01)	HO 1 G	1/035	C
			HO 1 G	4/30	3 0 1 E

請求項の数 1 (全 9 頁)

(21) 出願番号	特願2009-262024 (P2009-262024)	(73) 特許権者	000003067
(22) 出願日	平成21年11月17日(2009.11.17)		T D K株式会社
(65) 公開番号	特開2011-108827 (P2011-108827A)		東京都港区芝浦三丁目9番1号
(43) 公開日	平成23年6月2日(2011.6.2)	(74) 代理人	100088155
審査請求日	平成24年6月11日(2012.6.11)		弁理士 長谷川 芳樹
		(74) 代理人	100113435
			弁理士 黒木 義樹
		(74) 代理人	100124062
			弁理士 三上 敬史
		(74) 代理人	100145012
			弁理士 石坂 泰紀
		(72) 発明者	吉井 彰敏
			東京都中央区日本橋一丁目13番1号 T D K株式会社内

最終頁に続く

(54) 【発明の名称】 積層セラミックコンデンサ

(57) 【特許請求の範囲】

【請求項 1】

複数の誘電体層と複数の内部電極とが交互に積層されてなる素体を有する積層セラミックコンデンサであって、

前記素体の上部には、前記複数の誘電体層が直接積層されてなる外装部が形成されており、

高さ寸法を T、前記外装部の高さ方向の外装厚みを T f、前記誘電体層の比誘電率を r としたときに、 $T f / T > 0.1$ 、 $300 < r < 2800$ を満たすことを特徴とする積層セラミックコンデンサ。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、積層セラミックコンデンサを基板に実装する積層セラミックコンデンサの実装構造及び積層セラミックコンデンサに関するものである。

【背景技術】

【0002】

従来における積層セラミックコンデンサの実装構造としては、例えば特許文献1, 2に記載されているものが知られている。特許文献1に記載の実装構造は、複数のセラミックコンデンサを回路基板上に並ぶように配置し、各セラミックコンデンサの誘電体層で発生して回路基板に伝達される振動がほぼ逆相関係となるように構成することにより、回路基

板に発生する振動音を低減するというものである。

【0003】

特許文献2に記載の実装構造は、コンデンサ本体の両端にそれぞれ断面L字形状の金属端子を取り付けてリップルコンデンサを構成し、コンデンサ本体を基板表面より浮かすように各金属端子を基板に半田付けすることにより、コンデンサ本体のリップルによる振動を直接基板に伝搬させないようにして振動音を抑圧するというものである。

【先行技術文献】

【特許文献】

【0004】

【特許文献1】特開2002-232110号公報

10

【特許文献2】特開2004-153121号公報

【発明の概要】

【発明が解決しようとする課題】

【0005】

しかしながら、上記特許文献1に記載のものでは、複数のセラミックコンデンサを回路基板に実装する必要があるため、回路基板のコンデンサ実装面積が全体的に大きくなってしまふ。また、上記特許文献2に記載のものでは、コンデンサ本体を基板表面から浮かすようにリップルコンデンサを基板に実装するため、リップルコンデンサの高さ寸法が大きくならざるを得ず、高さ方向に制限のある実装構造には不向きである。

【0006】

20

本発明の目的は、基板のコンデンサ実装面積を大きくしたり、コンデンサを基板から浮かすように実装すること無く、基板に発生する振動音を低減することができる積層セラミックコンデンサの実装構造及び積層セラミックコンデンサを提供することである。

【課題を解決するための手段】

【0007】

本発明者等は、積層セラミックコンデンサを基板に実装した際に生じる振動音について鋭意追究を重ねた結果、コンデンサの幅寸法と基板のランドにおけるコンデンサの幅寸法に対応する寸法との関係、コンデンサの高さ寸法と素体の外装厚みとの関係、誘電体層の比誘電率、基板の実装面に対する内部電極の配置方向を適切に規定することにより、振動音の発生を低減することができるという事実を見出し、本発明を完成させるに至った。

30

【0011】

即ち、本発明は、複数の誘電体層と複数の内部電極とが交互に積層されてなる素体を有する積層セラミックコンデンサであって、素体の上部には、複数の誘電体層が直接積層されてなる外装部が形成されており、高さ寸法を T 、外装部の高さ方向の外装厚みを T_f 、誘電体層の比誘電率を r としたときに、 $T_f / T > 0.1$ 、 $300 < r < 2800$ を満たすことを特徴とするものである。

【0012】

このような本発明の積層セラミックコンデンサを基板に実装する際に、積層セラミックコンデンサの幅寸法を W 、基板のランドにおける積層セラミックコンデンサの幅寸法に対応する方向の寸法を W_p としたときに、 $0.6 < W_p / W < 1.0$ を満たすようなランドを有する基板を使用することにより、上述したように、複数の積層セラミックコンデンサを基板に実装するために基板のコンデンサ実装面積を大きくしたり、積層セラミックコンデンサを基板から浮かすように基板に実装しなくても、基板に発生する振動音を低減することができる。

40

【発明の効果】

【0013】

本発明によれば、基板のコンデンサ実装面積を大きくしたり、積層セラミックコンデンサを基板から浮かすように実装すること無く、基板に発生する振動音を低減することができる。これにより、不快な振動音が抑圧された高品質の電気機器を提供することが可能となる。

50

【図面の簡単な説明】

【0014】

【図1】本発明に係わる積層セラミックコンデンサの実装構造の一実施形態を示す断面図である。

【図2】図1に示した積層セラミックコンデンサの実装構造の分解斜視図である。

【図3】誘電体層の比誘電率 ϵ_r と音鳴き及び容量との関係についての評価結果を示す表である。

【図4】 T_f / T 比と音鳴き及び容量との関係についての評価結果を示す表である。

【図5】回路基板に対する内部電極の配置方向と音鳴き及び容量との関係についての評価結果を示す表である。

【図6】 W_p / W 比と音鳴き及び固着強度との関係についての評価結果を示す表である。

【図7】積層セラミックコンデンサの固着強度を評価する方法を示す概略図である。

【発明を実施するための形態】

【0015】

以下、本発明に係わる積層セラミックコンデンサの実装構造及び積層セラミックコンデンサの好適な実施形態について、図面を参照して詳細に説明する。

【0016】

図1は、本発明に係わる積層セラミックコンデンサの実装構造の一実施形態を示す断面図であり、図2は、図1に示した積層セラミックコンデンサの実装構造の分解斜視図である。各図において、本実施形態に係わる積層セラミックコンデンサ1は、回路基板2に実装される。

【0017】

積層セラミックコンデンサ1は、複数の誘電体層3、複数の内部電極4A及び複数の内部電極4Bからなる直方体状のコンデンサ素体5を有している。コンデンサ素体5は、内部電極4A、4Bが誘電体層3を介して交互に積層されてなる構造を有している。内部電極4Aは、コンデンサ素体5の一端面に引き出されており、内部電極4Bは、コンデンサ素体5の他端面に引き出されている。コンデンサ素体5の上部には、複数の誘電体層3が直接積層されてなる外装部（フタ部）6が形成されている。

【0018】

誘電体層3は、例えばチタン酸バリウム ($BaTiO_3$) を主成分とする層であり、 $BaTiO_3$ を含むセラミックグリーンシートを焼成して形成される。内部電極4A、4Bは、例えばNi、Pd、Ag-Pd、CuあるいはCu合金を主成分とする金属材料で形成されている。

【0019】

コンデンサ素体5の一端側には、各内部電極4Aと電氣的に接続される端子電極7Aが設けられている。端子電極7Aは、コンデンサ素体5の一端面とコンデンサ素体5の各側面の一端部分とを覆うように形成されている。コンデンサ素体5の他端側には、各内部電極4Bと電氣的に接続される端子電極7Bが設けられている。端子電極7Bは、コンデンサ素体5の他端面とコンデンサ素体5の各側面の他端部分とを覆うように形成されている。

【0020】

端子電極7Aは、特に図示はしないが、例えばCu、Ni、Ag-Pd、Agを主成分とする基部層と、この基部層上に形成されたNiめっき層と、このNiめっき層上に形成されたSnめっき層とからなる3層構造を有している。

【0021】

回路基板2の実装面2aには、1対の矩形状のランド（パッド）8が形成されている。積層セラミックコンデンサ1は、端子電極7A、7Bが各ランド8に電氣的及び機械的に接続（接合）されるように半田付けで実装される。このとき、例えばメタルマスクを用いて各ランド8にクリーム半田を塗布した状態で、積層セラミックコンデンサ1を各ランド8上に載せ、その後で回路基板2をリフロー炉に通炉することで半田を溶融固定する。

10

20

30

40

50

【 0 0 2 2 】

以上のような積層セラミックコンデンサ 1 の実装構造において、積層セラミックコンデンサ 1 の端子電極 7 A , 7 B に交流電圧を印加すると、積層セラミックコンデンサ 1 が電歪振動を起こし、この振動が回路基板 2 に伝わり、積層セラミックコンデンサ 1 の振動と回路基板 2 の振動とが共振して共振音（振動音）が発生することがある。

【 0 0 2 3 】

そこで、本実施形態では、そのような不具合を回避するために、回路基板 2 の実装面 2 a に対する内部電極 4 A , 4 B の配置方向、積層セラミックコンデンサ 1 の寸法とランド 8 の寸法及び位置との関係、誘電体層 3 の比誘電率を以下のように規定している。

【 0 0 2 4 】

即ち、積層セラミックコンデンサ 1 は、内部電極 4 A , 4 B が回路基板 2 の実装面 2 a に対して平行に配置されるように各ランド 8 に実装されている。このとき、例えば積層セラミックコンデンサ 1 の上下面にマーキングを施しておき、積層セラミックコンデンサ 1 を回路基板 2 に実装する際にマーキングを読み取ることで、内部電極 4 A , 4 B を容易に且つ確実に回路基板 2 の実装面 2 a に対して平行に配置することができる。

【 0 0 2 5 】

また、積層セラミックコンデンサ 1 の高さ寸法を T 、積層セラミックコンデンサ 1 の幅寸法を W 、ランド 8 における積層セラミックコンデンサ 1 の幅寸法 W に対応する方向の寸法を W_p 、素体 2 の外装部 6 の厚みを T_f 、誘電体層 3 の比誘電率を ϵ_r としたときに、

$$T_f / T > 0.1 \quad \dots (A)$$

$$300 < \epsilon_r < 2800 \quad \dots (B)$$

$$0.6 < W_p / W < 1.0 \quad \dots (C)$$

を満足している。

【 0 0 2 6 】

また、積層セラミックコンデンサ 1 と回路基板 2 との固着強度を高めるためには、積層セラミックコンデンサ 1 の長さ寸法を L 、各ランド 8 の外側端間の距離を L_d としたときに、

$$L_d / L > 1.0$$

を満足することが好ましい。

【 0 0 2 7 】

次に、上記の各種パラメータや内部電極の配置方向を種々変えて実験を行い、積層セラミックコンデンサの実装構造を評価した結果について説明する。

【 0 0 2 8 】

なお、実験で使用した積層セラミックコンデンサの寸法は、長さ L : 3.2 mm × 幅 W : 2.5 mm である。高さ寸法 T については、2.7 mm 以下の範囲で種々変えている。また、回路基板としては、寸法が長さ : 100 mm × 幅 : 40 mm × 厚み : 1.6 mm であり、材質が FR4 であるものを使用した。

【 0 0 2 9 】

(1) 誘電体層の比誘電率 ϵ_r と音鳴き及び容量との関係

図 3 に示すように、 T_f / T 比を 0.128 とし、内部電極の配置方向を回路基板の実装面に対して平行とすると共に、誘電体層の比誘電率 ϵ_r を 250 ~ 3000 の範囲で種々変えて、回路基板に発生する音圧を測定して音鳴き（共振音）を評価し、更に積層セラミックコンデンサの容量を評価した。

【 0 0 3 0 】

音圧測定方法としては、FAV-3 簡易型無響箱（国洋電気工業製）、信号発生器、確認用のオシロスコープ及び解析ソフト DS-0221（小野測器製）を用い、無響箱内にマイク及びサンプル（コンデンサが実装された回路基板）を入れ、サンプルをマイクから 5 cm 離して配置した状態で、信号発生器によって周波数 : 1 kHz、0.5 kHz 刻み、DC バイアス : 20 V という発振条件で交流電圧を印加し、その時に回路基板に発生する音圧を測定した。

10

20

30

40

50

【 0 0 3 1 】

このときの測定・評価結果は、図3に示す通りである。誘電体層の比誘電率 ϵ_r が高くなるに従って、音圧が高くなっている。この理由としては、誘電体層の比誘電率 ϵ_r が高くなるほど、コンデンサから回路基板に振動が伝わり易くなるためであると考えられる。なお、音圧の評価基準としては、50 dB未満を「○」、50 dB以上60 dB未満を「△」、60 dB以上を「×」としている。図3に示す結果から、回路基板に生じる音鳴きを抑制するためには、誘電体層の比誘電率 ϵ_r を2800以下とするのが効果的であることが分かる。また、図3に示す結果から、必要最低限のコンデンサ容量を確保するためには、誘電体層の比誘電率 ϵ_r を300以上とするのが効果的であることが分かる。以上により、上記の(B)式が導き出される。

10

【 0 0 3 2 】

(2) T_f / T 比と音鳴き及び容量との関係

図4に示すように、誘電体層の比誘電率 ϵ_r を2150とし、内部電極の配置方向を回路基板の実装面に対して平行とすると共に、積層セラミックコンデンサの高さ寸法 T を2300~2700 μm の範囲で種々変え、素体の外装部の厚み T_f を220~420 μm の範囲で種々変えることで、 T_f / T 比を種々変えて、回路基板に発生する音圧を測定して音鳴きを評価し、更に積層セラミックコンデンサの容量を評価した。

【 0 0 3 3 】

このときの測定・評価結果は、図4に示す通りである。 T_f / T 比が高くなるに従って、音圧が低くなっている。この理由としては、素体の外装部の厚み T_f が厚くなるほど、コンデンサから回路基板に振動が伝わりにくくなるためであると考えられる。なお、音圧の評価基準は、上記と同様である。図4に示す結果から、回路基板に生じる音鳴きを抑制するためには、 T_f / T 比を0.1よりも大きくするのが効果的であることが分かる。つまり、上記の(A)式が導き出される。

20

【 0 0 3 4 】

(3) 回路基板に対する内部電極の配置方向と音鳴き及び容量との関係

図5に示すように、誘電体層の比誘電率 ϵ_r を2500, 2150, 2400とし、 T_f / T 比を0.071, 0.128, 0.060とすると共に、内部電極の配置方向を回路基板の実装面に対して平行にした場合と、内部電極の配置方向を回路基板の実装面に対して垂直にした場合とで、回路基板に発生する音圧を測定して音鳴きを評価し、更に積層セラミックコンデンサの容量を評価した。

30

【 0 0 3 5 】

このときの測定・評価結果は、図5に示す通りである。3つの条件いずれについても、内部電極の配置方向を回路基板の実装面に対して平行にした場合は、内部電極の配置方向を回路基板の実装面に対して垂直にした場合に比べて音圧が低くなっている。この理由としては、内部電極の配置方向を回路基板の実装面に対して平行にすると、コンデンサから回路基板に振動が伝わりにくくなるためであると考えられる。なお、音圧の評価基準は、上記と同様である。図5に示す結果から、回路基板に生じる音鳴きを抑制するためには、内部電極が回路基板の実装面に対して平行となるようにコンデンサを回路基板に実装するのが効果的であることが分かる。

40

【 0 0 3 6 】

(4) W_p / W 比と音鳴き及び固着強度との関係

図6に示すように、内部電極の配置方向を回路基板の実装面に対して平行とすると共に、ランドにおけるコンデンサの幅寸法 W に対応する方向の寸法 W_p を1250~3300 μm の範囲で種々変えることで、 W_p / W 比を種々変えて、回路基板に発生する音圧を測定して音鳴きを評価し、更に回路基板に対するコンデンサの固着強度を評価した。このとき、誘電体層の比誘電率 ϵ_r は2150、層間厚みは4.0 μm 、層数は340、コンデンサの幅寸法 W は2500 μm である。

【 0 0 3 7 】

固着強度試験を行うときは、例えば図7に示すように、コンデンサ11を回路基板12

50

に実装した状態で、超硬の加圧治具 13 をコンデンサ 11 の側面に向けて 30 mm/min の速度で移動させて、加圧治具 13 によりコンデンサ 11 を加圧する。このとき、10 N の荷重でコンデンサ 11 が破壊するか否かによって固着強度を評価する。

【0038】

このときの測定・評価結果は、図 6 に示す通りである。 W_p / W 比が 1.0 を越えると、音圧が高くなっている。この理由としては、 W_p / W 比が高くなるに従って、コンデンサから回路基板に振動が伝わり易くなるためであると考えられる。なお、音圧の評価基準は、上記と同様である。図 6 に示す結果から、回路基板に生じる音鳴きを抑制するためには、ランドの寸法 W_p を 1.0 以下にするのが効果的であることが分かる。また、図 6 に示す結果から、回路基板に対するコンデンサの最低限の固着強度を確保するためには、 W_p / W 比を 0.6 以上とするのが効果的であることが分かる。以上により、上記の (C) 式が導き出される。

10

【0039】

以上のように本実施形態にあつては、内部電極 4A, 4B が回路基板 2 の実装面 2a に対して平行となるように積層セラミックコンデンサ 1 を回路基板 2 の各ランド 8 に実装すると共に、上記の (A) 式 ~ (C) 式を満足するようにしたので、積層セラミックコンデンサ 1 の容量、積層セラミックコンデンサ 1 と回路基板 2 との固着強度を確保しつつ、回路基板 2 に発生する不快共振音 (音鳴き) を低減することができる。これにより、音鳴きを抑圧するために、回路基板 2 のコンデンサ実装面積を大きくして多くの積層セラミックコンデンサ 1 を実装したり、或いは金属端子を用いて積層セラミックコンデンサ 1 を実装面 2a から浮かすように回路基板 2 に実装しなくて済む。その結果、積層セラミックコンデンサ 1 の積層構造を小型化することが可能となる。

20

【0040】

なお、本発明は、上記実施形態に限定されるものではない。例えば、上記実施形態では、回路基板 2 の実装面 2a に設けられるランド 8 の形状を矩形状としたが、ランド 8 の形状としては、略矩形状や円形状等であっても良い。

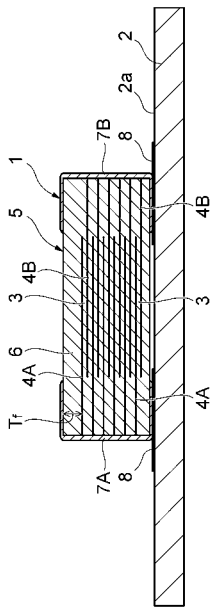
【符号の説明】

【0041】

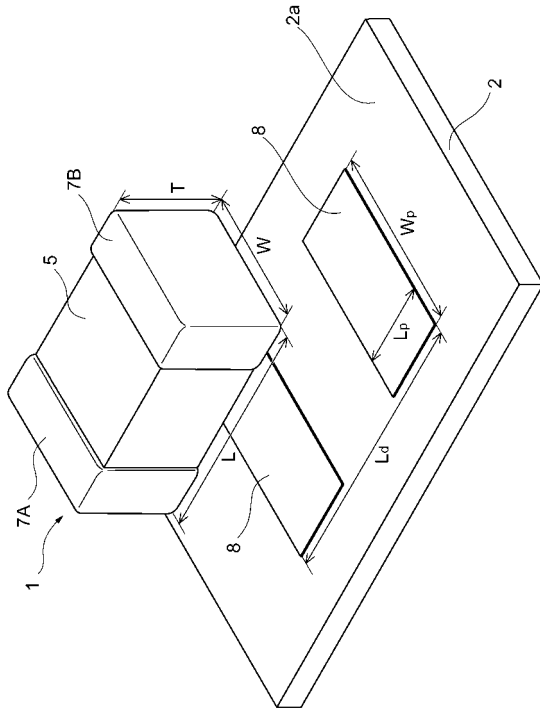
1 ... 積層セラミックコンデンサ、2 ... 回路基板、2a ... 実装面、3 ... 誘電体層、4A, 4B ... 内部電極、5 ... コンデンサ素体、6 ... 外装部、8 ... ランド。

30

【 図 1 】



【 図 2 】



【 図 3 】

実験No.	誘電率	層間厚み	層数	T厚み	T寸法	T _f /T比	集装方向	音圧dB (2~4kHz)	音圧dB (6~8kHz)	音	容量
1	3000	4.0	340	320	2500	0.128	平行	56	61	△ x	○
2	2800	4.0	340	320	2500	0.128	平行	55	59	△△	○
3	2500	4.0	340	320	2500	0.128	平行	53	58	△△	○
4	2400	4.0	340	320	2500	0.128	平行	53	59	△△	○
5	2150	4.0	340	320	2500	0.128	平行	51	56	△△	○
6	1500	4.0	340	320	2500	0.128	平行	49	54	○△	○
7	1000	4.0	340	320	2500	0.128	平行	47	53	○△	○
8	750	4.0	340	320	2500	0.128	平行	46	52	○△	△
9	500	4.0	340	320	2500	0.128	平行	44	50	○△	△
10	300	4.0	340	320	2500	0.128	平行	40	48	○○	△
11	250	4.0	340	320	2500	0.128	平行	40	47	○○	x

【 図 4 】

実験No.	誘電率	層間厚み	層数	T厚み	T寸法	T _f /T比	集装方向	音圧dB (2~4kHz)	音圧dB (6~8kHz)	音	容量
12	2150	4.0	340	420	2700	0.156	平行	47	53	○△	○
13	2150	4.0	340	320	2500	0.128	平行	51	56	△△	○
14	2150	4.0	340	245	2350	0.104	平行	53	58	△△	○
15	2150	4.0	340	220	2300	0.096	平行	54	60	△ x	○

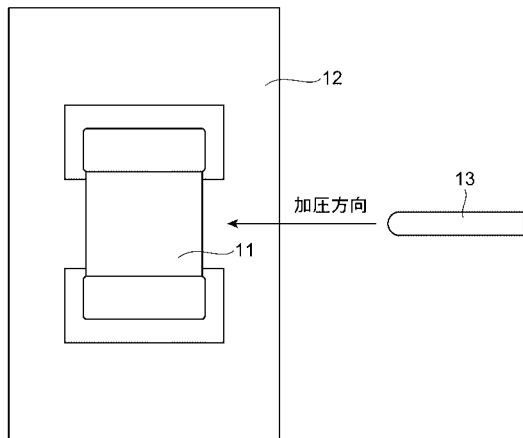
【 図 5 】

実験No.	誘電率	層間厚み	層数	T ₁ 厚み	T寸法	T ₁ /T比	実装方向	音圧dB (2~4kHz)	音圧dB (6~8kHz)	音	容量
16	2500	4.5	360	180	2550	0.071	垂直	63	74	x x	○
17	2500	4.5	360	180	2550	0.071	平行	40	61	○ x	○
18	2150	4.0	340	320	2500	0.128	垂直	58	71	△ x	○
19	2150	4.0	340	320	2500	0.128	平行	51	56	△ △	○
20	2400	3.0	355	100	1660	0.060	垂直	54	63	△ x	○
21	2400	3.0	355	100	1660	0.060	平行	47	61	○ x	○

【 図 6 】

実験No.	実装方向	バイト W ₁ 寸法	W ₁ /W比	音圧dB (2~4kHz)	音圧dB (6~8kHz)	音	固着強度
22	平行	3300	1.32	51	56	△ △	○
23	平行	2500	0.98	38	47	○ ○	○
24	平行	2000	0.80	36	47	○ ○	○
25	平行	1800	0.72	40	48	○ ○	○
26	平行	1500	0.60	38	46	○ ○	○
27	平行	1250	0.50	40	47	○ ○	x

【 図 7 】



フロントページの続き

- (72)発明者 長谷部 和幸
東京都中央区日本橋一丁目13番1号 TDK株式会社内
- (72)発明者 久保 啓子
東京都中央区日本橋一丁目13番1号 TDK株式会社内
- (72)発明者 片岡 成樹
東京都中央区日本橋一丁目13番1号 TDK株式会社内

審査官 小林 大介

- (56)参考文献 特開2009-164560(JP,A)
特開2009-071106(JP,A)
特開2008-254988(JP,A)
特開2009-059888(JP,A)

(58)調査した分野(Int.Cl., DB名)

H01G 4/12
H01G 4/30
H01G 2/06