

(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) 。 Int. Cl.⁸
G02F 1/133 (2006.01)

(11) 공개번호 10-2006-0000746
(43) 공개일자 2006년01월06일

(21) 출원번호 10-2004-0049710
(22) 출원일자 2004년06월29일

(71) 출원인 삼성에스디아이 주식회사
경기 수원시 영통구 신동 575

(72) 발명자 강태욱
경기도 성남시 분당구 분당동 셋별마을 우방아파트 302동 1103호
정창용
경기도 수원시 팔달구 영통동 1043-8 301호
김창수
경기도 수원시 팔달구 영통동 963-2 진흥아파트 552동 1004호

(74) 대리인 리엔목특허법인
이해영

심사청구 : 있음

(54) 평판 표시장치

요약

본 발명은 서로 인접한 부화소 사이에서 데이터 라인과 구동 라인 사이의 간섭이나 전기적 쇼트 등의 문제를 해결할 수 있도록 하기 위한 것으로, 복수개의 부화소를 갖고, 상기 각 부화소마다 데이터 라인 및 구동 라인을 구비한 평판 표시장치에 있어서, 상기 각 구동 라인은 상기 각 부화소의 대략 중앙부를 관통하도록 구비된 것을 특징으로 하는 평판 표시장치에 관한 것이다.

대표도

도 3

명세서

도면의 간단한 설명

도 1은 종래의 액티브 매트릭스형 평판 표시장치를 개략적으로 도시한 평면도,

도 2는 본 발명의 바람직한 일 실시예에 따른 평판 표시장치를 개략적으로 도시한 평면도,

도 3은 도 2의 일 예인 유기 전계 발광 표시장치의 일부 부화소들을 개략적으로 도시한 평면도,

도 4는 도 3의 I-I에 대한 단면도,

도 5는 도 3의 II-II에 대한 단면도.

<도면의 주요부분에 대한 간단한 설명>

10: 기관 11: 버퍼층
12: 게이트 절연막 13: 층간 절연막
14: 평탄화막 15: 화소정의막
20: 스위칭 TFT 30: 구동 TFT
21,31: 활성층 22,32: 게이트 전극
23,33: 소스 전극 24,34: 드레인 전극
40: 스토리지 커패시터 41: 상층 전극
42: 하층 전극 50: EL 소자
51: 화소전극 52: 유기막
53: 대향전극 60: 스캔 라인
61: 데이터 라인 62: 구동 라인

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 평판 표시장치에 관한 것으로, 더욱 상세하게는, 데이터 라인과 구동 라인간 간섭을 방지할 수 있는 평판 표시장치에 관한 것이다.

액정 표시 소자나 유기 전계 발광 소자 또는 무기 전계 발광 소자 등 평판표시장치는 그 구동방식에 따라, 수동 구동방식의 패시브 매트릭스(Passive Matrix: PM)형과, 능동 구동방식의 액티브 매트릭스(Active Matrix: AM)형으로 구분된다.

패시브 매트릭스형은 단순히 양극과 음극이 각각 컬럼(column)과 로우(row)로 배열되어 음극에는 로우 구동회로로부터 스캐닝 신호가 공급되고, 이 때, 복수의 로우 중 하나의 로우만이 선택된다. 또한, 컬럼 구동회로에는 각 화소로 데이터 신호가 입력된다.

한편, 액티브 매트릭스형은 박막 트랜지스터(Thin Film Transistor, 이하, "TFT"라 함)를 이용해 각 화소 당 입력되는 신호를 제어하는 것으로 방대한 양의 신호를 처리하기에 적합하여 동영상 구현하기 위한 디스플레이 장치로서 많이 사용되고 있다.

한편, 상기 액티브 매트릭스형은 박막 트랜지스터(Thin Film Transistor, 이하 "TFT"라 함)를 이용해 각 화소 당 입력되는 신호를 제어하는 것으로 방대한 양의 신호를 처리하기에 적합하여 동영상을 구현하기 위한 디스플레이 장치로서 많이 사용되고 있다.

도 1은 이러한 액티브 매트릭스형 평판 표시장치를 개략적으로 도시한 것으로, 복수개의 스캔 라인(scan)이 횡방향(도 1에서 좌우방향)으로 배설되고, 복수개의 데이터 라인(data)이 종방향으로 배설되어 있다. 그리고, 구동전압을 공급하기 위한 구동 라인(Vdd)이 역시 종방향으로 배설되어 있다.

하나의 스캔 라인(scan), 데이터 라인(data) 및 구동 라인(Vdd)에 의해 하나의 부화소(1)가 정의된다.

그런데, 이들 각 부화소(1)의 데이터 라인(data)과 구동 라인(Vdd)은 각각 부화소(1)의 양측에 배설되어 있다. 따라서, 어느 한 부화소의 데이터 라인은 인접한 부화소의 구동 라인과 인접해 있고, 이 부화소의 구동 라인 또한 인접한 다른 부화소의 데이터 라인과 인접해 있게 된다.

이렇게 구동 라인과 데이터 라인이 인접해 있게 되면, 서로 간에 간섭(interference)이 발생되어 문제가 생길 수 있고, 상호간에 전기적 쇼트가 발생할 수도 있다.

발명이 이루고자 하는 기술적 과제

본 발명은 전술한 문제를 해결하기 위한 것으로, 서로 인접한 부화소 사이에서 데이터 라인과 구동 라인 사이의 간섭이나 전기적 쇼트 등의 문제를 해결할 수 있는 평판 표시장치를 제공하는데 목적이 있다.

발명의 구성 및 작용

상기 기술적 과제를 달성하기 위하여, 본 발명은,

복수개의 부화소를 갖고, 상기 각 부화소마다 데이터 라인 및 구동 라인을 구비한 평판 표시장치에 있어서,

상기 각 구동 라인은 상기 각 부화소의 대략 중앙부를 관통하도록 구비된 것을 특징으로 하는 평판 표시장치를 제공한다.

상기 각 데이터 라인은 상기 각 부화소의 일측에 위치할 수 있다.

상기 각 구동 라인은 그 부화소의 데이터 라인과 인접한 부화소의 데이터 라인 사이에 위치하고, 상기 구동 라인과 상기 인접한 부화소의 데이터 라인 사이에 적어도 하나의 전기 소자가 위치할 수 있다.

상기 구동 라인과 상기 인접한 부화소의 데이터 라인 사이에 위치하는 전기 소자는 스토리지 커패시터일 수 있다.

상기 구동 라인과 상기 인접한 부화소의 데이터 라인 사이에 위치하는 전기 소자는 박막 트랜지스터일 수 있다.

이하, 첨부된 도면을 참조로, 본 발명의 바람직한 실시예들을 보다 상세히 설명한다.

도 2는 본 발명의 평판 표시장치의 바람직한 일 실시예에 따른 유기 전계 발광 표시장치의 개략도이고, 도 3은 도 2의 부화소들 중 일부를 도시한 것이다.

도 2를 참조하면, 복수개의 부화소(2)가 구비되어 있고, 이 부화소들(2)(2')은 각각 스캔 라인(60), 데이터 라인(61) 및 구동 라인(62)을 갖는다.

스캔 라인(60)은 도면의 가로 방향으로 배설되어 있고, 이와 직교하도록 복수개의 데이터 라인(61) 및 구동 라인(62)이 도면의 세로 방향으로 배설되어 있다.

본 발명에 따르면, 상기 데이터 라인(61)은 각 부화소(2)의 일측에 구비되며, 구동 라인(62)은 이 부화소(2)의 대략 중앙부를 가로질러 구비되어 있다. 즉, 도 2에서 볼 수 있듯이, 한 부화소(2)의 데이터 라인(61)은 그 부화소(2)의 일측에 위치하며, 구동 라인(62)은 그 부화소(2)의 데이터 라인(61)과 인접한 부화소(2')의 데이터 라인(61') 사이에 위치한다.

도 3은 이러한 본 발명에 따른 평판 표시장치의 일 예를 도시한 것으로, 유기 전계 발광 표시장치의 부화소들을 도시한 것이다. 그리고, 도 4 및 도 5는 도 3의 I-I의 단면도 및 II-II의 단면도이다.

도 3에서 볼 수 있듯이, 각 화소(2)에는 일측에 데이터 라인(61)이 도면의 상측에서 하측으로 가로질러 연장되어 있다. 그리고, 화소(2)의 대략 중앙부를 구동 라인(62)이 가로질러 연장되어 있다. 화소(2)의 상측에는 가로방향으로 스캔 라인(60)이 연장되어 있다.

이러한 구조에서, 각 화소(2)는 스위칭 TFT(20)와, 구동 TFT(30) 및 스토리지 커패시터(40), 및 하나의 유기 전계 발광 소자(이하, "EL소자"라 함, 50)를 갖는다. 상기와 같은 박막 트랜지스터 및 커패시터의 개수는 반드시 이에 한정되는 것은 아니며, 원하는 소자의 설계에 따라 이보다 더 많은 수의 박막 트랜지스터 및 커패시터를 구비할 수 있음은 물론이다.

상기 스위칭 TFT(20)는 스캔 라인(60)에 인가되는 스캔(Scan) 신호에 구동되어 데이터 라인(61)에 인가되는 데이터(data) 신호를 스토리지 커패시터(40)에 전달하는 역할을 한다. 상기 구동 TFT(30)는 상기 스위칭 TFT(20)를 통해 전달되는 데이터 신호에 따라서 EL소자(50)로 유입되는 전류량을 결정한다. 상기 스토리지 커패시터(40)는 상기 스위칭 TFT(20)를 통해 전달되는 데이터 신호를 한 프레임동안 저장하는 역할을 한다.

이러한 회로를 구현하기 위하여, 도 4 및 도 5와 같은 구조를 갖는 유기 전계 발광 표시장치를 형성하는 데, 이를 보다 상세히 설명하면 다음과 같다.

도 4 및 도 5에서 볼 수 있듯이, 상기 스위칭 TFT(20), 구동 TFT(30), 스토리지 커패시터(40) 및 EL 소자(50)는 기판(10) 상에 구비된다.

기판(10)은 글라스재가 사용될 수 있는 데, 반드시 이에 한정되는 것은 아니며, 아크릴, 폴리이미드, 폴리카보네이트, 폴리 에스테르, 미라르(mylar) 기타 플라스틱 재료가 사용될 수 있다. 이 기판(10) 상에는, 필요에 따라 불순물 이온이 확산되는 것을 방지하기 위한 버퍼층(11)이 형성될 수 있으며, 수분이나 외기의 침투를 방지하기 위한 배리어층이 형성될 수 있다.

스위칭 TFT(20) 및 구동 TFT(30)는 각각 활성층(21)(31)과, 이 활성층(21)(31)에 절연된 게이트 전극(22)(32)과, 활성층(21)(31)에 접하는 소스 전극(23)(33) 및 드레인 전극(24)(34)을 구비한다.

상기 활성층(21)(31)은 기판(10) 상에 소정의 패턴으로 형성되며, 이를 덮도록 게이트 절연막(12)이 형성된다. 그리고, 이 게이트 절연막(12) 상에 게이트 전극(22)(32)이 형성되고, 게이트 전극(22)(32)을 덮도록 층간 절연막(13)이 형성된다. 그리고, 층간 절연막(13) 상부에 소스 전극(23)(33) 및 드레인 전극(24)(34)이 형성되는 데, 이 소스 전극(23)(33) 및 드레인 전극(24)(34)은 게이트 절연막(12) 및 층간 절연막(13)에 형성된 콘택 홀에 의해 각각 활성층(21)(31)에 접하게 된다.

이러한 TFT의 구조는 반드시 이에 한정되는 것은 아니며, 다양한 구조의 TFT가 본 발명에 모두 적용될 수 있음은 물론이다.

스토리지 커패시터(40)는 하층 전극(41)이 스위칭 TFT(20)의 드레인 전극(24)에 연결되고, 상층 전극(42)이 구동 라인(62)에 연결되어 있다. 스토리지 커패시터(40)의 하층 전극(41)은 구동 TFT(30)의 게이트 전극(32)에 연결되어 있다.

한편, 본 발명에 있어, 구동 라인(62)은 도 3에서 볼 수 있듯이, 부화소(2)의 대략 중앙부를 가로질러 형성된다. 이에 따라, 인접 화소(2')의 데이터 라인(61')의 영향으로부터 벗어날 수 있게 된다.

이 구동 라인(62)은 도 4에서 볼 수 있듯이, 층간 절연막(13) 상에 형성될 수 있으며, 스토리지 커패시터(40)의 상층 전극(42)과 일체로 형성될 수 있다.

이렇게 여러 소자들이 형성된 후에는 평탄화막(14)이 형성되는 데, 이 평탄화막은 유기막, 무기막, 또는 유,무기 복합막일 수 있다.

그리고, 상기 평탄화막(14) 상부에는 유기 전계 발광 소자(50)의 한 전극인 화소 전극(51)이 형성된다. 이 화소 전극(51)은 비아홀을 통해 상기 구동 TFT(30)의 드레인 전극(34)에 연결된다.

상기 화소 전극(51)의 상부로는, 아크릴, BCB, 폴리 이미드 등의 유기물, 또는 실리콘 옥사이드, 실리콘 나이트라이드 등의 무기물과 같은 절연물에 의해 화소정의막(15)이 형성된다. 화소 정의막(15)은 도 5에서 볼 때, 상기 화소 전극(51)의 소정 부분이 노출되도록 개구부를 가지도록 형성된다.

그리고, 발광층을 구비한 유기막(52)이 적어도 화소 전극(51)이 노출된 개구부 상에 도포된다. 유기막(52)은 화소 정의막(15)의 전면에 형성될 수도 있다. 이 때, 유기막(52)의 발광층은 각 화소당 적, 녹, 청색으로 패턴닝되어 풀 칼라를 구현할 수 있다.

상기 유기막(52)이 형성된 후에는, 유기 전계 발광 소자(50)의 다른 전극층인 대향 전극(53)이 형성된다. 이 대향 전극(53)은 모든 화소를 다 덮도록 형성될 수 있는 데, 반드시 이에 한정되는 것은 아니며, 패터닝될 수도 있음은 물론이다.

상기 화소 전극(51)과 대향 전극(53)은 상기 유기막(52)에 의해 서로 절연되어 있으며, 유기막(52)에 서로 다른 극성의 전압을 가해 유기막(52)에서 발광이 이뤄지도록 한다.

한편, 화소 전극(51)은 애노드 전극의 기능을 하고, 대향 전극(53)은 캐소드 전극의 기능을 하는데, 물론, 이들 화소 전극(51)과 대향 전극(53)의 극성은 반대로 되어도 무방하다.

화소 전극(51)은 투명 전극 또는 반사형 전극으로 사용될 수 있는 데, 투명전극으로 사용될 때에는 ITO, IZO, ZnO, 또는 In₂O₃로 형성될 수 있고, 반사형 전극으로 사용될 때에는 Ag, Mg, Al, Pt, Pd, Au, Ni, Nd, Ir, Cr, 및 이들의 화합물 등으로 반사막을 형성한 후, 그 위에 ITO, IZO, ZnO, 또는 In₂O₃를 형성할 수 있다.

한편, 대향 전극(53)도 투명 전극 또는 반사형 전극으로 사용될 수 있는데, 투명전극으로 사용될 때에는 이 대향 전극(53)이 캐소드 전극으로 사용되므로, 일함수가 작은 금속 즉, Li, Ca, LiF/Ca, LiF/Al, Al, Mg, 및 이들의 화합물이 유기막(52)의 방향을 향하도록 증착한 후, 그 위에 ITO, IZO, ZnO, 또는 In₂O₃ 등의 투명 전극 형성용 물질로 보조 전극층이나 버스 전극 라인을 형성할 수 있다. 그리고, 반사형 전극으로 사용될 때에는 위 Li, Ca, LiF/Ca, LiF/Al, Al, Mg, 및 이들의 화합물을 전면 증착하여 형성한다.

상기 유기막(52)은 저분자 또는 고분자 유기층이 사용될 수 있는 데, 저분자 유기층을 사용할 경우 홀 주입층(HIL: Hole Injection Layer), 홀 수송층(HTL: Hole Transport Layer), 유기 발광층(EML: Emission Layer), 전자 수송층(ETL: Electron Transport Layer), 전자 주입층(EIL: Electron Injection Layer) 등이 단일 혹은 복합의 구조로 적층되어 형성될 수 있으며, 사용 가능한 유기 재료도 구리 프탈로시아닌(CuPc: copper phthalocyanine), N,N-디(나프탈렌-1-일)-N,N'-디페닐-벤지딘 (N,N'-Di(naphthalene-1-yl)-N,N'-diphenyl-benzidine: NPB), 트리스-8-하이드록시퀴놀린 알루미늄(tris-8-hydroxyquinoline aluminum)(Alq3) 등을 비롯해 다양하게 적용 가능하다. 이들 저분자 유기층은 진공증착의 방법으로 형성된다.

고분자 유기층의 경우에는 대개 홀 수송층(HTL) 및 발광층(EML)으로 구비된 구조를 가질 수 있으며, 이 때, 상기 홀 수송층으로 PEDOT를 사용하고, 발광층으로 PPV(Poly-Phenylenevinylene)계 및 폴리플루오렌(Polyfluorene)계 등 고분자 유기물질을 사용하며, 이를 스크린 인쇄나 잉크젯 인쇄방법 등으로 형성할 수 있다.

상기와 같은 본 발명의 바람직한 일 실시예에 따르면, 한 화소(2)의 구동 라인(62)과 인접한 화소(2')의 데이터 라인(61') 사이에는 적어도 하나의 전기 소자, 예컨대, 스토리지 커패시터(40)가 배치되어 한 화소(2)의 구동 라인(62)과 인접한 화소(2')의 데이터 라인(61')이 충분히 떨어져 있도록 할 수 있다. 이에 따라, 한 화소(2)의 구동 라인(62)과 인접한 화소(2')의 데이터 라인(61') 사이에는 상호간의 간섭이나 전기적 쇼트 등이 사전에 방지될 수 있게 된다.

도 3에 도시된 본 발명의 일 실시예에서는 한 화소(2)의 구동 라인(62)과 인접한 화소(2')의 데이터 라인(61')사이에 스토리지 커패시터(40)가 배치된 경우만을 나타내었으나, 본 발명은 반드시 이에 한정되는 것은 아니며, TFT의 개수 및 스토리지 커패시터의 개수가 더욱 많아지면, 한 화소(2)의 구동 라인(62)과 인접한 화소(2')의 데이터 라인(61')사이에 TFT 및/또는 스토리지 커패시터 등 전기 소자를 더욱 많이 배치시키도록 할 수 있다.

이상 설명한 바와 같은 본 발명은 전술한 실시예인 유기 전계 발광 표시장치 뿐 아니라, 액정 표시장치, LED, 무기 전계 발광 표시장치 등 다양한 평판 표시장치에 모두 적용 가능하다.

발명의 효과

상술한 바와 같이 본 발명의 평판 표시장치에 따르면, 한 화소의 구동 라인과 인접한 화소의 데이터 라인 사이의 간섭이나 전기적 쇼트 등이 사전에 방지될 수 있게 된다.

이상에서와 같이 도면과 명세서에서 최적 실시 예가 개시되었다. 여기서 특정한 용어들이 사용되었으나, 이는 단지 본 발명을 설명하기 위한 목적에서 사용된 것이지 의미한정이나 특허청구범위에 기재된 본 발명의 범위를 제한하기 위하여 사

용된 것은 아니다. 그러므로 본 기술분야의 통상의 지식을 가진 자라면 이로부터 다양한 변형 및 균등한 타 실시 예가 가능하다는 점을 이해할 것이다. 따라서, 본 발명의 진정한 기술적 보호범위는 첨부된 특허청구범위의 기술적 사상에 의해 정해져야 할 것이다.

(57) 청구의 범위

청구항 1.

복수개의 부화소를 갖고, 상기 각 부화소마다 데이터 라인 및 구동 라인을 구비한 평판 표시장치에 있어서,
상기 각 구동 라인은 상기 각 부화소의 대략 중앙부를 관통하도록 구비된 것을 특징으로 하는 평판 표시장치.

청구항 2.

제 1항에 있어서,
상기 각 데이터 라인은 상기 각 부화소의 일측에 위치한 것을 특징으로 하는 평판 표시장치.

청구항 3.

제 1항에 있어서,
상기 각 구동 라인은 그 부화소의 데이터 라인과 인접한 부화소의 데이터 라인 사이에 위치하고, 상기 구동 라인과 상기 인접한 부화소의 데이터 라인 사이에 적어도 하나의 전기 소자가 위치하는 것을 특징으로 하는 평판 표시장치.

청구항 4.

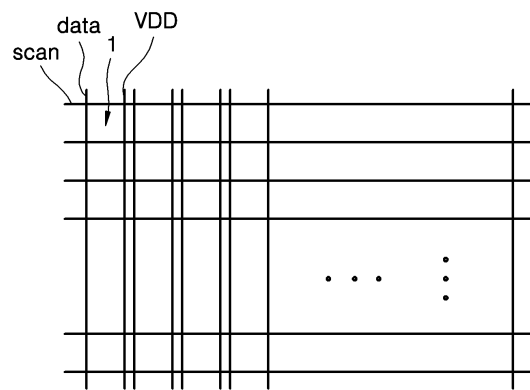
제 3항에 있어서,
상기 구동 라인과 상기 인접한 부화소의 데이터 라인 사이에 위치하는 전기 소자는 스토리지 커패시터인 것을 특징으로 하는 평판 표시장치.

청구항 5.

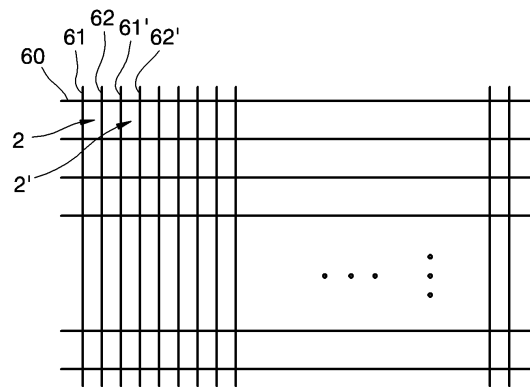
제 3항에 있어서,
상기 구동 라인과 상기 인접한 부화소의 데이터 라인 사이에 위치하는 전기 소자는 박막 트랜지스터인 것을 특징으로 하는 평판 표시장치.

도면

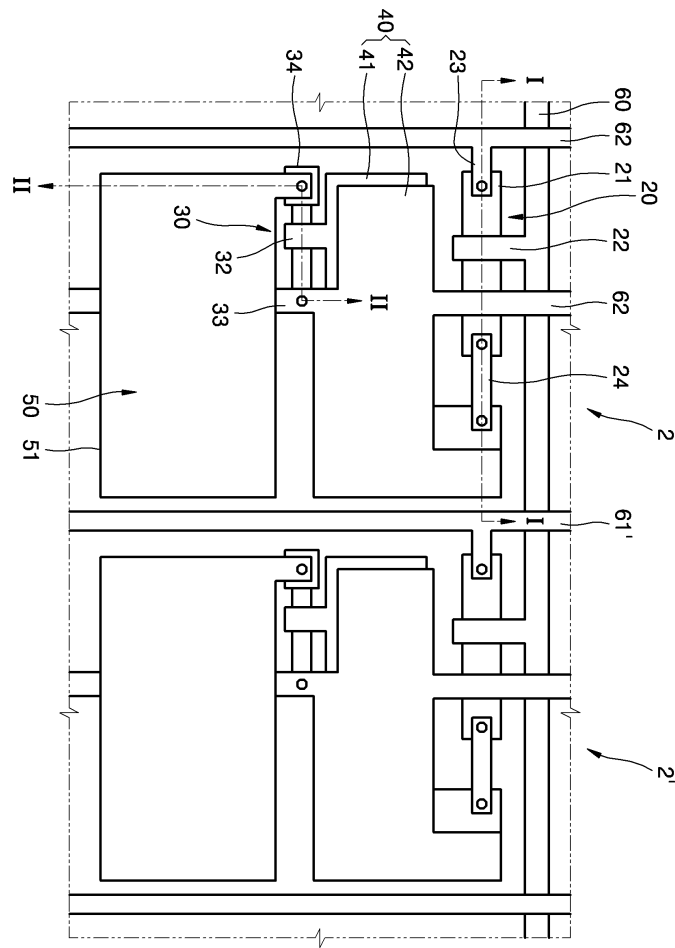
도면1



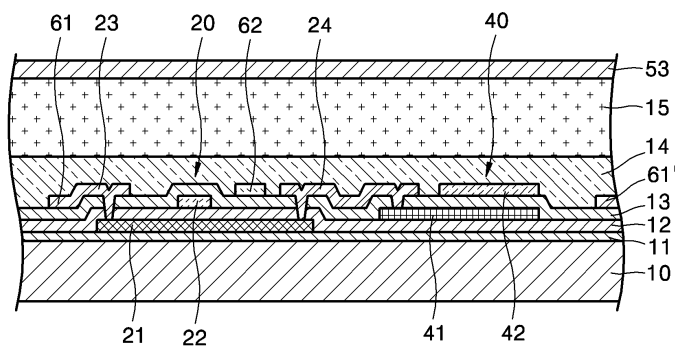
도면2



도면3



도면4



도면5

