



Patent dodatkowy
do patentu nr _____

Zgłoszono: 20.06.72 (P. 156138)

Pierwszeństwo: _____

Zgłoszenie ogłoszono: 01.06.74

Opis patentowy obublikowano: 31.03.1978

MKP H04q 11/04

Int. Cl.² H04Q 11/04

CZYTELNIA

Urzędu Patentowego

Twórca wynalazku: _____

Uprawniony z patentu: International Standard Electric Corporation, Nowy Jork (Stany Zjednoczone Ameryki)

Układ do przesyłania zakodowanych sygnałów

1

Przedmiotem wynalazku jest układ do przesyłania zakodowanych sygnałów, zwłaszcza dla central telefonicznych, wykorzystujących kanały czasowe działające w oparciu o modulację impulsową kodową.

W znanych centralach na wejściach sygnały z linii są próbkowane częstotliwością 8 kHz i każda z próbek jest przetwarzana w sygnał ośmiobitowy. Każda z otrzymanych kombinacji ośmiobitowych jest przesyłana równolegle ośmioma przewodami w bardzo krótkim przedziale czasowym, odpowiadającym określonej kanałowi czasowemu. W ten sposób można na przykład przysyłać sygnały w 256 kanałach czasowych. Okres przetwarzania przedziałów czasowych tego samego kanału wynosi 125 ns, podczas gdy czas trwania każdego przedziału czasowego wynosi w przybliżeniu 500 ns. Zespół wielokroci wejściowych wybieraków wysyła zatem sygnały pochodzące z 256 linii. Podane wartości liczbowe nie są wprawdzie obowiązujące, są jednak powszechnie przyjmowane.

Centrala musi zapewniać retransmisję kombinacji zakodowanych sygnałów pojawiających się w dowolnym przedziale czasowym zespołu wielokroci w dowolnym przedziale czasowym dowolnego zespołu wielokroci. Jest to związane z operacjami przełączania przestrzennego (łączenia od zespołu do zespołu) i przełączania czasowego (łączenia od kanału do kanału). Operacje te są wykonywane

2

przez układ, w którego skład wchodzi przełączniki i pamięci. Układ ten może na przykład być znanym układem typu przestrzenno-czasowo-przestrzennego.

5 Znany jest układ do przesyłania zakodowanych sygnałów, w którym jednakowo zbudowane zespoły wielokroci wejściowych i wyjściowych łączone poprzez łącza są utworzone przez kanały czasowe. Dla kanałów czasowych są przeznaczone powtarzające się przedziały czasowe kanałów, z których każdy przenosi kombinację zakodowanych sygnałów. Generator impulsów zegarowych jest dołączony do zespołów wielokroci dla dostarczania do nich impulsu zegarowego na końcu każdego przedziału czasowego. 10 15 20 25 30

Jednostka sterująca operacją jest dołączona do pamięci mowy i jest przystosowana do działania w tym samym przedziale czasowym przez odczyt z jednej z komórek pamięciowych kombinacji zakodowanych sygnałów i dostarczania tej kombinacji zakodowanych sygnałów do wyjścia pamięci mowy, zgodnie z odczytywanym adresem i do równoczesnego zapisu w jednej z komórek pamięciowych kombinacji zakodowanych sygnałów, uzyskanej na wejściu pamięci mowy zgodnie z ad-

resem, który ma być zapisany. Przełącznik wejściowy jest umieszczony pomiędzy zespołami wielokroci wejściowych i pamięcią mowy dla selektywnego dołączenia dowolnego z wybranych zespołów wielokroci wejściowych do pamięci mowy zgodnie z odpowiadającym mu wejściowym zespołem adresowym. Przełącznik wyjściowy jest umieszczony pomiędzy pamięcią mowy i zespołami wielokroci wyjściowych dla selektywnego dołączenia wyjścia pamięci mowy do dowolnego wybranego zespołu wielokroci wyjściowych zgodnie z odpowiadającym mu wyjściowym zespołem adresowym.

Źródło adresowe zapisu jest dołączone do pamięci mowy dla dostarczania do niej adresów zapisu. Źródło adresowe odczytu jest dołączone do pamięci mowy dla dostarczania do niej adresów odczytu. Źródło adresowe zespołów wejściowych jest dołączone do przełącznika wejściowego dla dostarczania do niego adresów zespołów wejściowych. Źródło adresowe zespołów wyjściowych jest dołączone do przełącznika wyjściowego dla dostarczania do niego adresów zespołów wyjściowych.

Znana droga połączenia kanału wejściowego pierwszej linii z kanałem wyjściowym drugiej linii zawiera więc dwa przełączniki przestrzenne znajdujące się po obu stronach komórki pamięciowej. Jeden z tych przełączników umożliwia połączenie pamięci zespołami wielokroci wejściowych, drugi umożliwia połączenie pamięci z zespołami wielokroci wyjściowych. W ten sposób w przedziale czasowym odpowiadającym kanałowi wejściowemu zakodowana próbka przechodzi przez pierwszy przełącznik i zostaje zapamiętana w komórce pamięciowej. W przedziale czasowym odpowiadającym kanałowi wyjściowemu i przez drugi przełącznik połączony z odpowiednim zespołem wielokroci wyjściowych zakodowana próbka z kanału wejściowego, która została zapamiętana w pamięci, jest retransmitowana do kanału wyjściowego. Połączenie w przeciwnym kierunku, to jest połączenie pomiędzy kanałem wyjściowym pierwszej linii i kanałem wejściowym drugiej linii, jest zapewnione w taki sam sposób. Zwykle wykorzystuje się tę samą komórkę pamięciową.

Dokładniej mówiąc, w przedziale czasowym odpowiadającym kanałowi wyjściowemu drugiej linii komórka pamięciowa zostaje zwolniona w czasie retransmisji zakodowanej próbki. Zakładając, że zespoły wielokroci wejściowych i wyjściowych pracują synchronicznie, odpowiedni przedział czasowy jest jednocześnie przedziałem kanału wejściowego tej samej linii. Tak więc w rozważanej komórce można zapamiętać zakodowaną próbkę podaną w tej samej chwili przez kanał wejściowy tej samej linii. Próbka zapamiętana na miejscu właśnie przesłanej próbki zostaje zapamiętana w komórce pamięciowej, aż do przedziału czasowego odpowiadającego pierwszej linii, kiedy to zachodzi analogiczny przebieg przesyłania.

W praktyce liczne niezbędne komórki pamięciowe są komórkami, które należą do kilku pamięci mowy. Z każdą z tych pamięci współpracują dwa

przełączniki przestrzenne. W pamięci mowy w każdym cyklu wytwarzającym 125 mikrosekund trzeba mieć dwukrotnie dostęp do każdej komórki, raz w przedziale czasowym odpowiadającym jednej linii i raz w przedziale czasowym odpowiadającym drugiej linii. Za każdym razem oba przełączniki są kierowane na odpowiednie zespoły wejściowe i wyjściowe.

W znanej centrali czas stanowi czynnik krytyczny. W odniesieniu do podanego w opisie, przedziału czasowego o długości około 500 ns konieczne jest uzyskanie dostępu do komórki pamięciowej i odczytanie zakodowanej próbki, która jest w niej zapamiętana, skierowanie pierwszego przełącznika przestrzennego na zespół wielokroci wyjściowych, przesłanie zakodowanej próbki do zespołu wielokroci wyjściowych, skierowanie drugiego przełącznika na zespół wielokroci wejściowych, odebranie zakodowanej próbki, która występuje w zespole wielokroci wejściowych, uzyskanie dostępu do tej samej komórki pamięciowej i zapisanie w niej odebranej próbki.

Nawet przy zastosowaniu znanych szybko działających układów elektronicznych wykonanie wszystkich tych operacji w tak krótkim czasie byłoby trudne.

Celem wynalazku jest opracowanie układu do przesyłania zakodowanych sygnałów, w którym operacje przełączania są tak realizowane, że umożliwiają maksymalne wykorzystanie czasu oraz zwiększenie szybkości przesyłania.

Według wynalazku układ do przesyłania zakodowanych sygnałów zawiera rejestr wejściowy, który jest włączony pomiędzy przełącznik wejściowy i wejście pamięci mowy, przy czym rejestr wejściowy jest dołączony do generatora impulsów zegarowych dla sterowania rejestrem wejściowym. Układ zawiera też rejestr wyjściowy, który jest włączony pomiędzy wyjście pamięci mowy i przełącznik wyjściowy, przy czym rejestr wyjściowy jest dołączony do generatora impulsów zegarowych dla sterowania rejestrem wyjściowym.

Układ sterujący źródłem adresowym jest dołączony do generatora impulsów zegarowych dla odbioru jego impulsów zegarowych, i jest także dołączony do źródła adresowego, będącego pamięcią drogi połączenia, utworzoną przez wiele komórek pamięciowych. Każda komórka pamięciowa przystosowana jest do pamiętania numerów zespołów wielokroci wejściowych i wyjściowych i adresu abonenta. Komórki są połączone w cztery zespoły, stanowiące komórki źródła adresowego zespołów wejściowych, komórki źródła adresowego zapisu, komórki źródła adresowego odczytu i komórki źródła adresowego zespołów wyjściowych, których zawartość jest cyklicznie odczytywana w kolejnych przedziałach czasowych.

Układ według wynalazku musi mieć określone własności. Rejestr wejściowy jest przystosowany do reagowania na otrzymywane impulsy zegarowe przez pamiętanie kombinacji zakodowanych sygnałów dostarczanych przez przełącznik wejściowy na końcu każdego przedziału czasowego i odtwarzania tej kombinacji podczas następnego kolejnego prze-

działu czasowego na wejściu pamięci mowy. Rejestr wyjściowy jest przystosowany do reagowania na otrzymywane impulsy zegarowe przez pamiętanie kombinacji zakodowanych sygnałów na wyjściu pamięci mowy na końcu każdego przedziału czasowego i odtwarzania tej kombinacji podczas następnego kolejnego przedziału czasowego na wyjściu przełącznika.

Układ sterujący źródłem adresowym jest przystosowany do reagowania na otrzymywane impulsy zegarowe przez pobudzanie komórek pamięci drogi połączenia tak, że dostarczają one adres w odpowiedzi na każdy impuls zegarowy w ten sposób, że zamiast mieć źródła adresowe czterech zespołów dostarczające równocześnie wszystkie cztery adresy dotyczące jednej i tej samej komórki, komórka źródła adresowego odczytu jest przystosowana do dostarczania adresu odczytu do pamięci mowy w pierwszym przedziale czasowym, komórka źródła adresowego zespołów wyjściowych do dostarczania adresu zespołów wyjściowych do przełącznika wyjściowego — w drugim przedziale czasowym następującym po pierwszym przedziale czasowym, komórka źródła adresowego zespołów wejściowych do dostarczania adresu zespołu wejściowego do przełącznika wejściowego — w trzecim przedziale czasowym następującym po drugim przedziale czasowym i komórka źródła adresowego zapisu do dostarczania adresu zapisu do pamięci mowy — w czwartym przedziale czasowym następującym po trzecim przedziale czasowym.

Poszczególne stopnie układu są przystosowane do zabezpieczenia działania układu przełączającego do nakładania w czasie tak, że przedział czasu, gdy zakodowana próbka od jednego abonenta, która została odczytana w poprzednim cyklu w pamięci mowy, jest przesyłana przez obwód przestrzenny układu, następuje równoczesny odczyt zakodowanej próbki od następnego abonenta w tej samej pamięci dla przystosowania do przesłania poprzez układ w następnym cyklu.

Przedmiot wynalazku jest przedstawiony w przykładach wykonania na rysunku, na którym fig. 1 przedstawia schemat blokowy układu do realizowania kanałów czasowych według wynalazku, fig. 2 — zawartość pamięci drogi połączenia z fig. 1, fig. 3 — schemat blokowy proceduralny dla układu przesyłowego według wynalazku, fig. 4 — wykres czasowy ilustrujący działanie układu przesyłowego, fig. 5 — działanie układu przy końcu przedziału czasowego t_b , fig. 6 — działanie układu na początku przedziału czasowego t_c , fig. 7 — działanie układu pod koniec przedziału czasowego t_c , fig. 8 — działanie układu na początku przedziału czasowego t_d , fig. 9 — element adresowy.

W skład przedstawionego na fig. 1 układu do realizowania kanałów czasowych wchodzi zespół wielokroci wejściowych GE_1 do GE_n . Każdemu z tych zespołów wielokroci wejściowych odpowiada jeden zespół wielokroci wyjściowych GS_1 do GS_n . Zespoły wielokroci mają na przykład 256 kanałów czasowych, a każdemu z kanałów czasowych od-

powiada przedział czasowy długości około 500 ns. Przedziały czasowe są oznaczone na dalszych figurach przez t_0 do t_{255} . Okres powtarzania przedziałów czasowych kanałów wynosi 125 mikrosekund. Z założenia zespoły wielokroci są synchronizowane, to znaczy że przedziały czasowe t_0 do t_{255} występują we wszystkich zespołach w tym samym czasie.

Do realizacji połączeń układ posiada kilka jednostek łączących. W skład pierwszej z nich wchodzi pamięć drogi połączenia MT_1 , pamięć mowy MP_1 , przełącznik zespołu wejściowego CE_1 i przełącznik zespołu wyjściowego CS_1 . Na rysunku przedstawiono ponadto m-tą jednostkę łączącą, w skład której wchodzi pamięci MT_m , MP_m , a ponadto przełączniki CE_m i CS_m .

Pamięć drogi połączenia MT_1 jest pamięcią o 256 komórkach, odczytywaną cyklicznie synchronicznie z przedziałami czasowymi kanałów czasowych zespołów wielokroci. W każdej z komórek może być zapisany adres komórki pamięci mowy i numer zespołu wielokroci. Pamięć mowy MP_1 może zawierać do 128 komórek, z których każda może odpowiadać danemu połączeniu. Te komórki są łączone zgodnie z danymi pochodzącymi z pamięci drogi połączenia MT_1 .

Przełącznik CE_1 służy do łączenia wejścia pamięci MP_1 z dowolnym z zespołów wielokroci wejściowych zgodnie z danymi o połączeniu pochodzącymi z jednej z komórek pamięci drogi połączenia.

Przełącznik CS_1 służy do łączenia wyjścia pamięci MP_1 z dowolnym z zespołów wielokroci wyjściowych. Jak to zostanie pokazane, przełącznik CS_1 jest zawsze w takim samym położeniu jak przełącznik CE_1 . Działanie tego układu zostanie opisane w oparciu o fig. 2 przy założeniu, że zestawione jest połączenie pomiędzy abonentem (A), któremu odpowiada przedział czasowy t_0 kanału czasowego zespołów wielokroci wejściowych i wyjściowych GE_1 i GS_1 i abonentem (B), któremu odpowiada przedział czasowy t_{78} w zespołach wielokroci wejściowych i wyjściowych GE_n i GS_n .

Na rysunku przedstawiono rejestr wejściowy RE i rejestr wyjściowy RS , dołączone do generatora impulsów zegarowych (C), które współpracują z pamięcią MP_1 .

Według wynalazku pamięć drogi połączenia MT_1 jest zbudowana, ogólnie mówiąc, jako układ do podawania z układu m czterech adresów, zawierających komórki SGE do podawania adresu zespołu wielokroci wejściowych komórki SIM do podawania adresu zapisu, komórki SLM do podawania adresu odczytu i komórki SGS do podawania adresu zespołu wielokroci wyjściowych.

Fig. 2 przedstawia przykładową zawartość pamięci drogi połączenia MT_1 . Każdej komórce pamięci ct_0 do ct_{255} odpowiada prostokąt. W każdym prostokącie pokazano numer G_1 — G_n zespołu wielokroci wejściowych i wyjściowych, a także adres jednej z komórek pamięci mowy, to jest adres ad_0 , ad_{107} i tak dalej. Komórki pamięciowe ct_0 do ct_{255} są odczytywane cyklicznie w przedziałach czasowych t_0 do t_{255} .

Powyższe informacje o drodze połączeniowej wprowadzane są do pamięci MT1 przez centralną jednostkę sterującą CU zgodnie z tym, jakie połączenie należy zostawić. Sposób wprowadzania tych informacji nie wchodzi w zakres wynalazku.

W przedziale czasowym t_0 z komórki pamięciowej ct_0 wysyłany jest numer G_1 i adres ad_0 . Numer G_1 jest przesyłany równolegle do przełączników CE1 i CS1. Przełączniki CE1 i CS1 skierowane zostają odpowiednio na zespoły wielokroci GE1 i GS1.

Jednocześnie adres ad_0 zostaje przesłany do pamięci mowy MP1. W pamięci mowy MP1 w komórce o adresie ad_0 wykonywana jest operacja odczytu i zapisu.

Informacja odczytana z komórki ad_0 przesłana zostaje do zespołu wielokroci GS1 poprzez przełącznik CS1. Następnie informacja znajdująca się w zespole wielokroci GE1 po przesłaniu poprzez przełącznik CE1 na wejście pamięci mowy MP1 zostaje zapamiętana zamiast właśnie odczytanej informacji o adresie ad_0 . Tak więc abonent A otrzymuje właśnie zakodowaną próbkę, podczas gdy wysłana przez niego próbka zostaje zapamiętana.

W przedziale czasowym t_78 z komórki pamięciowej ct_78 wysyłany zostaje numer G_n i znowu adres ad_0 . Przełączniki CS1 i CE1 są zgodnie z tym skierowane na zespoły GS_n i GE_n . Adres ad_0 zostaje przesłany do pamięci mowy MP1.

Informacja odczytana z adresu ad_0 przesłana zostaje do zespołu wielokroci wyjściowych GS_n poprzez przełącznik GS1. Z kolei informacja znajdująca się w zespole wielokroci wejściowych GE_n przesłana do pamięci MP1 poprzez przełącznik CE1 zostaje zapisana w komórce o adresie ad_0 . Abonent (B) otrzymuje w ten sposób zakodowaną próbkę odebraną uprzednio od abonenta (A) i zapisaną w przedziale czasowym t_0 . Wysłana przez niego próbka zostaje zapisana w komórce o adresie ad_0 , w celu zapamiętania jej tam aż do następnego przedziału czasowego t_0 , w którym informacja ta jest retransmitowana do abonenta A. Jak z tego wynika, rozważane połączenie pomiędzy abonentami, którym odpowiadają różne kanały czasowe i różne zespoły wielokroci, wymaga dwóch komórek pamięci drogi połączenia MT1, które odpowiadają tym przedziałom czasowym pamięci drogi połączenia MT1, wymaga jednej komórki pamięci mowy oraz wymaga ustawienia w odpowiednich przedziałach czasowych dwóch przełączników CS1 i CE1. W przypadku, gdy obu abonentom odpowiada ten sam zespół wielokroci, działanie układu jest takie samo. Natomiast w przypadku, gdy obu abonentom odpowiada ten sam kanał czasowy w różnych zespołach, niezbędne jest zastosowanie układu łączącego w odpowiedniej budowie, który nie został przedstawiony na rysunku, ponieważ nie wchodzi w zakres wynalazku.

Ta sama jednostka łącząca może realizować do 128 połączeń, jedno na dwa przedziały czasowe, każdorazowo jednak przedziały czasowe muszą być inne, niż przedziały czasowe już wykorzystane. Z tego właśnie powodu w układzie zastosowa-

no także inne identyczne jednostki łączące, takie jak jednostka MTm, MPm, CEm, CSm.

Fig. 3 przedstawia schemat blokowy proceduralny dla układu przesyłowego według wynalazku. Po lewej stronie figury pokazano drogę położenia dla abonenta A, a po prawej stronie — dla abonenta B. Informacja od tarczy numerowej D abonenta A jest przekazywana w przedziale czasowym $t_0(A)$. Każda komórka pamięci MT1 zawiera dane dotyczące numeru G_1 — G_n zespołu wielokroci i dane dotyczące adresu ad_0 — ad_{107} . Dane dotyczące numeru G_1 — G_n zespołu wielokroci są przekazywane do przełączników CE1(A) i CS1(B). Dane dotyczące adresu ad_0 — ad_{107} są przekazywane do pamięci mowy MP1, przełącznika CE1 w kierunku od zespołu wielokroci wejściowych GE1 do GE_n i uzyskuje się połączenie do B zgodnie z przedziałem czasowym. Analogicznie przebiega droga połączenia dla abonenta B.

Fig. 4 przedstawia wykres czasowy działania różnych elementów układu z fig. 1. Na linii t przedstawione są przedziały czasowe t_a , t_b , t_c , t_d i tak dalej. Na linii LM przedstawione są operacje odczytu w pamięci MP1. Na linii CS przedstawione są położenia przyjmowane przez przełącznik wyjściowy CS1; a na linii CE przedstawione są położenia przyjmowane przez przełącznik wejściowy CE1. Na linii IM przedstawione są operacje zapisu w pamięci MP1. Operacje te dotyczą każdorazowo pewnego łącza, to jest odpowiadają kanałowi czasowemu w zespole wejściowym i wyjściowym, a także dotyczą komórki w pamięci MP1. Odpowiednie łącza są oznaczone przez k , l , m , n i tak dalej. Wreszcie na linii M przedstawiono w kolejności operacje odczytu i zapisu w pamięci MP1.

Należy pamiętać, że w każdym przedziale czasowym dla określonego połączenia musi następować przeniesienie zawartości komórki pamięciowej do zespołu wielokroci wyjściowych i przeniesienia kombinacji zakodowanych sygnałów w zespole wyjściowym, którą to kombinację zakodowanych sygnałów należy zapamiętać w rozważanej komórce pamięciowej.

Linia pogrubioną przedstawiono na fig. 4 operacje dotyczące łącza 1. Łączu 1 odpowiada kanał czasowy t_c w odpowiednich zespołach wielokroci wejściowych i wyjściowych, na przykład w zespołach wielokroci GE1 i GS1, a także komórka pamięciowa o adresie ad_0 . Jak to przedstawiono na fig. 4 w przedziale czasowym t_b , który bezpośrednio poprzedza przedział czasowy t_c rozważanego łącza 1 w pamięci MP1 wykonywana jest operacja odczytu. W tym celu element adresowy SLM dostarcza do pamięci MP1 adres ad_l odpowiedniej komórki pamięciowej i następuje odczyt kombinacji zakodowanych sygnałów zapisanej w tej komórce w celu przesłania jej do rejestru RS. To przesłanie następuje dokładnie pod koniec przedziału czasowego t_b , na przykład przez bramkowanie wyniku operacji odczytu. Odczytana informacja jest następnie udostępniona przez rejestr RS na początku przedziału czasowego t_c .

Następnie w przedziale czasowym t_c przełączy-

ki CE1 i CS1 są kierowane na odpowiednie zespoły wielokroci wejściowych i wyjściowych GE1 i GS1 zgodnie z adresami pochodzącymi z elementów SGE i SCS.

Następnie rejestr RS pamięci MP1 jest łączony z zespołem wielokroci GS1 i odczytana właśnie kombinacja zakodowanych sygnałów jest przesyłana do tego zespołu wielokroci GS1 w odpowiednim przedziale czasowym. Jednocześnie zespół wielokroci wejściowych GE1 podaje kombinację zakodowanych sygnałów pochodzącą z tego samego łącza. Ponieważ przełącznik CE1 jest skierowany na ten zespół wielokroci GE1, więc kombinacja zakodowanych sygnałów zostaje przesłana do rejestru wejściowego RE pamięci MP1. Przesyłanie to trwa przez cały przedział czasowy t_c i kończy się zapisaniem doprowadzonej kombinacji zakodowanych sygnałów w rejestrze RE.

Na początku przedziału czasowego t_d , który następuje bezpośrednio po przedziale czasowym t_c rozważanego połączenia, w pamięci MP1 następuje wykonanie operacji zapisu. W tym celu element adresowy SIM podaje adres odpowiedniej komórki do pamięci MP1, w tym przypadku jest to adres ad_1 , który wykorzystany był w operacji odczytu w przedziale czasowym t_b . Kombinacja zakodowanych sygnałów pochodząca z zespołu wielokroci GE1, która znalazła się w rejestrze RE pod koniec przedziału czasowego t_c zostaje zapamiętana we wspomnianej komórce.

Fig. 4 przedstawia ponadto operacje odpowiadające łączu k (kanał czasowy t_b), a także operacje odpowiadające łączu m (kanał czasowy t_d). Jak widać, operacje te następują tak samo, jak to opisano z przesunięciem o jeden przedział czasowy wprzód i wstecz.

Dzięki zastosowaniu nakładania w czasie jedno łącze jest przetwarzane w jednym przedziale czasowym, chociaż operacje dotyczące jednego łącza są rozłożone na trzy przedziały czasowe.

Fig. 5 do 8 przedstawiają proces nakładania w czasie i przedstawiają działanie każdego elementu układu w czasie trwania operacji dotyczących łącza 1.

Fig. 5 przedstawia działanie układu przy końcu przedziału czasowego t_b . Przełączniki CE1 i CS1 są skierowane na zespoły wielokroci GE k i GS k dla łącza k , podczas gdy w pamięci MP1 następuje odczyt zawartości komórki o adresie ad_1 dla łącza 1.

Fig. 6 przedstawia działanie układu na początku przedziału czasowego t_c . Przełączniki są skierowane na zespoły wielokroci GE1 i GS1 łącza 1, podczas gdy w pamięci MP1 następuje operacja zapisu kombinacji zakodowanych zespołów pochodzącej z łącza k w komórce o adresie ad_k .

Fig. 7 i 8 przedstawiają analogicznie działanie układu pod koniec przedziału czasowego t_c i na początku przedziału czasowego t_d , zgodnie z wykresem przedstawionym na fig. 4. Wreszcie, jak to przedstawiono na linii CS z fig. 4 — przełącznik CS1, skierowany jest na określony zespół wielokroci wyjściowych w ciągu całego przedziału czasowego, co umożliwia przesyłanie kombinacji

zakodowanych sygnałów w najkorzystniejszych, jeżeli chodzi o czas warunkach. To samo stwierdzenie dotyczy przełącznika CE1.

Na linii M z fig. 4 przedstawione są operacje odczytu L_1 , L_m i tak dalej i operacje zapisu I_k , I_l i tak dalej. Widoczne jest, że pamięć MP1 ma do dyspozycji cały przedział czasowy na wykonanie operacji odczytu i zapisu. Stosunek czasu trwania operacji odczytu i zapisu zależy od zastosowanej techniki, konieczne jest tylko zakończenie obu operacji w jednym przedziale czasowym.

Wynalazek przydziela zatem każdemu elementowi układu cały przedział czasowy dostępny przy przyjętym sposobie łączenia.

Rozważając wymagania stawiane elementom adresowym, wynikające z opisanego działania przedstawionego na wykresie z fig. 4 widoczne jest, że ze względu na połączenie przełączniki CE1 i CS1 są w tym czasie kierowane na zespoły wielokroci GE1 i GS1. Oba zespoły wielokroci mogą zatem mieć ten sam adres. W tych warunkach wystarcza jeden element adresowy wspólny dla obu zespołów wielokroci wejściowych i wyjściowych.

Na fig. 9 przedstawiono element adresowy SGE/SGS, który służy do równoległego podawania adresów na przełączniki CE1 i CS1.

Należy zaznaczyć, że elementy adresowe SLM i SIM muszą podawać te same adresy, ale z przesunięciem w czasie nieco większym niż jeden przedział czasowy. Z tego powodu możliwe jest w tym przypadku zastosowanie jednego wspólnego elementu adresowego, zwłaszcza, że adresy te są przeznaczone dla tej samej pamięci MP1. W skład takiego elementu adresowego wchodzi generator adresowy SM do podawania adresu odczytu za każdym razem, gdy przełącznik CM jest w położeniu spoczynkowym, jak to przedstawiono na rysunku. Jednocześnie adresy są przesyłane przez urządzenie opóźniające RT i są podawane do pamięci MP1 za każdym razem po uruchomieniu przełącznika CM. W ten sposób pamięć MP1 otrzymuje adresy odczytu i zapisu w odpowiedniej kolejności generatora adresowego SM, co jest metodą ekonomiczną.

Rozwiązania podane w opisie nie ograniczają zakresu wynalazku i należy je uważać za rozwiązania przykładowe. Można rozważyć również wiele innych rozwiązań przykładowych, również wchodzących w zakres wynalazku. W szczególności wartości liczbowe zostały podane jedynie dla ułatwienia zrozumienia wynalazku i w innych rozwiązaniach przykładowych mogą być inne.

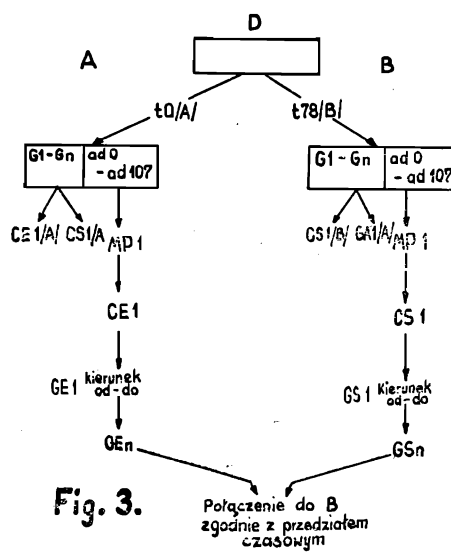
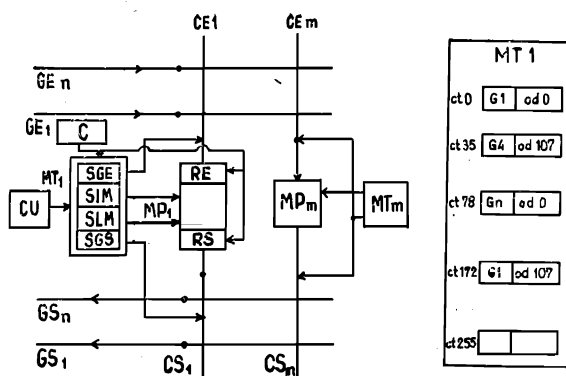
Zastrzeżenia patentowe

1. Układ do przesyłania zakodowanych sygnałów, w którym jednakowo zbudowane zespoły wielokroci wejściowych i wyjściowych łączone poprzez łącza są utworzone przez kanały czasowe, dla których są przeznaczone powtarzające się przedziały czasowe (kanałów, z których każdy przenosi kombinację zakodowanych sygnałów, a generator

impulsów zegarowych jest dołączony do zespołów wielokroci dla dostarczania do nich impulsu każdego przedziału czasowego, pomiędzy zaś zespołami wielokroci wejściowych i wyjściowych jest umieszczona co najmniej jedna pamięć mowy, która zawiera wejście, wyjście i wiele pamięciowych komórek adresowych, jednostka sterująca operacją jest dołączona do pamięci mowy i jest przystosowana do działania w tym samym przedziale czasowym przez odczyt z jednej z komórek pamięciowych kombinacji zakodowanych sygnałów i dostarczania tej kombinacji zakodowanych sygnałów do wyjścia pamięci mowy, zgodnie z odczytywanym adresem i do równoczesnego zapisu w jednej z komórek pamięciowych kombinacji zakodowanych sygnałów, uzyskanej na wejściu pamięci mowy zgodnie z adresem, który ma być zapisany, przełącznik wejściowy jest umieszczony pomiędzy zespołami wielokroci wejściowych i pamięcią mowy dla selektywnego dołączenia dowolnego z wybranych zespołów wielokroci wejściowych do pamięci mowy, zgodnie z odpowiadającym mu wejściowym zespołem adresowym, przełącznik wyjściowy jest umieszczony pomiędzy pamięcią mowy i zespołami wielokroci wyjściowych dla selektywnego dołączenia wyjścia pamięci mowy do dowolnego wybranego zespołu wielokroci wyjściowych, zgodnie z odpowiadającym mu wyjściowym zespołem adresowym, źródło adresowe zapisu jest dołączone do pamięci mowy dla dostarczania do niej adresów zapisu, źródło adresowe odczytu jest dołączone do pamięci mowy dla dostarczania do niej adresów odczytu, źródło adresowe zespołów wejściowych jest dołączone do przełącznika wejściowego dla dostarczania do niego adresów zespołów wejściowych i źródło adresowe zespołów wyjściowych jest dołączone do przełącznika wyjściowego dla dostarczania do niego adresów wyjściowych, **znamienny** tym, że zawiera rejestr wejściowy (RE), który jest włączony pomiędzy przełącznik wejściowy (CE1) i wejście pamięci mowy (MP1), przy czym rejestr wejściowy (RE) jest dołączony do generatora impulsów zegarowych (C) dla sterowania tym rejestrem wejściowym (RE), rejestr wyjściowy (RS), który jest włączony pomiędzy wyjście pamięci mowy (MP1) i przełącznik wyjściowy (CS1), przy czym rejestr wyjściowy (RS) jest dołączony do generatora impulsów zegarowych (C) dla sterowania tym rejestrem wyjściowym (RS), układ sterujący źródłem adresowym, który jest dołączony do generatora impulsów zegarowych dla odbioru jego impulsów zegarowych i jest także dołączony do źródła adresowego, będącego pamięcią drogi połączenia (MT1) utworzoną przez wiele komórek pamięciowych, każdą przystosowaną do pamiętania numerów (G1) do

(Gn) zespołów wielokroci wejściowych i wyjściowych i adresu abonenta, które to komórki są połączone w cztery zespoły, stanowiące komórki (SGE) źródła adresowego zespołów wejściowych, komórki (SIM) źródła adresowego zapisu, komórki (SIM) źródła adresowego odczytu i komórki (SGT) źródła adresowego zespołów wyjściowych, których zawartość jest cyklicznie odczytywana w kolejnych przedziałach czasowych.

2. Układ według zastrz. 1, **znamienny** tym, że rejestr wejściowy (RE) jest przystosowany do reagowania na otrzymywane impulsy zegarowe przez zapamiętanie kombinacji zakodowanych sygnałów dostarczanych przez przełącznik wejściowy na końcu każdego przedziału czasowego i odtwarzania tej kombinacji podczas następnego kolejnego przedziału czasowego na wejściu pamięci mowy, rejestr wyjściowy (RS) jest przystosowany do reagowania na otrzymywane impulsy zegarowe przez zapamiętanie kombinacji zakodowanych sygnałów na wyjściu pamięci mowy na końcu każdego przedziału czasowego i odtwarzania tej kombinacji podczas następnego kolejnego przedziału czasowego na wyjściu przełącznika zaś układ sterujący źródłem adresowym jest przystosowany do reagowania na otrzymane impulsy zegarowe przez pobudzanie komórek pamięci drogi połączenia (MT1) tak, że dostarczają one adres w odpowiedni na każdy impuls zegarowy w ten sposób, że komórka (SLM) źródła adresowego odczytu jest przystosowana do dostarczenia adresu odczytu do pamięci mowy (MP1) w pierwszym przedziale czasowym, komórka (SGT) źródła adresowego zespołów wyjściowych jest przystosowana do dostarczania adresu zespołów wyjściowych do przełącznika wyjściowego w drugim przedziale czasowym następującym po pierwszym przedziale czasowym, komórka (SGE) źródła adresowego zespołów wejściowych jest przystosowana do dostarczenia adresu zespołu wejściowego do przełącznika wejściowego w trzecim przedziale czasowym następującym po drugim przedziale czasowym i komórka (SIM) źródła adresowego zapisu jest przystosowana do dostarczania adresu zapisu do pamięci mowy w czwartym przedziale czasowym następującym po trzecim przedziale czasowym, w którym poszczególne stopnie układu są przystosowane do zabezpieczenia działania układu przełączającego do nakładania w czasie tak, że przedział czasu, gdy zakodowana próbka od jednego abonenta, która odczytana w poprzednim cyklu w pamięci mowy, jest przesyłana przez obwód przestrzenny układu, następuje równoczesny odczyt zakodowanej próbki od następnego abonenta w tej samej pamięci dla przygotowania do przesłania poprzez układ w następnym cyklu.



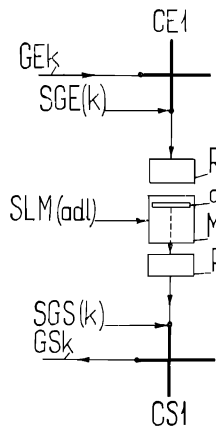


Fig. 5.

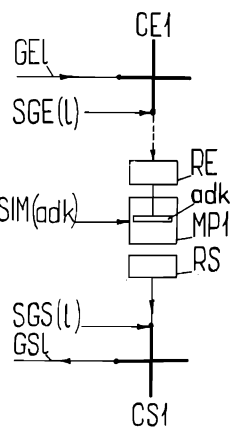


Fig. 6.

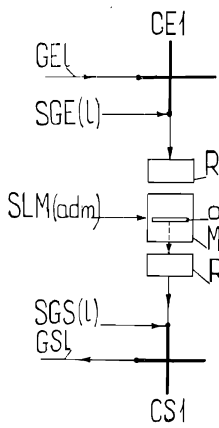


Fig. 7.

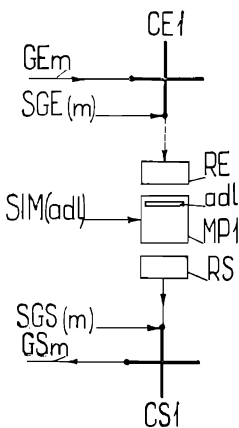


Fig. 8.

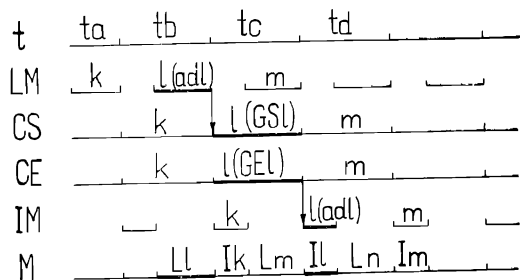


Fig. 4.

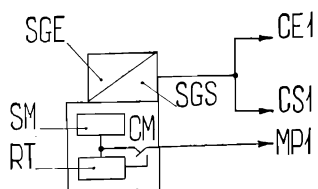


Fig. 9.