

(12) NACH DEM VERTRAG ÜBER DIE INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES
PATENTWESENS (PCT) VERÖFFENTLICHTE INTERNATIONALE ANMELDUNG

(19) Weltorganisation für geistiges
Eigentum

Internationales Büro

(43) Internationales
Veröffentlichungsdatum
12. Januar 2017 (12.01.2017)



(10) Internationale Veröffentlichungsnummer
WO 2017/005743 A1

(51) Internationale Patentklassifikation:

H03M 1/12 (2006.01) H03M 1/18 (2006.01)
H03F 3/00 (2006.01)

(21) Internationales Aktenzeichen: PCT/EP2016/065845

(22) Internationales Anmeldedatum:
5. Juli 2016 (05.07.2016)

(25) Einreichungssprache: Deutsch

(26) Veröffentlichungssprache: Deutsch

(30) Angaben zur Priorität:
10 2015 212 842.3 9. Juli 2015 (09.07.2015) DE

(71) Anmelder: FORSCHUNGSZENTRUM JÜLICH
GMBH [DE/DE]; Leo-Brandt-Strasse, 52425 Jülich (DE).

(72) Erfinder: GREWING, Christian; Dohrer Weg 9, 52428
Jülich (DE).

(74) Anwalt: JOSTARNDT PATENTANWALTS-AG;
Philipsstrasse 8, 52068 Aachen (DE).

(81) Bestimmungsstaaten (soweit nicht anders angegeben, für
jede verfügbare nationale Schutzrechtsart): AE, AG, AL,
AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW,
BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DK, DM,

DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT,
HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR,
KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG,
MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM,
PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC,
SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN,
TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) Bestimmungsstaaten (soweit nicht anders angegeben, für
jede verfügbare regionale Schutzrechtsart): ARIPO (BW,
GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST,
SZ, TZ, UG, ZM, ZW), eurasisches (AM, AZ, BY, KG,
KZ, RU, TJ, TM), europäisches (AL, AT, BE, BG, CH,
CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE,
IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO,
RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM,
GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

Erklärungen gemäß Regel 4.17:

— Erfindenerklärung (Regel 4.17 Ziffer iv)

Veröffentlicht:

— mit internationalem Recherchenbericht (Artikel 21 Absatz
3)

(54) Title: VOLTAGE AMPLIFIER FOR A PROGRAMMABLE VOLTAGE RANGE

(54) Bezeichnung : SPANNUNGSVERSTÄRKER FÜR EINEN PROGRAMMIERBAREN SPANNUNGSBEREICH

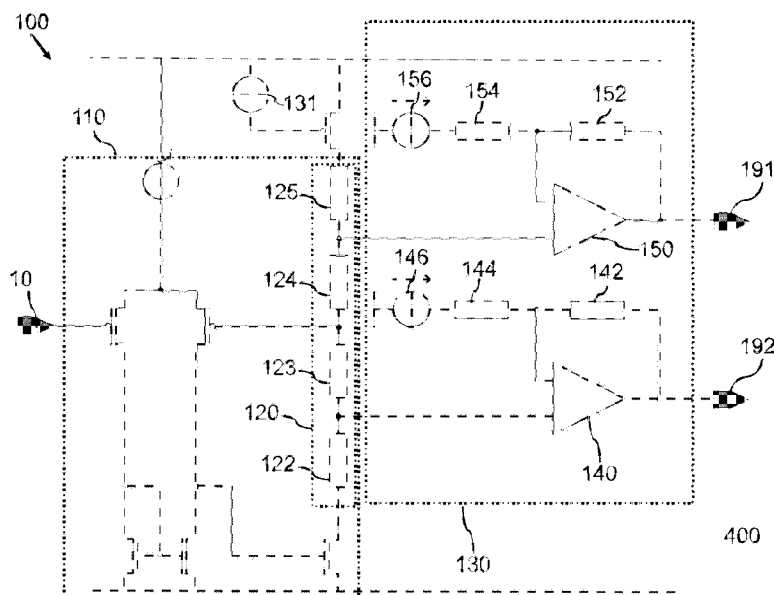


Fig. 2

(57) Abstract: The invention relates to a voltage amplifier (100, 300) which puts defined ranges (12, 14) of an input voltage signal (10) into different ratios in relation to the input voltage signal (10) at one or more operating points of an amplifier circuit (130). If the ranges (12, 14) of the input voltage signal (10) are split adequately, it is possible to linearly amplify each range (12, 14). Output signals (191, 192, 193, 194) that are linearly amplified in said manner can then be converted into digital signals (531) by a plurality of analog to digital converters (510), for example.

(57) Zusammenfassung: Die Erfindung betrifft einen Spannungsverstärker (100, 300), der definierte Bereiche (12, 14) eines Eingangsspannungssignals (10) in unterschiedliche Bezüge im Verhältnis zum Eingangsspannungssignal (10) zu einem oder mehreren Arbeitspunkten einer Verstärkerschaltung (130) setzt. Bei entsprechender Aufteilung der Bereiche (12, 14) des Eingangsspannungssignals (10) ist es möglich, die jeweiligen Bereiche (12, 14) linear zu verstärken. Solche linear verstärkten

Ausgangssignale (191, 192, 193, 194) können sodann zum Beispiel mittels mehrerer Analog-Digital-Wandler (510) in digitale Signale (531) umgewandelt werden.

Spannungsverstärker für einen programmierbaren Spannungsbereich

Gebiet der Erfindung

- 5 Die Erfindung bezieht sich auf einen Spannungsverstärker für einen programmierbaren Spannungsbereich und zugehöriges Verfahren zur Spannungsverstärkung für einen programmierbaren Spannungsbereich.

Hintergrund der Erfindung

- 10 Durch die maximale Versorgungsspannung ist die Verstärkung des Eingangssignals begrenzt. Das Eingangssignal kann nur so weit verstärkt werden, als dass es noch linear verstärkt werden kann. Dieses Problem wird in Pipeline Analog-Digital-Wandlern (ADC) durch eine Rückkopplung des Signals gelöst. Das Signal wird anschließend durch einen oder mehrere Komparatoren
- 15 ausgewertet und dieser Wert von dem Eingangssignal der Komparatoren abgezogen, um dann nur die Differenz, den sogenannten Restfehler zu verstärken. Pipeline ADC müssen aufwendig kalibriert werden, um unkontrollierte Veränderungen des Restfehlers infolge einer Verschiebung des Arbeitspunktes zu vermeiden. Pipeline ADC können somit nicht kurzfristig ein-
- 20 und ausgeschaltet werden, da dies zu einer Verschiebung der Arbeitspunkte führen kann.

Zusammenfassung der Erfindung

- Es ist eine Aufgabe der vorliegenden Erfindung, einen
- 25 Spannungsverstärker für einen programmierbaren Spannungsbereich zur Verfügung zu stellen.

- Gemäß eines ersten Aspektes der Erfindung wird ein
- Spannungsverstärker für einen programmierbaren Spannungsbereich zur
- 30 Verfügung gestellt. Der Spannungsverstärker weist zumindest einen ersten und einen zweiten Arbeitspunkt in Bezug auf ein Eingangsspannungssignal auf.

Der Spannungsverstärker ist eingerichtet, einen ersten Bereich des Eingangsspannungssignals mittels des ersten Arbeitspunktes linear zu einem ersten Ausgangssignal zu transformieren. Der Spannungsverstärker ist weiter eingerichtet, einen zweiten Bereich des Eingangsspannungssignals mittels des

5 zweiten Arbeitspunktes linear zu einem zweiten Ausgangssignal zu transformieren. Die Arbeitspunkte des Spannungsverstärkers sind in diesem Zusammenhang immer in Bezug zum Eingangsspannungssignal zu sehen. Verschiedene Bereiche des Eingangsspannungssignals werden zum Beispiel so verschoben, dass ein Verstärker, der Eingangsspannungen zwischen -5V und

10 +5V linear verstärken kann, auch solche Bereiche des Eingangsspannungssignals linear verstärken kann, die außerhalb dieses Spannungsbereiches sind. Diese Bereiche werden auf definierte Weise in den Bereich verschoben, der linear verstärkt werden kann. Der Spannungsverstärker könnte zu diesem Zweck zum Beispiel einen

15 einstellbaren Arbeitspunkt aufweisen, so dass neben dem ersten und dem zweiten Arbeitspunkt weitere Arbeitspunkte in Bezug auf das Eingangsspannungssignal eingestellt werden können. Das Eingangsspannungssignal könnte zum Beispiel mittels einstellbarer Widerstände bzw. Referenzpotenziale kontinuierlich oder diskret verschoben

20 werden. Verschiedene Bereiche von periodischen Signalen könnten somit sukzessive linear verstärkt werden.

Der Spannungsverstärker könnte in einer alternativen Ausführungsform eingerichtet sein, den ersten Arbeitspunkt und den zweiten Arbeitspunkt

25 zeitgleich zur Verfügung zu stellen. Es wäre somit insbesondere bei nicht periodischen Signalen möglich ein stark schwankendes Signal, das zum Beispiel zwischen -10 V und +10 V schwankt, mit zum Beispiel zwei Verstärkern linear zu verstärken, wobei die Verstärker nur bei einer Eingangsspannung zwischen -5V und +5V linear verstärken. Ein erster Bereich

30 dieses Eingangsspannungssignals, der zwischen -10V und V liegt wird dabei in den Bereich des einen Verstärkers verschoben, in dem dieser linear verstärkt.

Ein zweiter Bereich dieses Eingangsspannungssignals, der zwischen 0V und 10V und liegt wird dabei in den Bereich des anderen Verstärkers verschoben, in dem dieser linear verstärkt. Der erste Arbeitspunkt und der zweite Arbeitspunkt sind dabei vorzugsweise so eingestellt, dass der erste Bereich des Eingangsspannungssignals und der zweite Bereich des Eingangsspannungssignals mindestens einen gemeinsamen Wert aufweisen. Es ist dabei bevorzugt, dass der erste und der zweite Bereich mindestens teilweise unterschiedlich sind. Der erste und zweite Bereich könnten aber überlappen. Der erste Bereich des Eingangsspannungssignals und der zweite Bereich des Eingangsspannungssignals grenzen in einer alternativen Ausführungsform aneinander. Diese Ausführungsform hätte den Vorteil, dass ein Eingangsspannungssignal mit möglichst wenigen Komponenten linear verstärkt werden kann. Ein Überlappen der Bereiche könnte alternativ den Vorteil haben, dass durch die Redundanz eine Fehlererkennung und Kompensation ermöglicht bzw. erleichtert wird.

Der Spannungsverstärker ist vorzugsweise eingerichtet, das erste Ausgangssignal um einen vorgegebenen ersten Verstärkungsfaktor gegenüber dem ersten Bereich des Eingangsspannungssignals zu verstärken, und das zweite Ausgangssignal um einen vorgegebenen zweiten Verstärkungsfaktor gegenüber dem zweiten Bereich des Eingangsspannungssignals zu verstärken. Der erste und der zweite Verstärkungsfaktoren können unterschiedlich oder gleich gewählt sein.

Der Spannungsverstärker weist vorzugsweise eine Regelstufe, mindestens einen Eingangsreferenzwiderstandsanordnung und eine Verstärkerschaltung auf. Der Spannungsverstärker kann zwei, drei oder mehr Regelstufen aufweisen. Der oder die Regelstufen sind vorzugsweise eingerichtet, das Eingangsspannungssignal in einen oder mehreren Eingangsstromsignale zu transformieren. Die Eingangsreferenzwiderstandsanordnung ist vorzugsweise eingerichtet ist,

mittels des oder der Eingangsstromsignale zumindest ein erstes Abbild des ersten Bereichs des Eingangsspannungssignals und ein zweites Abbild des zweiten Bereichs des Eingangsspannungssignals zur Verfügung zu stellen, so dass das erste Abbild den ersten Arbeitspunkt in Bezug auf das

- 5 Eingangsspannungssignal umfasst, und das zweite Abbild den zweiten Arbeitspunkt in Bezug auf das Eingangsspannungssignal umfasst. Die Verstärkerschaltung ist vorzugsweise weiter eingerichtet, das erste Abbild zum ersten Ausgangssignal und das zweite Abbild zum zweiten Ausgangssignal zu transformieren.

10

- Die Verstärkerschaltung ist in einer weiteren Ausführungsform eingerichtet, das erste Abbild zu einem ersten Ausgangstrom zu transformieren und das zweite Abbild zu einem zweiten Ausgangstrom zu transformieren. Die Verstärkerschaltung ist in diesem Fall vorzugsweise weiter eingerichtet, das
- 15 erste Ausgangssignal als Spannungsabfall des ersten Ausgangstroms über einem ersten Ausgangsreferenzwiderstand auszugeben, und das zweite Ausgangssignal als Spannungsabfall des zweiten Ausgangstroms über einem zweiten Ausgangsreferenzwiderstand auszugeben. Der erste
- 20 Ausgangsreferenzwiderstand und der zweite Ausgangsreferenzwiderstand können identisch oder verschieden sein. Der oder die Ausgangsreferenzwiderstände können auch einstellbar sein, was die Flexibilität der Schaltungsanordnung erhöhen könnte.

- Die Verstärkerschaltung ist vorzugsweise eingerichtet, den ersten
- 25 Ausgangstrom um einen definierten ersten Stromverstärkungsfaktor gegenüber dem Eingangsstromsignal zu verstärken, und den zweiten Ausgangstrom um einen definierten zweiten Stromverstärkungsfaktor gegenüber dem Eingangsstromsignal zu verstärken. Eine bevorzugte Ausführungsform könnte zum Beispiel einen oder mehrere Stromspiegel mit
- 30 definierten Spiegelverhältnissen umfassen. Der erste Stromverstärkungsfaktor könnte gleich dem zweiten Stromverstärkungsfaktor oder unterschiedlich sein.

Die Verstärkerschaltung könnte in einer alternativen Ausführungsform mindestens einen ersten Verstärker und einen zweiten Verstärker aufweisen. Der erste Verstärker ist dabei vorzugsweise eingerichtet, das erste Abbild
5 mittels einer ersten Gegenkopplung zum ersten Ausgangssignal zu transformieren. Der zweite Verstärker ist dabei vorzugsweise eingerichtet, das zweite Abbild mit einer zweiten Gegenkopplung zum zweiten Ausgangssignal zu transformieren. Die Verstärkerschaltung könnte auch 3, 4, 5 oder mehr Verstärker mit zugehöriger Gegenkopplung aufweisen. Die Gegenkopplung der
10 einzelnen Verstärker kann gleich oder unterschiedlich gewählt werden. Die Verstärker können zum Beispiel Operationsverstärker sein.

Die erste Gegenkopplung ist in einer bevorzugten Ausführungsform gleich der zweiten Gegenkopplung (und auch gleich groß wie jede weiteren
15 Gegenkopplung bei mehr als zwei Verstärkern). Der Spannungsverstärker ist dabei vorzugsweise eingerichtet, das erste Ausgangssignal mittels des ersten Verstärkers um den ersten Verstärkungsfaktor zu verstärken, und das zweite Ausgangssignal mittels des zweiten Verstärkers um den zweiten Verstärkungsfaktor zu verstärken. Der erste Verstärkungsfaktor kann gleich
20 dem zweiten Verstärkungsfaktor oder unterschiedlich sein. Der Spannungsverstärker weist in einer bevorzugten Ausführungsform 3, 4, 5 oder mehr Verstärker auf, die als Operationsverstärker ausgeführt sind und mittels entsprechender Widerstandsschaltungen den gleichen Verstärkungsfaktor aufweisen.

25

Es ist eine weitere Aufgabe der vorliegenden Erfindung, eine Analog-Digital-Wandler Schaltungsanordnung zur Verfügung zu stellen. Die Analog-Digital-Wandler Schaltungsanordnung umfasst mindestens einen Spannungsverstärker der zuvor beschriebenen Art und mindestens einen
30 Analog-Digital-Wandler. Der Analog-Digital-Wandler ist eingerichtet ist, mindestens das erste Ausgangssignal in ein erstes digitales Signal zu wandeln

und mindestens das zweite Ausgangssignal in ein zweites digitales Signal zu wandeln. Die Wandlung kann bei periodischen Ausgangssignalen sukzessive erfolgen, so dass nur ein Analog-Digital-Wandler erforderlich ist. In einer bevorzugten Ausführungsform weist die Analog-Digital-Wandler

- 5 Schaltungsanordnung 2, 3, 4 oder mehr Analog-Digital-Wandler auf, so dass verschiedene Bereiche des Eingangsspannungssignals gleichzeitig in ein digitales Signal umgewandelt werden können. Eine solche Anordnung könnte insbesondere bei nicht periodischen Signalen eine kontinuierliche Digitalisierung eines Eingangsspannungssignals ermöglichen.

10

- Das erste digitale Signal repräsentiert vorzugsweise einen ersten linear transformierten Bereich des Eingangsspannungssignals, wenn das erste digitale Signal einen ersten Wert aufweist, wobei der erste Wert größer ist als ein erster minimaler digitaler Wert und kleiner als ein erster maximaler digitaler Wert ist. Das zweite digitale Signal repräsentiert vorzugsweise einen zweiten linear transformierten Bereich des Eingangsspannungssignal, wenn das zweite digitale Signal einen zweiten Wert aufweist, wobei der zweite Wert größer ist als ein zweiter minimaler digitaler Wert und kleiner als ein zweiter maximaler digitaler Wert ist. Bei mehreren Analog-Digital-Wandler weist somit in der Regel
- 15 nur einer der Analog-Digital-Wandler einen Wert auf, der zwischen dem minimalen und maximalen digitalen Ausgangswert der Analog-Digital-Wandler liegt. Solche Analog-Digital-Wandler, die ein Ausgangssignal wandeln, das eine zu hohe oder zu niedrige Spannung aufweist, geben entweder den minimalen oder den maximalen digitalen Ausgangswert aus.

25

Es ist eine weitere Aufgabe der vorliegenden Erfindung, ein verbessertes Verfahren zur Spannungsverstärkung für einen programmierbaren Spannungsbereich zur Verfügung zu stellen. Das Verfahren umfasst die Schritte:

- 30 - Transformieren eines Eingangsspannungssignals, so dass ein erster Bereich des Eingangsspannungssignals in einen ersten definierten

- Bezug zu einem ersten Arbeitspunkt einer Verstärkerschaltung gesetzt wird,
- Transformieren des Eingangsspannungssignals, so dass ein zweiter Bereich des Eingangsspannungssignals in einen zweiten definierten
- 5 Bezug zu einem zweiten Arbeitspunkt der Verstärkerschaltung gesetzt wird,
- Linear Transformieren des ersten Bereiches zu einem ersten Ausgangssignal, und
 - Linear Transformieren des zweiten Bereiches zu einem zweiten
- 10 Ausgangssignal.

- Es ist eine weitere Aufgabe der vorliegenden Erfindung, ein verbessertes Verfahren Digitalisierung des Eingangsspannungssignals zur Verfügung zu stellen. Das Verfahren umfasst neben den zuvor genannten Schritten die
- 15 zusätzlichen Schritte:
- Digitalisieren des ersten Ausgangssignals, und
 - Digitalisieren des zweiten Ausgangssignals.

- Die einzelnen Schritte des Verfahrens müssen nicht notwendigerweise in
- 20 der angegebenen Reihenfolge durchgeführt werden.

- Es wird klargestellt, dass die Filterschaltung gemäß Anspruch 1, der Analog-Digital-Wandler Schaltungsanordnung gemäß Anspruch 12 und das Verfahren gemäß Anspruch 14 ähnliche und/oder identische Ausführungsform
- 25 aufweisen, wie sie insbesondere in den abhängigen Ansprüchen beschrieben werden.

- Es wird weiterhin klargestellt, dass bevorzugte Ausführungsformen der Erfindung auch jede Kombination der abhängigen Ansprüche mit dem entsprechenden unabhängigen Ansprüchen darstellen.
- 30 Weitere bevorzugte Ausführungsformen werden im Folgenden beschrieben.

Kurze Beschreibung der Abbildungen

Diese und andere Aspekte der Erfindung werden im Detail in den Abbildungen
5 wie folgt gezeigt.

- Fig. 1 zeigt einen ersten Spannungsverstärker
- Fig. 2 zeigt einen zweiten Spannungsverstärker
- Fig. 3 zeigt einen Signalverlauf für den zweiten Spannungsverstärker
- 10 Fig. 4 zeigt einen dritten Spannungsverstärker
- Fig. 5 zeigt einen Signalverlauf für den dritten Spannungsverstärker
- Fig. 6 zeigt eine Schemaskizze eines vierten Spannungsverstärkers
- Fig. 7 zeigt einen Analog-Digital-Wandler mit dem dritten
Spannungsverstärker
- 15 Fig. 8 zeigt eine Schemaskizze eines Verfahrens zur
Spannungsverstärkung

Detaillierte Beschreibung der Ausführungsbeispiele

20

- Fig. 1 zeigt einen ersten Spannungsverstärker 100. Der erste
Spannungsverstärker 100 umfasst eine Regelstufe 110 mit einer Stromquelle
und einem Differenzverstärker, der aus Feldeffekttransistoren aufgebaut ist.
Der Eingang und damit das Eingangsspannungssignal 10 wird auf ein Gate
25 eines selbstsperrenden ersten Feldeffekttransistors des Differenzverstärkers
geleitet, wobei die Source dieses Feldeffekttransistors mit der Stromquelle
verbunden ist. Der Ausgang des Differenzverstärkers ist dabei mit einem Gate
eines selbstleitenden Feldeffekttransistors verbunden, der wiederum mit einem
weiteren Gate eines zweiten selbstsperrenden Feldeffekttransistors des
30 Differenzverstärkers verbunden ist, der gegen den ersten selbstsperrenden
Feldeffekttransistor am Eingang geschaltet ist. Aufgrund dieser Schaltung liegt

am Gate des zweiten selbstsperrenden Feldeffekttransistors die Eingangsspannung 115 an. Der erste Spannungsverstärker 100 weist zudem eine Verstärkerschaltung 130 auf, die in diesem Fall als Stromspiegel ausgeführt ist. Der erste Spannungsverstärker 100 umfasst eine

5 Eingangsreferenzwiderstandsanordnung 120 mit einem Eingangsreferenzwiderstand 121 und einer Eingangsreferenzspannung 133. Die Eingangsreferenzspannung 133 ist mit dem Eingangsreferenzwiderstand 121 verbunden, der wiederum mit dem Gate des zweiten selbstsperrenden Feldeffekttransistors verbunden ist. Die Eingangsspannung liegt somit auch am

10 Ausgang des Eingangsreferenzwiderstands an. Die Eingangsspannung beträgt somit:

$$V_{\text{input}} = R_{\text{signal}} \cdot i_{\text{signal}} + V_{\text{refinput}}$$

15

wobei R_{signal} den Eingangsreferenzwiderstand 121 und V_{refinput} die Eingangsreferenzspannung 133 bezeichnet. Der Strom i_{signal} bezeichnet den über den Eingangsreferenzwiderstand 121 fließenden Strom. Eine

20 Biasspannung 131 ist zwischen den Eingängen der zwei selbstsperrenden Feldeffekttransistor des Stromspiegels der Verstärkerschaltung 130 und den zugehörigen Gates angelegt, wobei der Stromspiegel ein Spiegelverhältnis M/N aufweist. Es fließt somit ein Strom i_{Bias} über den selbstsperrenden Feldeffekttransistor des Stromspiegels der mit dem Ausgang des

25 Eingangsreferenzwiderstands 121 und dem Gate des zweiten selbstsperrenden Feldeffekttransistors des Differenzverstärkers verbunden ist. Über den selbstleitenden Feldeffekttransistor der Verstärkerschaltung 130 dessen Gate zur Rückkopplung des Eingangsspannungssignals 10 verwendet wird, fließt somit ein Strom $i_{\text{Bias}} + i_{\text{signal}}$. Auf der Ausgangsseite des Stromspiegels fließt

30 somit aufgrund des Spiegelverhältnisses oberhalb eines Kontaktpunktes mit einer Ausgangsreferenzschaltung umfassend ein Ausgangsreferenzwiderstand

137 und einer Ausgangsreferenzspannung 135 ein Strom $(M/N) \cdot i_{\text{Bias}}$ und unterhalb des Kontaktpunktes ein Strom $(M/N) \cdot i_{\text{Bias}} + i_{\text{signal}}$. Über den Ausgangsreferenzwiderstand 137 fließt somit ein Strom $(M/N) \cdot i_{\text{signal}}$. Ein erstes Ausgangssignal 191 ergibt sich somit im Fall des ersten Spannungsverstärkers 100 zu:

$$V_{\text{output}} = R_{\text{output}} \cdot (M/N) \cdot i_{\text{signal}} + V_{\text{refoutput}}$$

10

wobei R_{output} den Ausgangsreferenzwiderstand 137 und $V_{\text{refoutput}}$ die Ausgangsreferenzspannung 135 bezeichnet. Der Arbeitspunkt des ersten Spannungsverstärkers 100 lässt sich somit mithilfe des Eingangsreferenzwiderstands 121, der Eingangsreferenzspannung 133, des 15 Ausgangsreferenzwiderstands 137 und der Ausgangsreferenzspannung 135 in Bezug auf das eine Eingangsspannungssignal 10 im Wesentlichen frei einstellen. Verschiedenste Eingangsspannungssignale 10 können somit so angepasst werden, dass sie mittels der Verstärkerschaltung 130 linear verstärkt werden können. Um diese Einstellbarkeit zu gewähren, können zum Beispiel 20 die Referenzwiderständen und auch die Referenzspannungen einstellbar ausgeführt werden. Die konkreten Werte für die Referenzwiderstände und auch die Referenzspannungen hängen dabei von der Anwendung, der Technologie und dem Gesamtkonzept ab. Bei der Verwendung des Spannungsverstärkers 100 in einer Analog-Digital-Wandler Schaltungsanordnung 500 ist dabei zum 25 Beispiel auch die Anzahl der gewünschten Bits von Bedeutung.

Fig. 2 zeigt einen zweiten Spannungsverstärker 100. Der zweite Spannungsverstärker 100 umfasst wieder eine Regelstufe 110 mit einer Stromquelle und einem Differenzverstärker, wobei das Ausgangssignal in 30 analoger Weise auf den Differenzverstärker zurückgekoppelt ist, wie in Zusammenhang mit Fig. 1 erläutert. Ein Biasstrom wird in analoger Weise wie

in Fig. 1 mittels einer Biasspannung 131 zur Verfügung gestellt, wobei dieser Biasstrom über die Eingangsreferenzwiderstände 122, 123, 124 und 125 der Eingangsreferenzwiderstandsanordnung 120 fließt. Die Eingangsreferenzwiderstände 122, 123, 124 und 125 sind nun so gewählt, dass

5 zwischen den Eingangsreferenzwiderständen 122, 123, 124 und 125 jeweils definierte Potenziale eingestellt werden können, so dass verschiedene Arbeitspunkte einer Verstärkerschaltung 130 im Verhältnis zum Eingangsspannungssignal 10 eingestellt werden können. Die Verstärkerschaltung 130 weist dabei einen ersten Verstärker 140 auf dessen

10 positiver Eingang mit Referenzwiderstandsanordnung 120 verbunden ist, wobei am positiven Eingang des ersten Verstärkers 140 das Potenzial zwischen dem ersten Eingangsreferenzwiderstand 122 und dem zweiten Eingangsreferenzwiderstand 123 anliegt. Der Ausgang des ersten Verstärkers 140 ist mit einem ersten Gegenkopplungswiderstand 142 gegengekoppelt. Der

15 negative Ausgang des ersten Verstärkers 140 ist zudem über einen ersten Verstärkerwiderstand 144 mit einer ersten Verstärkerbiasspannung 146 verbunden. Die Verstärkung des ersten Verstärkers 140 wird mittels des ersten Gegenkopplungswiderstands 142 und des ersten Verstärkerwiderstands 144 eingestellt und kann auch den Wert 1 umfassen. Das Gate des

20 selbstsperrenden Feldeffekttransistors im Eingang des Differenzwiderstands, der gegen den selbstsperrenden Feldeffekttransistor geschaltet ist, der das Eingangsspannungssignal 10 als Steuersignal aufnimmt, ist zwischen dem zweiten Eingangsreferenzwiderstand 123 und dem dritten Eingangsreferenzwiderstand 124 angeschlossen. An diesem Punkt liegt wie im

25 Zusammenhang mit Fig. 1 diskutiert die Eingangsspannung an. Ein positiver Eingang eines zweiten Verstärkers 150, der ebenfalls von der Verstärkerschaltung 130 umfasst ist, ist zwischen dem dritten Eingangsreferenzwiderstand 124 und dem vierten Eingangsreferenzwiderstand 125 angeschlossen. Der Ausgang des zweiten Verstärkers 150 ist mit einem

30 zweiten Gegenkopplungswiderstand 152 gegengekoppelt. Der negative Ausgang des zweiten Verstärkers 150 ist zudem über einen zweiten

Verstärkerwiderstand 154 mit einer zweiten Verstärkerbiasspannung 156 verbunden. Die Verstärkung des zweiten Verstärkers 150 wird mittels des zweiten Gegenkopplungswiderstands 152 und des zweiten Verstärkerwiderstands 154 eingestellt. Im konkreten Ausführungsbeispiel der

5 Fig. 2 weisen die einzelnen Komponenten die folgenden Werte auf: erster Eingangsreferenzwiderstand 122 den Wert R_2 , zweiter Eingangsreferenzwiderstand 123 den Wert $R_2/2$, dritter Eingangsreferenzwiderstand 124 den Wert $R_2/2$, vierter Eingangsreferenzwiderstand 125 den Wert R_2 , der erste und der zweite

10 Verstärkerwiderstand 144, 154 jeweils den Wert R_1 , der erste und der zweite Gegenkopplungswiderstand 142, 152 jeweils die Werte $2 \cdot R_1$, die erste und die zweite Verstärkerbiasspannung 146, 156 sind gleich und weisen einen unterschiedlichen Wert auf als die Biasspannung 131 (Beispielwerte für die einzelnen Größen: $R_1 = 500\Omega$ (wird vor allem durch die Bandbreite des

15 Signals gesetzt), $R_2 = 200\Omega$ (Bei 1 mA Strom durch die Ausgangstufe der Regelung ergeben sich Spannungsabschnitte von jeweils 200mV, so dass die Ausgangsspannung bei einem Verhältnis der Werte der Widerstände 142 und 144 von 2 jeweils 200mV um die Verstärkerbiasspannung liegt), Verstärkerbiasspannung= Halber Versorgungsspannungsbereich, hängt vor

20 allem von den folgenden Komparatoren ab, Biasspannung=zum Beispiel 300mV, sollte innerhalb des zu erwarteten Eingangsspannungsbereiches sein, um den Verstärker Bereich voll zu nutzen.). Die Potenziale an den positiven Eingängen des ersten und des zweiten Verstärkers in Relation zum andern Spannungssignal 10 lassen sich somit mittels der

25 Eingangsreferenzwiderständen 122, 123, 124 und 125 einstellen. Wenn somit der erste und der zweite Verstärker 140, 150 den gleichen absoluten Arbeitspunkt aufweisen, lassen sich mittels der Eingangsreferenzwiderständen 122, 123, 124 und 124 verschiedene Arbeitspunkte im Verhältnis zum Eingangsspannungssignal 10 einstellen.

30

Die Fig. 3 zeigt einen Signalverlauf für den zweiten Spannungsverstärker

100. Die Signalamplitude 20 des Eingangsspannungssignals 10 ist hier über die Zeit 30 aufgetragen. Das Eingangsspannungssignal wird durch vertikale gestrichelte Linien in einen ersten Bereich 12 und einen zweiten Bereich 14 aufgeteilt. Das Eingangsspannungssignal 10 ist in diesem Fall sinusförmig und

5 der zweite Bereich entspricht der positiven Halbwelle und der erste Bereich der negativen Halbwelle. Das zweite Ausgangssignal 192 weist im zweiten Bereich 14 des Eingangsspannungssignals 10 einen linearen Teil 434 auf. Der zweite Verstärker 150 weist in diesem zweiten Bereich des

10 Eingangsspannungssignals 10 eine lineare Verstärkung auf. Diese lineare Verstärkung ist darauf zurückzuführen, dass die Spannung am positiven Eingang des zweiten Verstärkers 150 um den Wert $R2/2 \cdot i_{Bias}$ in Relation zur Eingangsspannung vermindert ist. Im ersten Bereich 12 des

15 Eingangsspannungssignals 10 übersteuert der zweite Verstärker 150 und gibt ein nichtlineares Signal 432 aus. Das erste Ausgangssignal 191 weist im ersten Bereich 12 des Eingangsspannungssignals 10 einen linearen Teil 424 auf. Der erste Verstärker 140 weist in diesem ersten Bereich des

20 Eingangsspannungssignals 10 eine lineare Verstärkung auf. Diese lineare Verstärkung ist darauf zurückzuführen, dass die Spannung am positiven Eingang des ersten Verstärkers 140 um den Wert $R2/2 \cdot i_{Bias}$ in Relation zur Eingangsspannung erhöht ist. Im zweiten Bereich 14 des

Eingangsspannungssignals 10 übersteuert der erste Verstärker 140 und gibt ein nichtlineares Signal 422 aus.

Fig. 4 zeigt einen dritten Spannungsverstärker 100 mit 4 Ausgängen. Die

25 prinzipielle Schaltung des Spannungsverstärkers 100 ist sehr ähnlich zu der in Fig. 2. Anders als in der Fig. 2 wird allerdings pro Ausgang eine Regelstufe 110 am Eingang zur Verfügung gestellt. Die Festlegung der Arbeitspunkte der 4 parallel angeordneten Verstärker im Verhältnis zu Eingangsspannungssignal 10 erfolgt wieder mittels der Eingangsreferenzwiderstandsanordnung, die 4

30 Eingangsreferenzwiderstände 126, 127, 128 und 129 aufweist. Das an dem positiven Eingängen der Verstärker anliegende Potenzial ($V1$, $V2$, $V3$, $V4$) wird

dabei durch die Stellung der Kontaktpunkte relativ zu den Eingangsreferenzwiderständen 126, 127, 128 und 129 im Strompfad der jeweiligen Biasströme (gleich groß gewählt) und der Größe der Eingangsreferenzwiderstände 126, 127, 128 und 129 bestimmt. Im konkreten Ausführungsbeispiel der Fig. 2 weisen die einzelnen Komponenten die folgenden Werte auf: fünfter Eingangsreferenzwiderstand 126 den Wert $1,5 \cdot R_2$, sechster Eingangsreferenzwiderstand 127 den Wert $R_2/2$, siebter Eingangsreferenzwiderstand 128 den Wert $R_2/2$, vierter Eingangsreferenzwiderstand 129 den Wert $1,5 \cdot R_2$, die Verstärkerwiderstände 144 jeweils den Wert R_1 , die Gegenkopplungswiderstände 142 jeweils die Werte $n \cdot R_1$, die erste Verstärkerbiasspannung 146 ist für alle Verstärker gleich und weist einen unterschiedlichen Wert auf als die Biasspannung 131.

Fig. 5 zeigt einen Signalverlauf für den dritten Spannungsverstärker 100 wie er in Fig. 4 beschrieben wird. Es wird das Eingangsspannungssignal 10, die Spannung V3 am positiven Eingang des dritten Verstärkers, die Spannung V4 am positiven Eingang des vierten Verstärkers, das dritte Ausgangssignal 193 und das vierte Ausgangssignal 194 gezeigt. Die Spannungen V3 und V4 sind durch die Eingangsreferenzwiderstände 128 und 129 gegen das Eingangsspannungssignal 10 verschoben. Es werden somit verschiedene Arbeitspunkte der Verstärker im Verhältnis zum Eingangsspannungssignal 10 mittels der Eingangsreferenzwiderstände 128 und 129 festgelegt. Die Konsequenz der Verschiebung zeigt sich im dritten und vierten Ausgangssignal 193 und 194, wo zu sehen ist, dass das Eingangsspannungssignal 10 vom jeweiligen Verstärker nur in bestimmten Bereichen linear verstärkt wird. Es ist somit möglich ein Eingangsspannungssignal 10 in verschiedene Amplitudenbereiche aufzuteilen (zum Beispiel -10 V bis -5 V, -5 V bis 0 V, 0 V bis 5 V, 5 V bis 10 V) und diese Amplitudenbereiche durch die einzelnen Verstärker getrennt voneinander linear zu verstärken. Die beiden waagerechten gestrichelten Begrenzungslinien bezeichnen dabei am unteren Rand das Massepotenzial in Relation zur Versorgungsspannung und am oberen Rand die

Versorgungsspannung.

Fig. 6 zeigt eine Schemaskizze eines vierten Spannungsverstärkers 300 wie aus der Diskussion der Figuren 1 bis 3 klar wird, lässt sich der

5 erfindungsgemäße Spannungsverstärker 300 durch verschiedenste konkrete Schaltungsanordnungen realisieren. Eine beispielhafte schematische Darstellung des vierten Spannungsverstärkers umfasst ein Bias 310, einen Eingangsbuffer 320, eine Eingangsreferenzwiderstandsanordnung 330, eine Regelung des Eingangs 340, ein Ausgang 350, eine

10 Ausgangswiderstandsanordnung 360 und eine Regelung des Ausgangs 370. Der in Fig. 6 schematisch skizzierte Schaltplan des vierten Spannungsverstärkers 300 lässt sich sowohl durch integrierte Schaltungen, als auch durch herkömmliche Schaltungstechnik ausführen.

15 Fig. 7 zeigt einen Analog-Digital-Wandler Schaltungsanordnung mit dem dritten Spannungsverstärker 100. Jede der 4 Verstärkungswege mit den unterschiedlichen Eingangsreferenzspannungen 111, 112, 113 und 114 weist einen der in Fig. 4 gezeigten Verstärker auf, die die Ausgangssignale 191, 192, 193 und 194 ausgeben. Jedes dieser Ausgangssignale 191, 192, 193 und 194

20 wird an einen eindeutig zugeordneten Analog-Digital-Wandler 510 weitergeleitet. Jeder dieser Analog-Digital-Wandler 510 ist mit der Masse 525 und einer in diesem Fall einheitlichen Referenzspannung 515 verbunden. Die Analog-Digital-Wandler 510 geben nun digitale Signale 531 aus. Die Ausgangssignale 191, 192, 193 und 194 sowie die Referenzspannung 515 sind

25 nun so gewählt, dass nur einer der vier Analog-Digital-Wandler 510 einen digitalen Wert ausgibt, der zwischen einem minimalen und maximalen digitalen Wert liegt. Die drei anderen Analog-Digital-Wandler 510 empfangen Ausgangssignale 191, 192, 193 oder 194, die eine zu hohe Spannung oder eine zu niedrige Spannung aufweisen. Diese 3 Analog-Digital-Wandler 510

30 geben somit entweder den minimalen digitalen Wert (zum Beispiel 0000) oder den maximalen digitalen Wert (zum Beispiel 1111) aus. Der linear verstärkte

Bereich des Eingangs Spannungssignals 10 kann somit auf einfache Weise durch Vergleich der digitalen Signale 531 an den Ausgängen der Analog-Digital-Wandler 510 bestimmt werden. Die digitalen Signale 531 werden dabei in zeitdiskreten Schritten ausgegeben, die durch eine Clock 40 bestimmt
5 werden. In dem Fall, in dem die Ausgangssignale genau auf der Grenze zwischen zwei Bereichen des Eingangsspannungssignals 10 liegen, gibt der oder die Analog-Digital-Wandler 510 den korrekten Wert aus, bei dem der maximale digitale Wert zum minimalen digitalen Wert oder umgekehrt wechselt.

10 Fig. 8 zeigt eine Schemaskizze eines Verfahrens zur Spannungsverstärkung. In Schritt 710 wird ein Eingangsspannungssignal 10 so transformiert, dass ein erster Bereich 12 des Eingangsspannungssignals 10 in einen ersten definierten Bezug zu einem ersten Arbeitspunkt einer Verstärkerschaltung gesetzt wird. In Schritt 720 wird ein
15 Eingangsspannungssignal 10 so transformiert, dass ein zweiter Bereich 14 des Eingangsspannungssignals 10 in einen zweiten definierten Bezug zu einem zweiten Arbeitspunkt der Verstärkerschaltung gesetzt wird. In Schritt 730 wird der erste Bereich 12 linear zu einem ersten Ausgangssignal 191 transformiert. In Schritt 740 wird der zweite Bereich 14 linear zu einem zweiten
20 Ausgangssignal 192 transformiert.

Es ist eine Idee der vorliegenden Erfindung definierte Bereiche 12, 14 eines Eingangsspannungssignals 10 in unterschiedliche Bezüge im Verhältnis zum Eingangsspannungssignal zu einem oder mehreren Arbeitspunkten einer
25 Verstärkerschaltung 130 zu setzen. Bei entsprechender Aufteilung der Bereiche 12, 14 des Eingangsspannungssignals 10 ist es möglich, die jeweiligen Bereiche 12, 14 linear zu verstärken. Solche linear verstärkten Ausgangssignale können sodann zum Beispiel mittels mehrerer Analog-Digital-Wandler 510 in digitale Signale umgewandelt werden. Es ist somit möglich,
30 mittels relativ einfacher Analog-Digital-Wandler 510 ein hochaufgelöstes digitales Signal 531 zu erhalten. Eine aufwändige Kalibrierung, wie sie zum

Beispiel im Falle von Pipeline ADCs durchgeführt werden muss, ist nicht erforderlich.

Weitere Varianten der Erfindung und ihre Ausführung ergeben sich für
5 den Fachmann aus der vorangegangenen Offenbarung, den Figuren und den Patentansprüchen.

In den Patentansprüchen verwendete Begriffe wie "umfassen",
"aufweisen", "beinhalten", "enthalten" und dergleichen schließen weitere
10 Elemente oder Schritte nicht aus. Die Verwendung des unbestimmten Artikels
schließt eine Mehrzahl nicht aus. Eine einzelne Einrichtung kann die
Funktionen mehrerer in den Patentansprüchen genannten Einheiten bzw.
Einrichtungen ausführen. In den Patentansprüchen angegebene
Bezugszeichen sind nicht als Beschränkungen der eingesetzten Mittel und
15 Schritte anzusehen.

Liste der Bezugszeichen

| | | |
|----|----------|--------------------------------------|
| | 10 | Eingangsspannungssignal |
| | 12 | erster Bereich |
| | 14 | zweiter Bereich |
| 5 | 20 | Signalamplitude |
| | 30 | Zeitachsen |
| | 40 | Clock |
| | 100, 300 | Spannungsverstärker |
| | 110 | Regelstufe |
| 10 | 111 | erster Eingangsreferenzspannung |
| | 112 | zweiter Eingangsreferenzspannung |
| | 113 | dritte Eingangsreferenzspannung |
| | 114 | vierte Eingangsreferenzspannung |
| | 115 | Eingangsspannung |
| 15 | 120, 330 | Eingangsreferenzwiderstandsanordnung |
| | 121 | Eingangsreferenzwiderstand |
| | 122 | erster Eingangsreferenzwiderstand |
| | 123 | zweiter Eingangsreferenzwiderstand |
| | 124 | dritter Eingangsreferenzwiderstand |
| 20 | 125 | vierter Eingangsreferenzwiderstand |
| | 126 | fünfter Eingangsreferenzwiderstand |
| | 127 | sechster Eingangsreferenzwiderstand |
| | 128 | siebter Eingangsreferenzwiderstand |
| | 129 | achter Eingangsreferenzwiderstand |
| 25 | 130 | Verstärkerschaltung |
| | 131 | Biasspannung |
| | 133 | Eingangsreferenzspannung |
| | 135 | Ausgangsreferenzspannung |
| | 137 | Ausgangsreferenzwiderstand |
| 30 | 140 | erster Verstärker |

| | | |
|----|-----|--|
| | 142 | erster Gegenkopplungswiderstand |
| | 144 | erster Verstärkerwiderstand |
| | 146 | erste Verstärker Bias Spannung |
| | 150 | zweiter Verstärker |
| 5 | 152 | zweiter Gegenkopplungswiderstand |
| | 154 | zweiter Verstärkerwiderstand |
| | 156 | zweite Verstärker Bias Spannung |
| | 191 | erstes Ausgangssignal |
| | 192 | zweites Ausgangssignal |
| 10 | 193 | drittes Ausgangssignal |
| | 194 | viertes Ausgangssignal |
| | 310 | Bias |
| | 320 | Eingangsbuffer |
| | 340 | Regelung Eingang |
| 15 | 350 | Ausgang |
| | 360 | Ausgangswiderstandsanordnung |
| | 370 | Regelung Ausgang |
| | 422 | nichtlinearer Teil des ersten Ausgangssignals |
| | 424 | linearer Teil des ersten Ausgangssignals |
| 20 | 432 | nichtlinearer Teil des zweiten Ausgangssignals |
| | 434 | linearer Teil des zweiten Ausgangssignals |
| | 500 | Analog-Digital-Wandler Schaltungsanordnung |
| | 510 | Analog-Digital-Wandler |
| | 515 | Referenzspannung |
| 25 | 525 | Masse |
| | 531 | digitales Signal |
| | 710 | Transformieren eines ersten Bereich |
| | 720 | Transformieren eines zweiten Bereich |
| | 730 | linear Transformieren des ersten Bereich |
| 30 | 740 | linear Transformieren des zweiten Bereich |

Patentansprüche:

1. Ein Spannungsverstärker (100, 300) für einen programmierbaren Spannungsbereich, wobei der Spannungsverstärker (100, 300)
5 zumindest einen ersten und einen zweiten Arbeitspunkt in Bezug auf ein Eingangsspannungssignal (10) aufweist, und wobei der Spannungsverstärker (100, 300) eingerichtet ist, einen ersten Bereich (12) des Eingangsspannungssignals (10) mittels des ersten
10 Arbeitspunktes linear zu einem ersten Ausgangssignal (191) zu transformieren, und wobei der Spannungsverstärker (100, 300) weiter eingerichtet ist einen zweiten Bereich (14) des Eingangsspannungssignals (10) mittels des zweiten Arbeitspunktes linear zu einem zweiten Ausgangssignal (192) zu transformieren.
- 15 2. Der Spannungsverstärker (100, 300) gemäß Anspruch 1, wobei der Spannungsverstärker (100, 300) einen einstellbaren Arbeitspunkt aufweist, so dass neben dem ersten und dem zweiten Arbeitspunkt weitere Arbeitspunkte in Bezug auf das Eingangsspannungssignal (10) eingestellt werden können.
- 20 3. Der Spannungsverstärker (100, 300) gemäß Anspruch 1, wobei der Spannungsverstärker (100, 300) eingerichtet ist, den ersten Arbeitspunkt und den zweiten Arbeitspunkt zeitgleich zur Verfügung zu stellen.
- 25 4. Der Spannungsverstärker (100, 300) gemäß Anspruch 3, wobei der erste Arbeitspunkt und der zweite Arbeitspunkt so eingestellt sind, dass der erste Bereich (12) des Eingangsspannungssignals (10) und der zweite Bereich (14) des Eingangsspannungssignals (10) mindestens einen gemeinsamen Wert aufweisen.

5. Der Spannungsverstärker (100, 300) gemäß Anspruch 4, wobei der erste Bereich (12) des Eingangsspannungssignal (10) und der zweite Bereich (14) des Eingangsspannungssignal (10) aneinander grenzen.
- 5 6. Der Spannungsverstärker (100, 300) gemäß einem der vorausgehenden Ansprüche, wobei der Spannungsverstärker (100, 300) eingerichtet ist, das erste Ausgangssignal (191) um einen vorgegebenen ersten Verstärkungsfaktor gegenüber dem ersten Bereich (12) des Eingangsspannungssignals (10) zu verstärken, und wobei der
10 Spannungsverstärker (100, 300) eingerichtet ist, das zweite Ausgangssignal (192,) um einen vorgegebenen zweiten Verstärkungsfaktor gegenüber dem zweiten Bereich des Eingangsspannungssignals (10) zu verstärken.
- 15 7. Der Spannungsverstärker (100, 300) gemäß einem der vorausgehenden Ansprüche, wobei der Spannungsverstärker (100, 300) eine Regelstufe (110), mindestens einen Eingangsreferenzwiderstandsanordnung (120, 330) und eine Verstärkerschaltung (130) aufweist, wobei die Regelstufe (110) eingerichtet ist, das Eingangsspannungssignal (10) in einen
20 Eingangsstromsignal zu transformieren, die Eingangsreferenzwiderstandsanordnung (120, 330) eingerichtet ist, mittels des Eingangsstromsignals ein erstes Abbild des ersten Bereichs (12) des Eingangsspannungssignals (10) und ein zweites Abbild des zweiten Bereichs (14) des Eingangsspannungssignals (10) zur
25 Verfügung zu stellen, so dass das erste Abbild den ersten Arbeitspunkt in Bezug auf das Eingangsspannungssignal (10) umfasst, und das zweite Abbild den zweiten Arbeitspunkt in Bezug auf das Eingangsspannungssignal (10) umfasst, und wobei die Verstärkerschaltung (130) eingerichtet ist, das erste Abbild zum ersten
30 Ausgangssignal (191) und das zweite Abbild zum zweiten Ausgangssignal (192) zu transformieren.

8. Der Spannungsverstärker (100, 300) gemäß Anspruch 7, wobei die Verstärkerschaltung (130) eingerichtet ist, das erste Abbild zu einen ersten Ausgangstrom zu transformieren und das zweite Abbild zu einem zweiten Ausgangstrom zu transformieren, und wobei die
- 5 Verstärkerschaltung (130) weiter eingerichtet ist, das erste Ausgangssignal (191) als Spannungsabfall des ersten Ausgangsstroms über einem ersten Ausgangsreferenzwiderstand (137) auszugeben, und das zweite Ausgangssignal als Spannungsabfall des zweiten
- 10 Ausgangsstroms über einem zweiten Ausgangsreferenzwiderstand (137) auszugeben.
9. Der Spannungsverstärker (100, 300) gemäß Anspruch 8, wobei die Verstärkerschaltung (130) eingerichtet ist, den ersten Ausgangstrom um einen definierten ersten Stromverstärkungsfaktor gegenüber dem
- 15 Eingangsstromsignal zu verstärken, und den zweiten Ausgangstrom um einen definierten zweiten Stromverstärkungsfaktor gegenüber dem Eingangsstromsignal zu verstärken.
10. Der Spannungsverstärker (100, 300) gemäß Anspruch 7, wobei die
- 20 Verstärkerschaltung (130) mindestens einen ersten Verstärker (140) und einen zweiten Verstärker (140) aufweist, wobei der erste Verstärker eingerichtet ist, das erste Abbild mittels einer ersten Gegenkopplung (142) zum ersten Ausgangssignal (191) zu transformieren, und wobei
- 25 der zweite Verstärker (150) eingerichtet ist, das zweite Abbild mit einer zweiten Gegenkopplung (152) zum zweiten Ausgangssignal (192) zu transformieren.
11. Der Spannungsverstärker (100, 300) gemäß Anspruch 10, wobei die erste Gegenkopplung (142) gleich der zweiten Gegenkopplung (152) ist,
- 30 wobei der Spannungsverstärker (100, 300) eingerichtet ist, das erste Ausgangssignal (191) mittels des ersten Verstärkers (140) um den ersten Verstärkungsfaktor zu verstärken, und wobei der

Spannungsverstärker (100, 300) weiter eingerichtet ist, das zweite Ausgangssignal (192) mittels des zweiten Verstärkers (150) um den zweiten Verstärkungsfaktor zu verstärken, und der erste Verstärkungsfaktor gleich den zweiten Verstärkungsfaktor ist.

5

12. Eine Analog-Digital-Wandler Schaltungsanordnung (500) umfassend mindestens einen Spannungsverstärker (100, 300) gemäß einem der vorangehenden Ansprüche und mindestens einen Analog-Digital-Wandler (510), wobei der Analog-Digital-Wandler (510) eingerichtet ist
10 mindestens das erste Ausgangssignal (191) in ein erstes digitales Signal (531) zu wandeln und mindestens das zweite Ausgangssignal (192) in ein zweites digitales Signal (531) zu wandeln.
13. Die Analog-Digital-Wandler Schaltungsanordnung (500) gemäß
15 Anspruch 12, wobei das erste digitalen Signal (531) einen ersten linear transformierten Bereich des Eingangsspannungssignals (10) repräsentiert, wenn das erste digitale Signal (531) einen ersten Wert aufweist, wobei der erste Wert größer ist als ein erster minimaler digitaler Wert und kleiner als ein erster maximaler digitaler Wert, und
20 wobei das zweite digitalen Signal (531) einen zweiten linear transformierten Bereich des Eingangsspannungssignals (10) repräsentiert, wenn das zweite digitale Signal (531) einen zweiten Wert aufweist, wobei der zweite Wert größer ist als ein zweiter minimaler digitaler Wert und kleiner als ein zweiter maximaler digitaler Wert .
- 25 14. Ein Verfahren zur Spannungsverstärkung für einen programmierbaren Spannungsbereich umfassend die Schritte:
 - Transformieren eines Eingangsspannungssignals (10), so dass ein erster Bereich (12) des Eingangsspannungssignals (10) in einen
30 ersten definierten Bezug zu einem ersten Arbeitspunkt einer Verstärkerschaltung (130) gesetzt wird,

- Transformieren des Eingangsspannungssignals (10), so dass ein zweiter Bereich (14) des Eingangsspannungssignals (10) in einen zweiten definierten Bezug zu einem zweiten Arbeitspunkt der Verstärkerschaltung (130) gesetzt wird,
 - 5 - Linear Transformieren des ersten Bereiches (12) zu einem ersten Ausgangssignal (191), und
 - Linear Transformieren des zweiten Bereiches (14) zu einem zweiten Ausgangssignal (192).
- 10 15. Ein Verfahren zur Digitalisierung des Eingangsspannungssignals (10) umfassend die Schritte gemäß Anspruch 14, weiter umfassend die Schritte:
- Digitalisieren des ersten Ausgangssignals (191), und
 - Digitalisieren des zweiten Ausgangssignals (192).

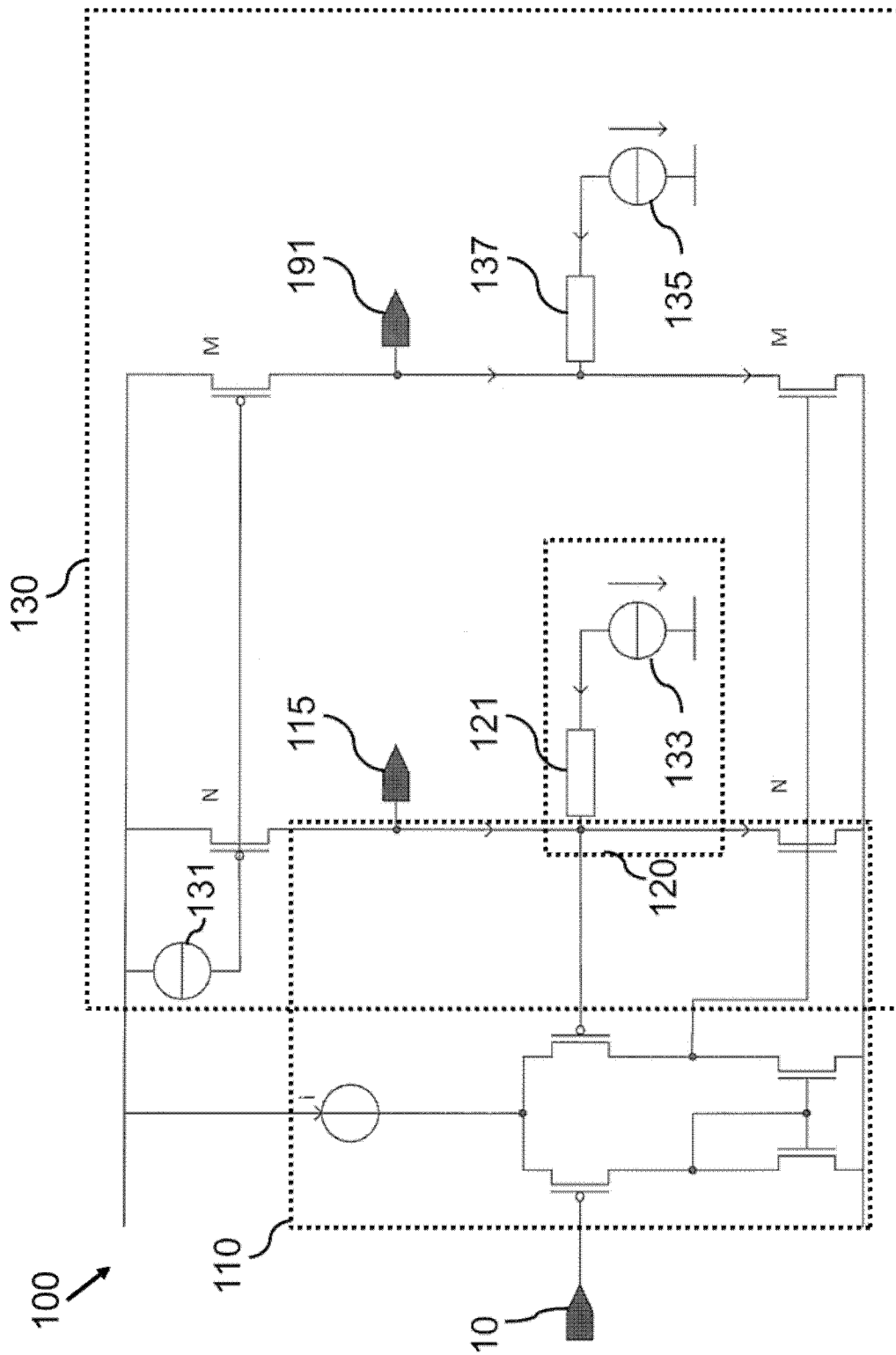


Fig. 1

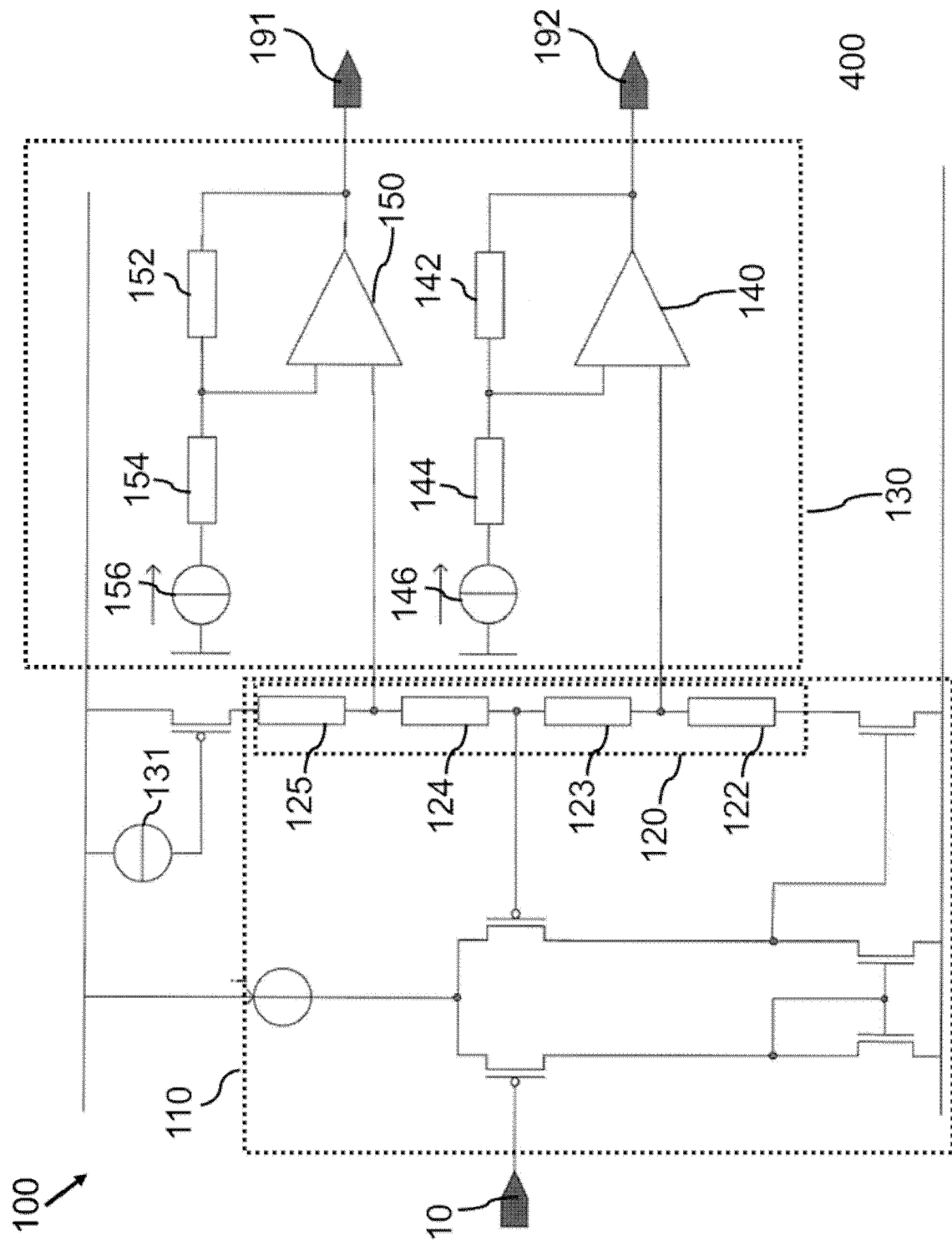


Fig. 2

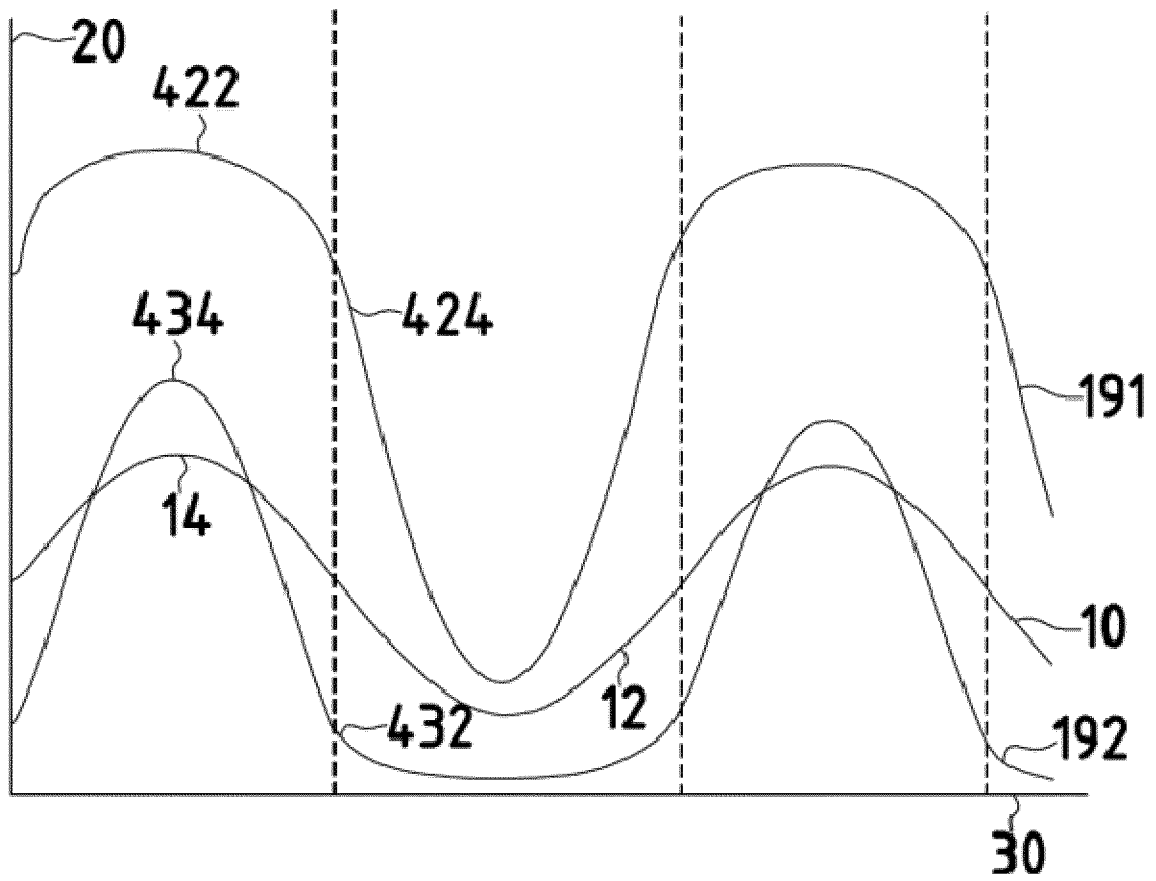


Fig. 3

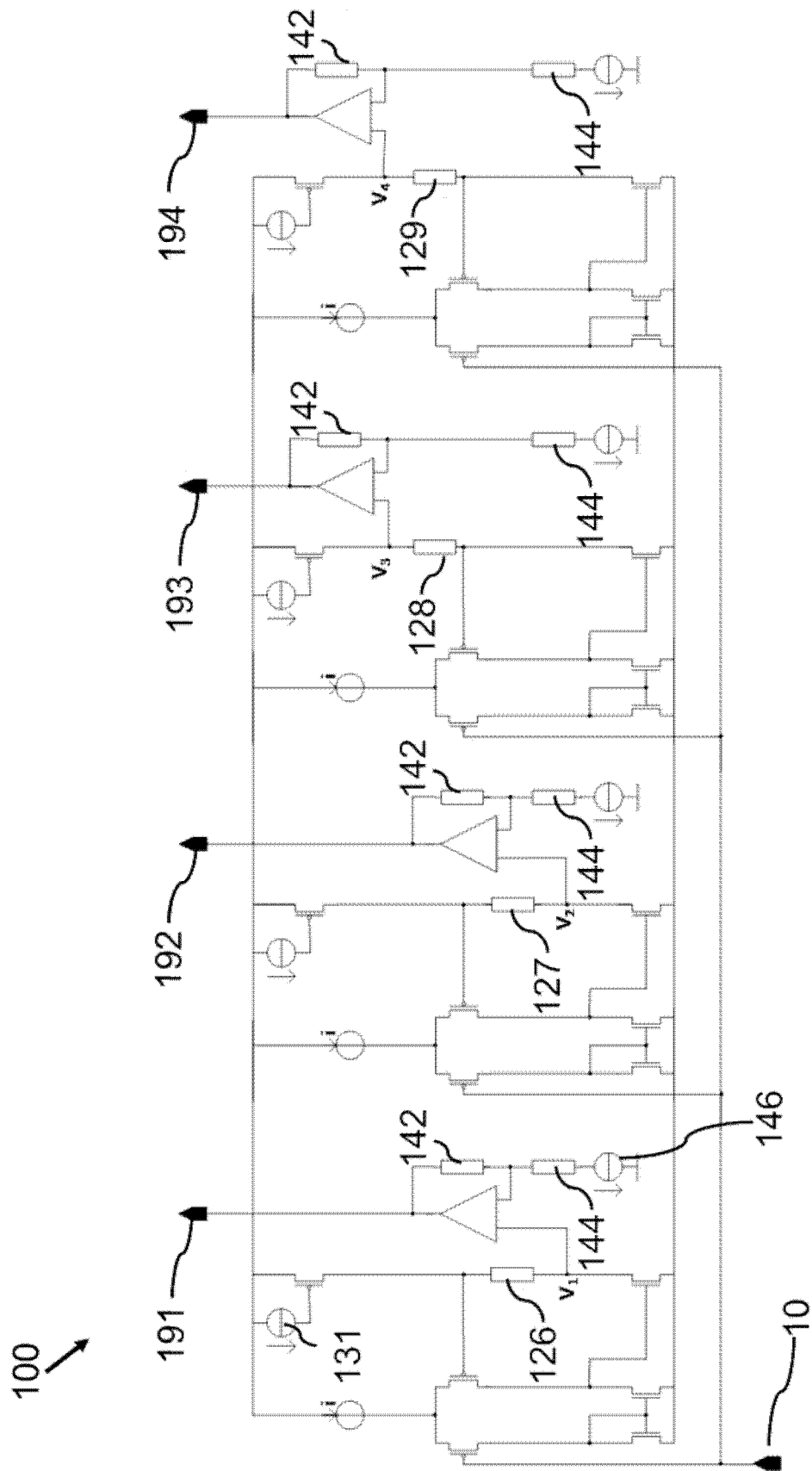


Fig. 4

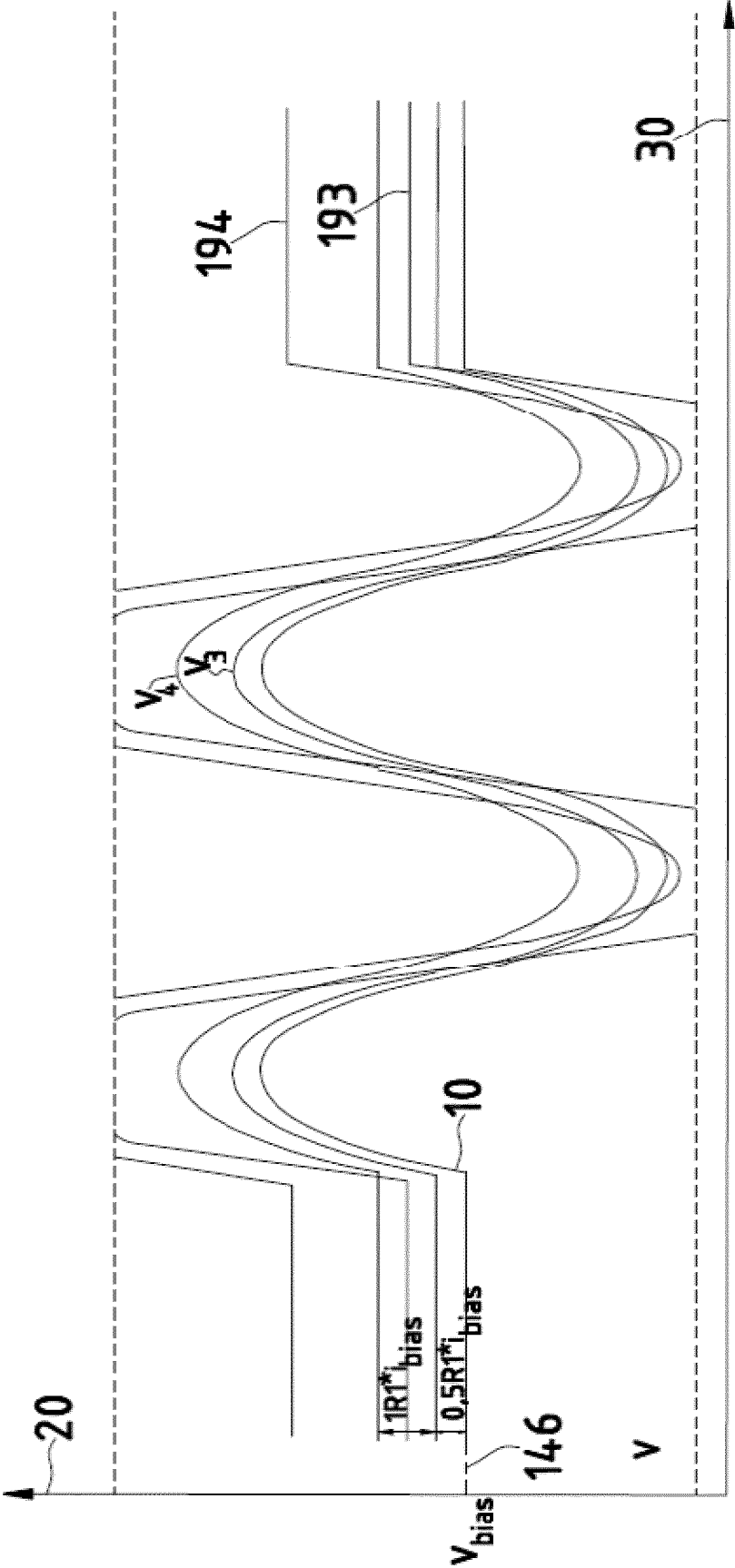
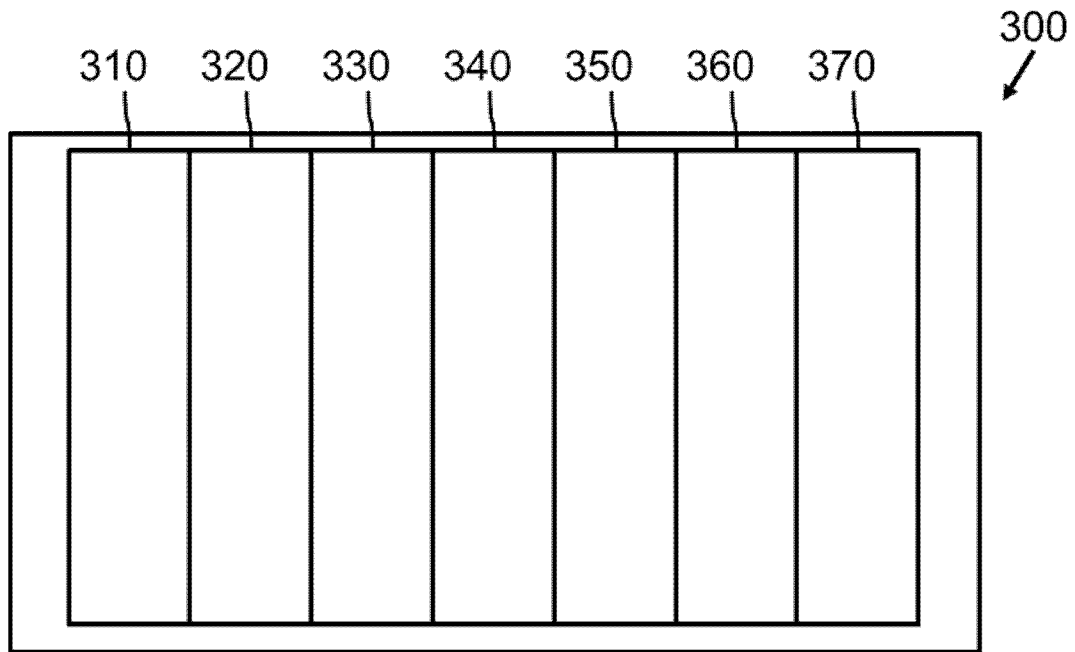


Fig. 5

**Fig. 6**

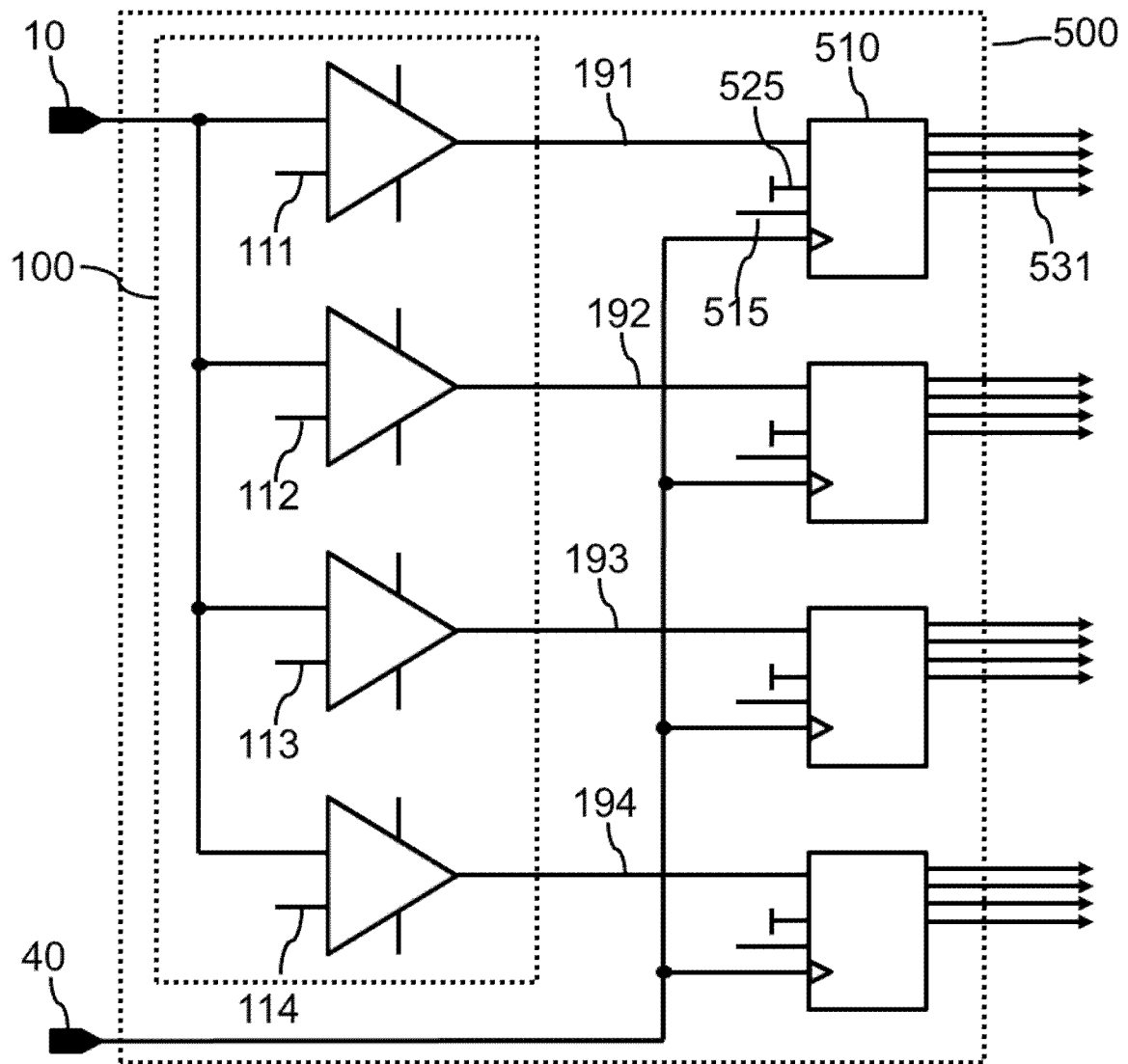
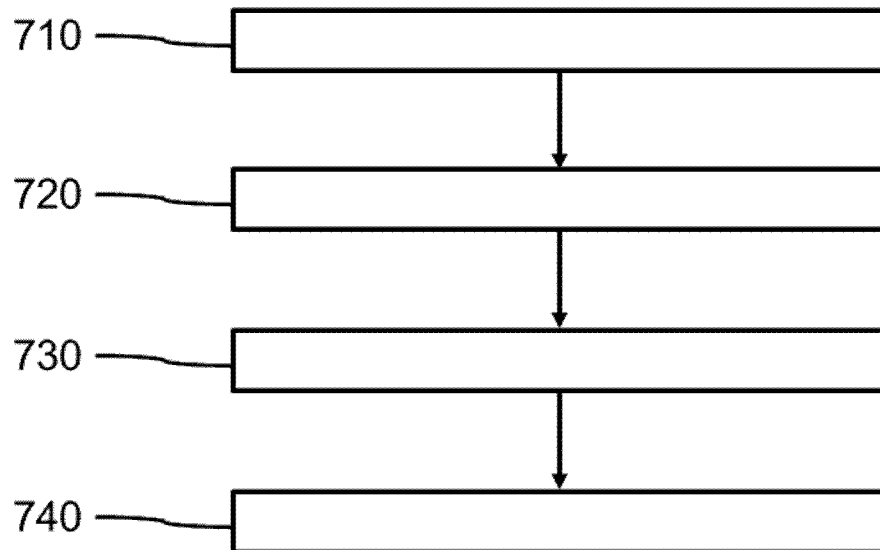


Fig. 7

**Fig. 8**

INTERNATIONAL SEARCH REPORT

International application No
PCT/EP2016/065845

| A. CLASSIFICATION OF SUBJECT MATTER INV. H03M1/12 H03F3/00 H03M1/18 ADD. | | |
|--|--|---|
| According to International Patent Classification (IPC) or to both national classification and IPC | | |
| B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) H03M H03F | | |
| Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched | | |
| Electronic data base consulted during the international search (name of data base and, where practicable, search terms used) EPO-Internal | | |
| C. DOCUMENTS CONSIDERED TO BE RELEVANT | | |
| Category* | Citation of document, with indication, where appropriate, of the relevant passages | Relevant to claim No. |
| X | US 2014/232577 A1 (NOGUCHI HIDEMI [JP]) 21 August 2014 (2014-08-21) paragraphs [0089] - [0106] figures 12-14,16-18 ----- | 1-15 |
| X | WO 2004/051858 A2 (KONINKL PHILIPS ELECTRONICS NV [NL]; PHILIPS CORP [US]; BUDZELAAR FRAN) 17 June 2004 (2004-06-17) page 10, lines 18-22 page 10, line 30 page 11, lines 3-6 page 11, lines 13-16 page 11, line 29 - page 12, line 9 figures 8,9 ----- | 1-15 |
| A | US 8 193 962 B1 (TERWILLIGER STEVE [US]) 5 June 2012 (2012-06-05) the whole document ----- <div style="text-align: right;">-/-</div> | 1-15 |
| <div style="display: flex; justify-content: space-between;"> <input checked="" type="checkbox"/> Further documents are listed in the continuation of Box C. <input checked="" type="checkbox"/> See patent family annex. </div> | | |
| <div style="display: flex;"> <div style="flex: 1;"> <p>* Special categories of cited documents :</p> <p>"A" document defining the general state of the art which is not considered to be of particular relevance</p> <p>"E" earlier application or patent but published on or after the international filing date</p> <p>"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)</p> <p>"O" document referring to an oral disclosure, use, exhibition or other means</p> <p>"P" document published prior to the international filing date but later than the priority date claimed</p> </div> <div style="flex: 1;"> <p>"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention</p> <p>"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone</p> <p>"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art</p> <p>"&" document member of the same patent family</p> </div> </div> | | |
| Date of the actual completion of the international search <div style="text-align: center; font-size: 1.2em;">13 September 2016</div> | | Date of mailing of the international search report <div style="text-align: center; font-size: 1.2em;">30/09/2016</div> |
| Name and mailing address of the ISA/ European Patent Office, P.B. 5818 Patentlaan 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Fax: (+31-70) 340-3016 | | Authorized officer <div style="text-align: center; font-size: 1.2em;">Rocha, Daniel</div> |

INTERNATIONAL SEARCH REPORT

International application No
PCT/EP2016/065845

| C(Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT | | |
|--|--|-----------------------|
| Category* | Citation of document, with indication, where appropriate, of the relevant passages | Relevant to claim No. |
| A | EP 1 111 794 A2 (TEXAS INSTRUMENTS INC [US]) 27 June 2001 (2001-06-27) the whole document ----- | 1-15 |
| A | US 2012/112946 A1 (LOVITT ANDREW [US]) 10 May 2012 (2012-05-10) the whole document ----- | 1-15 |

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No

PCT/EP2016/065845

| Patent document cited in search report | Publication date | Patent family member(s) | Publication date |
|---|---------------------|----------------------------|---------------------|
| US 2014232577 A1 | 21-08-2014 | JP 5880565 B2 | 09-03-2016 |
| | | JP WO2013046497 A1 | 26-03-2015 |
| | | US 2014232577 A1 | 21-08-2014 |
| | | WO 2013046497 A1 | 04-04-2013 |
| WO 2004051858 A2 | 17-06-2004 | AT 396543 T | 15-06-2008 |
| | | AU 2003279482 A1 | 23-06-2004 |
| | | CN 1720665 A | 11-01-2006 |
| | | CN 101453218 A | 10-06-2009 |
| | | EP 1570577 A2 | 07-09-2005 |
| | | JP 2006509416 A | 16-03-2006 |
| | | JP 2009296629 A | 17-12-2009 |
| | | US 2006125672 A1 | 15-06-2006 |
| | | WO 2004051858 A2 | 17-06-2004 |
| US 8193962 B1 | 05-06-2012 | NONE | |
| EP 1111794 A2 | 27-06-2001 | EP 1111794 A2 | 27-06-2001 |
| | | JP 2001217716 A | 10-08-2001 |
| | | KR 20010067399 A | 12-07-2001 |
| | | SG 105475 A1 | 27-08-2004 |
| | | TW 512591 B | 01-12-2002 |
| | | US 6522489 B1 | 18-02-2003 |
| US 2012112946 A1 | 10-05-2012 | CN 102427367 A | 25-04-2012 |
| | | US 2012112946 A1 | 10-05-2012 |

| A. KLASSIFIZIERUNG DES ANMELDUNGSGEGENSTANDES INV. H03M1/12 H03F3/00 H03M1/18 ADD. | | |
|---|---|---|
| Nach der Internationalen Patentklassifikation (IPC) oder nach der nationalen Klassifikation und der IPC | | |
| B. RECHERCHIERTE GEBIETE Recherchierter Mindestprüfstoff (Klassifikationssystem und Klassifikationssymbole) H03M H03F | | |
| Recherchierte, aber nicht zum Mindestprüfstoff gehörende Veröffentlichungen, soweit diese unter die recherchierten Gebiete fallen | | |
| Während der internationalen Recherche konsultierte elektronische Datenbank (Name der Datenbank und evtl. verwendete Suchbegriffe) EPO-Internal | | |
| C. ALS WESENTLICH ANGESEHENE UNTERLAGEN | | |
| Kategorie* | Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile | Betr. Anspruch Nr. |
| X | US 2014/232577 A1 (NOGUCHI HIDEMI [JP]) 21. August 2014 (2014-08-21) Absätze [0089] - [0106] Abbildungen 12-14, 16-18 ----- | 1-15 |
| X | WO 2004/051858 A2 (KONINKL PHILIPS ELECTRONICS NV [NL]; PHILIPS CORP [US]; BUDZELAAR FRAN) 17. Juni 2004 (2004-06-17) Seite 10, Zeilen 18-22 Seite 10, Zeile 30 Seite 11, Zeilen 3-6 Seite 11, Zeilen 13-16 Seite 11, Zeile 29 - Seite 12, Zeile 9 Abbildungen 8,9 ----- | 1-15 |
| A | US 8 193 962 B1 (TERWILLIGER STEVE [US]) 5. Juni 2012 (2012-06-05) das ganze Dokument ----- -/- | 1-15 |
| <input checked="" type="checkbox"/> Weitere Veröffentlichungen sind der Fortsetzung von Feld C zu entnehmen <input checked="" type="checkbox"/> Siehe Anhang Patentfamilie | | |
| * Besondere Kategorien von angegebenen Veröffentlichungen : "A" Veröffentlichung, die den allgemeinen Stand der Technik definiert, aber nicht als besonders bedeutsam anzusehen ist "E" frühere Anmeldung oder Patent, die bzw. das jedoch erst am oder nach dem internationalen Anmeldedatum veröffentlicht worden ist "L" Veröffentlichung, die geeignet ist, einen Prioritätsanspruch zweifelhaft erscheinen zu lassen, oder durch die das Veröffentlichungsdatum einer anderen im Recherchenbericht genannten Veröffentlichung belegt werden soll oder die aus einem anderen besonderen Grund angegeben ist (wie ausgeführt) "O" Veröffentlichung, die sich auf eine mündliche Offenbarung, eine Benutzung, eine Ausstellung oder andere Maßnahmen bezieht "P" Veröffentlichung, die vor dem internationalen Anmeldedatum, aber nach dem beanspruchten Prioritätsdatum veröffentlicht worden ist "T" Spätere Veröffentlichung, die nach dem internationalen Anmeldedatum oder dem Prioritätsdatum veröffentlicht worden ist und mit der Anmeldung nicht kollidiert, sondern nur zum Verständnis des der Erfindung zugrundeliegenden Prinzips oder der ihr zugrundeliegenden Theorie angegeben ist "X" Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann allein aufgrund dieser Veröffentlichung nicht als neu oder auf erfinderischer Tätigkeit beruhend betrachtet werden "Y" Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann nicht als auf erfinderischer Tätigkeit beruhend betrachtet werden, wenn die Veröffentlichung mit einer oder mehreren Veröffentlichungen dieser Kategorie in Verbindung gebracht wird und diese Verbindung für einen Fachmann naheliegend ist "&" Veröffentlichung, die Mitglied derselben Patentfamilie ist | | |
| Datum des Abschlusses der internationalen Recherche | | Absendedatum des internationalen Recherchenberichts |
| 13. September 2016 | | 30/09/2016 |
| Name und Postanschrift der Internationalen Recherchenbehörde Europäisches Patentamt, P.B. 5818 Patentlaan 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Fax: (+31-70) 340-3016 | | Bevollmächtigter Bediensteter Rocha, Daniel |

| C. (Fortsetzung) ALS WESENTLICH ANGESEHENE UNTERLAGEN | | |
|---|--|--------------------|
| Kategorie* | Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile | Betr. Anspruch Nr. |
| A | EP 1 111 794 A2 (TEXAS INSTRUMENTS INC [US]) 27. Juni 2001 (2001-06-27) das ganze Dokument | 1-15 |
| A | US 2012/112946 A1 (LOVITT ANDREW [US]) 10. Mai 2012 (2012-05-10) das ganze Dokument | 1-15 |

INTERNATIONALER RECHERCHENBERICHT

Angaben zu Veröffentlichungen, die zur selben Patentfamilie gehören

Internationales Aktenzeichen

PCT/EP2016/065845

| Im Recherchenbericht angeführtes Patentdokument | Datum der Veröffentlichung | Mitglied(er) der Patentfamilie | Datum der Veröffentlichung |
|--|-------------------------------|-----------------------------------|-------------------------------|
| US 2014232577 A1 | 21-08-2014 | JP 5880565 B2 | 09-03-2016 |
| | | JP WO2013046497 A1 | 26-03-2015 |
| | | US 2014232577 A1 | 21-08-2014 |
| | | WO 2013046497 A1 | 04-04-2013 |
| ----- | | | |
| WO 2004051858 A2 | 17-06-2004 | AT 396543 T | 15-06-2008 |
| | | AU 2003279482 A1 | 23-06-2004 |
| | | CN 1720665 A | 11-01-2006 |
| | | CN 101453218 A | 10-06-2009 |
| | | EP 1570577 A2 | 07-09-2005 |
| | | JP 2006509416 A | 16-03-2006 |
| | | JP 2009296629 A | 17-12-2009 |
| | | US 2006125672 A1 | 15-06-2006 |
| | | WO 2004051858 A2 | 17-06-2004 |
| ----- | | | |
| US 8193962 B1 | 05-06-2012 | KEINE | |
| ----- | | | |
| EP 1111794 A2 | 27-06-2001 | EP 1111794 A2 | 27-06-2001 |
| | | JP 2001217716 A | 10-08-2001 |
| | | KR 20010067399 A | 12-07-2001 |
| | | SG 105475 A1 | 27-08-2004 |
| | | TW 512591 B | 01-12-2002 |
| | | US 6522489 B1 | 18-02-2003 |
| ----- | | | |
| US 2012112946 A1 | 10-05-2012 | CN 102427367 A | 25-04-2012 |
| | | US 2012112946 A1 | 10-05-2012 |
| ----- | | | |