



⑫ A **Terinzagelegging** ⑪ **8602650**

Nederland

⑲ NL

⑤4 **Microcomputer met een inwendig en uitwendig geprogrammeerd EPROM-geheugen.**

⑤1 Int.Cl.: G06F 12/00.

⑦1 Aanvrager: Mitsubishi Denki Kabushiki Kaisha te Tokio, Japan..

⑦4 Gem.: Ir. L.W. Kooy c.s.
Octroobureau Vriesendorp & Gaade
Dr. Kuiperstraat 6
2514 BB 's-Gravenhage.

②1 Aanvraag Nr. 8602650.

②2 Ingediend 22 oktober 1986.

③2 Voorrang vanaf 25 oktober 1985.

③3 Land van voorrang: Japan (JP).

③1 Nummer van de voorrangsaanvraag: 240094/85 .

⑥2 - -

④3 Ter inzage gelegd 18 mei 1987.

De aan dit blad gehechte afdruk van de beschrijving met conclusie(s) en eventuele tekening(en) bevat afwijkingen ten opzichte van de oorspronkelijk ingediende stukken; deze laatste kunnen bij de Octrooiraad op verzoek worden ingezien.

Microcomputer met een inwendig en
uitwendig geprogrammeerd EPROM-geheugen.

De uitvinding heeft betrekking op een microcomputer, die op een enkele chip is uitgevoerd en welke een uitwisbaar en elektrisch programmeerbaar uitleesgeheugen bezit. Bij een gebruikelijke op een enkele chip uitgevoerde micro-
5 computer, welke een EPROM-geheugen bevat, kan het inschrijven van informatie in de EPROM niet worden uitgevoerd zonder dat het adresseersignaal en het gegevenssignaal door een uitwendig apparaat zoals een EPROM-inschrijfapparaat gedurende een tijdsperiode in de EPROM wordt ingevoerd, dat de micro-
10 computer in een niet werkzame toestand verkeert. Aan de gebruikelijke microcomputer kleeft daarom het probleem, dat hierdoor geen eenvoudige bewerking kan worden uitgevoerd, waarbij wordt bewerkstelligd dat door de microcomputer zijn eigen inschrijfinstructie op een wijze wordt ingevoerd, waar-
15 bij gegevens in de EPROM of in een RAM-geheugen worden ingeschreven.

De uitvinding heeft ten doel om het bovengenoemde probleem op te lossen. De uitvinding heeft diensgevolge ten doel om een nieuwe functie van het inschrijven van
20 informatie in een EPROM uit te voeren door in aanvulling van de gebruikelijke functie van het inschrijven van informatie in een EPROM informatie in een EPROM in te schrijven door een inschrijfinstructie in de microcomputer zelf uit te voeren, waardoor het niet alleen mogelijk is om de EPROM als een
25 programmeergeheugen toe te passen doch ook de mogelijkheid wordt geboden om gedurende het uitvoeren van een programma van de EPROM als een niet vluchtig geheugen gebruik te maken, waardoor het nuttig effect van de toepassing van de EPROM wordt

6602330

verhoogd.

De microcomputer volgens de uitvinding bevat een inschrijfmodusregister van 1 bit, waardoor een omschakel-
signaal wordt vastgehouden om een keuze van inschrijven door
5 middel van een uitwendig inschrijfapparaat in de EPROM of
van inschrijven door het uitvoeren van een instructie door de
microcomputer zelf in de EPROM te maken, en een omschakel-
element om in afhankelijkheid van de inhoud van het inschrijf-
modusregister de inschrijfmethode te veranderen.

10 Volgens de uitvinding kan het inschrijven in de
EPROM door het uitvoeren van de instructie door de micro-
computer worden uitgevoerd. Om deze reden is het gemakkelijk
om de EPROM voor een ander doel dan als een programmeergeugen
te gebruiken.

15 De uitvinding zal thans aan de hand van de figuren
nader worden toegelicht.

Fig. 1 geeft een blokschema van een gebruikelijke
microcomputer weer.

20 Fig. 2 geeft een schakelschema van de in fig. 1
afgebeelde inschrijfbesturingsschakeling weer.

Fig. 3 geeft een blokschema van een uitvoeringsvorm
volgens de uitvinding weer.

Fig. 4 geeft een schakelschema van het in fig. 3
afgebeelde inschrijfmodusregister weer.

25 Fig. 5 geeft een schakelschema van de in fig. 3 afge-
beelde inschrijfbesturingsschakeling weer.

fig. 6 geeft een tijddiagram voor het geval weer,
dat het inschrijven in de EPROM van een microcomputer door
de besturende werking van de microcomputer zelf wordt uitge-
30 voerd.

Fig. 1 geeft een blokschema van de schakelingen voor
het uitlezen en inschrijven van informatie in een elektrisch
programmeerbaar uitleesgeheugen weer, dat in een gebruikelijke
door middel van een enkele chip uitgevoerde 8-bits-micro-
35 computer is opgenomen. Door de gestippelde lijn, de streep-

500 2550

stippellijn en de getrokken lijn in fig. 1 wordt de stroom-
richting van het elektrische vermogen, de besturingssignalen
respectievelijk de gegevenssignalen weergegeven. In fig. 1
zijn verder de uitwendige spanningsbronnen V_{cc} en V_{pp} aan-
gegeven, alsmede de besturingssignalen PGM (die op het
5 programmeergeheugen betrekking hebben), CE (dat op het vrij-
geven van de chip betrekking heeft) en OE (dat op het vrij-
geven van het uitgangssignaal betrekking heeft), en welke
signalen van buitenaf worden toegevoerd. In deze figuur
10 zijn verder de door 13 bits gevormde adresseersignalen
 $AD_0 - AD_{12}$ en de door 8 bits gevormde gegevenssignalen
 $D_0 - D_7$ aangegeven. De van buitenaf komende besturingssignalen
PGM, CE en OE worden door een inschrijfbesturingsschakeling
2 opgenomen, waardoor dan een besturingssignaal PRG* naar
15 een inschrijfschakeling 3 en naar een spanningsbron-omschakel-
keten 4 wordt gezonden. De van buitenaf afkomstige besturings-
signalen PGM, CE en OE worden evenzo door een uitleesbe-
sturingsschakeling 5 opgenomen, waardoor dan uitleessignalen
 ϕ_R en $\overline{RP}$ naar een uitleesschakeling 6 worden gezonden. De
20 adresseersignalen $AD_1 - AD_4$ worden door een Y-richtings-
decodeertrap (kolomdecodeertrap) 7 gedecodeerd, waardoor de
gedecodeerde signalen y_1 naar een Y-richtingsselectietrap 8
worden gezonden. De adresseersignalen $AD_5 - AD_{12}$ worden door
een X-richtingsdecodeertrap (rijdecodeertrap) 9 gedecodeerd,
25 waardoor de gedecodeerde signalen x_1 dan naar de geheugen-
cellen 10 van de EPROM worden gezonden. De adresseersignalen
en de gegevenssignalen worden door middel van de I/O
(ingangs/uitgangs)-poorten 11a, 11b en 11c in de chip inge-
voerd. De adresseersignalen $AD_0 - AD_{12}$, die via de I/O-
30 poorten 11a en 11b worden ingevoerd en een breedte van 13 bits
omvatten, worden verder door middel van een adresseerverzamel-
leiding doorgegeven, zodat het adresseersignaal AD_0 in de
inschrijfschakeling 3 wordt ingevoerd, de adresseersignalen
 $AD_1 - AD_4$ in de Y-richtingsdecodeertrap 7 worden ingevoerd en
35 de adresseersignalen $AD_5 - AD_{12}$ in de X-richtingsdecodeertrap

860 2650

9 worden ingevoerd. De gegevenssignalen, die via de I/O-
poort 11c worden in- en uitgevoerd, worden via een gegevens-
verzamelleiding doorgegeven, zodat de gegevenssignalen
 $D_0 - D_7$ hierdoor in de inschrijfschakeling 3 worden ingevoerd
5 of hierdoor vanuit de uitleesschakeling 6 worden uitgezonden.

Fig. 2 geeft een schakelschema weer, waarin de
constructie en de verbindingen van de in fig. 1 afgebeelde
inschrijfbesturingsschakeling 2 zijn afgebeeld. In fig. 1 en
2 worden door dezelfde verwijzingscijfers dezelfde gedeelten
10 aangegeven. De inschrijfbesturingsschakeling 2 van fig. 2
omvat een inverteertrap 21, alsmede een inverterende EN-poort
22 en een inverterende OF-poort 23.

Daar het uitlezen van informatie uit de in fig. 1
afgebeelde EPROM op dezelfde wijze als bij een gebruikelijk
15 ROM- of RAM-geheugen plaats vindt, zal het beschrijven van het
uitlezen van de EPROM worden weggelaten en zal alleen het
inschrijven van informatie in de EPROM worden beschreven. Om
informatie in de EPROM in te schrijven, wordt de uit een enkele
chip bestaande microcomputer in de uitgangsstand teruggesteld
20 en wordt de voedingsspanning V_{pp} aangelegd, die door een
spanning van 21 Volt wordt gevormd. Op dat moment wordt de
andere voedingsspanning V_{cc} door een spanning van 5 Volt
gevormd, wordt het besturingssignaal PGM op een laag niveau
L ingesteld, wordt CE op een hoog niveau 'H' en OE op een
25 laag niveau 'L' ingesteld. De adresseersignalen $AD_0 - AD_{12}$
worden via de I/O-poorten 11a en 11b ingevoerd en de
gegevenssignalen $D_0 - D_7$ worden via de I/O-poort 11c inge-
voerd. Het uitgangssignaal uit de inverterende EN-poort 22
en het signaal PRG* hebben een hoog niveau 'H' respectievelijk
30 een laag niveau 'L'. Wanneer het signaal PGM hierna op een
hoog niveau 'H' wordt ingesteld, wordt het signaal PRG* met
een hoog niveau 'H' aan de inschrijfschakeling 3 toegevoerd,
zodat een gegevenssignaal, waarvan de logische toestand door
een '0' of '1' wordt gevormd, in een door het gedecodeerde
35 adres uitgekozen geheugencel 10 wordt ingeschreven.

8602650

Door het besturingssignaal OE met een hoog niveau 'H' wordt aangegeven, dat de gegevenssignalen vanaf de I/O-poort 11c door middel van de gegevensverzamelleiding in de inschrijfschakeling 3 zijn ingevoerd. De adresseersignalen worden steeds via de I/O-poorten 11a en 11b ingevoerd. Dit wil zeggen de adresseersignalen $AD_1 - AD_4$ worden in de Y-richtingsdecodeertrap 7 ingevoerd en de adresseersignalen $AD_5 - AD_{12}$ worden in de X-richtingsdecodeertrap 9 ingevoerd.

Wanneer het besturingssignaal PRG* op een hoog niveau 'H' is ingesteld, komt op de uitgang V_{cc}/V_{pp} van de spanningsbron-omschakelketen 4 de hogere voedingsspanning V_{pp} te staan, zodat aan de Y-richtingsdecodeertrap 7 en de X-richtingsdecodeertrap 9 een spanning van 21 Volt wordt toegevoerd. Door de spanning van de gedecodeerde signalen y_i en x_i wordt hierin dan hetzelfde niveau als het hoge niveau van de voedingsspanning V_{pp} aangenomen.

Wanneer het logische niveau van een gegevensbit in de inschrijfschakeling 3 gelijk aan '0' is wanneer het signaal PRG* een hoog niveau 'H' bezit, wordt de spanning V_{pp} via een signaalleiding 13 aan de Y-richtingsselectietrap 8 toegevoerd. Wanneer het logische niveau van de gegevensbit in de inschrijfschakeling 3 gelijk aan '1' is, wordt de doorverbinding van de signaalleiding 13 onderbroken. Om deze reden wordt wanneer het logische niveau van een ingeschreven gegevenssignaal gelijk aan '0' is, een spanning van hetzelfde niveau als de voedingsspanning V_{pp} vanuit de inschrijfschakeling 3 via de Y-richtingsselectietrap 8 aan de afvoerelektrode van de transistor van een door een adresseersignaal $AD_1 - AD_{12}$ uitgekozen geheugencel toegevoerd. Verder wordt een spanning van hetzelfde niveau als de voedingsspanning V_{pp} vanuit de X-richtingsdecodeertrap 9 aan de poortelektrode van de transistor van de geheugencel 10 toegevoerd, zodat in de zwevende poortelektrode van de transistor van de geheugencel dan elektronen stromen. Wanneer het logische niveau van het ingeschreven gegevenssignaal gelijk aan '1' is, stromen de

6602330

elektronen niet in de zwevende poortelektrode omdat er geen hoge spanning op de afvoerelektrode van de transistor is aangelegd. De in de zwevende poortelektrode gestroomde elektronen worden niet spontaan ontladen, doch worden hierin
5 vastgehouden. De logische toestand van een in de transistor van het geheugen opgeslagen signaal kan worden afgelezen doordat wordt vastgesteld of de drempelspanning gedurende de invoer van de elektronen in de zwevende poortelektrode wel of niet is veranderd.

10 Bij de boven beschreven ~~door middel van een enkele chip uitge-~~voerde en een EPROM bevattende microcomputer kan het inschrijven van informatie in de EPROM niet zonder het invoeren van het adresseersignaal en het gegevenssignaal door middel van een uitwendig apparaat zoals bijvoorbeeld een EPROM-
15 inschrijffapparaat worden uitgevoerd, wanneer de microcomputer daarbij in een niet werkzame toestand verkeert. De uitvinding heeft ten doel om een oplossing voor dit probleem te verschaffen, waarbij een uitvoeringsvorm van de uitvinding aan de hand van de tekeningen zal worden beschreven.

20 Fig. 3 geeft een blokschema van een uitvoeringsvorm van de uitvinding weer. Door dezelfde verwijzingscijfers worden dezelfde of equivalente gedeelten in de fig. 1 en 3 aangegeven. In fig. 3 is de stroomrichting van het elektrisch vermogen, de besturingssignalen en de gegevenssignalen op
25 dezelfde wijze als in fig. 1 aangegeven. Op bijkomstige wijze bevat de uitvoeringsvorm van fig. 3 een inschrijfmodusregister 1 en een centrale informatieverwerkingseenheid 12 (die in het onderstaande dikwijls als CPU zal worden aangeduid).

Fig. 4 geeft een schakelschema weer, waarin de
30 constructie en de verbindingen van het inschrijfmodusregister 1 zijn aangegeven, dat de doorvoerpoorten 24, 25, 26, 27 en 28 bevat, alsmede de in verteertrappen 29, 30, 31, 32, 33 en 34, de inverterende EN-poorten 35, 36 en 37 en een adresdecodeertrap 38. De werkelijke en gecomplementeerde waarden van de uit-
35 gangssignalen EPR en EPW van de adresdecodeertrap 38 worden

800 2650

aan de doorvoerpoorten 24, 25, 26, 27 en 28 toegevoerd, die zoals dit in fig. 2 is aangegeven dienst doen om de hieraan toegevoerde signalen door te laten. Op een uitgang 14 van de inverteertrap 32 wordt de inhoud van het inschrijfmodus-
5 register 1 aangegeven.

Fig. 5 geeft een schakelschema weer, waardoor de constructie en de verbindingen van de in fig. 3 afgebeelde inschrijfbesturingsschakeling 2 wordt aangegeven. Dezelfde of
10 equivalente gedeelten in fig. 2 en 5 zijn door dezelfde verwijzingscijfers aangegeven. Het schema volgens fig. 5 bevat een inverterende EN-poort 15, een inschrijfstatusuitgang 16 van de inverterende EN-poort 15, een adresdecodeertrap 39, de inverteertrappen 40, 41 en 42, een EN-poort 43 en een
15 uitgang 17 van de EN-poort 43.

Door het signaal op de inschrijfstatusuitgang 14 van de in fig. 4 afgebeelde inverteertrap 32 wordt een signaal gevormd, waardoor de inhoud van het inschrijfmodusregister 1 wordt aangegeven. Wanneer de logische status of toestand van de uitgang 14 met een '0' overeenkomt, zal door een signaal
20 WENB, waardoor het uitgangssignaal uit de inverteertrap 33 wordt gevormd, een laag niveau 'L' worden aangenomen, en zal door het uitgangssignaal uit de in fig. 5 afgebeelde inverterende EN-poort 15 een hoog niveau 'H' worden aangenomen, zodat de in fig. 5 afgebeelde schakeling een hoog niveau
25 'H' verkrijgt, hetgeen tot gevolg heeft dat deze in fig. 5 afgebeelde schakeling equivalent aan de in fig. 2 afgebeelde schakeling wordt, daar hierdoor hetzelfde signaal PRG* wordt geproduceerd, wanneer het signaal op de inschrijfstatusuitgang 14 gelijk aan '0' is. Als gevolg hiervan kunnen de
30 adresseersignalen $AD_0 - AD_{12}$ en de gegevenssignalen $D_0 - D_7$ van buitenaf op een gebruikelijke wijze worden ingevoerd om het inschrijven van informatie in de EPROM van een micro-computer uit te voeren.

Een methode voor het uitvoeren van het inschrijven van
35 informatie in de EPROM door middel van een instructie van de

8802650

microcomputer 12 zelf zal vervolgens in het onderstaande worden beschreven. In fig. 4 is een signaal EPR voor het uitlezen van informatie uit een modusregister aangegeven, en verder een signaal EPW voor het inschrijven van informatie in het modusregister. Deze signalen zijn op voorgeschreven adressen in het programma van de microcomputer opgenomen en worden door de adresdecodeertrap 38 afgegeven. In fig. 4 is verder een signaal in de vorm van een bit 0 ofwel DB_0 op de gegevensverzamelleiding aangegeven en een terugstelsignaal $\overline{J6}$.

10 In beide figuren 4 en 5 zijn de besturingssignalen WENB en EPRW voor het veranderen van de inschrijfmethode in de EPROM aangegeven, en een uitlees/inschrijf-signaal $R/\overline{W}$ voor de EPROM. Zoals in fig. 4 is afgebeeld, worden de doorvoerpoorten door middel van het signaal EPR en het signaal EPW (of een signaal $\overline{EPW}$, waarvan de logische status gelijk aan het complement van dat van het signaal EPW is) bestuurd. Door de terugkoppeling van de inverteertrappen 30 en 31 met de inverterende EN-poort 35 wordt een bistabiele relaxatieschakeling gevormd. Wanneer een signaal, waarvan het logische niveau gelijk aan '1' is, (op het tijdstip dat de logische status van de uitgang 14 op '1' is ingesteld) in deze bistabiele relaxatieschakeling wordt ingeschreven, zal door het signaal WENB een hoog niveau 'H' worden aangenomen en door het signaal EPRW een laag niveau 'L' worden aangenomen. Onder verwijzing naar fig. 5 blijkt hieruit, dat wanneer WENB een hoog niveau 'H' bezit wanneer $R/\overline{W}$ laag is en het uitgekozen adres op de adresseerverzamelleiding staat, de uitgangen van zowel de inverterende EN-poort 15 als de EN-poort 23 een hoog niveau 'H' bezitten. Het signaal PRG* wordt diensgevolge op een hoog niveau 'H' omgeschakeld. Hierna wordt een spanning van 21 Volt in de vorm van de voedingsspanning V_{pp} vanuit de inschrijfschakeling 3 aan de Y-richtingsselectietrap 8 aangelegd. Daar op dat moment de microcomputer niet in de teruggestelde stand is gebleven en het niveau van het signaal EPRW gelijk ~~is~~ aan 'L' is, zullen de adresseerverzamelleiding en de

8602850

gegevensverzamelleiding via de I/O-poorten 11a, 11b en 11c niet met een perifeerapparaat zijn verbonden, doch met de uitgangsgedeelten van de CPU 12 zijn verbonden, zodat de microcomputer 12 in een modus verkeert om een programma van de microcomputer 12 zelf uit te voeren.

Fig. 6 geeft een tijddiagram voor het geval weer, waarin een gegevenssignaal op een voorgeschreven adres (dat op willekeurige wijze door hh11 is aangegeven) van de EPROM door middel van een instructie, zoals bijvoorbeeld een STA-instructie om informatie op een adres naar keuze in de EPROM in te schrijven, in deze EPROM wordt ingeschreven wanneer de microcomputer in de bovengenoemde modus verkeert. In fig. 6 is een basiskloksignaal ϕ voor de microcomputer en de inhoud PC van de programmateller afgebeeld. Het in fig. 6 afgebeelde signaal $R/\overline{W}$, alsmede het adresseersignaal, het gegevenssignaal, het signaal op de statusuitgang 14 en het signaal PRG* zijn dezelfde als die welke door dezelfde verwijzingscijfers in de fig. 3, 4 en 5 zijn aangegeven. Zoals in fig. 6 is afgebeeld bezit het signaal PRG* de waarde 'H' wanneer het niveau van het kloksignaal ϕ gelijk aan 'L' is. Elk adresseersignaal van de vanuit de CPU 12 via de adresseerverzamelleiding aan de Y-richtings- en X-richtingsdecodeertrappen 7 en 9 toegevoerde adresseersignalen heeft een andere waarde zoals dit door PC, PC+1 en PC+2 is aangegeven. Wanneer het adresseersignaal gelijk aan PC+2 is, wordt een door hh aangegeven gegevenssignaal afgegeven. Door het symbool hh11 wordt een adres van een plaats aangegeven, waarin het inschrijven van informatie plaats vindt. Na het signaal PC+2 wordt een adresseersignaal hh11 aan de adresseerverzamelleiding afgegeven. Het gegevenssignaal, dat op de plaats met het adres hh11 moet worden ingeschreven wordt vanuit de CPU 12 via de gegevensverzamelleiding en de inschrijfschakeling 3 op deze plaats ingeschreven, zodat het inschrijven van informatie in de EPROM op dezelfde wijze ten uitvoer wordt gebracht als met de van buitenaf afkomstige

3302350

informatie. Daar de tijdsduur gedurende welke het niveau van het kloksignaal ϕ gelijk aan 'L' is, zeer kort is (bijvoorbeeld 250 nanoseconden) moet een identieke instructie een herhaald aantal malen worden uitgevoerd ten einde het
5 inschrijven van informatie in de EPROM te verzekeren.

De bovenbeschreven uitvoeringsvorm heeft betrekking op het geval, dat het inschrijven van informatie door middel van de STA-instructie in de uit een enkele chip bestaande en voor 8-bits uitgevoerde microcomputer wordt uitgevoerd, die de
10 EPROM bevat. Het inschrijven van informatie in de EPROM kan alleen dan door het uitvoeren van een instructie in de microcomputer zelf worden uitgevoerd wanneer een adres in de EPROM in de microcomputer zelf is bepaald en de instructie uit een instructie bestaat om een gegevenssignaal vanuit de
15 inschrijfschakeling 3 op de plaats met het aangegeven adres in te schrijven.

Volgens de uitvinding kan het inschrijven van informatie in de EPROM van een microcomputer door middel van een inschrijfinstructie worden uitgevoerd, die de micro-
20 computer zelf bevat. Om deze reden kan het gedeelte van de EPROM waarin geen programma is ingeschreven, doch waarvan op gebruikelijke wijze alleen als een programmeergeheugen gebruik wordt gemaakt, gedurende het uitvoeren van een programma als een niet vluchtig geheugen worden toegepast.

360 2650

C o n c l u s i e s

1. Microcomputerstelsel dat is samengesteld uit een centrale informatieverwerkingseenheid; alsmede uit een elektrisch programmeerbaar uitleesgeheugensamenstel; uit een met de genoemde centrale verwerkingseenheid verbonden
- 5 gegevensverzamelleiding, die verder met een gegevenspoort is verbonden, die voor de invoer van uitwendig toegevoerde gegevensinformatie met perifere aansluitingen is verbonden; en uit een adresseerverzamelleiding, die met de genoemde
- 10 centrale verwerkingseenheid is verbonden, alsmede met het genoemde geheugensamenstel en met een met uitwendige aansluitingen verbonden adresseerpoort om uitwendig toegevoerde adresseerinformatie op te nemen; met het kenmerk, dat het stelsel verder van middelen is voorzien om op selectieve
- 15 wijze een hogere programmeerspanning dan een uitleesspanning op een plaats in het genoemde geheugensamenstel aan te leggen, welke door middel van de genoemde adresseerverzamelleiding voor het verkrijgen van programmeringsgegevens van de gegevensverzamelleiding is geadresseerd; alsmede van een
- 20 inschrijfmodusregister dat besturingsinformatie bevat om aan te geven of het aanleggen van een programmeringsspanning aan het genoemde geheugensamenstel door middel van de genoemde centrale verwerkingseenheid of door middel van signalen moet worden uitgevoerd, die van buitenaf aan de genoemde
- 25 gegevens- en adresseerpoorten worden toegevoerd; van eerste besturingsmiddelen, die op de van buitenaf toegevoerde besturingssignalen aanspreken om besturingssignalen aan de genoemde adresseer- en gegevenspoorten en aan de genoemde middelen voor de toevoer van programmeringsinformatie toe te voeren om de genoemde gegevens- en adresseerpoorten en de
- 30 genoemde toevoermiddelen voor de invloed van de van buitenaf toegevoerde adresseer- en gegevensinformatie vrij te geven; en van tweede besturingsmiddelen, die op de besturingssignalen uit de genoemde centrale verwerkingseenheid aanspreken om

8602650

besturingssignalen aan de genoemde toevoermiddelen toe te voeren en om de genoemde gegevens- en adresseerpoort voor uitwendig toegevoerde adresseer- en gegevensinformatie te blokkeren, waarbij het ene of het andere middel van de
5 genoemde eerste en tweede besturingsmiddelen op selectieve wijze door het genoemde inschrijfmodusregister worden vrijgegeven.

2. Microcomputerstelsel volgens conclusie 1,
met het kenmerk, dat dit verder middelen bevat om in het
10 genoemde inschrijfmodusregister informatie in te schrijven, die op de genoemde gegevensverzamelleiding staat.

3. Microcomputerstelsel volgens conclusie 2,
met het kenmerk, dat de genoemde ~~inschrijfmiddelen~~ een en met de
genoemde adresverzamelleiding verbonden adresseerdecodeertrap
15 omvatten om op selectieve wijze het inschrijven van informatie in het genoemde inschrijfmodusregister vrij te geven.

4. Microcomputerstelsel volgens conclusie 1,
met het kenmerk, dat de genoemde tweede besturingsmiddelen
een tweede met de genoemde adresseerverzamelleiding verbonden
20 adresdecodeertrap omvatten en een logische schakeling, waardoor een uitgangssignaal uit het genoemde inschrijfmodusregister en de genoemde tweede adresdecodeertrap wordt opgenomen, waarbij de eerstgenoemde besturingsmiddelen op
selectieve wijze door deze logische schakeling kunnen worden
25 geblokkeerd.

Handwritten signature
850 2650

Stand v.d.techniek

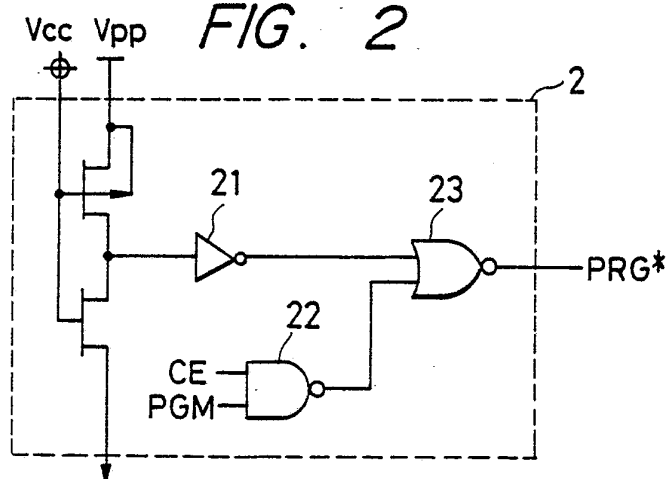
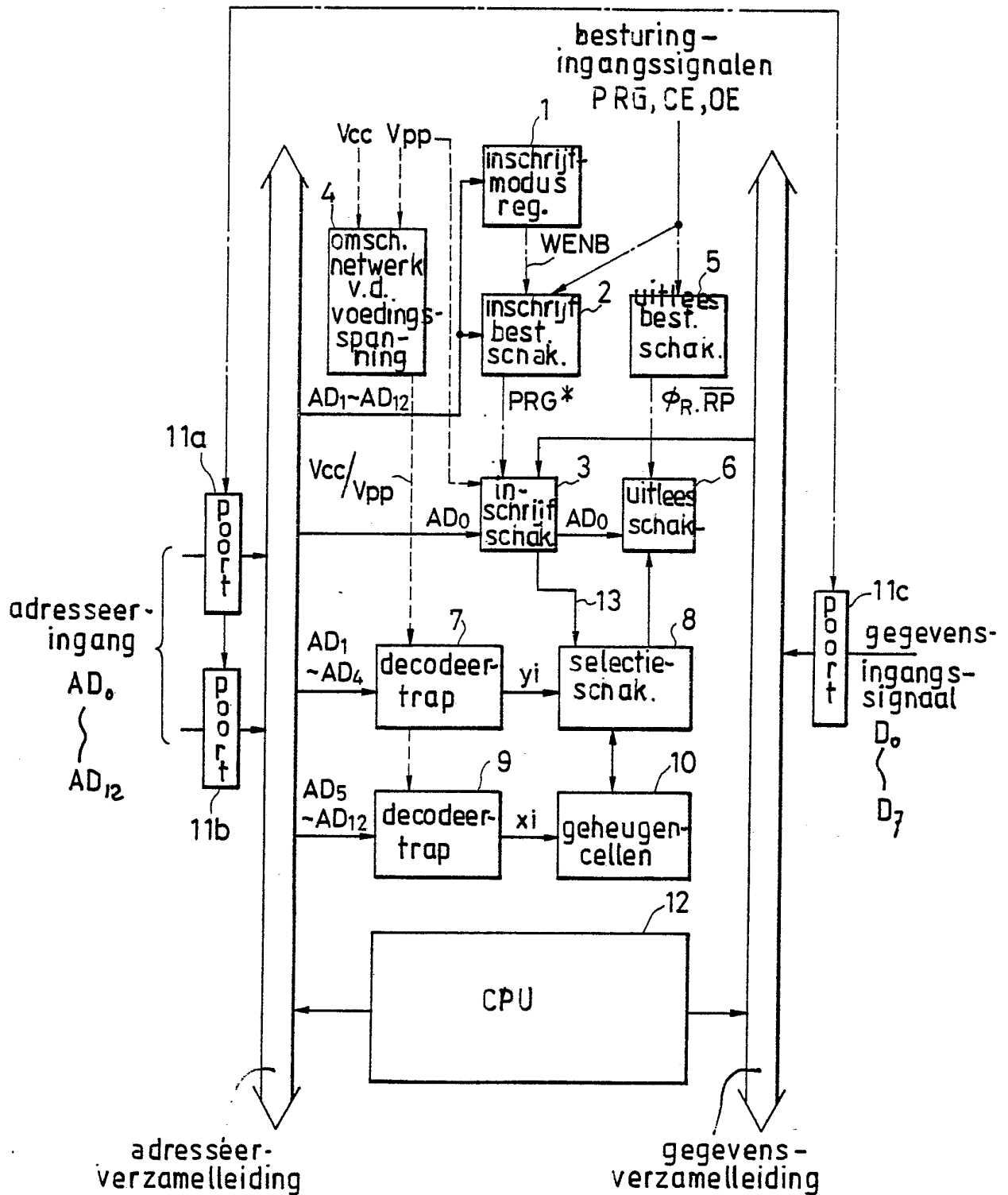


FIG. 3



8602650

FIG. 4

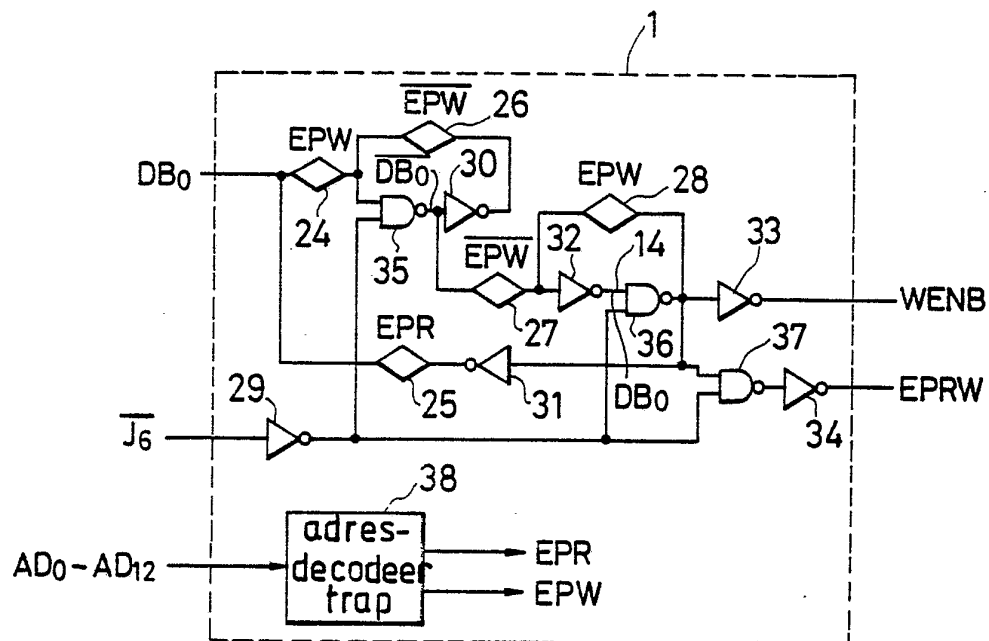
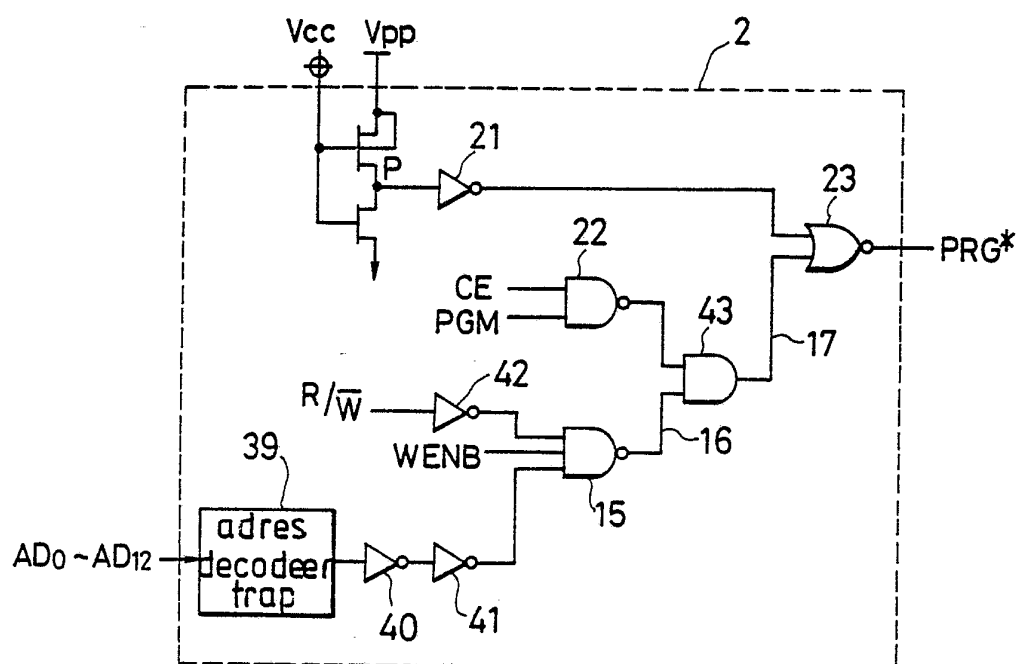


FIG. 5



8602650

FIG. 6

