

RZECZPOSPOLITA
POLSKA



Urząd Patentowy
Rzeczypospolitej Polskiej

(12) **OPIS PATENTOWY** (19) **PL** (11) **227598**

(13) **B1**

(21) Numer zgłoszenia: **406497**

(51) Int.Cl.
G01R 29/24 (2006.01)

(22) Data zgłoszenia: **14.12.2013**

(54) **Sposób pomiaru wolnozmiennego ładunku elektrycznego i układ do pomiaru
wolnozmiennego ładunku elektrycznego**

(43) Zgłoszenie ogłoszono:
22.06.2015 BUP 13/15

(45) O udzieleniu patentu ogłoszono:
31.01.2018 WUP 01/18

(73) Uprawniony z patentu:
UNIwersytet Jagielloński, Kraków, PL

(72) Twórca(y) wynalazku:
ZBIGNIEW SOSIN, Lednica Górna, PL
MAREK ADAMCZYK, Oświęcim, PL
MACIEJ SOSIN, Lednica Górna, PL
PAWEŁ LASKO, Nowy Sącz, PL

(74) Pełnomocnik:
rzec. pat. Adam Pawłowski

PL 227598 B1

Opis wynalazku

Przedmiotem wynalazku jest sposób pomiaru wolnozmiennego ładunku elektrycznego oraz układ do pomiaru wolnozmiennego ładunku elektrycznego, zwłaszcza ładunku indukowanego poprzez pole o bardzo niskiej częstotliwości.

Znane są układy do pomiaru ładunku elektrycznego przy pomocy integratora ładunku. Typową strukturę układu tego typu przedstawia fig. 1. Układ zawiera detektor pojemnościowy 110 przyłączony do integratora ładunku 120 będącego wzmacniaczem operacyjnym z pojemnościowym sprzężeniem zwrotnym 130. Układy takie zostały przedstawione w publikacji K. Korbela „Elektronika Front End” (Uczelniane Wydawnictwa Naukowo-Dydaktyczne, Kraków 2000).

Pomiar ładunku elektrycznego q w układzie tego typu polega na przeniesieniu ładunku zebranego w układzie detektora na wzorcową pojemność C_f układu sprzężenia zwrotnego i odczytaniu napięcia na tej pojemności, które określone jest relacją:

Pojemność detektora 110 C_d przyłączona jest do wejścia integratora ładunku 120, które jest reprezentowane przez impedancję wejściową. Impedancja ta ma charakter pojemnościowy i stanowi ją głównie pojemność dynamiczna układu $C_{dyn}=(K+1)C_f$ wraz z niewielką modyfikacją poprzez równoległe podłączona do niej wejściową pojemność geometryczną C_{wej} . Takie równoległe połączenie pojemności detektora C_d i pojemności $C_{dyn} + C_{wej}$ powoduje, że zebrany w detektorze ładunek q w części α przeniesiony jest na pojemność C_f . Współczynnik α jest tu równy:

$$\alpha = \frac{C_{wej} + (K + 1)C_f}{C_d + C_{wej} + (K + 1)C_f}$$

Ponieważ wzmocnienie K układu wzmacniacza (bez sprzężenia zwrotnego) jest bardzo duże, (z reguły $K = 10^3 \dots 10^9$), to dla typowych wartości pojemności C_f , C_{wej} , C_d (w zakresie od jednego do kilkuset pF) współczynnik α jest bliski jedności. Z tego powodu blisko 100% ładunku zebranego przez detektor przeniesione zostaje na pojemność sprzężenia zwrotnego. Wielkość samego ładunku q zebranego przez detektor zależy od rozmiarów detektora, jego typu (zastosowanej substancji, np. gaz lub ciało stałe – półprzewodnik) oraz wielkości pola elektrycznego, które zbiera wygenerowany ładunek. By zbieranie tego ładunku było optymalne, z reguły stosuje się możliwie wysokie napięcia zasilające układ detekcyjny.

Najlepsze parametry szumowe integratorów ładunku uzyskuje się w układach, w których elektronika wejściowa zbudowana jest w oparciu o tranzystory typu J_FET przy usunięciu opornika sprzężenia zwrotnego. W standardowych układach tego typu powoduje to powolne ładowanie pojemności sprzężenia zwrotnego przez prąd wsteczny złącza. Prąd ten nie może być skompensowany przez zastosowanie sprzężenia zwrotnego typu sprzężenie przez dren czy też sprzężenie optoelektroniczne. Tego typu sprzężenia powodują jedynie sterownie wzrostem prądu wstecznego złącza bez możliwości zmiany jego kierunku.

Jedyną możliwość kompensacji stanowi podpięcie zewnętrznego źródła prądu, w którym kierunek jego przepływu (ze względu na gromadzenie ładunku na pojemności C_f) następuje w kierunku przeciwnym do kierunku wyznaczonego przez prąd bramki I_G tranzystora JFET. Z taką sytuacją można mieć do czynienia, gdy na wejście integratora podłączy się np. detektor półprzewodnikowy. Przykład takiego układu przedstawiono na fig. 2. Niemniej każda taka ingerencja w układ zwiększa, zwykle wielokrotnie, poziom szumów wejściowych. W przypadku podłączenia detektora półprzewodnikowego pojawia się złącze ładujące pojemność C_f prądem I_D o przeciwnym kierunku do prądu bramki tranzystora.

Podobny sposób kompensacji prądu bramki tranzystora T_1 uzyskuje się w układzie zbudowanym na bazie komplementarnych tranzystorów polowych, jak przedstawiono na fig. 3 znanym z publikacji międzynarodowego zgłoszenia patentowego WO2012114291. W układach tych złączem kompensującym prąd bramki tranzystora z kanałem typu „n” jest tranzystor z kanałem typu „p”. W takim rozwiązaniu, dodatkowe złącze tranzystora z kanałem typu „p” praktycznie nie obniża parametrów układu, a co więcej z reguły te parametry poprawia, zwłaszcza w przypadku układów o dużej pojemności. Wynika to z tego, że tranzystor z kanałem typu „p” w symetryczny sposób partycypuje w procesie wzmacniania sygnału. W układzie tym kompensacja z reguły nie jest zupełna (ze względu na to, że praktycznie niemożliwe jest dobranie tranzystorów złączowych tak by miały identyczne prądy bramek). Celowym byłoby opracowanie takiej modyfikacji układu, która umożliwi uzyskanie pełnego zrównoważenia prądów bramek.

Również celowym byłoby takie usprawnienie układu do pomiaru ładunku elektrycznego, aby układ ten był szczególnie przydatny do gromadzenia i precyzyjnego pomiaru wolnozmiennego ładunku elektrycznego.

Przedmiotem wynalazku jest sposób pomiaru ładunku elektrycznego z zastosowaniem układu zawierającego detektor pojemnościowy przyłączony do integratora ładunku będącego wzmacniaczem operacyjnym z pojemnościowym sprzężeniem zwrotnym, gdzie stopień wejściowy integratora ładunku zawiera parę połączonych symetrycznie komplementarnych tranzystorów typu JFET, których bramki przyłączone są do wejścia integratora ładunku, przy czym tranzystor typu n z pary komplementarnych tranzystorów ma dren połączony z układem zadającym napięcie, przy czym tranzystor typu n dla napięcia spoczynkowego charakteryzuje się prądem bramki mniejszym od prądu bramki tranzystora typu p, charakteryzujący się tym, że w trakcie pomiaru ładunku elektrycznego, za pomocą wspomnianego układu zadającego napięcie, ustawia się prąd drenu tranzystora typu n na wartość, dla której na złączu dren-źródło tranzystora typu n występuje efekt lawinowy i dla której wartość bezwzględna prądu bramki tranzystora typu p równa się wartości bezwzględnej prądu bramki tranzystora typu n.

Przedmiotem wynalazku jest również układ do pomiaru ładunku elektrycznego, zawierający detektor pojemnościowy przyłączony do integratora ładunku będącego wzmacniaczem operacyjnym z pojemnościowym sprzężeniem zwrotnym, gdzie stopień wejściowy integratora ładunku zawiera parę połączonych symetrycznie komplementarnych tranzystorów typu JFET, których bramki przyłączone są do wejścia integratora ładunku, przy czym tranzystor typu n dla napięcia spoczynkowego charakteryzuje się prądem bramki mniejszym od prądu bramki tranzystora typu p, charakteryzujący się tym, że tranzystor typu n z pary komplementarnych tranzystorów ma dren połączony z układem zadającym napięcie.

Korzystnie, układ zadający napięcie jest sterowanym ręcznie potencjometrem.

Korzystnie, do drenu tranzystora typu p przyłączone jest regulowane źródło prądu.

Objaśnienie rysunku: fig. 1 przedstawia znany układ do pomiaru ładunku elektrycznego przy pomocy integratora ładunku; fig. 2 – detektor półprzewodnikowy znany ze stanu techniki; fig. 3 – integrator ładunku znany ze stanu techniki; fig. 4 – przykład wykonania integratora ładunku według wynalazku; fig. 5 – efekt lawinowy; fig. 6 – zmianę potencjału punktu P_2 w integratorze ładunku; fig. 7 – regulowane źródło prądu.

Fig. 4 przedstawia przykład wykonania integratora ładunku do stosowania w układzie do gromadzenia i pomiaru ładunku elektrycznego według wynalazku. Stopień wejściowy 121 integratora ładunku 120 zawiera parę połączonych symetrycznie tranzystorów JFET T_1 , T_2 , których bramki przyłączone są do wejścia integratora ładunku. Symetryczna, ze względu na rodzaj użytych tranzystorów (pnp, npn), struktura wejścia układu wymusza symetrię działania układu i napięć zasilających, określających punkt pracy układu. Tranzystor T_1 wraz z tranzystorem T_3 zasilane są ze źródła prądu I_{01} , niezależnego od potencjału w punkcie P_1 . Wartość napięcia w punkcie P_1 jest wynikiem zasilania bazy tranzystora T_3 poprzez stałe napięcia (napięcie emitera jest wyższe od tego napięcia w przybliżeniu o stałą wartość napięcia złącza baza-emiter) i może być w ten sposób zmieniana (to znaczy dobierana tak by odpowiednio wpływać na prąd bramki tranzystora T_1 , co zostanie omówione w dalszej części opisu). Źródło tranzystora T_1 jest połączone z uziemieniem poprzez układ równolegle połączonego rezystora R_3 i kondensatora C_1 , a źródło tranzystora T_2 jest połączone z uziemieniem poprzez układ równolegle połączonego rezystora R_4 i kondensatora C_2 .

Załóżmy, że w przypadku pojawienia się impulsu ładunkowego, zmniejsza się prąd płynący przez tranzystor T_1 (a zarazem zwiększa się prąd płynący przez tranzystor T_2). Ponieważ tranzystory T_1 i T_3 zasilane są ze wspólnego źródła prądu I_{01} , to spadek prądu płynącego przez tranzystor T_1 powoduje identyczny co do wielkości wzrost prądu płynącego przez tranzystor T_3 . Tranzystor T_3 można traktować jako część układu wzmacniacza o wspólnej bazie. Tranzystor T_4 stanowi zarówno obciążenie dla tranzystora T_3 , jak i symetrycznie sam stanowi część wzmacniacza OB, dla którego tranzystor T_3 stanowi aktywne obciążenie. Zasada generacji impulsu wyjściowego w układzie przedstawiona jest na fig. 6, która przedstawia zmianę potencjału punktu P_2 jako wynik przecięcia charakterystyk kolektorowych tranzystora T_3 i tranzystora T_4 , przy czym V_{EE} jest napięciem pomiędzy emiterami tranzystorów T_3 i T_4 .

Źródło I_{01} stanowi źródło generujące stały prąd, niezależny od potencjału drenu tranzystora T_1 . Pozwala to na zmianę potencjału bazy tranzystora T_3 bez zmiany prądu płynącego poprzez ten tranzystor. Tranzystor T_1 można również traktować jako źródło stałoprądowe. Taka konfiguracja pozwala na pracę przy różnych napięciach na drenie tranzystora T_1 . Z kolei zmiana potencjału na drenie tran-

zystora T_1 umożliwia sterowanie prądem bramki tranzystora T_1 w wyniku wystąpienia efektu lawinowego, co przedstawiono na fig. 5, przedstawiającej wykres zależności prądu bramki tranzystora JFET od napięcia źródło-dren.

Wejście układu integratora ładunku stanowią więc dwa złącza tranzystorów typu JFET. Można więc przyjąć, że stanowią one dwie anty-równoległe połączone diody realizujące klasyczny układ zabezpieczający przed pojawieniem się zbyt wysokiego impulsu napięciowego.

Pomimo, że układ przedstawiony na fig. 3 i 4 posiada symetrię ze względu na typ zastosowanych półprzewodników to można wskazać na pewne różnice widoczne zwłaszcza dla tranzystorów typu JFET. W tranzystorach tych (patrz np. Paul Horowitz, Winfield Hill: „Sztuka elektroniki”, Wydawnictwa Komunikacji i Łączności, Warszawa 1995, wydanie 2, strona 149, rozdział dotyczący prądu bramki tranzystorów polowych) istnieje zależność prądu bramki od napięcia na drenie. Zwiększanie tego napięcia, powyżej pewnego progu, powoduje znaczny wzrost prądu bramki w wyniku pojawienia się efektu lawinowego (fig. 5). Efekt ten jest znacznie silniejszy dla tranzystorów z kanałem typu „n”. Dlatego w układzie według wynalazku ten typ tranzystora (tranzystor T_1) traktuje się jako element z regulowanym (dobieranym) prądem bramki. W układzie według wynalazku typ tranzystora T_2 z kanałem typu „p” jest tak dobrany i napięcie na jego drenie jest tak ustawione za pomocą dzielnika napięcia zbudowanego na opornikach R_6 , R_8 , aby prąd jego bramki mógł być zrównoważony prądem bramki dobranym w tranzystorze T_1 przy pomocy układu 122 zadającego napięcie na jego drenie. W efekcie zrównoważenia tych prądów uzyskuje się dużą oporność wejścia układu i praktyczny brak prądu ładowania pojemności C_f ze strony prądów bramek tranzystorów JFET.

Przykładowo, tranzystor T_1 z kanałem typu „n” jest tak dobrany, aby prąd jego bramki był nieco mniejszy od prądu bramki tranzystora T_2 z kanałem typu „p” dla określonego napięcia spoczynkowego. Daje to możliwość zrównania wartości prądów bramek w wyniku zwiększenia prądu bramki tranzystora T_1 . Ta regulacja, możliwa jest poprzez regulację napięcia na drenie tranzystora T_1 i wywołanie w ten sposób efektu lawinowego na złączu jego bramki.

Układ 122 zadający napięcie może mieć postać potencjometru sterowanego ręcznie. Potencjometr nastawia się na taką wartość, aby napięcie wyjściowe (obserwowane przykładowo za pomocą miernika) w ciągu określonego czasu nie zmieniało się.

Alternatywnie, układ 122 zadający napięcie może być układem automatycznym, przystosowanym do regulacji napięcia drenu tranzystora T_1 tak, aby składowa stała napięcia wyjściowego nie zmieniała się.

W układzie występuje ponadto regulowane źródło prądu I_{02} . Prąd tego źródła jest dobrany tak, by przy zwarciu klucza K_1 przyłączonego równoległe do pojemności C_f sprzężenia zwrotnego, zbudowanego na przykład na bazie miniaturowego kontaktronu, uzyskać zerowe napięcie wyjściowe. Po doborze i zapamiętaniu tego prądu w odpowiednim układzie elektronicznym i rozwarciu tego klucza K_1 układ jest gotowy do pomiaru indukowanego ładunku.

Baza tranzystora T_4 jest połączona szeregowo poprzez rezystor R_{10} i równoległe połączenie rezystora R_6 i kondensatora C_4 ze źródłem zasilania $-V$, jak również szeregowo poprzez rezystor R_{10} i równoległe połączenie rezystora R_8 i kondensatora C_6 z uziemieniem.

Figura 7 przedstawia przykład wykonania regulowanego źródła prądowego I_{02} . Źródło to stanowi opornik R_2 podłączony pomiędzy punktem P_3 (stały potencjał) a wyjściem wzmacniacza operacyjnego. W tym przykładzie zastosowano wzmacniacz z dużą opornością wejściową. Na wejściu tego wzmacniacza, który pełni rolę wtórnika napięciowego, znajduje się pojemność o wartości kilku mikrofaradów. Po rozłączeniu klucza K_2 (którym może być kontaktron) wtórnik pamięta (nawet przez kilka godzin) napięcie na kondensatorze C_M i zapewniony jest stały przepływ prądu do punktu P_3 . Napięcie na kondensatorze C_M jest ustawiane ze stałą czasową rzędu milisekund (zwarci klucza K_2) przez układ sprzężenia zwrotnego, zrealizowany na następnym wzmacniaczu operacyjnym. W układzie tym w pętli sprzężenia zwrotnego (zwarci klucze K_1 , K_2) wymuszana jest zerowa wartość napięcia wyjściowego poprzez ustawienie odpowiedniego napięcia na kondensatorze C_M . Po tej operacji (trwającej kilka milisekund) układ jest gotowy do pomiaru, w czasie którego klucze K_1 , K_2 są rozwarte. Wówczas wielkość gromadzonego ładunku mierzona jest jako napięcie na kondensatorze C_f (wyjściu integratora).

Dzięki kompensacji spoczynkowych prądów wejściowych integratora, oporność wejściowa układu dąży do nieskończoności, a przez to układ według wynalazku może być stosowany do pomiaru bardzo wolno indukowanego ładunku.

Dzięki temu, że wejście układu jest zabezpieczone przed przebiciami i pojawieniem się stosunkowo dużych sygnałów ładunkowych, układ ten znajduje szerokie zastosowanie, zarówno w badaniach naukowych jak i medycznych czy też przemysłowych.

Układ według wynalazku może być stosowany w standardowych sytuacjach, jak też i w sytuacjach w których ładunek gromadzony jest stosunkowo powoli, przykładowo w procesie jego indukowania trwającym nawet przez kilka lub kilkadziesiąt sekund. W układach znanych ze stanu techniki, zwłaszcza w układzie WO2012114291, nie jest stosowane sprzężenie zwrotne kompensujące prądy na bramkach tranzystorów typu FET. W przypadku zastosowania oporowego sprzężenia zwrotnego – biorąc pod uwagę stałe czasowe dla pojemności sprzężenia zwrotnego 1 pF, i oporność sprzężenia zwrotnego jest na poziomie 10^9 – uzyskuje się maksymalną stałą czasową rozładowania kondensatora na poziomie

10^{-3} s. W rozwiązaniu według wynalazku dzięki odpowiedniej kompensacji prądów, stała czasowa rozładowania kondensatora jest znacznie wyższa, dochodząca bez trudu do wspomnianych kilkudziesięciu-kilkuset sekund.

Zastrzeżenia patentowe

1. Sposób pomiaru wolnozmiennego ładunku elektrycznego z zastosowaniem układu zawierającego detektor pojemnościowy przyłączony do integratora ładunku będącego wzmacniaczem operacyjnym z pojemnościowym sprzężeniem zwrotnym, gdzie stopień wejściowy integratora ładunku zawiera parę połączonych symetrycznie komplementarnych tranzystorów typu JFET, których bramki przyłączone są do wejścia integratora ładunku, przy czym tranzystor typu n z pary komplementarnych tranzystorów ma dren połączony z układem zadającym napięcie, przy czym tranzystor typu n dla napięcia spoczynkowego charakteryzuje się prądem bramki mniejszym od prądu bramki tranzystora typu p, **znamienny tym**, że w trakcie pomiaru ładunku elektrycznego, za pomocą wspomnianego układu zadającego napięcie (122), ustawia się prąd drenu tranzystora typu n (T_1) na wartość, dla której na złączu dren-źródło tranzystora typu n (T_1) występuje efekt lawinowy i dla której wartość bezwzględna prądu bramki tranzystora typu p (T_2) równa się wartości bezwzględnej prądu bramki tranzystora typu n (T_1).
2. Układ do pomiaru wolnozmiennego ładunku elektrycznego, zawierający detektor pojemnościowy przyłączony do integratora ładunku będącego wzmacniaczem operacyjnym z pojemnościowym sprzężeniem zwrotnym, gdzie stopień wejściowy integratora ładunku zawiera parę połączonych symetrycznie komplementarnych tranzystorów typu JFET, których bramki przyłączone są do wejścia integratora ładunku, przy czym tranzystor typu n dla napięcia spoczynkowego charakteryzuje się prądem bramki mniejszym od prądu bramki tranzystora typu p, **znamienny tym**, że tranzystor typu n (T_1) z pary komplementarnych tranzystorów (T_1, T_2) ma dren połączony z układem zadającym napięcie (122).
3. Układ według zastrz. 2, **znamienny tym**, że układ zadający napięcie (122) jest połączony z potencjometrem.
4. Układ według zastrz. 2, **znamienny tym**, że zawiera ponadto regulowane źródło prądu (I_{02}) przyłączone do drenu tranzystora typu p (T_2).

Rysunki

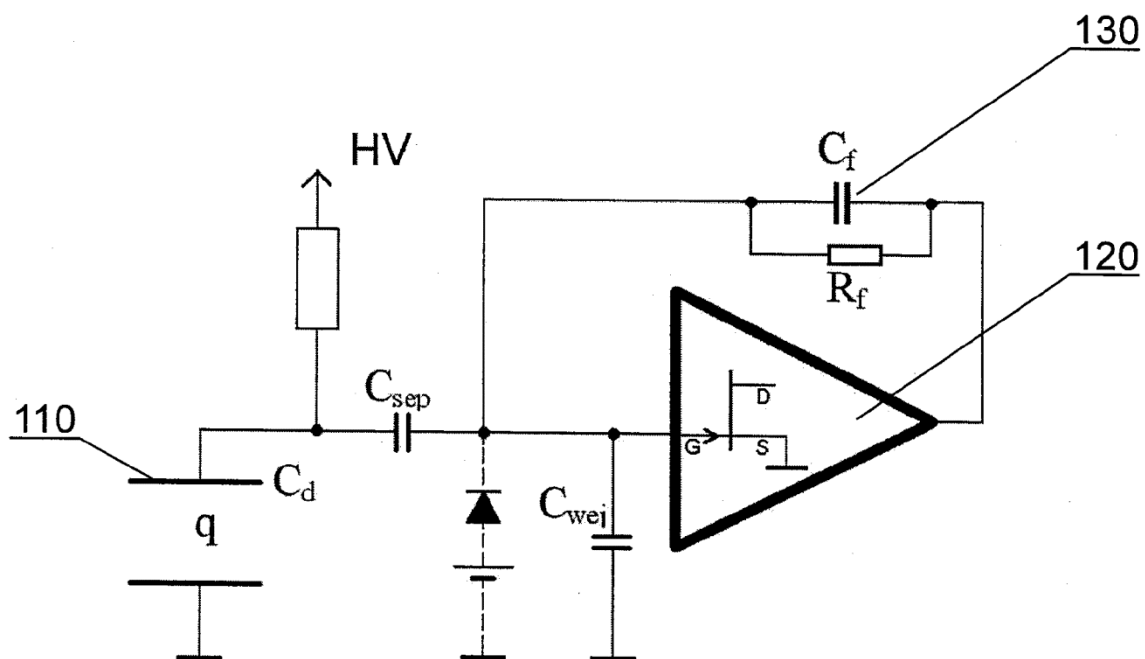


Fig. 1
(stan techniki)

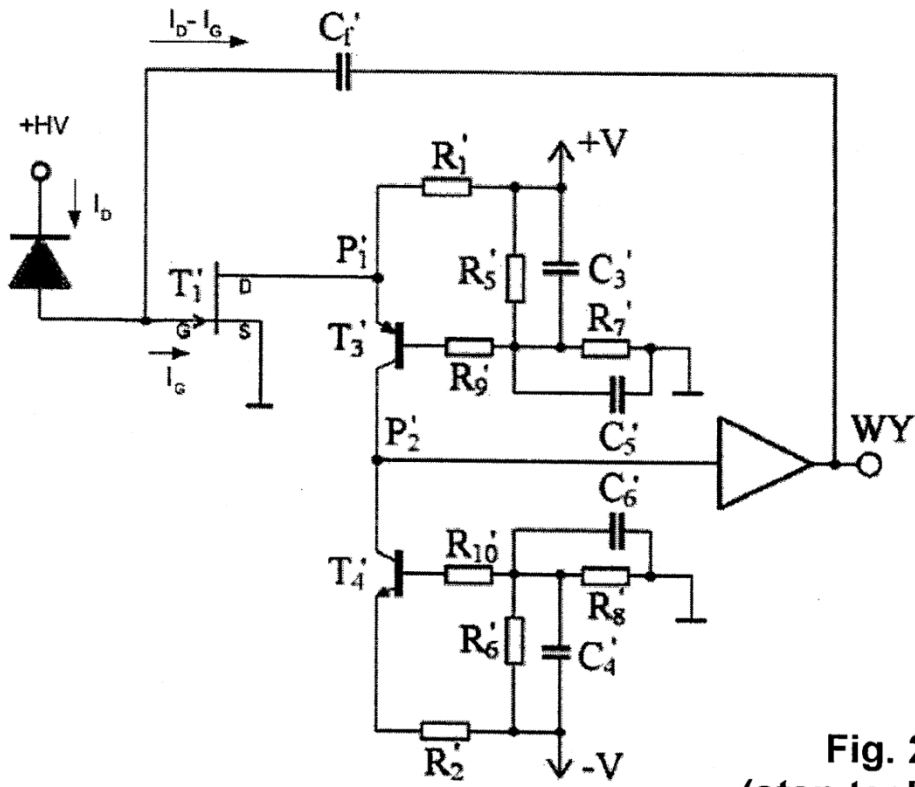


Fig. 2
(stan techniki)

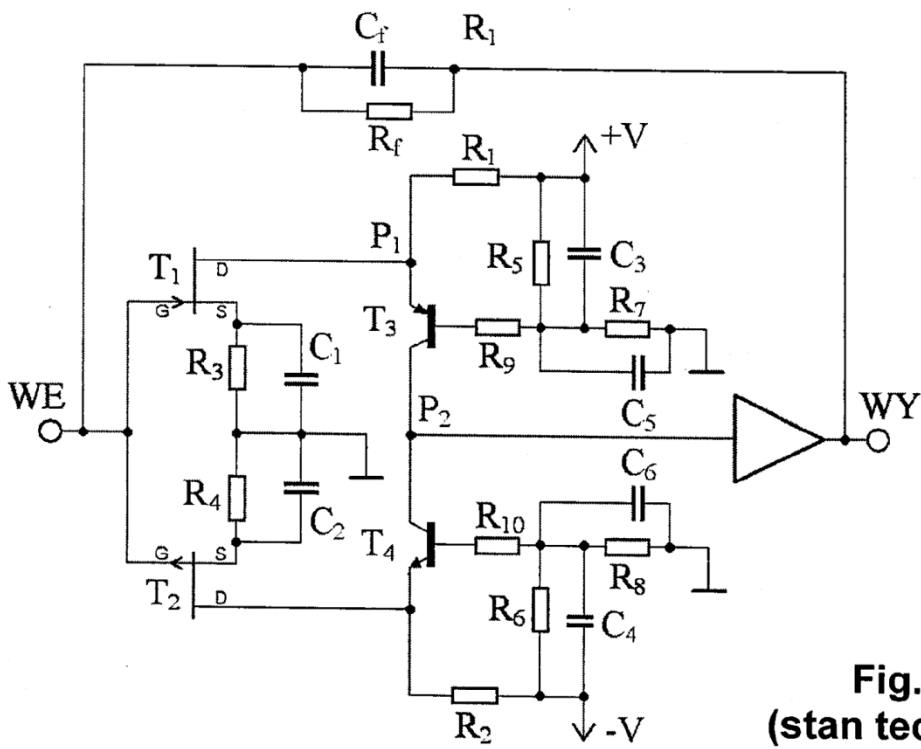


Fig. 3
(stan techniki)

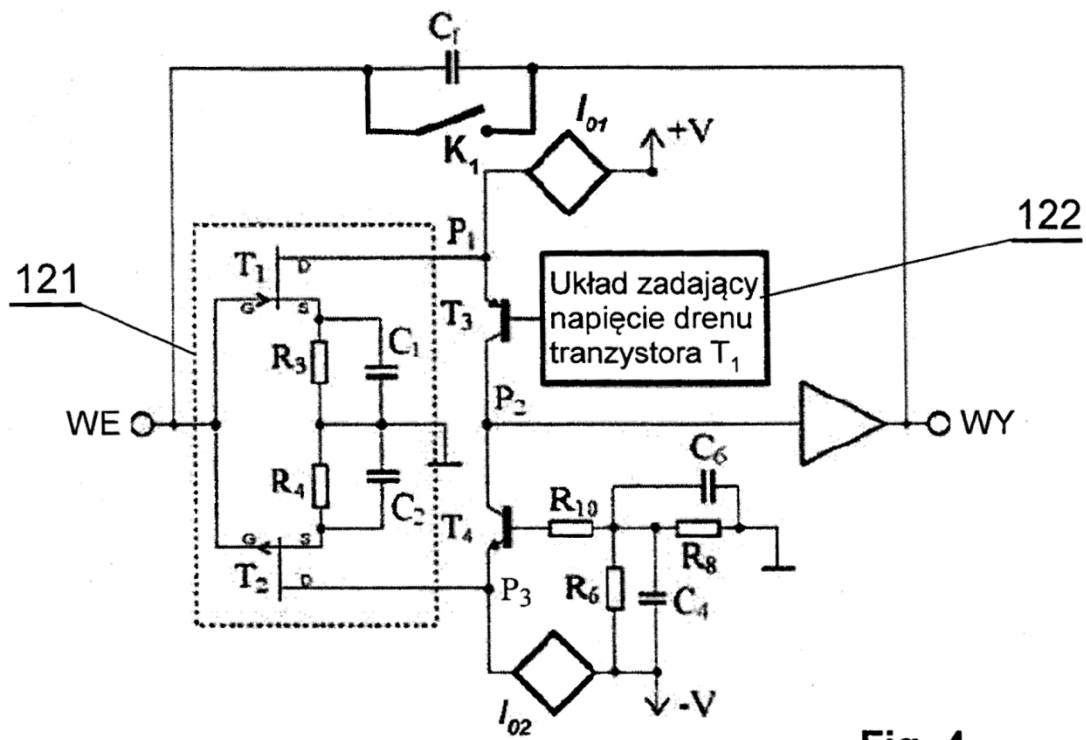


Fig. 4

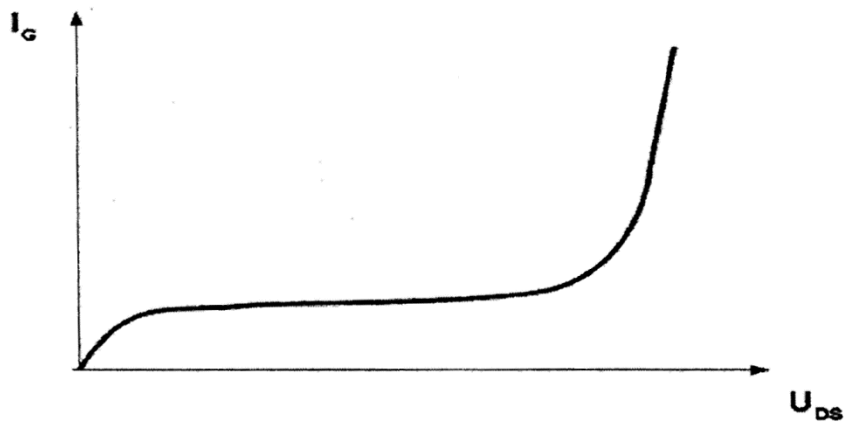


Fig. 5