

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2016 年 9 月 9 日 (09.09.2016)



(10) 国际公布号
WO 2016/138816 A1

- (51) 国际专利分类号:
H01L 21/66 (2006.01) H01L 27/02 (2006.01)
H01L 21/82 (2006.01)
- (21) 国际申请号: PCT/CN2016/073849
- (22) 国际申请日: 2016 年 2 月 16 日 (16.02.2016)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (30) 优先权:
201510094570.6 2015 年 3 月 3 日 (03.03.2015) CN
- (71) 申请人: 京东方科技集团股份有限公司 (BOE TECHNOLOGY GROUP CO., LTD.) [CN/CN]; 中国北京市朝阳区酒仙桥路 10 号, Beijing 100015 (CN)。
鄂尔多斯市源盛光电有限责任公司 (ORDOS YUANSHEG OPTOELECTRONICS CO., LTD.) [CN/CN]; 中国内蒙古自治区鄂尔多斯市东胜区装备制造基地, Inner Mongolia 017020 (CN)。
- (72) 发明人: 张博 (ZHANG, Bo); 中国北京市经济技术开发区地泽路 9 号, Beijing 100176 (CN)。
- (74) 代理人: 北京市中咨律师事务所 (ZHONGZI LAW OFFICE); 中国北京市西城区平安里西大街 26 号新時代大厦 7 层, Beijing 100034 (CN)。

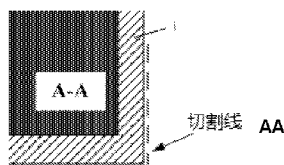
- (81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。
- (84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告(条约第 21 条(3))。

(54) Title: ARRAY SUBSTRATE, MANUFACTURING METHOD THEREOF AND CORRESPONDING DATA LINE QUALIFICATION TESTING METHOD AND DEVICE

(54) 发明名称: 阵列基板及其制作方法以及相应的数据线合格性测试方法和装置



AA CUTTING LINE

图 3

(57) Abstract: An array substrate, manufacturing method thereof and corresponding data line qualification testing method and device. The manufacturing method of the array substrate comprises: forming a continuous and integrated annular common electrode pattern (1) surrounding a pixel area. The data line qualification testing method comprises: according to first preset data voltage, lighting a first pixel which is closest to a data drive circuit, and according to second preset data voltage, lighting a second pixel which is farthest from the data drive circuit; correspondingly connecting the first pixel and the second pixel to the same tested data line; obtaining the brightness of the first pixel and the brightness of the second pixel; determining whether the actual brightness difference between the brightness of the first pixel and the brightness of the second pixel is greater than a preset brightness difference; and if the actual brightness difference is greater than the preset brightness difference, determining that the tested data line does not meet a requirement.

(57) 摘要: 一种阵列基板及其制作方法以及相应的数据线合格性测试方法和装置, 其中, 阵列基板制作方法包括: 形成环绕像素区域的连续且完整的环形公共电极图形 (1); 数据线合格性测试方法包括: 根据第一预设数据电压点亮距离数据驱动电路最近的第一像素, 并根据第二预设数据电压点亮距离数据驱动电路最远的第二像素; 第一像素和第二像素对应连接同一条被测数据线; 获取第一像素的亮度和第二像素的亮度; 判断第一像素的亮度与第二像素的亮度的实际亮度差是否大于预设亮度差; 并在实际亮度差大于预设亮度差时, 判定被测数据线不符合要求。

WO 2016/138816 A1

阵列基板及其制作方法以及相应的数据线合格性测试方法和装置

本申请要求于 2015 年 3 月 3 日递交的中国专利申请第 201510094570.6 号的优先权，在此全文引用上述中国专利申请公开的内容以作为本申请的一部分。

技术领域

本发明的示例性实施例涉及一种阵列基板及其制作方法以及相应的数据线合格性测试方法和装置。

背景技术

在阵列基板的制作过程中，需要测试所形成的数据线的线阻是否合格。现有技术中的一种测试方法是，在制作阵列基板时，同时制作金属测试线，该金属测试线从数据驱动电路处引出并经由面板中封框胶区域之外的边缘区域延伸到数据驱动电路的对端，通过测量在数据驱动电路对端的金属测试线末端的电压而确定金属测试线的压降，进而可以模拟得到数据线的压降，并判断数据线的线阻是否合格。由于环形公共电极图形通常设置在封框胶区域的下方，需要在环形公共电极图形远离数据驱动电路的弯角处设置开口，以便使位于边缘区域的金属测试线能够在数据驱动电路对端处引入到像素区域。

如图 1 所示，其给出了现有技术中的阵列基板制作方法所制作的阵列基板在形成封框胶之前在其中一个面板处的结构示意图，所述阵列基板包括像素区域 A-A、环绕在像素区域 A-A 之外的环形公共电极图形 1 以及形成在所述公共电极图形 1 之外的金属测试线 2，所述公共电极图形 1 一个弯角处设置有开口，金属测试线 2 经过开口引入到像素区域 A-A。

在对图 1 中的阵列基板使用封框胶过程中，需要对封框胶进行激光照射以便固化。而在开口处，由于金属测试线反射率高于开口位置内的其他

区域，且金属测试线的冷却速率不同于封框胶，从而导致金属测试线处的封框胶与不存在金属测试线处的封框胶的固化速度和冷却速度均不同，进而使得开口位置的封框胶产生裂纹，导致封装失效。

另一方面，在完成封装之后，需要将阵列基板进行切割从而得到各个独立的面板。在进行切割时，位于公共电极图形 1 右侧的金属测试线 2 被切割掉，这样会使得延切割线下方的金属测试线 2 暴露出来。在进行后续的信赖性测试时，暴露出来的金属测试线会发生电化学腐蚀，最终导致位于其周围的封框胶被腐蚀，这样也会导致封装失效。

发明内容

根据本发明示例性实施例提供的一种阵列基板及其制作方法以及相应的数据线合格性测试方法和装置，可以在不设置金属测试线的情况下完成对阵列基板数据线合格性的测试，能够从根本上避免因设置金属测试线而导致的封装失效的问题。

根据本发明的第一方面，提出了一种阵列基板制作方法，包括：

形成环绕像素区域的连续且完整的环形公共电极图形。

根据本发明的示例性实施例，所述形成环绕像素区域的连续且完整的环形公共电极图形包括：在形成所述阵列基板的数据线图形时，同层形成所述连续且完整的环形公共电极图形。

根据本发明的示例性实施例，所述在形成所述阵列基板的数据线图形时，同层形成所述连续且完整的环形公共电极图形包括：

沉积金属电极层；

对所述金属电极层进行一次图案化工艺形成数据线图形和连续且完整的环形公共电极图形。

根据本发明的示例性实施例，所述沉积金属电极层包括通过溅射工艺沉积金属材料。

根据本发明的示例性实施例，所述阵列基板制作方法还包括在金属电极层之上涂覆光刻胶，并使用掩模板对所述光刻胶进行曝光显影。

根据本发明的示例性实施例，所述掩膜板在对应于数据线图形和连续且完整的环形公共电极图形的位置不透明或者不完全透明。

根据本发明的示例性实施例，所述对所述金属电极层进行一次图案化工艺形成数据线图形和连续且完整的环形公共电极图形还包括：

在同一次图案化工艺中，刻蚀掉所述连续且完整的环形公共电极图形外围的金属电极层。

根据本发明的第二方面，提出了一种阵列基板，包括：

像素区域；以及

环绕像素区域的连续且完整的环形公共电极图形。

根据本发明的示例性实施例，所述阵列基板还包括：

数据线图形，其中所述数据线图形和所述连续且完整的环形公共电极图形同层形成。

根据本发明的示例性实施例，所述阵列基板还包括：

金属电极层，其中所述金属电极层通过一次图案化工艺形成所述数据线图形和所述连续且完整的环形公共电极图形。

根据本发明的示例性实施例，所述阵列基板还包括：

光刻胶层，所述光刻胶层涂覆在所述金属电极层之上。

根据本发明的第三方面，提出了一种用于上述的阵列基板的数据线合格性测试方法，包括：

根据第一预设数据电压点亮距离数据驱动电路最近的第一像素，并根据第二预设数据电压点亮距离数据驱动电路最远的第二像素；所述第一像素和所述第二像素对应连接同一条被测数据线；

获取所述第一像素的亮度和所述第二像素的亮度；

判断所述第一像素的亮度与所述第二像素的亮度的实际亮度差是否大于预设亮度差；并在所述实际亮度差大于预设亮度差时，判定所述被测数据线不符合要求。

根据本发明的示例性实施例，所述第一预设数据电压与所述第二预设数据电压的大小相等。

根据本发明的示例性实施例，所述预设亮度差与所述第一预设数据电压和第二预设数据电压相对应。

根据本发明的示例性实施例，所述第一像素和所述第二像素包括相同数目的多个子像素。

根据本发明的第四方面，提出了一种用于上述的阵列基板的数据线合格性测试装置，包括：

点亮模块，用于根据第一预设数据电压点亮距离数据驱动电路最近的第一像素，并根据第二预设数据电压点亮距离数据驱动电路最远的第二像素；所述第一像素和所述第二像素对应连接同一条被测数据线；

获取模块，用于获取所述第一像素的亮度和所述第二像素的亮度；以及

判断模块，用于判断所述第一像素的亮度与所述第二像素的亮度的实际亮度差是否大于预设亮度差；并在所述实际亮度差大于预设亮度差时，判定被测数据线不符合要求。

根据本发明的示例性实施例，所述第一预设电压与所述第二预设数据电压的大小相等。

根据本发明的示例性实施例，所述预设亮度差与所述第一预设数据电压和第二预设数据电压相对应。

根据本发明的示例性实施例，所述第一像素和所述第二像素包括相同数目的多个子像素。

根据本发明的示例性实施例，所述获取模块为光敏检测装置。

附图说明

为了更清楚地说明本发明实施例或现有技术中的技术方案，下面将对实施例或现有技术描述中所需要使用的附图作简单地介绍，显而易见地，下面描述中的附图仅仅是本发明的一些实施例，对于本领域普通技术人员来讲，在不付出创造性劳动的前提下，还可以根据这些附图获得其他的附图。

图 1 为现有技术中的一种阵列基板的结构示意图；

图 2 为根据本发明实施例的一种数据线合格性测试方法的流程图；

图 3 为利用本发明实施例提供的制作方法所制作的阵列基板的结构示意图；以及

图 4 为根据本发明实施例的一种数据线合格性测试装置的结构示意图。

具体实施方式

下面将结合本发明实施例中的附图，对本发明实施例中的技术方案进行清楚、完整地描述，显然，所描述的实施例仅仅是本发明一部分实施例，而不是全部的实施例。基于本发明中的实施例，本领域普通技术人员在没有做出创造性劳动前提下所获得的所有其他实施例，都属于本发明保护的范围。

在本发明的描述中，需要说明的是，术语“上”、“下”、“顶”、“底”等指示的方位或位置关系为基于附图所示的方位或位置关系，仅是为了便于描述本发明和简化描述，而不是指示或暗示所指的装置或元件必须具有特定的方位、以特定的方位构造和操作，因此不能理解为对本发明的限制。

此外，在本发明中，术语“第一”、“第二”、“第三”仅用于描述目的，而不能理解为指示或暗示相对重要性。术语“多个”指两个或两个以上，除非另有明确的限定。

根据本发明的一示例性实施例，提供了一种可用于本发明实施例中的阵列基板的数据线合格性测试方法，如图 2 所示，该方法可以包括：

步骤 S1，根据第一预设数据电压点亮距离数据驱动电路最近的第一像素，并根据第二预设数据电压点亮距离数据驱动电路最远的第二像素，其中所述第一像素和所述第二像素对应连接同一条被测数据线；

步骤 S2，获取所述第一像素的亮度和所述第二像素的亮度；以及

步骤 S3，判断所述第一像素的亮度与所述第二像素的亮度的实际亮度

差是否大于预设亮度差；并在所述实际亮度差大于预设亮度差时，判定被测数据线不符合要求。

根据本发明的示例性实施例，分别使用第一预设数据电压和第二数据电压对应地点亮距离数据驱动电路最近和最远且连接同一被测数据线的两个像素，如果这样两个像素的亮度差大于预设值，则说明数据线的线阻过大，不符合要求。另外，如果判断两个像素的亮度差小于或者等于预设值，则说明数据线的线阻基本能够满足显示面板均匀发光的要求，此时判定被测数据线符合要求。

根据本发明示例性实施例的方法，可以不借助于金属测试线即可完成对数据线的合格性测试，能够从根本上避免因设置金属测试线而导致的封装失效的问题。

在一实施例中，上述的步骤 S1 中的第一预设数据电压和第二预设数据电压可以根据需要设置。相应地，所述预设的亮度差应与所选择的第一预设数据电压和第二预设数据电压相对应。

作为一种可选的方式，可以将第一预设电压和第二预设电压均设置为一个较大的数据电压，这样能够使第一像素和第二像素显示较大的亮度，以便于检测和判断。

在一实施例中，可以设置第一预设电压和第二预设电压的值相等，这样能够降低设置预设亮度差的复杂度。

不难理解的是，这里的第一像素可以包括多个子像素、相应的第二像素也可以包括相同数目的多个子像素。

在上述的步骤 S2 中，可以使用光敏检测装置采集第一像素的亮度和第二像素的亮度。

根据本发明的另一示例性实施例，提供了一种阵列基板制作方法，根据本发明实施例提供的阵列基板制作方法而制作的阵列基板可适用于上述数据线合格性测试方法。

具体地，所述阵列基板制作方法包括：

形成环绕像素区域的连续且完整的环形公共电极图形，即所述连续且

完整的环形公共电极图形在远离数据驱动电路的一侧的各个弯角处封闭（无需设置供金属测试线穿过的开口），且形成所述环形公共电极图形时无需在所述环形公共电极图形的外围形成金属测试线。

根据本发明实施例的阵列基板制作方法所制作的阵列基板在形成封框胶之前的结构可以如图 3 所示，在远离数据驱动电路的一侧的一个弯角处包括：像素区域 A-A、环绕在像素区域之外的连续且完整的环形公共电极图形 1。在该阵列基板上，公共电极图形 1 的外侧无需形成金属测试线，且公共电极图形 1 在远离数据驱动电路的一侧的弯角处也无需形成供金属测试线穿过的开口。这样一方面降低了制作工艺的复杂度，另一方面，能够彻底避免在信赖性测试中由于金属测试线的电化学腐蚀而导致的封装失效。

值得注意的是，这里的环形公共电极图形可以采用金属制作，并且可以用于接入公共高电压 VGH、或者公共低电压 VSS。

在一实施例中，上述形成环绕像素区域的连续且完整的环形公共电极图形可以包括：在形成所述阵列基板的数据线图形时，同层形成所述连续且完整的环形公共电极图形。这样能够降低所形成的阵列基板的厚度，利于产品的轻薄化。

根据本发明的示例性实施例，这里的同层形成所述连续且完整的环形公共电极图形可以包括：沉积金属电极层；对所述金属电极层进行一次图案化工艺以形成数据线图形和连续且完整的环形公共电极图形。通过这种方式，能够减少所使用的图案化工艺的次数，降低工艺复杂度。

根据本发明的示例性实施例，可以通过溅射工艺沉积一层金属材料作为金属电极层，随后在金属电极层之上涂覆光刻胶，并使用掩模板对光刻胶进行曝光显影，该掩模板在对应于数据线图形和连续且完整的环形公共电极图形的位置不透明或者不完全透明。这样，使得数据线图形和环形公共电极图形区域对应的光刻胶不会被刻蚀，之后利用光刻胶作为保护层对金属电极层进行刻蚀，形成数据线图形和连续且完整的环形公共电极图形。

根据本发明的示例性实施例，还可以在形成数据线图形和连续且完整

的环形公共电极图形时对所述金属电极层的图案化工艺中，刻蚀掉环形公共电极图形外围的金属电极层，从而形成不包括金属测试线的阵列基板。

根据本发明的另一示例性实施例，还提供了一种可用于本发明实施例中的阵列基板的数据线合格性测试装置，并可以用于实施上述实施例中的数据线合格性测试方法，如图4所示，该装置可以具体包括：

点亮模块401，用于根据第一预设数据电压点亮距离数据驱动电路最近的第一像素，并根据第二预设数据电压点亮距离数据驱动电路最远的第二像素；所述第一像素和所述第二像素对应连接同一条被测数据线；

获取模块402，用于获取所述第一像素的亮度和所述第二像素的亮度；以及

判断模块403，用于判断所述第一像素的亮度与所述第二像素的亮度的实际亮度差是否大于预设亮度差；并在所述实际亮度差大于预设亮度差时，判定所述被测数据线不符合要求。采用根据本发明实施例提供的数据线合格性测试装置，可以不借助于金属测试线而完成对数据线的合格性测试，能够从根本上避免因设置金属测试线而导致的封装失效的问题。

根据本发明的示例性实施例，所述第一预设电压与所述第二预设数据电压的大小相等。

值得注意的是，根据上述实施例中提供的阵列基板制作方法制作的阵列基板以及包括上述阵列基板的显示装置也落入本发明的保护范围内。

以上所述，仅为本发明的具体实施方式，但本发明的保护范围并不局限于此，任何熟悉本技术领域的技术人员在本发明揭露的技术范围内，可轻易想到变化或替换，都应涵盖在本发明的保护范围之内。因此，本发明的保护范围应以所述权利要求的保护范围为准。

权利要求

1、一种阵列基板制作方法，包括：

形成环绕像素区域的连续且完整的环形公共电极图形。

2、如权利要求 1 所述的方法，其中，所述形成环绕像素区域的连续且完整的环形公共电极图形包括：在形成所述阵列基板的数据线图形时，同层形成所述连续且完整的环形公共电极图形。

3、如权利要求 2 所述的方法，其中，所述在形成所述阵列基板的数据线图形时，同层形成所述连续且完整的环形公共电极图形包括：

沉积金属电极层；

对所述金属电极层进行一次图案化工艺形成数据线图形和连续且完整的环形公共电极图形。

4、如权利要求 3 所述的方法，其中，所述沉积金属电极层包括通过溅射工艺沉积金属材料。

5、如权利要求 3 或者 4 所述的方法，还包括在金属电极层之上涂覆光刻胶，并使用掩模板对所述光刻胶进行曝光显影。

6、如权利要求 5 所述的方法，其中，所述掩模板在对应于数据线图形和连续且完整的环形公共电极图形的位置不透明或者不完全透明。

7、如权利要求 3-6 任一所述的方法，其中，所述对所述金属电极层进行一次图案化工艺形成数据线图形和连续且完整的环形公共电极图形还包括：

在同一次图案化工艺中，刻蚀掉所述连续且完整的环形公共电极图形外围的金属电极层。

8、一种阵列基板，包括：

像素区域；以及

环绕像素区域的连续且完整的环形公共电极图形。

9、如权利要求 8 所述的阵列基板，还包括：

数据线图形，其中所述数据线图形和所述连续且完整的环形公共电极图形同层形成。

10、如权利要求 9 所述的阵列基板，还包括：

金属电极层，其中所述金属电极层通过一次图案化工艺形成所述数据线图形和所述连续且完整的环形公共电极图形。

11、如权利要求 10 所述的阵列基板，还包括：

光刻胶层，所述光刻胶层涂覆在所述金属电极层之上。

12、一种用于如权利要求 8-11 任一所述的阵列基板的数据线合格性测试方法，包括：

根据第一预设数据电压点亮距离数据驱动电路最近的第一像素，并根据第二预设数据电压点亮距离数据驱动电路最远的第二像素；所述第一像素和所述第二像素对应连接同一条被测数据线；

获取所述第一像素的亮度和所述第二像素的亮度；

判断所述第一像素的亮度与所述第二像素的亮度的实际亮度差是否大于预设亮度差；并在所述实际亮度差大于预设亮度差时，判定所述被测数据线不符合要求。

13、如权利要求 12 所述的方法，其中，所述第一预设数据电压与所述第二预设数据电压的大小相等。

14、如权利要求 12 或者 13 所述的方法，其中，所述预设亮度差与所述第一预设数据电压和第二预设数据电压相对应。

15、如权利要求 12-14 任一所述的方法，其中，所述第一像素和所述第二像素包括相同数目的多个子像素。

16、一种用于根据权利要求 8-11 任一所述的阵列基板的数据线合格性测试装置，包括：

点亮模块，用于根据第一预设数据电压点亮距离数据驱动电路最近的第一像素，并根据第二预设数据电压点亮距离数据驱动电路最远的第二像素；所述第一像素和所述第二像素对应连接同一条被测数据线；

获取模块，用于获取所述第一像素的亮度和所述第二像素的亮度；以及

判断模块，用于判断所述第一像素的亮度与所述第二像素的亮度的实

际亮度差是否大于预设亮度差；并在所述实际亮度差大于预设亮度差时，判定被测数据线不符合要求。

17、如权利要求 16 所述的装置，所述第一预设电压与所述第二预设数据电压的大小相等。

18、如权利要求 16 或者 17 所述的装置，其中，所述预设亮度差与所述第一预设数据电压和第二预设数据电压相对应。

19、如权利要求 16-18 任一所述的装置，其中，所述第一像素和所述第二像素包括相同数目的多个子像素。

20、如权利要求 16-19 任一所述的装置，其中，所述获取模块为光敏检测装置。

说明书附图

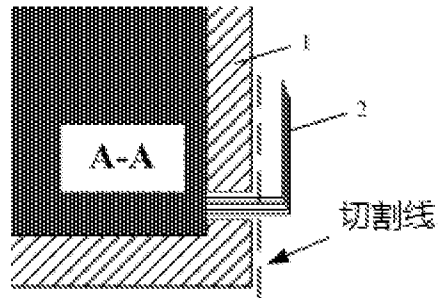


图 1

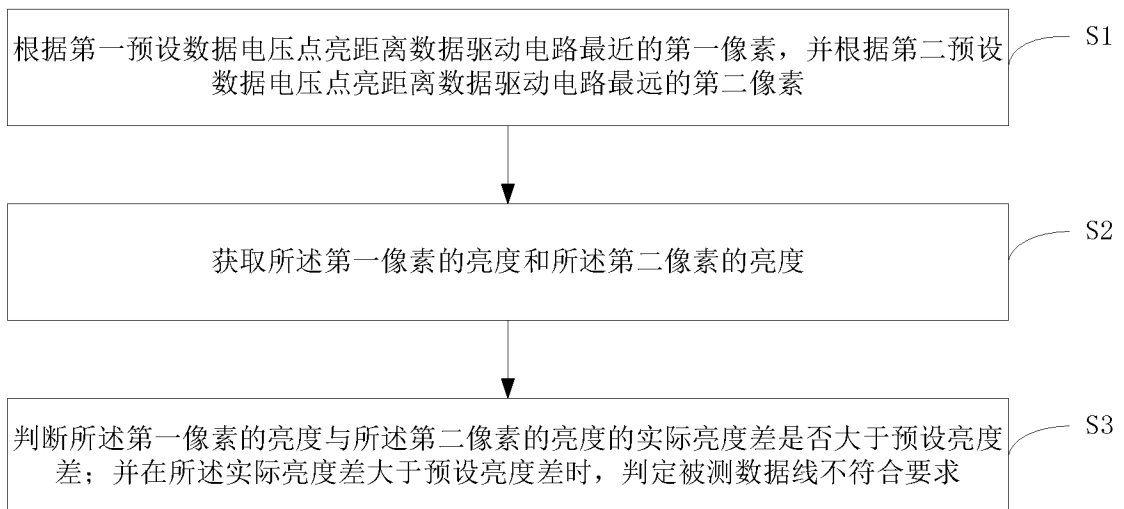


图 2

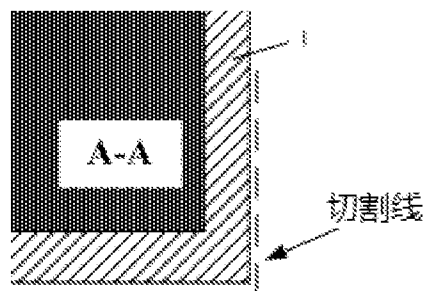


图 3

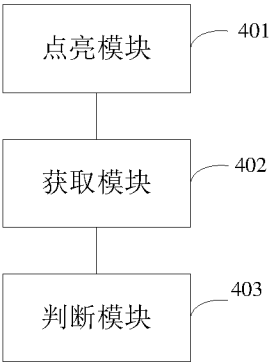


图 4

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2016/073849

A. CLASSIFICATION OF SUBJECT MATTER

H01L 21/66 (2006.01) i; H01L 21/82 (2006.01) i; H01L 27/02 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNABS; VEN; CNKI: data line, data, line, test, array, substrate, drive, circuit, pixel, voltage, metal, package

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
PX	CN 104637834 A (BOE TECHNOLOGY GROUP CO., LTD. et al.), 20 May 2015 (20.05.2015), claims 1-10, description, paragraphs [0004]-[0053], and figures 1-4	1-20
X	CN 101666948 A (BOE TECHNOLOGY GROUP CO., LTD.), 10 March 2010 (10.03.2010), description, page 5, line 3 to page 10, line 1, and figures 1-9	1-11
A	CN 201984264 U (BOE TECHNOLOGY GROUP CO., LTD.), 21 September 2011 (21.09.2011), the whole document	1-20
A	JP 2011164189 A (SEIKO EPSON CORP.), 25 August 2011 (25.08.2011), the whole document	1-20

☐ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:	“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
“A” document defining the general state of the art which is not considered to be of particular relevance	“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
“E” earlier application or patent but published on or after the international filing date	“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	“&” document member of the same patent family
“O” document referring to an oral disclosure, use, exhibition or other means	
“P” document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 02 March 2016 (02.03.2016)	Date of mailing of the international search report 09 May 2016 (09.05.2016)
Name and mailing address of the ISA/CN: State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No.: (86-10) 62019451	Authorized officer ZHANG, Fang Telephone No.: (86-10) 62411844

International application No.
PCT/CN2016/073849

Form PCT/ISA/210 (patent family annex) (July 2009)

国际检索报告

国际申请号

PCT/CN2016/073849

A. 主题的分类

H01L 21/66(2006.01)i; H01L 21/82(2006.01)i; H01L 27/02(2006.01)i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

H01L

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))

CNABS;VEN;CNKI:数据线, 测试, 阵列, 基板, 驱动, 电路, 像素, 电压, 金属, 封装, data, line, test, array, substrate, drive, circuit, pixel, voltage, metal, package

C. 相关文件

类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
PX	CN 104637834 A (京东方科技集团股份有限公司 等) 2015年 5月 20日 (2015 - 05 - 20) 权利要求1-10, 说明书[0004]-[0053]段, 附图1-4	1-20
X	CN 101666948 A (北京京东方光电科技有限公司) 2010年 3月 10日 (2010 - 03 - 10) 说明书第5页第3行至第10页第1行, 附图1-9	1-11
A	CN 201984264 U (北京京东方光电科技有限公司) 2011年 9月 21日 (2011 - 09 - 21) 全文	1-20
A	JP 2011164189 A (SEIKO EPSON CORP) 2011年 8月 25日 (2011 - 08 - 25) 全文	1-20

☐ 其余文件在C栏的续页中列出。☒ 见同族专利附件。

* 引用文件的具体类型:

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件 (如具体说明的)

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期

2016年 3月 2日

国际检索报告邮寄日期

2016年 5月 9日

ISA/CN的名称和邮寄地址

中华人民共和国国家知识产权局(ISA/CN)
中国北京市海淀区蓟门桥西土城路6号 100088

传真号 (86-10)62019451

授权官员

章放

电话号码 (86-10)62411844

国际检索报告
关于同族专利的信息

国际申请号
PCT/CN2016/073849

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	104637834	A	2015年 5月 20日	无			
CN	101666948	A	2010年 3月 10日	CN	101666948	B	2011年 1月 5日
CN	201984264	U	2011年 9月 21日	无			
JP	2011164189	A	2011年 8月 25日	无			

表 PCT/ISA/210 (同族专利附件) (2009年7月)