



(12) 发明专利申请

(10) 申请公布号 CN 103035734 A

(43) 申请公布日 2013. 04. 10

(21) 申请号 201210260850. 6

(22) 申请日 2012. 07. 25

(30) 优先权数据

101113796 2012. 04. 18 TW

61/544, 279 2011. 10. 07 US

(71) 申请人 元太科技工业股份有限公司

地址 中国台湾新竹市科学工业园区力行一路3号

(72) 发明人 叶佳俊 王裕霖 蔡学宏 王旨玄

(74) 专利代理机构 北京律诚同业知识产权代理有限公司 11006

代理人 徐金国

(51) Int. Cl.

H01L 29/786(2006. 01)

H01L 29/423(2006. 01)

H01L 29/417(2006. 01)

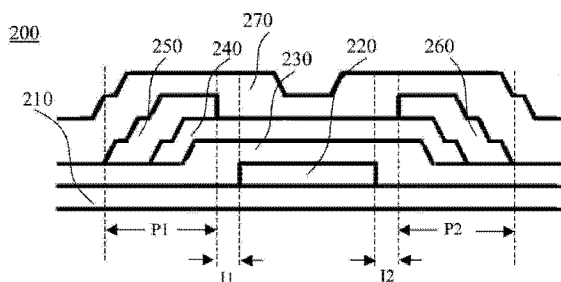
权利要求书 1 页 说明书 5 页 附图 4 页

(54) 发明名称

金属氧化物薄膜晶体管

(57) 摘要

本发明揭露一种金属氧化物薄膜晶体管, 包含栅极、栅极绝缘层、金属氧化物主动层、源极以及漏极, 其中栅极形成于基板上。栅极绝缘层形成于基板上并覆盖栅极。金属氧化物主动层形成于栅极绝缘层上。源极与漏极分别位于该金属氧化物主动层的相对两端, 其中源极与漏极中至少一者在基板上的正投影与栅极无重叠。



1. 一种金属氧化物薄膜晶体管,其特征在于,包含:
  - 一栅极,形成于一基板上;
  - 一栅极绝缘层,形成于该基板上并覆盖该栅极;
  - 一金属氧化物主动层,形成于该栅极绝缘层上;以及
  - 一源极与一漏极,分别位于该金属氧化物主动层的相对两端,其中该源极与该漏极中至少一者在该基板上的正投影与该栅极无重叠。
2. 根据权利要求1所述的金属氧化物薄膜晶体管,其特征在于,该源极在该基板上的正投影与该栅极部分重叠,该漏极在该基板上的正投影与该栅极无重叠。
3. 根据权利要求1所述的金属氧化物薄膜晶体管,其特征在于,该漏极在该基板上的正投影与该栅极部分重叠,该源极在该基板上的正投影与该栅极无重叠。
4. 根据权利要求1所述的金属氧化物薄膜晶体管,其特征在于,该漏极与该源极在该基板上的正投影皆与该栅极无重叠。
5. 根据权利要求3或4的金属氧化物薄膜晶体管,其特征在于,该源极在该基板上的正投影与该栅极的间距为1到2.5微米。
6. 根据权利要求3或4的金属氧化物薄膜晶体管,其特征在于,该源极在该基板上的正投影与该栅极的间距为0.5到1微米。
7. 根据权利要求3或4的金属氧化物薄膜晶体管,其特征在于,该源极在该基板上的正投影与该栅极的间距为0到0.5微米。
8. 根据权利要求2或4的金属氧化物薄膜晶体管,其特征在于,该漏极在该基板上的正投影与该栅极的间距为1到2.5微米。
9. 根据权利要求2或4的金属氧化物薄膜晶体管,其特征在于,该漏极在该基板上的正投影与该栅极的间距为0.5到1微米。
10. 根据权利要求2或4的金属氧化物薄膜晶体管,其特征在于,该漏极在该基板上的正投影与该栅极的间距为0到0.5微米。
11. 根据权利要求1所述的金属氧化物薄膜晶体管,其特征在于,还包含一绝缘层,覆盖于该金属氧化物主动层、该源极与该漏极上。

## 金属氧化物薄膜晶体管

### 技术领域

[0001] 本发明是有关于一种薄膜晶体管,且特别是有关于一种金属氧化物薄膜晶体管。

### 背景技术

[0002] 随着光电技术与半导体制程技术的发展,平面显示器已被广泛应用在各式电子装置之中。现今的平面显示器主要使用薄膜晶体管构成其阵列基板,而阵列基板由多个像素单元以矩阵方式排列而成。每个像素单元至少包含一个驱动薄膜晶体管,以及一个切换薄膜晶体管。驱动薄膜晶体管用于驱动像素单元的发光元件,而通过切换薄膜晶体的导通与断路则可将影像数据储存于各个像素电路当中。是以平面显示器的品质很大部分取决于其中薄膜晶体管的效能。

[0003] 图 1 为传统的薄膜晶体管结构,其中薄膜晶体管 100 的主动层 140 材料为非晶硅。当栅极 120 施予偏压大于或等于薄膜晶体管 100 的临界电压时,非晶硅主动层 140 中形成通道,薄膜晶体管 100 也就随之导通。值得注意的是,由于非晶硅的载子浓度及载子迁移率低,是以源极 150 和漏极 160 在基板 110 上的正投影 P1、P2 与栅极 120 皆需部分重叠,形成重叠区 G1、G2,以形成通道。另外,在此非晶硅薄膜晶体管 100 中,更由于非晶硅的载子浓度与及载子迁移率低,导致非晶硅薄膜晶体管 100 的驱动速度不佳,对于高品质的平面显示器发展是一大严重限制。

[0004] 是以,为了平面显示器画面品质的进一步成长,上述缺陷有迫切的需要被改进。

### 发明内容

[0005] 本发明的一方面是在提供一种金属氧化物薄膜晶体管,包含栅极、栅极绝缘层、金属氧化物主动层、源极以及漏极。其中栅极形成于基板上。栅极绝缘层形成于基板上并覆盖栅极。金属氧化物主动层形成于栅极绝缘层上。源极与漏极分别位于该金属氧化物主动层的相对两端,其中源极与漏极中至少一者在基板上的正投影与栅极无重叠。

[0006] 依据本发明的一实施例,源极在基板上的正投影与栅极部分重叠,漏极在基板上的正投影与栅极无重叠。

[0007] 依据本发明的一实施例,漏极在基板上的正投影与栅极部分重叠,源极在基板上的正投影与栅极无重叠。

[0008] 依据本发明的一实施例,漏极与源极在基板上的正投影皆与栅极无重叠。

[0009] 依据本发明的一实施例,源极在基板上的正投影与栅极的间距为 1 到 2.5 微米。

[0010] 依据本发明的一实施例,源极在基板上的正投影与栅极的间距为 0.5 到 1 微米。

[0011] 依据本发明的一实施例,源极在基板上的正投影与栅极的间距为 0 到 0.5 微米。

[0012] 依据本发明的一实施例,漏极在基板上的正投影与栅极的间距为 1 到 2.5 微米。

[0013] 依据本发明的一实施例,漏极在基板上的正投影与栅极的间距为 0.5 到 1 微米。

[0014] 依据本发明的一实施例,漏极在基板上的正投影与栅极的间距为 0 到 0.5 微米。

[0015] 依据本发明的一实施例,金属氧化物薄膜晶体管更包含一绝缘层,覆盖于金属氧

化物主动层、源极与漏极上。

[0016] 综上所述,应用本发明的上述金属氧化物薄膜晶体管一方面可改善传统上非晶硅薄膜晶体管低载子浓度、低载子迁移率的缺点,提高薄膜晶体管的驱动速度,另一方面也利用缩短栅极长度或增加源极、漏极距离,消除源极、漏极在基板上的正投影与栅极的重叠区,以增加薄膜晶体管临界电压的稳定度,并缩小漏极、栅极间的寄生电容,改善在平面显示器中薄膜晶体管扫描线对像素电极的电容耦合效应,降低像素电极在薄膜晶体管开关时的电压变化,进而提升平面显示器的影像品质。

#### 附图说明

[0017] 为了让本发明的上述和其他目的、特征、优点与实施例能更明显易懂,所附附图的说明如下:

[0018] 图 1 是一种传统薄膜晶体管的示意图;

[0019] 图 2 是依照本发明的一实施例绘示一种金属氧化物薄膜晶体管的示意图;

[0020] 图 3 是依照本发明的另一实施例绘示一种金属氧化物薄膜晶体管的示意图;

[0021] 图 4 是依照本发明的又一实施例绘示一种金属氧化物薄膜晶体管的示意图;

[0022] 图 5 是以图 2 中金属氧化物薄膜晶体管与一比较例的金属氧化物薄膜晶体管相比较所绘示的负偏压效应示意图;

[0023] 图 6 是依照本发明的一实施例绘示一种金属氧化物薄膜晶体管在负栅极偏压下的电压-电流示意图;

[0024] 图 7 是依照本发明的一实施例绘示一种金属氧化物薄膜晶体管在正栅极偏压下的电压-电流示意图。

#### [0025] 【主要元件符号说明】

[0026] 200、300、400 :金属氧化物薄膜晶体管

[0027] 210、310、410 :基板

[0028] 220、320、420 :栅极

[0029] 230、330、430 :栅极绝缘层

[0030] 240、340、440 :金属氧化物主动层

[0031] 250、350、450 :源极

[0032] 260、360、460 :漏极

[0033] 270、370、470 :绝缘层

[0034] P1 :源极在基板上的正投影

[0035] P2 :漏极在基板上的正投影

[0036] I1 :源极在基板上的正投影与栅极的间距

[0037] I2 :漏极在基板上的正投影与栅极的间距

[0038] G1 :源极在基板上的正投影与栅极的重叠区

[0039] G2 :漏极在基板上的正投影与栅极的重叠区

#### 具体实施方式

[0040] 以下将以附图及详细叙述清楚说明本发明的精神,任何所属技术领域中具有通常

知识者在了解本发明的较佳实施例后,当可由本发明所教示的技术,加以改变及修饰,其并不脱离本发明的精神与范围。

[0041] 本发明实施例的目的为提供一种金属氧化物薄膜晶体管,以改进已知上非晶硅薄膜晶体管驱动速度不佳的缺点,并同时避免金属氧化物晶体管其栅极在电压偏压加压后,出现临界电压偏移过大的问题。

[0042] 图 2 是依照本发明的一实施例绘示一种金属氧化物薄膜晶体管 200 的示意图。金属氧化物薄膜晶体管 200 可包含栅极 220、栅极绝缘层 230、金属氧化物主动层 240、源极 250、漏极 260 以及绝缘层 270。其中栅极 220 形成于一基板 210 上,栅极绝缘层 230 形成于基板 210 上并覆盖栅极 220,金属氧化物主动层 240 形成于栅极绝缘层上,源极 250 与漏极 260 分别位于金属氧化物主动层 240 的相对两端,且绝缘层 270 覆盖于金属氧化物主动层 240、源极 250 与漏极 260 上。此外,源极 250 与漏极 260 在基板 210 上的正投影 P1、P2 皆与栅极 220 无重叠,且正投影 P1、P2 与栅极 220 的间距分别为 I1、I2。此处以及本说明书中提及的无重叠即代表正投影 P1、P2 与栅极 220 间存在间距 I1、I2。

[0043] 在本实施例中,金属氧化物主动层 240 例如包含锌氧化物 (ZnO)、铟镓氧化物 (IGO)、铟锌氧化物 (IZO)、铟镓锌氧化物 (IGZO)、锌锡氧化物 (ZTO)、铟锌锡氧化物 (IZTO),但不以此为限。由于金属氧化物主动层 240 的载子迁移率高,因此即便在结构设计上使源极 250 与漏极 260 在基板 210 上的正投影 P1、P2 与栅极 220 无重叠,在金属氧化物主动层 240 中仍可形成通道。由于间距 I1 的长度会影响栅极偏压加在金属氧化物主动层 240 的垂直电场强度,所以间距 I1 的长度可介于 0 到 2.5 微米。当间距 I1 为 1 至 2.5 微米时,金属氧化物薄膜晶体管 200 具有高导通电流、低漏电流以及低次临界摆幅的特性。当间距 I1 为 0.5 至 1 微米时,金属氧化物薄膜晶体管 200 除具有高导通电流、低漏电流以及低次临界摆幅特性之外,更提高了金属氧化物薄膜晶体管 200 的载子迁移率。当间距 I1 为 0 至 0.5 微米时,金属氧化物薄膜晶体管 200 除高导通电流、低漏电流、低次临界摆幅及高载子迁移率外,同时也具备低临界电压的特性。另一方面,间距 I2 同样可为 0 到 2.5 微米,其中间距 I2 的长度与金属氧化物薄膜晶体管 200 的特性关系与间距 I1 的长度与金属氧化物薄膜晶体管 200 的特性关系相同或类似,在此不赘述。

[0044] 在本实施例中,间距 I1 的长度越长则金属氧化物薄膜晶体管 200 的栅-源极寄生电容越小。同样地 I2 的长度越长则金属氧化物薄膜晶体管 200 的栅-漏极寄生电容越小。

[0045] 在薄膜晶体管 200 中,基板 210 材料可为玻璃。栅极 220、源极 250 以及漏极 260 材料可为金属、非金属、导电高分子、掺杂硅或上述部分或全部材料的组合物。栅极绝缘层 230 和绝缘层 270 的材料可为二氧化硅、四氮化三硅、二氧化钛、聚酰亚胺、聚乙烯酚、聚苯乙烯或上述部分或全部材料的组合物。值得注意的是,以上材料仅为实施例示,上述元件的材料并不以此实施例为限。

[0046] 图 3 是依照本发明的另一实施例绘示一种金属氧化物薄膜晶体管 300 的示意图。金属氧化物薄膜晶体管 300 可包含栅极 320、栅极绝缘层 330、金属氧化物主动层 340、源极 350、漏极 360 以及绝缘层 370。其中栅极 320 形成于一基板 310 上,栅极绝缘层 330 形成于基板 310 上并覆盖栅极 320,金属氧化物主动层 340 形成于栅极绝缘层 330 上,源极 350 与漏极 360 分别位于金属氧化物主动层 340 的相对两端,且绝缘层 370 覆盖于金属氧化物主动层 340、源极 350 与漏极 360 上。此外,源极 350 在基板 310 上的正投影为 P1,正投影 P1

与栅极 320 有一重叠区 G1。漏极 360 在基板 310 上的正投影为 P2, 正投影 P2 与栅极 320 有一间距 I2。

[0047] 在本实施例中, 间距 I2 长度可为 0 至 2.5 微米。间距 I2 长度与金属氧化物薄膜晶体管 300 特性关系, 与上述实施例相同或相似, 在此不赘述。

[0048] 在本实施例中, 由于平行电容的电容值正比于平行电板面积且反比于平行电板距离, 所以重叠区 G1 长度越长, 亦即重叠的区域越多, 则栅 - 源极寄生电容越大。间距 I2 长度越长, 则栅 - 漏极寄生电容越小。换言之, 本实施例可透过增加栅极 320 和漏极 360 的距离, 使栅 - 漏极寄生电容因而减小。此金属氧化物薄膜晶体管 300 若应用于薄膜晶体管平面显示器上, 一方面可改善薄膜晶体管扫描线对像素电极的电容耦合效应, 以降低像素电压在薄膜晶体管开关时的电压变化, 并增进薄膜晶体管驱动速度, 另一方面也可降低平面显示器切换功率的损耗。

[0049] 图 4 是依照本发明的再一实施例绘示一种金属氧化物薄膜晶体管 400 的示意图。金属氧化物薄膜晶体管 400 可包含栅极 420、栅极绝缘层 430、金属氧化物主动层 440、源极 450、漏极 460 以及绝缘层 470。其中栅极 420 形成于一基板 410 上, 栅极绝缘层 430 形成于基板 410 上并覆盖栅极 420, 金属氧化物主动层 440 形成于栅极绝缘层 430 上, 源极 450 与漏极 460 分别位于金属氧化物主动层 440 的相对两端, 且绝缘层 470 覆盖于金属氧化物主动层 440、源极 450 与漏极 460 上。此外源极 450 在基板 410 上的正投影为 P1, 正投影 P1 与栅极 420 有一间距 I1。漏极 460 在基板 410 上的正投影为 P2, 正投影 P2 与栅极 420 有一重叠区 G2。

[0050] 在此实施例中, 间距 I1 长度可为 0 至 2.5 微米。间距 I1 长度与金属氧化物薄膜晶体管 400 特性关系, 与上述实施例相同或相似, 在此不赘述。

[0051] 在本实施例中, 间距 I1 长度越长, 则栅 - 源极寄生电容越小。另外重叠区 G2 长度越长, 亦即重叠的区域越多, 则栅 - 漏极寄生电容越大。是以, 本实施例可透过增加栅极 420 和源极 450 的距离, 使栅 - 源极寄生电容因而变小。此金属氧化物薄膜晶体管 400 可特别应用于改善平面显示器中因栅 - 源极寄生电容导致的画面闪烁问题。

[0052] 金属氧化物晶体管其栅极在电压偏压加压后, 会出现临界电压偏移过大的问题, 进而影响金属氧化物薄膜晶体管的正常开关。图 5 是以图 2 中金属氧化物薄膜晶体管 200 与一比较例的金属氧化物薄膜晶体管相较所绘示的负偏压效应示意图。参照图 1, 上述比较例的金属氧化物薄膜晶体管除了将非晶硅主动层 140 换为金属氧化物以外, 其它结构皆与图 1 实质上相同, 亦即其源极与漏极在基板上的正投影皆与栅极部分重叠。此比较例的金属氧化物薄膜晶体管其栅极在电压偏压加压后, 会出现临界电压偏移过大的问题, 如图 5 的曲线 510, 且进而影响此对应金属氧化物薄膜晶体管的正常开关。反之, 由于金属氧化物薄膜晶体管 200 的源、漏极 250、260 在基板 210 上的正投影 P1、P2 和栅极 220 无重叠, 因此降低了垂直电场对于金属氧化物主动层 240 的加压劣化, 提升了金属氧化物主动层 240 的寿命, 确保金属氧化物薄膜晶体管 200 临界电压的稳定性, 如曲线 520。

[0053] 图 6 是依照本发明的一实施例绘示一种金属氧化物薄膜晶体管 200 在负栅极偏压下的电压 - 电流示意图。漏极偏压为 0.1 伏特, 负栅极偏压时间为 0 秒及 8700 秒的负栅极偏压 - 漏极电流关系分别如曲线 610、620 所示。漏极偏压为 9.9 伏特, 负栅极偏压时间为 0 秒及 8700 秒的负栅极偏压 - 漏极电流关系分别如曲线 630、640 所示。由图 6 中曲线

610、620 以及 630、640 的密切重叠可知,金属氧化物薄膜晶体管 200 操作状态稳定,负栅极偏压 - 漏极电流关系在栅极长时间持续施予负偏压后仍保持不变。

[0054] 图 7 是依照本发明的一实施例绘示一种金属氧化物薄膜晶体管 200 在正栅极偏压下的电压 - 电流示意图。漏极偏压为 0.1 伏特,正栅极偏压时间为 0 秒及 8700 秒的正栅极偏压 - 漏极电流关系分别如曲线 710、720 所示。漏极偏压为 9.9 伏特,正栅极偏压时间为 0 秒及 8700 秒的正栅极偏压 - 漏极电流关系分别如曲线 730、740 所示。与图 6 相似,同样由图 7 中曲线 710、720 以及 730、740 的密切重叠可知,金属氧化物薄膜晶体管 200 操作状态稳定,正栅极偏压 - 漏极电流关系在栅极长时间持续施予正偏压后仍保持不变。

[0055] 综上所述,应用本发明实施例的技术特征,可通过使用金属氧化物为主动层材料,并让漏极及 / 或源极在基板上的正投影与栅极间维持一段适当的距离,以在增进薄膜晶体管载子迁移率的同时,也确保薄膜晶体管的稳定性,不但提供薄膜晶体管的高电流输出,更加快了其驱动速度,进一步强化平面显示器的画面品质。

[0056] 虽然本发明已以实施方式揭露如上,然其并非用以限定本发明,任何熟悉此技艺者,在不脱离本发明的精神和范围内,当可作各种的更动与润饰,因此本发明的保护范围当视所附的权利要求书所界定的范围为准。

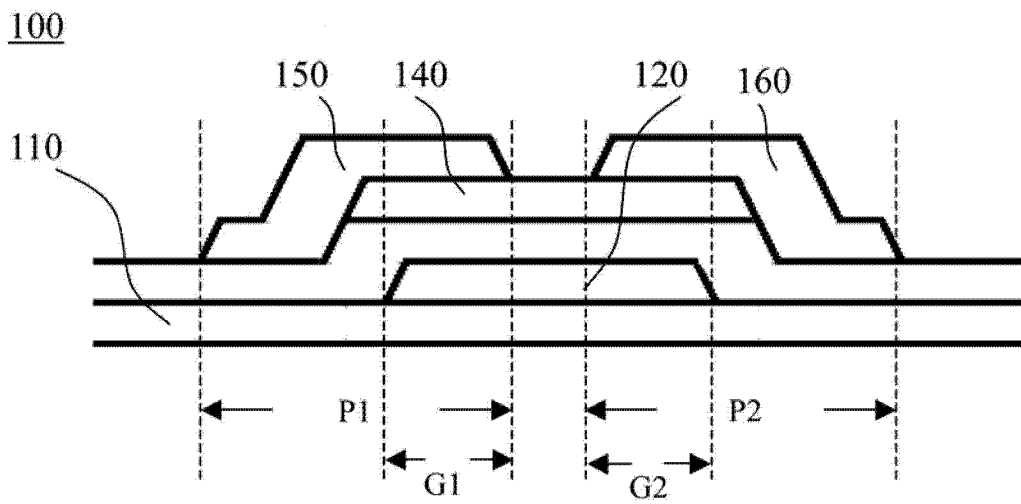


图 1

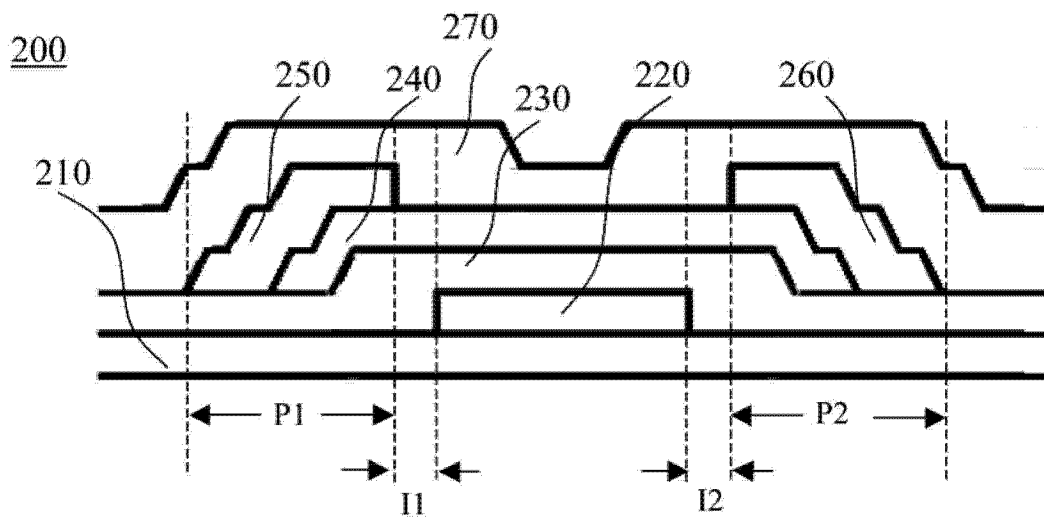


图 2



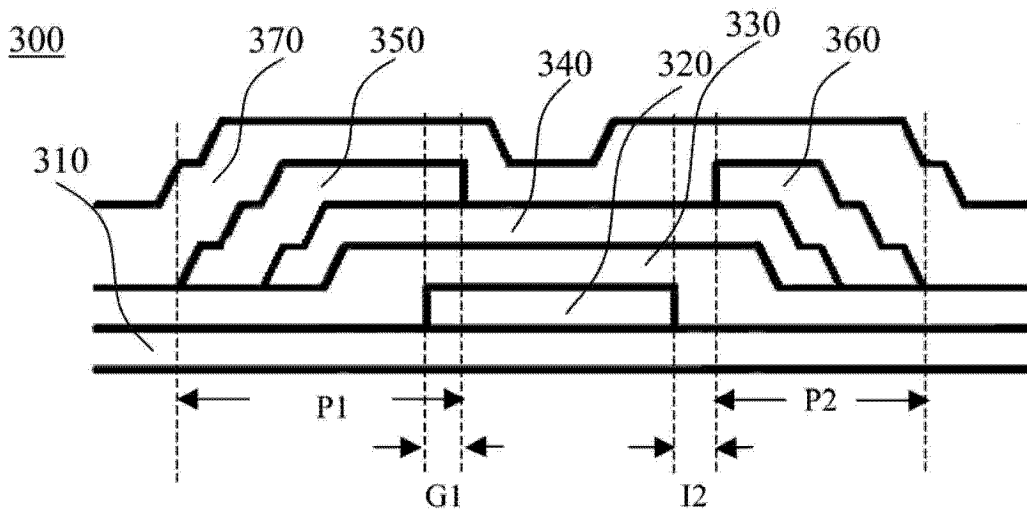


图 3

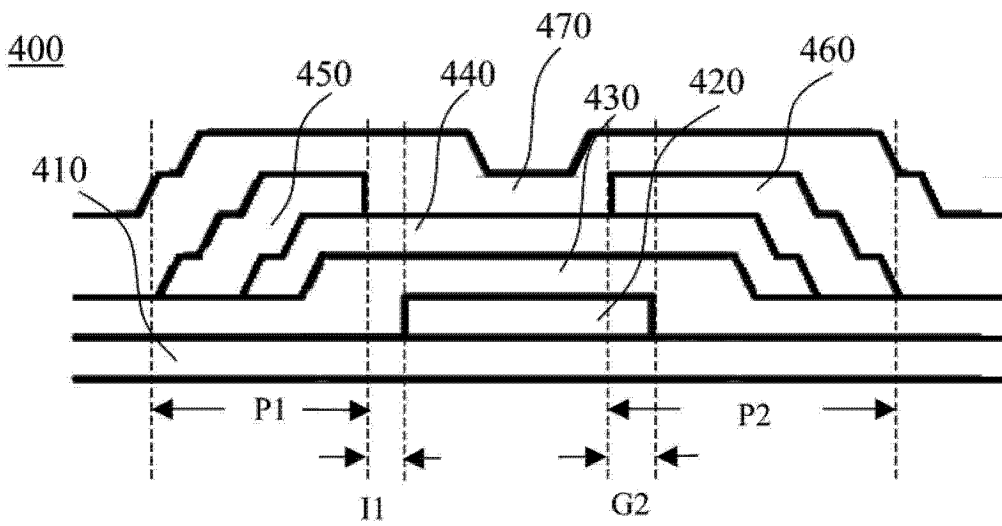


图 4

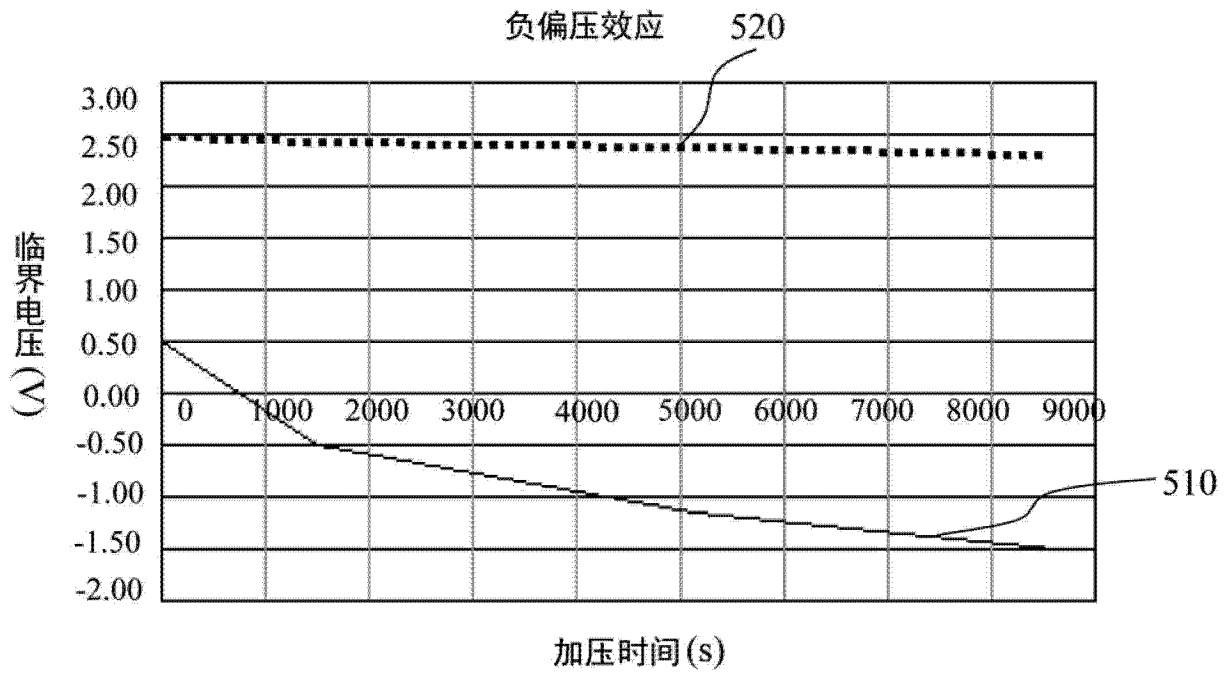


图 5

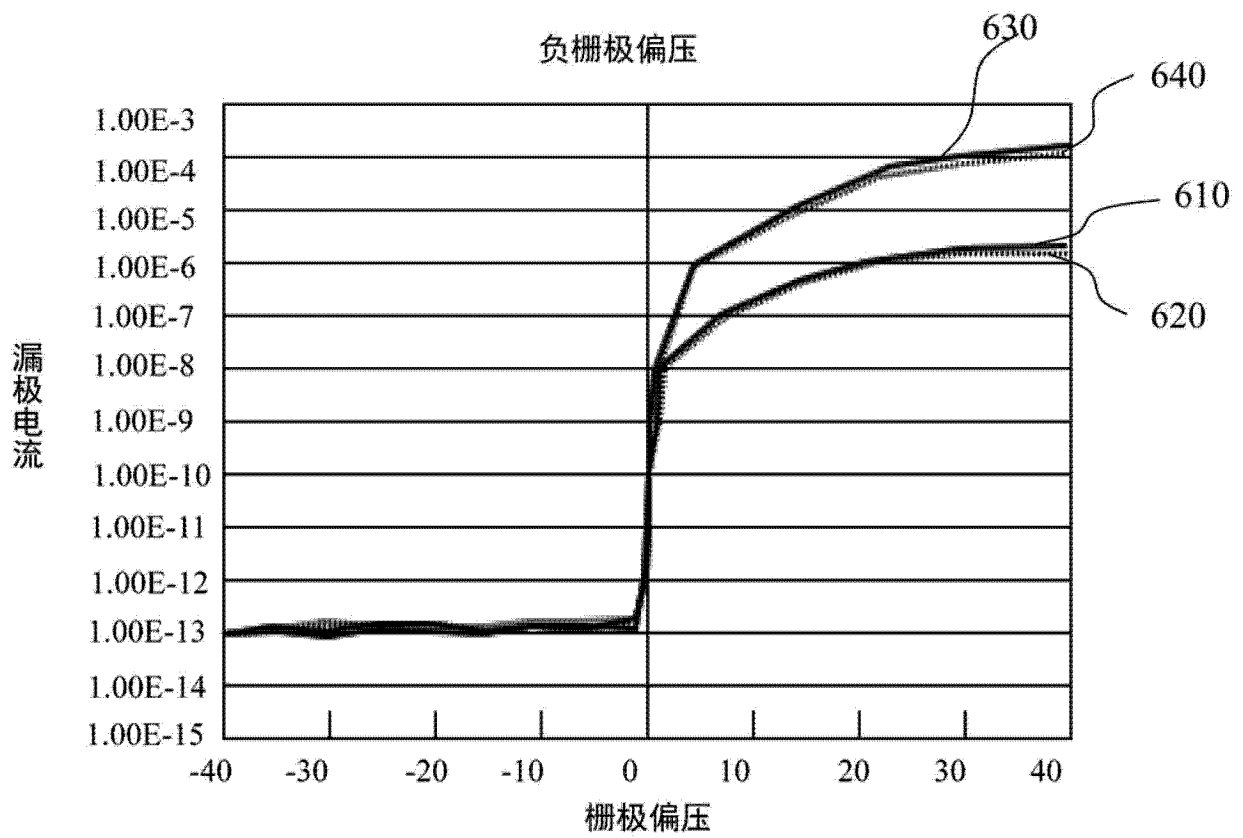


图 6

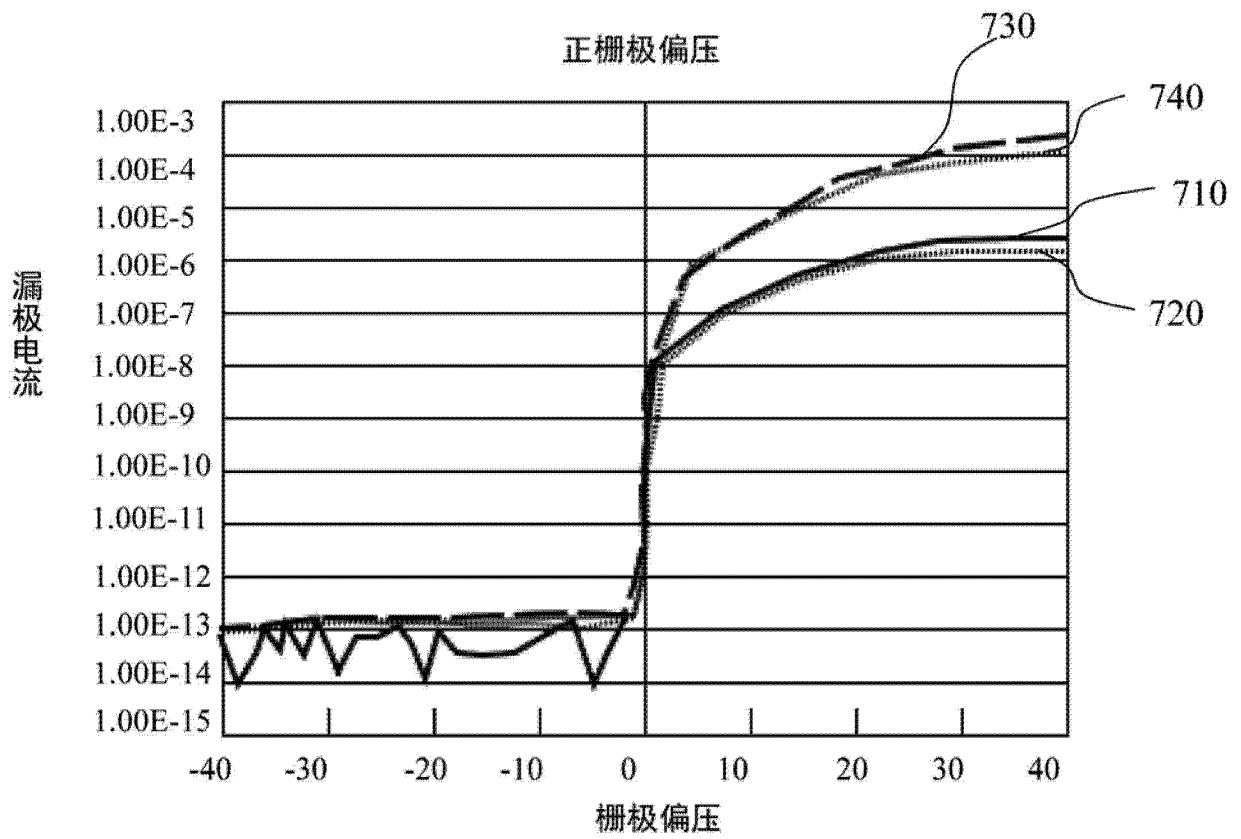


图 7