

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第5265929号
(P5265929)

(45) 発行日 平成25年8月14日(2013.8.14)

(24) 登録日 平成25年5月10日(2013.5.10)

(51) Int.Cl. F1
G02F 1/025 (2006.01) G02F 1/025

請求項の数 3 (全 11 頁)

<p>(21) 出願番号 特願2008-3201 (P2008-3201) (22) 出願日 平成20年1月10日 (2008.1.10) (65) 公開番号 特開2009-163186 (P2009-163186A) (43) 公開日 平成21年7月23日 (2009.7.23) 審査請求日 平成22年3月25日 (2010.3.25)</p> <p>前置審査</p>	<p>(73) 特許権者 591230295 NTTエレクトロニクス株式会社 神奈川県横浜市神奈川区新浦島町一丁目1番地32 (73) 特許権者 000004226 日本電信電話株式会社 東京都千代田区大手町二丁目3番1号 (74) 代理人 100119677 弁理士 岡田 賢治 (74) 代理人 100115794 弁理士 今下 勝博 (72) 発明者 石橋 忠夫 東京都渋谷区道玄坂一丁目12番1号 NTTエレクトロニクス株式会社内</p> <p style="text-align: right;">最終頁に続く</p>
--	--

(54) 【発明の名称】 半導体光変調器及び光変調装置

(57) 【特許請求の範囲】

【請求項1】

コア層、前記コア層を挟み下部及び上部にそれぞれ配置され、前記コア層よりもバンドギャップの広いn型半導体からなり、前記コア層よりも屈折率の低い第1クラッド層及び第2クラッド層、並びに前記第2クラッド層と前記コア層との間に挿入され、電子に対するポテンシャルバリアが形成されるp型半導体からなるバリア層を含む積層構造からなり、電気光学効果を有する第1半導体光導波路と、

前記第1半導体光導波路と光伝搬方向に接続され、前記第1半導体光導波路の積層構造のうち、前記第2クラッド層がn型半導体内で局所的に積層方向に貫通するp型半導体を持つ積層構造からなる第2半導体光導波路と、

前記第1半導体光導波路の前記第1クラッド層に接続される第1電極と、

前記第1半導体光導波路の前記第2クラッド層と前記第2半導体光導波路の前記第2クラッド層のp型半導体とを電氣的に接続する第2電極と、

を備える半導体光変調器であって、

前記第2半導体光導波路は、前記第2クラッド層の光伝搬方向における両端に前記p型半導体を持ち、

複数の前記第1半導体光導波路と複数の前記第2半導体光導波路とが光伝搬方向に交替で交互に接続され、

前記第2電極は、前記第2半導体光導波路の前記第2クラッド層において、前記P型半導体を持つ部分以外の部分に非接触であるように不連続であることを特徴とする半導体光

変調器。

【請求項 2】

前記第 1 半導体光導波路及び前記第 2 半導体光導波路が形成される基板をさらに備え、前記第 1 半導体光導波路の積層構造及び前記第 2 半導体光導波路の積層構造は、前記第 1 クラッド層と前記基板との間に n 型の電極層、前記第 1 クラッド層と前記コア層との間に不純物濃度が前記第 1 クラッド層より低い第 1 低濃度クラッド層及び前記コア層と前記バリア層との間に不純物濃度が前記バリア層より低い第 2 低濃度クラッド層をさらに含むことを特徴する請求項 1 に記載の半導体光変調器。

【請求項 3】

請求項 1 又は 2 に記載の半導体光変調器を一对又は複数の対のアーム導波路として組み合わせたマッハツェンダ干渉計型の光変調装置。

10

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、長波長帯において超高速で動作する半導体光変調器及びこれを利用する光変調装置に関するものである。

【背景技術】

【0002】

高密度波長多重光通信システムに使用されるトランスミッタは、通常、レーザダイオード光源と外部変調器を組み合わせる方式を取る。この種の目的に使用される典型的な外部変調器は、 LiNbO_3 (LN) 導波路で製作される LN 変調器である。電気光学効果による屈折率の変調がその動作の基本であり、単純な光位相変調器のほか、マッハツェンダ干渉計を組んだ光強度変調器などがある。

20

【0003】

最近、小形化の面で LN 変調器よりも有利な半導体光変調器が注目されている。半絶縁性の GaAs にショットキー電極を配置し、それを光電子導波路とした GaAs 光変調器や、ヘテロピン接合を用いて、光の閉じ込めと共に導波路のコア部分に効果的に電圧が印加される様にした InP / InGaAsP 光変調器などである。

【0004】

半導体光変調器は小形であるという利点を持つ反面、駆動電圧が高いという問題があり、その問題を避ける構造として、両方の InP クラッド層を n 型とし、電子電流を抑制するためのバリア層として薄い p 型半導体の層 (p 型のバリア層) を挿入した npin 形の半導体光変調器構造が提案されている (例えば、特許文献 1 を参照)。この npin 形は、光口スの要因となる p 型のクラッド層を使わないため、比較的長い導波路を用いることを可能とし、駆動電圧を下げる上で優位となる。また、空乏層厚を任意に最適設計できるという自由度があるため、電気インピーダンスの整合と、電気速度 / 光速度の整合を同時に満足しやすく、高速化にも有利である、という特徴を持つ。

30

【0005】

npin 形の半導体光変調器構造は、上部の n 型のクラッド層の導電率が従来の pin 形の p 型のクラッドの導電率にくらべて大きいことが知られている。このことは、例えば、一様な構造の npin 形では、導波路上部のアノード電極に沿って光の進行方向に向かってのみ導波路に印加されるべき変調のための電気信号が、n 型のクラッド層を通じてアノード電極がない部分の導波路に漏れることになる。また、一定の DC バイアスも導波路に印加されることもあり、同様にアノード電極がない部分の導波路に DC バイアスが印加されることもある。この電気信号や DC バイアスの漏れは変調動作に影響を及ぼすため、npin 形の半導体光変調器の構造には、導波路に電気信号や DC バイアスを印加する部分と導波路にこれらを印加しない部分とに分離する導波路電氣的分離の手法が取り入れられている。

40

【0006】

この分離手法の一例を図 1 に示す。図 1 の npin 形の半導体光変調器構造は、導波路

50

24の上部からの層構成をn-p-i-nの順として、上部のn型の第2クラッド層27とp型のバリア層26の一部を凹加工した電気分離溝(グループ)29-1を形成して、導波路電氣的分離の手法が取り入れられている。

【0007】

しかし、図1のnpin形の半導体光変調器構造が取り入れている導波路電氣的分離の手法は、電氣的な分離は完全ではあるが、導波路の局所的な不均一による光の散乱が発生するため、光回折口スを解消することが課題であった。

【0008】

この光回折口スを解消した導波路電氣的分離の手法の例を図2に示す。図2のnipn形の半導体光変調器構造は、導波路24の上部からの層構成をn-i-p-nの順として、p型ドーパントのイオン注入や再成長法により、n型の第1クラッド層23の下面に達する局所的なp型領域29-2を再形成している(例えば、特許文献2を参照。)

【0009】

図2のnipn形の半導体光変調器構造は、導波路24の上部からの層構成が図1の層構成と逆である。この理由を以下に説明する。図2で説明した導波路電氣的分離の手法を取り入れた場合のnpin形の半導体光変調器構造を図3に示す。npin形では、局所的なp型領域29-3がp型のバリア層26と接触してしまい、常に導波路電氣的分離することができない。

【0010】

具体的には、大きな逆方向のDCバイアスが印加され、p型のバリア層26が空乏化している状態では、導波路電氣的分離が可能である。しかし、p型のバリア層26の全アクセプタ量が大きく、逆向きのDCバイアスが所定値以下の小さな状態では、p型のバリア層26の一部にホールが残留する中性化が生じてしまい、高周波の電気信号について導波路電氣的分離ができなくなる。すなわち、上部にアノード電極28があるn型の第2クラッド層27と上部にアノード電極28がないn型の第2クラッド層27とが電氣的に分離されていても、高周波の電気信号は、p型のバリア層26を介して上部にアノード電極28がない部分の導波路24に漏れることになる。

【0011】

また、そのような電氣的に「フローティング状態」にあるp型のバリア層26の電位は不安定であるから、温度やバイアス電圧に依存して暗電流が変化し、導波路24の電界も変化することになる。これは、素子の長期信頼性にも大きく影響する。このように、n型のクラッド層にp型領域を形成する導波路電氣的分離の手法は、バリア層の一部が中性化する場合にも導波路電氣的分離を可能とするため、構造を上下反転させたnipn形とする必要があった。

【特許文献1】特開2005-099387号公報

【特許文献2】特開2005-116644号公報

【発明の開示】

【発明が解決しようとする課題】

【0012】

しかし、nipn形の半導体光変調器構造は製造上の課題がある。具体的には、nipn形の各半導体層をエピタキシャル成長する際、成長雰囲気中に残留するp型ドーパントの影響で、バリア層上の導波路となるi層の不純物バックグラウンド濃度が求められる濃度(例えば、 $2 \times 10^{15} / \text{cm}^3$)以下になりにくい。このため、nipn形の半導体光変調器構造では、電気信号の入力に対して良好な線形性を持つ半導体光変調器の製造が困難であるという課題がある。

【0013】

そこで、前記課題を解決するため、本発明は、光回折口スが少なく、導波路電氣的分離ができるnpin型の半導体光変調器及びこれを利用する光変調装置を提供することを目的とする。

【課題を解決するための手段】

10

20

30

40

50

【 0 0 1 4 】

上記目的を達成するために、本発明に係る半導体光変調器は、上部のn型のクラッド層内に局所的にバリア層と接触するp型半導体の領域を形成することとした。

【 0 0 1 5 】

具体的には、本発明に係る半導体光変調器は、コア層、前記コア層を挟み下部及び上部にそれぞれ配置され、前記コア層よりもバンドギャップの広いn型半導体からなり、前記コア層よりも屈折率の低い第1クラッド層及び第2クラッド層、並びに前記第2クラッド層と前記コア層との間に挿入され、電子に対するポテンシャルバリアが形成されるp型半導体からなるバリア層を含む積層構造からなり、電気光学効果を有する第1半導体光導波路と、前記第1半導体光導波路と光伝搬方向に接続され、前記第1半導体光導波路の積層構造のうち、前記第2クラッド層がn型半導体内で局所的に積層方向に貫通するp型半導体を持つ積層構造からなる第2半導体光導波路と、前記第1半導体光導波路の前記第1クラッド層に接続される第1電極と、前記第1半導体光導波路の前記第2クラッド層と前記第2半導体光導波路の前記第2クラッド層のp型半導体とを電氣的に接続する第2電極と、を備える。

10

【 0 0 1 6 】

半導体光変調器は、図1で説明したようなグループを形成せず、第2半導体光導波路の第2クラッド層にp型半導体を形成したため、光回折ロスを防止できる。また、第2クラッド層のp型半導体でnpin形の構成におけるバリア層部分の電位を固定でき、バリア層を介したDCバイアスと電気信号の漏れを抑制することができる。従って、本発明は、光回折ロスが少なく、導波路電氣的分離ができるnpin型の半導体光変調器及びこれを利用する光変調装置を提供することができる。

20

【 0 0 1 7 】

本発明に係る半導体光変調器は、前記第1半導体光導波路及び前記第2半導体光導波路が形成される基板をさらに備え、前記第1半導体光導波路の積層構造及び前記第2半導体光導波路の積層構造は、前記第1クラッド層と前記基板との間にn型の電極層、前記第1クラッド層と前記コア層との間に不純物濃度が前記第1クラッド層より低い第1低濃度クラッド層及び前記コア層と前記バリア層との間に不純物濃度が前記バリア層より低い第2低濃度クラッド層をさらに含むことができる。

【 0 0 1 8 】

コア層を不純物濃度が低い第1低濃度クラッド層及び第2低濃度クラッド層で挟むことにより、第1クラッド層及び第2クラッド層からコア層へ不純物が拡散することを防止できる。

30

【 0 0 1 9 】

本発明に係る半導体光変調器の前記第2半導体光導波路の前記第2クラッド層は、光伝搬方向における両端に前記p型半導体を持ち、複数の前記第1半導体光導波路及び複数の前記第2半導体光導波路は、光伝搬方向に交互に接続されてもよい。

【 0 0 2 0 】

第2半導体光導波路の第2クラッド層は、二ヶ所のp型半導体の間にn型半導体が挟まれた構成になっているので、第2クラッド層の両端に容量の小さなpn接合が生じている。このため、高周波の電気信号が第1半導体光導波路から第2半導体光導波路側へ漏れることを防止できる。

40

【 0 0 2 1 】

また、本発明に係る光変調装置は、前記半導体光変調器を一对又は複数の対のアーム導波路として組み合わせたマツハツェンダ干渉計型の光変調装置である。アーム導波路として的一对又は複数の対の位相変調器にそれぞれ異なる電気信号を与え、左右の光信号を合波することで、入力光を強度変調することができる。

【 発明の効果 】

【 0 0 2 2 】

本発明によれば、光回折ロスが少なく、導波路電氣的分離ができるnpin型の半導体

50

光変調器及びこれを利用する光変調装置及びこれを利用する光変調装置を提供することができる。

【発明を実施するための最良の形態】

【0023】

添付の図面を参照して本発明の実施形態を説明する。以下に説明する実施形態は本発明の実施例であり、本発明は、以下の実施形態に制限されるものではない。なお、本明細書及び図面において符号が同じ構成要素は、相互に同一のものを示すものとする。

【0024】

(実施の形態1)

図4は、本実施形態の半導体光変調器の構成を示す図である。図1(a)は上面図、図1(b)は正面図、図1(c)は側面図である。なお、以下の説明において、枝番号を付さないときは、枝番号全てに共通する説明である。図4の半導体光変調器は、コア層34、コア層34を挟み下部及び上部にそれぞれ配置され、コア層34よりもバンドギャップの広いn型半導体からなり、コア層34よりも屈折率の低いn型の第1クラッド層33及びn型の第2クラッド層37、並びにn型の第2クラッド層37とコア層34との間に挿入され、電子に対するポテンシャルバリアが形成されるp型半導体からなるp型のバリア層36を含む積層構造47からなり、電気光学効果を有する第1半導体光導波路39と、第1半導体光導波路39と光伝搬方向に接続され、第1半導体光導波路39の積層構造47のうち、n型の第2クラッド層37がn型半導体内で局所的に積層方向に貫通するp型半導体38を持つ積層構造47からなる第2半導体光導波路41と、第1半導体光導波路39のn型の第1クラッド層33に接続される第1電極44と、第1半導体光導波路39のn型の第2クラッド層37と第2半導体光導波路41のn型の第2クラッド層37のp型半導体38とを電氣的に接続する第2電極42及び第2電極43と、を備える。

【0025】

図4の半導体光変調器は、第1半導体光導波路39及び第2半導体光導波路41が形成される半導体基板31をさらに備え、第1半導体光導波路39の積層構造47及び第2半導体光導波路41の積層構造47は、n型の第1クラッド層33と半導体基板31との間にn型の電極層32、n型の第1クラッド層33とコア層34との間に不純物濃度がn型の第1クラッド層33より低い第1低濃度クラッド層及びコア層34とp型のバリア層36との間に不純物濃度がp型のバリア層36より低い第2低濃度クラッド層35をさらに含む。なお、図4では第1低濃度クラッド層を図示していない。

【0026】

半導体基板31は、半絶縁性の半導体であるInP基板である。n型の電極層32は、n型の第1クラッド層33より不純物濃度が高いn型InP半導体の層である。n型の第1クラッド層33は、n型InP半導体の層である。コア層34は、InGaAs薄膜とInGaAlAs薄膜とで多重量子井戸構造が形成される層である。第2低濃度クラッド層35は、不純物濃度がp型のバリア層36より低いp型のInP半導体の層である。p型のバリア層36は、p型のInP半導体の層である。n型の第2クラッド層37は、n型InP半導体の層である。p型半導体38は、n型の第2クラッド層37のn型InP半導体の層に局所的に形成されたp型のInP半導体である。ここで、コア層34内を光が伝搬できるように、n型の第1クラッド層33及びn型の第2クラッド層37の屈折率は、コア層34の屈折率より小さい。また、n型の第1クラッド層33及びn型の第2クラッド層37のバンドギャップは、コア層34の井戸層のバンドギャップより広い。

【0027】

図4の半導体光変調器の第2半導体光導波路41のn型の第2クラッド層37は、光伝搬方向における両端にp型半導体38を持ち、第1半導体光導波路40-1、第1半導体光導波路39、第1半導体光導波路40-2、第2半導体光導波路41-1、第2半導体光導波路41-2が、光伝搬方向に交互に接続される。

【0028】

図4の半導体光変調器は、第1半導体光導波路39を光変調部として機能するアクティ

10

20

30

40

50

ブ導波路としている。また、図4の半導体光変調器は、第2半導体光導波路41-1及び第2半導体光導波路41-2を電気信号分離部として機能する接続導波路として第1半導体光導波路39の両端に配置する。さらに、図4の半導体光変調器は、第1半導体光導波路40-1及び第1半導体光導波路40-2をパッシブ導波路として、第2半導体光導波路41-1及び第2半導体光導波路41-2の外側に配置する。

【0029】

第2電極42は、第1半導体光導波路39のn型の第2クラッド層37と第2半導体光導波路41のn型の第2クラッド層37のp型半導体38との双方に接続する電極である。図4の第2電極42は、第1半導体光導波路39に最も近い第2半導体光導波路41のn型の第2クラッド層37のp型半導体38に接続している。第2電極43は、第1半導体光導波路40のn型の第2クラッド層37と第2半導体光導波路41のn型の第2クラッド層37のp型半導体38との双方に接続する電極である。図4の第2電極43は、第1半導体光導波路40に最も近い第2半導体光導波路41のn型の第2クラッド層37のp型半導体38に接続している。第1電極44は、n型の電極層32に接続する電極である。

10

【0030】

図4の半導体光変調器を製作するには、半導体基板31上にn型の電極層32をエピタキシャル成長させ、その上に積層構造47に含まれる各半導体層をエピタキシャル成長させる。その後、p型半導体38に相当する部分をイオン注入や選択的なエピタキシャル再成長などの手法により形成する。次に、積層構造47に含まれる各半導体層を一部残してエッチングし、メサ形の導波路を形成する。さらに、所定の位置に第2電極42、第2電極43及び第1電極44を形成する。また、メサ表面の保護のため、必要に応じてパッシベーション膜を堆積してもよい。なお、第1半導体光導波路及び第2半導体光導波路は、本発明を説明するための名前である。第1半導体光導波路と第2半導体光導波路とは機械的に接続せず、上述のように各半導体層を同一基板上に同時に形成するため、第1半導体光導波路と第2半導体光導波路との間に接続面はない。

20

【0031】

図4の半導体光変調器を動作させるには、まず、所定のDCバイアスを加える必要がある。第1電極44に対して、第2電極42に負のDCバイアス V_{bias-A} を印加すると、コア層34、第2低濃度クラッド層35及びp型のバリア層36の一部又はすべてが空乏化し、コア層34に電圧が誘起される正常な動作状態となる。ここで、p型のバリア層36の一部が中性化しているか、完全に空乏化しているかにかかわらず電子に対するポテンシャルバリアが形成されるので、n型の第2クラッド層37からの電子の注入は、ほぼ抑制される。ここで、パッシブ導波路として機能する第1半導体光導波路40-1及び第1半導体光導波路40-2は、それぞれ第2電極43-1及び第2電極43-2により、DCバイアス $V_{bias-P1}$ 及びDCバイアス $V_{bias-P2}$ が印加される。

30

【0032】

第2電極42は、第1半導体光導波路39のn型の第2クラッド層37と第2半導体光導波路41のn型の第2クラッド層37のp型半導体38とを同電位とする。第2電極42はp型半導体38を通じてp型のバリア層36に第1半導体光導波路39のn型の第2クラッド層37と同じ電位を与える作用がある。p型のバリア層36が空乏化している場合には前記作用はない。しかし、p型のバリア層36の一部にホールが残留して中性化している場合には、前記作用でp型のバリア層36を固定電位として、フローティング状態の不安定性を抑える。一定の光強度のDC光は、例えば、第1半導体光導波路40-1の側から入射される。第1半導体光導波路39のコア層34の屈折率は、第2電極42に入力される電気信号で変化し、入射されたDC光は第1半導体光導波路39で変調され、第1半導体光導波路40-2の側から光変調信号として出射される。

40

【0033】

本構造は、第2半導体光導波路41が、第1半導体光導波路39のn型の第2クラッド層37と第1半導体光導波路40のn型の第2クラッド層37を、完全に分離するもので

50

はない。p型のバリア層36にホールが残留する状態では、第1半導体光導波路39のn型の第2クラッド層37と第1半導体光導波路40のn型の第2クラッド層37との間に導通が発生する。以下、この導通による電流を「DCもれ電流」と記載する。しかしながら、p型のバリア層36の抵抗は十分に高いゆえ、第2電極42と、第2電極43の間に電圧差があっても、実質的には、前記電圧差によるDCもれ電流は変調動作に影響のない範囲に抑えることが可能である。また、第2半導体光導波路41のn型の第2クラッド層37部分における光伝搬方向のカップリングは、p型半導体38と他のn型の半導体部分とのpn接合により切断される。

【0034】

p型のバリア層36の抵抗について例をあげて説明する。p型のバリア層36の、ホールが残留する層の厚さを200オングストローム、ホール密度 $1 \times 10^{18} / \text{cm}^3$ とした場合、p型のバリア層36のシート抵抗は約3MΩと計算され、もし、高抵抗線路の長さが50μmであれば、抵抗値は100MΩ程度と見積もることができる。DCバイアスVbias-AとDCバイアスVbias-P1又はDCバイアスVbias-P2との間に、10Vの電位差があっても、DCもれ電流は0.1μAと小さい。従って、DCバイアスVbias-P1及びDCバイアスVbias-P2が、DCバイアスVbias-Aと同じ値であっても異なる値であっても、DCバイアスVbias-P1及びDCバイアスVbias-P2を調整することによって、入力する光信号に一定の位相変化を与えることができる。

【0035】

第2半導体光導波路41のn型の第2クラッド層37は、二ヶ所のp型半導体38の間にn型半導体が挟まれた構成になっているので、n型の第2クラッド層37の両端に容量の小さなpn接合が生じることになる。このため、高周波の電気信号が第2電極42から第2半導体光導波路41側へ漏れることを防止できる。また、第2半導体光導波路41のp型のバリア層36にホールが残留している状態であっても同様である。これは、第2半導体光導波路41の二ヶ所のp型半導体38の間に挟まれたn型半導体の部分は、高周波の電気信号にとって電気抵抗が十分に高い高抵抗線路であり、高周波の電気信号の伝搬は第2半導体光導波路41のn型半導体の部分に留まるからである。1kHz程度以上の周波数域では高周波の電気信号の減衰が大きくなり、信号の伝搬距離が第2半導体光導波路41の長さよりも短くなる。また、第2半導体光導波路41は、第1半導体光導波路39

【0036】

以上説明したように、図4の半導体光変調器は、接続導波路として機能する第2半導体光導波路を備えた構造により、npin形の構成におけるバリア層部分の電位を固定でき、バリア層を介したDCバイアスと電気信号の漏れを抑制することができる。さらに、p型のバリア層が空乏化した、高バイアス状態でも変調動作への影響が少なく、正常動作可能なDCバイアスは従来よりも広い範囲とすることができる。

【0037】

また、本実施形態の素子構造は、半導体光導波路を形成する接合メサの表面状態の変化に伴う暗電流の変化にも影響されず、長期信頼性に優れた半導体光変調器とすることができる。

【0038】

なお、本実施形態においては、InPクラッド層とInGaAs/InGaAlAs量子井戸コア層を半導体材料として用いた例を説明したが、InGaAlAsをInGaAsPに置き換えた構成、InGaAsPとInGaAlAsを組み合わせた構成も基本的に可能であり、半導体材料の種類を制限するものではない。

【0039】

(実施の形態2)

図5は、本実施形態の光変調装置の概略構成図である。図5の光変調装置は、実施の形

10

20

30

40

50

態 1 で説明した半導体光変調器をアーム導波路とするマッハツェンダ干渉計型の光変調装置である。図 5 の光変調装置は、半導体光変調器 5 1 と、光分岐回路 6 1 と、光合波回路 6 2 と、を備える。

【 0 0 4 0 】

半導体光変調器 5 1 は、実施の形態 1 で説明した半導体光変調器である。半導体光変調器 5 1 - 1 は、変調するための電気信号をアクティブ導波路である第 1 半導体光導波路に入力する電気信号の入力端子 5 5 - 1 及び前記電気信号の終端のための電気信号の出力端子 5 5 - 2 を持つ。半導体光変調器 5 1 - 2 も、同様の電気信号の入力端子 5 5 - 3 及び電気信号の出力端子 5 5 - 4 を持つ。また、半導体光変調器 5 1 - 1 は、パッシブ導波路である第 1 半導体光導波路に DC バイアスを印加するバイアス端子 5 6 - 1 及びバイアス端子 5 6 - 2 を持つ。半導体光変調器 5 1 - 2 も、同様のバイアス端子 5 6 - 3 及びバイアス端子 5 6 - 4 を持つ。

10

【 0 0 4 1 】

光分岐回路 6 1 は、光入力導波路 5 4 - 1、光入力導波路 5 4 - 2、マルチモード干渉器 5 3 - 1、電気分離導波路 5 2 - 1 及び電気分離導波路 5 2 - 2 を含む。光入力導波路 5 4 - 1 及び光入力導波路 5 4 - 2 は、一定の光強度の DC 光が入射される光導波路である。マルチモード干渉器 5 3 - 1 は、入力された DC 光を 2 つに分岐して電気分離導波路 5 2 - 1 及び電気分離導波路 5 2 - 2 に出力する。

【 0 0 4 2 】

光合波回路 6 2 は、光出力導波路 5 4 - 3、光出力導波路 5 4 - 4、マルチモード干渉器 5 3 - 2、電気分離導波路 5 2 - 3 及び電気分離導波路 5 2 - 4 を含む。マルチモード干渉器 5 3 - 2 は、半導体光変調器 5 1 - 1 及び半導体光変調器 5 1 - 2 で変調された信号光が電気分離導波路 5 2 - 3 及び電気分離導波路 5 2 - 4 を介して入力され、入力された光を合波して光出力導波路 5 4 - 3 及び光出力導波路 5 4 - 4 に出力する。

20

【 0 0 4 3 】

図 5 の光変調装置を動作させるには、光入力導波路 5 4 - 1 または光入力導波路 5 4 - 2 から DC 光を導入し、マルチモード干渉器 5 3 - 1、マルチモード干渉器 5 3 - 2、バイアス端子 5 6 - 1 からバイアス端子 5 6 - 4 に、適宜 DC バイアスを加え、入力端子 5 5 - 1 と入力端子 5 5 - 3 から変調信号を与える。マルチモード干渉器 5 3 - 1 で分岐された DC 光は二本の半導体光導波路に導かれ、実施の形態 1 で説明したように、それぞれ入力される電気信号で位相変調される。それぞれの位相変調された光はマルチモード干渉器 5 3 - 2 での光合波で強度変調され、光入出力導波路 5 4 - 3 及び光入出力導波路 5 4 - 4 から出力される。

30

【 0 0 4 4 】

実施の形態 1 の半導体変調器を利用することにより光損失の少ない M Z 光変調装置を構成することができた。

【 産業上の利用可能性 】

【 0 0 4 5 】

本実施例では、単一の強度変調装置としたが、この強度変調装置を多段に接続することにより、クロスコネクタ形の光スイッチを構成することもできる。また、この強度変調装置と実施の形態 1 で説明した位相変調器とを組み合わせ、強度位相変調器などのより機能の高い変調装置を構成できる。

40

【 図面の簡単な説明 】

【 0 0 4 6 】

【 図 1 】 従来の n p i n 形の半導体光変調器の構造を示した図である。

【 図 2 】 従来の n i p n 形の半導体光変調器の構造を示した図である。

【 図 3 】 従来の n p i n 形の半導体光変調器の構造を示した図である。

【 図 4 】 本実施形態の半導体光変調器の構成を示す図である。(a) は上面図、(b) は正面図、(c) は側面図である。

【 図 5 】 本実施形態の光変調装置の概略構成図である。

50

【符号の説明】

【0047】

- 21 : カソード電極
- 22 : n型の電極層 ($n^+ - InP$)
- 23 : n型の第1クラッド層 ($n - InP$)、
- 24 : 導波路
- 25 : 低濃度クラッド層 ($ud - InP$)、
- 26 : p型のバリア層 ($p - InP$)、
- 27 : n型の第2クラッド層 ($n - InP$)、
- 28 : アノード電極、 10
- 29 - 1 : 第2クラッド層27とp型のバリア層26の一部を凹加工した電気分離溝
- 29 - 2 : 第2クラッド層の一部をp型として電気分離可能としたp型領域
- 29 - 3 : 第2クラッド層をp型としても、電気分離とならない場合のp型領域
- 31 : 半導体基板 ($i - InP$)
- 32 : n型の電極層 ($n^+ - InP$)
- 33 : n型の第1クラッド層 ($n - InP$)
- 34 : 電気光学効果が有効に働く、 $InGaAs / InGaAlAs$ 多重量子井戸構造を含むコア層
- 35 : 第2低濃度クラッド層 ($ud - InP$)、
- 36 : p型のバリア層 ($p - InP$)、 20
- 37 : n型の第2クラッド層 ($n - InP$)、
- 38 : p型半導体 ($p - InP$)、
- 39 : 第1半導体光導波路
- 40、40 - 1、40 - 2 : 第1半導体光導波路
- 41、41 - 1、41 - 2 : 第2半導体光導波路
- 42、43、43 - 1、43 - 2 : 第2電極
- 44 : 第1電極
- 47 : 積層構造
- 51、51 - 1、51 - 2 : 半導体光変調器
- 52 - 1 ~ 52 - 4 : 電気分離導波路 30
- 53 - 1、53 - 2 : マルチモード干渉器
- 54 - 1 ~ 54 - 4 : 光入出力導波路
- 55 - 1、55 - 3 : 電気信号の入力端子
- 55 - 2、55 - 4 : 電気信号の出力端子
- 56 - 1 ~ 56 - 4 : バイアス端子
- 61 : 光分岐回路
- 62 : 光合波回路

フロントページの続き

- (72)発明者 丸山 和宏
東京都渋谷区道玄坂一丁目12番1号 NTTエレクトロニクス株式会社内
- (72)発明者 小林 賢二
東京都渋谷区道玄坂一丁目12番1号 NTTエレクトロニクス株式会社内
- (72)発明者 明吉 智幸
東京都渋谷区道玄坂一丁目12番1号 NTTエレクトロニクス株式会社内
- (72)発明者 菊池 順裕
東京都千代田区大手町二丁目3番1号 日本電信電話株式会社内
- (72)発明者 都築 健
東京都千代田区大手町二丁目3番1号 日本電信電話株式会社内
- (72)発明者 石川 光映
東京都千代田区大手町二丁目3番1号 日本電信電話株式会社内

審査官 山本 貴一

- (56)参考文献 特開2005-114868(JP,A)
特開2005-099387(JP,A)
国際公開第2006/095776(WO,A1)
特開2006-251088(JP,A)

(58)調査した分野(Int.Cl., DB名)

G02B 6/12

G02F 1/015 - 1/025, 1/061, 1/065

JSTPlus(JDreamIII)

JST7580(JDreamIII)

IEEE Xplore