



(12) 发明专利

(10) 授权公告号 CN 101107753 B

(45) 授权公告日 2010.05.26

(21) 申请号 200580004946.4

(22) 申请日 2005.02.11

(30) 优先权数据

60/544,050 2004.02.12 US

60/558,019 2004.03.31 US

11/055,344 2005.02.10 US

(85) PCT申请进入国家阶段日

2006.08.14

(86) PCT申请的申请数据

PCT/US2005/004705 2005.02.11

(87) PCT申请的公布数据

W02005/081369 EN 2005.09.01

(73) 专利权人 泛达公司

地址 美国伊利诺斯州

(72) 发明人 J·E·卡弗尼 M·鲍洛瑞-撒兰萨

(74) 专利代理机构 上海专利商标事务所有限公

司 31100

代理人 刘佳

(51) Int. Cl.

H01R 24/10 (2006.01)

(56) 对比文件

FR 2823606 A1, 2002.10.18, 说明书第 6 页到第 11 页、附图 1-2.

WO 01/80376 A1, 2001.10.25, 说明书第 4 页到第 8 页、附图 1-6.

EP 1191646 A2, 2002.03.27, 说明书第 [0015] 段到第 [0042] 段、附图 1-9.

US 6464541 B1, 2002.10.15, 说明书第 3 栏第 8 行到第 5 栏第 55 行、附图 1-7.

CN 1277472 A, 2000.12.20, 说明书全文.

审查员 魏辛欣

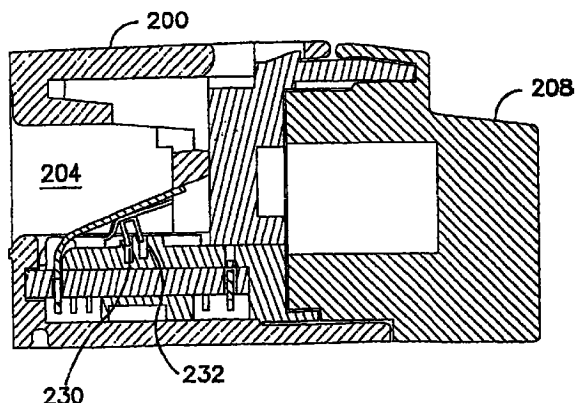
权利要求书 1 页 说明书 16 页 附图 56 页

(54) 发明名称

通信插座

(57) 摘要

公开了一种具有改进的串扰补偿特征的通信插座 (200)。在一个实施例中,插座被配置成容纳插头以形成通信连接,并包括例如由设置在插座中的金属悬臂梁构成的插座触头,其中每个触头包括第一表面和第二表面。插头被容纳在插座中之后,插头触头与插座触头的第一表面形成界面。插座还包括连接于两对插座触头之间以补偿近端串扰的第一电容耦合 (230、232),第一电容耦合沿插头触头与插座触头形成界面之处附近的第二表面连接于多对插座触头。还阐述了远端串扰补偿方案。



1. 一种被配置成容纳插头以形成通信连接的通信插座,包括:

由金属悬臂梁构成置于插座内的多个插座触头,其中每个触头都具有至少一个第一表面和一个第二表面,其中,插头容纳在插座中之后,多个插头触头与多个插座触头的第一表面形成界面;以及

连接在多个插座触头的两对插座触头之间以补偿近端串扰的第一电容耦合,其中第一电容耦合沿位于第一表面的相对侧且相邻于插头触头与插座触头形成界面之处的第二表面连接于多对插座触头。

2. 如权利要求1所述的通信插座,其特征在于,所述插头具有相关联的包括电容分量和电感分量的插头耦合,并且其中第一电容耦合的大小大于插头耦合,但极性相反。

3. 如权利要求2所述的通信插座,其特征在于,第一电容耦合的大小是插头耦合的两倍。

4. 如权利要求1所述的通信插座,其特征在于,第一电容耦合连接于插座触头,与插头触头与插座触头形成界面之处相对。

5. 如权利要求1所述的通信插座,其特征在于,所述第一电容耦合连接在插座的插座触头3与插座触头5之间以及插座触头4与插座触头6之间。

6. 如权利要求1所述的通信插座,其特征在于,还包括与插座触头形成电气接触的第二电容耦合。

7. 如权利要求6所述的通信插座,其特征在于,所述插头具有相关联的具有电容分量和电感分量的插头耦合,且其中第二电容耦合与第一电容耦合在极性上相反,并且与插头耦合在极性上相同。

8. 如权利要求6所述的通信插座,其特征在于,从第一电容耦合到插头触头与插座触头形成界面之处的电流路径比从第二电容耦合到插头触头与插座触头形成界面之处的电流路径短。

9. 如权利要求6所述的通信插座,其特征在于,第一电容耦合被连接在插座的插座触头3与插座触头5以及插座触头4与插座触头6之间,而第二电容耦合被连接在插座的插座触头3与插座触头4以及插座触头5与插座触头6之间。

10. 如权利要求6所述的通信插座,其特征在于,还包括远端串扰补偿区,所述远端串扰补偿区包含印刷电路板上的电感和电容迹线图案。

11. 如权利要求1所述的通信插座,其特征在于,第一电容耦合位于第一印刷电路板上,所述第一印刷电路板连接于具有柔性导线的插座触头。

12. 如权利要求11所述的通信插座,其特征在于,第一印刷电路板是柔性的,在将插头插入插座之后允许改变该第一印刷电路板的形状。

13. 如权利要求11所述的通信插座,其特征在于,第一印刷电路板通过焊接连接于第二表面。

14. 如权利要求11所述的通信插座,其特征在于,第一印刷电路板通过焊料堵塞连接于第二表面。

15. 如权利要求14所述的通信插座,其特征在于,每个插座触头的至少一部分被预先镀锡以便焊接。

通信插座

[0001] 相关申请

[0002] 本申请要求于 2004 年 2 月 12 日提交的序列号为 60/544050 的美国临时申请、于 2004 年 3 月 31 日提交的序列号为 60/558019 的美国临时申请、以及于 2004 年 4 月 6 日提交的序列号为 60/559867 的美国临时申请的优先权,这些申请通过引用全部结合于此。

技术领域

[0003] 本发明涉及电接头,尤其涉及利用补偿技术减少由接头组件的插头和插座的结合而产生的净串扰的模块化通信接头。

背景技术

[0004] 随着工作场所中计算机和网络装置数量的增加,包括局域网 (LAN) 和广域网 (WAN) 的计算机网络变得越来越流行。这些计算机网络利用数据通信电缆和电接头在连接到网络的各个组件之间传输信息。电接头一般被配置成包括可连接到安装在墙上的插座的插头,或被配置成集成在面板或其它电信设备中。插座通常包括容纳用来与插头的相应导线接触的间隔紧密的平行触头阵列的壳体。RJ45 插头和插座接头组件是业内公知的具有间隔紧密触头的标准接头组件。

[0005] 近几年来,计算机网络技术的进步已促使数据通过网络传输的速率相应增加。传统接头已被用来传输低频数据信号而不会有明显的串扰问题。然而,当这些接头被用来传输高频率数据信号时,接头中产生的串扰急剧地增加。该串扰主要是由于插座和 / 或插头内的间隔紧密的平行导线之间的电电容和电感耦合。

[0006] 已对电接头的设计作了各种各样的改进,以减少接头内发生的串扰。共同转让给 Panduit 公司的美国专利 No. 6305950 公开了一个示例。这种接头使用特定的导线配置、连同包含电容的多层印刷电路板,以实现串扰影响的减少。然而,由于高电平串扰在极高频信号速率下在该接头的插头中发生,可由电容获得的调谐效应仍然难以实现。这样,仍然需要进一步改进接头设计以解决这些问题并提供经改进的串扰性能。

发明内容

[0007] 针对现有技术中所存在的上述问题,本发明的目的在于提供一种具有改进的串扰补偿特征的通信插座。

[0008] 为了实现上述发明目的,根据本发明的一个方面,提供了一种被配置成容纳插头以形成通信连接的通信插座,包括:由金属悬臂梁构成置于插座内的多个插座触头,其中每个触头都具有至少一个第一表面和一个第二表面,其中,插头容纳在插座中之后,多个插头触头与多个插座触头的第一表面形成界面;以及连接在多个插座触头的两对插座触头之间以补偿近端串扰的第一电容耦合,其中第一电容耦合沿位于第一表面的相对侧且相邻于插头触头与插座触头形成界面之处的第二表面连接于多对插座触头。

附图说明

- [0009] 图 1 是体现本发明原理的接头组件的立体图；
- [0010] 图 2 是减少图 1 接头组件的串扰的补偿技术的示意图；
- [0011] 图 3 是图 1 接头组件的 NEXT(近端串扰)示意矢量图；
- [0012] 图 4 是图 1 接头组件的 FEXT(远端串扰)示意矢量图；
- [0013] 图 5 是体现本发明原理的电插座的立体图；
- [0014] 图 6 是图 5 电插座的分解图；
- [0015] 图 7 是沿图 5 线 A-A 剖切的图 5 电插座的截面图；
- [0016] 图 8 是图 5 电插座的印刷电路板的平面图；
- [0017] 图 9 是图 5 电插座的另一印刷电路板的平面图；
- [0018] 图 10 是沿图 9 线 A-A 剖切的图 9 印刷电路板的截面图；
- [0019] 图 11 是沿图 9 线 B-B 剖切的图 9 印刷电路板的截面图；
- [0020] 图 12 是体现本发明原理的另一电插座的立体分解图；
- [0021] 图 13 是沿图 12 线 B-B 剖切的图 12 电插座的截面图；
- [0022] 图 14 是柔性电路电容器的一个实施例的立体图；
- [0023] 图 15 是连接于插座触头的柔性电路电容器的仰视图,以未成形状态表示；
- [0024] 图 16 是图 14 柔性电路电容器的俯视图；
- [0025] 图 17 是沿图 16 线 C-C 剖切的截面图；
- [0026] 图 18 是沿图 16 线 D-D 剖切的截面图；
- [0027] 图 19 是沿图 16 线 E-E 剖切的截面图；
- [0028] 图 20 是柔性电路电容器的另一实施例的立体图；
- [0029] 图 21 是图 20 的柔性电路电容器的顶视图；
- [0030] 图 22 是沿图 21 线 F-F 剖切的截面图；
- [0031] 图 23 是沿图 21 线 G-G 剖切的截面图；
- [0032] 图 24 是沿图 21 线 H-H 剖切的截面图；
- [0033] 图 25-27 分别为沿图 21 线 F-F、G-G 和 H-H 剖切的截面图,它们示出与触头相连的柔性电路电容器；
- [0034] 图 28 是根据本发明一个实施例的柔性电路电容器的立体图；
- [0035] 图 29 是图 28 柔性电路电容器的俯视图；
- [0036] 图 30 是沿图 29 线 I-I 剖切的截面图；
- [0037] 图 31 是沿图 29 线 J-J 剖切的截面图；
- [0038] 图 32 是沿图 29 线 K-K 剖切的截面图；
- [0039] 图 33-35 是示出连接于插座触头的焊接铆钉的柔性电容器的截面图；
- [0040] 图 36 是根据本发明一个实施例的插座触头电容器的立体图；
- [0041] 图 37 是具有弯曲触片的插座触头电容器的立体图；
- [0042] 图 38 是图 36 插座触头电容器的侧视图；
- [0043] 图 39 是沿图 38 线 L-L 剖切的截面图；
- [0044] 图 40 是图 36 插座触头电容器的侧向局部剖视图；
- [0045] 图 41 是安装于推板中非匹配位置的插座触头的触头电容器的侧向局部剖视图；

[0046] 图 42 是安装于图 41 推板中的插座触头的触头电容器的侧向局部剖视图,其中插座触头处于匹配位置;

[0047] 图 43 是根据本发明一个实施例的插座触头电容器的立体图;

[0048] 图 44 是图 43 插座触头电容器的俯视图;

[0049] 图 45 是沿图 44 线 M-M 剖切的截面图;

[0050] 图 46 是沿图 44 线 N-N 剖切的截面图;

[0051] 图 47 是沿图 44 线 O-O 剖切的截面图;

[0052] 图 48 是连接于插座触头的插座触头电容器的俯视图;

[0053] 图 49 是连接于插座触头的插座触头电容器的侧视图;

[0054] 图 50 是连接于插座触头的插座触头电容器的后视图;

[0055] 图 51 是连接于推板中非匹配位置的插座触头的插座触头电容器的侧向局部剖视图;

[0056] 图 52 是连接于推板中匹配位置的插座触头的插座触头电容器的侧向局部剖视图;

[0057] 图 53a 是示出安装于插座触头的本发明一个实施例的插座触头电容器的立体图;

[0058] 图 53b 是示出根据本发明一个实施例的插座触头电容器的立体图;

[0059] 图 54 是图 53b 的细节“P”的详细视图;

[0060] 图 55 是示出与安装于推板的插座触头连接的插座触头电容器的侧向局部剖视图;

[0061] 图 56 是根据图 53a 的实施例的插座 - 和 - 电容组件的后视图;

[0062] 图 57 是连接于插座触头的插座触头电容器的粘合区的侧向局部剖视图;

[0063] 图 58 是根据本发明一个实施例的柔性电路的立体图;

[0064] 图 59 是根据本发明一个实施例的柔性分路器的侧视图;

[0065] 图 60 是图 59 柔性分路器的侧视图;

[0066] 图 61 是安装在插座触头和印刷电路板之间的柔性分路器的侧视图;

[0067] 图 62 是沿图 59 线 Q-Q 剖切的截面图;

[0068] 图 63 是根据本发明一个实施例的柔性电路电容器的立体图;

[0069] 图 64 是图 63 的细节“R”的详细视图;

[0070] 图 65 是图 63 柔性电路电容器的俯视图;

[0071] 图 66 是图 64 柔性电路电容的侧视图;

[0072] 图 67 是图 63 的连接于插座触头的柔性电路电容器的立体图;

[0073] 图 68 是图 63 的连接于插座触头的柔性电路电容器的立体图;

[0074] 图 69 是图 63 的连接于插座触头的柔性电路电容器的侧视图;

[0075] 图 70 是图 63 的连接于插座触头的柔性电路电容器的后视图;

[0076] 图 71 是示出图 63 的柔性电路电容器中的电容板的交叠的端视图;

[0077] 图 72 是示出图 63 的柔性电路电容器中的电容板的交叠的平面图;

[0078] 图 73 是根据本发明一个实施例的柔性印刷电路的立体图;

[0079] 图 74 是图 73 柔性印刷电路的平面图;

[0080] 图 75 是沿图 74 线 S-S 剖切的截面图;

- [0081] 图 76 是沿图 74 线 T-T 剖切的截面图；
- [0082] 图 77-80 分别为示出与 8- 导线插座的第一、第二、第三和第五导线相连的导电路径的平面图；
- [0083] 图 81-84 是逐步示出图 73 柔性印刷电路的导电路径的立体图；
- [0084] 图 85 是示出根据本发明一个实施例的介电层的立体图；
- [0085] 图 86 是示出图 73 柔性印刷电路中的导电路径的平面图；
- [0086] 图 87 是沿图 86 线 U-U 剖切的截面图；
- [0087] 图 88 是沿图 86 线 V-V 剖切的截面图；
- [0088] 图 89 是根据本发明一个实施例的柔性电路电容器的立体图；
- [0089] 图 90 是图 89 柔性电路电容器的俯视图；
- [0090] 图 91 是沿图 90 线 W-W 剖切的截面图；
- [0091] 图 92 是沿图 90 线 X-X 剖切的截面图；
- [0092] 图 93 是沿图 90 线 Y-Y 剖切的截面图；
- [0093] 图 94 是图 89 柔性电路电容器的侧视图，其中示出连接于插座触头的铆钉；
- [0094] 图 95 是图 89 柔性电路电容器的侧视图，其中示出粘结于插座触头的粘合区；
- [0095] 图 96 是根据本发明一个实施例的 NEXT 补偿电容器电路的立体图；
- [0096] 图 97 是图 96 的 NEXT 补偿电容器电路的导电板的平面图；
- [0097] 图 98 是沿图 97 视线“Z”的端视图；
- [0098] 图 99-104 是图 96 的 NEXT 补偿电容器电路的内部的平面图，其中示出导电板的形状；
- [0099] 图 105 是根据本发明一个实施例的柔性印刷电路的平面图；
- [0100] 图 106 是沿图 105 线 AA-AA 剖切的截面图；
- [0101] 图 107-109 是示出图 105 的柔性印刷电路的连续层的立体图；
- [0102] 图 110 是示出图 105 的柔性印刷电路的侧向局部剖视图，其中柔性印刷电路安装在插座内，插座触头处于非匹配位置；
- [0103] 图 111 是示出图 105 的柔性印刷电路的侧向局部剖视图，其中柔性印刷电路安装在插座内，插座触头处于匹配位置；
- [0104] 图 112 是根据本发明另一实施例的柔性印刷电路的平面图；
- [0105] 图 113 是根据本发明一个实施例的柔性 PCB 的立体图；
- [0106] 图 114 是图 113 柔性 PCB 的侧视图；
- [0107] 图 115 是图 113 柔性 PCB 的主视图；
- [0108] 图 116 是图 113 柔性 PCB 的另一主视图，其中示出了导电路径；
- [0109] 图 117 是朝向图 116 线 A/A 的端视图；以及
- [0110] 图 118-121 是示出图 113 柔性 PCB 的主视图，其中分别示出与 8- 导线插座的第五、第三、第六和第四导线相关联的电容板。

具体实施方式

[0111] 在详细阐述诸实施例之前，应当理解本发明并不局限于附图和说明书中所述的诸部件的结构和配置细节的应用或使用。可以理解，本发明说明性实施例可实现于或结合于

其它实施例、变体和更改中,并且可用各种方法实践或实现。此外,除非另有说明,本文使用的术语和表达是为了描述本发明的示例性实施例以便读者理解而选择的,而不旨在构成限制。

[0112] 现在参阅附图,更具体地参看图 1,示出了一种通信接头组件 100。该通信接头组件 100 包括一种根据本发明诸原理用来减少净串扰的补偿技术。如图 1 所示,通信接头组件 100 包括可连接于插座 104 的插头 102。插座 104 包括壳体 106 和托架部分以容纳印刷电路板(未示出)。插座 104 的壳体 106 容纳一个间隔紧密的平行触头阵列,用以接触插头 102 的相应触头。当通过通信接头组件 100 传输电信号时,在接头组件内发生串扰。

[0113] 由于插头 102 和插座 104 内间隔紧密的平行导线,串扰主要在接头组件中产生。一般来说,串扰是从一个电路对耦合至另一电路对的非期望信号的测量。已开发了串扰的若干种不同测量以解决在通信接头组件中发生的问题。近端串扰(NEXT)是不同电路对中以与干扰信号相反方向行进的串扰的测量。NEXT 可根据下列等式计算: $NEXT = \text{因(电容耦合(C)+电感耦合(L))产生的信号电压}$ 。远端串扰(FEXT)是不同电路对中以与干扰信号相同的方向行进的串扰的测量。FEXT 可根据下列等式计算: $FEXT = \text{因(电容耦合(C)-电感耦合(L))产生的信号电压}$ 。对接头内串扰的原理的进一步说明在美国专利 No. 5997358(“358 专利”)中公开,该专利通过引用结合于此。

[0114] 在电缆连接到插头以及电缆连接到插座的插头/插座组合中的所有信号载流导线之间存在分布式电感和电容耦合。另外,在远离上述导线并电气连接于上述导线的任何导电材料之间、以及在导电材料和上述导线之间存在电容耦合。

[0115] 图 2 中示意性地示出较佳实施例如何工作的主要耦合;

[0116] 插头主要是分布式的电感和电容耦合。

[0117] NEXT 补偿区是远端电容耦合。

[0118] 插座触头主要是分布式的电感和电容耦合。

[0119] NEXT 串扰区是远端电容耦合。

[0120] NEXT 串扰区是分布式的电感和电容耦合与远端电容耦合的结合。

[0121] 分布式耦合和远端耦合之间的区别因为它们对 NEXT 和 FEXT 的不同效应而是重要的。

[0122] NEXT 是从任一耦合反射回连接到插头的电缆的反射信号。NEXT 的每个元件的相位角取决于所述电缆连接到/离所述元件的距离。

[0123] FEXT 是从任一耦合行进至连接到插座的电缆的信号。因此,来自分布式耦合的所有这些信号不管其位置如何均同相。然而,来自每个远端耦合的信号的相位角取决于远端耦合到/离对载流导线的距离。

[0124] 在所述实施例中,导线 3、6 形成一个导线对而导线 4、5 形成另一个导线对。可以理解,可在不背离本发明精神和范围的情况下利用不同的导线对组合和其它导线对。

[0125] 接头组件 100 的补偿方案包括 NEXT 补偿方案和 FEXT 补偿方案。NEXT 补偿方案最好包括 FEXT 补偿区和 NEXT 串扰区。NEXT 补偿方案在所选定的空频率下将插头和插座的 NEXT 有效地减少为零。图 3 是根据本发明的在两个导线对 3、6 和 4、5 上实现的 NEXT 补偿方案的矢量表征。

[0126] 如图 3 所示,接头组件 100 的插头 102 将不良 NEXT 引入到接头组件 100 的电路对

上。插头 102 不良的 NEXT 包括来自电感耦合的电感分量 (L_p) 以及来自电容耦合的电容分量 (C_p)。为了减少插头 102 的不良 NEXT, 接头组件 100 的 NEXT 补偿区将来自电容耦合 (C_2) 的补偿分量引入到接头的电路对上。

[0127] 电容耦合 (C_2) 的大小最好大于插头耦合的大小 (C_p+L_p), 但具有相反极性。在本实施例中, 电容耦合 (C_2) 的大小接近插座 104 的不良耦合大小的两倍。结果 NEXT 的大小取决于插头耦合与电容耦合 (C_2) 之间相位角的大小。该相位角越大, 所产生的 NEXT 越大。因此期望使该相位角最小化。该相位角与插头的串扰耦合的有效中心和 NEXT 补偿区的有效中心之间的距离成比例。

[0128] 如图 3 所示, NEXT 补偿区将电容补偿耦合 (C_2) 引入到插座的电路对上以减少插头的不良 NEXT。如下进一步所述, 可通过将电容器连接于在插座 104 触头和插头 102 触头的电气界面 110 之上或附近但在其反面的选定插座触点之间, 而在插座 104 上实现 NEXT 补偿区。结果, 插头的不良 NEXT 与由 NEXT 补偿区引入的补偿分量之间的相位角被最小化。NEXT 串扰区的电容器连接于在插座触头和插头触头的电气界面 110 上或附近的电路路径 3 和 5 与 4 和 6 之间。

[0129] 再参看图 3, 接头组件 100 的插头触头将耦合引入到接头组件的电路对上。插座触头的耦合包括电感分量 (L_1) 和电容分量 (C_1)。

[0130] NEXT 串扰耦合 (C_3) 的极性与插头 102 的耦合相同, 但与电容补偿耦合 (C_2) 的极性相反。NEXT 串扰区位于与 NEXT 补偿区成空频率上特定相位角之处。在较佳实施例中, 由于插头耦合与 NEXT 补偿区的电容耦合 (C_2) 之间的相位角相对较小, NEXT 补偿区的电容耦合 (C_2) 与 NEXT 串扰区的电容耦合 (C_3) 之间的相位角相对较小。为了获得这些电容耦合之间相对较小的相位角, 在 NEXT 补偿区和 NEXT 串扰区之间的插座触头部分的长度相对较小。本文中公开的较佳实施例使该长度最小化, 尽量可行地用空气分隔它们, 并且仍然在插座触头和所安装插头触头之间提供足够的力。

[0131] 如图 2 所示, NEXT 串扰区将串扰耦合 (C_3) 引入到接头的电路路径上。NEXT 串扰区最好位于与连接到插头的电缆成空频率上特定相位角之处。如下进一步所述, 例如, 通过将电容器连接于接头组件 100 的印刷电路板 (PCB) 的输入端之间, 可在插头 104 中实现 NEXT 串扰区。应当理解, 这些电容可在 NEXT 补偿区电容所连接的相同位置处连接于插座 104 触头之间。然而, 它们可连接于不同导线之间以反转极性, 并且从连接点到 NEXT 串扰区电容器的导线长度应当大于从连接点到 NEXT 补偿区电容器的导线长度。

[0132] NEXT 串扰区电容器还可连接于插头 / 插座接触界面和连接到插座的电缆之间的插座触头。如图 2 所示, 通过其引线连接于 PCB 输入端的电路路径 3、4 和 5、6 之间的电容器, 引入 NEXT 串扰区的串扰耦合 (C_3)。

[0133] 如下进一步所述, FEXT 串扰区包括串扰耦合 (C_c) 和补偿耦合 (L_{FCZ} 和 C_L)。补偿耦合 (L_{FCZ} 和 C_L) 的有效中心和 FEXT 串扰区的串扰耦合 (C_c) 的有效中心的位置最好是等距的, 并且距离插头和插座的电气界面的相位角位移是相等的。由 FEXT 串扰区中的电容耦合所产生的 NEXT 分量是由 C_c 和 C_L 产生的, 并且这些耦合的净值为等于 C_c-C_L 的 C_{FCZ} 。FEXT 串扰区中的电感补偿耦合最好大小相等, 并且与串扰分量 (C_{FCZ}) 极性相反。结果, 由于 NEXT 耦合等于 $C+L$, 两个分量 (L_{FCZ}) 和 (C_{FCZ}) 彼此抵消, 并因此 FEXT 串扰区对 NEXT 具有很少的作用或者根本没有作用。

[0134] 参看图 4, 对规范插头, 耦合 C 和 L 均产生示为负 (-) 的串扰。

[0135] 在这种插座设计中, 插座触头具有均产生串扰并且均为负 (-) 的耦合 C 和 L。

[0136] 如前所述, NEXT 等于因耦合 C+L 产生的信号电压, 而 FEXT 等于因耦合 C-L 产生的信号电压。

[0137] 因此, 相比对 NEXT 的效应而言, 插头和插座触头产生的净耦合效应对 FEXT 的效应大为减少。由于各种耦合的合成效应在最小化 NEXT 中极为成功, 相同的耦合产生过量的 FEXT。

[0138] 然而, 尽管 FEXT 串扰区的净效应在 NEXT 上为零, 但它具有减少 FEXT 的有利效果。

[0139] 在所阐述的本实施例的示例中, FEXT 串扰区的净电容耦合为 C_{FCZ} 并且它是串扰、并具有负 (-) 号。

[0140] FEXT 串扰区的电感耦合为 L_{FCZ} , 并且它是补偿并具有正号 (+)。

[0141] 影响 NEXT 的耦合 = $C_{FCZ} + L_{FCZ} = -.944\text{pF} + .948\text{pF} = 0$

[0142] 影响 FEXT 的耦合 = $C_{FCZ} - L_{FCZ} = -.944\text{pF} - .948\text{pF} = 1.892\text{pF}$

[0143] *pF 等效于 L_{FCZ} 的 nH

[0144] FEXT 串扰区对 FEXT 的净效应的大小已被推导为近似等于插头和插座触头对 FEXT 的净效应相比对 NEXT 效应的效应损失。

[0145] 在产生 FEXT 时, 各元件之间的相位角位移等于从信号路径到元件的距离 (相角位移中的) 的两倍。在该实施例中, 这些相位角相对较小, 并且因此 FEXT 相对较小。

[0146] FEXT 串扰区的电感耦合部分 L_{FCZ} 由 PCB 上相邻的载流导线产生。这不是设计目的, 但这些导线除电感耦合外还产生最小量的电容耦合。这两种耦合的极性与插头中耦合相反并被指定为正。该电容耦合被表示为 C_L 。

[0147] FEXT 串扰区的主要电容耦合部分是由作为 PCB 的集成部分并通过导线连接到上述电感耦合部分中的载流导线的电容板产生的。连接导线连接于选定位置, 并具有选定长度以保证离插头 / 插座接触界面的相位角位移对 L_{FCZ} 和 L_{FCZ} 而言是相等的。

[0148] 该电容耦合表示为 C_c 。

[0149] C_c 的大小使 $C_c - C_L = C_{FCZ}$ = 等同于以 pF 表示的 L_{FCZ} 的大小。

[0150] 参见图 2, FEXT 是从任一耦合行进至连接到插头的电缆的信号。因此, 不管处于什么位置, 来自分布式耦合的所有这些信号同相。然而, 来自各远端耦合的信号相位角取决于远端耦合到 / 离载流导线的距离。

[0151] 再参看图 4, 与图 3 相比, 净插头矢量的大小减小。净插座触头矢量的大小减小。FEXT 串扰区的三个分量合计不再为零。它们现在是有效的。

[0152] 参看图 4, 所有的分布式耦合彼此同相, 并且所有远端耦合具有滞后于分布式耦合的相位角。

[0153] 可通过在电路路径之间连接选定大小的电容、并在相邻电路路径之间产生互感而在插座的印刷电路板中实现 FEXT 串扰区。通过将电路路径 3、5 放置成彼此间距为一选定距离并将电路路径 4、6 放置成彼此间距为一选定距离, 而在印刷电路板上产生 FEXT 串扰区的电感耦合。如图 8 所示, 电容器距离印刷电路板的输入端一选定距离而连接于对 3、6 和 4、5 之间。

[0154] 由 FEXT 串扰区产生的 NEXT 如上所述是自相抵消。对 FEXT 的耦合效应由分布耦

合与远端耦合以相同方式确定,而不管它们沿信号路径的位置如何。因此,可将 FEXT 串扰区定位在离 NEXT 补偿区任何适当距离处,而不会使 NEXT 或 FEXT 性能降低。

[0155] 插头是必须使用的规范插头,并且它包含电感和电容耦合。

[0156] 触头被设计成长度较短并且在机械上牢固。结果是它们包含电感和电容串扰耦合。可设计更长和更复杂的触头以使其具有最小的电感耦合或电感补偿耦合,但是这样的复杂设计并不会提高本发明的优越结果。

[0157] NEXT 补偿区设计提供从插头 / 插座触头的接口到 NEXT 补偿区的有效中心的最小相位角变化。由于具有电感耦合的单纯替换设计会增加相位角的改变, NEXT 补偿区耦合是全电容的。NEXT 补偿区设计允许最小 NEXT 实现,并且它是本发明的最重要元素之一。

[0158] NEXT 串扰区仅提供电容耦合。由于它提供所需平衡以最小化 NEXT 并且不具有对 FEXT 的不利效应,这是最佳设计。

[0159] 以上设计的结果是:

[0160] 它提供最小 NEXT ;以及

[0161] 它提供相对较大的 FEXT。

[0162] 这种组合产生了一个问题,然而 FEXT 串扰区的添加解决了这个问题,因为它对 NEXT 无效,而对 FEXT 极为有效。

[0163] FEXT 串扰区也是本发明的最重要元素之一,并且与唯一补偿区相结合,这种结合产生非常重要的技术效果。

[0164] 本文所提供的 FEXT 串扰区设计参数导致相对较小的 FEXT ;然而,可考虑通过改变设计参数来减少 FEXT。

[0165] 一个示例是通过将导线 3 置于导线 5 上而非与之相邻、并且将导线 6 置于导线 4 上而非与之相邻,从而使 C_L 增加。随着 C_L 的增加, C_c 必然增加。由于 C_c 的相位角离 NEXT 补偿区 C_2 比 C_c 更接近 180° , 因此能减小 FEXT。

[0166] 另一个示例是增加导线 3、5 和 4、6 的长度,并将这些导线分开以保持 L_{FCZ} 相同。由于 C_c 必须位于 FEXT 串扰区的中心,从电流路径到远端 C_c 的距离必然增加,并且这将改变其相位角使之最佳。

[0167] 在一个实施例中,由接头组件实现的该补偿方案的分量参数提供如下:

[0168] 插头:

[0169] $C_p + L_p =$ 等效于 -1.472pF

[0170] $C_p - L_p =$ 等效于 -0.111pF

[0171] 其中 L_p 是标准插头的电感耦合,而 C_p 是标准插头的电容耦合。

[0172] 插座触头:

[0173] $C_p + L_p =$ 等效于 -0.791pF

[0174] $C_p - L_p =$ 等效于 -0.071pF

[0175] 其中 L_1 是插座触头的电感耦合,而 C_1 是插座触头的电容耦合。

[0176] NEXT 补偿区:

[0177] 如果在 500MHz 空频率处忽略插座触头的影响,则 $C_2 = 2.872\text{pF}$;然而,通过对插座触头的调整:

[0178] $C_2 = 3.574\text{pF}$

[0179] 其中 C2 是 NEXT 补偿区的电容耦合。

[0180] NEXT 串扰区：

[0181] $C_3 = -1.472\text{pF}$

[0182] 其中 C3 是 NEXT 串扰区的电容耦合。

[0183] FEXT 串扰区：

[0184] $C_{\text{FCZ}} = -0.944\text{pF}$

[0185] $-L_{\text{FCZ}} = +1.741\text{nH} = \text{等效于 } +.944\text{pF}$

[0186] $C_c = -1.138\text{pF}$

[0187] $-C_L = +0.194\text{pF}$

[0188] 其中, L_{FCZ} 是 FEXT 串扰区的电感耦合；

[0189] C_{FCZ} 是 FEXT 串扰区电容器的净电容耦合；

[0190] $C_{\text{FCZ}} = C_c - C_L$

[0191] C_L 是 NEXT 串扰区电感耦合导线的电容耦合；以及

[0192] C_c 是 FEXT 串扰区电容器的电容耦合。

[0193] 如本领域技术人员所理解的,补偿方案的分量值的大小可在其初始确定值附近变化,用于微调。尽管本实施例应用于接头组件的对 3、6 和 4、5,但可以理解本文所述的原理可适用于电接头的其它对组合,例如插座。

[0194] 现在参看图 5-7,示出了根据本发明的实现补偿方案以减少串扰的电接头。电接头最好为插座 200。插座 200 最小化相位角迟延,以通过在将不良串扰藉由匹配插头(未示出)引入到插座时将串扰补偿引入到插头/插座接触界面处而将其引入。

[0195] 如图 5-7 所示,插座 200 包括限定插座容纳开口 204、PCB 和导线承载推板 206 以及导线防护盖 208 的壳体 202。在所述实施例中,插座 200 是根据导线对行业标准(即导线 4 和 5 构成对 1、导线 3 和 6 构成对 2、导线 1 和 2 构成对 3 而导线 7 和 8 构成对 4)的 8 触头型(即 4 个绞线对)接头配置。插座也可预期是其它类型的适当的插座或接头。

[0196] 插座 200 的触头托架 206 包括印刷电路板(PCB)201 和多个触头 220。触头 220 各具有第一端部 222,它固定地连接于印刷电路板 210 和第二自由端部 224。各触头 220 还具有在其第一和第二端部 222、224 之间延伸的触头部分 226。当将插头插入壳体 202 的开口 204 时,接头 200 的触头部分 226 与插头的触头形成电气接触。

[0197] 如上所述,插头在触头 220 和插头的电气界面处的插座导线上引入不良 NEXT。作为插头的不良 NEXT 的部分补偿,插座 200 在所述电气界面处引入电容补偿耦合(C2)。如图 6 和图 7 所示,NEXT 补偿区的电容补偿耦合(C2)较佳地由柔性印刷电路电容器 230、232 提供,它们用柔性臂连接于触头 220 的触头部分 226 的下侧。

[0198] 在所述实施例中,电容器 230 和 232 横跨触头 220 相连,触头 220 连接到导线对 1(导线 3 和 5)以及导线对 2(导线 4 和 6)。电容器 230 和 232 通过将柔性印刷电路电容板电气连接于相应触头 220 来安装。可以理解,电容器可由任何适当电容元件来实现。由于电容补偿部分(C2)连接于所述插头/插座接触界面、并且由于从所述插头/插座接触界面到电容有效中心的距离被最小化,插头的不良 NEXT 和 NEXT 补偿耦合(C2)之间的相位角被最小化。

[0199] 现在参看图 8,示出了插座 200 的印刷电路板 210 中电路导线或迹线的较佳布局。

印刷电路板 210 具有前部 250 和后部 252。前部 250 包括多个标为 1-8 的前部端子 260, 而印刷电路板 210 的后部 252 包括多个标为 1-8 的后部端子 262。为便于说明, 在图中仅示出在前部端子 260 (标为 3-6) 以及后部 252 上的后部端子 262 (标为 3-6) 之间的电路路径。如图 6 所示, 绝缘位移触头 (IDC) 被安装于各后部端子 262。IDC 270 通过印刷电路板 210 上的电路路径电气连接到前部端子 260。

[0200] 根据' 358 专利的示教, 插座 200 在 NEXT 串扰区处接头的电路路径上的特定位置引入串扰或反补偿耦合 (C_3)。如图 8 所示, 插座 200 的 NEXT 串扰区的电容补偿分量 C_3 由电容器 280 和 282 引入。

[0201] 电容器 280 和 282 分别横跨插座 200 的印刷电路板 210 的前部端子 3、4 和后部端子 5、6 相连, 并最好由平行导电板构成。可以理解, 电容器 280 和 282 可以是诸如电容器的分立元件, 或者是任何其它适当电容元件。例如, 电容器可在电路板的同一层或不同层上构成, 并且电容器的形状或类型可改变。

[0202] 插座 200 的印刷电路板 210 实现 FEXT 串扰方案或 FEXT 区, 以减少或抵消插头 / 插座组合的 FEXT。

[0203] FEXT 补偿方案将串扰电容耦合 (C_c) 以及电感和电容补偿耦合 (L_{FCZ} 和 C_L) 引入到印刷电路板 210 的电路路径上。FEXT 串扰区的电容补偿耦合 C_c 由电容器 290、292 引入, 并且补偿耦合 (L_{FCZ} 和 C_L) 通过将载流电路路径彼此靠近地定位而产生。注意, 可调整迹线的厚度或横截面尺寸以及导线和迹线之间的距离或间距以获得所需耦合。

[0204] 如图 8 所示, 电容器 290 和 292 在插座 200 的印刷电路板 210 的前部端子附近分别横跨端子 3、5 和 4、6 地相连。每个电容器 290、292 最好由平行导电板构成, 但也可由其它合适的电容元件实现。

[0205] 补偿耦合 (L_{FCZ} 和 C_L) 的有效中心以及串扰区的电容串扰耦合 (C_c) 的有效中心的位置最好等距, 并且离插头和插座的电气界面的相位角移动相等。

[0206] 应注意, 电感补偿耦合 (L_{FCZ}) 的产生引入具有与电感耦合 L_{FCZ} 相同极性的电容耦合 (C_L)。然而, 补偿耦合 (C_c) 的大小被设计成在产生 NEXT 时能抵消 C_L 耦合以及电感耦合 (L_{FCZ})。 $C_{FCZ} = C_c - C_L$ 。结果, 补偿耦合 (L_{FCZ} 和 C_L) 较佳地大小相等, 并对串扰分量 (C_c) 具有相反极性。因此, 两个分量 (L_{FCZ}) 和 (C_{FCZ}) 可在 NEXT 产生时各自抵消。

[0207] IDC 被设计成使它们对 NEXT 和 FEXT 的效应最小。它们的效应可被忽略。

[0208] 图 8 中示出的布局在补偿前向 FEXT 时是有效的, 而不会对前向 NEXT 产生不利影响 (即当从连接于插头的电缆接收到驱动信号时观察到的 NEXT)。由于补偿耦合 (L_{FCZ} 和 C_L) 的有效中心和串扰区的电容串扰耦合 (C_c) 的有效中心被设计成与插头和插座的电气界面等距, FEXT 串扰区所产生的电感和电容耦合矢量就其对前向 NEXT 的效应而言处于相同相位角位置。

[0209] 对于反向 NEXT (即当通过 IDC 从连接到插座的与插头相反的端部的电缆接收到驱动信号时观察到的 NEXT) 而言, 补偿耦合 (L_{FCZ} 和 C_L) 的有效中心和串扰区的电容串扰耦合 (C_c) 的有效中心与插头和插座的电气界面不等距。这是因为图 8 迹线布局中因使用远端电容耦合 290 和 292 而产生的物理不对称。结果, FEXT 串扰区的电感和电容耦合矢量将位于不同的相位角位置, 从而对反向 NEXT 产生不利影响。

[0210] 图 9 是具有距各方向对称的耦合的替代性 PCB 550 的布局的平面图, 从而提供

FEXT 补偿而不会对前向或反向 NEXT 造成不利影响。PCB 550 包括前部 552 和后部 554。前部 552 包括标为 1-8 的多个前部端子 560,而后部 554 包括标有 1-8 的多个后部端子 562。与图 8 示例一样,仅示出前部端子(标为 3-6)和后部端子(标为 3-6)之间的电路路径。另外,为清楚起见已从图 9 中省去 NEXT 串扰区。

[0211] 与图 8 的 PCB 210 相似,PCB 550 的 FEXT 串扰区使用分布式电感耦合(即,在那里使迹线彼此水平或垂直靠近地设置)。然而,与使用远端电容耦合(平行板电容器 290 和 292)的 PCB 210 不同,PCB 550 利用分布式电容耦合 590,它采取加宽至接近分布式平行板的局部重叠迹线的形式。结果,耦合矢量就对前向和反向 NEXT 的效应而言位于相同的相位角位置。因此,FEXT 补偿区有益于 FEXT,同时对前向和反向 NEXT 是中性的。

[0212] 图 10 和图 11 分别是沿图 9 线 A-A 和 B-B 剖切的 PCB 550 的截面图。与迹线 3、4、5、6 对应的迹线被示为横贯 PCB 550 的四个内层之一。这种分层向对适当 FEXT 补偿的期望电容间隔和电感耦合效应提供间隔。

[0213] 尽管图 9-图 11 示出对称 FEXT 补偿区的一种可能实现,但也可使用其它实现而不脱离本发明的期望范围。例如,可使用不同长度和配置的迹线。类似地,对分布式电容也可采用不同形状和配置。

[0214] 现在参看图 12 和图 13,示出根据本发明实现相同补偿方案以减少 NEXT 和 FEXT 的另一电接头 300。电接头 300 基本上类似于前述电接头 200,除了在插座和与之相连的电缆之间的连接配置为“向下穿孔(punchdown)”设计。基本上与图 5 的电接头 200 的那些组件对应的电接头 300 的组件用三百(three-hundred)系列表示。这样,电接头 300 的进一步描述对完全理解本发明是不必要的。

[0215] 本发明的方法和装置提供一种补偿技术以抵消或减少由电接头产生的 NEXT 和 FEXT。特别地,补偿方案将补偿和串扰耦合引入到电接头的电气路径中,以减少或抵消由插头/插座组合产生的净串扰。

[0216] 在所述实施例中,电容器 230 和 232 横跨与导线对 1(导线 3、5)以及导线对 2(导线 4、6)相连的触头 220 连接。电容 230 和 232 通过将柔性印刷电路导电板电气连接于相应触头 220 来安装。可以理解,电容器可由任何适当电容元件实现。由于电容补偿组件(C_2)连接在所述界面上并且从所述界面到电容有效中心的距离被最小化,在插头的不良 NEXT 和 NEXT 补偿耦合(C_2)之间的相位角被最小化。

[0217] 图 14-19 示出柔性印刷电路电容器的一个实施例。该柔性电路电容器例如由杜邦制造的 KAPTON®聚酰亚胺膜的镀膜制成。电容器 230 和 232 包括一对圆顶形铆钉,并且经由电阻或点焊连接至插头/插座接触界面。

[0218] 图 20-27 示出柔性印刷电路电容器 230 和 232 的第二实施例。这些电容器包括焊接“插头”236 并连接于包括预先镀锡区 238 的触头 220。

[0219] 图 28-121 示出根据本发明的电容器的其它实施例。图 28 示出具有焊接铆钉 402 的柔性电路电容器 400。焊接铆钉 402 预先成型并机械地变形成进入设置在电容器 400 端部处的孔。柔性电路电容器 400 通过电阻焊接过程连接于插座触头。图 29 是柔性电路电容器 400 的俯视图,而图 30、31 和 32 分别为沿图 29 线 I-I、J-J 和 K-K 剖切的横截面图。如图 30 所示,焊接铆钉 402 被插入到镀膜通孔 404 中。镀膜通孔 404 设有焊盘。铆钉 402 具有圆顶形头部 406(如图 31 所示),而铆钉 402 如图 30 和 32 所示地在下侧机械变形。

[0220] 图 33、34 和 35 是柔性电路电容器 400 的横截面图,其中焊接铆钉 402 连接于插座触头 408。如图 33 所示,插座触头 408 可设置用焊料镀锡的预镀锡区 410。如图 34 所示,柔性电路电容器 400 与插座触头 408 结合在一起,从而焊接铆钉 402 与预镀锡区 410 形成物理接触。然后,如图 35 所示,焊接工具 412 例如通过电阻焊接将焊接铆钉 402 焊接至触头 408。焊接可在若干铆接接触界面上同时进行。图 35 所示的中心线 412c 最好位于插头 / 插座接触界面上。

[0221] 图 36 示出另一 PCB 型插座接触电容器 413。插座接触电容器 413 可用作 NEXT 补偿区。在该实施例中,印刷电路板 414 使接触片 416 在眼孔 418 处与其相连。接触配合区 420 也例如通过焊接设置在接触片 416 上以连接于插座触头。类似的结构在图 37 中示出,其中接触片 416 弯曲以选择性地使触头电容安装于触头。图 38 是图 36 的插座触头电容器 413 的侧视图,而图 39 是沿图 38 线 L-L 剖切的横截面图。

[0222] 图 39 的横截面图示出由眼孔 418 固定到位、并与镀膜通孔 422 电气接触的接触片 416。导线 424 也与镀膜通孔 422 接触,并允许印刷电路板 414 内的接触片 416 之间的电容耦合。图 40 示出印刷电路板 414 内导线 424 的变化宽度的侧向局部剖视图。

[0223] 图 41 和 42 是安装于设置在推板 426 中的插座触头 408 的触头电容器的侧视图。插座触头电容器的印刷电路板 414 装在推板 426 的电容导向槽 428 中。可将装有推板的印刷电路板 430 设置在推板 426 内。图 41 示出不匹配于插头的插座触头 408,而图 42 示出插座触头 408 在匹配于插头时向下弯曲的情形。中心线 430c 示出插头 / 插座的接触界面。接触片 416 沿中心线 430c 直接在插头 / 插座接触界面下焊接于触头 408。

[0224] 现在参看图 43,示出实现 NEXT 补偿区的插座触头电容器 432 的另一实施例。在图 43 的实施例中,采用柔性印刷电路 434 以经由铆接件 436a 和 436b 连接于插座触头。铆钉 436a 和 436b 较佳地设有圆顶形头部。图 44 是插座触头电容器 432 的俯视图,而图 45-47 分别为沿图 44 线 M-M、N-N 和 O-O 剖切的横截面图。如图 45 所示,镀膜通孔 438 允许第一铆钉 436a 和第一导电板 440 之间的电气连接。此外,如图 47 所示,另一镀膜通孔 438 允许第二铆钉 436b 和第二导电板 442 之间的电气连接。图 46 示出第一导电板 440 和第二导电板 442 之间的电容耦合区的横截面图。

[0225] 图 48-50 示出连接于插座触头 408 的插座触头电容器 432a 和 432b。图 48 是连接于插座触头电容器 432a 和 432b 的插座触头 408 的俯视图,图 49 是图 48 组件的侧视图,而图 50 是图 48 组件的后视图。示出了八触头插座的触头 3、4、5 和 6。插座触头 408 与插座触头电容器 432a 和 432b 之间焊接的中心线 442c 与插头 / 插座接触界面对齐。插座触头电容器 432a 和 432b 在插头 / 插座接触界面的相反一侧焊接于插座触头 408。如图 51 和 52 所示,插座触头电容器 432a 和 432b 连接于插座触头 408 并安装在推板 426 内。图 51 示出当插头不匹配于插座触头 408 时插座触头 408 的位置,而图 52 示出与插头相匹配的插座触头的位置。印刷电路板 430 可设置在推板 426 内。电容导向槽 428 被定位成容纳插座触头电容器 432a 和 432b。

[0226] 插座触头电容器的另一实施例如图 53a-56 所示。根据本发明的该实施例,插座触头电容器 444a 和 444b 粘合安装于插座触头 408。图 53a 示出安装于插座触头 408 的插座触头电容器 444a 和 444b。示出了八触头插座的插座触头 3、4、5 和 6。图 53b 示出与插座触头 408 分开的插座触头电容器 444a 和 444b,而图 54 是图 53b 的细节“P”的详细视图。

如图 54 所示, 粘合区 446 被设置在插座触头电容器 444a 和 444b 的接触片 416 上。粘合区 446 允许在插座触头电容器 444a 和 444b 与插座触头 408 之间形成粘连。如图 55 所示, 所产生的组件可安装在推板 426 上, 其中电容导向槽 428 容纳插座触头电容器 444a 和 444b。粘合区 446 直接位于插头 / 插座接触界面之下。图 56 是根据本发明该实施例的插座和电容器组件。

[0227] 根据一个实施例, 如图 54 所示, 插座触头电容 444a、444b 用柔性印刷电路 448 构成。图 57 示出连接于插座触头 408 的插座触头电容器 444 的粘合区 446 的侧向局部剖视图。粘合剂 450 置于诸如由杜邦制造的 MYLAR®PET 膜的第一介电层 452 和插座触头 408 之间。导线分布图 454 夹在第一介电层 452 和第二介电层 456 之间。导线分布图 454 夹在柔性印刷电路 448 中的第一和第二介电层 452、456 之间。插座触头电容器 444a 和 444b 粘结地结合于其它插座触头。例如, 插座触头电容 444a 结合于插座触头对 3-5, 而插座触头电容器 444b 结合于插座触头对 4-6。这种结构通过叠层形式的导线材料 454 以及触头 408 自身产生电容器。然后通过两个电容器将两触头串联耦合。两触头之间的总电容为各电容值的 $1/2$ 。粘合剂的厚度和介电性被包含在计算中。

[0228] 图 58-61 示出根据本发明一个实施例的 NEXT 补偿区和柔性电路触头分路器。柔性 NEXT 补偿电路 458 包括适于经由接触焊接铆钉 462 连接于插座触头、并适于经由印刷电路板 464 与印刷电路板形成电气接触的电容柔性电路 460。在图 58 所示实施例中, 两触头之间的电容耦合可在电容柔性电路 460 中实现。再看图 59, 示出了柔性分路器 466。柔性分路器 466 设有铆钉 462 以连接于插座触头, 并设有 PCB 顺应销 464 以连接于印刷电路板。图 61 示出柔性分路器 466 的侧视图。图 61 是示出柔性分路器 466 在插座触头 468 和印刷电路板 470 之间的放置。示出插头 471 的一段, 并且插头 / 插座接触界面 473 直接在铆钉 462 连接于插座触头 468 的位置之上。图 62 是柔性分路器 466 的沿图 59 线 Q-Q 的横截面图。诸如铜线的导电迹线 472 被例如由杜邦制造的 KAPTON®聚酰亚胺膜的介电体 474 包围。柔性电路分路器 466 的使用缩短了从插头 471 到 PCB 470 的电流路径。图 59-62 示出不具有电容板的、仅提供电气连接的柔性分路器 466。柔性电路的使用缩短了从插头 471 到印刷电路板 470 的电流路径的长度。例如, 图 61 所示的信号长度 x_2 小于信号长度 x_1 。

[0229] 图 63-72 示出用于实现 NEXT 补偿区的另一柔性电路电容器 476。图 63 是具有连接于图 63 中标出的第一至第八插座触头的圆顶形铆钉 478 的两个柔性电路电容器 476a 和 476b。图 64 是图 63 的细节“R”的详图, 它示出用于焊接于插座触头的圆顶形铆钉 478 以及用于在插座触头和电容板 482 之间建立电气连接的镀膜通孔 480, 如图 63 的虚线所示。图 65 是更清楚地示出电容板 482 的结构的柔性电路电容器 476 的俯视图, 且图 66 是柔性电路电容器 476 的侧视图, 它示出 90° 的弯角 475。

[0230] 图 67 是示出连接于四插座触头 484 的柔性电路电容器 476a 的立体图。图 68 是示出连接于另一四插座触头 484 的附加柔性电路电容器 476b 的另一立体图。这两个柔性电路电容器 476a、476b 彼此部分交叠。图 69 和图 70 分别是示出连接于插座触头 484 的柔性电路电容器 476a、476b 的侧视图和后视图。第一柔性电路电容器 476a 连接于第一、第二、第三和第五插座触头 484, 而第二柔性电路电容器 476b 连接于第四、第六、第七和第八插座触头 484, 如图 68 和图 70 所示。

[0231] 柔性电路电容 476 中的电容板的交叠如图 71 和 72 所示。图 71 和 72 示出用于连

接于第一、第二、第三和第五插座触头的柔性电路电容器;连接于第八、第七、第六和第四触头的电容器是所示电容器的镜像。除 1、2-7、8 外的所有对组合均包含于此。柔性电路电容器 476a 和 476b 被焊接至在插头/插座接触界面下的插座触头底部。

[0232] 现在参看图 73-88, 示出了具有电容和电感 NEXT 补偿区的柔性印刷电路 486。图 73 是具有用来连接于插座触头的铆钉 488、和用来连接于印刷电路板的印刷电路板顺应销 464 的柔性印刷电路 486 的立体图。当插头与插座触头匹配时, 柔性印刷电路 464 可在插座触头和印刷电路板之间弯曲伸缩, 并且铆钉 488 直接焊接在插头/插座接触界面之下。图 74 是用虚线示出导电路径 490 的柔性印刷电路 486 的平面图。其中示出用于为导线 1、2、3、5 提供 NEXT 补偿区的柔性印刷电路 486; 用于为导线 4、6、7、8 提供 NEXT 补偿区的柔性印刷电路是所示柔性印刷电路 486 的镜像。导电路径 490 被设置在柔性印刷电路 486 中, 从而柔性印刷电路 486 在除 1、2-7、8 外的所有导线对上提供电容和电感 NEXT 补偿。

[0233] 图 75 是沿图 74 线 S-S 的横截面图, 而图 76 是沿图 74 线 T-T 的横截面图。这些图示出导电路径 490 沿柔性印刷电路 486 的第一和第二横截面的定位。

[0234] 图 77-80 是分别用实线示出与八导线插座的第一、第二、第三和第五导线相连的导电路径 490a-490d 的平面图。

[0235] 图 81-84 逐步地示出从最下方至最上方导电路径地印刷在柔性印刷电路 486 上的柔性印刷电路 486 的导电路径 490。图 81 示出与第二导线相连的最下方导电路径 490b。图 82 示出与第五导线相连的第二最下方导电路径 490d。图 83 示出与第三导线相连的第二最上方导电路径 490c。图 84 示出与第一导线相连的最上方导电路径 490a。图 85 示出例如由杜邦生产的 Kapton 聚酰亚胺膜层的介电层 474。通过叠加可形成柔性电路 468。

[0236] 图 86 是导电路径 490a-490d 的另一平面图, 而图 87 和图 88 分别是沿图 86 线 U-U 和 V-V 的剖视图, 它们示出导电路径 490a-d 的交叠。可根据需要添加与第三导线的电容板相邻的第一导线的电容板、以及与第五导线的电容板相邻的第二导线的电容板。

[0237] 根据本发明一些实施例的柔性电路板可使用一种以上的连接方法连接于插座触头。图 89 是适于焊接或粘结于插座触头的柔性电路电容器 492 的立体图。铆钉 488 被提供以连接于一个插座触头, 而粘合区 466 被提供以连接于另一插座触头。图 90 是柔性电路电容器 492 的俯视图, 图 91-93 分别是沿图 90 线 W-W、X-X、Z-Z 剖切的柔性电路电容器 492 的横截面图。柔性介电材料 494 覆盖第一和第二导电板 440 和 442。粘合区 446 如图 91 所示, 并且铆钉 488 延伸出镀膜通孔 489, 如图 93 所示。图 94 是示出焊接于插座触头 408 的铆钉 488 的侧视图, 而图 95 是结合于插座触头 408 的粘合区 446 的侧视图。如上所述, 在插座触头 408 和柔性电路电容器 492 之间的电容耦合在粘合区发生。焊接和粘合均直接置于插头/插座接触界面之下。

[0238] 现在参看图 94-104, 示出了用于连接八导线插座的所有八个导线的 NEXT 补偿电容电路 496。NEXT 补偿电容电路 496 是柔性电容电路。图 96 是 NEXT 补偿电容电路 496 的立体图。铆钉 497 用来焊接于插头/插座接触界面处的插座触头底部。图 97 是与插座的八触头中的每一个相连的导电板 498 的平面图。导电板 498a-498h 与第一至第八触头的连接如图 98 所示, 图 98 是示出导电板 498a-498h 交叠的沿图 97 视线 Z 的侧视图。

[0239] 图 99-104 是 NEXT 补偿电容电路 496 内部的平面图, 示出了导电板 498a-498h 的形状。图 99-104 从示出图 98 的最下方导电板 498a(与第一插座触头相连)的图 99 开始,

到示出图 98 的最上方导电板 498h(与第八插座触头相连)的图 104 为止。

[0240] 图 105-图 109 示出具有连接于插座触头的电容和电感 NEXT 补偿的另一柔性印刷电路 500。图 105 是用虚线示出导电路径 502 的柔性印刷电路 500 的平面图。柔性印刷电路 500 的第一端 504 经由焊接/焊料盘 505 连接于插座触头,而第二端 506 经由 PCB 顺应销 464 连接于印刷电路板。柔性印刷电路 500 适于与八触头插座的第三和第五触头一起使用;相同的柔性印刷电路 500 也可与第四和第六触头一起使用。

[0241] 图 107-109 示出柔性印刷电路 500 的连续层。图 107 示出与第三插座触头相连的第一绝缘层 508a 和第一导电路径 502a。图 108 示出与第五插座触头相连的第二介电层 508b 和第二导电路径 502b。图 109 示出第三介电层 508c。介电层 508a-c 可由 KAPTON® 构成。

[0242] 图 110 和 111 示出安装在插座内的柔性印刷电路 500。插座触头 408 被安装在推板 426 中,并且柔性印刷电路 500 被焊接于在插头/插座接触界面下的插座触头 408。柔性印刷电路 500 被焊接于 PCB 509。图 110 示出处于不与插头匹配的位置的插座触头 408,而图 111 示出处于与插头匹配位置的插座触头 408。当插座触头 408 在两位置之间移动时,柔性印刷电路 500 弯曲伸缩。图 111 的箭头示出流过插座的电流路径,包括流过柔性印刷电路 500 的路径。

[0243] 图 112 是用于提供电容和电感 NEXT 补偿的另一印刷电路 510 的平面图。铆钉 511 被提供以连接于插座触头。图 112 的柔性印刷电路 510 适合连接于第三和第五插座触头,然而基本相似的柔性印刷电路可用来连接于八触头插座的第四和第六插座触头。导电路径 512a 和 512b 被设置在柔性印刷电路 510 中,而电容板 514a 和 514b 连接于各导电路径 512a 和 512b。导电路径 512a 和 512b 的垂直通道平行但不共线。导线部分 516a 和 516b 构成垂直通道的一部分。电感部分 516a 和 516b 是提供电感补偿耦合的相邻载流导线和/或转换器。

[0244] 图 113 是右上方立体图,图 114 是侧视图,而图 115 是根据本发明利的用来提供串扰补偿的柔性 PCB 518 的一个实施例的主视图。PCB 518 包括主要部分 520 和连接指状物,例如指状物 522。主要部分 520 支承多个电容板(在该情形中为对应于插头接口触头 3-6 的四块板)以提供电容耦合。如图 116-121 所示,至电容板的引线也提供电感耦合部分。指状物 522 作为连接机构用以将 PCB 518 连接于插头接口触头。尽管可使用任何合适的连接技术,但在所述实施例中使用的是电阻焊接铆钉 524。除了将 PCB 518 连接于插头接口触头(或连接于插头接口触点的另一导线),铆钉 524 也可用作电容板及其引线的触头柱。这在图 114-121 中示出,其中示出四层电容板 526 和引线(528a-d),铆钉 524 通过这些层伸出以与指状物 522 形成适当的接触。

[0245] 为方便阐述起见,图 116 是指具有未弯曲配置指状物的 PCB 518 的主视图。图 117 是从 PCB 518 的底部向图 116 线 A/A 上观察到的电容板和引线的横截面图。注意,图 114 未示出仅支承电容板和引线、或作为介电体或绝缘体的 PCB 518 的部分。图 116-121 示出如何彼此相对地放置电容板和引线,以导致在相对较短距离中电感耦合的相对高密度。例如,在图 116 中,电容板 526a 和导线 5 的引线 528a 是所示最上方的板和引线,具有旁路的“U”形。方向改变的相同“U”形被用于导线 3、4 和 6,如图 116 的虚线和实线所示。电容板的物理定位和交叠区确定电容耦合量。类似地,引线彼此的分离以及重叠长度确定电感

耦合量。图 117 还示出由于相应导线中的电感耦合造成的电流相对方向,这提供了高密度的电感耦合。图 118-121 分别示出与八导线插座的第五、第三、第六和第四导线相连的引线 528a-d 和电容板 526a-d。

[0246] 尽管已对本发明的特别较佳实施例进行了展示和说明,但很明显本领域内技术人员能作出改变和更改而不背离本发明示教。前面的说明和附图中所阐述的内容仅作为示例提供而不构成限制。当基于现有技术从适当角度观察时,本发明的实际范围旨在由后面的权利要求书限定。

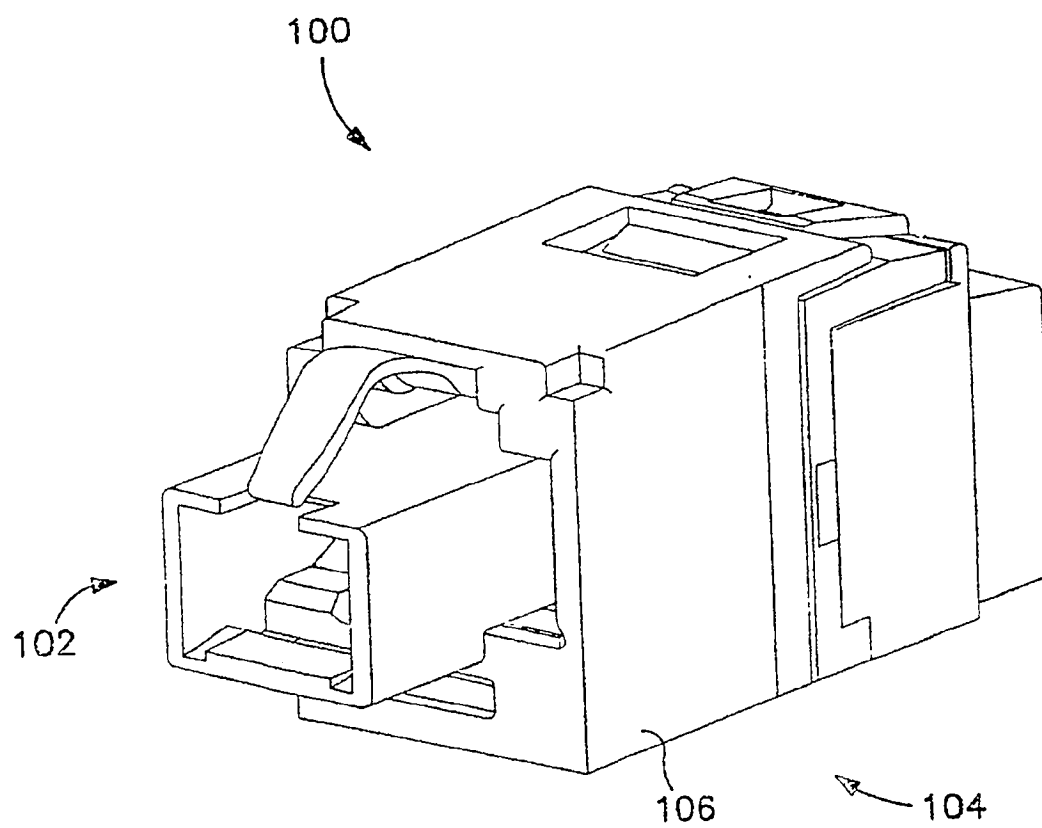


图 1

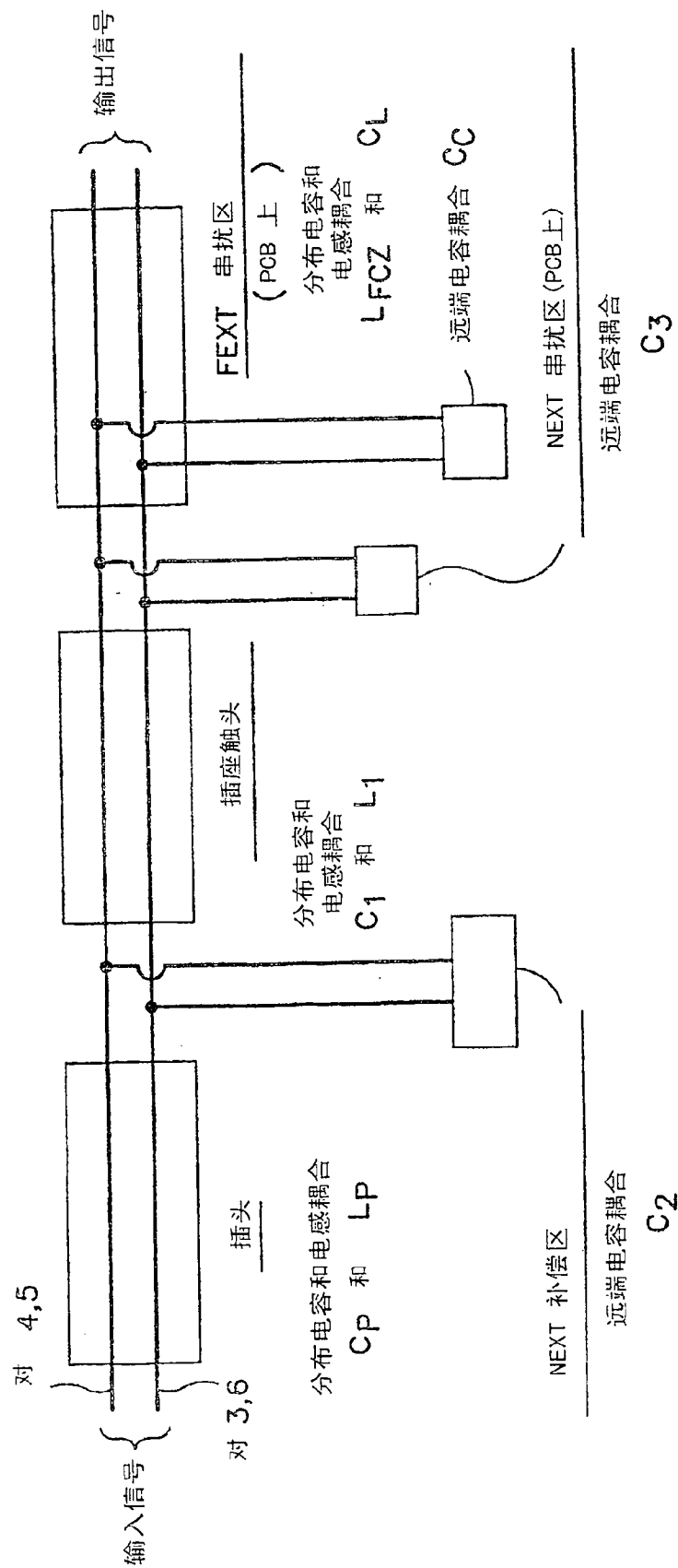


图 2

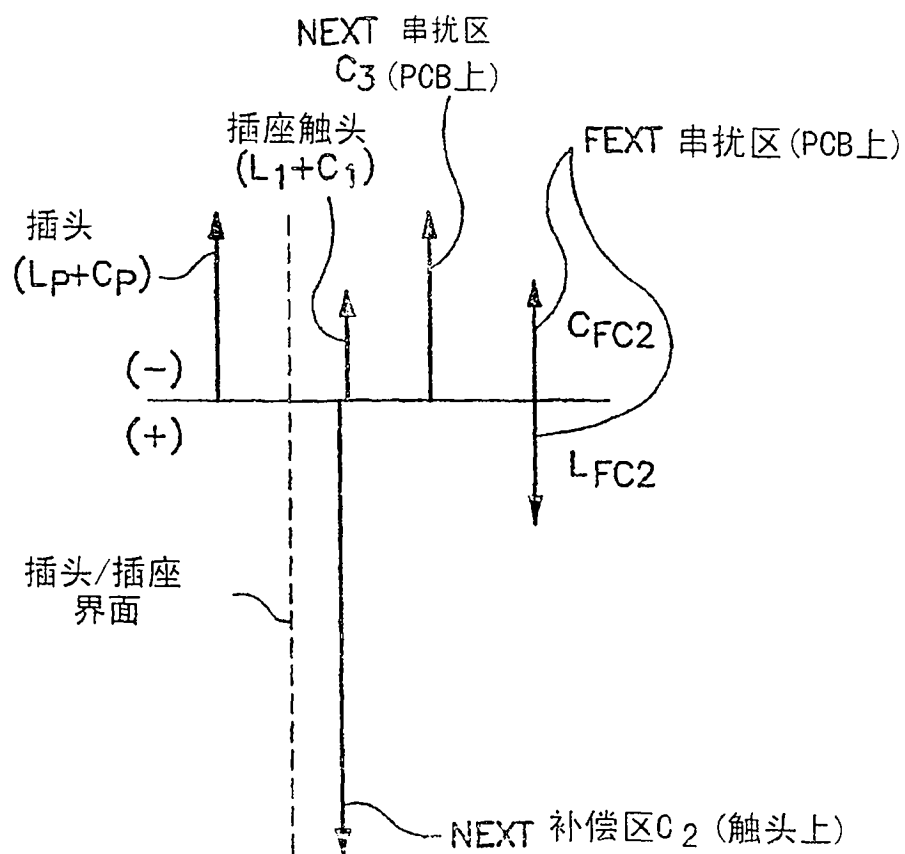


图 3

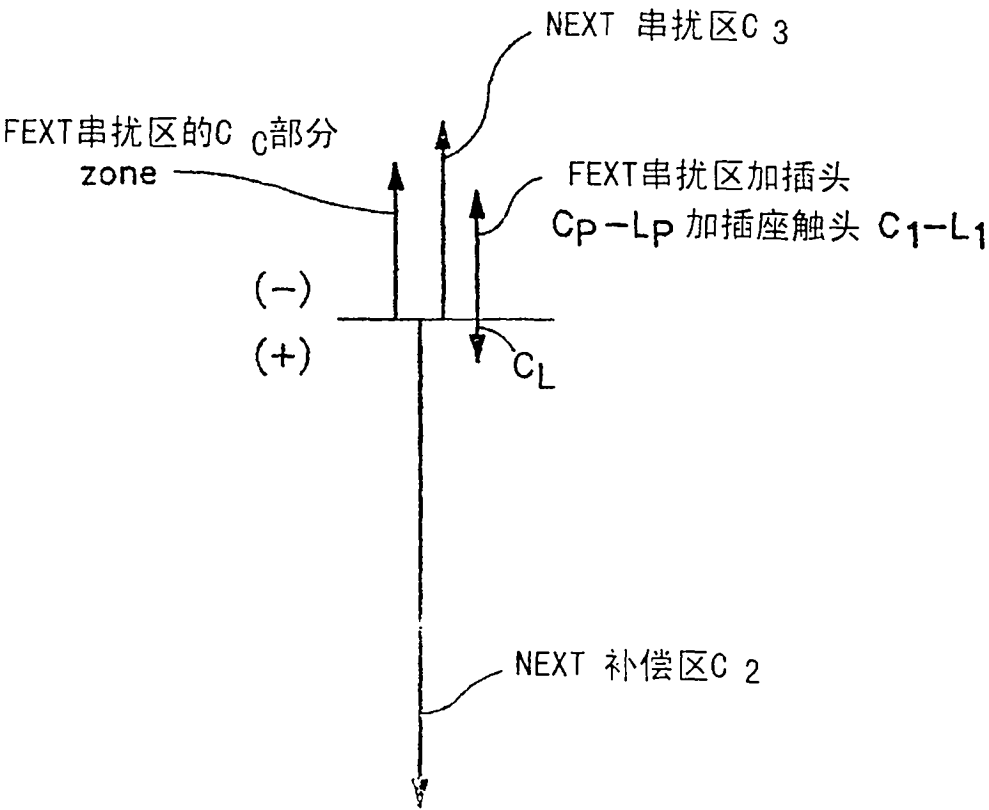


图 4

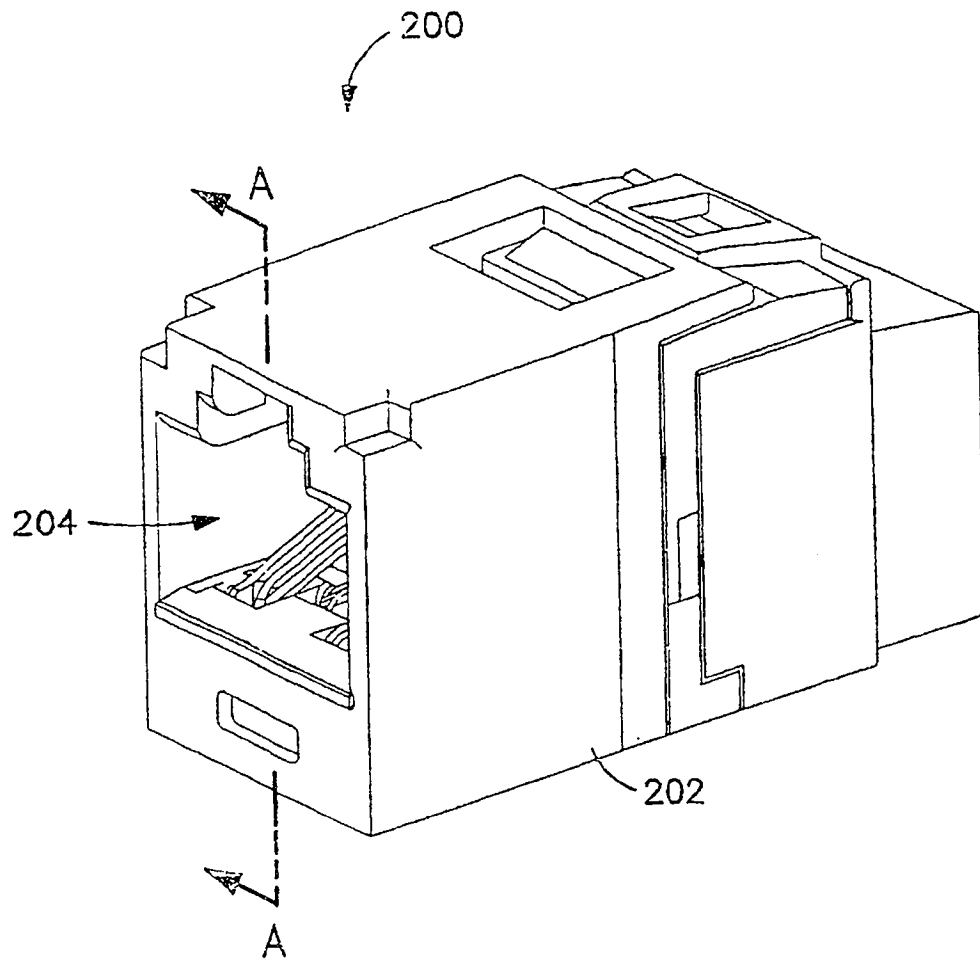


图 5

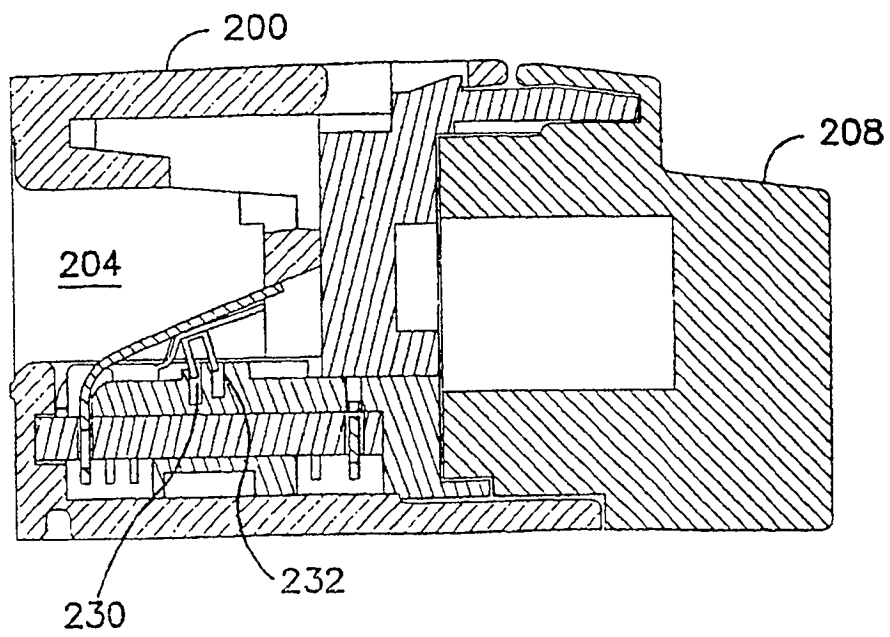


图 7

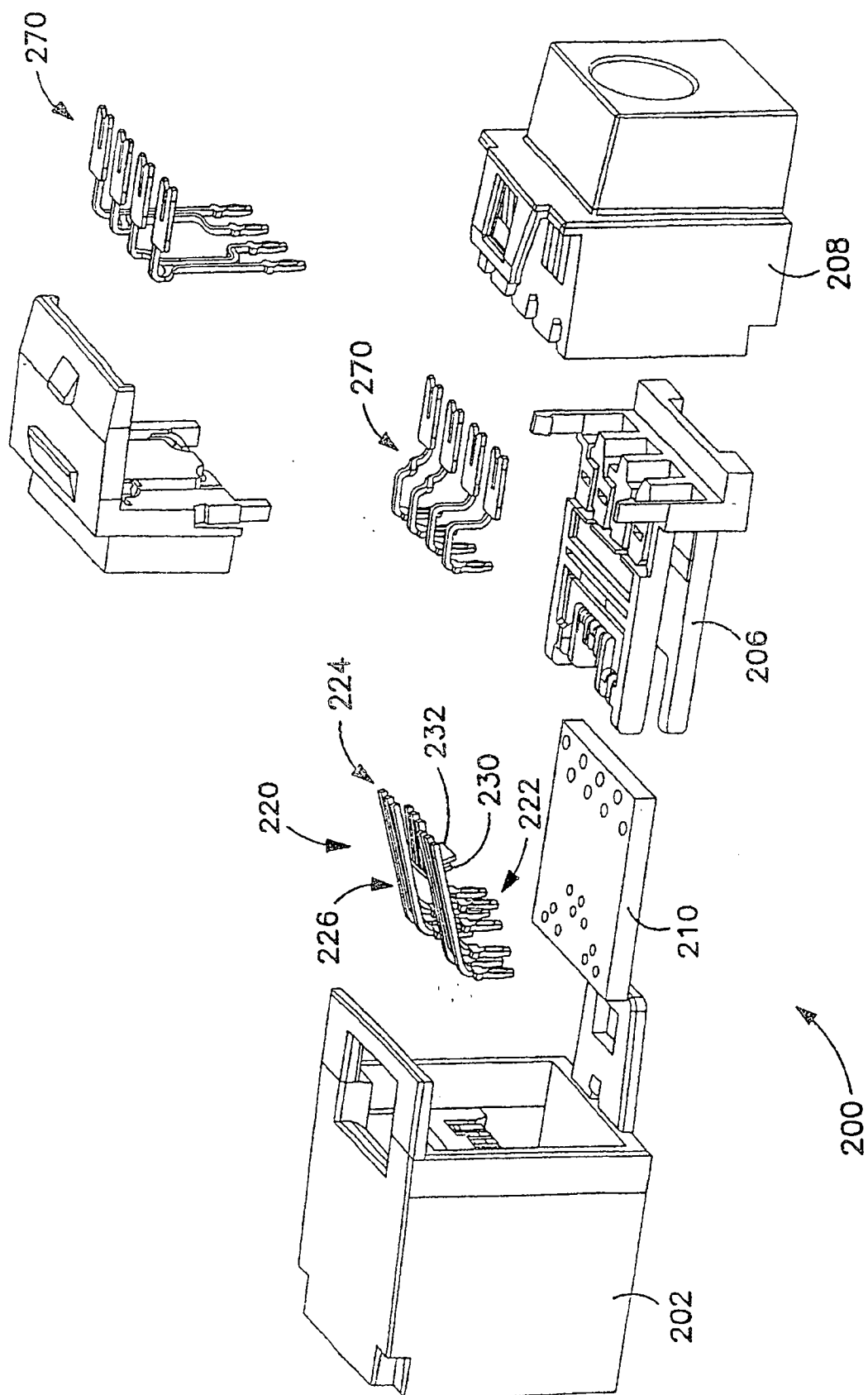


图 6

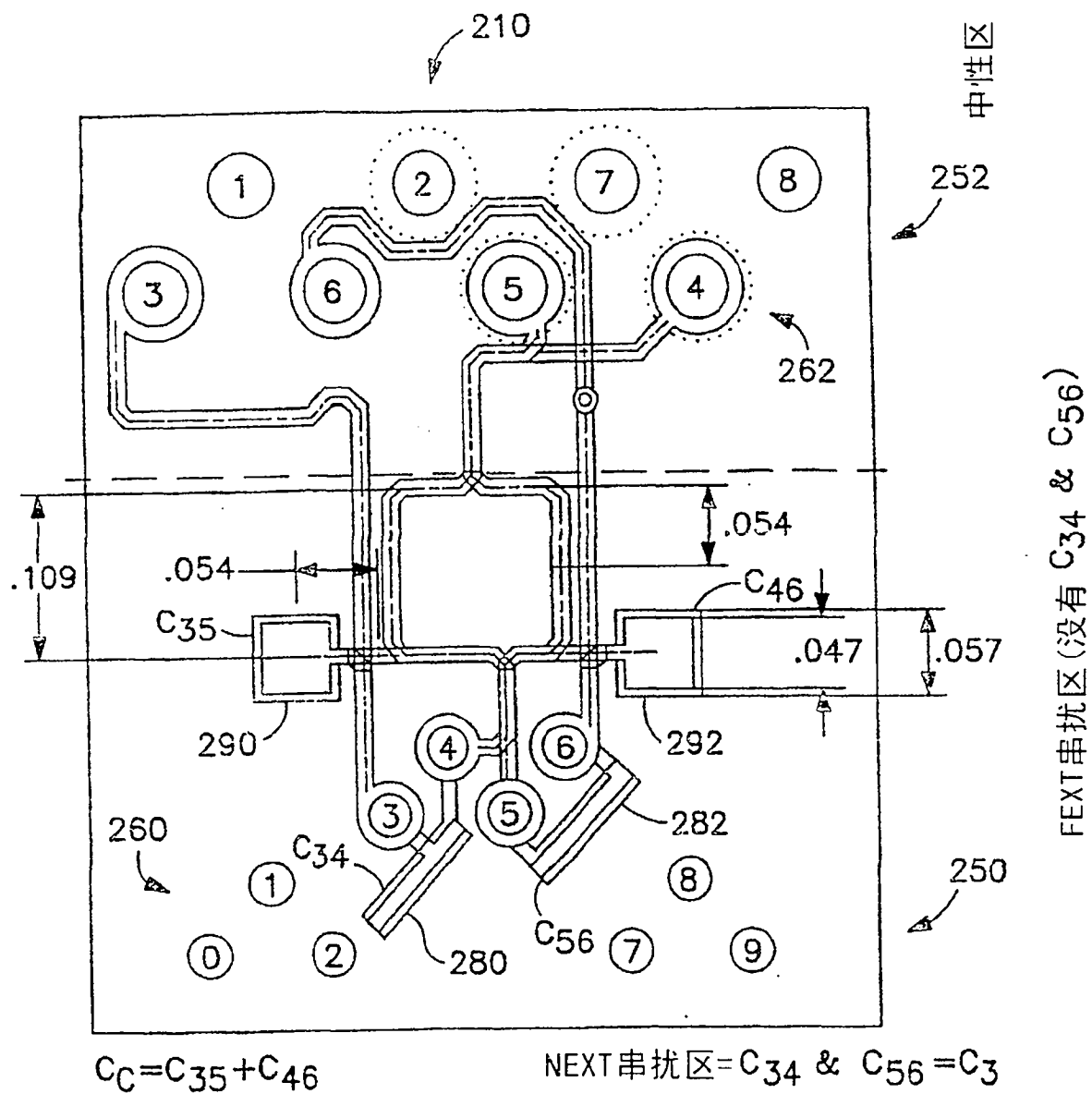


图 8

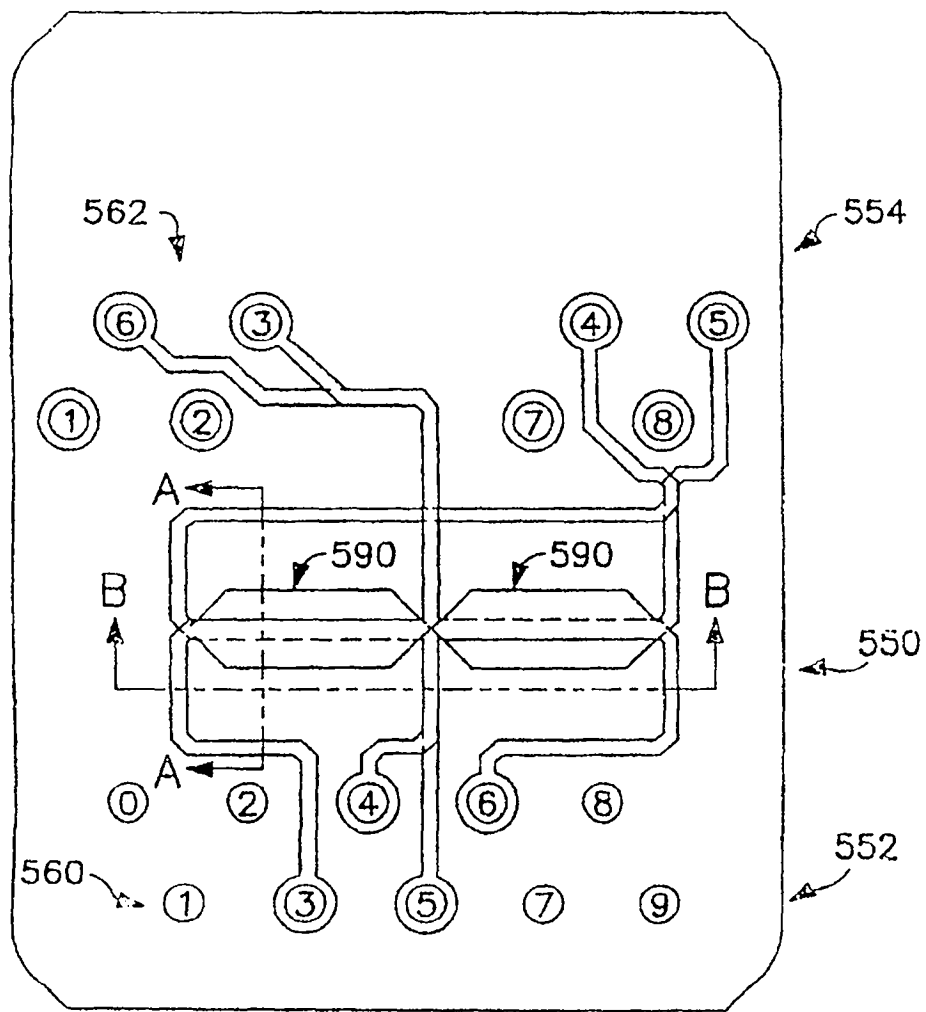


图 9

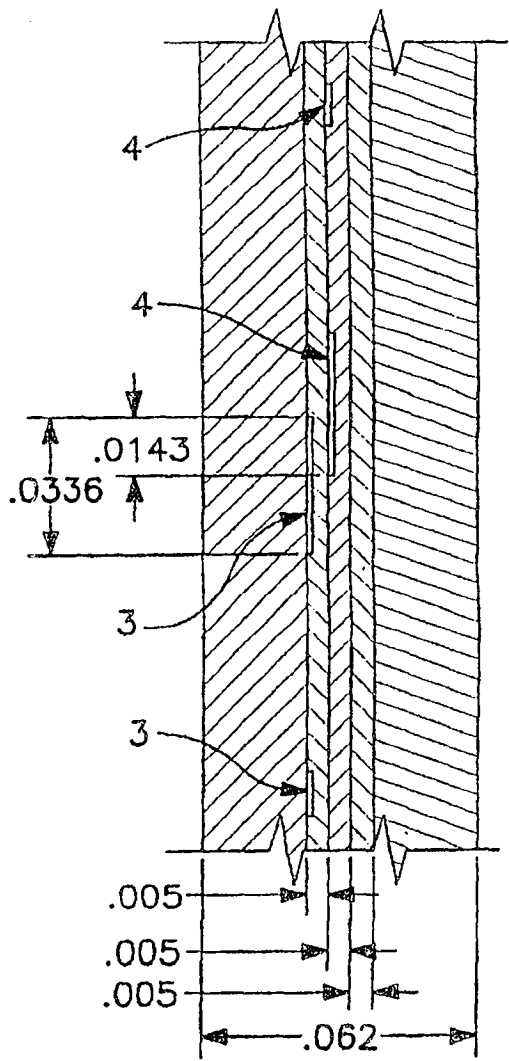
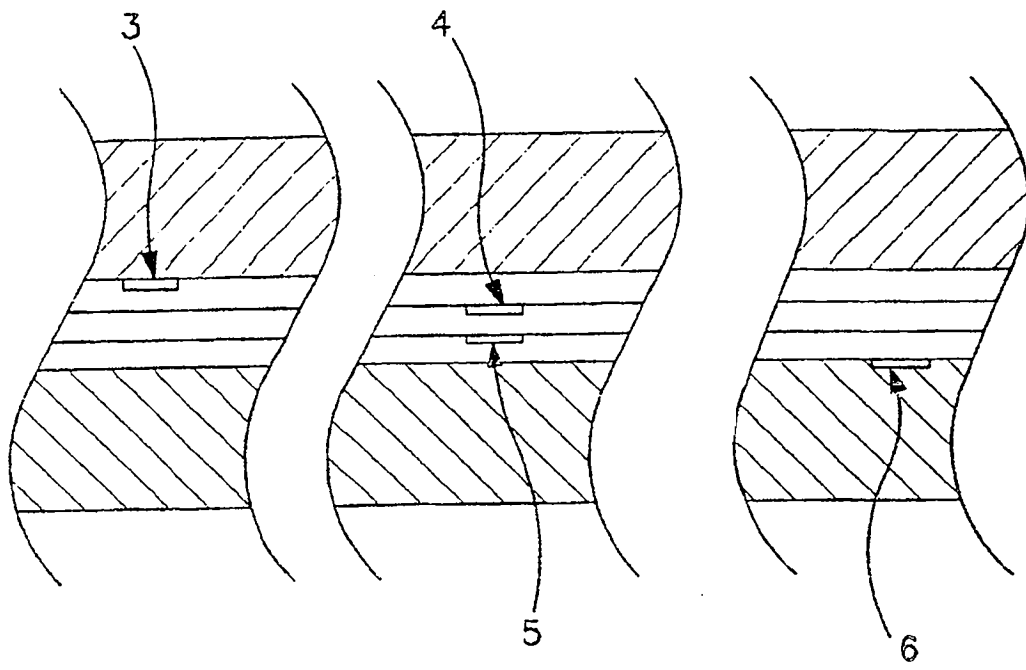


图 10



截面 B-B

图 11

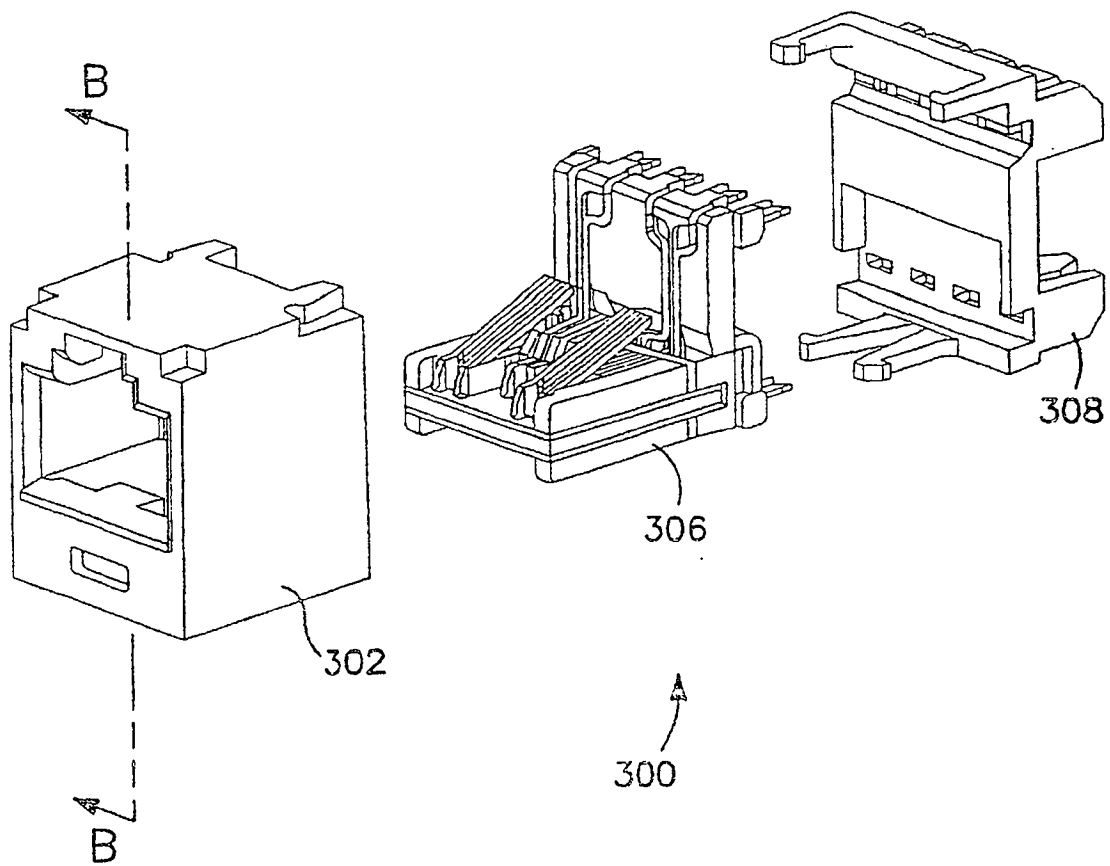


图 12

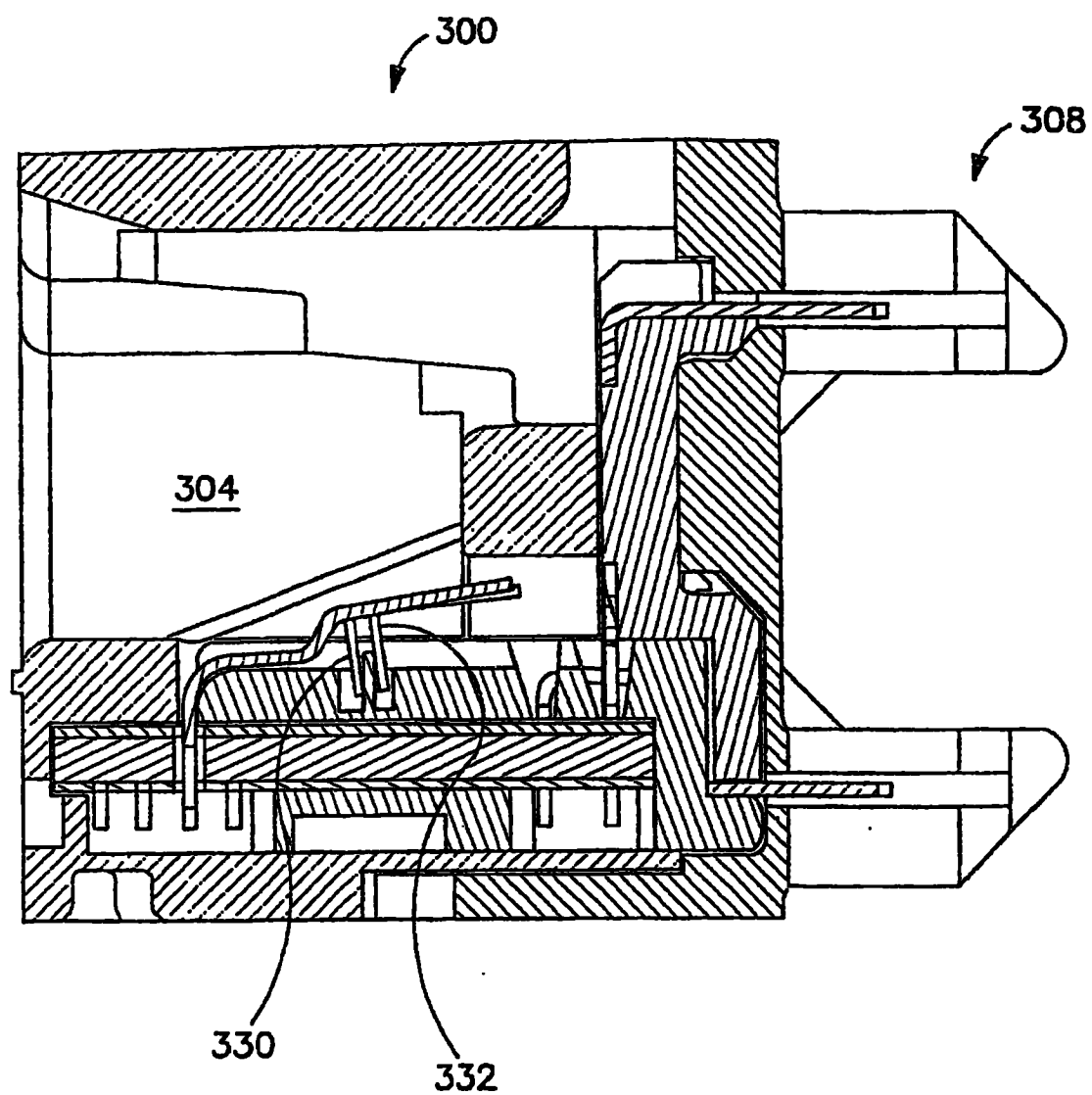


图 13

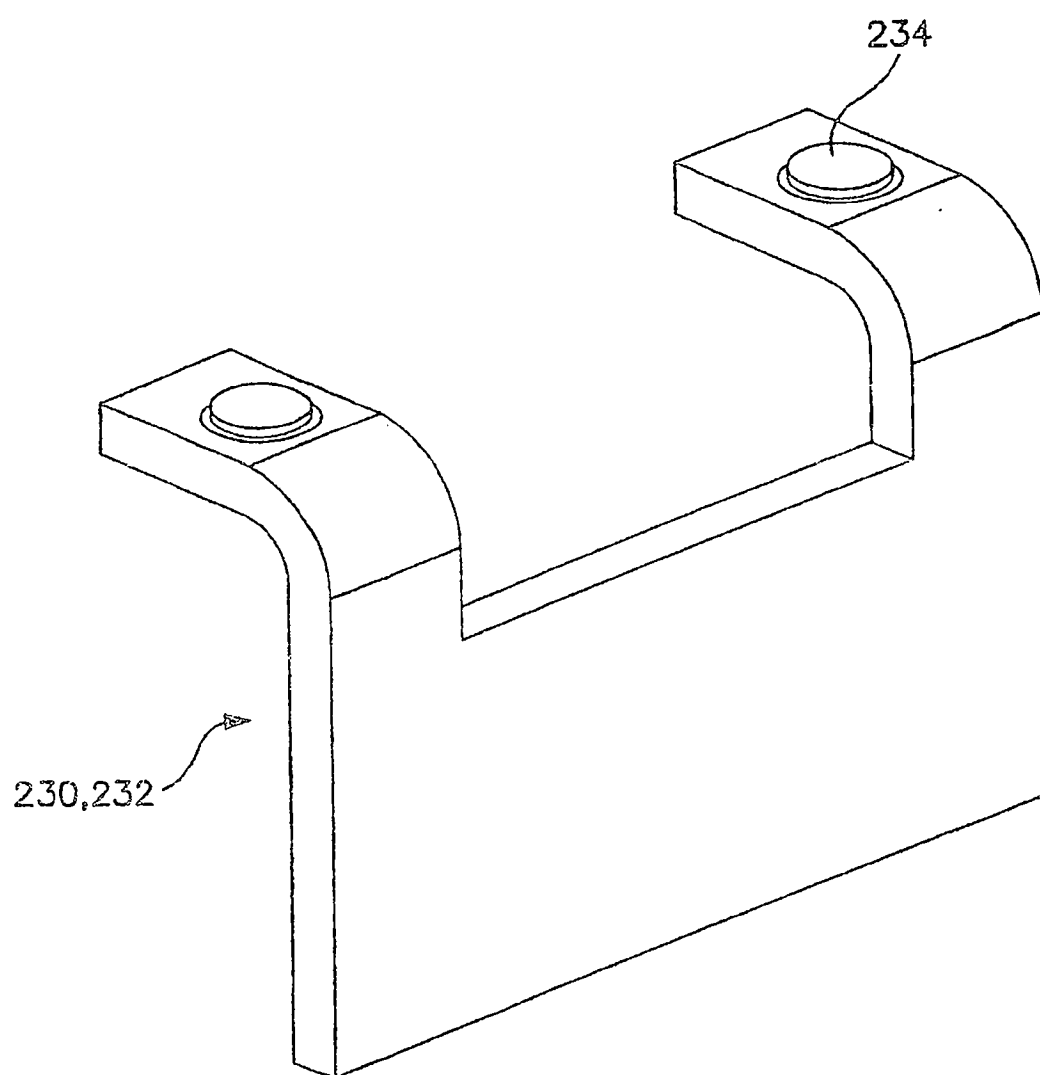


图 14

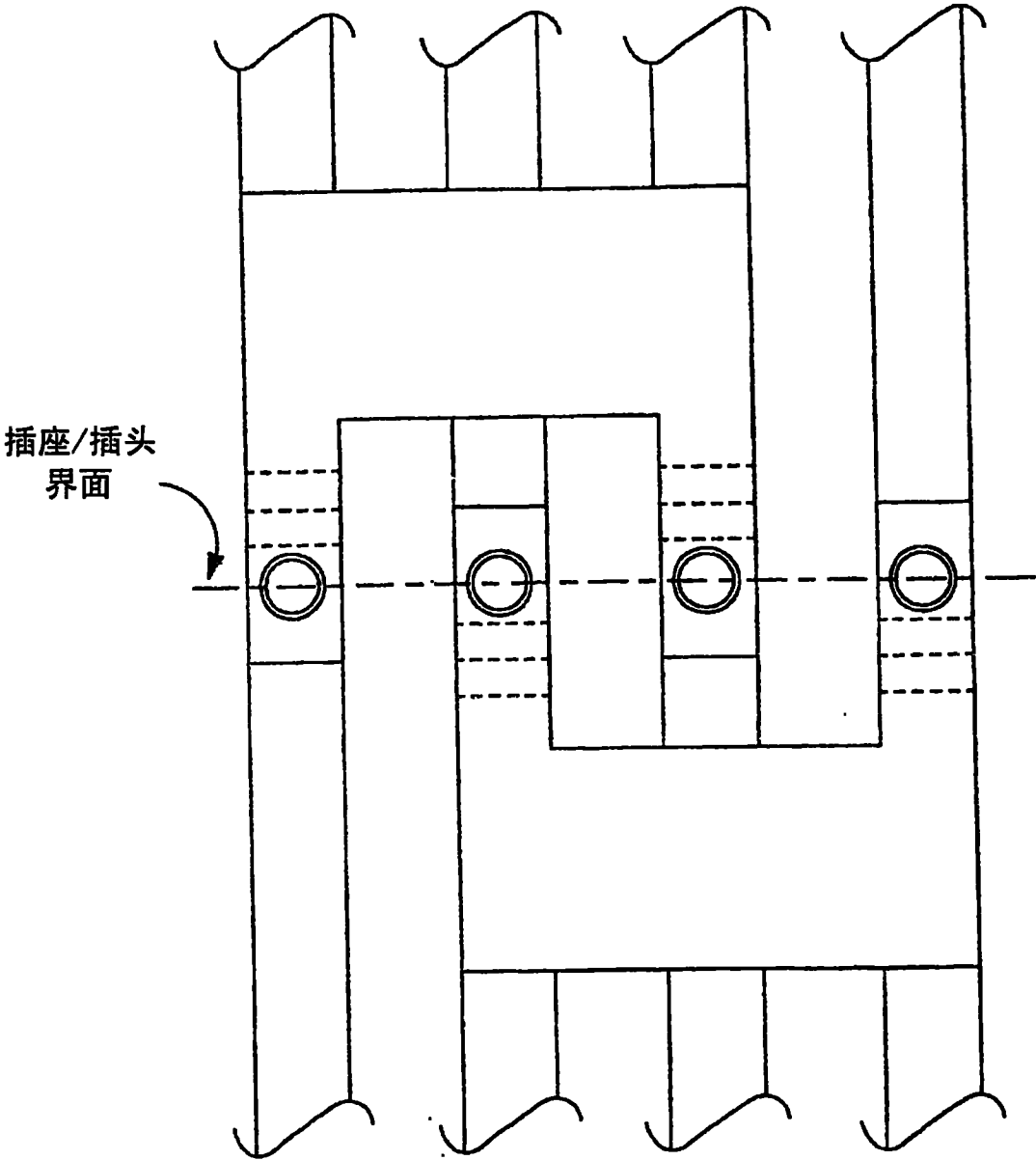


图 15

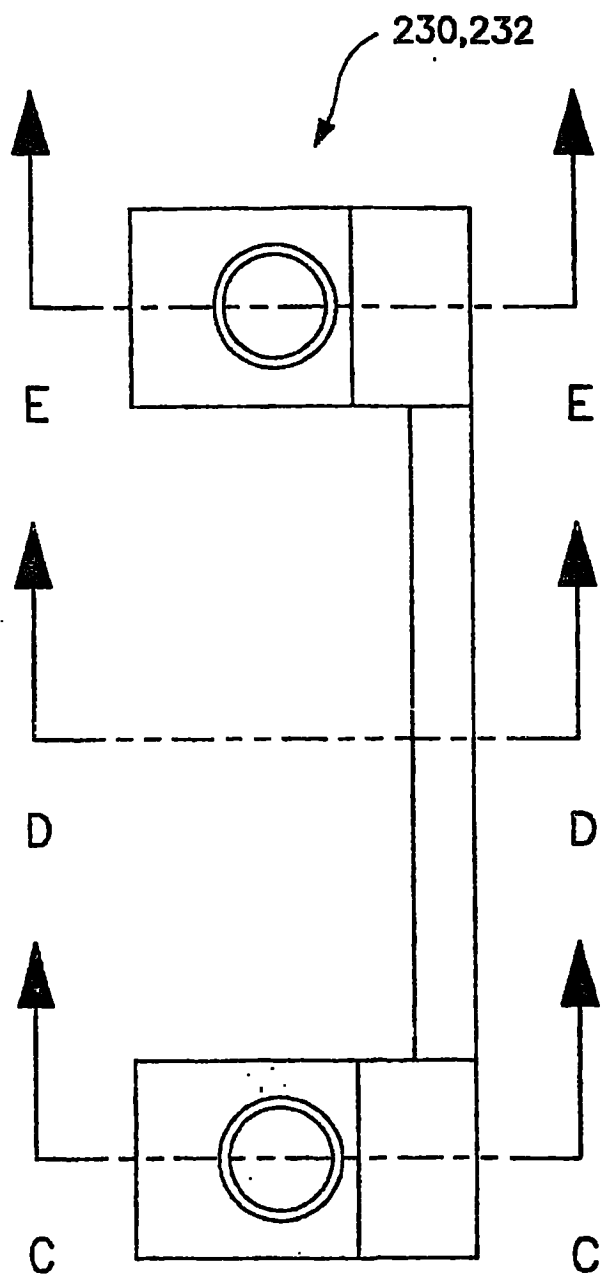
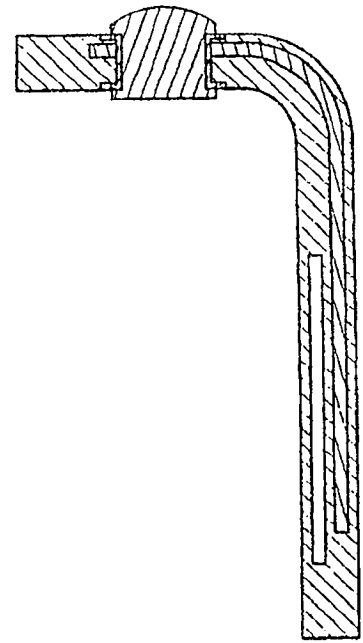
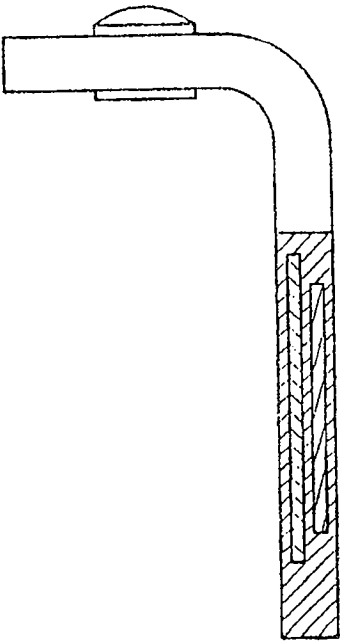


图 16



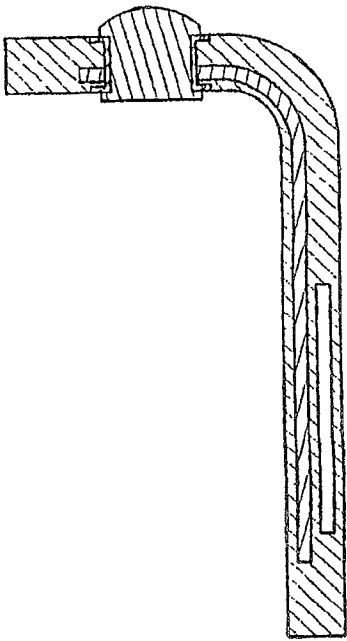
截面 C-C

图 17



截面 D--D

图 18



截面 E-E

图 19

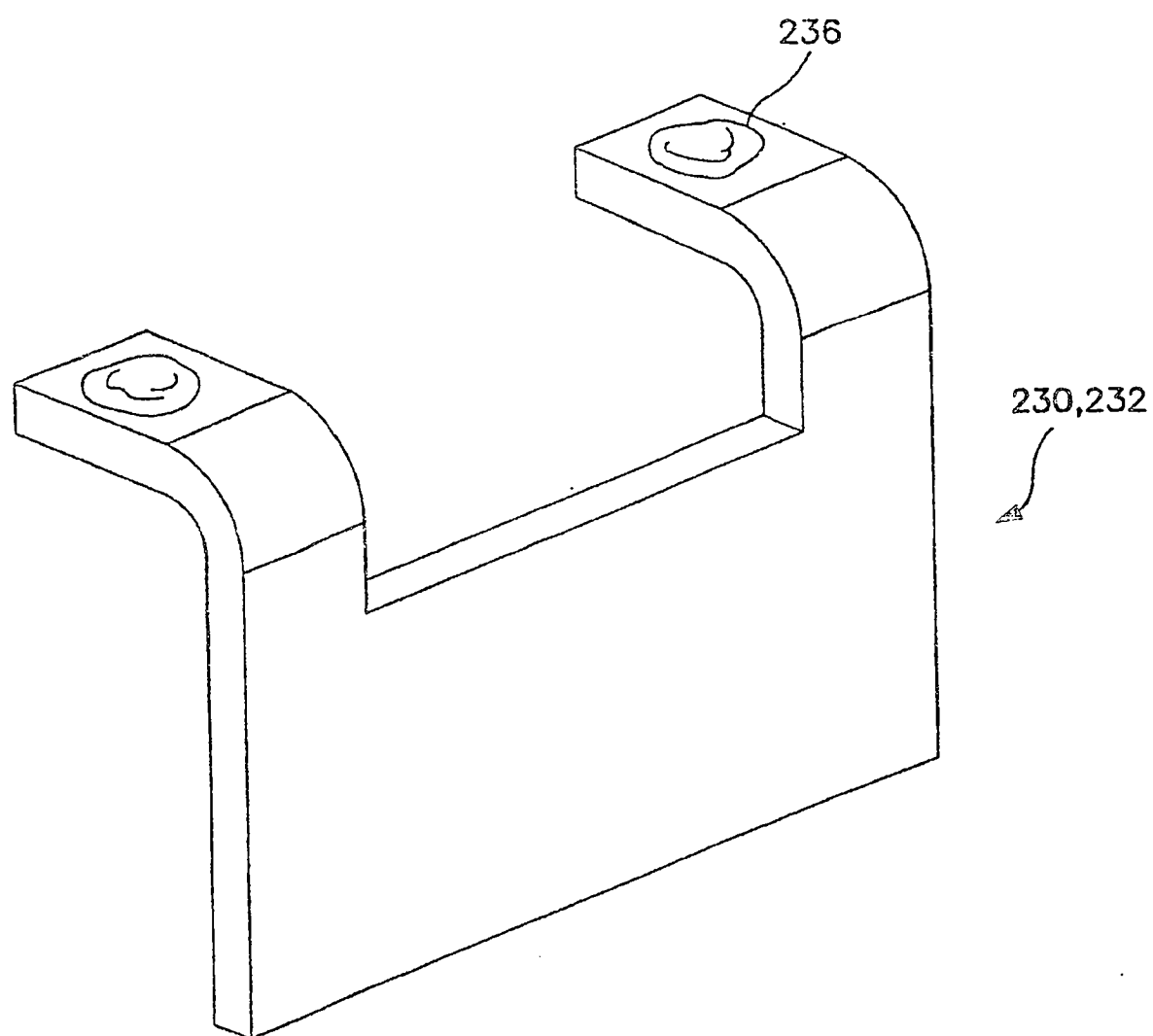


图 20

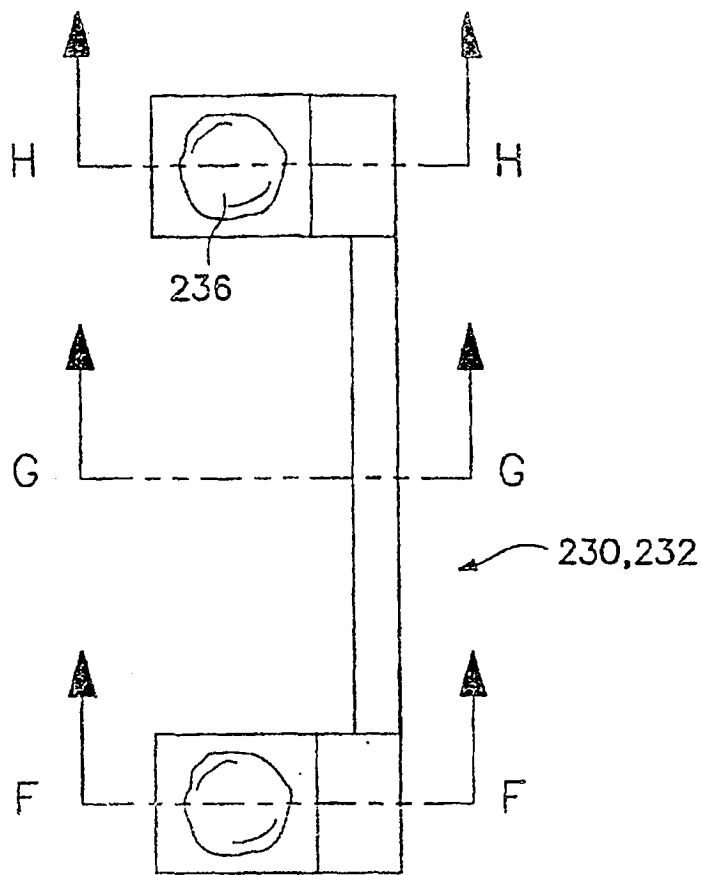


图 21

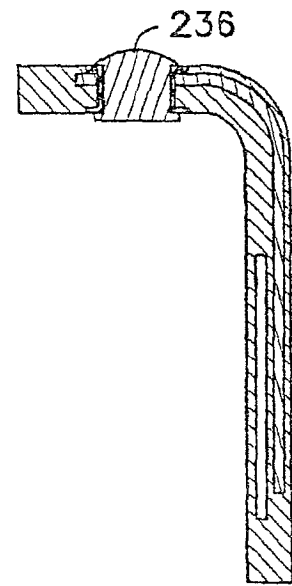


图 22

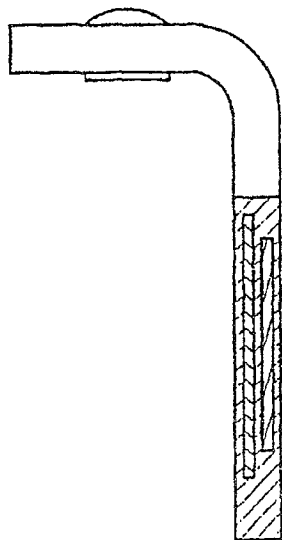


图 23

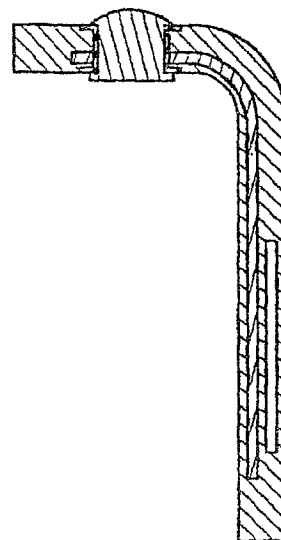


图 24

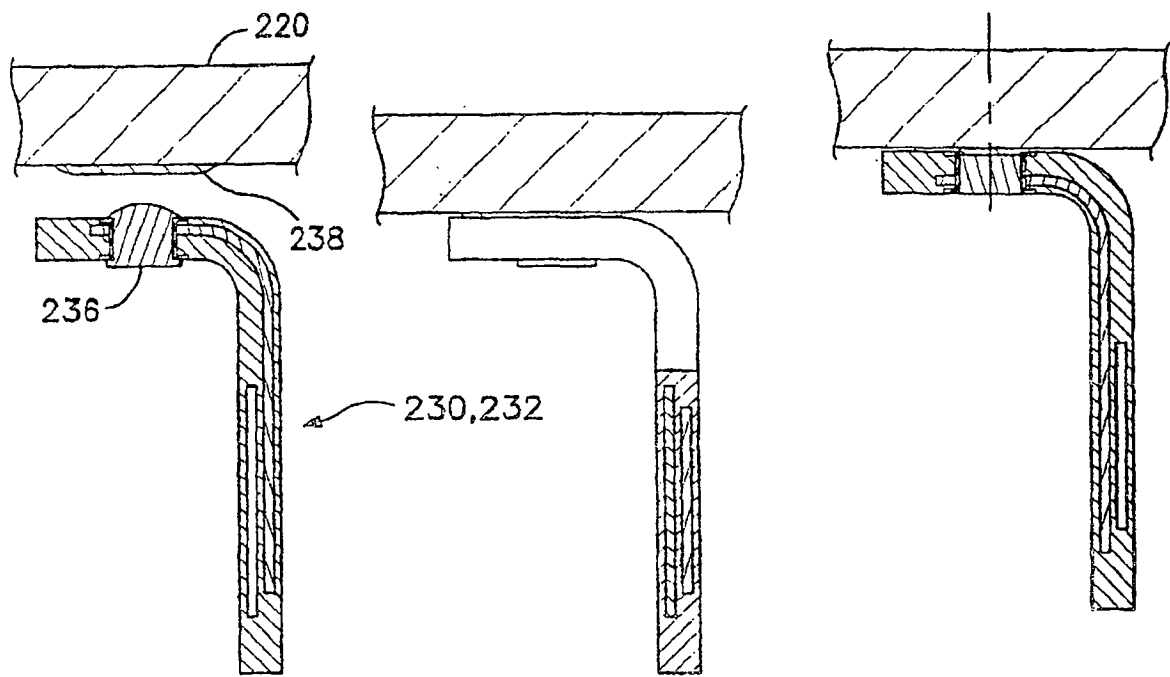


图 27

图 25

图 26

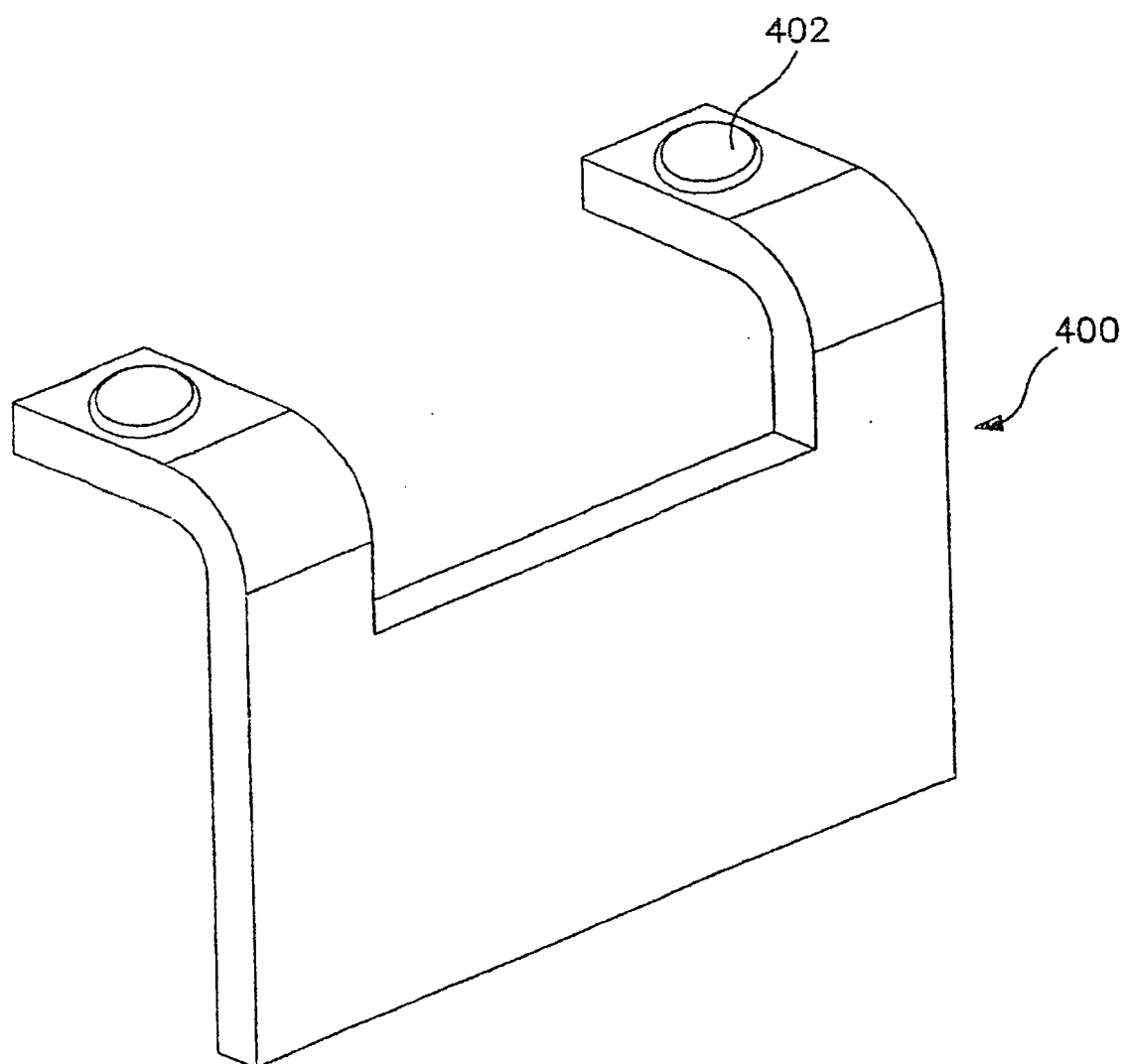


图 28

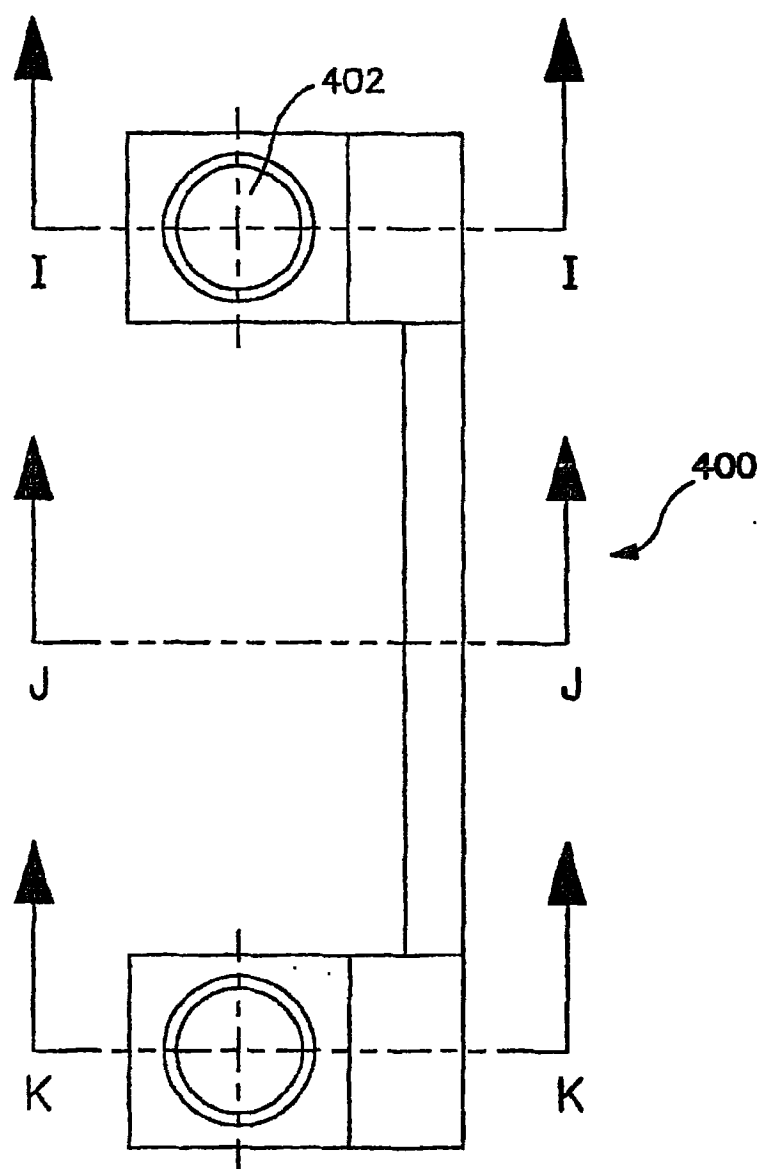
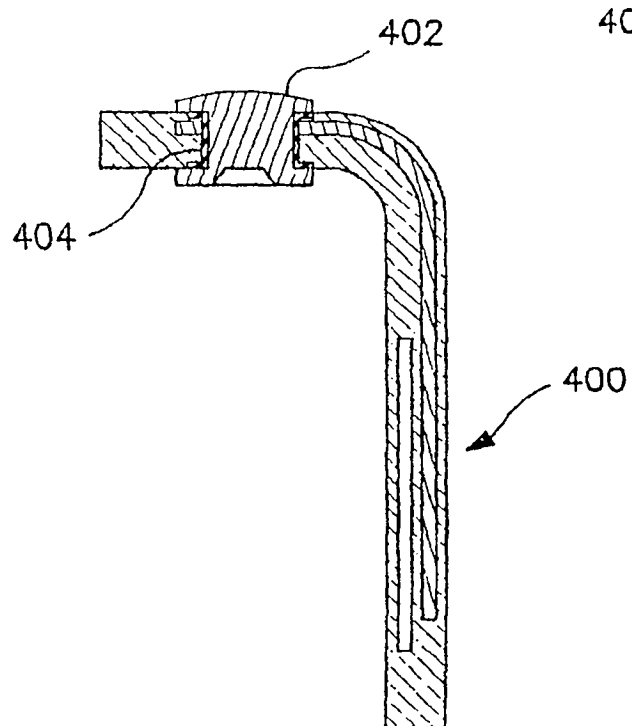
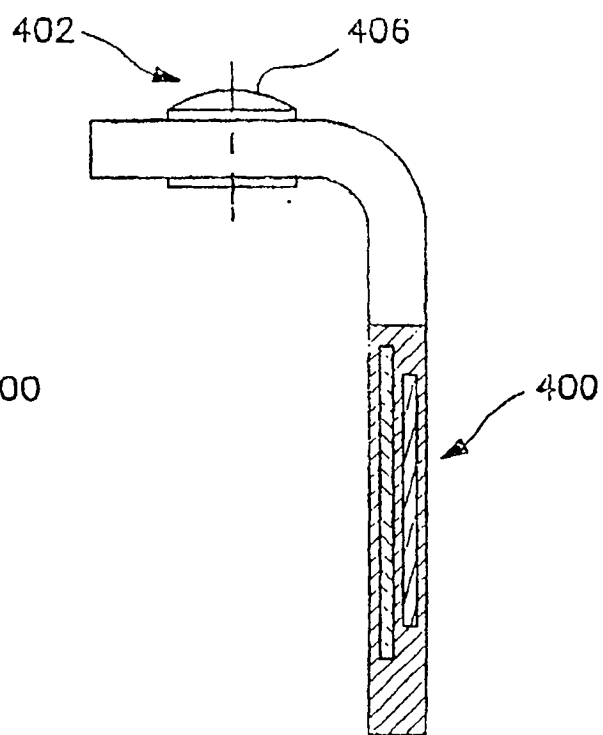


图 29



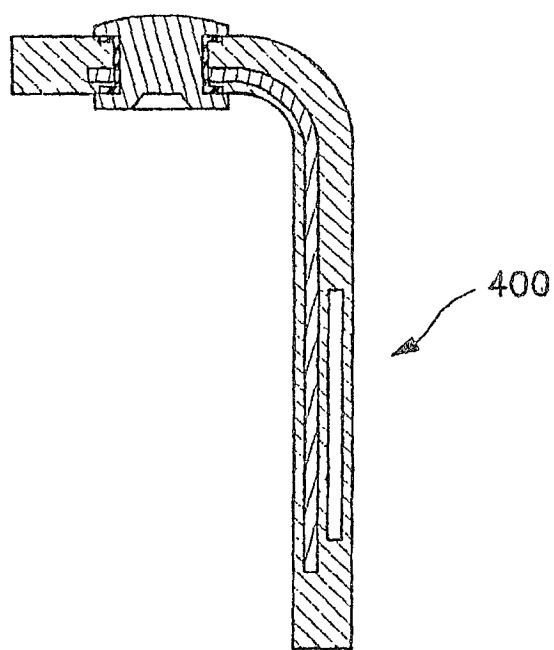
I-I

图 30



J-J

图 31



K-K

图 32

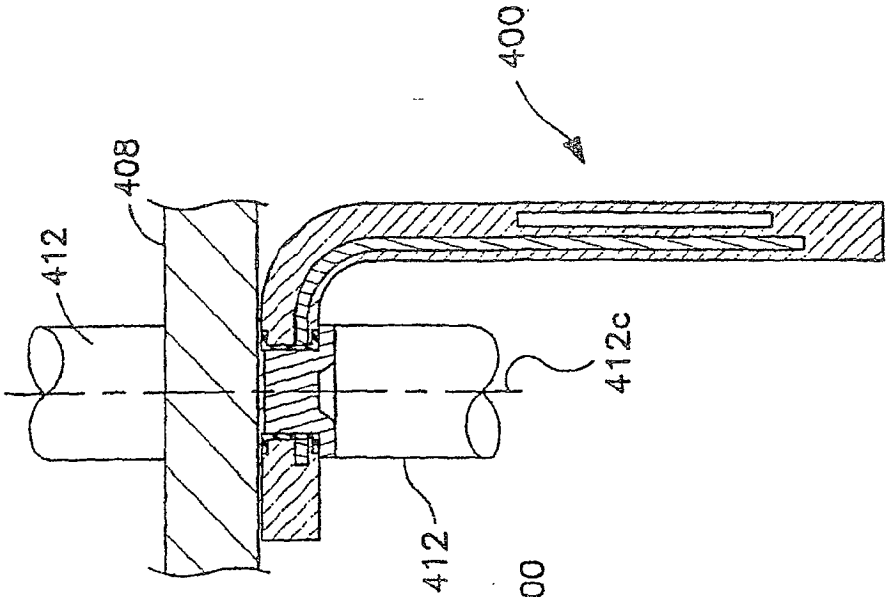


图 33

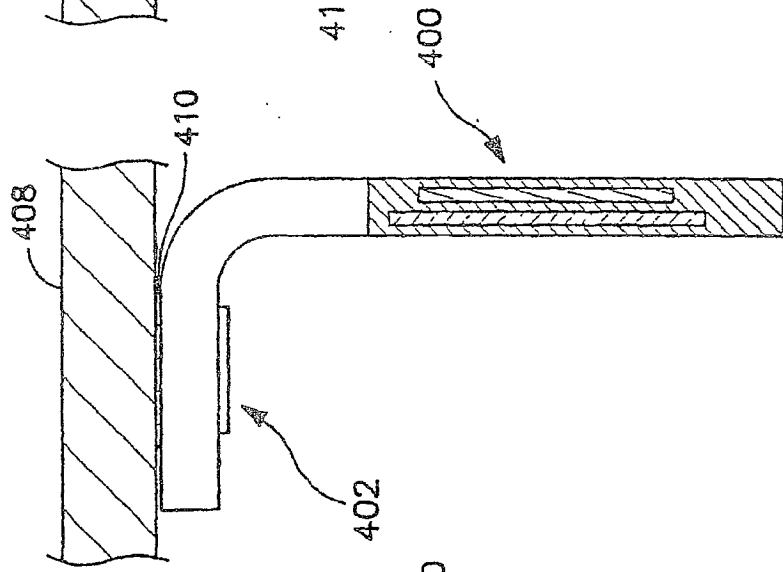


图 34

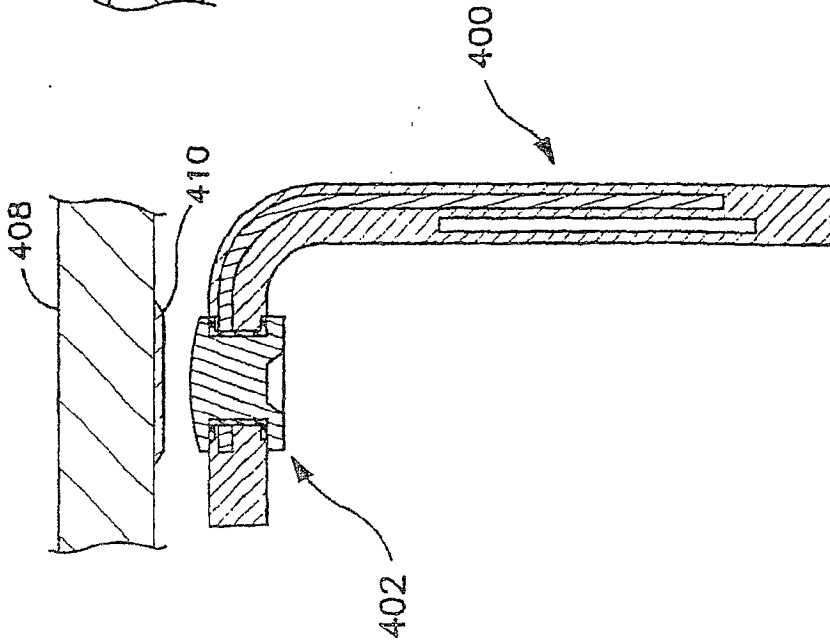


图 35

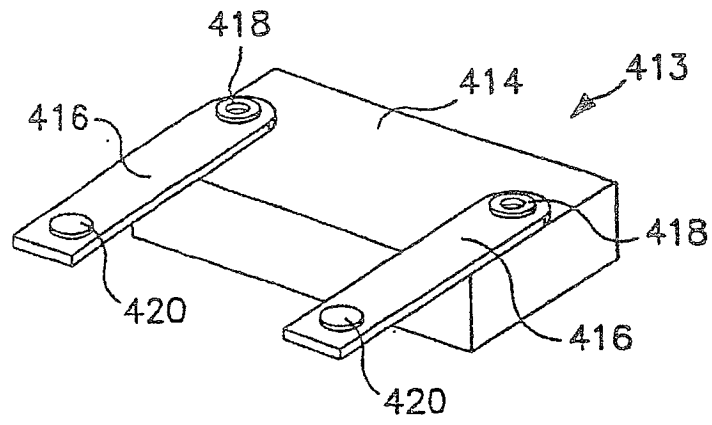


图 36

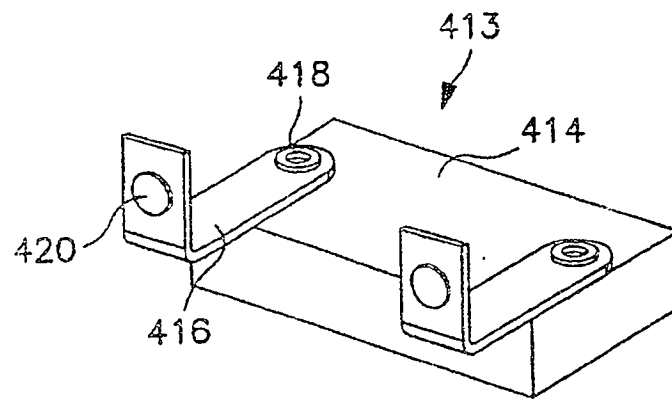


图 37

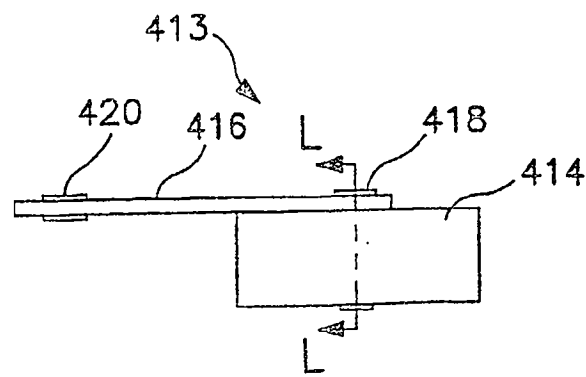


图 38

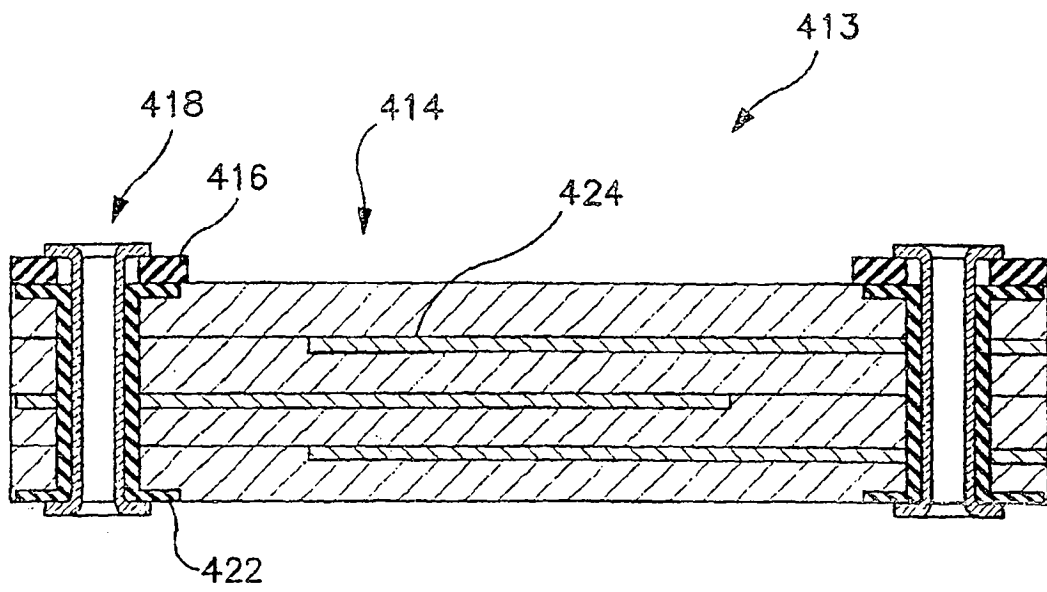


图 39

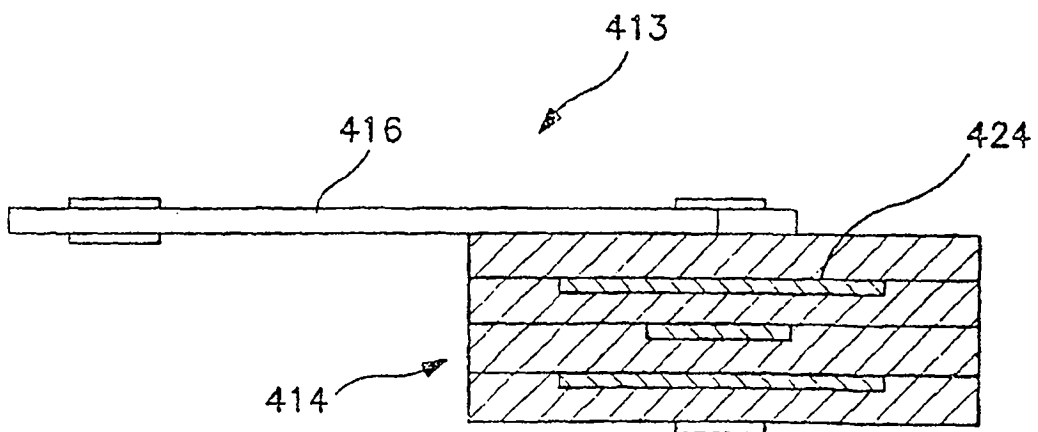


图 40

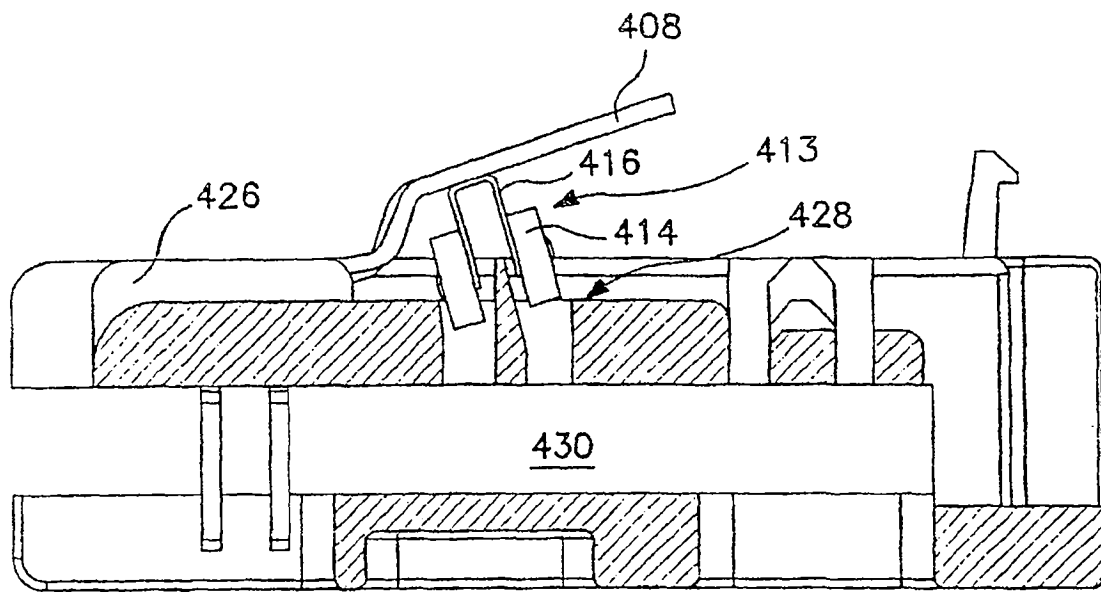


图 41

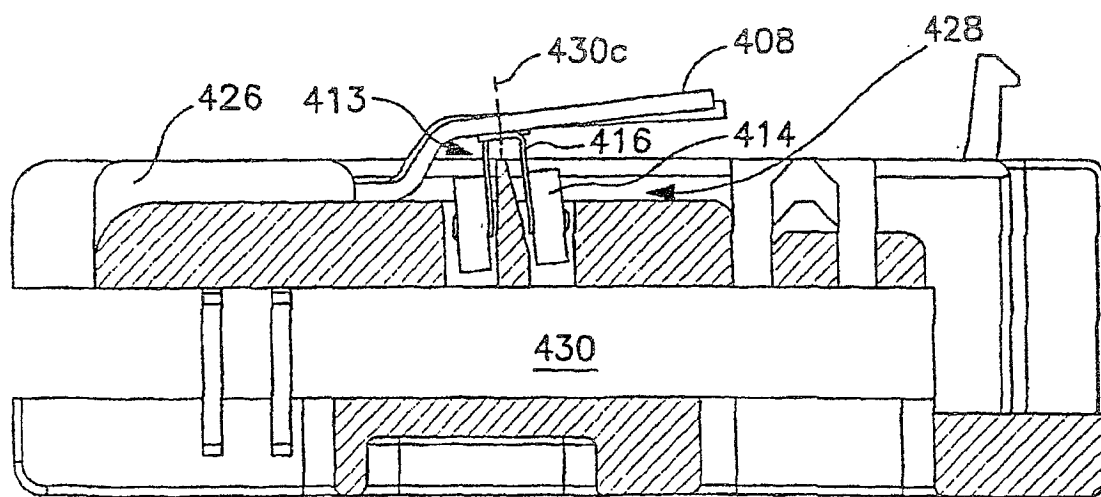


图 42

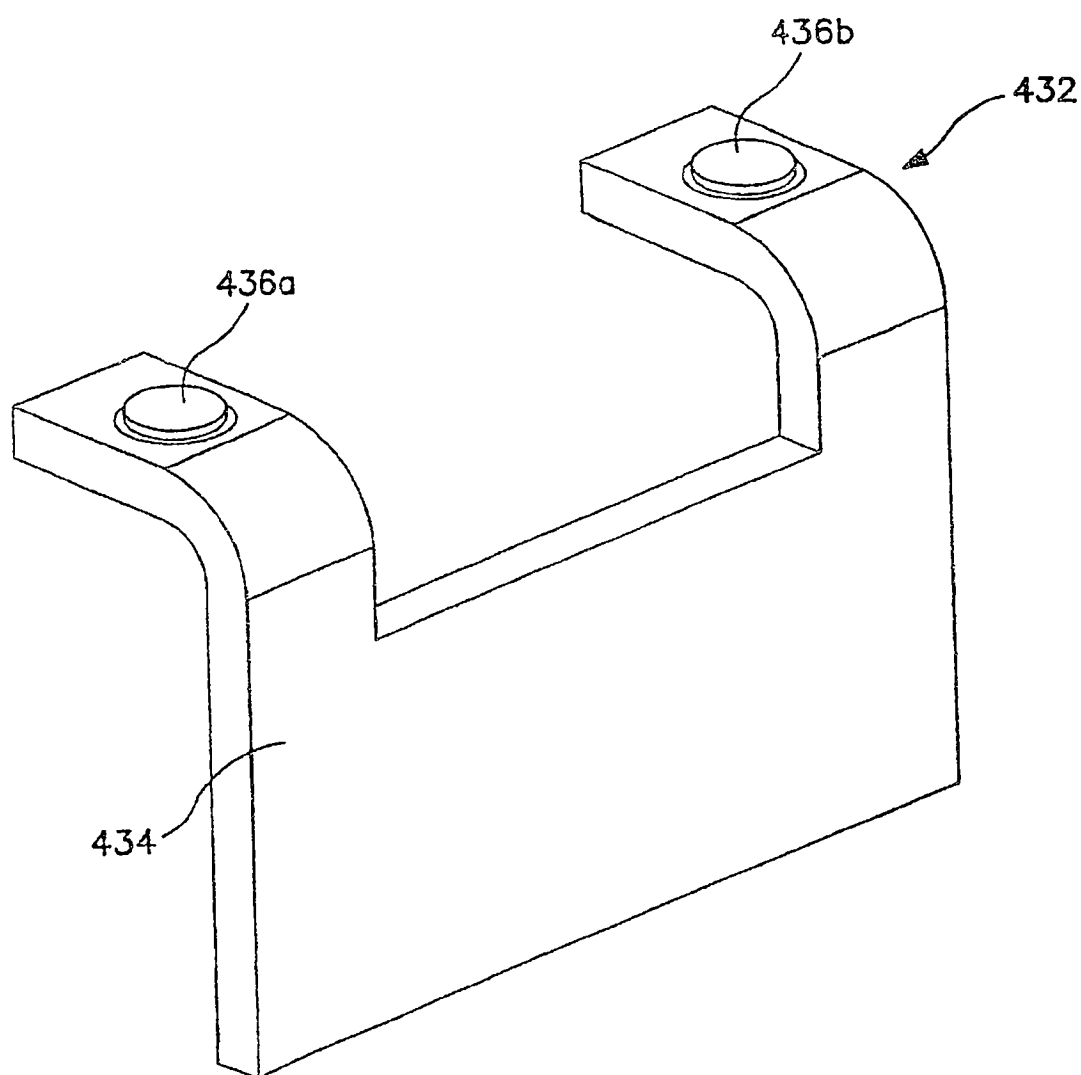


图 43

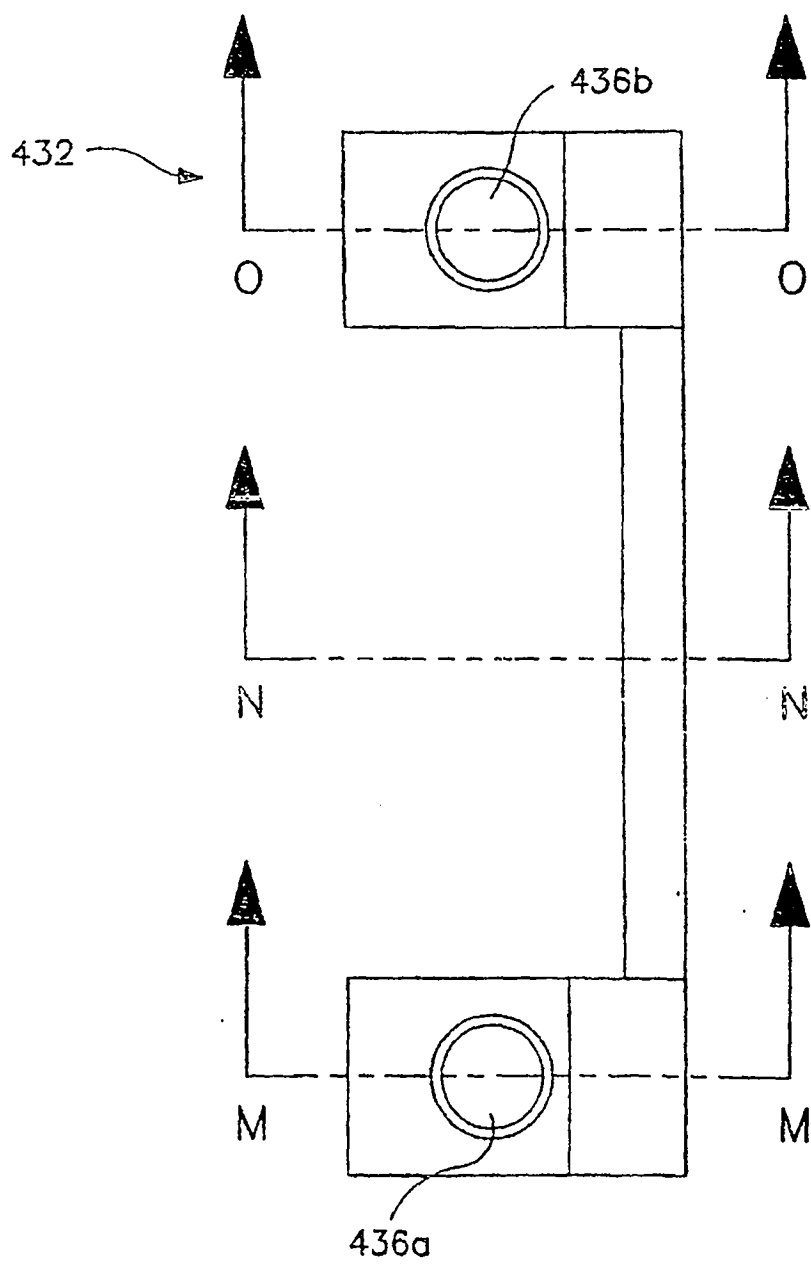
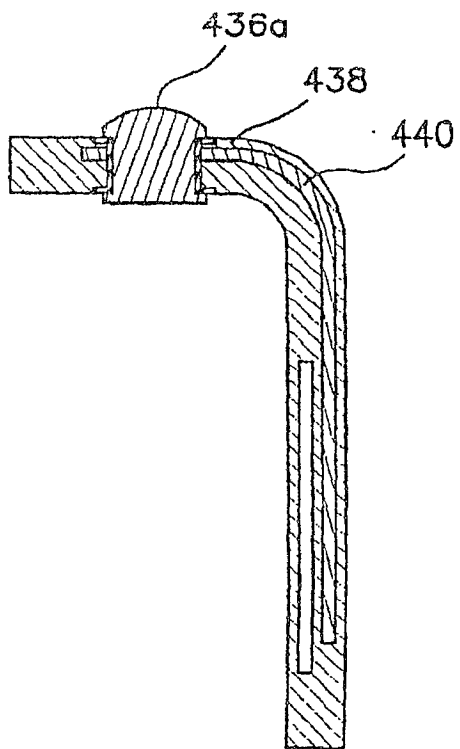
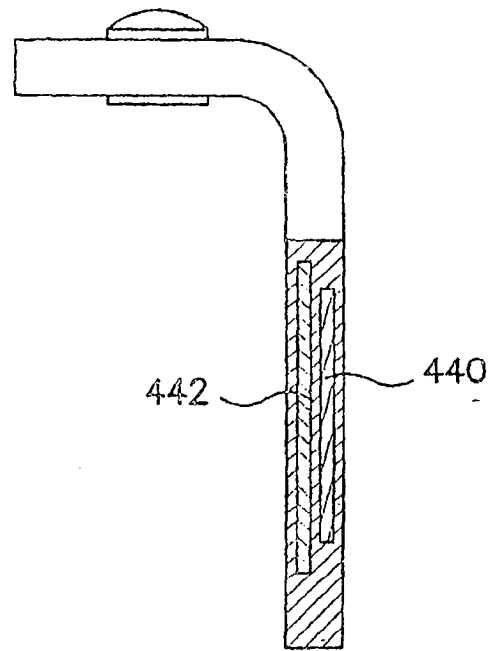


图 44



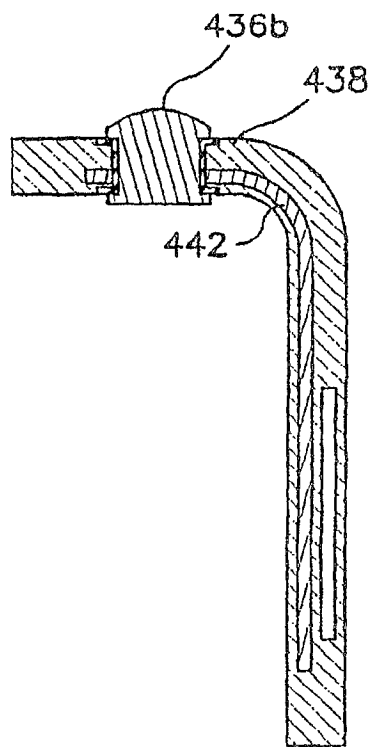
截面 M-M

图 45



截面 N-N

图 46



截面 0-0

图 47

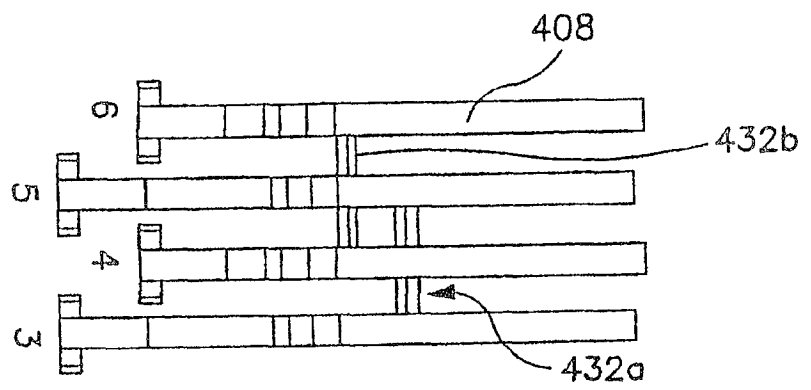


图 48

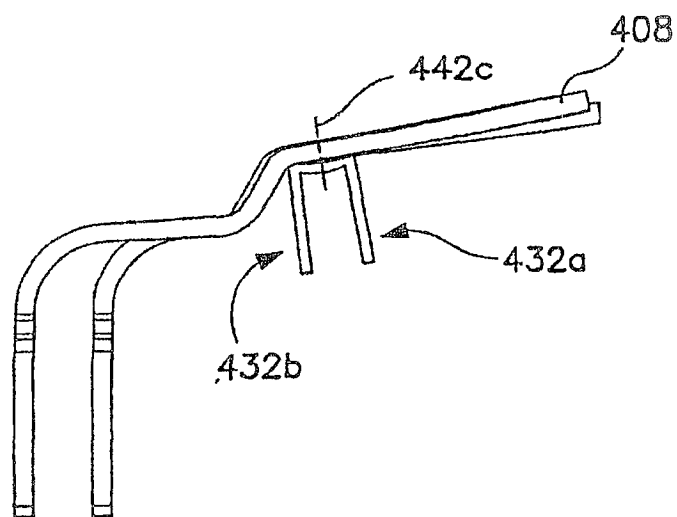


图 49

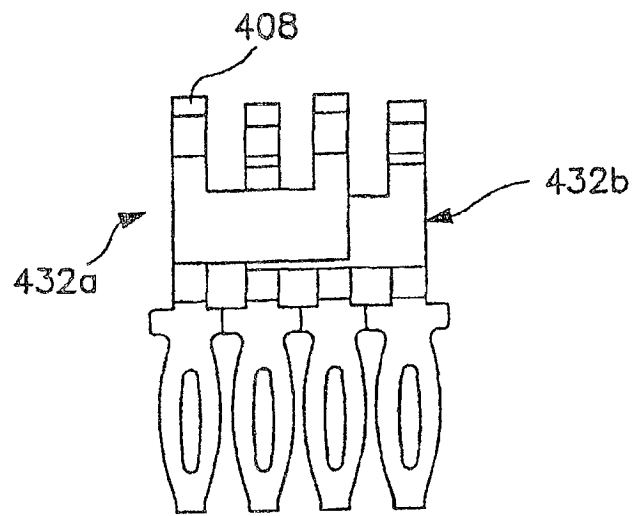


图 50

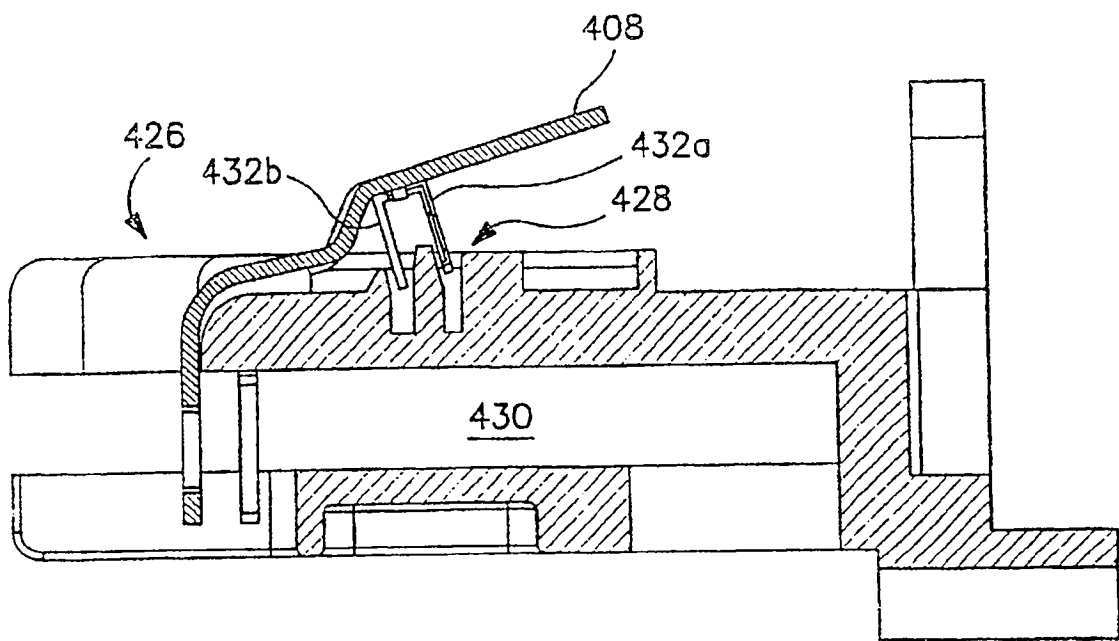


图 51

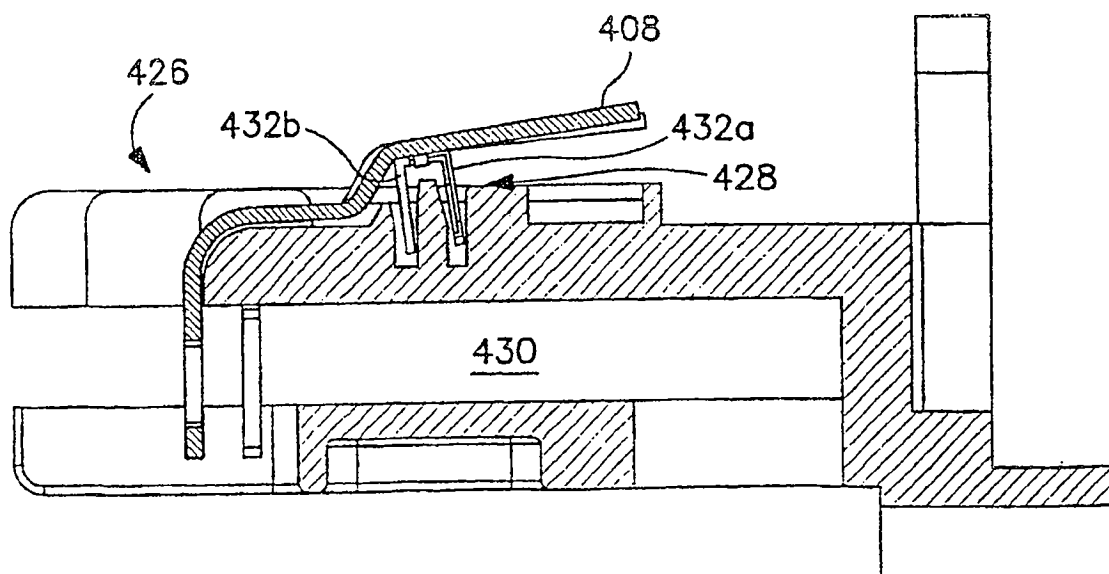


图 52

图 53a

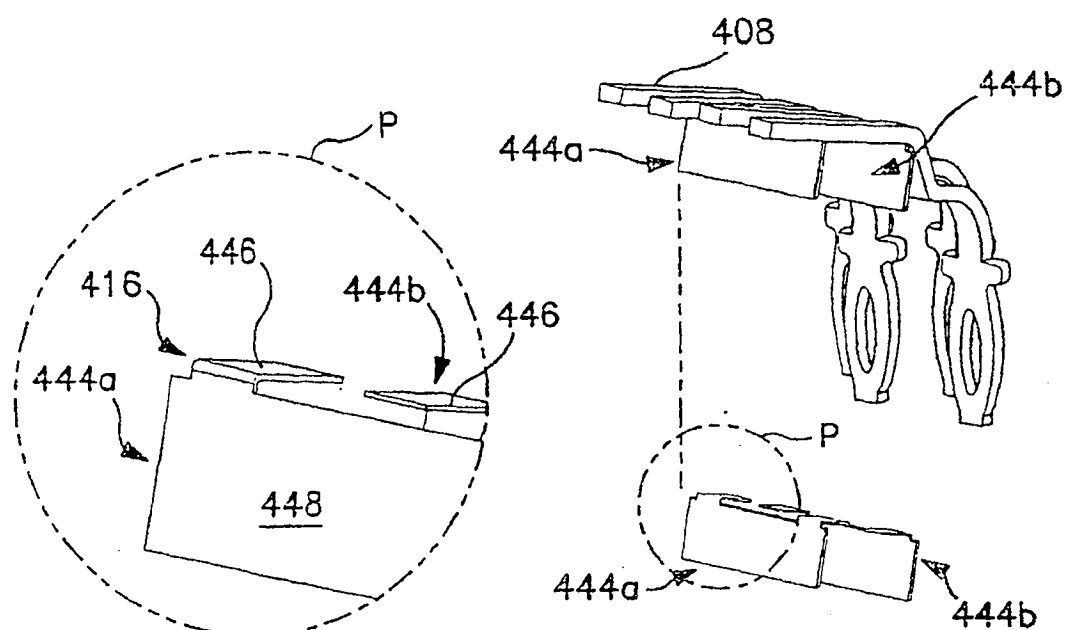


图 54

图 53b

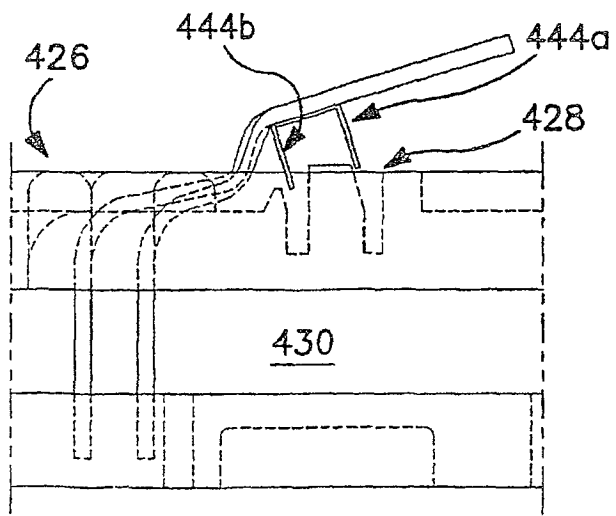


图 55

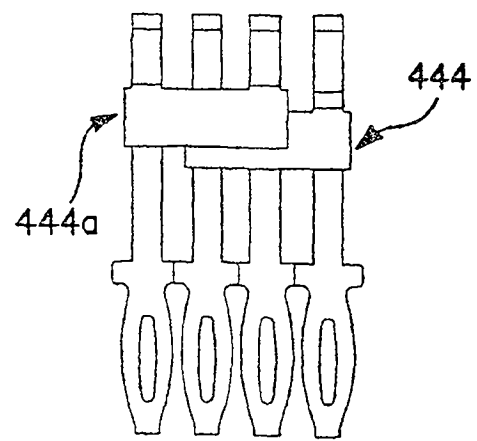


图 56

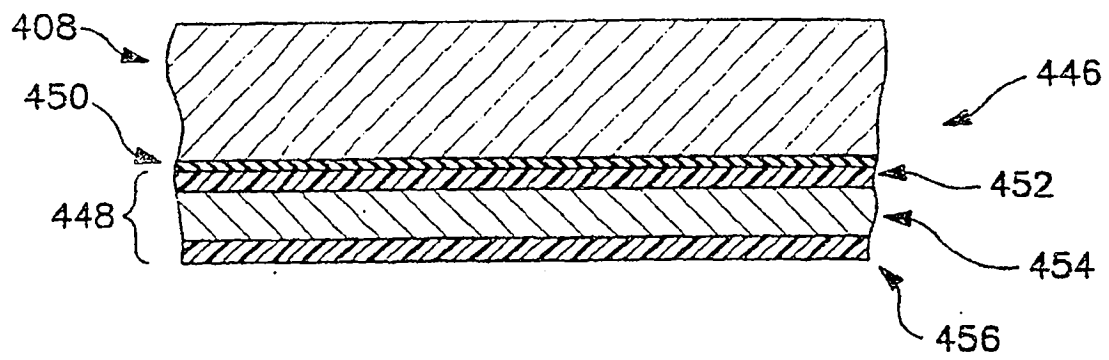


图 57

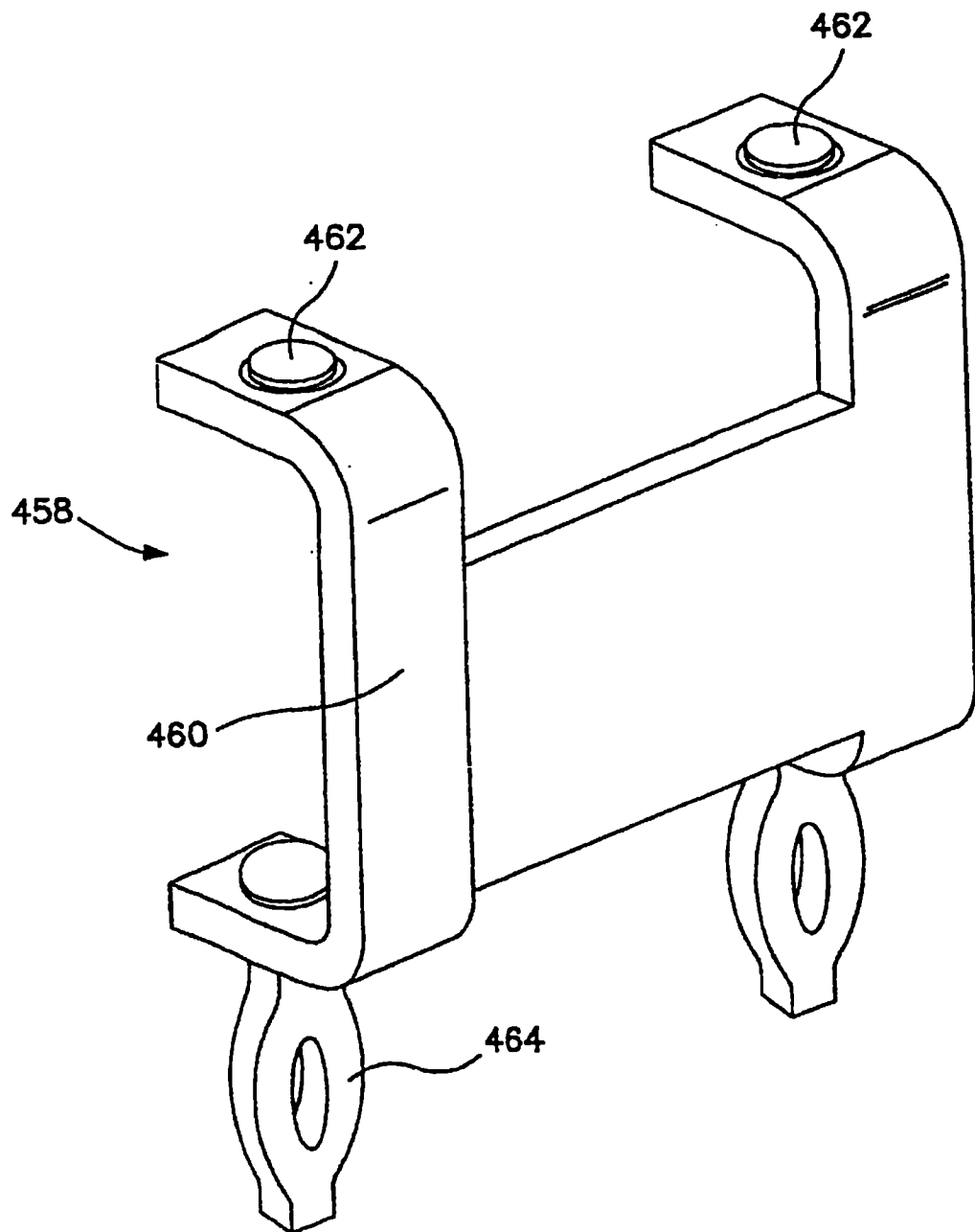


图 58

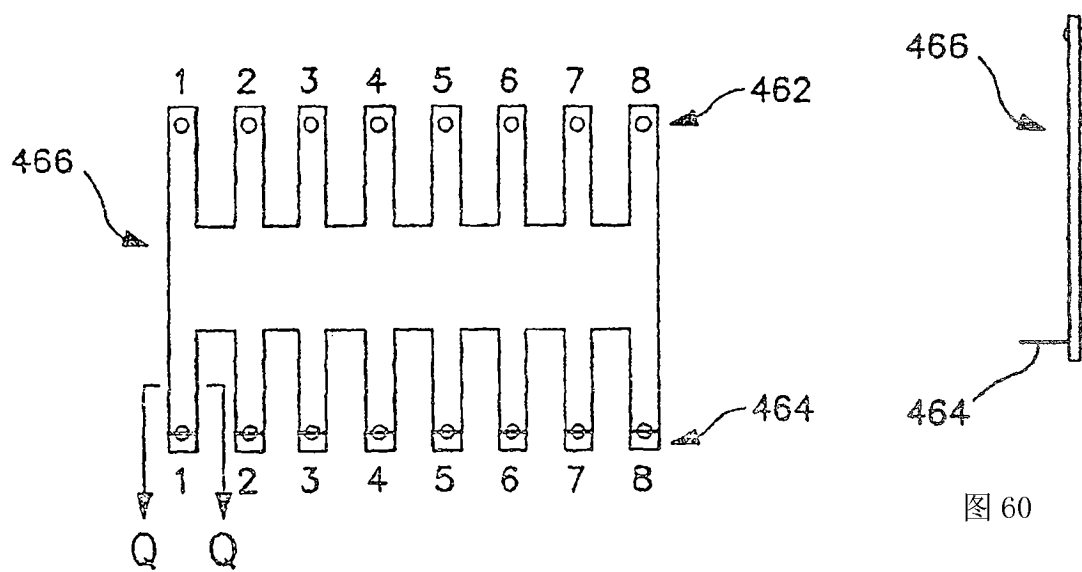


图 60

图 59

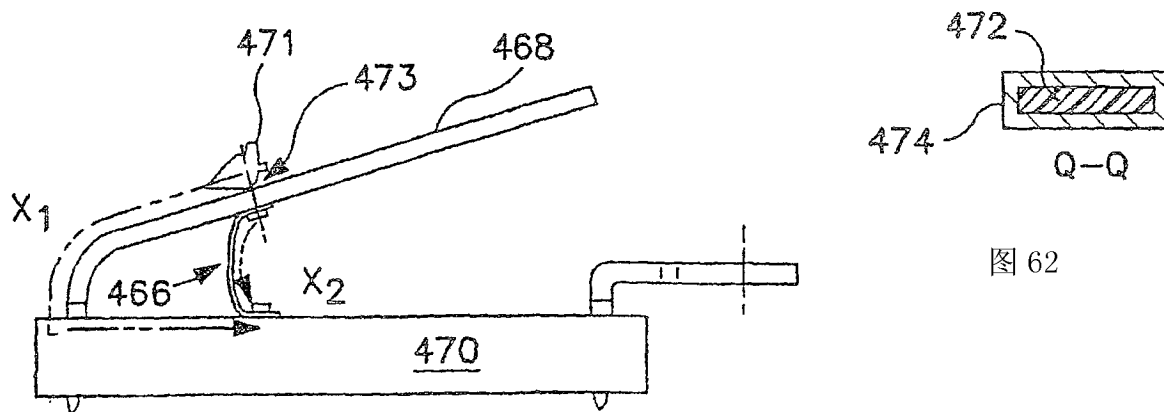
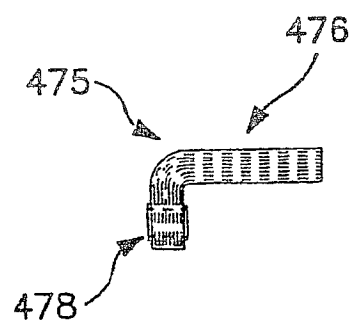
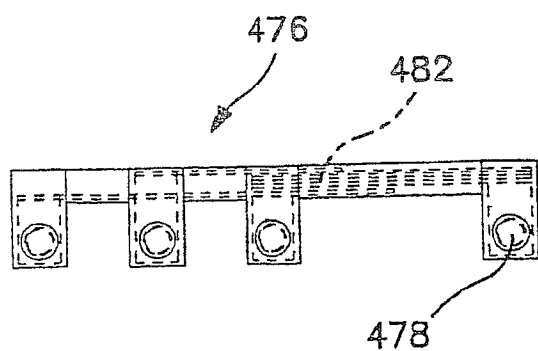
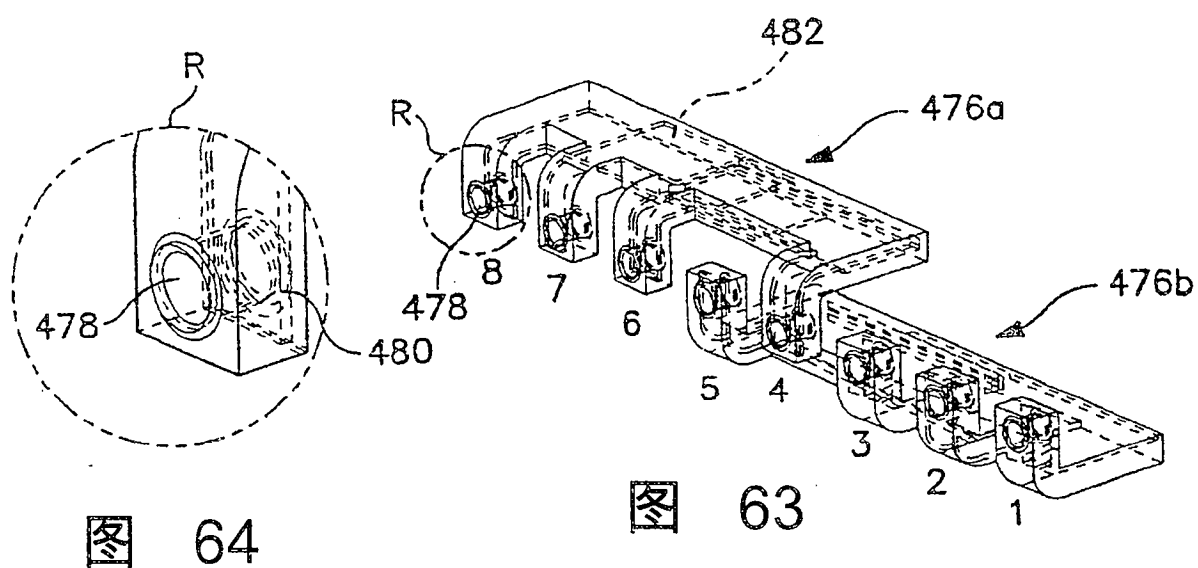


图 62

图 61



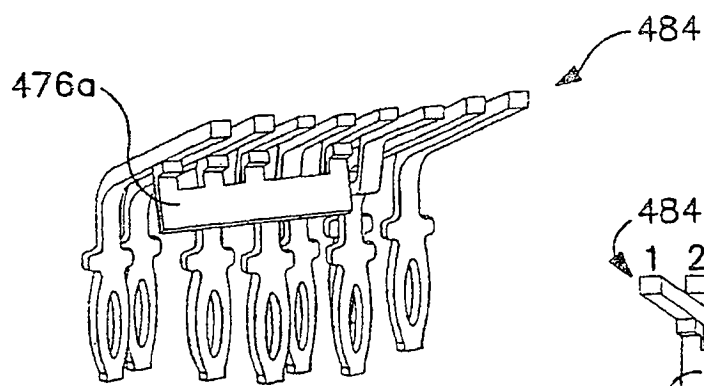


图 67

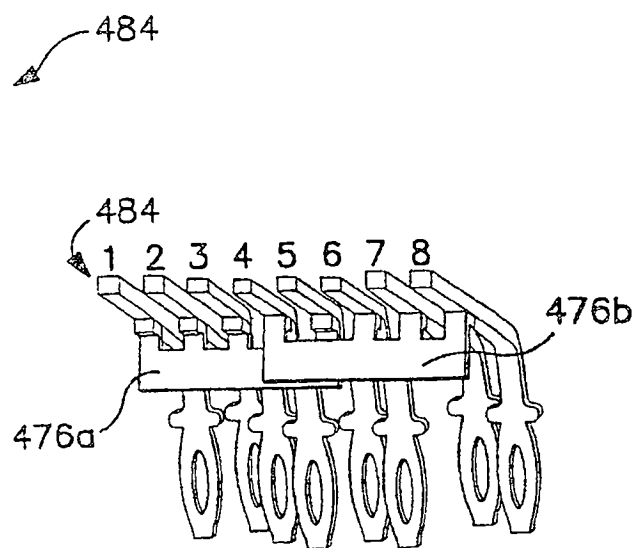


图 68

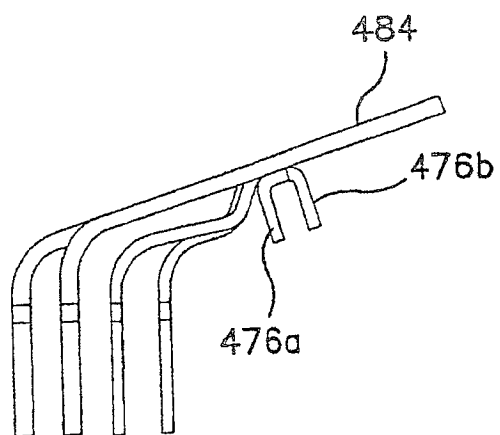


图 69

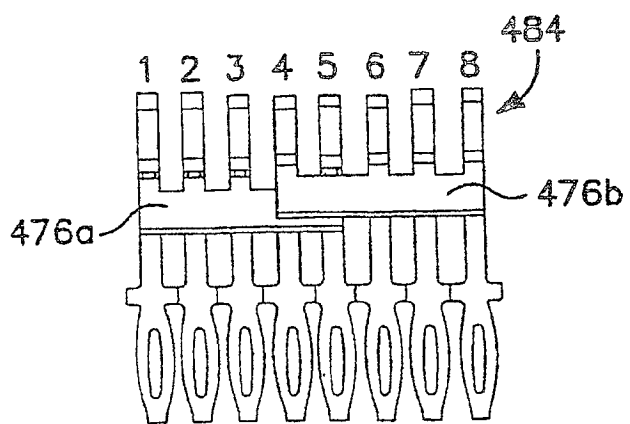


图 70

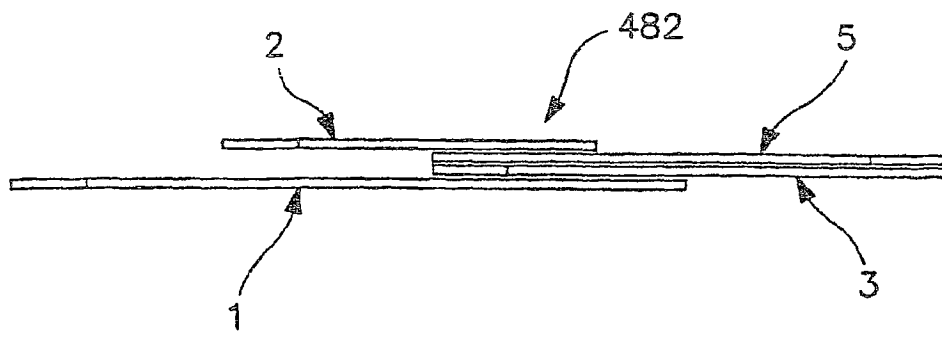


图 71

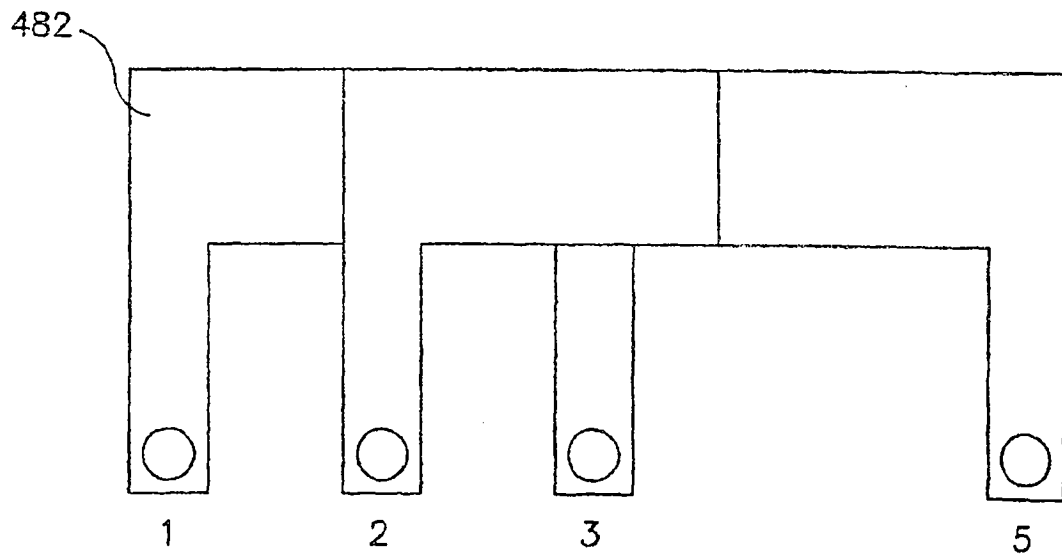


图 72

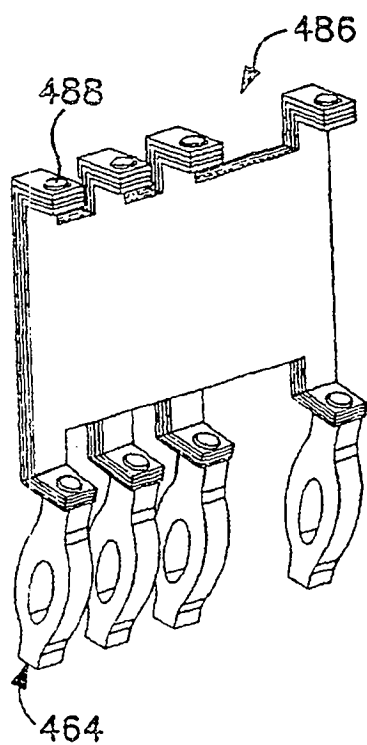


图 73

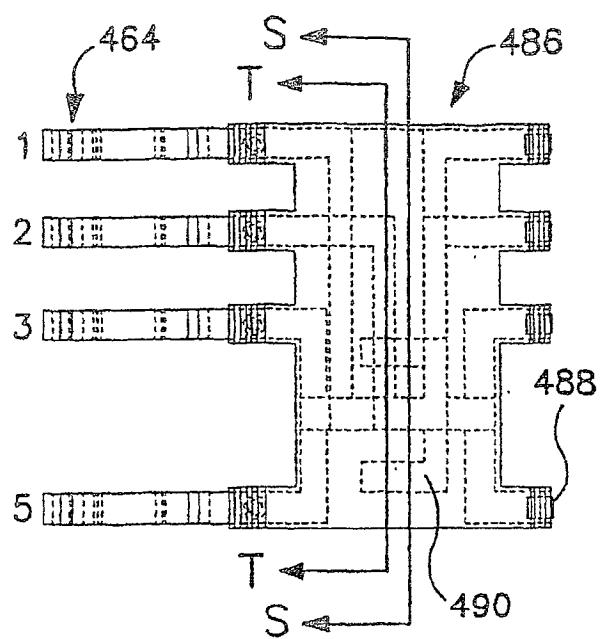
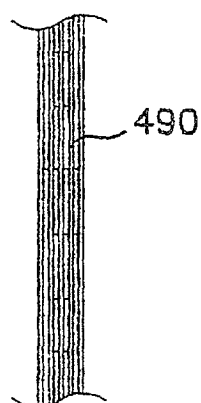


图 74



截面 S-S

图 75



截面 T-T

图 76

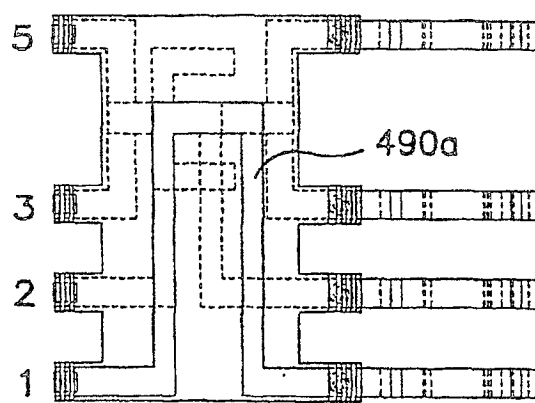


图 77

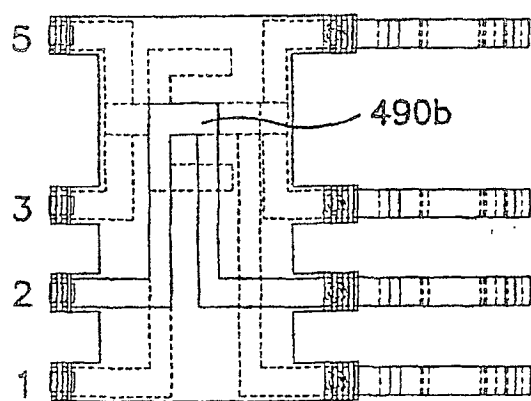


图 78

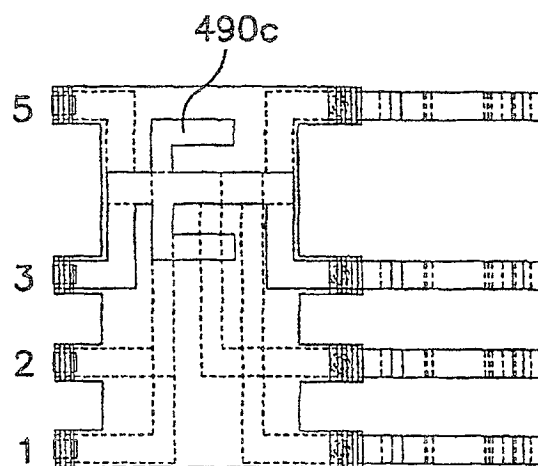


图 79

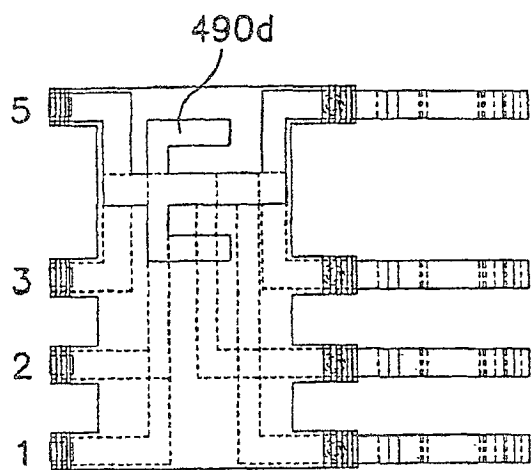


图 80

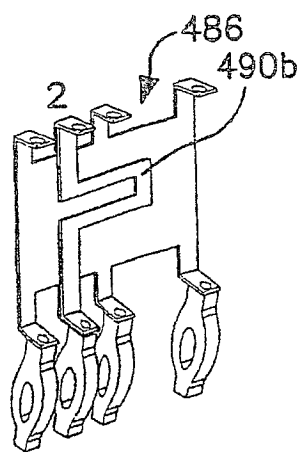


图 81

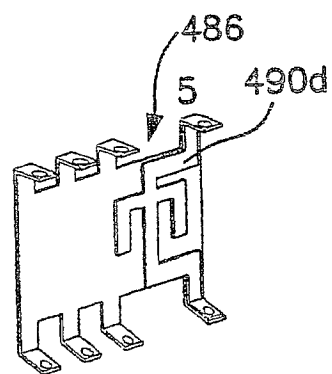


图 82

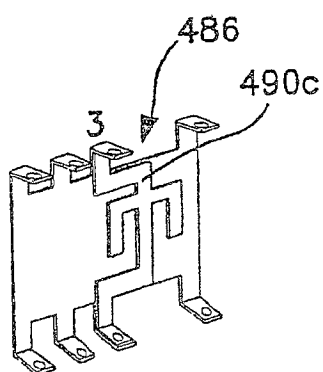


图 83

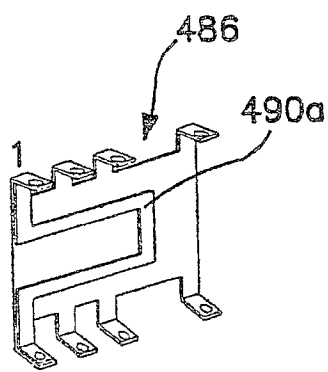


图 84

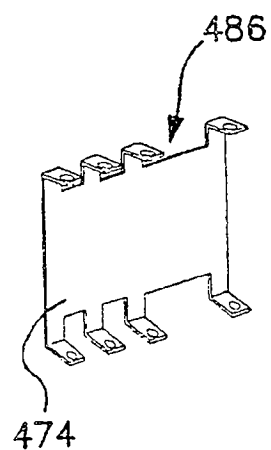


图 85

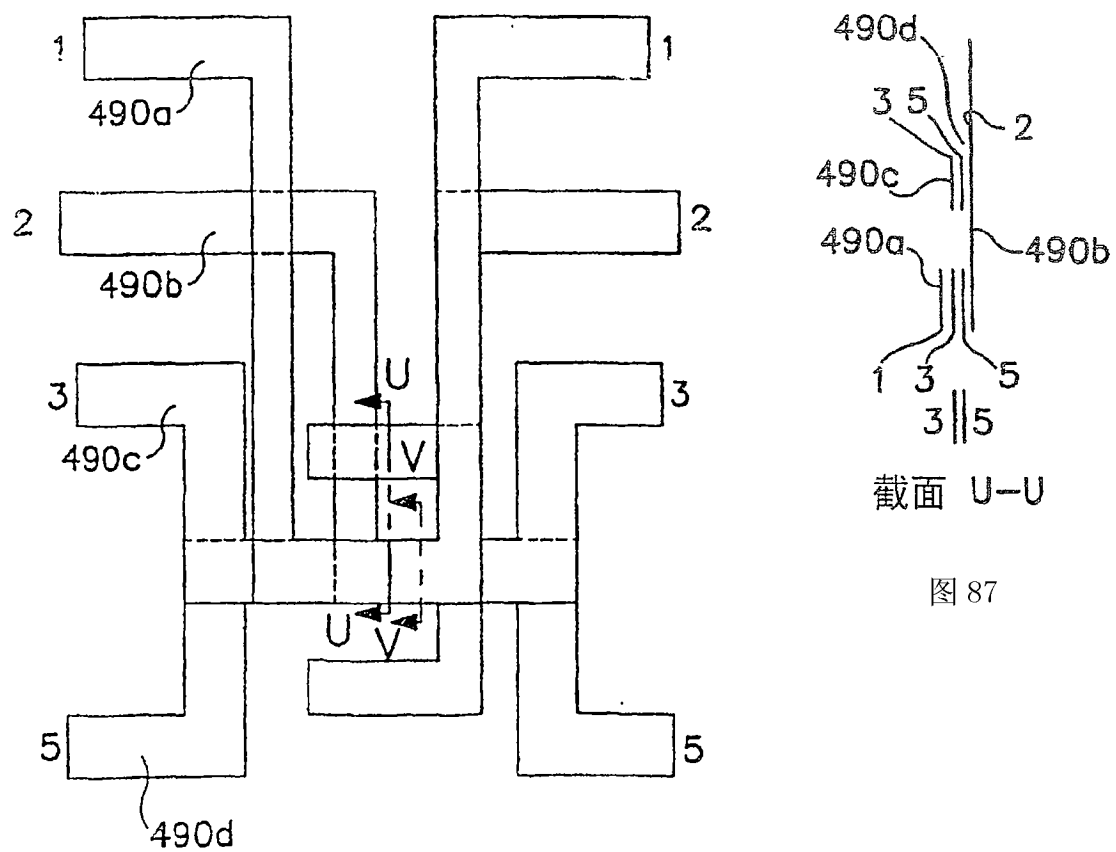


图 86

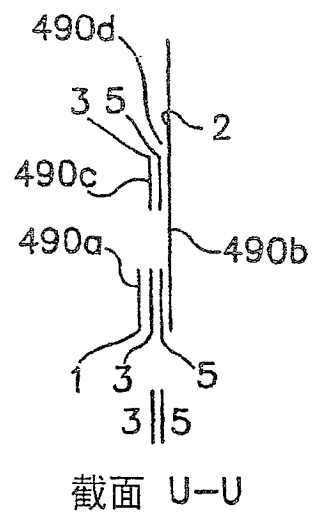


图 87

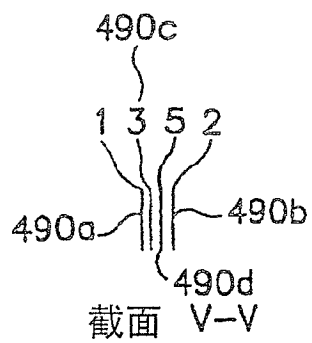


图 88

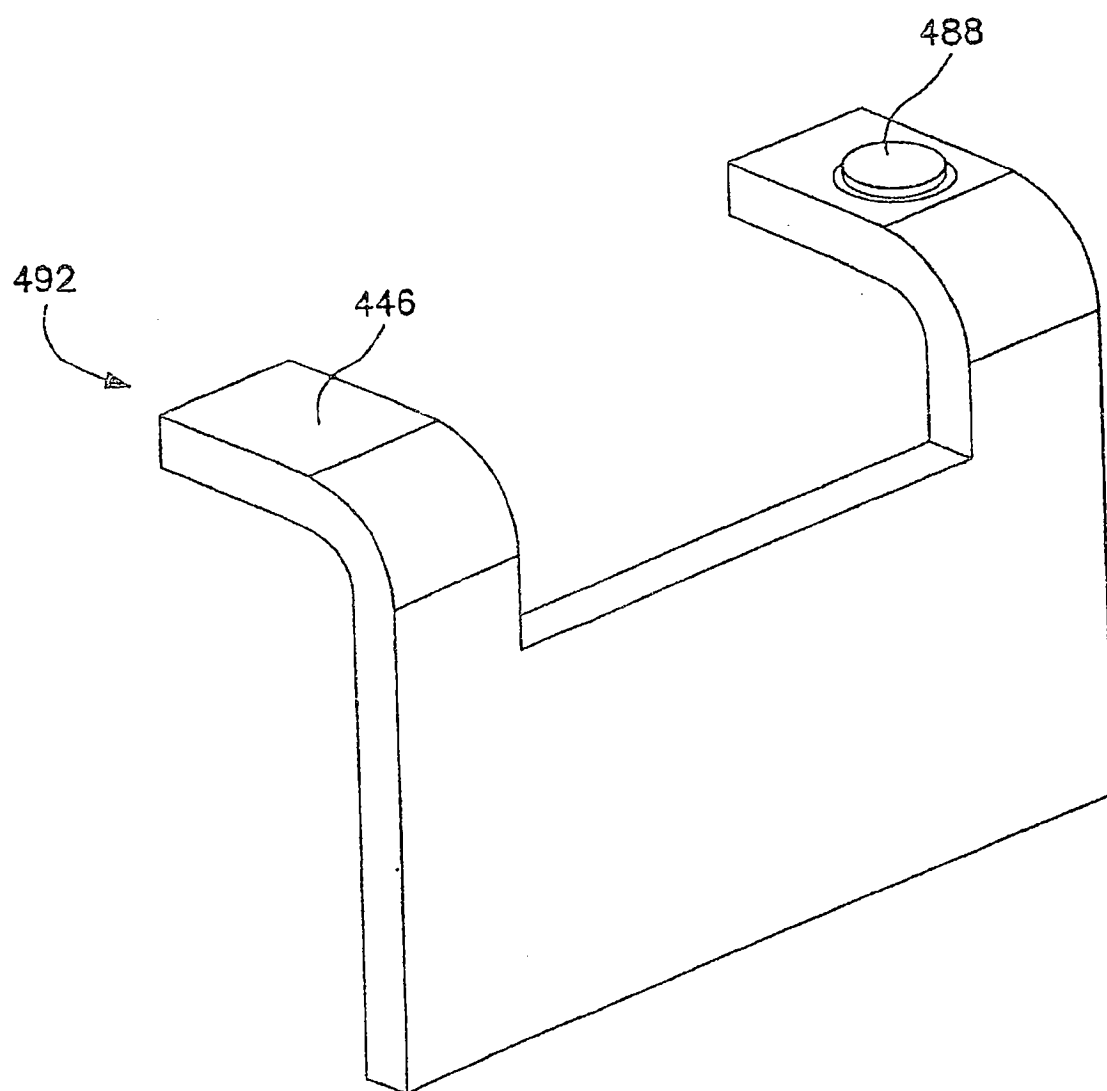


图 89

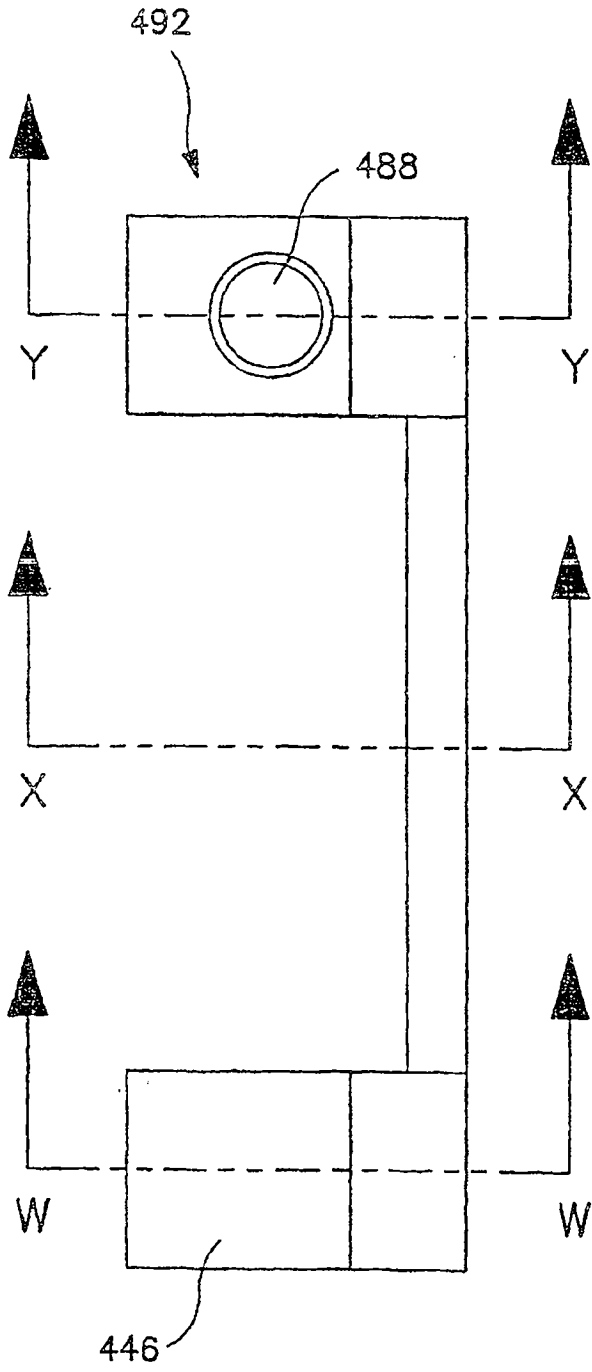
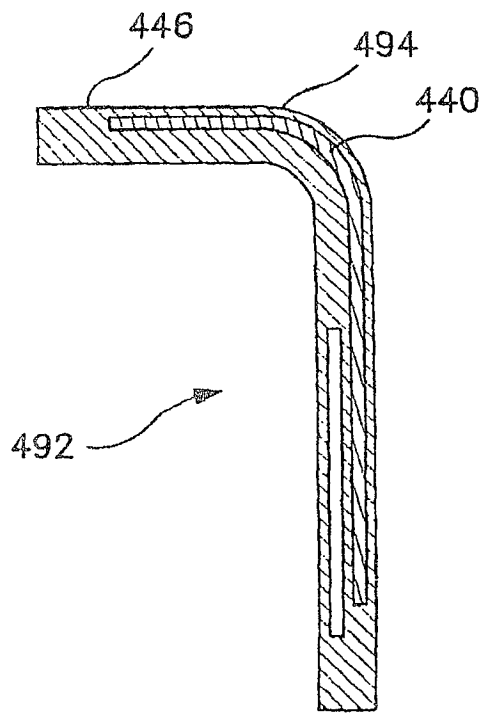
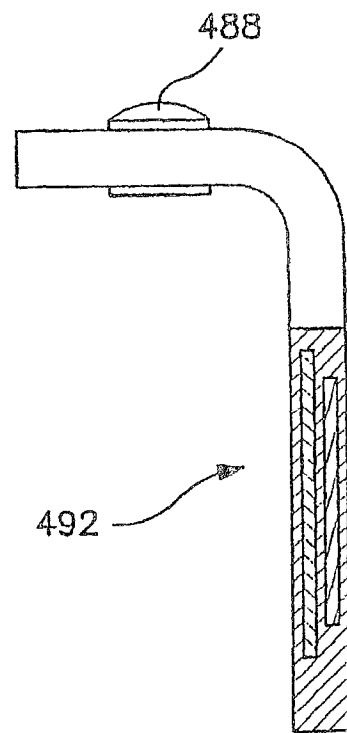


图 90



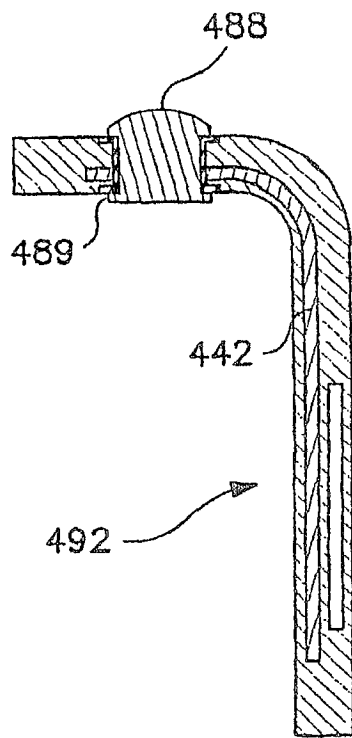
截面 W-W

图 91



截面 X-X

图 92



截面 Y-Y

图 93

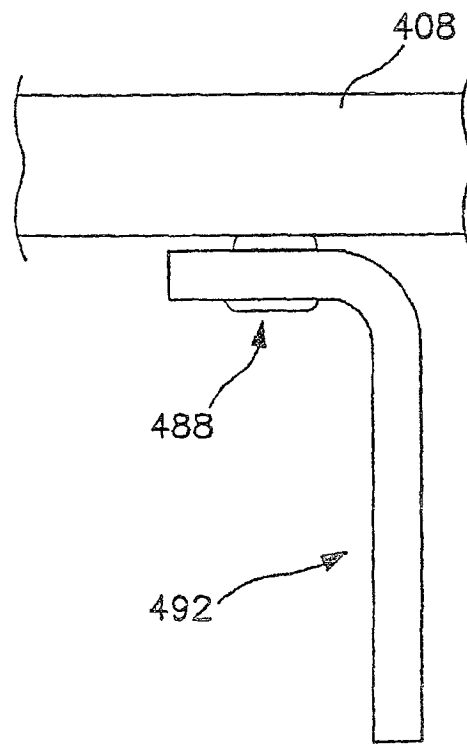


图 94

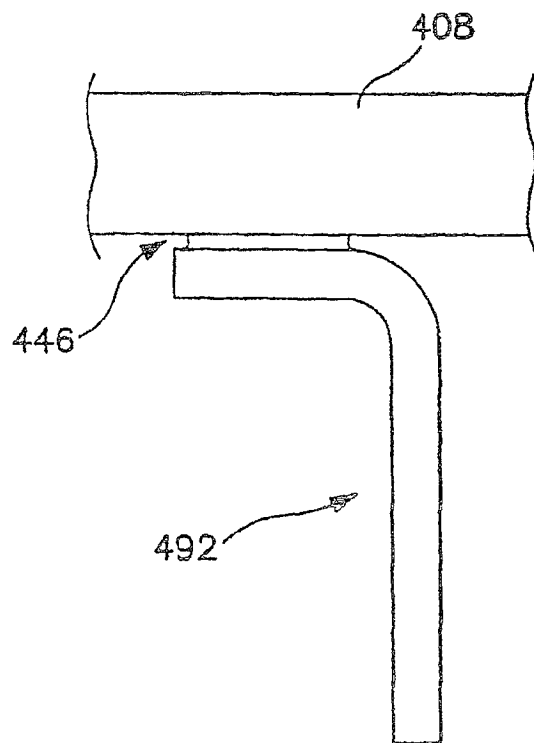


图 95

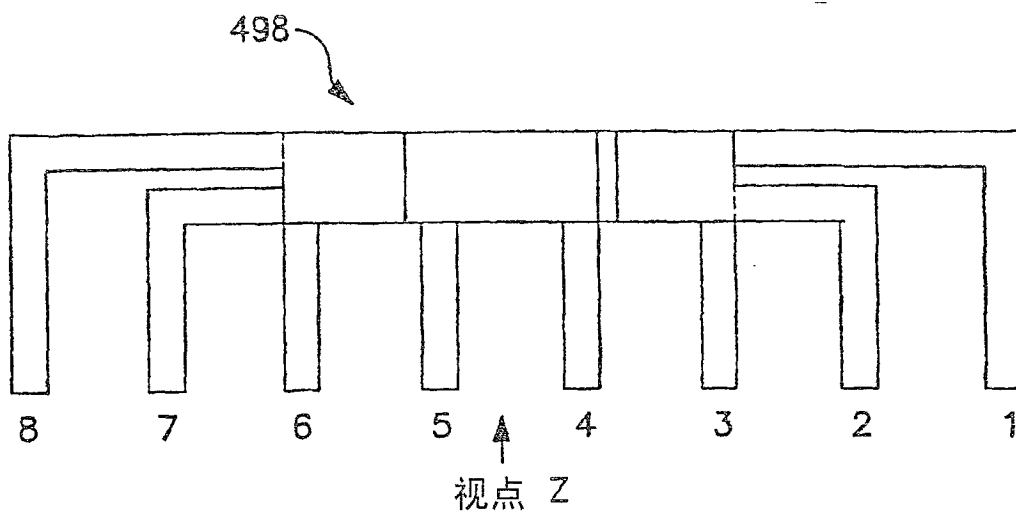


图 97

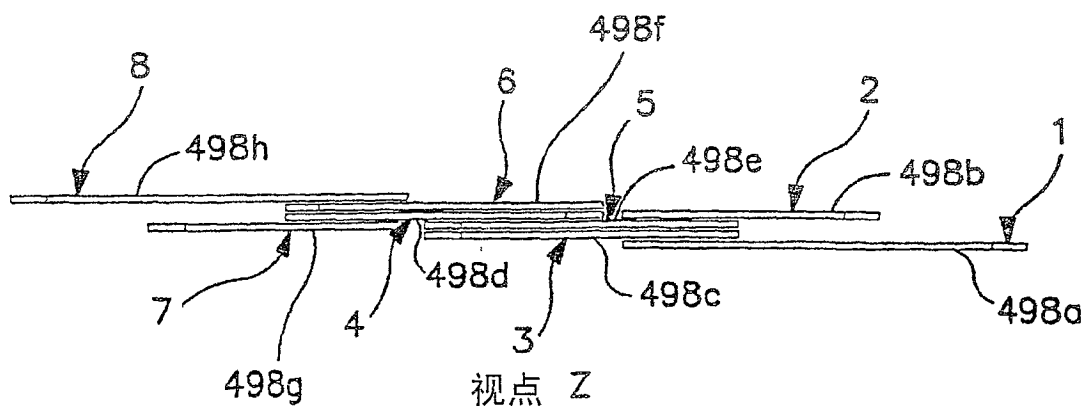


图 98

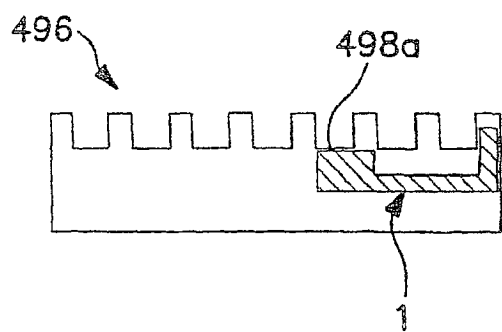


图 99

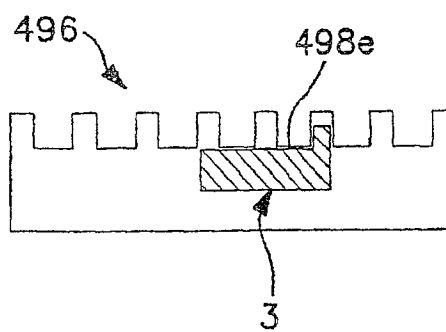


图 100

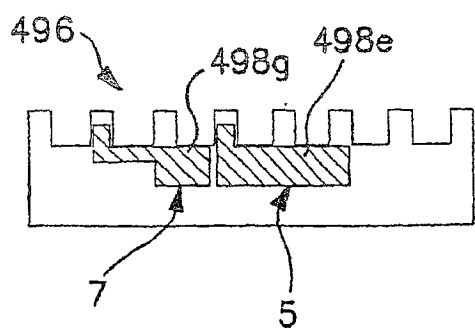


图 101

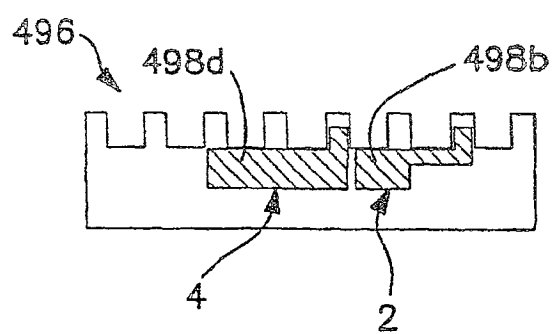


图 102

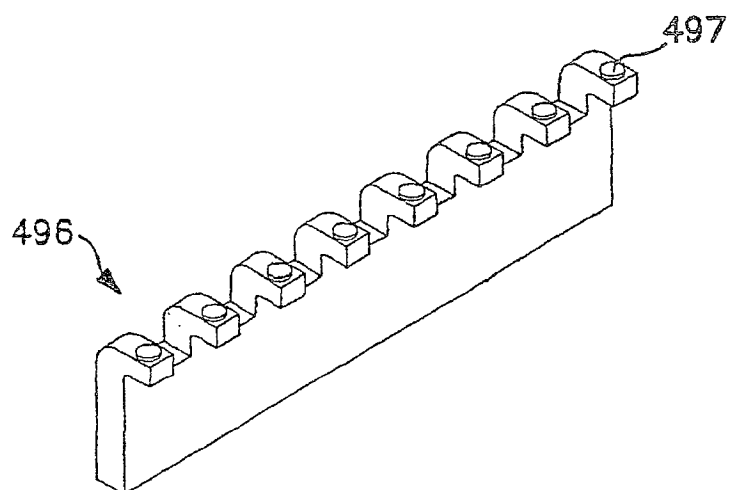


图 96

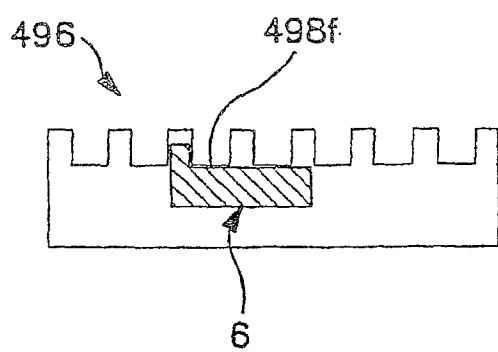


图 103

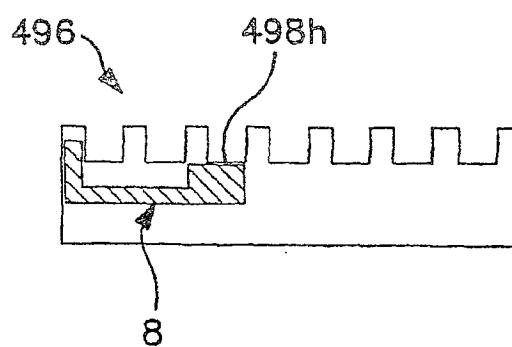


图 104

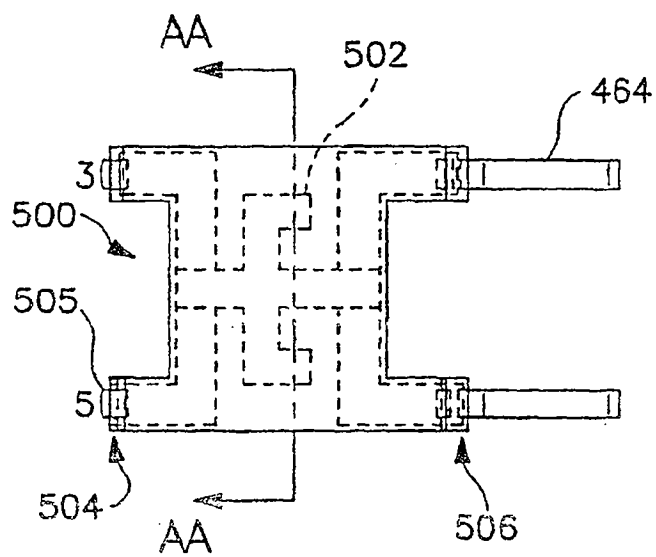
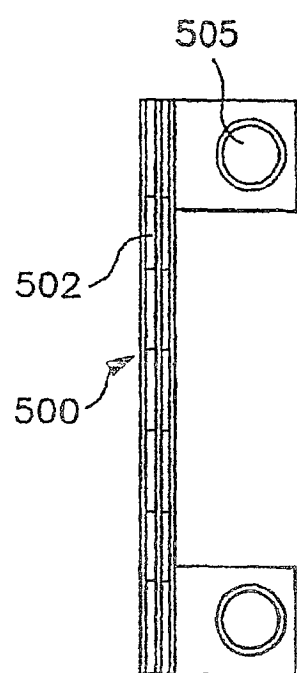


图 105



截面 AA-AA

图 106

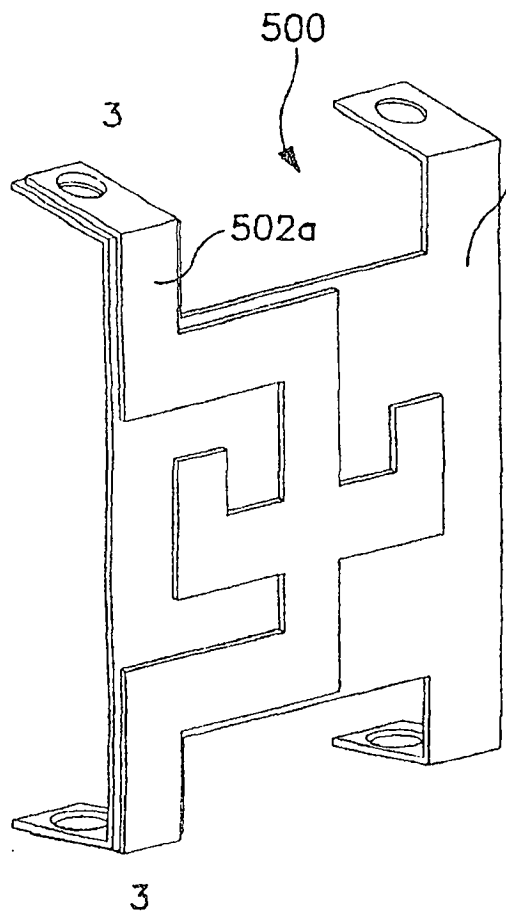


图 107

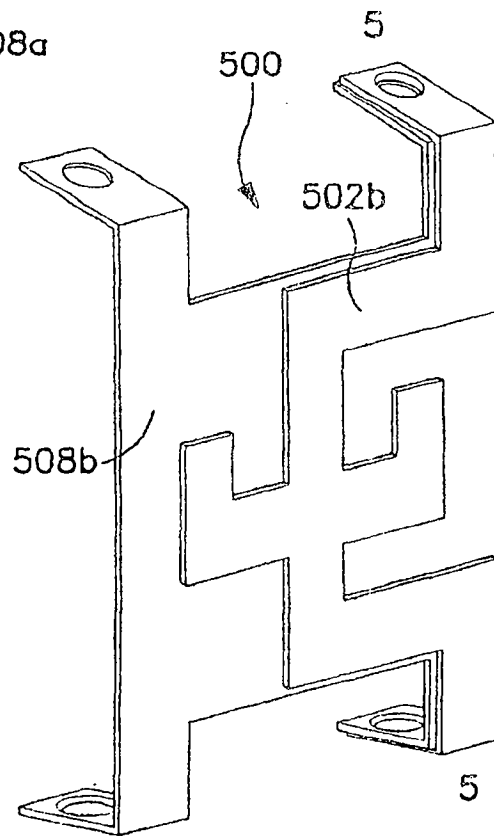


图 108

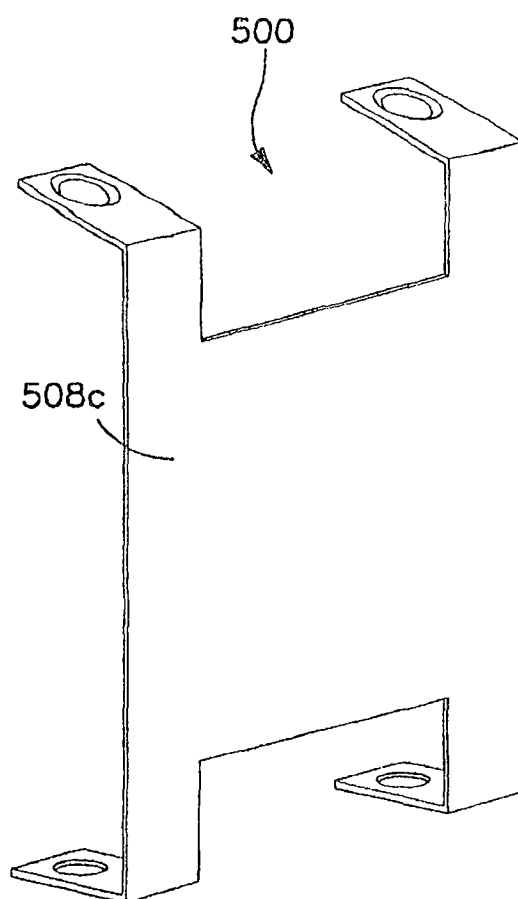


图 109

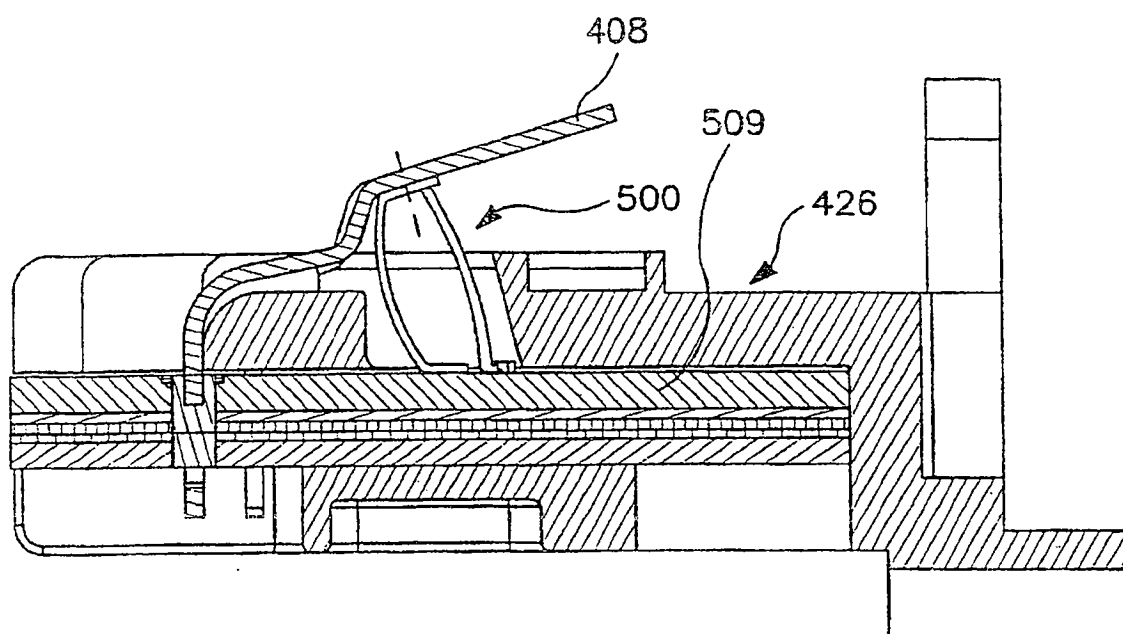


图 110

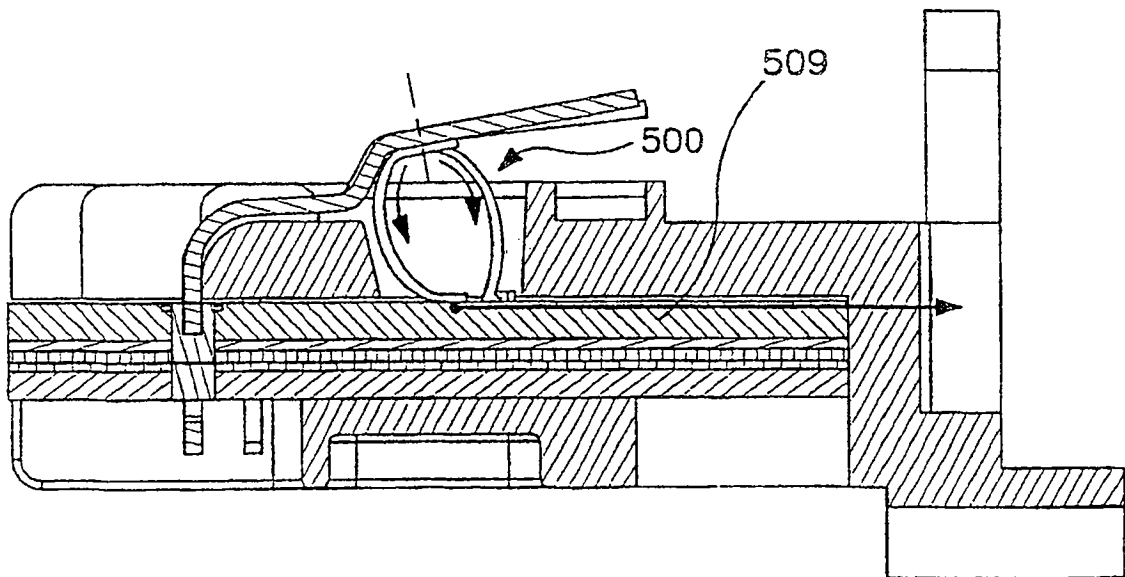


图 111

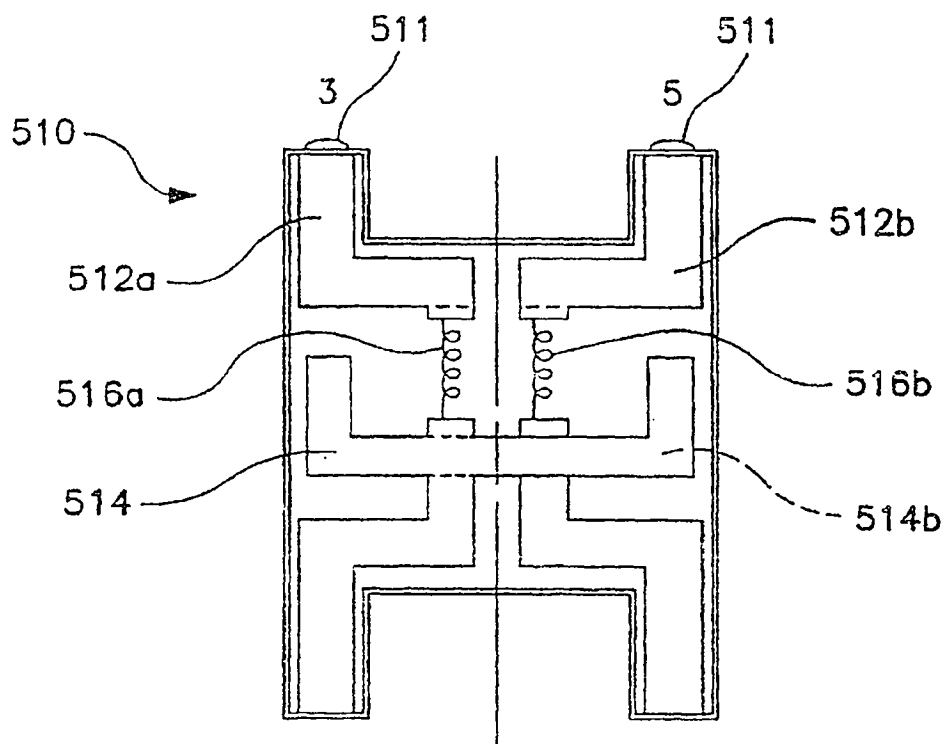


图 112

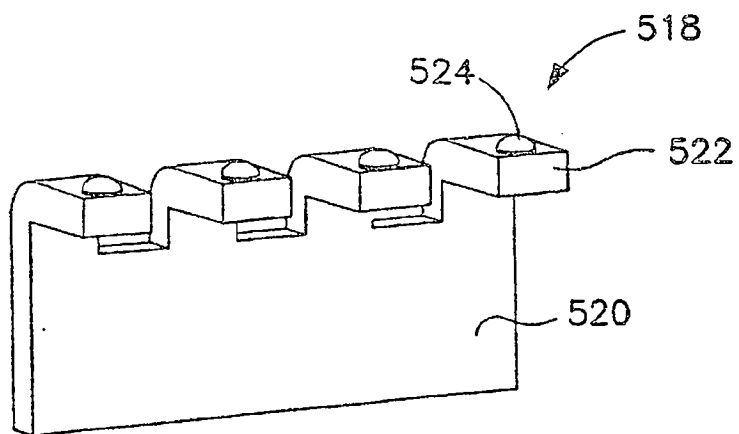


图 113

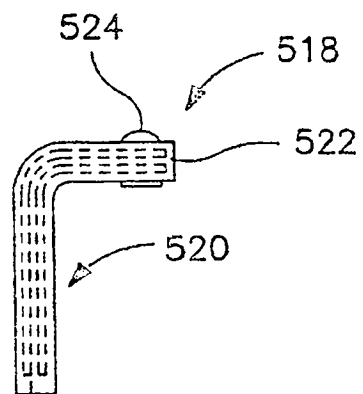


图 114

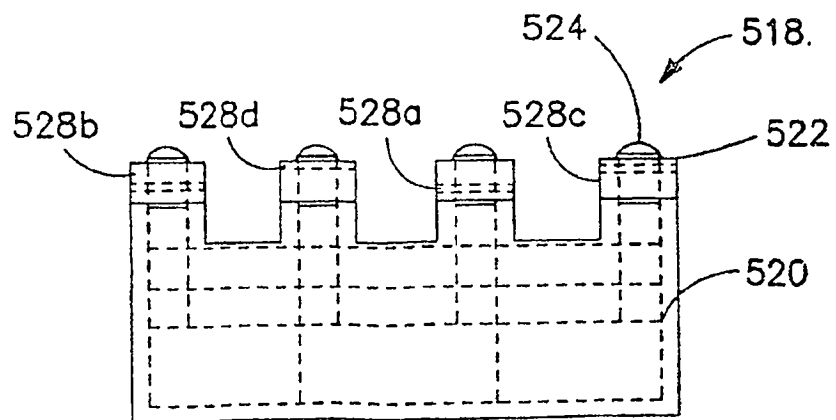


图 115

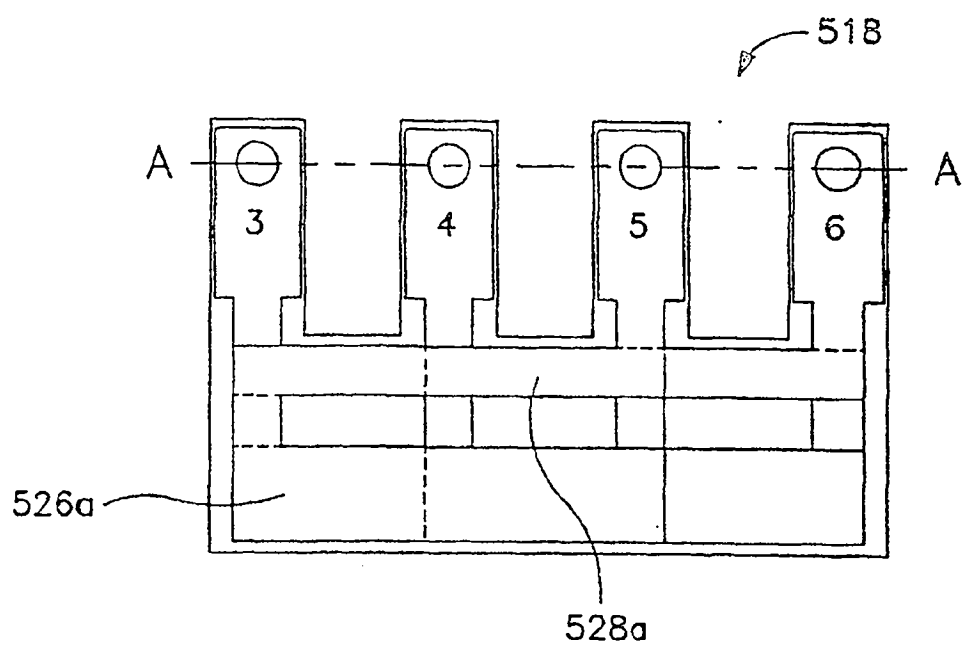


图 116

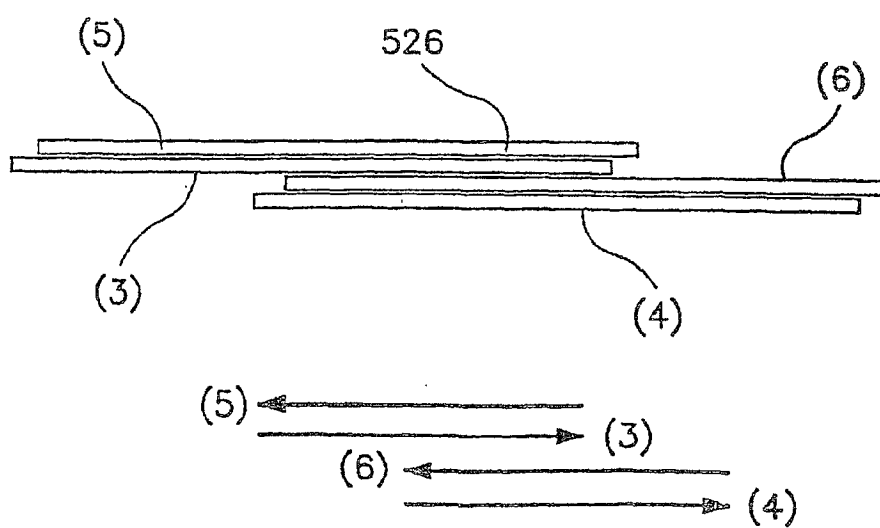


图 117

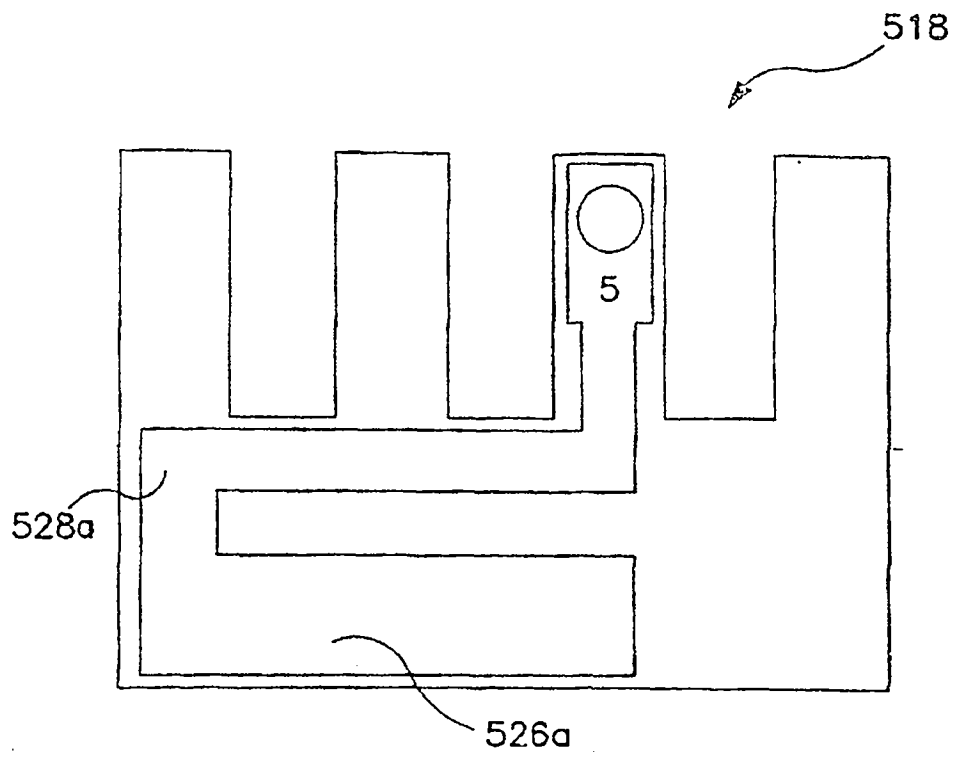


图 118

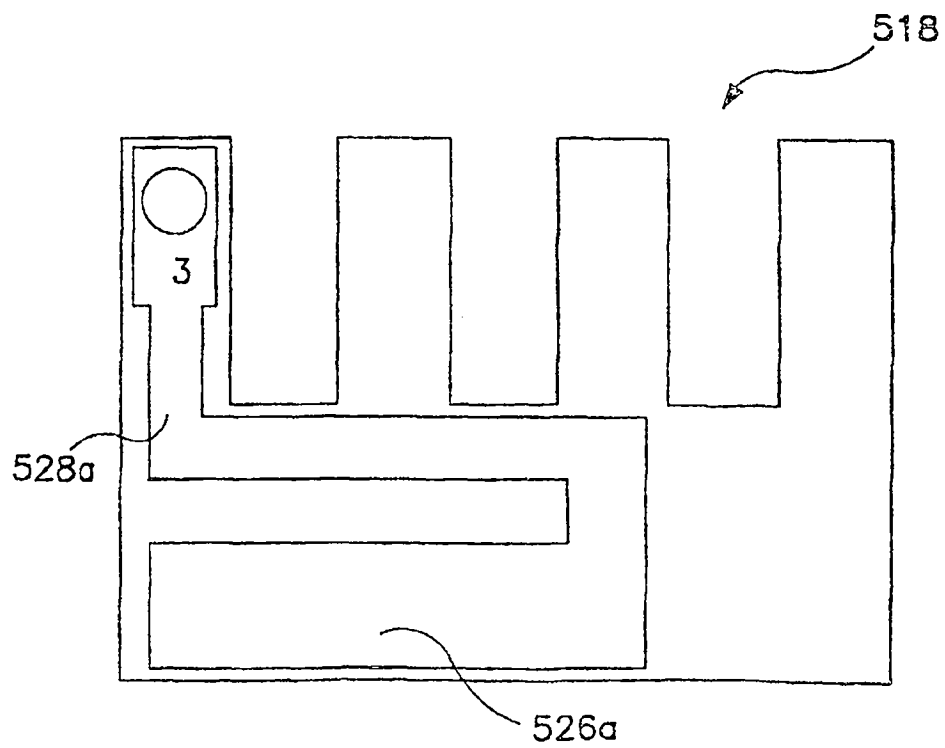


图 119

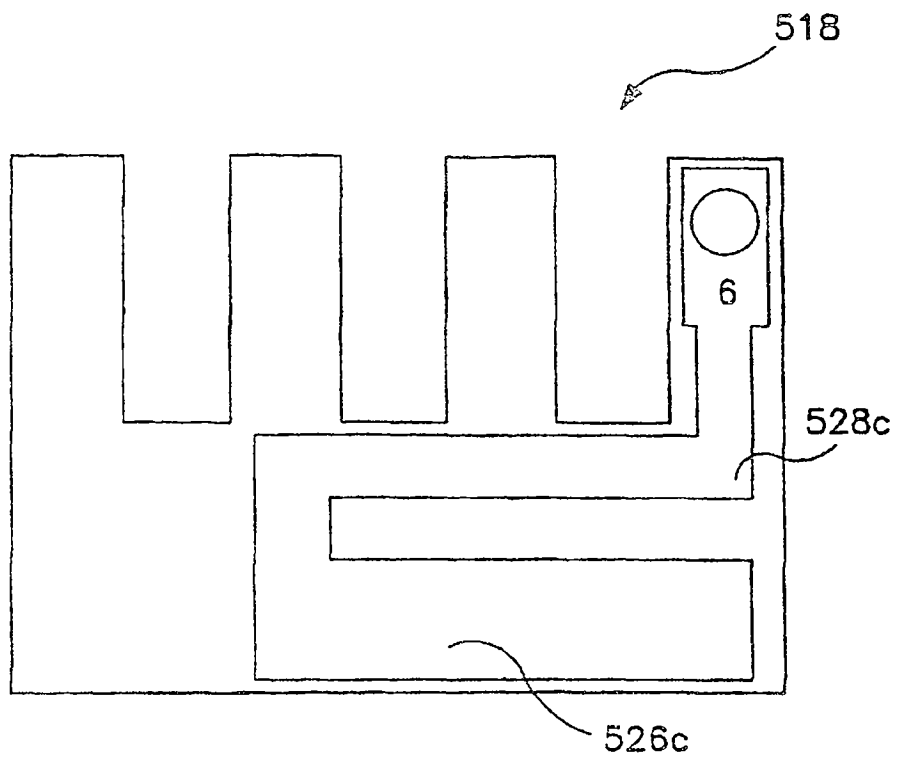


图 120

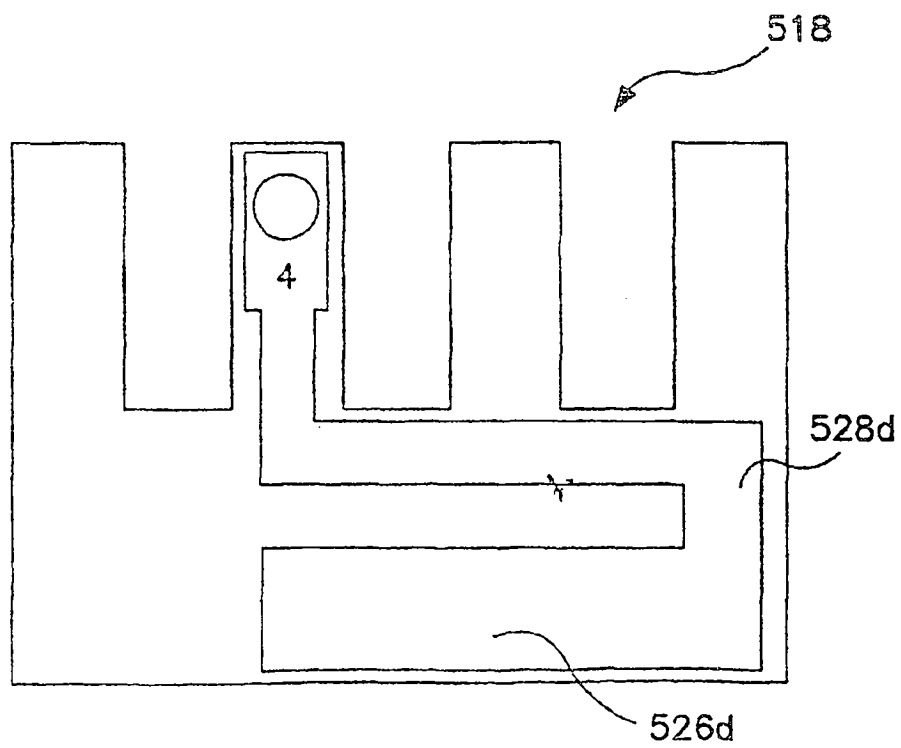


图 121