



(10) 授权公告号 CN 110679089 B

(45) 授权公告日 2023. 08. 01

(21) 申请号 201880033305.9

(22) 申请日 2018.05.16

(65) 同一申请的已公布的文献号

申请公布号 CN 110679089 A

(43) 申请公布日 2020.01.10

(30) 优先权数据

17172740.7 2017.05.24 EP

(85) PCT国际申请进入国家阶段日

2019.11.20

(86) PCT国际申请的申请数据

PCT/EP2018/062790 2018.05.16

(87) PCT国际申请的公布数据

W02018/215266 EN 2018.11.29

(73) 专利权人 AMS有限公司

地址 奥地利普伦斯塔滕

(72) 发明人 堀井大辅

(74) 专利代理机构 北京柏杉松知识产权代理事
务所(普通合伙) 11413

专利代理师 谢攀 刘继富

(51) Int.Cl.

H03M 3/00 (2006.01)

(56) 对比文件

CN 1653695 A, 2005.08.10

US 6204787 B1, 2001.03.20

CN 102694554 A, 2012.09.26

CN 102832948 A, 2012.12.19

审查员 鲍威尔

权利要求书3页 说明书7页 附图5页

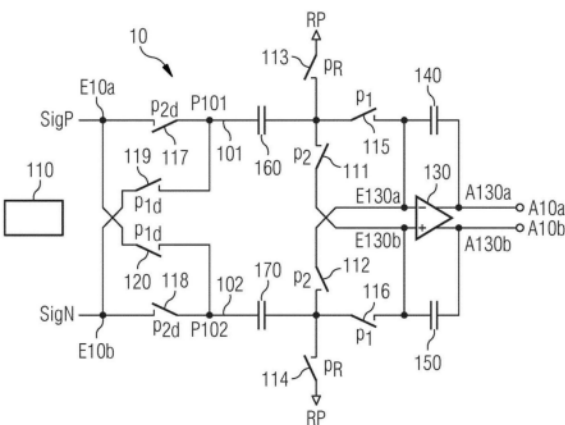
(54) 发明名称

用于sigma-delta调制器的积分电路

(57) 摘要

用于sigma-delta调制器(1)的积分电路

(10) 包括具有第一输入节点(E130a)和第二输入节点(E130b)的差分运算放大器(130)。差分运算放大器(130)的第一输入节点(E130a)连接到第一电流通路(101),并且差分运算放大器(130)的第二输入节点(E130b)连接到第二电流通路(102)。第一可控开关(111)设置在差分运算放大器(130)的第二输入节点(E130b)与第一电流通路(101)之间。第二可控开关(112)设置在差分运算放大器(130)的第一输入节点(E130a)与第二电流通路(102)之间。第三可控开关(113)设置在参考电位(RP)和第一电流通路(101)之间。第四可控开关(114)设置在参考电位(RP)和第二电流通路(102)之间。



1. 一种用于sigma-delta调制器的积分电路,包括:

第一电流通路(101),其具有第一信号输入端(E10a)以施加第一输入信号(SigP),

第二电流通路(102),其具有第二信号输入端(E10b)以施加第二输入信号(SigN),

差分运算放大器(130),其具有第一输入节点(E130a)和第二输入节点(E130b),

其中,所述差分运算放大器(130)的第一输入节点(E130a)连接到第一电流通路(101),并且所述差分运算放大器(130)的第二输入节点(E130b)连接到第二电流通路(102),

第一可控开关(111),其设置在差分运算放大器(130)的第二输入节点(E130b)与第一电流通路(101)之间,

第二可控开关(112),其设置在差分运算放大器(130)的第一输入节点(E130a)与第二电流通路(102)之间,

第三可控开关(113),其设置在参考电位(RP)和第一电流通路(101)之间,

第四可控开关(114),其设置在参考电位(RP)和第二电流通路(102)之间,

开关控制器(110),其被配置为通过在积分电路的第一运行阶段(OP1)和随后的第二运行阶段(OP2)期间产生开关信号(p1、p1d、p2、p2d),来控制可控开关的导通开关状态和非导通开关状态中的一个,

其中,所述开关控制器(110)被配置为在第一运行阶段(OP1)期间产生具有第一电平的第一开关信号(p1),并且在第一运行阶段(OP1)期间产生具有第一电平的第一延迟开关信号(p1d),其中所述第一延迟开关信号(p1d)的第一电平相对于所述第一开关信号(p1)的第一电平是延迟的,

其中,所述开关控制器(110)被配置为在第二运行阶段(OP2)期间产生具有第一电平的第二开关信号(p2),并且在第二运行阶段(OP2)期间产生具有第一电平的第二延迟开关信号(p2d),其中所述第二延迟开关信号(p2d)的第一电平相对于所述第二开关信号(p2)的第一电平是延迟的。

2. 根据权利要求1所述的积分电路,包括:

第一输出端(A10a)和第二输出端(A10b),以在所述第一输出端和第二输出端之间产生输出信号,

第一积分电容器(140)和第二积分电容器(150),

其中,所述差分运算放大器(130)具有连接到第一输出端(A10a)的第一输出节点(A130a)和连接到第二输出端(A10b)的第二输出节点(A130b),

其中,所述第一积分电容器(140)设置在差分运算放大器(130)的第一输入节点(E130a)和第一输出节点(A130a)之间,

其中,所述第二积分电容器(150)设置在差分运算放大器(130)的第二输入节点(E130b)和第二输出节点(A130b)之间。

3. 根据权利要求2所述的积分电路,包括:

第一采样电容器(160)和第二采样电容器(170),

其中,所述第一采样电容器(160)在第一信号输入端(E10a)和第一积分电容器(140)之间设置在第一电流通路(101)中,

其中,所述第二采样电容器(170)在第二信号输入端(E10b)和第二积分电容器(150)之间设置在第二电流通路(102)中。

4. 根据权利要求3所述的积分电路,包括:

第五可控开关(115)和第六可控开关(116),

其中,所述第五可控开关(115)在第一积分电容器(140)和第一采样电容器(160)之间设置在第一电流通路(101)中,

其中,所述第六可控开关(116)在第二积分电容器(150)和第二采样电容器(170)之间设置在第二电流通路(102)中。

5. 根据权利要求3或4所述的积分电路,

第七和第八可控开关(117、118),

其中,所述第七可控开关(117)设置在第一信号输入端(E10a)和第一采样电容器(160)之间,

其中,所述第八可控开关(118)设置在第二信号输入端(E10b)和第二采样电容器(170)之间。

6. 根据权利要求5所述的积分电路,包括:

第九和第十可控开关(119、120),

其中,所述第九可控开关(119)设置在第二信号输入端(E10b)和第一电流通路(101)的位点(P101)之间,第一电流通路(101)的所述位点(P101)位于第七可控开关(117)和第一采样电容器(160)之间,

其中,所述第十可控开关(120)设置在第一信号输入端(E10a)和第二电流通路(102)的位点(P102)之间,第二电流通路(102)的所述位点(P102)位于第八可控开关(118)和第二采样电容器(170)之间。

7. 根据权利要求1所述的积分电路,

其中,所述开关控制器(110)被配置为在第二运行阶段(OP2)期间产生具有相应的第二电平的第一开关信号(p1)和第一延迟开关信号(p1d)。

8. 根据权利要求7所述的积分电路,

其中,所述第五和第六可控开关(115、116)被配置为由第一开关信号(p1)控制,

其中,当由开关控制器(110)产生具有第一电平的第一开关信号(p1)时,所述第五和第六可控开关(115、116)被配置为在导通状态下操作,并且当由开关控制器(110)产生具有第二电平的第一开关信号(p1)时,所述第五和第六可控开关被配置为在非导通状态下操作。

9. 根据权利要求7或8所述的积分电路,

其中,所述第九和第十可控开关(119、120)被配置为由第一延迟开关信号(p1d)控制,

其中,当由开关控制器(110)产生具有第一电平的第一延迟开关信号(p1d)时,第九和第十可控开关(119、120)被配置为在导通状态下操作,并且当由开关控制器(110)产生具有第二电平的第一延迟开关信号(p1d)时,所述第九和第十可控开关被配置为在非导通状态下操作。

10. 根据权利要求1所述的积分电路,

其中,所述开关控制器(110)被配置为在第一运行阶段(OP1)期间产生具有相应的第二电平的第二开关信号(p2)和第二延迟开关信号(p2d)。

11. 根据权利要求10所述的积分电路,

其中,所述第一和第二可控开关(111、112)被配置为由第二开关信号(p2)控制,

其中,当由开关控制器(110)产生具有第一电平的第二开关信号(p2)时,所述第一和第二可控开关(111、112)被配置为在导通状态下操作,并且当由开关控制器(110)产生具有第二电平的第二开关信号(p2)时,所述第一和第二可控开关被配置为在非导通状态下操作。

12.根据权利要求10或11所述的积分电路,

其中,所述第七和第八可控开关(117、118)被配置为由第二延迟开关信号(p2d)控制,

其中,当由开关控制器(110)产生具有第一电平的第二延迟开关信号(p2d)时,所述第七和第八可控开关(117、118)被配置为在导通状态下操作,并且当由开关控制器(110)产生具有第二电平的第二延迟开关信号(p2d)时,所述第七和第八可控开关被配置为在非导通状态下操作。

13.根据权利要求1所述的积分电路,

其中,所述开关控制器(110)被配置为当产生具有第二电平的第一开关信号(p1)并且产生具有第一电平的第一延迟开关信号(p1d)时在第一运行阶段(OP1)期间产生具有第一电平的第三开关信号(pR),并且在其他情况下在第一运行阶段(OP1)期间产生具有第二电平的第三开关信号,

其中,所述开关控制器(110)被配置为当产生具有第二电平的第二开关信号(p2)并且产生具有第一电平的第二延迟开关信号(p2d)时在第二运行阶段(OP2)期间产生具有第一电平的第三开关信号(pR),并且在其他情况下在第二运行阶段(OP2)期间产生具有第二电平的第三开关信号,

其中,所述第三和第四可控开关(113、114)被配置为由第三开关信号(pR)控制,

其中,当由开关控制器(110)产生具有第一电平的第三开关信号(pR)时,所述第三和第四可控开关(113、114)被配置为在导通状态下操作,并且当由开关控制器(110)产生具有第二电平的第三开关信号(pR)时,所述第三和第四可控开关被配置为在非导通状态下操作。

14.一种sigma-delta调制器,包括:

输入端(E1),以施加模拟输入信号,

正向通路(11),其包括求和块(40)、多位量化器(50)和如权利要求1至13之一所述的积分电路(10),

反馈通路(12),其包括数模转换器(60),

其中,所述求和块(40)具有连接到输入端(E1)的第一输入节点(E40a)和连接到反馈通路(12)以接收数模转换器(60)的输出信号的第二输入节点(E40b)。

用于sigma-delta调制器的积分电路

技术领域

[0001] 本公开涉及开关电容电路的布置,该开关电容电路特别是用作sigma-delta调制器(SDM)中的积分电路。

背景技术

[0002] 如今,sigma-delta调制器已广泛用于多种电子应用中。sigma-delta调制器在输入端处接收模拟输入信号,并输出与该模拟输入信号相对应的数字值。sigma-delta调制器在正向通路中包括积分器和多位量化器,在反馈回路中包括多位数模转换器。如果sigma-delta调制器使用开关电容电路的布置,则调制器通常在调制器的正向通路中使用采样开关电容(SC)积分器。

[0003] 期望提供一种用于sigma-delta调制器的积分电路,该积分电路被配置为开关电容电路的布置,其中该积分电路具有低噪声、小面积消耗并且对于电容失配具有鲁棒性。

发明内容

[0004] 本申请记载了一种用于sigma-delta调制器的积分电路,其具有低噪声性能、对电容失配具有鲁棒性,其中该积分电路能够在小区域上实现。

[0005] 积分电路包括包括第一电流通路和第二电流通路,其中第一电流通路具有第一信号输入端以施加第一输入信号,并且第二电流通路具有第二信号输入端以施加第二输入信号。积分电路还包括具有第一输入节点和第二输入节点的差分运算放大器。差分运算放大器的第一输入节点连接到第一电流通路,并且差分运算放大器的第二输入节点连接到第二电流通路。

[0006] 积分电路包括布置在差分运算放大器的第二输入节点与第一电流通路之间的第一可控开关。积分电路还包括布置在差分运算放大器的第一输入节点与第二电流通路之间的第二可控开关。积分电路包括布置在参考电位和第一电流通路之间的第三可控开关,以及布置在参考电位和第二电流通路之间的第四可控开关。

附图说明

[0007] 图1示出了使用开关电容电路布置的sigma-delta调制器;

[0008] 图2示出了全浮式双采样SC积分器的实施例;

[0009] 图3示出了常规双采样SC积分器的实施例;

[0010] 图4示出了用于sigma-delta调制器的、包括噪声复位开关的积分电路的实施例;

[0011] 图5示出了用于控制在sigma-delta调制器中使用的积分电路的可控开关的开关信号的信号序列;

[0012] 图6示出了双阶段常规SC积分器的实施例;

[0013] 图7示出了具有双阶段常规SC积分器的sigma-delta调制器的第一级;并且

[0014] 图8示出了包括具有噪声复位开关的积分电路的sigma-delta调制器的第一级。

具体实施方式

[0015] 图1示出了使用开关电容(SC)电路布置的sigma-delta调制器的实施例。sigma-delta调制器1包括用于施加模拟输入信号的输入端E1和用于输出依赖于模拟输入信号的数据字的输出端A1。sigma-delta调制器1包括正向通路11和反馈通路12。正向通路11包括：积分电路10、20或30，求和块40和多位置量化器50。反馈通路12包括数模转换器60。求和块40具有连接到调制器的输入端E1的第一输入节点E40a和连接到反馈通路12以接收数模转换器60的输出信号的输入节点E40b。

[0016] 积分电路可以被配置为全浮式双采样开关电容(SC)电路。全浮式双采样开关电容电路是众所周知的配置，因为它简单并且对于电容失配具有鲁棒性。

[0017] 图2示出了可以用作sigma-delta调制器1中的积分电路的全浮式双采样SC积分器20的示意图。图2所示的全浮式双采样SC积分器20包括施加输入信号SigP的信号输入端E20a和施加输入信号SigN的信号输入端E20b。积分电路20包括差分运算放大器230，该差分运算放大器230具有连接到SC积分器20的输出端A20a和输出端A20b的输出节点A230a和A230b。差分运算放大器230的输入节点E230a经由可控开关211连接到积分电路20的电流通路202。差分运算放大器230的输入节点E230b经由可控开关212连接到电流通路201。

[0018] 电流通路201包括积分电容器240、可控开关213、采样电容器260和可控开关215。电流通路202包括积分电容器250、可控开关214、采样电容器270和可控开关216。施加输入信号SigP的信号输入端E20a可以经由可控开关218连接到电流通路202。施加输入信号SigN的信号输入端E20b可以经由可控开关217连接到电流通路201。

[0019] 可控开关211、...、218可以由产生开关信号p1、p1d、p2和p2d的开关控制器210控制。开关信号p1和p2是非重叠时钟，而开关信号p1d和p2d是开关信号p1和p2的延迟时钟。对于随后的运行阶段OP1和OP2，开关信号p1、p1d、p2和p2d的信号序列在图5中示出。

[0020] 图2示出了具有相关联的开关信号的可控开关211、...、218。可控开关211和212由开关信号p2控制。可控开关213和214由开关信号p1控制。可控开关215和216由开关信号p2d控制。可控开关217和218由开关信号p1d控制。

[0021] 积分电路20的配置的主要缺点在于，由于在没有任何DC通路的情况下，差分运算放大器230的输入节点E230a、E230b没有被适当地偏置，因此不能够单独使用所述积分电路。因此，图1的积分电路20的配置通常与经典的SC积分器结合使用。

[0022] 积分电路20的配置的另一个问题是其噪声性能。在运行阶段OP1(或OP2)结束时，来自开关和OTA的噪声电荷(所谓的kT/C噪声)出现在输出处，并在噪声存储在采样电容器260和270的同时被积分到积分电容器240、250中。之后，在下一运行阶段OP2(或OP1)将存储的噪声电荷转移到积分电容器240和250中。这意味着来自可控开关和差分运算放大器的所有设备噪声都被积分了两次。这种噪声相关性导致电压域中的噪声增益大两倍，并且功率域中的增益大四倍。

[0023] 图3示出了能够用作sigma-delta调制器1中的积分电路30的常规双采样SC积分器30的实施例。积分电路30具有施加输入信号SigP的信号输入端E30a和施加输入信号SigN的信号输入端E30b。积分电路30还包括差分运算放大器330，该差分运算放大器330的输入侧具有输入节点E330a和输入节点E330b。差分运算放大器330的输入节点E330a连接到电流通路301，并且输入节点E330b连接到电流通路302。

[0024] 积分电路30包括输出端A30a和输出端A30b,以产生输出端之间的输出信号。输出端A30a连接到差分运算放大器330的输出节点A330a。输出端A30b连接到差分运算放大器330的输出节点A330b。输入节点E330a和输出节点A330a经由布置在电流通路301中的积分电容器340耦合。差分运算放大器330的输出节点A330b和输入节点E330a经由布置在电流通路302中的积分电容器350连接。

[0025] 电流通路301包括可控开关311和314以及采样电容器360。可控开关318布置在参考电位RP和电流通路301之间。电流通路302包括可控开关312和315以及采样电容器370。可控开关319连接在参考电位RP和电流通路302之间。施加输入信号SigP的信号输入端E30a经由可控开关316连接到电流通路302。施加输入信号SigN的信号输入端E30b经由可控开关317连接到电流通路301。

[0026] 可控开关311、...、319由开关控制器310产生的开关信号p1、p1d、p2和p2d控制。图3示出了可控开关及其各自相关联的开关信号。开关信号p1、p1d、p2和p2d的信号序列如图5所示。

[0027] 与图3所示的常规双采样SC积分电路30相比,图2的全浮式双采样SC积分电路20在具有相同电容器尺寸的情况下在一个时间段内具有两倍大的信号增益,并且在电压域中在输出处的 kT/C 噪声大于两倍。因此,全浮式双采样SC积分电路20的信噪比(SNR)稍差于常规SC积分器30的信噪比。

[0028] 图4示出了用作sigma-delta调制器1的正向通路11中的积分电路的积分电路10的实施例。积分电路10包括电流通路101和电流通路102,其中电流通路101具有施加输入信号SigP的信号输入端E10a,并且电流通路102具有施加输入信号SigN的信号输入端E10b。积分电路10包括差分运算放大器130,该差分运算放大器130的输入侧具有输入节点E130a和输入节点E130b。差分运算放大器130的输入节点E130a连接到电流通路101。差分运算放大器130的输入节点E130b连接到电流通路102。

[0029] 积分电路包括布置在差分运算放大器130的输入节点E130b与电流通路101之间的可控开关111。积分电路包括布置在差分运算放大器130的输入节点E130a与电流通路102之间的可控开关112。积分电路10包括布置在参考电位RP和电流通路101之间的可控开关113。积分电路10还包括布置在参考电位RP和电流通路102之间的可控开关114。

[0030] 积分电路10包括输出端A10a和输出端A10b,以产生输出端A10a和A10b之间的输出信号。积分电路10包括积分电容器140和积分电容器150。差分运算放大器130具有连接到输出端A10a的输出节点A130a和连接到输出端A10b的输出节点A130b。积分电容器140布置在差分运算放大器130的输入节点E130a和输出节点A130a之间。积分电容器150布置在差分运算放大器130的输入节点E130b和输出节点A130b之间。

[0031] 积分电路10还包括采样电容器160和采样电容器170。采样电容器160在信号输入端E10a和积分电容器140之间布置在电流通路101中。采样电容器170在信号输入端E10b和积分电容器150之间布置在电流通路102中。积分电路10包括可控开关115和可控开关116。可控开关115在积分电容器140和采样电容器160之间布置在电流通路101中。可控开关116在积分电容器150和采样电容器170之间布置在电流通路102中。

[0032] 积分电路10还包括可控开关117和可控开关118。可控开关117布置在信号输入端E10a和采样电容器160之间。可控开关118布置在信号输入端E10b和采样电容器170之间。积

分电路10包括可控开关119和可控开关120。可控开关119布置在信号输入端E10b和电流通路101的位点P101之间。电流通路101的位点P101位于可控开关117和采样电容器160之间。可控开关120布置在信号输入端E10a和电流通路102的位点P102之间。电流通路102的位点P102位于可控开关118和采样电容器170之间。

[0033] 积分电路10包括开关控制器110,该开关控制器被配置为通过在积分电路10的第一运行阶段OP1和随后的第二运行阶段OP2期间产生开关信号p1、p1d、p2、p2d和pR,来控制可控开关111、...、120的导通开关状态和非导通开关状态中的一个。

[0034] 图5示出了在随后的运行阶段OP1和OP2期间的开关信号p1、p1d、p2、p2d和pR的信号序列。开关信号p1、p1d、p2和p2d用于控制积分电路20和30的可控开关。开关信号p1、p1d、p2、p2d和pR用于控制图4的积分电路10的可控开关。如图5所示,信号序列p1和p2被配置为非重叠时钟,而信号序列p1d和p2d是信号序列p1和p2的延迟版本。

[0035] 开关控制器110被配置为在第一运行阶段OP1的第一时间段期间产生具有第一电平(例如,高电平)的开关信号p1,并且在第一运行阶段OP1的第二时间段期间产生具有第一电平的延迟开关信号p1d,其中该延迟开关信号p1d的第一电平相对于开关信号p1的第一电平是延迟的。第一时间段在第二时间段开始之后和结束之前终止。第二时间段在第一时间段期间开始,并且在第一运行阶段OP1的第一时间段结束之后终止。

[0036] 这意味着第二时间段在第一时间段之后,并且第一时间段和第二时间段彼此重叠。开关信号p1和p1d被配置为重叠信号。开关控制器110被配置为在积分电路的第二运行阶段OP2期间产生具有相应的第二电平(例如,低电平)的开关信号p1和延迟开关信号p1d。

[0037] 如图5所示,开关控制器110被配置为产生具有第一信号电平和第二信号电平(例如,高电平和低电平)的信号序列的开关信号p1。从第一运行阶段开始时或在第一运行阶段开始之后的第一运行阶段OP1的第一时刻到第一运行阶段的结束时刻之前的第一运行阶段OP1的第二时刻,开关信号p1的信号序列具有第一电平,例如,高电平。从第一运行阶段OP1的第二时刻到第一运行阶段的结束时刻以及在第二运行阶段期间,开关信号p1具有第二电平,例如,低电平。

[0038] 开关控制器110被配置为产生具有第一信号电平和第二信号电平(例如,高电平和低电平)的信号序列的开关信号p1d。从第一运行阶段的第一时刻之后的第一运行阶段OP1的第三时刻到第一运行阶段OP1的结束时刻,由开关控制器110产生具有第一电平(例如,高电平)的开关信号p1d。从第一运行阶段OP1开始到第一运行阶段OP1的第三时刻以及第二运行阶段OP2期间,由开关控制器110产生具有第二电平(例如,低电平)的开关信号p1d。

[0039] 可控开关115和116被配置为由开关信号p1控制。当由开关控制器110产生具有第一电平的开关信号p1时,可控开关115和116被配置为在导通状态下操作。当由开关控制器110产生具有第二电平的开关信号p1时,可控开关115和116被配置为在非导通状态下操作。

[0040] 可控开关119和120被配置为由延迟开关信号p1d控制。当由开关控制器110产生具有第一电平的延迟开关信号p1d时,可控开关119和120被配置为在导通状态下操作。当由开关控制器110产生具有第二电平的延迟开关信号p1d时,可控开关119和120被配置为在非导通状态下操作。

[0041] 开关控制器110被配置为在第二运行阶段OP2的第一时间段期间产生具有第一电平(例如,高电平)的开关信号p2,并且在第二运行阶段OP2的第二时间段期间产生具有第一

电平的延迟开关信号p2d,其中该延迟开关信号p2d的第一电平相对于开关信号p2的第一电平是延迟的。第一时间段在第二时间段开始之后和结束之前终止。第二时间段在第一时间段期间开始,并且在第一时间段结束之后终止。这意味着第二运行阶段OP2的第二时间段在第二运行阶段OP2的第一时间段之后,并且第二运行阶段OP2的第一时间段和第二时间段彼此重叠。开关信号p2和p2d被配置为重叠信号。开关控制器110被配置为在积分电路10的第一运行阶段OP1期间产生具有相应的第二电平(例如,低电平)的开关信号p2和延迟开关信号p2d。

[0042] 如图5所示,开关控制器110被配置为产生具有第一信号电平和第二信号电平(例如,高电平和低电平)的信号序列的开关信号p2。从第二运行阶段开始时或在第二运行阶段开始之后的第二运行阶段OP2的第一时刻到第二运行阶段的结束时刻之前的第二运行阶段OP2的第二时刻,开关信号p2具有第一电平,例如,高电平。从第二运行阶段OP2的第二时刻到第二运行阶段OP2的结束时刻以及在第一运行阶段OP1期间,开关控制器110产生具有第二电平(例如,低电平)的开关信号p2。

[0043] 开关控制器110被配置为产生具有第一信号电平和第二信号电平(例如,高电平和低电平)的信号序列的开关信号p2d。从第二运行阶段OP2的第一时刻之后的第二运行阶段OP2的第三时刻到第二运行阶段OP2的结束时刻,开关信号p2d具有第一电平,例如,高电平。从第二运行阶段OP2开始到第二运行阶段OP2的第三时刻以及第一运行阶段OP1期间,开关信号p2d具有第二电平,例如,低电平。

[0044] 可控开关111和112被配置为由开关信号p2控制。当由开关控制器110产生具有第一电平的开关信号p2时,可控开关111和112被配置为在导通状态下操作。当由开关控制器110产生具有第二电平的开关信号p2时,可控开关111和112被配置为在非导通状态下操作。

[0045] 可控开关117和118被配置为由延迟开关信号p2d控制。当由开关控制器110产生具有第一电平的延迟开关信号p2d时,可控开关117和118被配置为在导通状态下操作。当由开关控制器110产生具有第二电平的延迟开关信号p2d时,可控开关117和118被配置为在非导通状态下操作。

[0046] 开关控制器110被配置为产生具有第一信号电平和第二信号电平(例如,低电平和高电平)的信号序列的开关信号pR。在第一运行阶段OP1的第二时刻与第一运行阶段OP1的结束时刻之间以及在第二运行阶段OP2的第二时刻与第二运行阶段OP2的结束时刻之间,开关信号pR具有第一电平,例如高电平,在其他情况下该开关信号具有第二电平,例如低电平。

[0047] 当产生具有第二电平(例如,低电平)的开关信号p1并且产生具有第一电平(例如,高电平)的延迟开关信号p1d时,开关控制器110被配置为在第一运行阶段OP1期间产生具有第一电平的开关信号pR,在其他情况下在第一运行阶段OP1期间产生具有第二电平的开关信号pR。当产生具有第二电平(例如,低电平)的第二开关信号p2并且产生具有第一电平(例如,高电平)的延迟开关信号p2d时,开关控制器110被配置为在第二运行阶段OP2期间产生具有第一电平的开关信号pR,在其他情况下在第二运行阶段OP2期间产生具有第二电平的开关信号pR。

[0048] 可控开关113和114被配置为由开关信号pR控制。当由开关控制器110产生具有第一电平的开关信号pR时,可控开关113和114被配置为在导通状态下操作,而当由开关控制

器110产生具有第二电平的开关信号pR时,所述可控开关113和114被配置为在非导通状态下操作。

[0049] 积分电路10配置下的可控开关113和114作为差分运算放大器130的输入节点E130a和E130b与模拟地之间的噪声复位开关是有效的,以避免噪声相关性。能够通过将一些逻辑单元(例如,现有的非重叠时钟发生器)添加到开关控制器110中来实现用于控制可控开关113和114的开关信号pR。由于虚拟地和模拟地处于相同的电压,因此可控开关113和114不会影响存储在采样电容器处的信号电荷。

[0050] 由于存储在采样电容器160和170中的噪声电荷在信号采样之后被复位,因此在运行阶段OP1和OP2之间不存在噪声相关性。这意味着在先前配置中两个运行阶段的噪声增益消失了。实际上,噪声复位开关113和114添加了新的 kT/C 噪声,但是该噪声与如图3所示的积分电路30配置下的运行阶段OP1的量相同。

[0051] 为了进行公平的比较,双阶段常规SC积分器40如图6所示。在图6中,在运行阶段OP1和OP2,信号电荷从采样电容器 C_s 转移到积分电容器 C_i ,该信号电荷的量与图2的浮动双采样SC积分器和图4所示的积分电路10的实施例相同。在两个阶段,差分运算放大器的容性负载也与图2的实施例20和图4所示的积分电路10的实施例相同。因此,尽管采样电容器的数量增加了一倍,但在所有情况下对差分运算放大器的要求都是相同的。

[0052] 与图6所示的经典SC积分器40相比,图4所示的具有一半数量的采样电容器的积分电路10的配置具有相同的增益和相同的SNR。此外,在积分电路10的配置中,即使采样电容器失配,在运行阶段OP1和OP2的增益也完全匹配,而在经典SC积分器中,采样电容器的失配会导致运行阶段OP1和OP2之间的增益失配。

[0053] 与图2所示的浮动双采样积分电路20相比,积分电路10的实施例在具有相同电容器和仅两个附加可控开关的情况下具有相同的增益,并且将SNR降低了超过3dB。具体地,图4所示的积分电路10配置下的输入参考噪声降至 $\sqrt{kT/2Cs}$,而图2所示的积分电路200配置下的输入参考噪声为 $\sqrt{kT/Cs}$,其中 C_s 是指采样电容器的电容。

[0054] 此外,与图2和图3所示的积分电路的配置不同,附加的可控开关113和114还用于偏置差分运算放大器的输入节点,使得可以单独使用。

[0055] 图7和图8示出了sigma-delta调制器(SDM)的第一级积分器的两种类型的示意图,以便比较图6的经典SC积分器和图4的积分电路10的实施例。电容器 C_s 、150和160是用于信号采样的电容器,并且电容器 C_R 、170和180是由量化器的数字输出控制的用于DAC反馈的电容器。

[0056] 图7示出了由双阶段经典SC积分器实现的sigma-delta调制器的第一积分电路40,和用于DAC反馈的时钟定时的说明,而图8示出了包括根据图4的积分电路10的实施方式。

[0057] 积分电路10和40的两个实施例具有几乎相同的传递函数、相同的噪声性能和对差分运算放大器相同的要求,而用于采样和DAC反馈的电容器的数量减少了一半,并且电路结构能够更简单。此外,由于减少了电容器的数量,所以减少了这些图中未示出的信号RefP、RefN和模拟地的参考缓冲器的负载。因此,能够在所提出的积分电路10的配置下节省参考缓冲器的功率。

[0058] 附图标记列表

[0059]	1	sigma-delta调制器
[0060]	10	积分电路
[0061]	20	积分电路
[0062]	30	积分电路
[0063]	40	求和块
[0064]	50	多位量化器
[0065]	60	数模转换器
[0066]	70	数字滤波器
[0067]	110	开关控制器
[0068]	111、...、120	可控开关
[0069]	130	差分运算放大器
[0070]	140	第一积分电容器
[0071]	150	第二积分电容器
[0072]	160	第一采样电容器
[0073]	170	第二采样电容器
[0074]	210	开关控制器
[0075]	211、...、218	可控开关
[0076]	230	差分运算放大器
[0077]	240	第一积分电容器
[0078]	250	第二积分电容器
[0079]	260	第一采样电容器
[0080]	270	第二采样电容器
[0081]	310	开关控制器
[0082]	311、...、318	可控开关
[0083]	330	差分运算放大器
[0084]	340	第一积分电容器
[0085]	350	第二积分电容器
[0086]	360	第一采样电容器
[0087]	370	第二采样电容器

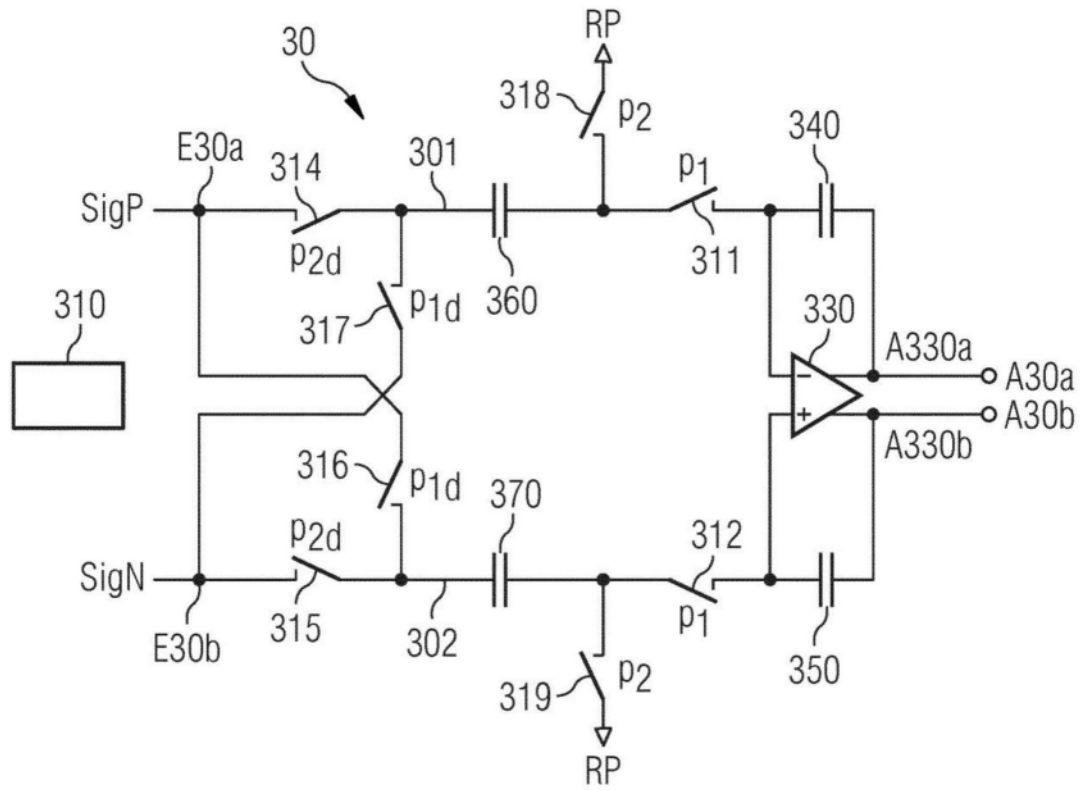


图3

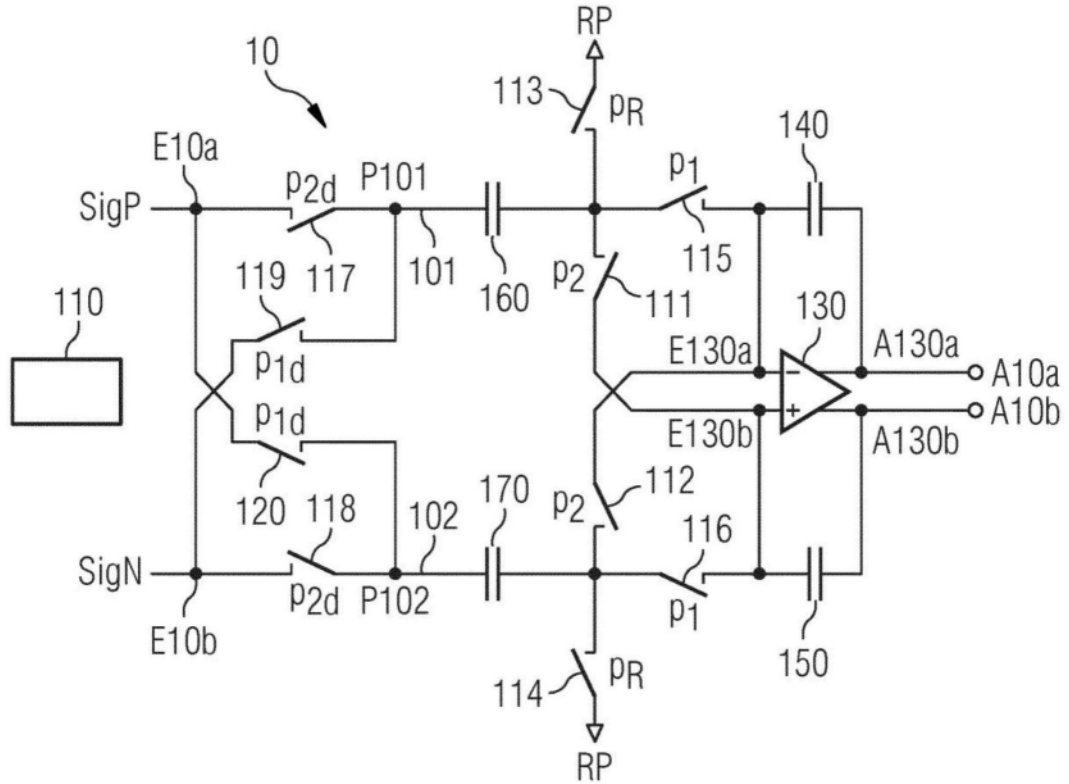


图4

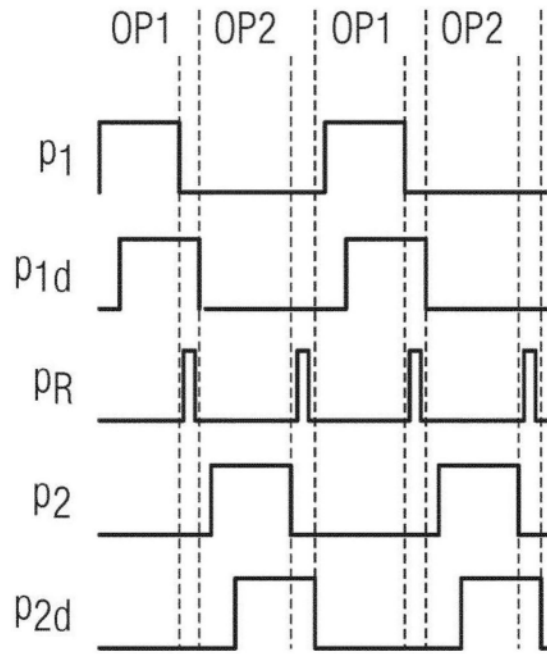


图5

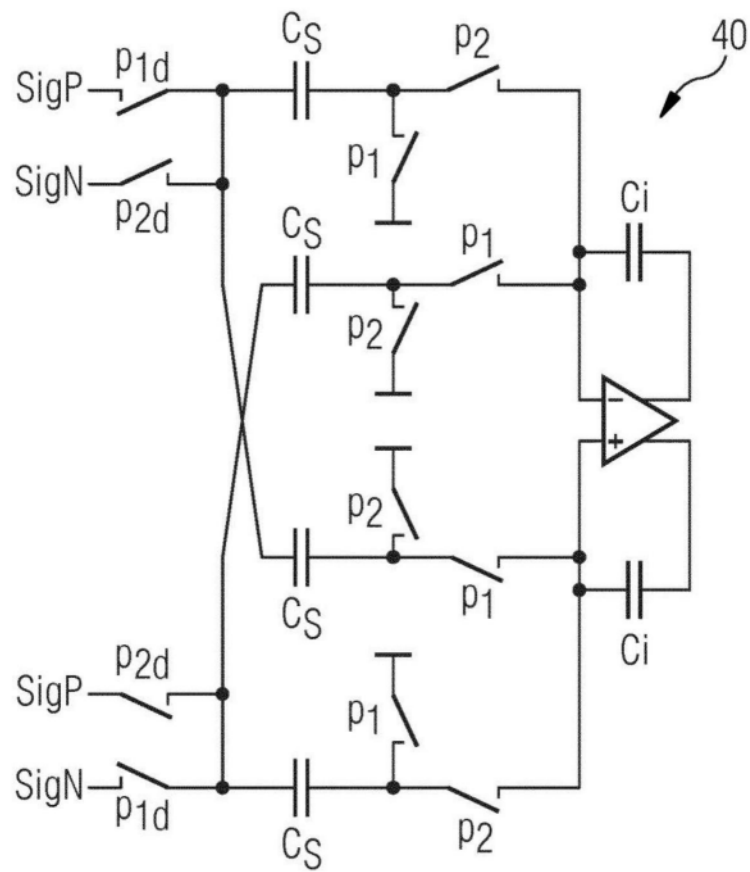


图6

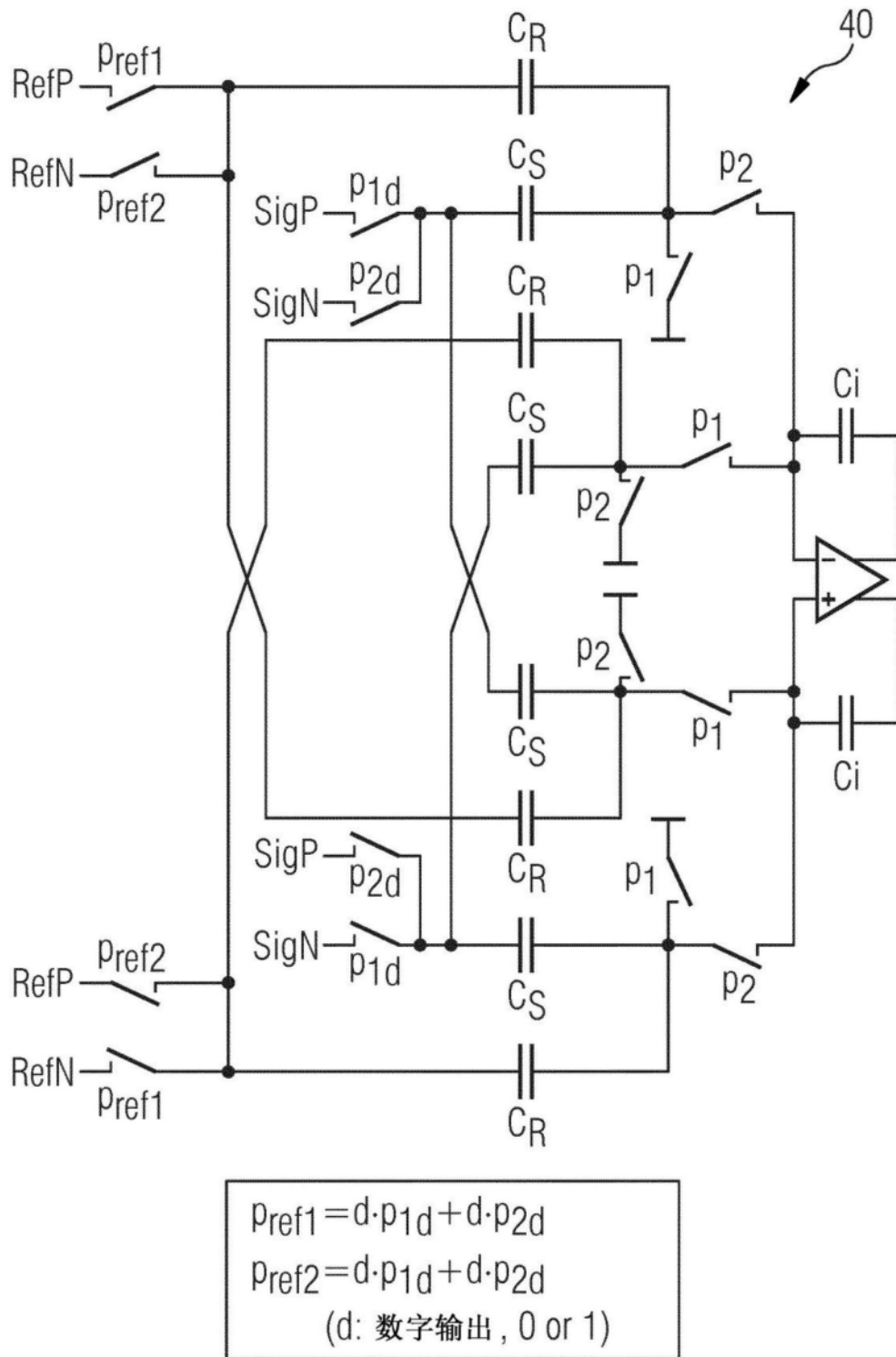


图7

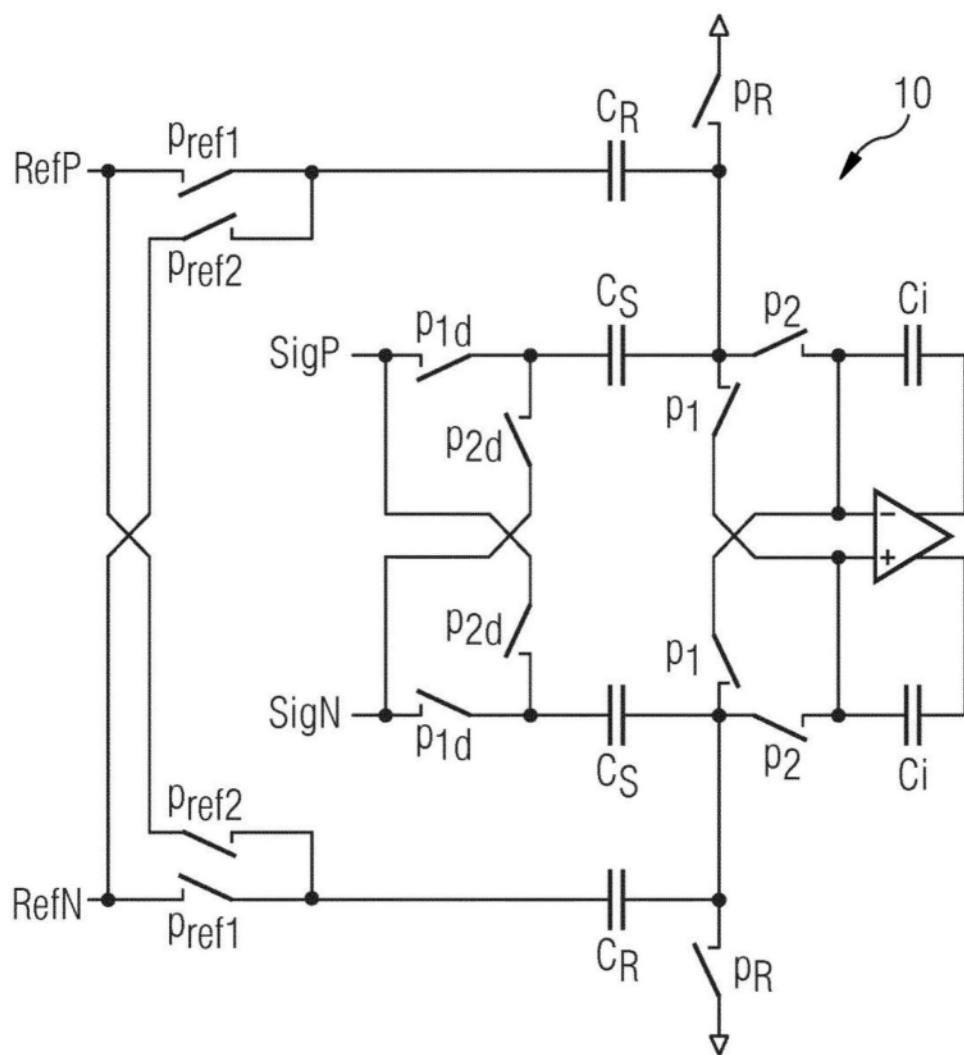


图8