

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 3 区分

【発行日】平成27年5月7日(2015.5.7)

【公開番号】特開2013-207771(P2013-207771A)

【公開日】平成25年10月7日(2013.10.7)

【年通号数】公開・登録公報2013-055

【出願番号】特願2012-78007(P2012-78007)

【国際特許分類】

H 0 3 K 3/354 (2006.01)

H 0 1 L 21/8234 (2006.01)

H 0 1 L 27/088 (2006.01)

H 0 1 L 27/08 (2006.01)

H 0 1 L 29/786 (2006.01)

H 0 1 L 21/822 (2006.01)

H 0 1 L 27/04 (2006.01)

H 0 3 K 3/03 (2006.01)

【F I】

H 0 3 K 3/354 Z N M B

H 0 1 L 27/08 1 0 2 E

H 0 1 L 27/08 3 3 1 E

H 0 1 L 29/78 6 1 3 Z

H 0 1 L 29/78 6 1 8 B

H 0 1 L 27/04 A

H 0 3 K 3/03

【手続補正書】

【提出日】平成27年3月24日(2015.3.24)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

第 1 のインバータと、第 2 のインバータと、第 1 のトランジスタと、第 2 のトランジスタと、第 1 の容量素子と、第 2 の容量素子と、を有し、

前記第 1 のトランジスタ及び前記第 1 の容量素子は、前記第 1 のインバータにおける一のトランジスタのゲート電位をブートストラップする機能を有し、

前記第 2 のトランジスタ及び前記第 2 の容量素子は、前記第 2 のインバータにおける一のトランジスタのゲート電位をブートストラップする機能を有し、

前記第 1 のインバータの出力端子は、前記第 2 のインバータの入力端子と電氣的に接続され、

前記第 1 のトランジスタのゲートは、前記第 2 のトランジスタのゲートと電氣的に接続されていることを特徴とする半導体装置。

【請求項 2】

第 1 のインバータと、第 2 のインバータと、第 1 のトランジスタと、第 2 のトランジスタと、第 1 の容量素子と、第 2 の容量素子と、を有し、

前記第 1 のトランジスタ及び前記第 1 の容量素子は、前記第 1 のインバータにおける一のトランジスタのゲート電位をブートストラップする機能を有し、

前記第 2 のトランジスタ及び前記第 2 の容量素子は、前記第 2 のインバータにおける一のトランジスタのゲート電位をブートストラップする機能を有し、

前記第 1 のインバータの出力端子は、前記第 2 のインバータの入力端子と電氣的に接続され、

前記第 1 のトランジスタのゲートは、前記第 2 のトランジスタのゲートと電氣的に接続され、

前記第 1 のインバータ及び前記第 2 のインバータが有するトランジスタと、前記第 1 のトランジスタと、前記第 2 のトランジスタとは、酸化物半導体を有し、且つ、同一の極性であることを特徴とする半導体装置。

【請求項 3】

請求項 1 又は請求項 2 において、

前記第 1 のトランジスタ及び前記第 1 の容量素子は、前記第 1 のインバータの出力電位の降下を抑制する機能を有し、

前記第 2 のトランジスタ及び前記第 2 の容量素子は、前記第 2 のインバータの出力電位の降下を抑制する機能を有することを特徴とする半導体装置。

【請求項 4】

請求項 1 乃至請求項 3 のいずれか一項において、

前記第 1 のインバータ及び前記第 2 のインバータをそれぞれ複数個有し、

前記複数個の第 1 のインバータ及び前記複数個の第 2 のインバータを有するリングオシレータ又はインバータチェーンを有することを特徴とする半導体装置。