(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国 际 局

(43) 国际公布日
2018 年 10 月 11 日 (11.10.2018)

WIPO | PCT

(10) 国际公布号
WO 2018/184257 A1

(51) 国际专利分类号:
G02F 1/1343 (2006.01) *G02F 1/1368* (2006.01)

(21) 国际申请号: PCT/CN2017/081035

(22) 国际申请日: 2017 年 4 月 19 日 (19.04.2017)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:
201710218707.3 2017年4月5日 (05.04.2017) CN

(71) 申请人: 深圳市华星光电半导体显示技术有限公司(SHENZHEN CHINA STAR OPTOELECTRONICS SEMICONDUCTOR DISPLAY TECHNOLOGY CO., LTD.) [CN/CN]; 中国广东省深圳市光明新区公明街道塘明大道9-2号, Guangdong 518132 (CN)。

(72) 发明人: 甘 启 明 (GAN, Qiming); 中 国 广 东 省 深 圳 市 光 明 新 区 塘 明 大 道 9-2 号, Guangdong 518132 (CN)。

(74) 代理人: 深圳市德力知识产权代理事务所(COMIPS INTELLECTUAL PROPERTY OFFICE); 中国广东省深圳市福田区上步中路深勘大厦15E, Guangdong 518028 (CN)。

(81) 指定国(除另有指明，要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。

(84) 指定国(除另有指明，要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU,

(54) **Title:** ARRAY SUBSTRATE

(54) 发明名称: 阵列基板

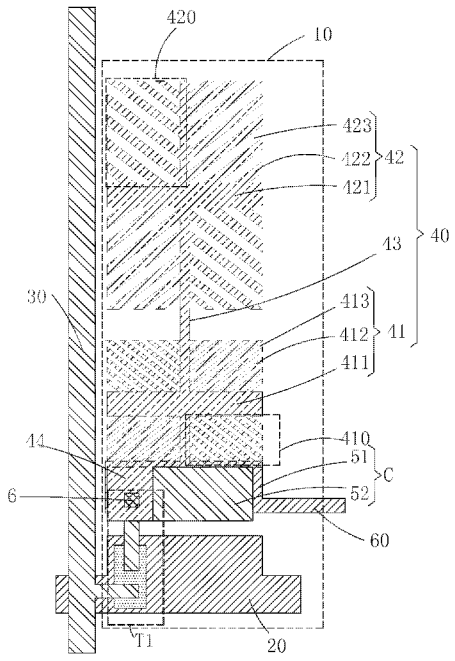


图2

(57) **Abstract:** Provided is an array substrate. Each sub pixel (10) in the array substrate comprises a thin film control transistor (T1) and a pixel electrode (40) electrically connected to the thin film control transistor (T1). The pixel electrode (40) comprises a primary zone pixel electrode (41) and a secondary zone pixel electrode (42) which are spaced apart, and a first connecting electrode (43) electrically connected to the primary zone pixel electrode (41) and the secondary zone pixel electrode (42). Both the primary zone pixel electrode (41) and the secondary zone pixel electrode (42) are slit electrodes in the shape of eight-pointed asterisks; the width of primary zone branch electrodes (412) of the primary zone pixel electrode (41) is less than that of secondary zone branch electrodes (422) of the secondary zone pixel electrode (42); and the width of primary zone slits (413) of the primary zone pixel electrode (41) is less than that of secondary zone slits (423) of the secondary zone pixel electrode (42). The color cast can be improved through the structural difference between the primary zone pixel electrode (41) and the secondary zone pixel electrode (42), and at the same time, the number of TFTs in the sub pixels (10) is reduced, the opening rate of the pixels is increased, and the difficulty of optimal common voltage balance regulation and the control of primary zones and secondary zones is reduced.

WO 2018/184257 A1

[见续页]

IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告(条约第21条(3))。

(57) 摘要: 提供一种阵列基板。所述阵列基板中每一个子像素（10）均包括：一控制薄膜晶体管（T1）和与控制薄膜晶体管（T1）电性连接的一像素电极（40），所述像素电极（40）包括间隔排列的主区像素电极（41）和次区像素电极（42）、以及电性连接所述主区像素电极（41）和次区像素电极（42）的第一连接电极（43），所述主区像素电极（41）和次区像素电极（42）的均为米字型的狭缝电极，所述主区像素电极（41）的主区分支电极（412）的宽度小于次区像素电极（42）的次区分支电极（422）的宽度，主区像素电极（41）的主区狭缝（413）的宽度小于次区像素电极（42）的次区狭缝（423）的宽度，能够通过主区像素电极（41）和次区像素电极（42）的结构差异来改善色偏，同时减少子像素（10）中的TFT数量，提升了像素的开口率，且降低主区与次区的最佳公共电压平衡调控的难度。

阵列基板

技术领域

本发明涉及显示技术领域，尤其涉及一种阵列基板。

背景技术

液晶显示器(Liquid Crystal Display，LCD)是目前最广泛使用的平板显示器之一，液晶面板是液晶显示器的核心组成部分。液晶面板通常是由一彩色滤光片基板(Color Filter，CF)、一薄膜晶体管阵列基板(Thin Film Transistor Array Substrate，TFT Array Substrate)以及一配置于两基板间的液晶层(Liquid Crystal Layer)所构成。一般阵列基板、彩色滤光片基板上分别设置像素电极、公共电极。当电压被施加到像素电极与公共电极便会在液晶层中产生电场，该电场决定了液晶分子的取向，从而调整入射到液晶层的光的偏振，使液晶面板显示图像。

为了增大液晶显示器的视角，现有技术通常会采取多畴技术（multi-domain），即将一个子像素划分成多个区域，并使每个区域中的液晶在施加电压后倒伏向不同的方向，从而使各个方向看到的效果趋于平均，一致。实现多畴技术的方法有多种，其中一种方法是将像素电极设计为米字型的狭缝(Slit)电极结构，具体地，所述米字型的狭缝电极结构包含：条状的竖直主干和条状的水平主干，且竖直主干和水平主干中心垂直相交，所谓中心垂直相交是指竖直主干和水平主干相互垂直，且二者将整个像素电极面积平均分成 4 个区域(domain)。每个像素电极区域都由与竖直主干或水平主干呈±45°、±135°角度的条状分支平铺组成，各条状分支与竖直主干和水平主干位于同一平面上，通过特殊的像素电极图案产生的倾斜电场诱导不同区域中的液晶分子倒向不同的方向。

这种米字型的狭缝电极，因每一像素电极区域内的条状分支与竖直主干和水平主干的夹角相同，会存在一定的视觉色差或视觉色偏，液晶面板的穿透率也会下降。为了改善视觉色差或视觉色偏，现有技术会将一个子像素分成主区和次区，在主区内设置一个独立的主区像素电极，在次区内设置一个独立的次区像素电极，主区像素电极与次区像素电极均采用上述的米字型的狭缝电极，从而实现 8 畴显示。如图 1 所示，现有的液晶显示器的每一个子像素内均包括: 主区薄膜晶体管 T100、次区薄膜晶体管 T200、电荷共享薄膜晶体管 T300、主区液晶电容 C100、次区液晶电容 C200、主

区存储电容 C300、次区存储电容 C400，所述主区薄膜晶体管 T100 的栅极电性连接该子像素对应的扫描线 Gate，源极电性连接该子像素对应的数据线 Data，漏极电性连接主区液晶电容 C100 的一端，所述次区薄膜晶体管 T200 的栅极电性连接该子像素对应的扫描线 Gate，源极电性连接该子像素对应的数据线 Data，漏极电性连接次区液晶电容 C200 的一端，所述电荷共享薄膜晶体管 T300 的栅极电性连接该子像素对应的扫描线 Gate，源极接入阵列基板公共电压 Acom，漏极电性连接次区液晶电容 C200 的一端，所述主区液晶电容 C100 与次区液晶电容 C200 的另一端均接入彩膜基板公共电压 Ccom，所述主区存储电容 C300 的一端电性连接主区液晶电容 C100 的一端，另一端接入阵列基板公共电压 Acom，所述次区存储电容 C400 的一端电性连接次区液晶电容 C200 的一端，另一端接入阵列基板公共电压 Acom，所述主区液晶电容 C100 的一端为主区像素电极 101，次区液晶电容 C200 的一端为次区像素电极 201，工作时，主区薄膜晶体管 T100 为主区像素电极 101 充电，次区薄膜晶体管 T200 为次区像素电极 201 充电，电荷共享薄膜晶体管 T300 为次区像素电极 201 放电，从而使得主区与次区产生不同的电位，以增大视角，但上述的子像素结构中每一个子像素包含三个 TFT，TFT 数量过多会导致像素本身的开口率下降，并且由于采用了电荷分享技术，主区与次区的像素电压会产生差异，这又会加大主区与次区的最佳公共电压（Best Vcom）平衡调控的难度。

发明内容

本发明的目的在于提供一种阵列基板，能够改善色偏，提升像素的开口率，降低主区与次区的最佳公共电压平衡调控的难度。

为实现上述目的，本发明提供了一种阵列基板，包括：阵列排布的多个子像素、多条平行间隔排列的水平的扫描线、以及多条平行间隔排列的竖直的数据线；

每一行子像素对应一条扫描线，每一列子像素对应一条数据线，每一个子像素均包括：一控制薄膜晶体管和一像素电极；所述控制薄膜晶体管的栅极电性连接该行子像素对应的扫描线，源极电性连接该行子像素对应的数据线，漏极电性连接像素电极；所述像素电极包括：间隔排列的主区像素电极和次区像素电极、以及电性连接所述主区像素电极和次区像素电极的第一连接电极；

所述主区像素电极包括：十字形的主区躯干电极，所述主区躯干电极将所述主区像素电极分隔为四个主区配向区，在每一个主区配向区均设有

与所述主区躯干电极相连的多个相互平行的条状的主区分支电极，相邻的两主区分支电极之间形成有主区狭缝，相邻的两个主区配向区内的主区分支电极关于所述主区躯干电极对称；所述次区像素电极包括：十字形的次区躯干电极，所述十字形的次区躯干电极将所述次区像素电极分隔为四个次区配向区，在每一个次区配向区均设有与所述次区躯干电极相连的多个相互平行的条状的次区分支电极，相邻的两次区分支电极之间形成有次区狭缝，相邻的两个次区配向区内的次区分支电极关于所述次区躯干电极对称；

所述主区分支电极的宽度小于次区分支电极的宽度，所述主区狭缝的宽度小于次区狭缝的宽度。

所述主区分支电极与所述主区躯干电极之间的夹角为 40° 到 45° 。

所述次区分支电极与所述次区躯干电极之间的夹角为 45° 。

所述主区分支电极的宽度大于 2μm 且小于 5μm，所述主区狭缝的宽度大于 2μm 且小于 5μm。

所述次区分支电极的宽度大于 3.5μm 且小于 6μm，所述次区狭缝的宽度大于 3.5μm 且小于 6μm。

所述主区像素电极和次区像素电极的面积比大于 1/4 且小于 4。

所述像素电极的材料为 ITO。

所述阵列基板还包括：阵列基板公共电压走线，每一个子像素还包括一存储电容，所述存储电容包括：相对设置的第一电极板和第二电极板，所述第一电极板与所述阵列基板公共电压走线电性连接，所述第二电极板与所述控制薄膜晶体管的漏极电性连接。

所述控制薄膜晶体管的栅极、扫描线、阵列基板公共电压走线、以及第一电极板位于第一金属层，所述控制薄膜晶体管的源极和漏极、数据线、以及第二电极板均位于与所述第一金属层绝缘层叠的第二金属层。

所述像素电极还包括与所述主区像素电极电性连接的第二连接电极，所述第二连接电极层叠于所述控制薄膜晶体管的漏极上，所述第二连接电极与所述控制薄膜晶体管的漏极之间设有绝缘层，所述绝缘层中设有贯穿所述绝缘层的像素电极连接过孔，所述第二连接电极经由像素电极连接过孔与所述控制薄膜晶体管的漏极电性连接。

本发明还提供一种阵列基板，包括：阵列排布的多个子像素、多条平行间隔排列的水平的扫描线、以及多条平行间隔排列的竖直的数据线；

每一行子像素对应一条扫描线，每一列子像素对应一条数据线，每一个子像素均包括：一控制薄膜晶体管和一像素电极；所述控制薄膜晶体管

的栅极电性连接该行子像素对应的扫描线，源极电性连接该行子像素对应的数据线，漏极电性连接像素电极；所述像素电极包括：间隔排列的主区像素电极和次区像素电极、以及电性连接所述主区像素电极和次区像素电极的第一连接电极；

所述主区像素电极包括：十字形的主区躯干电极，所述主区躯干电极将所述主区像素电极分隔为四个主区配向区，在每一个主区配向区均设有与所述主区躯干电极相连的多个相互平行的条状的主区分支电极，相邻的两主区分支电极之间形成有主区狭缝，相邻的两个主区配向区内的主区分支电极关于所述主区躯干电极对称；所述次区像素电极包括：十字形的次区躯干电极，所述十字形的次区躯干电极将所述次区像素电极分隔为四个次区配向区，在每一个次区配向区均设有与所述次区躯干电极相连的多个相互平行的条状的次区分支电极，相邻的两次区分支电极之间形成有次区狭缝，相邻的两个次区配向区内的次区分支电极关于所述次区躯干电极对称；

所述主区分支电极的宽度小于次区分支电极的宽度，所述主区狭缝的宽度小于次区狭缝的宽度；

其中，所述主区分支电极的宽度大于 2μm 且小于 5μm，所述主区狭缝的宽度大于 2μm 且小于 5μm；

其中，所述次区分支电极的宽度大于 3.5μm 且小于 6μm，所述次区狭缝的宽度大于 3.5μm 且小于 6μm。

本发明的有益效果：本发明提供一种阵列基板，所述阵列基板包括：阵列排布的多个子像素、多条平行间隔排列的水平的扫描线、以及多条平行间隔排列的竖直的数据线；每一行子像素对应一条扫描线，每一列子像素对应一条数据线，每一个子像素均包括：一控制薄膜晶体管和一像素电极，所述像素电极包括间隔排列的主区像素电极和次区像素电极、以及电性连接所述主区像素电极和次区像素电极的第一连接电极，所述主区像素电极和次区像素电极的均为米字型的狭缝电极，所述主区像素电极的主区分支电极的宽度小于次区像素电极的次区分支电极的宽度，主区像素电极的主区狭缝的宽度小于次区像素电极的次区狭缝的宽度，能够通过主区像素电极和次区像素电极的结构差异来改善色偏，同时减少每一个子像素中的 TFT 数量，提升了像素的开口率，通过主区像素电极和次区像素电极电性连接使得主区像素电极和次区像素电极上的电压相同，降低主区与次区的最佳公共电压平衡调控的难度。

附图说明

为了能更进一步了解本发明的特征以及技术内容，请参阅以下有关本发明的详细说明与附图，然而附图仅提供参考与说明用，并非用来对本发明加以限制。

附图中，

图 1 为现有的液晶显示器中的一子像素的等效电路图；

图 2 为本发明的阵列基板的结构图。

具体实施方式

为更进一步阐述本发明所采取的技术手段及其效果，以下结合本发明的优选实施例及其附图进行详细描述。

请参阅图 2，本发明提供一种阵列基板，包括：阵列排布的多个子像素 10、多条平行间隔排列的水平的扫描线 20、以及多条平行间隔排列的竖直的数据线 30；

每一行子像素 10 对应一条扫描线 20，每一列子像素 10 对应一条数据线 30，每一个子像素 10 均包括：一控制薄膜晶体管 T1 和一像素电极 40；所述控制薄膜晶体管 T1 的栅极电性连接该行子像素对应的扫描线 20，源极电性连接该行子像素对应的数据线 30，漏极电性连接像素电极 40；所述像素电极 40 包括：间隔排列的主区像素电极 41 和次区像素电极 42、以及电性连接所述主区像素电极 41 和次区像素电极 42 的第一连接电极 43；

所述主区像素电极 41 包括：十字形的主区躯干电极 411，所述主区躯干电极 411 将所述主区像素电极 41 分隔为四个主区配向区 410，在每一个主区配向区 410 均设有与所述主区躯干电极 411 相连的多个相互平行的条状的主区分支电极 412，相邻的两主区分支电极 412 之间形成有主区狭缝 413，相邻的两个主区配向区 410 内的主区分支电极 412 关于所述主区躯干电极 411 对称；所述次区像素电极 42 包括：十字形的次区躯干电极 421，所述十字形的次区躯干电极 421 将所述次区像素电极 42 分隔为四个次区配向区 420，在每一个次区配向区 420 均设有与所述次区躯干电极 421 相连的多个相互平行的条状的次区分支电极 422，相邻的两次区分支电极 422 之间形成有次区狭缝 423，相邻的两个次区配向区 420 内的次区分支电极 422 关于所述次区躯干电极 421 对称；

重点的是，所述主区分支电极 412 的宽度小于次区分支电极 422 的宽度，所述主区狭缝 413 的宽度小于次区狭缝 423 的宽度，也即主区分支电极 412 比次区分支电极 422 更细，且主区像素电极 41 中的主区分支电极 412

比次区像素电极 42 中的次区分支电极 422 更密集的分布，使该阵列基板应用于液晶显示器时，在对像素电极 40 进行通电后，主区像素电极 41 处的电场强度比次区像素电极 42 处的电场强度大，从而使与主区像素电极 41 对应的液晶分子比与次区像素电极 42 对应的液晶分子的偏转角度大，主区像素电极 41 对应区域的透过率较次区像素电极 42 对应的区域高，从而改善液晶显示器的色偏。

进一步地，本发明还可以通过调整主区像素电极 41 与次区像素电极 42 的面积比、主区分支电极 412 与所述主区躯干电极 411 之间的夹角、次区分支电极 422 与所述次区躯干电极 421 之间的夹角，进一步的增加主区像素电极 41 与次区像素电极 42 的差异性，从而进一步提升液晶显示器的色偏改善效果。

具体地，所述主区分支电极 412 与所述主区躯干电极 411 之间的夹角可以为 40° 到 45° ，优选地，所述主区分支电极 412 与所述主区躯干电极 411 之间的夹角为 45° 。

具体地，所述次区分支电极 422 与所述次区躯干电极 421 之间的夹角可以为 45° 。

具体地，所述主区分支电极 412 的宽度（也即主区像素电极 41 的线宽）大于 2μm 且小于 5μm，所述主区狭缝 413（也即主区像素电极 41 的线距）的宽度大于 2μm 且小于 5μm，优选地，所述主区分支电极 412 的宽度为 3.5μm，所述主区狭缝 413 的宽度为 2.5μm。

具体地，所述次区分支电极 422（也即次区像素电极 42 的线宽）的宽度大于 3.5μm 且小于 6μm，所述次区狭缝 423 的宽度（也即次区像素电极 42 的线距）大于 3.5μm 且小于 6μm，优选地，所述次区分支电极 422 的宽度为 5μm，所述次区狭缝 423 的宽度为 5μm。

可选地，所述主区像素电极 41 和次区像素电极 42 的面积比大于 1/4 且小于 4，优选地，所述主区像素电极 41 与次区像素电极 42 的面积比为 2:3。

进一步地，请参阅图 3，所述阵列基板还包括：阵列基板公共电压走线 60，每一个子像素 10 还包括一存储电容 C，所述存储电容 C 包括：相对设置的第一电极板 51 和第二电极板 52，所述第一电极板 51 与所述阵列基板公共电压走线 60 电性连接，所述第二电极板 52 与所述控制薄膜晶体管 T1 的漏极电性连接。

所述控制薄膜晶体管 T1 的栅极、扫描线 20、阵列基板公共电压走线 60、以及第一电极板 51 位于第一金属层，所述控制薄膜晶体管 T1 的源极

和漏极、数据线 30、以及第二电极板 52 均位于与所述第一金属层绝缘层叠的第二金属层。

所述像素电极 40 还包括与所述主区像素电极 41 电性连接的第二连接电极 44，所述第二连接电极 44 层叠于所述控制薄膜晶体管 T1 的漏极上，所述第二连接电极 44 与所述控制薄膜晶体管 T1 的漏极之间设有绝缘层，所述绝缘层中设有贯穿所述绝缘层的像素电极连接过孔 6，所述第二连接电极 44 经由像素电极连接过孔 6 与所述控制薄膜晶体管 T1 的漏极电性连接。

优选地，所述第一金属层和第二金属层的材料为铝、钼及铜等金属中的一种或多种的组合，所述第一金属层与第二金属层之间、第二金属层与像素电极之间的绝缘材料为氧化硅（SiOx）和氮化硅（SiNx）中的一种或二者的组合。所述像素电极 40 的材料为 ITO。

优选地，所述第一连接电极 43 电性连接所述主区躯干电极 411 和次区躯干电极 421，其延伸方向对应所述主区像素电极 41 与次区像素电极 42 的排列方向。

需要说明的是，本发明的阵列基板中，每一个子像素仅设有一个控制薄膜晶体管 T1，相比现有技术，减少了薄膜晶体管的数量，提升了像素的开口率，同时本发明通过对主区像素电极 41 与次区像素电极 42 的线宽、线距、面积比、以及分支电极的倾斜角度的设计，使得主区像素电极 41 与次区像素电极 42 产生差异，尤其是使得该阵列基板在应用于液晶显示器时，与主区像素电极 41 对应区域的透过率大于与次区像素电极 42 对应的区域，能够改善液晶显示器的色偏，进一步地，本发明的第一连接电极 43 电性连接主区像素电极 41 与次区像素电极 42，使得主区像素电极 41 与次区像素电极 42 可通过一个薄膜晶体管控制的同时，所述主区像素电极 41 与次区像素电极 42 具有相同的电压，能够降低主区与次区的最佳公共电压平衡调控的难度。

综上所述，本发明提供一种阵列基板，所述阵列基板包括：阵列排布的多个子像素、多条平行间隔排列的水平的扫描线、以及多条平行间隔排列的竖直的数据线；每一行子像素对应一条扫描线，每一列子像素对应一条数据线，每一个子像素均包括：一控制薄膜晶体管和一像素电极，所述像素电极包括间隔排列的主区像素电极和次区像素电极、以及电性连接所述主区像素电极和次区像素电极的第一连接电极，所述主区像素电极和次区像素电极的均为米字型的狭缝电极，所述主区像素电极的主区分支电极的宽度小于次区像素电极的次区分支电极的宽度，主像素电极的主区狭缝的宽度小于次区像素电极的次区狭缝的宽度，能够通过主区像素电极和次

区像素电极的结构差异来改善色偏，同时减少每一个子像素中的 TFT 数量，提升了像素的开口率，通过主区像素电极和次区像素电极电性连接使得主区像素电极和次区像素电极上的电压相同，降低主区与次区的最佳公共电压平衡调控的难度。

以上所述，对于本领域的普通技术人员来说，可以根据本发明的技术方案和技术构思作出其他各种相应的改变和变形，而所有这些改变和变形都应属于本发明权利要求的保护范围。

权 利 要 求

1、一种阵列基板，包括：阵列排布的多个子像素、多条平行间隔排列的水平的扫描线、以及多条平行间隔排列的竖直的数据线；

每一行子像素对应一条扫描线，每一列子像素对应一条数据线，每一个子像素均包括：一控制薄膜晶体管和一像素电极；所述控制薄膜晶体管的栅极电性连接该行子像素对应的扫描线，源极电性连接该行子像素对应的数据线，漏极电性连接像素电极；所述像素电极包括：间隔排列的主区像素电极和次区像素电极、以及电性连接所述主区像素电极和次区像素电极的第一连接电极；

所述主区像素电极包括：十字形的主区躯干电极，所述主区躯干电极将所述主区像素电极分隔为四个主区配向区，在每一个主区配向区均设有与所述主区躯干电极相连的多个相互平行的条状的主区分支电极，相邻的两主区分支电极之间形成有主区狭缝，相邻的两个主区配向区内的主区分支电极关于所述主区躯干电极对称；所述次区像素电极包括：十字形的次区躯干电极，所述十字形的次区躯干电极将所述次区像素电极分隔为四个次区配向区，在每一个次区配向区均设有与所述次区躯干电极相连的多个相互平行的条状的次区分支电极，相邻的两次区分支电极之间形成有次区狭缝，相邻的两个次区配向区内的次区分支电极关于所述次区躯干电极对称；

所述主区分支电极的宽度小于次区分支电极的宽度，所述主区狭缝的宽度小于次区狭缝的宽度。

2、如权利要求 1 所述的阵列基板，其中，所述主区分支电极与所述主区躯干电极之间的夹角为 40° 到 45° 。

3、如权利要求 1 所述的阵列基板，其中，所述次区分支电极与所述次区躯干电极之间的夹角为 45° 。

4、如权利要求 1 所述的阵列基板，其中，所述主区分支电极的宽度大于 2μm 且小于 5μm，所述主区狭缝的宽度大于 2μm 且小于 5μm。

5、如权利要求 1 所述的阵列基板，其中，所述次区分支电极的宽度大于 3.5μm 且小于 6μm，所述次区狭缝的宽度大于 3.5μm 且小于 6μm。

6、如权利要求 1 所述的阵列基板，其中，所述主区像素电极和次区像素电极的面积比大于 1/4 且小于 4。

7、如权利要求 1 所述的阵列基板，其中，所述像素电极的材料为 ITO。

8、如权利要求 1 所述的阵列基板，还包括：阵列基板公共电压走线，每一个子像素还包括一存储电容，所述存储电容包括：相对设置的第一电极板和第二电极板，所述第一电极板与所述阵列基板公共电压走线电性连接，所述第二电极板与所述控制薄膜晶体管的漏极电性连接。

9、如权利要求 8 所述的阵列基板，其中，所述控制薄膜晶体管的栅极、扫描线、阵列基板公共电压走线、以及第一电极板位于第一金属层，所述控制薄膜晶体管的源极和漏极、数据线、以及第二电极板均位于与所述第一金属层绝缘层叠的第二金属层。

10、如权利要求 9 所述的阵列基板，其中，所述像素电极还包括与所述主区像素电极电性连接的第二连接电极，所述第二连接电极层叠于所述控制薄膜晶体管的漏极上，所述第二连接电极与所述控制薄膜晶体管的漏极之间设有绝缘层，所述绝缘层中设有贯穿所述绝缘层的像素电极连接过孔，所述第二连接电极经由像素电极连接过孔与所述控制薄膜晶体管的漏极电性连接。

11、一种阵列基板，包括：阵列排布的多个子像素、多条平行间隔排列的水平的扫描线、以及多条平行间隔排列的竖直的数据线；

每一行子像素对应一条扫描线，每一列子像素对应一条数据线，每一个子像素均包括：一控制薄膜晶体管和一像素电极；所述控制薄膜晶体管的栅极电性连接该行子像素对应的扫描线，源极电性连接该行子像素对应的数据线，漏极电性连接像素电极；所述像素电极包括：间隔排列的主区像素电极和次区像素电极、以及电性连接所述主区像素电极和次区像素电极的第一连接电极；

所述主区像素电极包括：十字形的主区躯干电极，所述主区躯干电极将所述主区像素电极分隔为四个主区配向区，在每一个主区配向区均设有与所述主区躯干电极相连的多个相互平行的条状的主区分支电极，相邻的两主区分支电极之间形成有主区狭缝，相邻的两个主区配向区内的主区分支电极关于所述主区躯干电极对称；所述次区像素电极包括：十字形的次区躯干电极，所述十字形的次区躯干电极将所述次区像素电极分隔为四个次区配向区，在每一个次区配向区均设有与所述次区躯干电极相连的多个相互平行的条状的次区分支电极，相邻的两次区分支电极之间形成有次区狭缝，相邻的两个次区配向区内的次区分支电极关于所述次区躯干电极对称；

所述主区分支电极的宽度小于次区分支电极的宽度，所述主区狭缝的宽度小于次区狭缝的宽度；

其中，所述主区分支电极的宽度大于 2μm 且小于 5μm，所述主区狭缝的宽度大于 2μm 且小于 5μm;

其中，所述次区分支电极的宽度大于 3.5μm 且小于 6μm，所述次区狭缝的宽度大于 3.5μm 且小于 6μm。

12、如权利要求 11 所述的阵列基板，其中，所述主区分支电极与所述主区躯干电极之间的夹角为 40° 到 45° 。

13、如权利要求 11 所述的阵列基板，其中，所述次区分支电极与所述次区躯干电极之间的夹角为 45° 。

14、如权利要求 11 所述的阵列基板，其中，所述主区像素电极和次区像素电极的面积比大于 1/4 且小于 4。

15、如权利要求 11 所述的阵列基板，其中，所述像素电极的材料为 ITO。

16、如权利要求 11 所述的阵列基板，还包括：阵列基板公共电压走线，每一个子像素还包括一存储电容，所述存储电容包括：相对设置的第一电极板和第二电极板，所述第一电极板与所述阵列基板公共电压走线电性连接，所述第二电极板与所述控制薄膜晶体管的漏极电性连接。

17、如权利要求 16 所述的阵列基板，其中，所述控制薄膜晶体管的栅极、扫描线、阵列基板公共电压走线、以及第一电极板位于第一金属层，所述控制薄膜晶体管的源极和漏极、数据线、以及第二电极板均位于与所述第一金属层绝缘层叠的第二金属层。

18、如权利要求 17 所述的阵列基板，其中，所述像素电极还包括与所述主区像素电极电性连接的第二连接电极，所述第二连接电极层叠于所述控制薄膜晶体管的漏极上，所述第二连接电极与所述控制薄膜晶体管的漏极之间设有绝缘层，所述绝缘层中设有贯穿所述绝缘层的像素电极连接过孔，所述第二连接电极经由像素电极连接过孔与所述控制薄膜晶体管的漏极电性连接。

WO 2018/184257 PCT/CN2017/081035

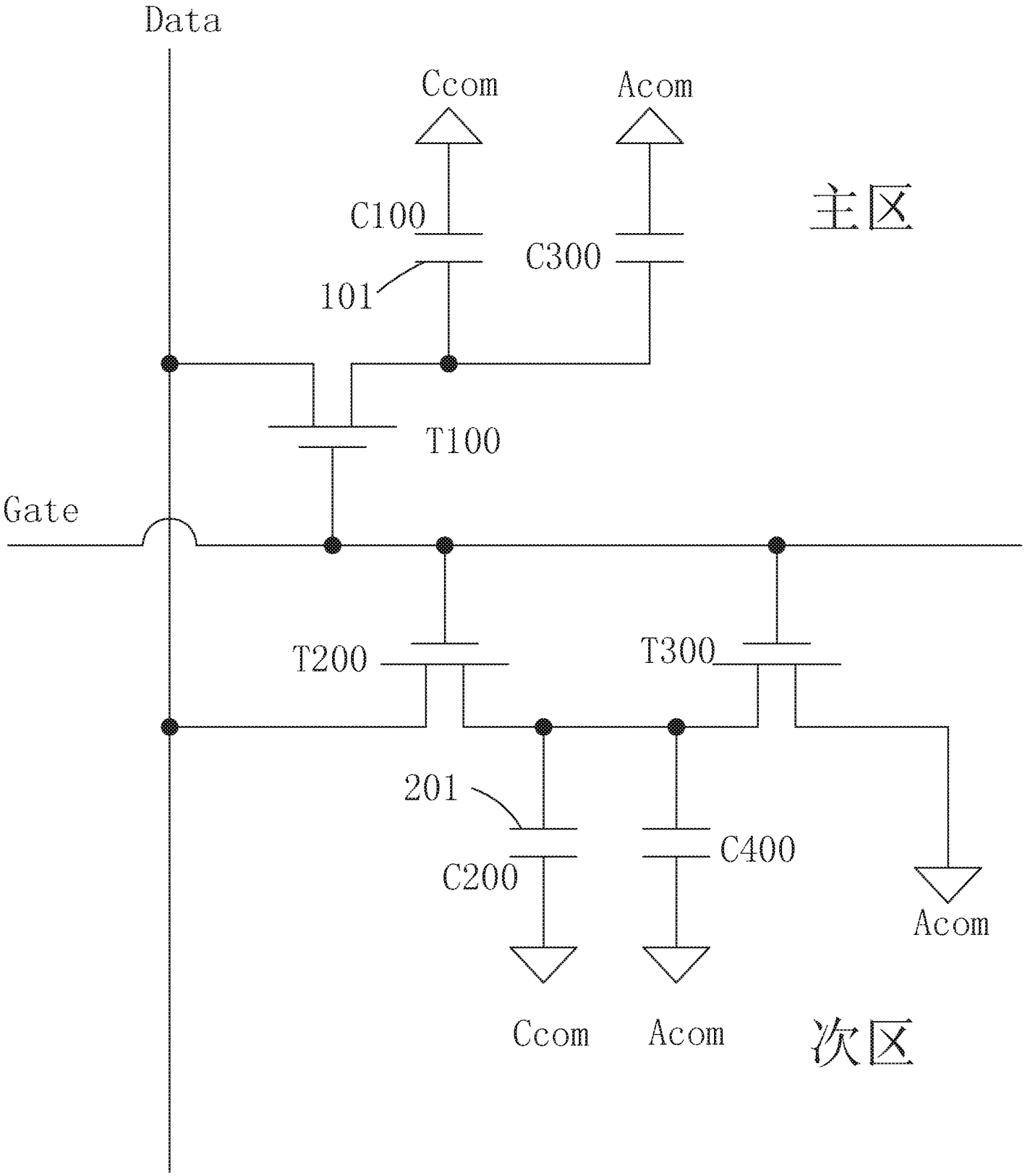


图1

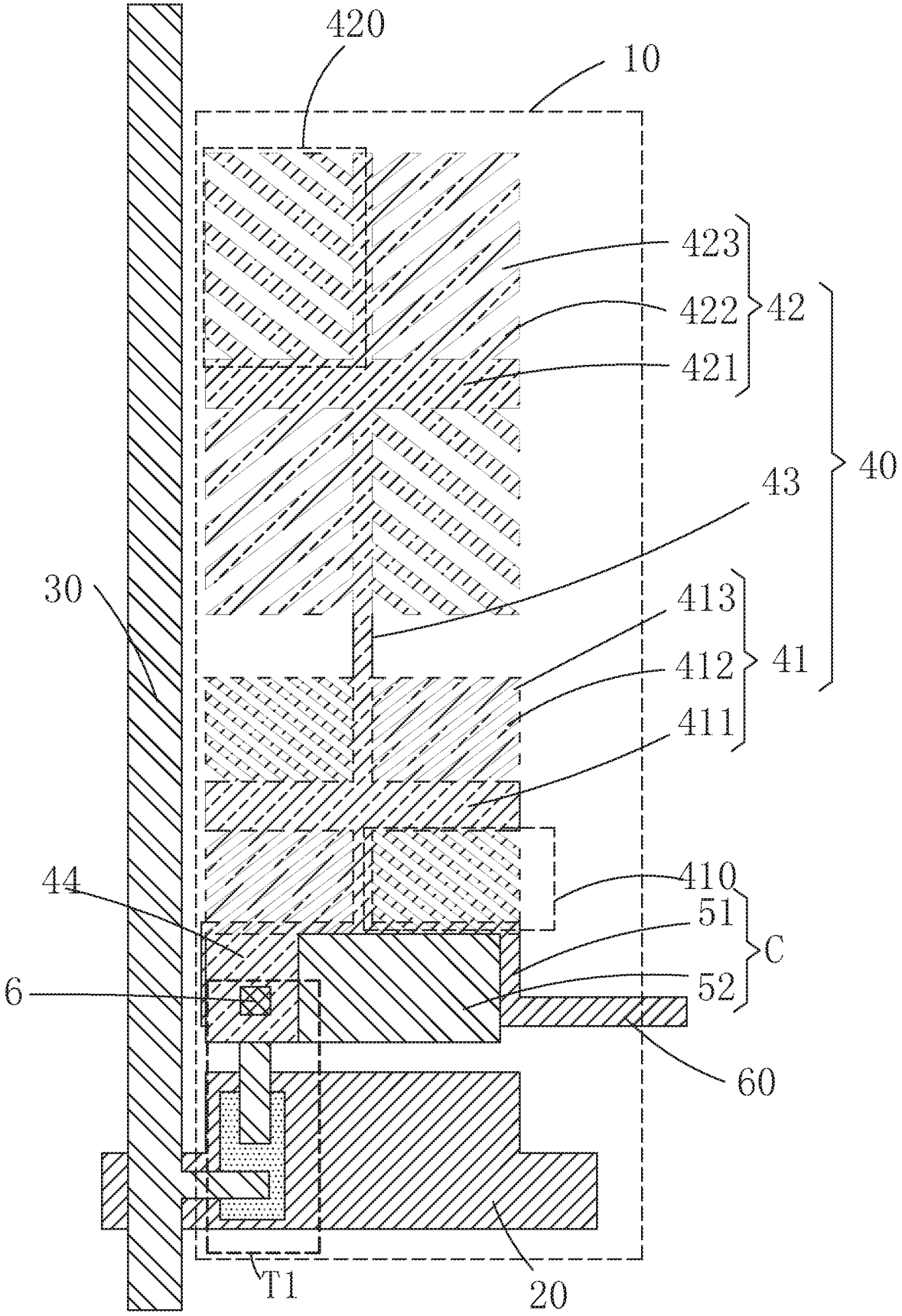

420
10
423
422
421
42
40
43
30
413
412
411
41
44
410
51
C
6
52
60
T1
20

图2

INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2017/081035

A. CLASSIFICATION OF SUBJECT MATTER

G02F 1/1343 (2006.01) i; G02F 1/1368 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G02F

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNABS, DWPI, SIPOABS: 数据线, 阵列, 晶体管, 字线, 电极, 像素, 象素, 位线, 次区, 主区, 扫描, 数据, data, array, line, tft, transistor, word, electrode, pixel, bit, minor, sub, main, scan, data

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	CN 101387803 A (AU OPTRONICS CORPORATION) 18 March 2009 (18.03.2009), description, page 2, paragraphs 1-3, and figure 1	1-18
A	CN 104035247 A (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.) 10 September 2014 (10.09.2014), description, paragraphs [0051]-[0079], and figures 1-6	1-18
A	CN 102393589 A (NANJING CEC PANDA LIQUID CRYSTAL DISPLAY TECHNOLOGY CO., LTD.) 28 March 2012 (28.03.2012), entire document	1-18
A	CN 103760725 A (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.) 30 April 2014 (30.04.2014), entire document	1-18
A	CN 101592836 A (SHENZHEN CHUNGHWA PICTURE TUBES LTD. et al.) 02 December 2009 (02.12.2009), entire document	1-18

☒ Further documents are listed in the continuation of Box C. ☒ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
03 January 2018	10 January 2018
Name and mailing address of the ISA State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No. (86-10) 62019451	Authorized officer HUANG, Jinwei Telephone No. (86-10) 62411017

INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2017/081035

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	CN 104865763 A (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.) 26 August 2015 (26.08.2015), entire document	1-18
A	US 2015137128 A1 (YI et al.) 21 May 2015 (21.05.2015), entire document	1-18

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2017/081035

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 101387803 A	18 March 2009	CN 100573293 C	23 December 2009
CN 104035247 A	10 September 2014	WO 2015192393 A1	23 December 2015
CN 102393589 A	28 March 2012	CN 102393589 B	05 August 2015
CN 103760725 A	30 April 2014	CN 103760725 B	17 August 2016
		JP 2017504055 A	02 February 2017
		RU 2628194 C1	15 August 2017
		GB 201610475 D0	03 August 2016
		KR 20160088404 A	25 July 2016
		GB 2535935 A	31 August 2016
		WO 2015096235 A1	02 July 2015
		US 9240152 B2	19 January 2016
		US 2015179114 A1	25 June 2015
CN 101592836 A	02 December 2009	CN 101592836 B	23 March 2011
CN 104865763 A	26 August 2015	CN 104865763 B	15 September 2017
US 2015137128 A1	21 May 2015	CN 103605243 A	26 February 2014
		WO 2015074335 A1	28 May 2015
		CN 103605243 B	24 February 2016

国际检索报告

国际申请号
PCT/CN2017/081035

A. 主题的分类

G02F 1/1343(2006.01)i；G02F 1/1368(2006.01)i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

G02F

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称，和使用的检索词（如使用））

CNABS，DWPI，SIPOABS:数据线，阵列，晶体管，字线，电极，像素，象素,位线，次区，主区，扫描，数据，data，array,line,tft,transistor,word,electrode，pixel,bit,minor，sub,main，scan，data

C. 相关文件

类 型*	引用文件，必要时，指明相关段落	相关的权利要求
A	CN 101387803 A (友达光电股份有限公司) 2009年 3月 18日 (2009 - 03 - 18) 说明书第2页第1段至第3段，图1	1-18
A	CN 104035247 A (深圳市华星光电技术有限公司) 2014年 9月 10日 (2014 - 09 - 10) 说明书第[0051]-[0079]段，图1-6	1-18
A	CN 102393589 A (南京中电熊猫液晶显示科技有限公司) 2012年 3月 28日 (2012 - 03 - 28) 全文	1-18
A	CN 103760725 A (深圳市华星光电技术有限公司) 2014年 4月 30日 (2014 - 04 - 30) 全文	1-18
A	CN 101592836 A (深圳华映显示科技有限公司 等) 2009年 12月 2日 (2009 - 12 - 02) 全文	1-18
A	CN 104865763 A (深圳市华星光电技术有限公司) 2015年 8月 26日 (2015 - 08 - 26) 全文	1-18
A	US 2015137128 A1 (YI 等) 2015年 5月 21日 (2015 - 05 - 21) 全文	1-18

☐ 其余文件在C栏的续页中列出。

☑ 见同族专利附件。

* 引用文件的具体类型：

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件，或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件（如具体说明的）

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布，与申请不相抵触，但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件，单独考虑该文件，认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件，当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时，要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期	国际检索报告邮寄日期
2018年 1月 3日	2018年 1月 10日
ISA/CN的名称和邮寄地址 中华人民共和国国家知识产权局(ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088 传真号 (86-10)62019451	受权官员 黄金卫 电话号码 (86-10)62411017

国际检索报告
关于同族专利的信息

国际申请号
PCT/CN2017/081035

检索报告引用的专利文件			公布日（年/月/日）	同族专利			公布日（年/月/日）
CN	101387803	A	2009年 3月 18日	CN	100573293	C	2009年 12月 23日
CN	104035247	A	2014年 9月 10日	WO	2015192393	A1	2015年 12月 23日
CN	102393589	A	2012年 3月 28日	CN	102393589	B	2015年 8月 5日
CN	103760725	A	2014年 4月 30日	CN	103760725	B	2016年 8月 17日
				JP	2017504055	A	2017年 2月 2日
				RU	2628194	C1	2017年 8月 15日
				GB	201610475	D0	2016年 8月 3日
				KR	20160088404	A	2016年 7月 25日
				GB	2535935	A	2016年 8月 31日
				WO	2015096235	A1	2015年 7月 2日
				US	9240152	B2	2016年 1月 19日
				US	2015179114	A1	2015年 6月 25日
CN	101592836	A	2009年 12月 2日	CN	101592836	B	2011年 3月 23日
CN	104865763	A	2015年 8月 26日	CN	104865763	B	2017年 9月 15日
US	2015137128	A1	2015年 5月 21日	CN	103605243	A	2014年 2月 26日
				WO	2015074335	A1	2015年 5月 28日
				CN	103605243	B	2016年 2月 24日