



[12] 发明专利说明书

专利号 ZL 200510043057.0

[45] 授权公告日 2008 年 7 月 16 日

[11] 授权公告号 CN 100403550C

[22] 申请日 2005.8.5

[21] 申请号 200510043057.0

[73] 专利权人 西安电子科技大学

地址 710071 陕西省西安市太白路 2 号

[72] 发明人 郝跃 王中林 陈军峰 张进城
张春福

[56] 参考文献

WO2004/040616A2 2004.5.13

CN1400669A 2003.3.5

CN1450657A 2003.10.22

审查员 张健

[74] 专利代理机构 陕西电子工业专利中心

代理人 王品华 黎汉华

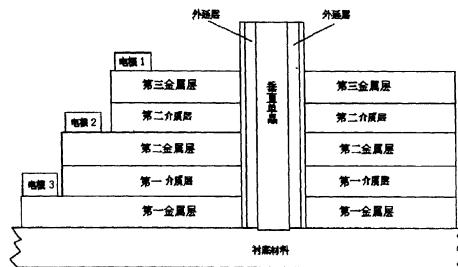
权利要求书 1 页 说明书 9 页 附图 4 页

[54] 发明名称

垂直型宽禁带半导体器件结构及制作方法

[57] 摘要

本发明公开了一种垂直型半导体器件结构及制作方法。主要解决宽禁带半导体材料、器件高缺陷密度及大功率器件散热的问题。采用立体形三维纳米结构，包括衬底、垂直单晶、外延层、金属层、介质层，其中垂直单晶与衬底表面垂直，外延层与垂直单晶平行，金属层平行于衬底的表面，且至少有一层，介质层平行于各金属层之间，进行绝缘隔离，金属层与外延层的界面构成欧姆接触或整流接触，在金属层面上连接外引线。通过在衬底上生长垂直单晶，在该垂直单晶的表面外延多层外延材料，并在衬底上淀积金属层形成欧姆接触和整流接触，在各金属层上引出源极、栅极、漏极外引线。本发明散热能力强、电性能高，可用于大功率器件和微波功率器件的制作。



1. 一种垂直型宽禁带半导体器件结构，采用立体形三维纳米结构，包括衬底、ZnO 材料组成的垂直单晶、金属层和介质层；该垂直单晶与衬底表面垂直，该金属层平行于衬底的表面，该介质层平行于各金属层之间，进行绝缘隔离，其特征在于，ZnO 组成的垂直单晶侧面依次平行生长 GaN、n 型掺杂的 AlGaN 两层外延层，或依次平行生长 GaN、不掺杂的 AlGaN、n 型掺杂的 AlGaN 三层外延层，并在最外面 n 型掺杂的 AlGaN 外延层表面自下而上依次形成多层金属层和介质层的交替结构，即第一金属层和第一介质层，第二金属层和第二介质层，第三金属层，该第一和第三金属层与最外面的 AlGaN 外延层构成欧姆接触、第二金属层与最外面的 AlGaN 外延层构成整流接触，该介质层采用空气层。

2. 制作权利要求 1 半导体器件的方法，按如下过程进行：

第一步，根据器件类型选择衬底材料、垂直单晶材料、外延层材料、金属层材料以及介质材料，并对所选衬底材料进行表面处理，使其具有平整的表面；

第二步，在经过表面处理的衬底材料上根据器件及电路的需要利用胶体晶体法或光刻掩膜的方法制作催化剂模板；

第三步，使用垂直单晶材料在衬底材料上利用汽相-液相-固相 VLS、汽相-固相 VS、液相-固相 LS 机制生长出垂直单晶纳米结构；

第四步，使用外延层材料在垂直单晶的表面通过分子束外延 MBE 或金属有机化学汽相沉积 MOCVD 外延生长至少一层外延层；

第五步，使用金属层材料以及介质材料在垂直于外延层的衬底表面通过淀积、腐蚀工艺形成两层或三层金属层和两层介质层，构成器件的欧姆接触或整流接触；

第六步，通过定向刻蚀和淀积在平行于衬底材料表面的各金属层上自下而上分别引出源极、栅极、漏极的外引线，即对形成的两层金属层自下而上分别与外延层形成整流接触、欧姆接触，引出栅极和漏极，源级直接由导电衬底引出；对形成的三层金属层自下而上分别与外延层形成欧姆接触、整流接触、欧姆接触，引出源级、栅极和漏极，构成基本的器件单元。

3. 根据权利要求 2 所述的制作权利要求 1 半导体器件的方法，其特征在于：使用金属层材料以及介质材料在垂直于外延层的衬底表面通过淀积、腐蚀工艺形成两层或三层金属层之后，再利用选择腐蚀的方法可将金属层之间的 SiO₂ 介质材料去掉，形成空气介质层。

垂直型宽禁带半导体器件结构及制作方法

技术领域

本发明属于微电子技术领域，涉及半导体材料、器件制作技术，具体的说是一种半导体器件的结构及其制作方法，可用于制作高质量的异质结构器件、大功率器件等，可有效的降低材料的缺陷密度、提高器件的散热性能。

背景技术

近年来因为以碳化硅 SiC、氮化镓 GaN 为代表的第三代宽禁带半导体具有大禁带宽度、高临界场强、高热导率、高载流子饱和速率、异质结界面二维电子气浓度高等优良特性，使其受到了人们广泛的关注。在理论上，利用这些材料制作的高电子迁移率晶体管 HEMT、异质结双极晶体管 HBT、发光二极管 LED、激光二极管 LD 等器件将具有现有器件无法比拟的优异性能，因此近年来国内外对其进行了广泛而深入的研究并相继取得了令人瞩目的成果。

然而，目前第三代宽禁带半导体材和相关器件面临的一个重大障碍就是没有天然的单晶材料，难以获得高质量的材料。与此同时，随着以第三代宽禁带半导体材料为基础的大功率器件以及微波功率器件的集成度、功率密度越来越高，其散热问题也越来越严重，使得相关器件及电路的设计、制造也变的越来越困难。

以 GaN 材料为例。80 年代末 Nakamura 等人提出了利用二步法在蓝宝石衬底上外延生长 GaN 材料的方案，参见 Nakamura S, "GaN growth using GaN buffer layer", Jpn. J Appl Phys, 1991; 30 (10) : L 1705~L 1707。该方案是在蓝宝石衬底上首先生长一层 GaN 缓冲层，以降低由蓝宝石与 GaN 晶格失配所引起的高缺陷密度，然后在缓冲层上再生长 GaN 材料。该方案虽然能够获得比采用单步工艺质量更好的 GaN 材料，但是由于 GaN 材料 (0001) 生长面与蓝宝石衬底 (0001) 晶面的晶格失配高达约 13.8%，所以即使采用了此方案生长的 GaN 材料的缺陷密仍高达 $10^8\text{-}10^{10}/\text{cm}^2$ 以上。

1993 年 Detchprohm 和 Amano 等人进一步提出了在 ZnO 衬底上生长 GaN 材料的方案，参见 Detchprohm T, Amano H, Hiramatsu K, et al. *J. Cryst Growth*, 1993, 128: 384。该方案是在蓝宝石衬底上首先外延一层 ZnO 材料用作 GaN 材料外延生长的衬底；然后利用 ZnO 材料的晶格结构和晶格常数与 GaN 材料相近的特性在 ZnO 材料的表面外延一层 GaN 材料。虽然 ZnO 材料与 GaN 材料具有相近的晶体结构和晶格常数，但是由于 ZnO 材料与蓝宝石材料之间较大的晶格失配导致通过外延生长的 ZnO 材料具有较高的缺陷密度，因此在 ZnO 衬底上生

长出的GaN材料的缺陷密度仍然很高。

1999年Xu和Wu等人提出了利用芯片倒装工艺提高散热能力的方案，参见Xu J J , Wu Y F , Keller S , et al . 1—8GHz GaN based power amplifier using FC bonding. IEEE Microw Guided Wave Lett , 1999 , 9 :277。该方案是一种将有源器件管芯翻转，通过凸点将管芯焊接到另一块基板上的方法，此方法在微波电路领域经常用于有源器件与电路基板的组装，对于微波大功率电路制作，该方案常用于器件的散热。该方案虽然在一定程度上改善了器件的散热能力，但是，由于平面工艺的固有限制以及器件的功率密度和集成度的不断提高，该方案已经无法满足大功率器件进一步发展的需要。因此，要解决这些问题就只有寻找新的技术途径。

发明的内容

本发明的目的在于克服上述已有技术的不足，提供一种垂直型宽禁带半导体器件的结构及其制作方法，以解决目前第三代宽禁带半导体材料、器件的高缺陷密度以及大功率器件散热所存在的问题，满足各种基于第三代宽禁带半导体材料的器件及电路的性能要求。

实现本发明的目的的技术方案是：在衬底表面的垂直单晶上通过控制外延层所用的材料和不同的工艺流程制作立体形三维纳米结构的半导体器件及电路。该器件结构主要由衬底、垂直单晶、外延层、金属层、介质层组成；该垂直单晶与衬底表面垂直，该外延层与垂直单晶平行，该金属层平行于衬底的表面，该介质层平行于各金属层之间进行绝缘隔离，其中，垂直单晶表面设有外延层、该外延层与垂直单晶平行，垂直单晶的侧面为生长外延层的衬底，依次外延有至少一层的外延层，并在最外面的外延层的表面自下而上依次形成多层金属层和介质层的交替结构，即第一金属层和第一介质层，第二金属层和第二介质层，第三金属层，该介质层采用空气或者二氧化硅或者氮化硅。

制作所述立体半导体器件的方法，按如下过程进行：

首先，根据器件类型选择衬底、单晶、外延、金属、介质材料，并对衬底材料进行表面处理，使其具有平整的表面；其次，在经过表面处理的衬底材料上利用胶体晶体法或光刻掩膜的方法制作所需的催化剂模板；第三，使用单晶材料在衬底材料上利用汽相-液相-固相VLS、汽相-固相 VS、液相-固相 LS 机制生长出垂直单晶纳米结构；第四，在垂直单晶的侧面通过分子束外延 MBE 或金属有机化学汽相沉积 MOCVD 技术外延生长至少一层外延层；第五，使用金属层材料以及介质材料在垂直外延层表面通过淀积、腐蚀等工艺形成两层或三层金属层和两层介质层，构成器件所需的欧姆接触或整流接触；第六，通过定向刻蚀和淀积技术在平行于衬底材料表面的各金属层上分别引出源极、栅极、漏极的外引线，即对形成的两层金属层自下而上分别与外延层形成整流接触、欧姆接触，引出栅极和漏极，源级直接由

导电衬底引出；对形成的三层金属层自下而上分别与外延层形成欧姆接触、整流接触、欧姆接触，引出源级、栅极和漏极，构成基本的器件单元。

上述方法，其中第五所述使用金属层材料以及介质材料在垂直于外延层的衬底表面通过淀积、腐蚀工艺形成两层或三层金属层之后，再利用选择腐蚀的方法可将金属层之间的 SiO₂ 介质材料去掉，形成空气介质层。

利用本发明的方法，重复上述第五步，即可在每根垂直单晶上生长多个器件，则这时构成电路的器件将形成一种立体网状分布，这种形式的电路的制造和设计方法将不同于现有的平面制造工艺和设计方法，将推动半导体制造和设计技术从传统的 2D 领域发展到 3D 领域。

上述半导体器件结构，其中的垂直单晶可以采用柱状单晶，也可以是带状单晶或其它具有垂直形貌的结构，该垂直单晶的侧面为生长外延层的衬底，依次外延有至少一层的外延层。

上述半导体器件结构，其中最外面的外延层的表面自下而上依次形成多层金属层和介质层的交替结构，即第一金属层和第一介质层，第二金属层和第二介质层，第三金属层。

上述半导体器件结构，其中金属层与最外面的外延层的界面构成欧姆接触或整流接触是由第一金属层与最外面的外延层组成欧姆接触，形成源极；由第二金属层与最外面的外延层组成整流接触，形成栅极；由第三金属层与最外面的外延层组成欧姆接触，形成漏极。

上述半导体器件结构，如果采用导电衬底材料，则可用该导电衬底代替第一金属层，成为两层金属层，即由导电衬底与最外面的外延层组成欧姆接触，形成源极。

本发明由于采用立体的器件界结构，在单位面积的衬垫材料上生长的的垂直单晶阵列所具有的表面积远大于其衬底材料的表面积，因此在同样的器件密度、器件类型与同样的环境下，其散热能力将远高于平面工艺所得的电路或器件；同时由于器件制作在具有很低的缺陷密度的垂直单晶上，因此如果进行外延的材料与垂直单晶具有相同或相近的晶体结构、晶格常数、热膨胀系数等参数，则外延层与垂直单晶的界面处晶格失配将大为减少，外延层材料中的缺陷密度也将大大的降低，从而获得其他方法难以得到的高质量的外延单晶材料；此外由于在器件的制作过程中选择高热导率的衬底材料和垂直单晶材料，并且可以腐蚀掉金属层之间的介质材料使用空气作为介质，利用空气的对流作用进行散热，可进一步提高器件、电路的散热能力。

附图说明

图 1 是本发明器件的结构剖面图

图 2 是本发明器件的制作流程图

图 3 是本发明基于 ZnO 纳米柱状单晶的 AlGaN/GaN HFET 单管器件剖面图

图 4 是本发明基于 ZnO 纳米带状单晶的 AlGaN/GaN HFET 单管器件剖面图

图 5 是本发明基于阵列 ZnO 纳米柱状单晶的 AlGaN/GaN 微波功率器件剖面图

具体实施方式

参照图 1，本发明的器件结构由衬底、垂直单晶、外延层、金属层、介质层组成。

该衬底为整个器件的基座，在其表面制作各种器件。垂直单晶垂直生长在衬底的表面，该垂直单晶可以是六角形截面的柱状单晶，也可以是四边形截面的带状单晶或其它具有垂直形貌的结构。该垂直单晶的侧面作为生长外延层的衬底，在其侧面依次外延有多层不同厚度的外延层，各个外延层平行于垂直单晶的侧面，形成与衬底垂直的垂直外延层。最外面的外延层表面自下而上是多层金属层和介质层的交替结构，例如，第一金属层 1 和第一介质层 1，第二金属层 2 和第二介质层 2，第三金属层 3。不同的金属层与最外面的外延层的界面构成欧姆接触或整流接触，例如，第一金属层与最外面的外延层组成欧姆接触形成源极；第二金属层与最外面的外延层组成整流接触形成栅极；第三金属层与最外面的外延层组成欧姆接触形成漏极。每个介质层的作用是对各个金属层进行绝缘隔离，并且对金属层的沉积起到支撑的作用。在各金属层上分别引出源极、栅极、漏极的外引线。

参照图 2，制作所述立体半导体器件的具体步骤为：

第一步，首先选择外延层材料，接着选择垂直单晶材料，然后选择衬底材料，最后根据最外面的外延层材料选择各金属层材料和介质材料；

该外延材料的选择：首先根据器件和电路的要求选择材料，即对于散热能力要求高的器件和电路选用热导率高的外延层材料，对于速度要求高的电路选用迁移率高的外延层材料；然后确定使器件性能最优的外延层材料的生长晶向。

该垂直单晶的材料选择：首先根据已选定的外延层材料选择与其晶体结构相同的垂直单晶材料；其次选择侧面与外延层生长面晶格失配最小的垂直单晶材料并确定垂直单晶的生长方向；最后选择热导率高的垂直单晶材料。

该衬底材料的选择：首先根据已选定的垂直单晶材料，选择满足垂直单晶生长条件的衬底材料；其次选择热导率高的衬底材料。

该金属材料的选择：根据已选定的最外面的外延层材料选择与其能够组成良好的欧姆接触或整流接触的金属材料。

该介质材料的选择：首先选择具有绝缘能力的介质；其次选择热导率高的介质材料。

根据所述选择各类材料的原则，本发明选择的外延层材料可以是 GaN、AlGaN、ZnO、GaAs、AlGaAs 等；选择的垂直单晶材料根据外延层材料的不同可以是 ZnO、GaN 等；选择的外衬底材料可以是多晶蓝宝石、单晶蓝宝石、单晶 GaN 等；选择的金属层根据外延层材料和接触类型的不同可以是 Al、Au、Ti/Ag 等；选择的介质材料可以是 SiO₂、Si₃N₄、空气等。

第二步，对所选衬底材料进行表面处理，使其具有平整、光滑的表面；

第三步，在经过表面处理的衬底材料上根据器件及电路的需要利用胶体晶体法或光刻掩膜的方法制作催化剂模板；

第四步，使用垂直单晶材料在衬底材料上利用汽相-液相-固相 VLS、汽相-固相 VS、液相-固相 LS 机制生长出垂直单晶；垂直单晶的分布、密度、几何形貌等参数可通过生长条件、催化剂类型、衬底晶向等进行控制；

第五步，使用外延层材料在垂直单晶的表面通过 MBE 或 MOCVD 外延生长至少一层外延层，通过控制外延的时间、环境等因素控制外延层的厚度、导电类型、组分等参数调整器件的特性；

第六步，使用金属层材料以及介质材料在垂直于外延层的衬底表面通过电子束蒸发、热蒸发的方法淀积以及腐蚀工艺形成三层金属层和两层介质层，制作欧姆接触或整流接触，并根据散热需要可采用腐蚀的方法刻蚀掉介质层，提高器件的散热能力；

第七步，通过定向刻蚀和淀积在平行于衬底材料表面的各金属层上分别引出源极、栅极、漏极的外引线。

实例 1

本发明制作基于 ZnO 纳米柱状单晶的垂直型单管 AlGaN/GaN HFET 器件。

外延层材料选用：AlGaN，GaN。

垂直单晶材料选用：ZnO。

衬底材料选用：单晶蓝宝石的（2—1—1 0）晶面。

金属材料选用：Au、Ti/Ag、Al。

介质材料选用：SiO₂。

参照图 3，本实例器件的结构及制作过程如下：

1、ZnO 纳米柱状单晶的生长

第一步，单层自组装亚微米球阵列的制作。

选用蓝宝石为衬底。采用胶体晶体法制作亚微米球阵列，选用的胶体晶体为聚苯乙烯亚微米球，聚苯乙烯球的直径约为 895nm。首先对衬底进行 20 分钟的超声波降解，接着在空气气氛中，约 1000 摄氏度左右再进行约 3 小时的退火处理，以获得平整且具有亲水性质的衬底表面；然后在其表面滴数滴含有聚苯乙烯球的溶液，等待几分钟后使溶液扩散均匀，将其缓慢的放入去离子水中，静置数分钟后将其取出即可得到单层自组装的亚微米球阵列。

第二步，催化剂模板的制作。

首先，将金粒子溅射或者热蒸发到第一步获得的单层自组装亚微米球阵列上；然后，用

甲苯溶液刻蚀掉聚苯乙烯球即可在衬底材料表面得到所需的催化剂模板。

第三步，生长 ZnO 纳米柱状单晶。

本例中 ZnO 纳米柱状单晶通过 VLS 机制进行生长。其尺寸通过生长的温度、压力、时间等进行控制。所用的原材料中包含等质量的 ZnO 粉末和石墨粉末，其中石墨粉末用于降低生长时所需的反应温度。首先，将原材料混合后放入氧化铝制试管中央的氧化铝舟上，同时制作好催化剂模板的衬底材料置于氧化铝制试管气流的下游位置；然后，利用水平管式炉以每分钟 50 度的速率将铝制试管加热到 950 度，并保持 20 到 30 分钟，期间以 Ar 为载气；最后，关闭管式炉，在氩气气氛中冷却至室温。

所得的 ZnO 纳米柱状单晶垂直于衬底材料表面，形貌为六角形柱状晶体，ZnO 纳米柱状单晶六个侧面的晶向为[2-1-10]或[0001]方向。ZnO 纳米柱状单晶的高度约为 1500 纳米，直径约为 200 纳米。

将所得的样品在乙醇中进行超声波降解以降低 ZnO 纳米柱状单晶的密度，获得所需的单根 ZnO 纳米柱状单晶。

2、GaN 及 AlGaN 外延层的外延生长

本例中 GaN 及 AlGaN 外延层通过 MBE 方法进行外延生长。

利用 MBE/MOCVD 方法首先在柱状 ZnO 纳米柱状单晶的表面外延生长一层非掺杂的 GaN 外延层：

然后，在 GaN 外延层表面再外延一层 n 型掺杂的 AlGaN 外延层。

3、第一金属层、第二金属层、第三金属层以及介质层的制作

首先，通过真空和电子束蒸发 Al、Ti/Ag 在衬底上制作第一金属层，该第一金属层与 AlGaN 外延层形成欧姆接触构成源极。

接着，在平行于衬底的第一金属层上淀积一层 SiO₂ 形成绝缘层；

然后，通过真空和电子束蒸发 Au 在介质层上制作第二金属层，该第二金属层与 AlGaN 外延层形成整流接触构成栅极。

接着，在平行于衬底的第二金属层上淀积一层 SiO₂ 形成绝缘层；

最后，利用和制作源极相同的方法制作第三金属层，该第三金属层与 AlGaN 外延层形成欧姆接触构成漏极。

4、器件的形成

首先，在 ZnO 纳米柱状单晶的外围利用定向刻蚀技术进行刻蚀，在平行与衬底的各金属层上形成具有不同高度的台阶型结构；

然后，在相应的台阶上淀积 Cu 或 Al 形成外电极并连接外引线。

利用这种方法制得的 HFET 器件与采用 MOCVD 方法在蓝宝石上外延制得的 HFET 器件相比，其材料的缺陷密度显著降低，因此器件的性能有很大的提高。

实例 2

本发明制作基于 ZnO 纳米带状单晶的垂直型单管 AlGaN/GaN HFET 器件。

外延层材料选用：AlGaN，GaN。

垂直单晶材料选用：ZnO。

衬底材料选用：多晶蓝宝石。

金属材料选用：Au、Ti/Ag、Al。

介质材料选用：Si₃N₄。

参照图 4，本实例器件的结构及制作过程如下：

1、ZnO 纳米带状单晶的生长

本例中 ZnO 纳米带状单晶通过 VS 机制进行生长，选用的衬底为蓝宝石多晶材料。所用的原材料为 ZnO 粉末与 1% 的 Li₂O 粉末。首先，将原材料混合后放入氧化铝制试管中央的氧化铝舟上，同时将蓝宝石多晶衬底材料置于氧化铝制试管气流的下游位置，并将管式炉抽真空至约 10⁻³Torr 以去除残留的氧气；然后，利用水平管式炉以每分钟升温 20 度的速度将其加热到 1350 度，并在 200mbar 的压力下保持 120 分钟，期间以 Ar 为载气；最后，关闭管式炉，在氩气气氛中冷却至室温。

所得的纳米带状单晶垂直于衬底材料表面，形貌为四边形带状晶体，ZnO 纳米带状单晶的侧面的晶向为[01-10]和[0001]方向，纳米带状单晶的高度约为 10 微米，宽度为 2 微米。

将所得的样品在乙醇中进行超声波降解以降低 ZnO 纳米带状单晶的密度，获得所需的单根 ZnO 纳米带状单晶。

2、GaN 及 AlGaN 外延层的外延生长

本例中 GaN 及 AlGaN 外延层通过 MBE 方法进行外延生长。

利用 MBE/MOCVD 方法首先在 ZnO 纳米带状单晶的表面外延生长一层非掺杂的 GaN 外延层；

其次，在 GaN 外延层表面再外延一层非掺杂的 AlGaN 外延层；

然后，在 AlGaN 外延层表面再外延一层 n 型掺杂的 AlGaN 外延层。

3、第一金属层、第二金属层、第三金属层以及介质层的制作

首先，通过真空和电子束蒸发 Al、Ti/Ag 在衬底上制作第一金属层，该第一金属层与 AlGaN 外延层形成欧姆接触构成源极。

接着，在平行于衬底的第一金属层上淀积一层 Si₃N₄ 形成绝缘层。

然后，通过真空和电子束蒸发 Au 在介质层上制作第二金属层，该第二金属层与 AlGaN 外延层形成整流接触构成栅极。

接着，在平行于衬底的第二金属层上淀积一层 Si_3N_4 形成绝缘层；

最后，利用和制作源极相同的方法制作第三金属层，该第三金属层与 AlGaN 外延层形成欧姆接触构成漏极。

4、器件的形成

首先，在 ZnO 纳米带状单晶的外围利用定向刻蚀技术进行刻蚀，在平行与衬底的各金属层上形成具有不同高度的台阶型结构。

然后，在相应的台阶上淀积 Cu 或 Al 形成外电极并连接外引线。

实例 3

本发明制作基于阵列 ZnO 纳米柱状单晶的空气隔离垂直型网状 AlGaN/GaN 微波功率器件。

外延层材料选用：AlGaN，GaN

垂直单晶材料选用：ZnO

衬底材料选用：n 型掺杂的 GaN 导电材料；

金属材料选用：Au、Ti/Ag、Al

介质材料选用：空气

参照图 5，本实例的结构及制作过程如下：

1、阵列 ZnO 纳米柱状单晶的生长

第一步，催化剂模板制作

首先，在 GaN 衬底上利用热蒸发法淀积一层 Au 催化剂薄层；

然后，根据器件的分布密度和散热需要设计并制作光刻掩膜板；

最后，在 Au 催化剂层表面覆盖一层光刻胶，进行光刻并且腐蚀掉剩余的光刻胶，留下网状分布的催化剂层。

第二步，ZnO 纳米柱状单晶阵列的生长。所采用的步骤和实例 1 相同。

和实例 1 不同的是：在最后获得纳米柱状单晶阵列后不用在乙醇中进行超声波降解，保持纳米柱状单晶阵列的完整性。

2、GaN 及 AlGaN 材料的外延生长

GaN 及 AlGaN 材料的外延技术与实例 1 中采取的技术相同。

3、第一金属层、第二金属层以及介质层的制作

首先，在衬底上淀积一层 SiO_2 形成绝缘层。

接着，通过真空和电子束蒸发 Au 在介质层上制作第一金属层，该第一金属层与 AlGaN 外延层形成整流接触构成栅极。

然后，在平行于衬底的第二金属层上淀积一层 SiO₂ 形成绝缘层。

最后，通过真空和电子束蒸发 Al、Ti/Ag 介质层上制作第二金属层，该第二金属层与 AlGaN 外延层形成欧姆接触构成漏极。

此例中，源极由 n 型 GaN 导电衬底与外延层材料形成的欧姆接触构成。

在各个金属层制作完毕后，利用选择腐蚀的方法将金属层之间的 SiO₂ 介质材料去掉，以形成空气隔离结构。

4、器件的形成

首先，在 ZnO 纳米柱状单晶阵列边缘的外围利用定向刻蚀技术进行刻蚀，在平行与衬底的各金属层上形成具有不同高度的台阶型结构。

其次，在相应的台阶上淀积 Cu 或 Al 形成外电极并连接外引线。

利用这种方法构造的器件所有 ZnO 纳米柱状单晶上的器件单元为并联关系，所制得的微波功率器件的总功率为所有 ZnO 纳米柱状单晶上生长的器件的功率之总和。因此其功率密度为 ZnO 纳米柱状单晶的密度乘以每个器件的功率。

这种方法构成的微波器件在器件密度和传统平面工艺所制作的微波功率器件相同的情况下，具有更大的表面积，同时由于器件之间通过空气进行隔离，其散热能力将大为提高。

对于本领域的专业人员来说，在了解了本发明内容和原理后，能够在不背离本发明的原理和范围的情况下，根据本发明的方法进行形式和细节上的各种修正和改变，但是这些基于本发明的修正和改变仍在本发明的权利要求保护范围之内。

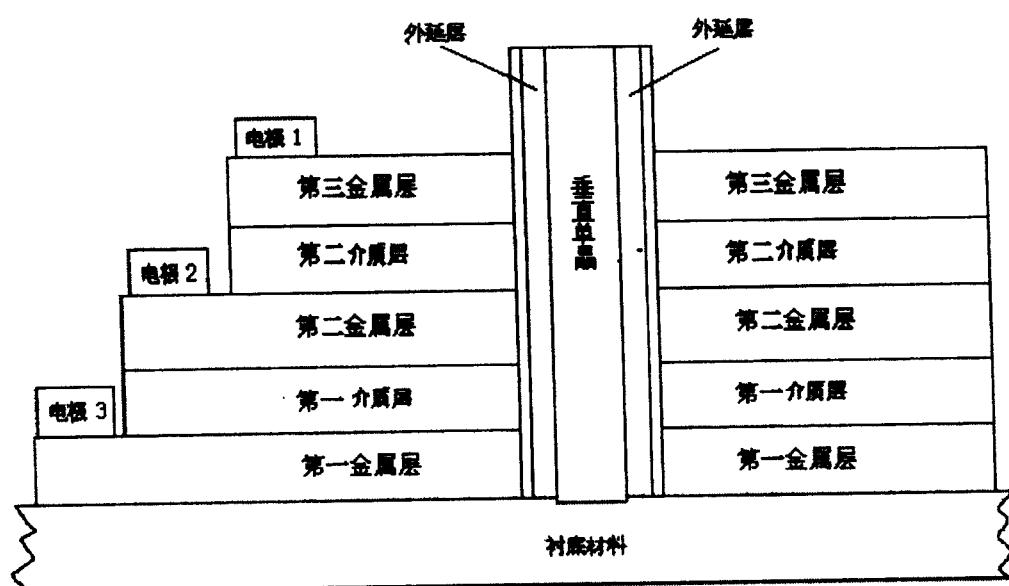


图 1

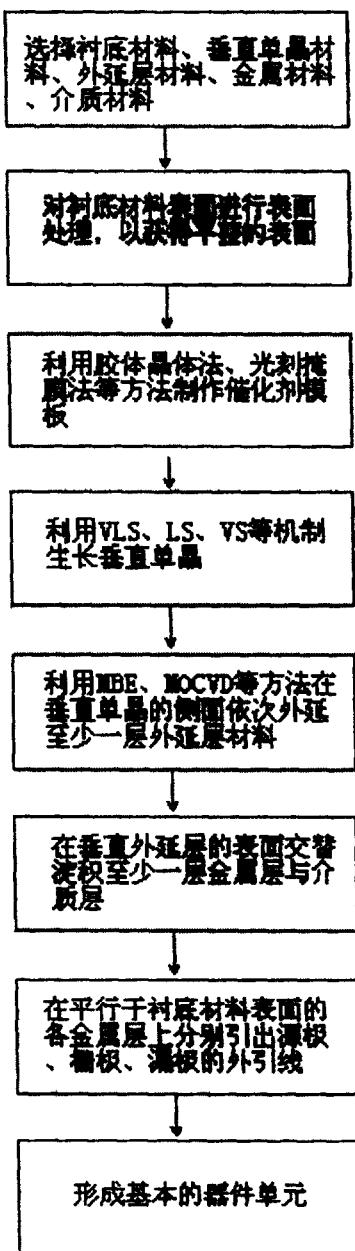


图 2

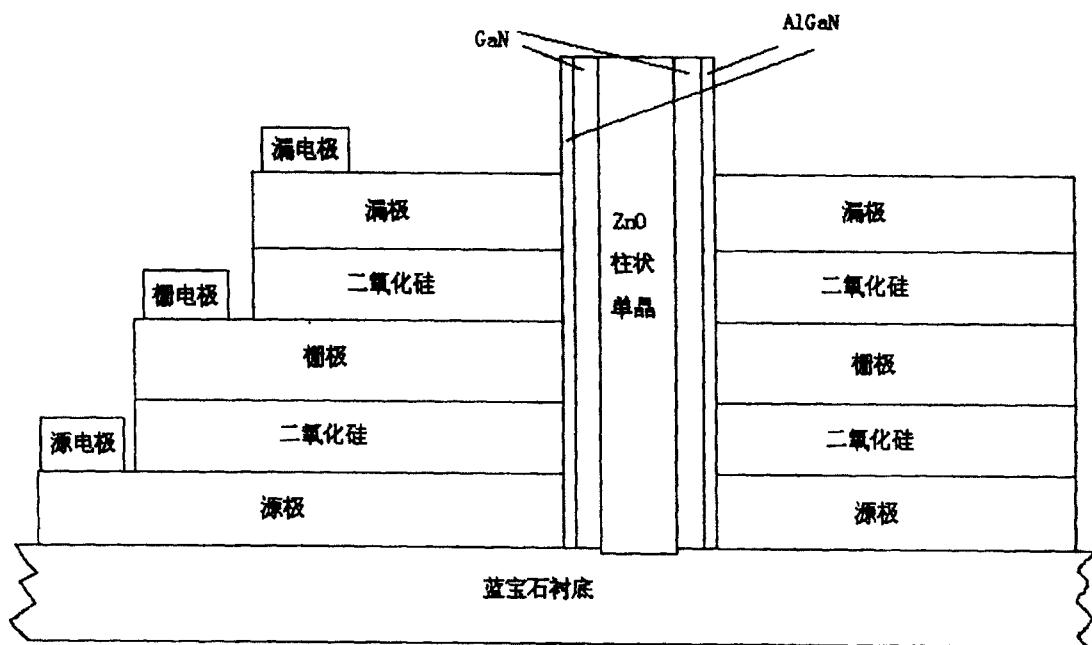


图 3

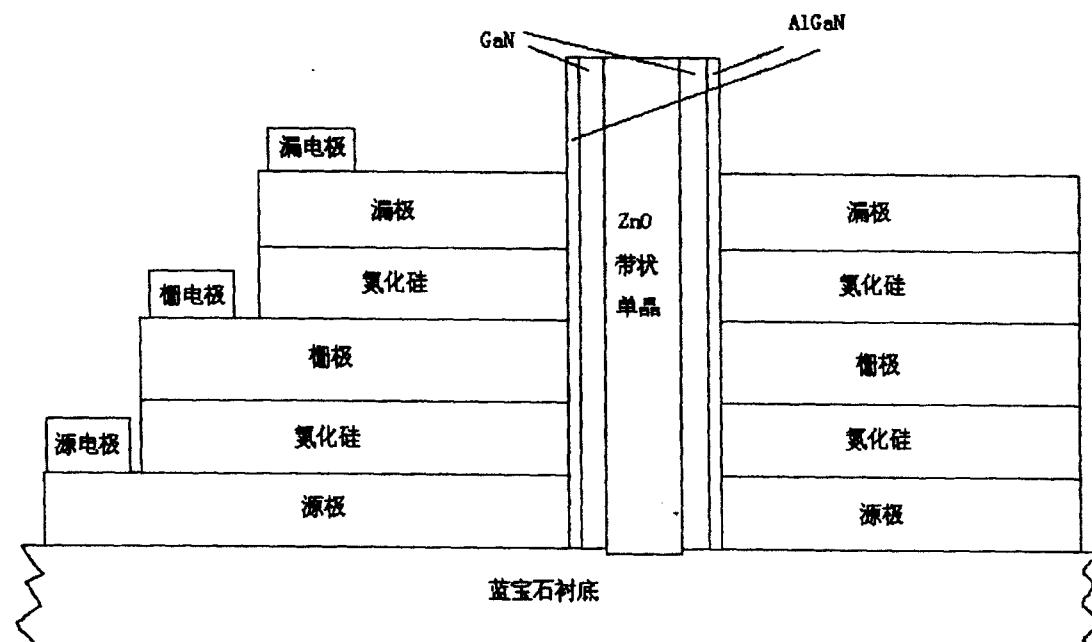


图 4

