

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2017 年 6 月 29 日(29.06.2017)



(10) 国際公開番号
WO 2017/111174 A1

- (51) 国際特許分類:
H01L 29/872 (2006.01) H01L 29/47 (2006.01)
H01L 21/28 (2006.01)
- (21) 国際出願番号: PCT/JP2016/088765
- (22) 国際出願日: 2016 年 12 月 26 日(26.12.2016)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2015-254555 2015 年 12 月 25 日(25.12.2015) JP
特願 2016-159352 2016 年 8 月 15 日(15.08.2016) JP
- (71) 出願人: 出光興産株式会社(IDEMITSU KOSAN CO., LTD.) [JP/JP]; 〒1008321 東京都千代田区丸の内三丁目 1 番 1 号 Tokyo (JP).
- (72) 発明者: 上岡 義弘(UEOKA, Yoshihiro); 〒2990293 千葉県袖ヶ浦市上泉 1 2 8 0 番地 Chiba (JP). 関谷 隆司(SEKIYA, Takashi); 〒2990293 千葉県袖ヶ浦市上泉 1 2 8 0 番地 Chiba (JP). 筈井 重和(TOMAI, Shigekazu); 〒2990293 千葉県袖ヶ浦市上泉 1 2 8 0 番地 Chiba (JP). 川嶋 絵美

(KAWASHIMA, Emi); 〒2990293 千葉県袖ヶ浦市上泉 1 2 8 0 番地 Chiba (JP). 霍間 勇輝(TSURUMA, Yuki); 〒2990293 千葉県袖ヶ浦市上泉 1 2 8 0 番地 Chiba (JP). 竹嶋 基浩(TAKESHIMA, Motohiro); 〒2990293 千葉県袖ヶ浦市上泉 1 2 8 0 番地 Chiba (JP).

(74) 代理人: 特許業務法人平和国際特許事務所(HEIWA INTERNATIONAL PATENT OFFICE); 〒1010041 東京都千代田区神田須田町一丁目 2 6 番地 芝信神田ビル 3 階 Tokyo (JP).

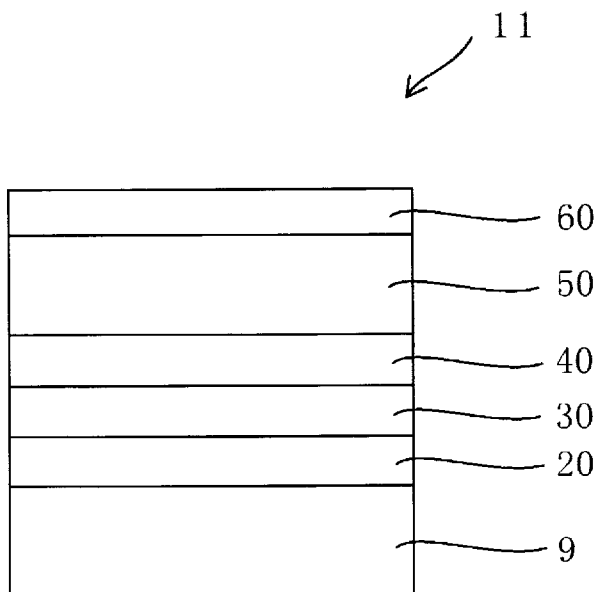
(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

[続葉有]

(54) Title: LAMINATED BODY

(54) 発明の名称: 積層体

[図1]



(57) Abstract: This laminated body includes, in this order: a substrate; one or more layers selected from between a contact-resistance reducing layer and a reduction suppressing layer; a Schottky electrode layer; and a metal oxide semiconductor layer.

(57) 要約: 基板と、接触抵抗低減層及び還元抑制層から選択される 1 以上の層と、ショットキー電極層と、金属酸化物半導体層とをこの順に有する積層体。

WO 2017/111174 A1



(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK,

SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告 (条約第 21 条(3))

明 細 書

発明の名称：積層体

技術分野

[0001] 本発明は、積層体、それを用いた半導体素子、それを用いた電子回路及び電気機器に関する。

背景技術

[0002] ショットキーバリアダイオードは、キャリア濃度の十分高いショットキー金属と半導体の接合面に形成される電位障壁を利用して整流作用を持たせたダイオードである。例えば、金属の仕事関数を ϕ_m 、 n 型半導体の仕事関数を ϕ_s （ここで、半導体の仕事関数は真空準位とフェルミ準位の差として定義する）とした場合、 $|\phi_m| > |\phi_s|$ の関係を満たすような金属と半導体を接触させると、金属と半導体のフェルミ準位が一致するように半導体の接触界面付近の電子が金属側に移動し、半導体の接触界面に空乏領域が形成されるとともに、金属－半導体界面に電位障壁が形成される。この場合、金属側が正極、半導体側が負極のダイオードとなる。順方向バイアス時には電位障壁が低くなり、電子が障壁を越えて電流が流れるようになる。逆バイアス時は電位障壁によって電子がブロックされ、電流が阻止される。用いる半導体としては Si が最も一般的である。

[0003] Si 系のショットキーダイオードは、高速スイッチング素子や、数GHz周波数帯における送信／受信用ミキサ、周波数変換素子等に利用される。パワー用途にも一般的に用いられるが、バンドギャップが 1.1 eV と小さく、絶縁破壊電界も 0.3 MV/cm と小さいため、大きな耐電圧性を実現するには素子の厚みを大きくする必要があり、順方向のオン抵抗が高くなるという欠点がある。また、高速応答性に優れた Si 系ショットキーバリアダイオードは耐電圧性が十分でなかった。

[0004] SiC を用いたショットキーバリアダイオードも知られており、 SiC はバンドギャップが 3 eV 以上と大きく、絶縁破壊電界も 3 MV/cm と大き

いたためパワー用に適しており、盛んに適用が検討されている。しかしながら、良質な結晶基板を作製するのは困難であり、またエピタキシャル成長に高熱のプロセスを経るため、量産性、コストに課題がある。

$\beta\text{-Ga}_2\text{O}_3$ はさらにバンドギャップが広く（ $4.8\text{ eV} \sim 4.9\text{ eV}$ ）、高い耐電圧性が期待されるが、やはり良質な基板の製造に課題があり、量産性とコストに課題がある。

[0005] 酸化物半導体はSiに比べて広いバンドギャップを有し、絶縁破壊電界が高いため、パワー半導体への応用が期待される。特に酸化物半導体を用いたショットキーバリアダイオードは、高速応答性や良好な逆回復特性が期待される。

[0006] 非特許文献1には、酸化物半導体として非晶質IGZOを用い、ショットキー金属電極としてTi/Pd積層構成を用いるショットキーバリアダイオードが開示されている。また、本技術では、Pdを酸素プラズマ処理することで、良好なショットキー障壁が形成されるとしている。しかし、本技術では逆方向の漏れ電流が大きく、ショットキーバリアダイオードが用いられている電子回路にこれを組み込んだ場合、入力電力に対して出力時の電力ロスが大きくなる、又は回路自体が誤作動する事が懸念される。さらに、本技術は横方向に電流を取り出すダイオードのみしか形成できず、取り出し電極の抵抗により大電流を取り出すことが困難であった。

[0007] 特許文献1には、酸化物半導体層としてGa₂O₃系を用い、オーミック電極層とショットキー電極層で挟持したショットキーバリアダイオードが開示されている。しかしながら、Ga₂O₃系の酸化物半導体層を、例えばシリコン基板上に製膜すると、順方向オン抵抗が高くなり、ショットキーバリアダイオードが用いられている電子回路にこれを組み込んだ場合、入力電力に対して出力時の電力ロスが大きくなる。

[0008] 特許文献2には、酸化物半導体を用いたFETのゲート電極とソース又はドレイン電極を電氣的に接続することで、逆方向飽和電流の少ないダイオードを実現する技術が開示されている。しかしながら、この方式では、素子構

成が複雑になりデバイス化した際の歩留まりに課題がある。

先行技術文献

特許文献

[0009] 特許文献1：特開2013-102081号公報

特許文献2：特開2015-84439号公報

非特許文献

[0010] 非特許文献1：IEEE TRANSACTION ON ELECTRON DEVICES, Vol. 60, No. 10, OCTOBER 2013, p. 3407

発明の概要

[0011] 本発明の目的は、順方向のオン抵抗が小さく、逆方向のリーク電流が小さく、電力ロスを少なくし電流を取り出すことができる半導体素子、及びそれに用いられる積層体を提供することである。

[0012] 本発明によれば、以下の積層体等が提供される。

1. 基板と、接触抵抗低減層及び還元抑制層から選択される1以上の層と、ショットキー電極層と、金属酸化物半導体層とをこの順に有する積層体。
2. 前記基板と、前記接触抵抗低減層と、前記還元抑制層とをこの順に有する1に記載の積層体。
3. 前記還元抑制層が、Pd、Mo、Pt、Ir、Ru、Au、Ni、W、Cr、Re、Te、Tc、Mn、Os、Fe、Rh及びCoから選択される1種類以上の元素を含む1又は2に記載の積層体。
4. 前記接触抵抗低減層が、Ti、Mo、Ag、In、Al、W、Co及びNiから選択される1以上の金属又はそのシリサイドを含む1～3のいずれかに記載の積層体。
5. 前記ショットキー電極層が、仕事関数が4.4 eV以上である1種類以上の元素の酸化物を含む1～4のいずれかに記載の積層体。
6. 前記ショットキー電極層が、Pd、Mo、Pt、Ir、Ru、Ni、W

、Cr、Re、Te、Tc、Mn、Os、Fe、Rh及びCoから選択される1以上の金属の酸化物を含む1～5のいずれかに記載の積層体。

7. 前記基板が、導電性基板である1～6のいずれかに記載の積層体。

8. 前記基板が、導電性のシリコン基板である1～6のいずれかに記載の積層体。

9. 前記金属酸化物半導体層が、In、Sn、Ga、及びZnから選択される1種類以上の元素を含む1～8のいずれかに記載の積層体。

10. 前記金属酸化物半導体層の水素原子濃度が $10^{17} \sim 10^{22}$ 個/cm³である1～9のいずれかに記載の積層体。

11. 前記金属酸化物半導体層上にオーミック電極層を有する1～10のいずれかに記載の積層体。

12. 前記金属酸化物半導体層の外縁が、前記ショットキー電極層の外縁と同一であるか又は前記ショットキー電極層の外縁の内側に位置し、前記ショットキー電極層が前記金属酸化物半導体層の下面の全面に接する1～11のいずれかに記載の積層体。

13. 前記オーミック電極層の外縁が、前記金属酸化物半導体層の外縁と同一であるか又は前記金属酸化物半導体層の外縁の内側に位置する11又は12に記載の積層体。

14. 1～13のいずれかに記載の積層体を用いた半導体素子。

15. 14に記載の半導体素子を用いたショットキーバリアダイオード。

16. 14に記載の半導体素子を用いたジャンクショントランジスタ。

17. 14に記載の半導体素子、15に記載のショットキーバリアダイオード、又は16に記載のジャンクショントランジスタを用いた電子回路。

18. 17に記載の電子回路を用いた電気機器、電子機器、車両、又は動力機関。

[0013] 本発明によれば、順方向のオン抵抗が小さく、逆方向のリーク電流が小さく、電力ロスを少なくし電流を取り出すことができる半導体素子、及びそれに用いられる積層体が提供できる。

図面の簡単な説明

- [0014] [図1]本発明の積層体の一実施形態を模式的に示した断面図である。
- [図2]本発明の積層体の他の実施形態を模式的に示した断面図である。
- [図3]本発明の積層体の他の実施形態を模式的に示した断面図である。
- [図4]本発明の積層体の他の実施形態を模式的に示した断面図である。
- [図5]本発明の積層体の他の実施形態を模式的に示した断面図である。
- [図6]本発明の積層体の他の実施形態を模式的に示した断面図である。
- [図7]本発明の積層体の他の実施形態を模式的に示した断面図である。
- [図8]実施例2で作製した積層電極の断面TEM像である。
- [図9]実施例16～28で作製した素子を模式的に示した断面図である。

発明を実施するための形態

[0015] [積層体]

本発明の積層体の一態様は、基板と、接触抵抗低減層及び還元抑制層から選択される1以上の層と、ショットキー電極層と、金属酸化物半導体層とをこの順に有する。

本発明の積層体の一態様では、ショットキーバリアダイオードを、基板、基材を選ばず形成できる。

基板と、接触抵抗低減層及び還元抑制層から選択される1以上の層との間に介在する層があってもよい。

接触抵抗低減層及び還元抑制層から選択される1以上の層と、ショットキー電極層とは、接することが好ましく、ショットキー電極層と、金属酸化物半導体層とは、接することが好ましい。

- [0016] 本発明の積層体の他の態様は、導電性基板上に、少なくともショットキー電極層及び金属酸化物半導体層をこの順に有し、導電性基板とショットキー電極層との間に、接触抵抗低減層及び還元抑制層から選択される1以上の層を有する。

- [0017] 本発明の積層体の一態様及び発明の積層体の他の態様を総括して、本発明の積層体という。

[0018] 本発明の積層体は、接触抵抗低減層と還元抑制層は両方を含んでもよいし、いずれか一方のみを含んでもよい。好ましくは、接触抵抗低減層と還元抑制層の両方、又は接触抵抗低減層のみである。

また、本発明の積層体は、金属酸化物半導体層の上、即ちショットキー電極層側の反対側にオーミック電極層を積層してもよい。

[0019] 本発明の積層体は、上記の構成を有することによって、半導体素子に用いたときに順方向のオン抵抗を小さくできる。また、逆方向のリーク電流を少なくでき、電力ロスを少なくし電流を取り出すことができる。

[0020] 本発明の積層体の層構成として以下の構成を挙げることができる。

(1) 基板／／接触抵抗低減層／ショットキー電極層／金属酸化物半導体層

(2) 基板／／還元抑制層／ショットキー電極層／金属酸化物半導体層

(3) 基板／／接触抵抗低減層／還元抑制層／ショットキー電極層／金属酸化物半導体層

(「／」は各層が隣接して積層されていることを示す。)

(「／／」は各層が隣接せず積層されていることを示す。)

[0021] また、本発明の積層体にオーミック電極層を積層した層構成として以下の構成を挙げることができる。

(4) 基板／／接触抵抗低減層／ショットキー電極層／金属酸化物半導体層／オーミック電極層

(5) 基板／／還元抑制層／ショットキー電極層／金属酸化物半導体層／オーミック電極層

(6) 基板／／接触抵抗低減層／還元抑制層／ショットキー電極層／金属酸化物半導体層／オーミック電極層

[0022] 上記の(6)の積層構造を図1に示す。積層体1において、基板9の上に、接触抵抗低減層20、還元抑制層30、ショットキー電極層40、金属酸化物半導体層50及びオーミック電極層60がこの順で積層されている。

[0023] 金属酸化物半導体層50の外縁(端部)は、ショットキー電極層40の外縁(端部)と同一であってもよいし、ショットキー電極層40の外縁の内側

に位置するようにしてもよい。後者の場合を図2において積層体2として示す。

尚、本出願の各図面において、同一の符号は、同じ構成を意味するものとする。

[0024] また、オーミック電極層60の外縁（端部）は、金属酸化物半導体層50の外縁（端部）と同一であってもよいし、金属酸化物半導体層50の外縁の内側に位置するようにしてもよい。後者の場合を図3において積層体3として示す。

各構成については後述する。

[0025] 本発明の積層体の層構成として以下の構成も挙げることができる。

（11）導電性基板／接触抵抗低減層／ショットキー電極層／金属酸化物半導体層

（12）導電性基板／還元抑制層／ショットキー電極層／金属酸化物半導体層

（13）導電性基板／接触抵抗低減層／還元抑制層／ショットキー電極層／金属酸化物半導体層

（「／」は各層が隣接して積層されていることを示す。）

[0026] また、本発明の積層体にオーミック電極層を積層した層構成として以下の構成も挙げることができる。

（14）導電性基板／接触抵抗低減層／ショットキー電極層／金属酸化物半導体層／オーミック電極層

（15）導電性基板／還元抑制層／ショットキー電極層／金属酸化物半導体層／オーミック電極層

（16）導電性基板／接触抵抗低減層／還元抑制層／ショットキー電極層／金属酸化物半導体層／オーミック電極層

[0027] 上記の（16）の積層構造を図4に示す。積層体11において、導電性基板10の上に、接触抵抗低減層20、還元抑制層30、ショットキー電極層40、金属酸化物半導体層50及びオーミック電極層60がこの順で積層さ

れている。

[0028] 金属酸化物半導体層 50 の外縁（端部）は、ショットキー電極層 40 の外縁（端部）と同一であってもよいし、ショットキー電極層 40 の外縁の内側に位置するようにしてもよい。後者の場合を図 5 において積層体 12 として示す。この場合、ショットキー電極層 40 が金属酸化物半導体層 50 の下面を覆うような構成、即ち金属酸化物半導体層 50 の下面の全面がショットキー電極層 40 と接する構成となる。

[0029] Si 等の共有結合性の結晶性半導体においては、高耐電圧を実現するために、半導体の端部がショットキー電極と直接接触しない構造にする必要がある。一方、金属酸化物半導体は膜端部での漏れ電流が少ないため、金属酸化物半導体層の端部がショットキー金属層の端部と同一であるか又は内側にある構成とすることが可能となる。このようにすることにより、逆バイアス印加時に、半導体層の端部に電界が集中することを防ぎ、高い絶縁耐圧を実現することができる。

[0030] また、オーミック電極層 60 の外縁（端部）は、金属酸化物半導体層 50 の外縁（端部）と同一であってもよいし、金属酸化物半導体層 50 の外縁の内側に位置するようにしてもよい。後者の場合を図 6 において積層体 13 として示す。この場合、金属酸化物半導体層 50 がオーミック電極層 60 の下面を覆うような構成となる。

[0031] 上記の図 2、図 3 の構成は、式（6）の積層構成以外の積層構成にも適用できる。また、図 2 と図 3 に示す構成を同時に設けることもできる。

また、上記の図 5、図 6 の構成は、式（16）の積層構成以外の積層構成にも適用できる。また、図 5 と図 6 に示す構成を同時に設けることもできる。

[0032] また、上記の（16）の積層構造の他の実施形態を図 7 に示す。図 7 の積層体 14 は、図 5 と図 6 に示す構成を同時に設けた積層構成であって、さらに、ショットキー電極層 40 の外縁（端部）が還元抑制層 30 の外縁（端部）の内側に位置し、接触抵抗低減層 20 の外縁（端部）が導電性基板 10 の

外縁（端部）の内側に位置する構成を有する。

[0033] 以下、本発明の積層体を構成する各層について説明する。

[0034] （基板）

基板としては、特に限定されず公知の物を使用でき、導電性基板、半導体基板、絶縁性基板等が挙げられる。

[0035] 導電性基板としては、シリコン基板又は金属基板が挙げられる。好ましくは不純物ドーパ濃度の高い低抵抗のシリコン基板であり、より好ましくはn型の低抵抗シリコン基板である。ドーパントとしては従来公知のB、P、Pb、As等を用いることができる。

シリコン基板は低抵抗のものが好ましい。シリコン基板の体積抵抗率 ρ は、好ましくは $100\text{ m}\Omega\text{ cm}$ 以下であり、より好ましくは $10\text{ m}\Omega\text{ cm}$ 以下であり、さらに好ましくは $5\text{ m}\Omega\text{ cm}$ 以下である。

[0036] 金属基板の金属としては、Cu、Al、Au、Cr、Fe、Ni、W等が挙げられ、これらの合金を用いることもできる。好ましくは、低抵抗で安価であり、かつ熱伝導性に優れるCu、Al又はこれらの合金である。

導電性基板として金属基板を用いる場合、この金属基板が接触抵抗低減層を兼ねることができる。

[0037] 本発明の積層体は、安価なシリコン基板や金属基板を導電性基板として用いても、良好なダイオード特性を発現するショットキーバリアダイオードを提供することができる。

[0038] 導電性基板の厚さは、通常 $200\text{ }\mu\text{ m}\sim 2\text{ mm}$ である。

[0039] 半導体基板は、表面の平滑性が保たれていれば、材料は特に限定されない。

半導体基板としては、キャリア濃度を $1\times 10^{18}\text{ cm}^{-3}$ 以下に調整したSi基板、Ga₂N基板、SiC基板、GaP基板、GaAs基板、ZnO基板、Ga₂O₃基板、GaSb基板、InP基板、InAs基板、InSb基板、ZnS基板、ZnTe基板、ダイヤモンド基板等が挙げられる。

半導体基板は単結晶でも、多結晶でもよい。また、非晶質基板又は非晶質

を部分的に含む基板でもよい。導電性基板、半導体基板、絶縁性基板の上に、CVD（化学気相成長）等の手法を用いて半導体膜を形成した基板を使用してもよい。

[0040] 半導体基板の厚さは、通常 $200\mu\text{m}\sim 2\text{mm}$ である。好ましくは、 $200\mu\text{m}\sim 1\text{mm}$ 、より好ましくは $200\mu\text{m}\sim 700\mu\text{m}$ である。 $200\mu\text{m}\sim 1\text{mm}$ とすることで、素子作製後のダイシング時の加工性に優れ、素子の歩留まりが高くなり生産性が向上しやすくなる。

[0041] 絶縁性基板は、絶縁性を有する基板であれば特に制限はなく、本発明の効果を失わない範囲で一般に用いられている基板を任意に選択できる。

絶縁性基板として、例えば、石英ガラス、バリウムホウケイ酸ガラス、アルミノホウケイ酸ガラス、アルミノシリケートガラス等の、フュージョン法やフロート法で作製される無アルカリガラス基板、セラミック基板、及び本作製工程の処理温度に耐えうる耐熱性を有するプラスチック基板等が挙げられる。

[0042] また、絶縁性基板として誘電性基板も用いてもよい。

誘電性基板としては、ニオブ酸リチウム基板、タンタル酸リチウム基板、酸化亜鉛基板、水晶基板、サファイア基板等が挙げられる。

[0043] さらに、ステンレス合金等の金属基板の表面に絶縁膜や誘電膜を設けた、絶縁性基板、誘電性基板を用いてもよい。

また、基板に下地膜として絶縁膜を形成してもよい。下地膜として、CVD法やスパッタリング法等を用いて、酸化珪素膜、窒化珪素膜、酸化窒化珪素膜、又は窒化酸化珪素膜等の単層又は積層を形成できる。

[0044] 絶縁性基板の厚さは特に限定されないが、例えば $2\mu\text{m}\sim 2\text{mm}$ である。好ましくは、 $2\mu\text{m}\sim 1\text{mm}$ 、より好ましくは $2\mu\text{m}\sim 700\mu\text{m}$ である。 $2\mu\text{m}\sim 1\text{mm}$ とすることで、素子作製後のダイシング時の加工性に優れ、素子の歩留まりが高くなり生産性が向上しやすくなる。

[0045] 上述の導電性基板、半導体基板又は絶縁性基板上に、複数の材料からなる任意の構造、層構造、回路、配線、電極等を有する基材を用いてもよい。

[0046] 任意の構造の材料としては、例えば、大規模集積回路（LSI）上のバックエンドオブラインを形成する金属、層間絶縁膜等の様々な金属や絶縁物の複合材料が挙げられる。

[0047] 基板の表面粗さ（表面ラフネス）は、特に限定されないが、好ましくは150nm以下であり、より好ましくは50nm以下であり、さらに好ましくは10nm以下である。基板の表面ラフネスを小さくし平滑性が高い方が、接触抵抗低減層、還元抑制層、及び、ショットキー電極層を積層したときにショットキー電極層の平滑性が保たれ、素子として評価した際の逆方向のリーク電流が低く抑えられる。

基板の表面粗さは、例えば、実施例に記載の方法により求めることができる。

[0048] 層構造の層としては、特に限定されず、電極層、絶縁層、半導体層、誘電体層、保護膜層、応力緩衝層、遮光層、電子/ホール注入層、電子/ホール輸送層、発光層、電子/ホールブロッキング層、結晶成長層、密着性向上層、メモリ層液晶層、キャパシタ層、蓄電層等の公知の層を用いることができる。

[0049] 電極層としては、一般にAl層、Si層、Sc層、Ti層、V層、Cr層、Ni層、Cu層、Zn層、Ga層、Ge層、Y層、Zr層、Nb層、Mo層、Tc層、Ru層、Rh層、Pd層、Ag層、Cd層、In層、Sn層、Sb層、Te層、Hf層、Ta層、W層、Re層、Os層、Ir層、Pt層、Au層、これらの層の金属を1以上含む合金層、及び酸化物電極層等が挙げられる。酸化物半導体やSi等の半導体のキャリア濃度を増加して、電極層に用いることも可能である。

絶縁層としては、一般にAl、Si、Sc、Ti、V、Cr、Ni、Cu、Zn、Ga、Ge、Y、Zr、Nb、Mo、Tc、Ru、Rh、Pd、Ag、Cd、In、Sn、Sb、Te、Hf、Ta、W、Re、Os、Ir、Pt及びAuからなる群から選択される1以上の金属を含む酸化物絶縁膜、窒化膜等が挙げられる。

[0050] 半導体層としては、Si層、GaN層、SiC層、GaP層、GaAs層

、GaSb層、InP層、InAs層、InSb層、ZnS層、ZnTe層、ダイヤモンド層、Ga₂O₃、ZnO、InGaZnO等の酸化物半導体層、ペンタセン等の有機半導体層等、単結晶、多結晶、アモルファスの結晶状態によらず広く挙げられる。

誘電体層としては、ニオブ酸リチウム層、タンタル酸リチウム層、酸化亜鉛層、水晶基板層、サファイア層、BaTiO₃層、Pb(Zr, Ti)O₃(PZT)層、(Pb, La)(Zr, Ti)O₃(PLZT)層、Pb(Zr, Ti, Nb)O₃(PZTN)層、Pb(Ni, Nb)O₃-PbTiO₃(PNN-PT)層、Pb(Ni, Nb)O₃-PbZnO₃(PNN-PZ)層、Pb(Mg, Nb)O₃-PbTiO₃(PMN-PT)層、SrBi₂Ta₂O₉(SBT)層、(K, Na)TaO₃層、(K, Na)NbO₃層、BiFeO₃層、Bi(Nd, La)TiO_x層(x=2.5~3.0)、HfSiO(N)層、HfO₂-Al₂O₃層、La₂O₃層、La₂O₃-Al₂O₃層等が挙げられる。

保護膜層の膜としては、無機物、有機物問わず絶縁性に優れ、水等の透過性が低い膜が挙げられる。保護膜層としては、例えば、SiO₂層、SiN_x層(x=1.20~1.33)、SiON層、Al₂O₃層等が挙げられる。

[0051] 応力緩衝層としては、AlGaN層等が挙げられる。

遮光層としては、例えば金属、金属-有機物等を含むブラックマトリックス層、カラーフィルタ層が挙げられる。

電子/ホール注入層としては、酸化物半導体層、有機半導体層等が挙げられる。

電子/ホール輸送層としては、酸化物半導体層、有機半導体層等が挙げられる。

[0052] 発光層としては、無機半導体層、有機半導体層等が挙げられる。

電子/ホールブロッキング層としては、酸化物半導体層等が挙げられる。

[0053] 基材としては、発電デバイス、発光デバイス、センサ、電力変換デバイス、演算デバイス、保護デバイス、オプトエレクトロニクスデバイス、ディス

プレイ、メモリ、バックエンドオブラインを有する半導体デバイス、蓄電デバイス等が挙げられる。

[0054] 層構造の層は、単層でもよく、2以上の層でもよい。

[0055] (接触抵抗低減層)

接触抵抗低減層は、下地となる基板とショットキー電極金属の相互作用を防止する役割を担う。また、ショットキー電極の下地基板への密着性を改善し、ショットキー電極の表面平滑性を向上させる役割を担う。即ち、基板とショットキー電極を直接積層した場合の接触抵抗を低減するための層である。

[0056] 基板とショットキー電極を直接積層した場合、例えば、基板としてn型の低抵抗シリコン基板を用い、ショットキー電極に酸化パラジウムを用いてこれらを直接積層した場合、酸化パラジウムとSiが逆方向のp-n接合を形成して順方向において大きな抵抗成分となってしまう。また、Siと酸化パラジウムとの界面が平滑にならず、結果としてショットキー電極表面の平滑性が失われ、絶縁耐圧の低下を招くおそれがある。

[0057] 接触抵抗低減層としては、Ti、Mo、Ag、In、Al、W、Co及びNiから選択される1以上の金属、その合金又はそのシリサイドを用いることができる。好ましくは、低抵抗なシリサイドを形成するTi、Mo、Ag、In又はAlであり、より好ましくは、低抵抗かつショットキー金属と組み合わせたときに良好なショットキー接触を形成するTi又はMoである。さらに好ましくは熱伝導率が高いMoである。Moは放熱性に優れ、熱伝導率が高いため、ダイオード駆動時に、電流によるジュール熱により素子劣化が起こりにくくなる。

[0058] 接触抵抗低減層の厚さは、通常1nm~1μmであり、好ましくは2nm~500nmであり、より好ましくは5nm~500nmである。この範囲であれば、十分な密着性を持ち、抵抗の増加が少ない。さらに好ましくは10nm~500nmである。膜厚を10nm以上にすることで接触抵抗低減層の面内の被覆性が高く、ダイオード駆動時に順方向の抵抗の面内ばらつき

が小さい特性が得られやすくなる。さらに、横方向に電流を取り出す素子として用いる場合、配線抵抗が低くなり高い電流値が得られやすくなる。

接触抵抗低減層は断面TEM観察や二次イオン質量分析により確認することができる。オーミック電極、金属酸化物半導体層、還元抑制層、ショットキー電極層、基板も同様である。

[0059] (還元抑制層)

還元抑制層は、ショットキー電極層の還元を防止する層である。還元抑制層を設ければ、ショットキー電極層の還元が抑制され、ショットキー界面が問題なく形成される。

[0060] 還元抑制層に用いる金属としては、Pd、Mo、Pt、Ir、Ru、Au、Ni、W、Cr、Re、Te、Tc、Mn、Os、Fe、Rh、Coから選択される1種類以上の元素やこれらの合金が挙げられる。

[0061] また、還元抑制層として、後述するショットキー電極層を構成する金属元素と同一の元素を用いると好ましく、即ち、ショットキー電極層を構成する金属酸化物の金属を用いると好ましい。還元抑制層とショットキー電極層の組み合わせ（還元抑制層／ショットキー電極層）としては、例えば、Pd／酸化パラジウム、Pt／酸化白金、Ir／酸化イリジウム、Ru／酸化ルテニウム等が挙げられる。

[0062] 還元抑制層の厚さは、通常1nm～1μmであり、好ましくは2nm～500nmであり、より好ましくは5nm～100nmであり、特に好ましくは10nm～50nmである。この範囲であると還元抑制効果に優れるため、順方向バイアス時のオン抵抗を小さくすることができる。また、ショットキー界面の平坦性を向上することができる。

[0063] (ショットキー電極層)

ショットキー電極層の含有金属の仕事関数は好ましくは3.7eV以上であり、より好ましくは4.4eV以上であり、さらに好ましくは4.7eV以上である。仕事関数の上限は特に指定されないが、通常6.5eVである。該当範囲の含有金属を用いた金属酸化物をショットキー電極層に用いるこ

とで、ショットキーと金属酸化物半導体界面のエネルギー障壁が形成され、素子の特性としてリーク電流を低く保つことができる。

仕事関数は、光電子分光法による。

[0064] ショットキー電極層の金属としては、Pd、Mo、Pt、Ir、Ru、Ni、W、Cr、Re、Te、Tc、Mn、Os、Fe、Rh及びCoから選択される1以上の金属の酸化物、又はこれらの金属の合金の酸化物が挙げられる。好ましくはPd酸化物、Pt酸化物、Ir酸化物又はRu酸化物である。これらであると、金属酸化物半導体との組み合わせによって高いショットキー障壁を形成することができる。

[0065] ショットキー電極層のキャリア濃度は $1 \times 10^{18} \text{ cm}^{-3}$ 以上であることが好ましい。キャリア濃度は、例えばホール測定で求めることができる。

[0066] ショットキー電極層の厚さは、通常 $1 \text{ nm} \sim 1 \mu\text{m}$ であり、好ましくは $2 \text{ nm} \sim 100 \text{ nm}$ であり、より好ましくは $5 \text{ nm} \sim 50 \text{ nm}$ である。この範囲であると、順方向バイアス時のオン抵抗に優れる。また、ショットキー界面の平坦性を向上することができ、耐電圧性に優れる。

[0067] ショットキー電極の金属酸化物を得るための製造方法は特に限定されないが、酸素含有雰囲気下において金属ターゲットの反応性スパッタを行う方法等が挙げられる。

[0068] (金属酸化物半導体層)

金属酸化物半導体層の組成は、金属酸化物半導体であれば特に限定されない。In、Ga、Zn及びSnから選択される1種以上の元素を含む酸化物であると好ましく、例えば、In、Ga及びZnの酸化物半導体(IGZO)が挙げられる。

また、結晶性についても制限はなく、非晶質酸化物半導体からなる層、多結晶酸化物半導体からなる層、単結晶酸化物半導体からなる層、それらの混在した層のいずれも用いることができる。

[0069] 金属酸化物半導体層の水素原子濃度は $10^{17} \sim 10^{22} \text{ 個}/\text{cm}^3$ が好ましく、 $10^{19} \sim 10^{22} \text{ 個}/\text{cm}^3$ であるとより好ましく、 $10^{20} \sim 10^{21} \text{ 個}/\text{cm}^3$

m^3 がさらに好ましい。酸化物半導体は酸素欠損を作りやすく、欠損を伝って漏れ電流が流れてしまう場合があるが、膜中の水素原子濃度を 10^{20} 個/ cm^3 以上にすることによって、酸素欠損を水酸基で終端させ、漏れ電流を低減することができる。水素原子濃度は二次イオン質量分析法で測定する。水素原子濃度の調整方法は特に限定されないが、成膜時の雰囲気、成膜後のアニール、及びオーミック電極の成膜時の雰囲気を最適化することで調整することができる。

[0070] 金属酸化物半導体層のフリーキャリア濃度は、通常 $1 \times 10^{13} \text{cm}^{-3}$ 以上 $1 \times 10^{18} \text{cm}^{-3}$ 未満である。フリーキャリア濃度は、例えばホール測定で求めることができる。

[0071] 金属酸化物半導体層のバンドギャップは、好ましくは $2.0 \text{ eV} \sim 6.0 \text{ eV}$ であり、より好ましくは $2.5 \text{ eV} \sim 5.5 \text{ eV}$ であり、さらに好ましくは $3.0 \text{ eV} \sim 5.0 \text{ eV}$ である。バンドギャップは実施例に記載の方法によって測定する。該当範囲のバンドギャップを有する金属酸化物半導体層を用いることで、オン抵抗の低い素子を得ることができる。

[0072] 金属酸化物半導体層の厚さは、通常 $10 \text{ nm} \sim 10 \mu\text{m}$ であり、好ましくは $50 \text{ nm} \sim 7 \mu\text{m}$ であり、より好ましくは $100 \text{ nm} \sim 5 \mu\text{m}$ である。膜厚は、所望の耐電圧性が得られるように選定することができる。厚すぎると順方向バイアス時の抵抗が増加するおそれがある。

[0073] 本発明の積層体は、金属酸化物半導体層をスパッタ等の生産性に優れた方式で製膜しても、良好なダイオード特性を発現するショットキーバリアダイオードを提供することができる。

[0074] (オーミック電極層)

オーミック電極層の材料は、金属酸化物半導体層と良好なオーミック接続ができれば特に限定されないが、Mo、Ti、Au、Ag、及びAlからなる群から選択される1種類以上の元素やそれらの合金が挙げられる。

[0075] また、オーミック電極層を複数の層で構成することもできる。例えば、金属酸化物半導体層に接する側にMo電極層を用い、さらにAuやAlの金属

層を積層することができる。このようにすると電力ロスを少なくし電流を取り出すことができる。

[0076] オーミック電極層の厚さは特に限定されないが、通常 $100\text{ nm} \sim 5\text{ }\mu\text{ m}$ である。

[0077] 各層の製膜方法は特に限定されないが、熱CVD法、CAT-CVD法、光CVD法、ミストCVD法、MO-CVD法、プラズマCVD法等のCVD法、MBE、ALD等の原子レベル制御の製膜方法、イオンプレーティング、イオンビームスパッタリング、マグネトロンスパッタリング等のPVD法、ドクターブレード法、射出法、押出し法、熱間加圧法、ゾルゲル法、エアロゾルデポジション法等、従来公知のセラミックス工程を用いる方法、塗布法、スピンコート法、印刷法、スプレー法、電着法、メッキ法、ミセル電解法等の湿式法等を利用することができる。

[0078] [半導体素子]

本発明の積層体は、パワー半導体素子、（整流）ダイオード素子、ショットキーバリアダイオード素子、静電気放電（ESD）保護ダイオード、過渡電圧保護（TVS）保護ダイオード、発光ダイオード、金属半導体電界効果トランジスタ（MESFET）、接合型電界効果トランジスタ（JFET）、金属酸化膜半導体電界効果トランジスタ（MOSFET）、ショットキーソース／ドレインMOSFET、アバランシェ増倍型光電変換素子、固体撮像素子、太陽電池素子、光センサ素子、表示素子、抵抗変化メモリ等の半導体素子に用いることができる。特に、電力ロスなく電流を取り出せるため、パワー用途にも適している。半導体素子はショットキーバリアダイオード、ジャンクショントランジスタに用いることができる。この素子、ショットキーバリアダイオード、ジャンクショントランジスタを用いた電子回路は、電気機器、電子機器、車両、動力機関等に用いることができる。

実施例

[0079] 実施例 1

[ショットキーバリアダイオードの作製]

ショットキーバリアダイオード素子を以下のとおりに作製した。

抵抗率 $1 \text{ m}\Omega \cdot \text{cm}$ の n 型 Si 基板（直径 4 インチ）をスパッタリング装置（アネルバ製：E-200S）に装着し、接触抵抗低減層として Ti を 15 nm 成膜した。成膜条件は、 $\text{DC } 50 \text{ W}$ 、 Ar 雰囲気とした。次にショットキー電極層として酸化パラジウムを 10 nm 成膜した（キャリア濃度： $1 \times 10^{20} \text{ cm}^{-3}$ ）。成膜条件は、 $\text{DC } 50 \text{ W}$ 、 Ar と O_2 の混合ガス雰囲気とした。次に、この基板をエリアマクスとともにスパッタリング装置（ULVAC 製：CS-200）にセットし、金属酸化物半導体層として、表 1 に示す組成を有する IGZO を 200 nm 成膜した（フリーキャリア濃度： $5 \times 10^{16} \text{ cm}^{-3}$ ）。成膜条件は、 $\text{DC } 300 \text{ W}$ 、表 1 に示すガス流量比で行った。この基板を取り出し、電気炉によって空气中 300°C の条件で 1 時間アニールした。この基板を再度エリアマクスとともにスパッタリング装置にセットした後、オーミック電極層として Mo を 150 nm 成膜した。成膜条件は、 $\text{DC } 100 \text{ W}$ 、 Ar 雰囲気とした。

[0080] [フリーキャリア濃度の測定]

金属酸化物半導体層のフリーキャリア濃度及びショットキー電極層のキャリア濃度は以下のように測定した。

ガラス基板に対し、金属酸化物半導体層成膜工程（又はショットキー電極層成膜工程）を通して行った。そして、基板をそれぞれ 1 cm 角にカットし、4 隅に In 電極をつけホール効果測定用の素子とした。フリーキャリア濃度（キャリア濃度）の測定は、室温にてホール効果測定装置（ACCENT 製：HL-5500PC）を用いてホール効果測定を行い、得られたフリーキャリア量（キャリア量）を金属半導体層の体積（又はショットキー電極の体積）で規格化しフリーキャリア濃度（キャリア濃度）とした。

[0081] [バンドギャップ評価]

金属酸化物半導体層のバンドギャップは以下のように評価した。

基板に、上記のショットキーバリアダイオード作製工程のうち金属酸化物半導体層を形成する工程までを行い、得られた積層体を 1 cm 角にカットし

た。室温にて、分光エリプソメトリー測定装置（ジェー・エー・ウーラム・ジャパン株式会社製：M-2000D）を用いて偏光の入射角度を基板に垂直方向から 50° 、 60° 、 70° と変化させ、それぞれについて測定波長を 192.3 nm ～ 1689 nm 、測定幅 3.4 nm として測定を行った。得られたスペクトル ϕ と Δ に対し、各層毎に吸収モデルとしてDrude model、Tauc-Lorentz mode、Gaussian function modelを置き、二乗誤差 $\text{MSE}=10$ 以下になるまで最適化を行うことで、各光のエネルギーに対して吸収係数 α を算出した。金属酸化物半導体層の吸収係数 α のスペクトルを、光のエネルギー範囲 2 eV ～ 5 eV に対して α^2 をプロットし、直線を延長させたエネルギー軸との交点をバンドギャップとして算出した。結果を表1に示す。

[0082] [水素原子濃度]

金属酸化物半導体層の水素原子濃度は以下のようにして評価した。

四重極型二次イオン質量分析装置（アルバックファイ社製：D-SIMS）によって、Csイオン源 1 kV 、一次イオン電流 100 nA 、チャンバー真空度 $5 \times 10^{-10}\text{ torr}$ の測定条件下で測定した。金属酸化物半導体層の水素原子濃度は、四重極型二次イオン質量分析装置によって得られた各深さのHの二次イオン強度を金属半導体薄膜の膜厚で積分した強度に対し、水素濃度と膜厚が既知のIn-Ga-Zn-O薄膜を用いて強度を規格化して水素濃度の定量化を行い、得られた値を水素原子濃度とした。結果を表1に示す。

[0083] [素子の評価]

得られた素子（Si/Ti/酸化パラジウム/IGZO/Mo）について、Agilent社製B1500を用いてオン抵抗（ R_{on} ）及びリーク電流（ I_r ）を評価した。オーミック電極側にプローブを接地してグラウンドに接続し、基板側の電圧を変化させて測定を行った。オン抵抗は素子に 1 V 印加した際の $\pm 0.2\text{ V}$ 間の微分抵抗（ $R_{on} = \Delta V / \Delta I$ ）であり、リーク電流は、印加電圧が -5 V の時の電流密度とした。結果を表1に示す。

尚、得られた素子は、図6に示す構造において還元抑制層30を除いた構造である。

実施例1で得られた素子は、オン抵抗 R_{on} が $1\text{ m}\Omega\text{ cm}^2$ 未満であり低い値を示し、リーク電流 I_r は $9 \times 10^{-4}\text{ A/cm}^2$ であった。

[0084] 実施例2

接触抵抗低減層の成膜に続き、還元抑制層としてPdを20nm成膜した他は実施例1と同様にして素子を作製した。成膜条件は、DC50W、Ar雰囲気とした。積層電極の電子顕微鏡（JEOL社製：JEM-2800）によって得られた断面TEM像を図8に示す。

得られた素子（Si/Ti/Pd/酸化パラジウム/IGZO/Mo）について、実施例1と同様に評価した。結果を表1に示す。

尚、得られた素子は図6に示す構造である。

[0085] 実施例3

接触抵抗低減層の成膜に続き、還元抑制層としてRuを20nm成膜し、次にショットキー電極として酸化ルテニウムを10nm成膜した他は実施例1と同様にして素子を作製した。Ruの成膜条件は、DC50W、Ar雰囲気とし、酸化ルテニウムの成膜条件は、DC50W、ArとO₂の混合ガス雰囲気とした（キャリア濃度： $1 \times 10^{20}\text{ cm}^{-3}$ ）。

得られた素子（Si/Ti/Ru/酸化ルテニウム/IGZO/Mo）について、実施例1と同様に評価した。結果を表1に示す。

尚、得られた素子は図6に示す構造である。

[0086] 実施例4

接触抵抗低減層の成膜に続き、還元抑制層としてPtを20nm成膜し、次にショットキー電極として酸化白金を10nm成膜した他は実施例1と同様にして素子を作製した。Ptの成膜条件は、DC50W、Ar雰囲気とし、酸化白金の成膜条件は、DC50W、ArとO₂の混合ガス雰囲気とした（キャリア濃度： $1 \times 10^{20}\text{ cm}^{-3}$ ）。

得られた素子（Si/Ti/Pt/酸化白金/IGZO/Mo）について

、実施例 1 と同様に評価した。結果を表 1 に示す。

尚、得られた素子は図 6 に示す構造である。

[0087] 実施例 5

接触抵抗低減層の成膜に続き、還元抑制層として Ir を 20 nm 成膜し、次にショットキー電極として酸化イリジウムを 10 nm 成膜した他は実施例 1 と同様に素子を作製した。Ir の成膜条件は、DC 50 W、Ar 雰囲気とし、酸化イリジウムの成膜条件は、DC 50 W、Ar と O₂ の混合ガス雰囲気とした（キャリア濃度： $1 \times 10^{20} \text{ cm}^{-3}$ ）。

得られた素子（Si / Ti / Ir / 酸化イリジウム / IGZO / Mo）について、実施例 1 と同様に評価した。結果を表 1 に示す。

尚、得られた素子は図 6 に示す構造である。

実施例 2 ～ 5 で得られた素子は、オン抵抗 R_{on} が $1 \text{ m} \Omega \text{ cm}^2$ 未満であり、かつリーク電流 I_r が $3 \times 10^{-8} \text{ A} / \text{cm}^2$ 以下であり、良好なダイオード特性を示した。

[0088] 比較例 1

接触抵抗低減層を成膜しなかった他は実施例 1 と同様に素子を作製した。得られた素子（Si / 酸化パラジウム / IGZO / Mo）について、実施例 1 と同様に評価した。結果を表 1 に示す。比較例 1 で得られた素子は、オン抵抗 R_{on} が $200 \text{ m} \Omega \text{ cm}^2$ 以上と高い値を示し、かつリーク電流 I_r が $2 \times 10^{-3} \text{ A} / \text{cm}^2$ であった。

[0089] 実施例 6 ～ 9

実施例 2 に対して還元抑制層とショットキー電極層を表 2 に記載のとおり組み合わせに変更した他は実施例 2 と同様に素子を作製した。得られた素子について実施例 1 と同様に評価した。結果を表 2 に示す。

実施例 6 ～ 9 で得られた素子は、オン抵抗 R_{on} が $10 \text{ m} \Omega \text{ cm}^2$ 未満であり、かつリーク電流 I_r が $5 \times 10^{-8} \text{ A} / \text{cm}^2$ 以下であり、良好なダイオード特性を示した。

[0090] 実施例 10 ～ 12

実施例 2 に対してショットキー電極層の膜厚を表 3 に記載のとおりに変更した他は実施例 2 と同様に素子を作製した。得られた素子について実施例 1 と同様に評価した。結果を表 3 に示す。

実施例 10、11 で得られた素子は、オン抵抗 R_{on} が $1\text{ m}\Omega\text{ cm}^2$ 未満であり、かつリーク電流 I_r が $1 \times 10^{-7}\text{ A/cm}^2$ 以下であり、良好なダイオード特性を示した。実施例 12 で得られた素子は、オン抵抗 R_{on} が $10\text{ m}\Omega\text{ cm}^2$ 未満であり、かつリーク電流 I_r が $3 \times 10^{-5}\text{ A/cm}^2$ 以下であった。

[0091] 実施例 13～15

実施例 2 に対してショットキー電極層、及び還元抑制層を表 4 に記載のとおりに変更した他は実施例 2 と同様に素子を作製した。得られた素子について実施例 1 と同様に評価した。結果を表 4 に示す。

実施例 13 で得られた素子は、オン抵抗 R_{on} が $1\text{ m}\Omega\text{ cm}^2$ 未満であり、かつリーク電流 I_r が $5 \times 10^{-7}\text{ A/cm}^2$ 以下であり、良好なダイオード特性を示した。実施例 14、15 で得られた素子は、オン抵抗 R_{on} が $1\text{ m}\Omega\text{ cm}^2$ 未満の低い値を示し、リーク電流 I_r はそれぞれ $2 \times 10^{-3}\text{ A/cm}^2$ 、 $7 \times 10^{-1}\text{ A/cm}^2$ であった。

[0092] 実施例 16～19

表 5 に示す基板上にフォトリソを用いて素子を作製した。実施例 2 と各層の成膜条件は同一である。図 9 に、得られた素子（積層体）15 の構造を示す。

まず、基板 8 の一面に、接触抵抗低減層 20 として Ti を、還元抑制層 30 として Pd を、それぞれ 15 nm 及び 20 nm スパッタリングした。次に、フォトリソを用い、Ti/Pd の積層膜をパターニングした。フォトリソには、AZ1500（AZエレクトロニックマテリアルズ社製）を用い、フォトリソを介し露光後、テトラメチルアンモニウムヒドロキシド（TMAH）にて現像を行い、AURUM-302（関東化学製）で Pd を第一のパターニングし、Ti が露出したところで、KSMF-200（関東

化学製)でTiを第二のパターニングをして、下層電極を形成した。

[0093] 続いて、イメージリバーサルレジストAZ5214 (AZエレクトロニクス材料社製) 及びフォトマスクを用い、ショットキー電極層40としてPdOを、金属酸化物半導体層50としてInGaZnO (In:Ga:Zn=33.3:33.3:33.3at%) をリフトオフプロセスにてパターニングした。具体的には、AZ5214を、フォトマスクを介して露光し、反転ベーク工程後に全面露光し、水酸化テトラメチルアンモニウム (TMAH) にて現像した。パターニングされたレジスト付き基板に対し、酸化パラジウム20nmを成膜した後、InGaZnO (In:Ga:Zn=33.3:33.3:33.3at%) 200nmを成膜した。その後、アセトン中でリフトオフすることにより、ショットキー電極層40として酸化パラジウムを、金属酸化物半導体層50としてInGaZnO (In:Ga:Zn=33.3:33.3:33.3at%) をパターニングした。

[0094] 次に層間絶縁膜70を熱硬化非感光性ポリイミド及びフォトマスクを用いパターニングした。

具体的には、まず、熱硬化非感光性ポリイミド溶液をスピンコートで基板一面に8μm程度塗布し、続いてAZ5214及びフォトマスクを用いパターニングした。AZ5214を、フォトマスクを介して露光し、反転ベーク工程後に全面露光し、水酸化テトラメチルアンモニウム (TMAH) にて現像した。続いて、TMAHで熱硬化非感光性ポリイミドをエッチングし、パターニングした。パターニング後、熱硬化非感光性ポリイミドを200℃1時間、大気中で加熱し硬化した。

[0095] 続いて、イメージリバーサルレジストAZ5214及びフォトマスクを用い、オーミック電極層60をリフトオフプロセスにてパターニングした。AZ5214を、フォトマスクを介して露光し、反転ベーク工程後に全面露光し、水酸化テトラメチルアンモニウム (TMAH) にて現像した。パターニングされたレジスト付き基板に対し、オーミック電極層としてMo150nmを成膜し、その後Au層80を500nm成膜した。その後、アセトン中

でリフトオフすることにより、オーミック電極層 60 をパターニングした。

[0096] 素子の評価は、オーミック電極側にプローブを接地してグラウンドに接続し、還元抑制層上にオーミック電極と Au が直接積層している領域にプローブを接地し電圧を変化させて測定を行った。その他の評価は、実施例 1 と同様に行った。結果を表 5 に示す。尚、ショットキー電極層のキャリア濃度は $1 \times 10^{20} \text{ cm}^{-3}$ であった。

実施例 16～18 で得られた素子は、オン抵抗 R_{on} が $1 \text{ m}\Omega \text{ cm}^2$ 未満であり、かつリーク電流 I_r が $5 \times 10^{-8} \text{ A} / \text{cm}^2$ 以下であり、良好なダイオード特性を示した。実施例 19 で得られた素子は、リーク電流 I_r が $1 \times 10^{-1} \text{ A} / \text{cm}$ であり、実施例 16～18 と比較して高い値を示した。

[0097] [基板の表面ラフネスの測定]

基板の表面ラフネスは、作製した素子を断面 TEM（透過電子顕微鏡）像と EDX（エネルギー分散型 X 線分光法）により観察して測定した。具体的な手順を以下に示す。EDX にて表 5 に示す各基板の構成元素が検出されたエリアを基板と定義し、さらに断面 TEM 像において基板とオーミック電極層のコントラストの違いから界面を定義した。膜厚と垂直方向に $10 \mu\text{m}$ のエリアの断面 TEM 像に対し、基板界面の凹凸に対し算術平均粗さ R_a を式（1）から算出して表面ラフネスとした。結果を表 5 に示す。

[0098] [数1]

$$R_a = \frac{1}{l} \int_0^l |f(x)| dx \quad (1)$$

l : 膜厚と垂直方向の観察エリアの長さ（ここでは $10 \mu\text{m}$ ）

$f(x)$: 界面の凹凸を現す関数

[0099] [基板の結晶性の測定]

基板の結晶性は、電子顕微鏡（J E O L 社製：J E M-2800）によって得られた電子線回折像により評価した。電子線の照射エリアは基板断面に対し直径 10 nm 以上の領域より回折像を取得した。回折像においてスポット形状が観察されたものを単結晶、リング形状に観察されたものを多結晶と

判断した。結果を表5に示す。

[0100] 実施例20～23

表6に示す絶縁性基板を用いた他は実施例16と同様にして素子を作製した。得られた素子について実施例16と同様に評価した。結果を表6に示す。尚、ショットキー電極層のキャリア濃度は $1 \times 10^{20} \text{ cm}^{-3}$ であった。

実施例20～23で得られた素子は、オン抵抗 R_{on} が $1 \text{ m}\Omega \text{ cm}^2$ 未満であり、かつリーク電流 I_r が $3 \times 10^{-7} \text{ A} / \text{cm}^2$ 以下であり、良好なダイオード特性を示した。

[0101] 実施例24～28

金属酸化物半導体層を表7に示す金属組成及び成膜時導入ガスの比率で成膜した他は実施例2と同様にして素子を作製した。得られた素子について実施例1と同様に評価した。結果を表7に示す。

尚、得られた素子は図6に示す構造である。

実施例24～28で得られた素子は、オン抵抗 R_{on} が $1 \text{ m}\Omega \text{ cm}^2$ 未満であり、かつリーク電流 I_r が $2 \times 10^{-6} \text{ A} / \text{cm}^2$ 以下であり、良好なダイオード特性を示した。

[0102] 実施例29～33

金属酸化物半導体層を表8に示す金属組成及び成膜時導入ガスの比率で成膜した他は実施例2と同様にして素子を作製した。得られた素子について実施例1と同様に評価した。結果を表8に示す。

実施例29～31で得られた素子について、水素原子濃度を評価した結果、それぞれ $8 \times 10^{20} \text{ cm}^{-3}$ 、 $5 \times 10^{21} \text{ cm}^{-3}$ 、及び $5 \times 10^{20} \text{ cm}^{-3}$ であった。実施例29～31で得られた素子は、オン抵抗 R_{on} が $1 \text{ m}\Omega \text{ cm}^2$ 未満であり、かつリーク電流 I_r が $2 \times 10^{-8} \text{ A} / \text{cm}^2$ 以下であり、良好なダイオード特性を示した。

実施例32、33で得られた素子について、水素原子濃度を評価した結果、それぞれ $4 \times 10^{15} \text{ cm}^{-3}$ 、 $8 \times 10^{16} \text{ cm}^{-3}$ であった。実施例32、33で得られた素子は、オン抵抗 R_{on} が $1 \text{ m}\Omega \text{ cm}^2$ 未満であったが、リーク

電流 I_r が、それぞれ $9 \times 10^{-1} \text{ A/cm}^2$ 、 $1 \times 10^{-2} \text{ A/cm}^2$ であった。
。

[0103] 実施例 34 ～ 35

接触抵抗低減層、又は、オーミック電極層を表 9 に示す材料にした他は実施例 2 と同様にして素子を作製した。得られた素子について実施例 1 と同様に評価した。結果を表 9 に示す。

実施例 34、35 で得られた素子は、オン抵抗 R_{on} が $1 \text{ m}\Omega \text{ cm}^2$ 未満であったが、リーク電流 I_r が、それぞれ $1 \times 10^{-1} \text{ A/cm}^2$ 、 $3 \times 10^{-8} \text{ A/cm}^2$ であり、良好なダイオード特性を示した。

[0104]

[表1]

素子構成	実施例1		実施例2		実施例3		実施例4		実施例5		比較例1	
	基板 裏面電極	材質 膜厚(nm)	Ti 150	Ti 150	Ti 150	Ti 150	Ti 150	Ti 150	Ti 150	Ti 150	Ti 150	Ti 150
素子構成	基板	材質	単結晶n-Si	単結晶n-Si	単結晶n-Si	単結晶n-Si	単結晶n-Si	単結晶n-Si	単結晶n-Si	単結晶n-Si	単結晶n-Si	単結晶n-Si
		電気抵抗率(mΩ cm)	1	1	1	1	1	1	1	1	3	3
	接触抵抗 低減層	厚さ(μm)	250	250	250	250	250	250	250	250	250	250
		組成	Ti	Ti	Ti	Ti	Ti	Ti	Ti	Ti	なし	なし
素子構成	還元抑制層	膜厚(nm)	15	15	15	15	15	15	15	15	15	15
		組成	なし	Pd	Ru	Ru	Pt	Ir	Ir	Ir	なし	なし
	シヨットキー 電極層	膜厚(nm)	20	20	20	20	20	20	20	20	20	20
		組成	酸化パラジウム	酸化パラジウム	酸化パラジウム	酸化パラジウム	酸化白金	酸化イリジウム	酸化イリジウム	酸化イリジウム	酸化パラジウム	酸化パラジウム
素子構成	金属組成	含有金属元素の 仕事関数(eV)	5.1	5.1	4.7	4.7	5.6	5.3	5.3	5.3	5.1	5.1
		膜厚(nm)	20	20	20	20	20	20	20	20	20	20
	金属酸化物 半導体層	組成	In:Ga:Zn=33.3:33.3:33.3at%	In:Ga:Zn=33.3:33.3:33.3at%	In:Ga:Zn=33.3:33.3:33.3at%	In:Ga:Zn=33.3:33.3:33.3at%	In:Ga:Zn=33.3:33.3:33.3at%	In:Ga:Zn=33.3:33.3:33.3at%	In:Ga:Zn=33.3:33.3:33.3at%	In:Ga:Zn=33.3:33.3:33.3at%	In:Ga:Zn=33.3:33.3:33.3at%	In:Ga:Zn=33.3:33.3:33.3at%
		成膜時導入ガスの比率	Ar : H ₂ O = 99 : 1	Ar : H ₂ O = 99 : 1	Ar : H ₂ O = 99 : 1	Ar : H ₂ O = 99 : 1	Ar : H ₂ O = 99 : 1	Ar : H ₂ O = 99 : 1	Ar : H ₂ O = 99 : 1	Ar : H ₂ O = 99 : 1	Ar : H ₂ O = 99 : 1	Ar : H ₂ O = 99 : 1
素子構成	オーミック 電極層	膜厚(nm)	200	200	200	200	200	200	200	200	200	200
		バンドギャップ(eV)	3.75	3.75	3.75	3.75	3.75	3.75	3.75	3.75	3.75	3.75
	酸素原子濃度(cm ⁻³)	膜厚(nm)	4×10 ²⁰	4×10 ²⁰	4×10 ²⁰	4×10 ²⁰	4×10 ²⁰	4×10 ²⁰	4×10 ²⁰	4×10 ²⁰	4×10 ²⁰	4×10 ²⁰
		組成	Mo	Mo	Mo	Mo	Mo	Mo	Mo	Mo	Mo	Mo
評価	順方向特性:オン抵抗(mΩ cm ²)		<1	<1	<1	<1	<1	<1	<1	<1	<1	>200
	逆方向特性:リーク電流(A/cm ²)		9×10 ⁻⁴	2×10 ⁻⁹	3×10 ⁻⁸	3×10 ⁻⁸	1×10 ⁻⁸	3×10 ⁻⁸	3×10 ⁻⁸	3×10 ⁻⁸	2×10 ⁻³	2×10 ⁻³

[0105]

[表2]

			実施例6	実施例7	実施例8	実施例9
素子構成	基板 裏面電極	材質	Ti	Ti	Ti	Ti
		膜厚(nm)	150	150	150	150
	基板	材質	単結晶n-Si	単結晶n-Si	単結晶n-Si	単結晶n-Si
		電気抵抗率($m\Omega\text{ cm}$)	1	1	1	1
		厚さ($\mu\text{ m}$)	250	250	250	250
	接触抵抗 低減層	組成	Ti	Ti	Ti	Ti
		膜厚(nm)	15	15	15	15
	還元抑制層	組成	Ru	Pt	Ir	Pd
		膜厚(nm)	20	20	20	20
	ショットキー 電極層	組成	酸化パラジウム	酸化ルテニウム	酸化白金	酸化イリジウム
		含有金属元素の 仕事関数(eV)	5.1	4.7	5.6	5.3
		膜厚(nm)	20	20	20	20
	金属酸化物 半導体層	金属組成	In:Ga:Zn= 33.3:33.3:33.3at%	In:Ga:Zn= 33.3:33.3:33.3at%	In:Ga:Zn= 33.3:33.3:33.3at%	In:Ga:Zn= 33.3:33.3:33.3at%
		成膜時導入ガスの比率	Ar : H ₂ O = 99 : 1	Ar : H ₂ O = 99 : 1	Ar : H ₂ O = 99 : 1	Ar : H ₂ O = 99 : 1
		膜厚(nm)	200	200	200	200
		バンドギャップ(eV)	3.75	3.75	3.75	3.75
		水素原子濃度(cm^{-3})	4×10^{20}	4×10^{20}	4×10^{20}	4×10^{20}
	オーミック 電極層	組成	Mo	Mo	Mo	Mo
		膜厚(nm)	150	150	150	150
評価	順方向特性:オン抵抗($m\Omega\text{ cm}^2$)		2	5	9	8
	逆方向特性:リーク電流(A/cm^2)		6×10^{-9}	7×10^{-8}	5×10^{-8}	1×10^{-9}

[0106]

[表3]

			実施例10	実施例11	実施例12
素子構成	基板裏面電極	材質	Ti	Ti	Ti
		膜厚(nm)	150	150	150
	基板	材質	単結晶n-Si	単結晶n-Si	単結晶n-Si
		電気抵抗率($m\Omega\text{ cm}$)	1	1	1
		厚さ($\mu\text{ m}$)	250	250	250
	接触抵抗低減層	組成	Ti	Ti	Ti
		膜厚(nm)	15	15	15
	還元抑制層	組成	Pd	Pd	Pd
		膜厚(nm)	20	20	20
	ショットキー電極層	組成	酸化パラジウム	酸化パラジウム	酸化パラジウム
		含有金属元素の仕事関数(eV)	5.1	5.1	5.1
		膜厚(nm)	5	50	100
	金属酸化物半導体層	金属組成	In:Ga:Zn=33.3:33.3:33.3at%	In:Ga:Zn=33.3:33.3:33.3at%	In:Ga:Zn=33.3:33.3:33.3at%
		成膜時導入ガスの比率	Ar : H ₂ O = 99 : 1	Ar : H ₂ O = 99 : 1	Ar : H ₂ O = 99 : 1
		膜厚(nm)	200	200	200
		バンドギャップ(eV)	3.75	3.75	3.75
		水素原子濃度(cm^{-3})	4×10^{20}	4×10^{20}	4×10^{20}
	オーミック電極層	組成	Mo	Mo	Mo
		膜厚(nm)	150	150	150
評価	順方向特性:オン抵抗($m\Omega\text{ cm}^2$)		<1	<1	3
	逆方向特性:リーク電流(A/cm^2)		1×10^{-7}	5×10^{-8}	3×10^{-5}

[0107]

[表4]

			実施例13	実施例14	実施例15
素子構成	基板裏面電極	材質	Ti	Ti	Ti
		膜厚(nm)	150	150	150
	基板	材質	単結晶n-Si	単結晶n-Si	単結晶n-Si
		電気抵抗率(m Ω cm)	1	1	1
		厚さ(μ m)	250	250	250
	接触抵抗低減層	組成	Ti	Ti	Ti
		膜厚(nm)	15	15	15
	還元抑制層	組成	V	Zr	Mg
		膜厚(nm)	20	20	20
	ショットキー電極層	組成	酸化バナジウム	酸化ジルコニウム	酸化マグネシウム
		含有金属元素の仕事関数(eV)	4.4	4.1	3.7
		膜厚(nm)	20	20	20
	金属酸化物半導体層	金属組成	In:Ga:Zn=33.3:33.3:33.3at%	In:Ga:Zn=33.3:33.3:33.3at%	In:Ga:Zn=33.3:33.3:33.3at%
		成膜時導入ガスの比率	Ar : H ₂ O = 99 : 1	Ar : H ₂ O = 99 : 1	Ar : H ₂ O = 99 : 1
		膜厚(nm)	200	200	200
		バンドギャップ(eV)	3.75	3.75	3.75
		水素原子濃度(cm ⁻³)	4 $\times 10^{20}$	4 $\times 10^{20}$	4 $\times 10^{20}$
	オーミック電極層	組成	Mo	Mo	Mo
		膜厚(nm)	150	150	150
評価	順方向特性:オン抵抗(m Ω cm ²)		<1	<1	<1
	逆方向特性:リーク電流(A/cm ²)		5 $\times 10^{-7}$	2 $\times 10^{-3}$	7 $\times 10^{-1}$

[0108]

[表5]

			実施例16	実施例17	実施例18	実施例19
	基板	材質	ZnO	ZnO	SiC	ZnO
		表面ラフネス Ra[nm]	10	2	3	39
		結晶性	多結晶	単結晶	単結晶	単結晶
		厚さ(μ m)	250	250	250	250
	接触抵抗 低減層	組成	Ti	Ti	Ti	Ti
		膜厚(nm)	15	15	15	15
	還元抑制層	組成	Pd	Pd	Pd	Pd
		膜厚(nm)	20	20	20	20
	ショットキー 電極層	組成	酸化パラジウム	酸化パラジウム	酸化パラジウム	酸化パラジウム
		含有金属元素の 仕事関数(eV)	5.1	5.1	5.1	5.1
		膜厚(nm)	20	20	20	20
	金属酸化物 半導体層	金属組成	In:Ga:Zn= 33.3:33.3:33.3at%	In:Ga:Zn= 33.3:33.3:33.3at%	In:Ga:Zn= 33.3:33.3:33.3at%	In:Ga:Zn= 33.3:33.3:33.3at%
		成膜時導入ガスの比率	Ar : H ₂ O = 99 : 1	Ar : H ₂ O = 99 : 1	Ar : H ₂ O = 99 : 1	Ar : H ₂ O = 99 : 1
		膜厚(nm)	200	200	200	200
		バンドギャップ(eV)	3.75	3.75	3.75	3.75
		水素原子濃度(cm ⁻³)	4×10^{20}	4×10^{20}	4×10^{20}	4×10^{20}
	オーミック 電極層	組成	Mo	Mo	Mo	Mo
		膜厚(nm)	150	150	150	150
評価	順方向特性:オン抵抗(m Ω cm ²)		<1	<1	<1	<1
	逆方向特性:リーク電流(A/cm ²)		5×10^{-8}	3×10^{-9}	5×10^{-9}	1×10^{-1}

[0109]

[表6]

			実施例20	実施例21	実施例22	実施例23
	基板	材質	石英ガラス	サファイア基板	ポリイミド基板	ニオブ酸 リチウム基板
		表面ラフネス Ra[nm]	1	4	3	15
		結晶性	多結晶	単結晶	単結晶	単結晶
		厚さ(μ m)	250	250	250	300
	接触抵抗 低減層	組成	Ti	Ti	Ti	Ti
		膜厚(nm)	15	15	15	15
	還元抑制層	組成	Pd	Pd	Pd	Pd
		膜厚(nm)	20	20	20	20
	ショットキー 電極層	組成	酸化パラジウム	酸化パラジウム	酸化パラジウム	酸化パラジウム
		含有金属元素の 仕事関数(eV)	5.1	5.1	5.1	5.1
		膜厚(nm)	20	20	20	20
	金属酸化物 半導体層	金属組成	In:Ga:Zn= 33.3:33.3:33.3at%	In:Ga:Zn= 33.3:33.3:33.3at%	In:Ga:Zn= 33.3:33.3:33.3at%	In:Ga:Zn= 33.3:33.3:33.3at%
		成膜時導入ガスの比率	Ar : H ₂ O = 99 : 1	Ar : H ₂ O = 99 : 1	Ar : H ₂ O = 99 : 1	Ar : H ₂ O = 99 : 1
		膜厚(nm)	200	200	200	200
		バンドギャップ(eV)	3.75	3.75	3.75	3.75
		水素原子濃度(cm ⁻³)	4×10^{20}	4×10^{20}	4×10^{20}	4×10^{20}
	オーミック 電極層	組成	Mo	Mo	Mo	Mo
		膜厚(nm)	150	150	150	150
評価	順方向特性:オン抵抗(m Ω cm ²)		<1	<1	<1	<1
	逆方向特性:リーク電流(A/cm ²)		3×10^{-7}	1×10^{-9}	4×10^{-8}	5×10^{-8}

[0110]

[表7]

	実施例24		実施例25	実施例26	実施例27	実施例28
	基板裏面電極	材質				
素子構成	基板	膜厚(nm)	Ti	Ti	Ti	Ti
		材質	150	150	150	150
	基板	電気抵抗率($m\Omega\text{cm}$)	単結晶n-Si	単結晶n-Si	単結晶n-Si	単結晶n-Si
		厚さ(μm)	1	1	1	1
素子構成	接触抵抗低減層	組成	250	250	250	250
		膜厚(nm)	Ti	Ti	Ti	Ti
	還元抑制層	組成	15	15	15	15
		膜厚(nm)	Pd	Pd	Pd	Pd
素子構成	ショットキー電極層	組成	20	20	20	20
		含有金属元素の仕事関数(eV)	酸化パラジウム	酸化パラジウム	酸化パラジウム	酸化パラジウム
	金属酸化物半導体層	膜厚(nm)	5.1	5.1	5.1	5.1
		金属組成	In:Sn:Zn=36.5:15:48.5at%	In:Sn:Zn=36.5:15:48.5at%	In:Ga=50:50at%	In:Ga:Zn=50:10:40at%
素子構成	金属酸化物半導体層	成膜時導入ガスの比率	Ar : H ₂ O = 90 : 10	Ar : H ₂ O = 98 : 2	Ar : H ₂ O = 98 : 2	Ar : H ₂ O = 98 : 2
		膜厚(nm)	200	200	200	200
	オーミック電極層	バンドギャップ(eV)	3.45	3.54	4.01	3.40
		水素原子濃度(cm^{-3})	4×10^{20}	8×10^{20}	6×10^{20}	8×10^{20}
評価	順方向特性:オン抵抗($m\Omega\text{cm}^2$)	組成	Mo	Mo	Mo	Mo
		膜厚(nm)	150	150	150	150
	逆方向特性:リーク電流(A/cm^2)	組成	<1	<1	<1	<1
		膜厚(nm)	4×10^{-8}	2×10^{-8}	4×10^{-10}	2×10^{-8}

[0111]

[表8]

素子構成	基板 裏面電極	実施例29		実施例30		実施例31		実施例32		実施例33	
		材質	Ti	Ti	Ti	Ti	Ti	Ti	Ti	Ti	Ti
素子構成	基板	膜厚(nm)	150	150	150	150	150	150	150	150	150
		材質	単結晶n-Si	単結晶n-Si	単結晶n-Si	単結晶n-Si	単結晶n-Si	単結晶n-Si	単結晶n-Si	単結晶n-Si	単結晶n-Si
	基板	電気抵抗率($m\Omega\text{cm}$)	1	1	1	1	1	1	1	1	1
		厚さ(μm)	250	250	250	250	250	250	250	250	250
	接触抵抗 低減層	組成	Ti	Ti	Ti	Ti	Ti	Ti	Ti	Ti	Ti
		膜厚(nm)	15	15	15	15	15	15	15	15	15
	還元抑制層	組成	Pd	Pd	Pd	Pd	Pd	Pd	Pd	Pd	Pd
		膜厚(nm)	20	20	20	20	20	20	20	20	20
	ショットキー 電極層	組成	酸化パラジウム	酸化パラジウム	酸化パラジウム	酸化パラジウム	酸化パラジウム	酸化パラジウム	酸化パラジウム	酸化パラジウム	酸化パラジウム
		含有金属元素の 仕事関数(eV)	5.1	5.1	5.1	5.1	5.1	5.1	5.1	5.1	5.1
素子構成	金属酸化物 半導体層	膜厚(nm)	20	20	20	20	20	20	20	20	20
		金属組成	In:Ga:Zn= 33.3:33.3:33.3at%	In:Ga:Zn= 33.3:33.3:33.3at%	In:Ga:Zn= 33.3:33.3:33.3at%	In:Sn:Zn= 36.5:15:48.5at%	In:Ga:Zn= 33.3:33.3:33.3at%	In:Ga:Zn= 33.3:33.3:33.3at%	In:Ga:Zn= 33.3:33.3:33.3at%	In:Ga:Zn= 33.3:33.3:33.3at%	In:Ga:Zn= 33.3:33.3:33.3at%
	金属酸化物 半導体層	成膜時導入ガスの比率	Ar : H ₂ O = 98 : 2	Ar : H ₂ O = 90 : 10	Ar : H ₂ O = 90 : 10	Ar : H ₂ O = 98.5 : 1.5	Ar : H ₂ O = 90 : 10	Ar : O ₂ = 80 : 20	Ar : O ₂ = 80 : 20	Ar : O ₂ = 80 : 20	Ar : O ₂ = 80 : 20
		膜厚(nm)	200	200	200	200	200	200	200	200	200
	金属酸化物 半導体層	バンドギャップ(eV)	3.78	3.83	3.83	3.52	3.70	3.70	3.70	3.70	3.70
		水素原子濃度(cm^{-3})	8×10^{20}	5×10^{21}	5×10^{21}	5×10^{20}	4×10^{15}	4×10^{15}	4×10^{15}	8×10^{16}	8×10^{16}
	オーミック 電極層	組成	Mo	Mo	Mo	Mo	Mo	Mo	Mo	Mo	Mo
		膜厚(nm)	150	150	150	150	150	150	150	150	150
	評価	順方向特性:オン抵抗($m\Omega\text{cm}^2$)	<1	<1	<1	<1	<1	<1	<1	<1	<1
		逆方向特性:リーク電流(A/cm^2)	1×10^{-9}	5×10^{-10}	5×10^{-10}	2×10^{-8}	9×10^{-1}	9×10^{-1}	9×10^{-1}	1×10^{-2}	1×10^{-2}

[0112]

[表9]

			実施例34	実施例35
素子構成	基板裏面電極	材質	Ti	Ti
		膜厚(nm)	150	150
	基板	材質	単結晶n-Si	単結晶n-Si
		電気抵抗率($m\Omega\text{cm}$)	1	1
		厚さ(μm)	250	250
	接触抵抗低減層	組成	Mo	Ti
		膜厚(nm)	15	15
	還元抑制層	組成	Pd	Pd
		膜厚(nm)	20	20
	ショットキー電極層	組成	酸化パラジウム	酸化パラジウム
		含有金属元素の仕事関数(eV)	5.1	5.1
		膜厚(nm)	20	20
	金属酸化物半導体層	金属組成	In:Ga:Zn=33.3:33.3:33.3at%	In:Ga:Zn=33.3:33.3:33.3at%
		成膜時導入ガスの比率	Ar : H ₂ O = 99 : 1	Ar : H ₂ O = 99 : 1
		膜厚(nm)	200	200
		バンドギャップ(eV)	3.75	3.75
		水素原子濃度(cm^{-3})	4×10^{20}	4×10^{20}
	オーミック電極層	組成	Mo	Ti
		膜厚(nm)	150	150
評価	順方向特性:オン抵抗($m\Omega\text{cm}^2$)		<1	<1
	逆方向特性:リーク電流(A/cm^2)		1×10^{-9}	3×10^{-8}

[0113] 表1～9から、本発明の積層体を用いた半導体素子は、順方向のオン抵抗が極めて小さいことが分かる。また、逆方向のリーク電流も十分に少ないことが分かる。

産業上の利用可能性

[0114] 本発明の積層体は、パワー半導体素子、ダイオード素子、ショットキーバリアダイオード素子等の半導体素子に用いることができ、この素子を用いた電子回路は、電気機器、電子機器、電動車両等に用いることができる。

[0115] 上記に本発明の実施形態及び／又は実施例を幾つか詳細に説明したが、当業者は、本発明の新規な教示及び効果から実質的に離れることなく、これら例示である実施形態及び／又は実施例に多くの変更を加えることが容易である。従って、これらの多くの変更は本発明の範囲に含まれる。

本願のパリ優先の基礎となる日本出願明細書の内容を全てここに援用する

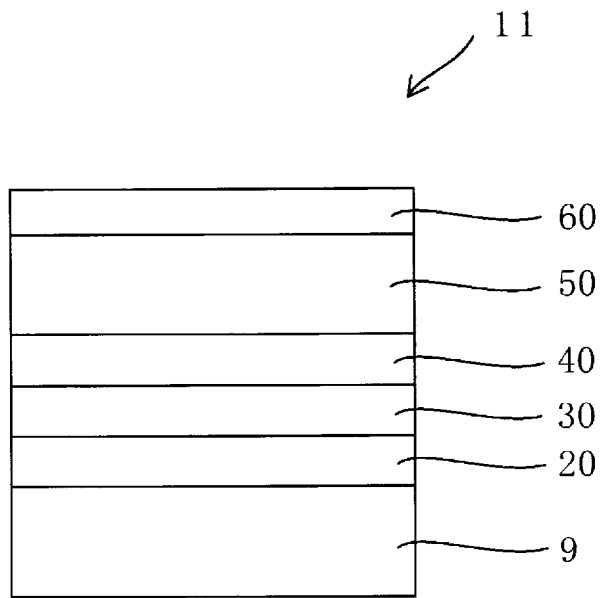
。

請求の範囲

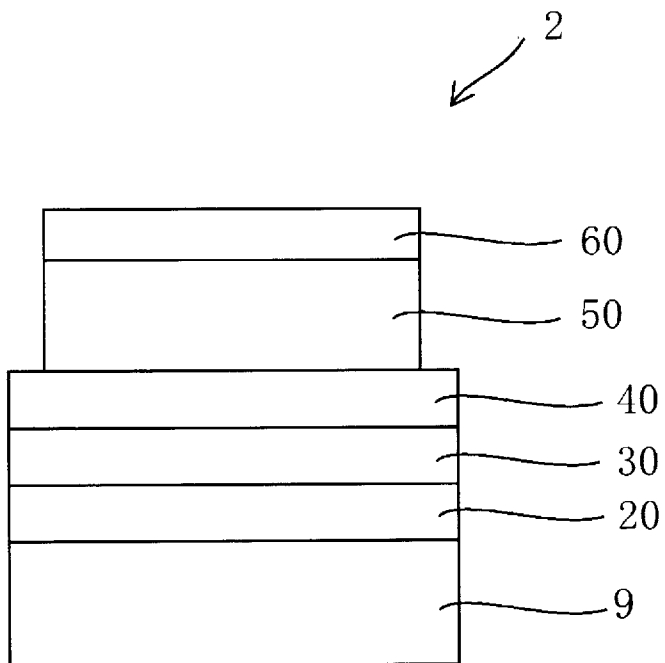
- [請求項1] 基板と、接触抵抗低減層及び還元抑制層から選択される1以上の層と、ショットキー電極層と、金属酸化物半導体層とをこの順に有する積層体。
- [請求項2] 前記基板と、前記接触抵抗低減層と、前記還元抑制層とをこの順に有する請求項1に記載の積層体。
- [請求項3] 前記還元抑制層が、Pd、Mo、Pt、Ir、Ru、Au、Ni、W、Cr、Re、Te、Tc、Mn、Os、Fe、Rh及びCoから選択される1種類以上の元素を含む請求項1又は2に記載の積層体。
- [請求項4] 前記接触抵抗低減層が、Ti、Mo、Ag、In、Al、W、Co及びNiから選択される1以上の金属又はそのシリサイドを含む請求項1～3のいずれかに記載の積層体。
- [請求項5] 前記ショットキー電極層が、仕事関数が4.4 eV以上である1種類以上の元素の酸化物を含む請求項1～4のいずれかに記載の積層体。
- [請求項6] 前記ショットキー電極層が、Pd、Mo、Pt、Ir、Ru、Ni、W、Cr、Re、Te、Tc、Mn、Os、Fe、Rh及びCoから選択される1以上の金属の酸化物を含む請求項1～5のいずれかに記載の積層体。
- [請求項7] 前記基板が、導電性基板である請求項1～6のいずれかに記載の積層体。
- [請求項8] 前記基板が、導電性のシリコン基板である請求項1～6のいずれかに記載の積層体。
- [請求項9] 前記金属酸化物半導体層が、In、Sn、Ga、及びZnから選択される1種類以上の元素を含む請求項1～8のいずれかに記載の積層体。
- [請求項10] 前記金属酸化物半導体層の水素原子濃度が $10^{17} \sim 10^{22}$ 個/cm³である請求項1～9のいずれかに記載の積層体。

- [請求項11] 前記金属酸化物半導体層上にオーミック電極層を有する請求項1～10のいずれかに記載の積層体。
- [請求項12] 前記金属酸化物半導体層の外縁が、前記ショットキー電極層の外縁と同一であるか又は前記ショットキー電極層の外縁の内側に位置し、前記ショットキー電極層が前記金属酸化物半導体層の下面の全面に接する請求項1～11のいずれかに記載の積層体。
- [請求項13] 前記オーミック電極層の外縁が、前記金属酸化物半導体層の外縁と同一であるか又は前記金属酸化物半導体層の外縁の内側に位置する請求項11又は12に記載の積層体。
- [請求項14] 請求項1～13のいずれかに記載の積層体を用いた半導体素子。
- [請求項15] 請求項14に記載の半導体素子を用いたショットキーバリアダイオード。
- [請求項16] 請求項14に記載の半導体素子を用いたジャンクショントランジスタ。
- [請求項17] 請求項14に記載の半導体素子、請求項15に記載のショットキーバリアダイオード、又は請求項16に記載のジャンクショントランジスタを用いた電子回路。
- [請求項18] 請求項17に記載の電子回路を用いた電気機器、電子機器、車両、又は動力機関。

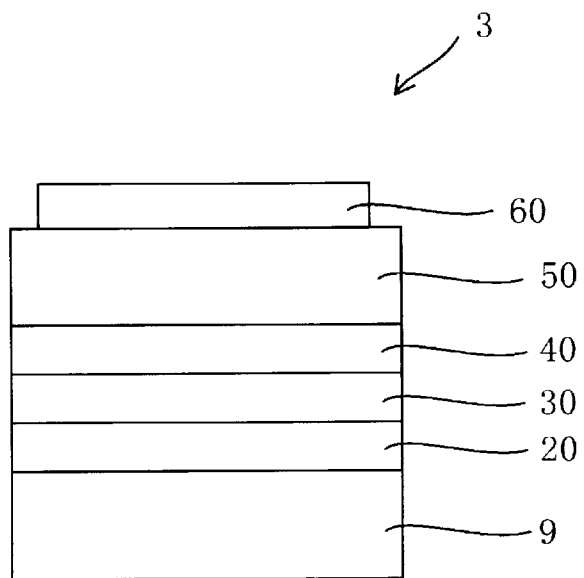
[図1]



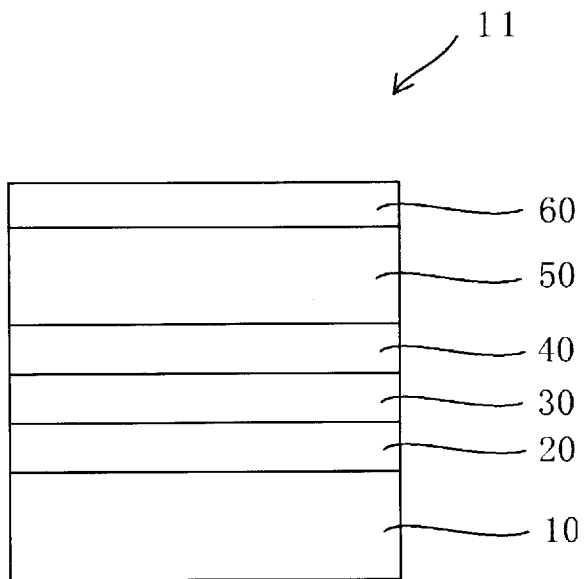
[図2]



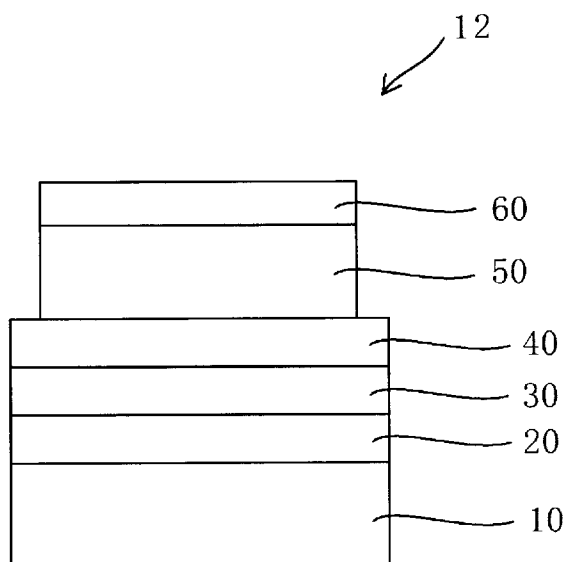
[図3]



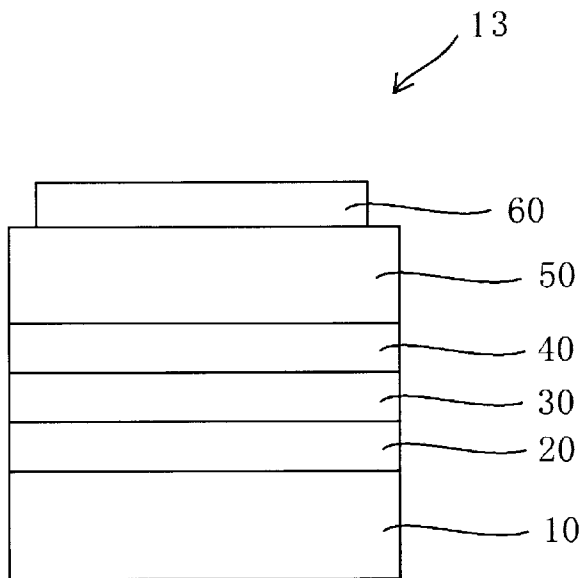
[図4]



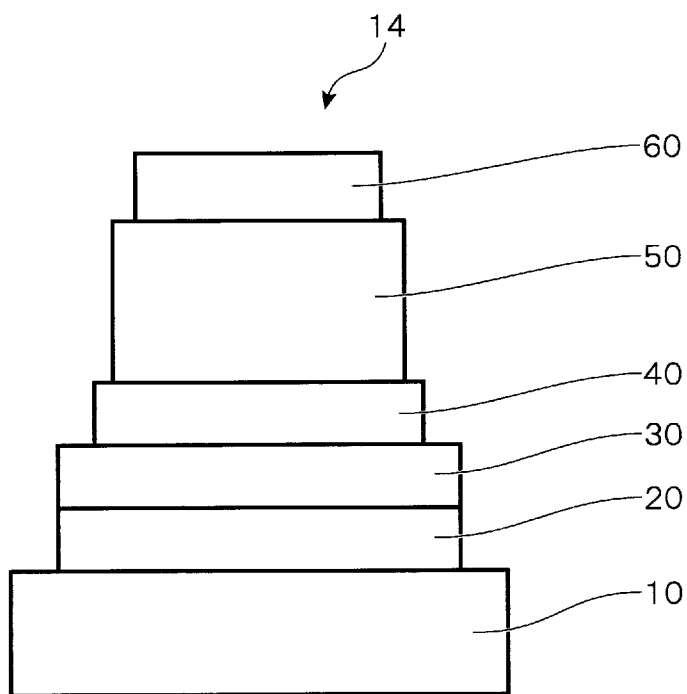
[図5]



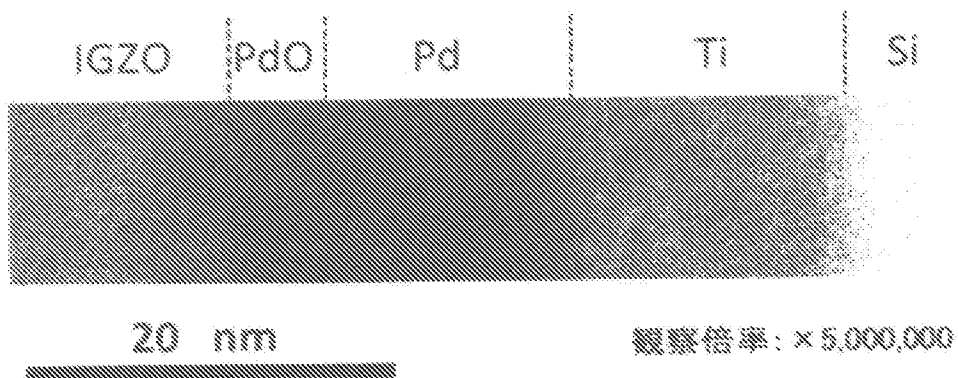
[図6]



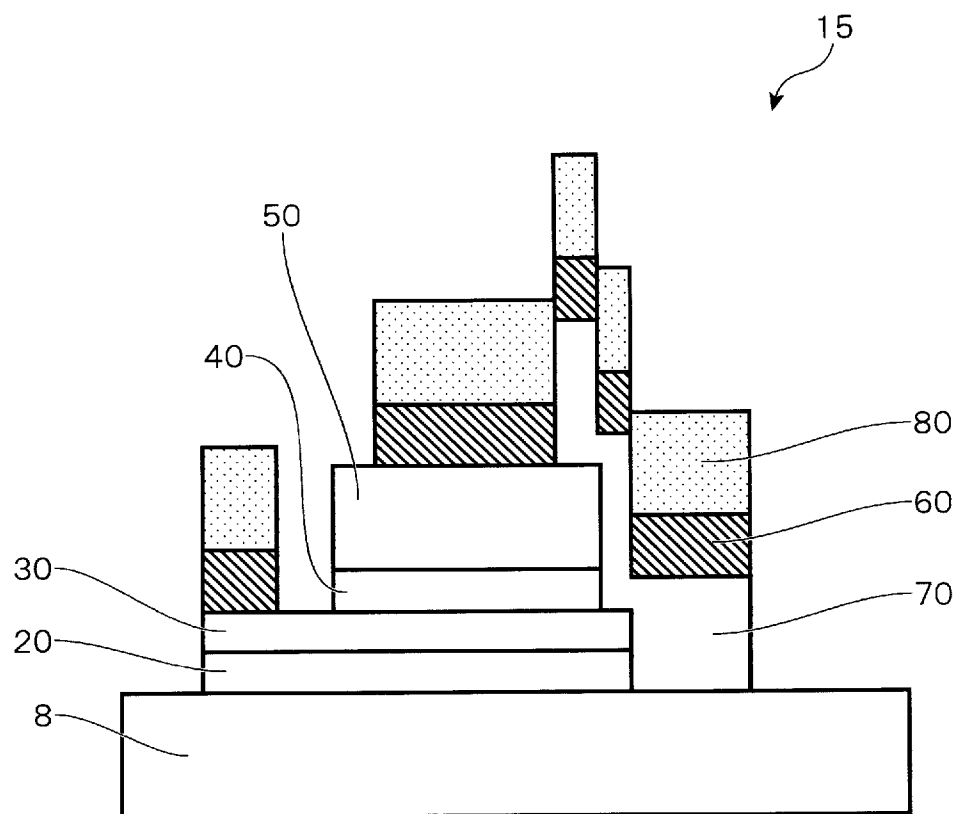
[図7]



[図8]



[図9]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2016/088765

A. CLASSIFICATION OF SUBJECT MATTER

H01L29/872(2006.01)i, H01L21/28(2006.01)i, H01L29/47(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L29/872, H01L21/28, H01L29/47

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2017
Kokai Jitsuyo Shinan Koho	1971-2017	Toroku Jitsuyo Shinan Koho	1994-2017

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 2015-227279 A (Flosfia Inc.), 17 December 2015 (17.12.2015), paragraphs [0026], [0038] to [0040], [0051], Y [0054], [0089] to [0094], [0100], [0102]; fig. A 5 & US 2015/0325660 A1 paragraphs [0056], [0069] to [0075], [0091], [0095], [0133] to [0140], [0149], [0151]; fig. 5 & EP 2942804 A1 & CN 105097896 A & TW 201543547 A	1-4, 7-9, 11-12, 14-18 5, 10, 12-13 6

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
23 February 2017 (23.02.17)

Date of mailing of the international search report
07 March 2017 (07.03.17)

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2016/088765

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	WO 2015/025499 A1 (Idemitsu Kosan Co., Ltd.), 26 February 2015 (26.02.2015), paragraph [0032] & US 2016/0197202 A1 paragraph [0043] & CN 105453272 A & KR 10-2016-0043967 A & TW 201515242 A	5
Y	JP 2015-109315 A (Idemitsu Kosan Co., Ltd.), 11 June 2015 (11.06.2015), paragraph [0068] (Family: none)	10
Y	WO 2015/025500 A1 (Idemitsu Kosan Co., Ltd.), 26 February 2015 (26.02.2015), paragraphs [0072] to [0074]; fig. 6 & US 2016/0211386 A1 paragraphs [0158] to [0167]; fig. 6 & TW 201515243 A & KR 10-2016-0043968 A & CN 105474397 A	12-13

A. 発明の属する分野の分類（国際特許分類（IPC））

Int.Cl. H01L29/872(2006.01)i, H01L21/28(2006.01)i, H01L29/47(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（IPC））

Int.Cl. H01L29/872, H01L21/28, H01L29/47

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2017年
日本国実用新案登録公報	1996-2017年
日本国登録実用新案公報	1994-2017年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X	JP 2015-227279 A（株式会社F L O S F I A）2015.12.17, 段落0026、段落0038～段落0040、段落0051、段落0054、段落0089～段落0094、段落0100、段落0102、図5 & US 2015/0325660 A1、段落0056、段落0069～段落0075、段落0091、段落0095、段落0133～0140、	1-4、7-9、11-12、14-18
Y	段落0149、段落0151、図5 & EP 2942804 A1 & CN 105097896 A & TW 201543547 A	5、10、12-13
A		6

☑ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

23.02.2017

国際調査報告の発送日

07.03.2017

国際調査機関の名称及びあて先

日本国特許庁（ISA/J P）

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

綿引 隆

5 F

7895

電話番号 03-3581-1101 内線 3516

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	WO 2015/025499 A1 (出光興産株式会社) 2015.02.26, 段落 0032 & US 2016/0197202 A1、段落 0043 & CN 105453272 A & KR 10-2016-0043967 A & TW 201515242 A	5
Y	JP 2015-109315 A (出光興産株式会社) 2015.06.11, 段落 0068 (ファミリーなし)	10
Y	WO 2015/025500 A1 (出光興産株式会社) 2015.02.26, 段落 0072 ~ 段落 0074、図 6、& US 2016/0211386 A1、段落 0158 ~ 段落 0167、図 6 & TW 201515243 A & KR 10-2016-0043968 A & CN 105474397 A	12-13