

公 告 本

申請日期	88.5.5
案 號	88107265
類 別	1401C2/311

A4
C4

(以上各欄由本局填註)

發 明 專 利 說 明 書 I222136 <u>發新</u> <u>型</u>		
一、發明 名稱	中 文	使用氟碳氣體化學蝕刻二氧化矽之方法
	英 文	METHOD FOR ETCHING SILICON DIOXIDE USING FLUOROCARBON GAS CHEMISTRY
二、發明 人	姓 名	1.凱文 卡詹諾瑞 2.湯瑪斯 D. 古彥 3.喬治 慕勒
	國 籍	1.伊朗 2-3.均美國
三、申請人	住、居所	1.美國加州聖荷西市麥克路湖街866號 2.美國加州坎貝爾市隆費洛街1198號 3.美國加州聖荷西市艾莫利街1565號
	姓 名 (名稱)	美商藍姆研究公司
	國 籍	美國
	住、居所 (事務所)	美國加州弗雷蒙市庫新公園大道4650號
	代 表 人 姓 名	理察 曲 樂夫格蘭

(由本局填寫)

承辦人代碼：
大 類：
I P C分類：

A6
B6

本案已向：

國（地區） 申請專利，申請日期： 案號： ，☐有 ☐無主張優先權

美國 1998 年 5 月 5 日 09/071,960 ☒有 ☐無主張優先權

有關微生物已寄存於： ，寄存日期： ，寄存號碼：

（請先閱讀背面之注意事項再填寫本頁各欄）

裝

訂

線

經濟部中央標準局員工消費合作社印製

五、發明說明(1)

發明範圍

本發明有關一種製造積體電路中蝕刻氧化矽用之經改良方法。

發明背景

製造積體電路中常見需求之一係在經摻雜或未經摻雜氧化矽中蝕刻開口，諸如接點與通孔。此等氧化矽類包括純二氧化矽與其玻璃，諸如摻雜硼、磷及/或砷之矽酸鹽類。該氧化矽可以覆蓋在一種導電或半導體層上，諸如多晶矽；金屬類，諸如鋁、鈦、鎢、鉬或其合金；氮化物類，諸如氮化鈦；金屬矽化物類，諸如矽化鈦、矽化鈷、矽化鎢、矽化鉬等。

於氧化矽中蝕刻開口之各種電漿蝕刻技術揭示於美國專利第 5,013,398；5,013,400；5,021,121；5,022,958；5,269,879；5,529,657；5,595,627及5,611,888號。該電漿蝕刻可以在中密度反應器中進行，諸如‘398號專利中描述之平行板電漿反應器，或是‘400號專利中所述之三極管型反應器，或是於高密度反應器中進行，諸如‘657號專利所述之誘導偶合反應器。蝕刻氣體化學組成包括‘121號與‘958號所述之無氧、Ar、CHF₃與選擇性CF₄氣體混合物；‘879號專利所述之無氧、含氟與氮氣體混合物；‘627號專利所述之CF₄與CO氣體混合物；‘400號專利所述之氧與CF₄氣體混合物；‘657號專利所述之氧、CF₄與CH₄氣體混合物；以及‘888號專利所述之氟利昂與氮氣體混合物。

當裝置幾何愈來愈小時，必須在氧化矽中電漿蝕刻得深

五、發明說明(2)

且窄。因此，本技藝中需要一種達到此等深且窄開口之電漿蝕刻技術。此外，極需要在不彎曲該開口側壁小達到此等開口幾何。

發明總結

本發明提出一種蝕刻氧化矽蝕之方法，包括將一種半導體基材導入一電漿蝕刻反應器、將包括一導電或半導體層之半導體置於氧化矽層下，以及蝕刻氧化矽層以露出該導電或半導體層並提供經由氧化矽層伸至該導電或半導體層之開口等步驟，該蝕刻作用係於該電漿蝕刻反應器中將氧化矽層曝於一種呈離子狀態之蝕刻氣體下進行，該蝕刻氣體包括氟碳、氮與氧反應物以及一種惰性載體氣體，存在有效量氧與氮以避免聚合物組合造成蝕刻步驟期間開口處形成蝕刻止點。

根據本發明一方面，該氧化矽層可包括經摻雜或未經摻雜二氧化矽，而該蝕刻步驟可於中密度電漿反應器中進行。根據本發明其他方面，可以不彎曲地蝕刻該開口而且其具有至少5:1之縱橫比。該蝕刻氣體由 C_4F_8 、氫、氮與氧組成爲佳。該導電或半導體層可以包括一含金屬層，其選自包括Al、Al合金、Cu、Cu合金、Ti、Ti合金、經摻雜或未經摻雜多晶矽或單晶矽、TiN、TiW、Mo、Ti、W、Co及/或Mo等之矽化物類。

本發明方法可以使用氟碳氣體蝕刻0.6微米(尤其是0.25微米或更小之開口)之開口，該氟碳氣體包括一種無氮 C_nF_m ，其中n至少爲2，m大於n，例如 C_2F_6 、 C_3F_6 、 C_4F_8 及

五、發明說明 (3)

其混合物。該載體氣體可以選自包括Ar、He、Ne、Kr、Xe或其混合物。在一種中密度平行板電漿反應器中蝕刻時，可以3至15 sccm之流速將氧供應至該電漿反應器，以1至100 sccm之流速將氮供應至該電漿反應器，以及以3至15 sccm之流速將氟碳氣體供應至該電漿反應器。例如，該氟碳、氧與氮氣分別以5至10 sccm、5至10 sccm與20至60 sccm之流速供應至該電漿反應器。可以進行該蝕刻步驟直到最高達200%過蝕刻為止，然後可以金屬裝填該開口。本發明方法亦可包括在氧化矽層上形成光阻層、對該光阻層製圖以形成數個開口等步驟，而且該蝕刻步驟在氧化矽中形成通孔或接點開口。使用此方法，可以形成縱橫比至少5:1之開口。該方法中，該氧可與沉積在該開口內之聚合物反應以形成CO，該氮可與沉積在該開口內之聚合物反應形成CN。蝕刻期間該電漿反應器可以在低於200毫托耳壓力下。

因此，本發明方法提出一種半導體製造方法，其中可以在經摻雜與未經摻雜氧化矽中電漿蝕刻深且窄之四分之一微米以下開口。該電漿氣體化學組成包括氟碳、氧與氮氣，共操作彼以蝕刻氧化矽，同時提供充分聚合物組合以製得各向異性蝕刻開口，並避免蝕刻開口縱橫比為5:1以上之蝕刻止點。該方法可於一種具有噴淋頭電極之平行板電漿反應器中進行。

圖式簡述

圖1a與b分別顯示在矽晶圓上使用本發明電漿氣體化學組成之中間與邊緣位置二氧化矽中所形成之接點開口輪

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (4)

廓；

圖2a與b分別顯示重複研究期間矽晶圓之中間與邊緣位置二氧化矽中所形成之接點開口輪廓，其中在一個馬拉松式運轉回合中使用本發明電漿氣體化學組成處理25個晶圓；以及

圖3顯示使用本發明較佳氣體化學組成在矽晶圓中央於二氧化矽中形成之接點開口輪廓。

發明詳述

本發明提出一種用以電漿蝕刻0.6微米(尤其是0.3微米)及更小之高縱橫比輪廓方法，諸如半導體基材上二氧化矽層中之通孔與接點。此方法中，將包含氟碳、氧與氮反應物之氣體混合物通電成電漿狀態，該蝕刻方法期間，該氮與氧協成反應以避免聚合物組合造成習知為“蝕刻止點”之現象。蝕刻止點係使用形成過多聚合物之氣體化學組成於氧化矽中電漿蝕刻深且窄開口期間會發生之問題，即聚合物組合該開口，妨礙進一步蝕刻該氧化矽。本發明方法中，可以藉由該蝕刻氣體混合物中之氧與氮使該聚合物斷裂之協成效果減少聚合物組合。

根據本發明，添加有效量氧與氮以控制該蝕刻開口之輪廓。例如，將氧數量提高至所需水準可以形成筆直開口。另一方面，減少或消除蝕刻氣體混合物中之氧可以形成錐形開口。例如，使用 C_4F_8 、Ar與 N_2 之無氧蝕刻氣體混合物可以形成大小自頂部自0.3微米至底部0.1微米之錐形開口。就筆直開口而言，氧之較佳用量係氟碳氣體數量之50

五、發明說明(5)

至75%，以60至70%為佳。不過，較複雜氟碳(諸如 C_4F_8)之氧數量高於較不複雜氟碳(諸如 C_3F_6)之氧數量為佳。

可以對該電漿蝕刻反應器供應有效量氧以切穿蝕刻開口底部之聚合物。就形成中密度電漿之反應器而言，可以3至15 sccm之流速將氧供應至該反應器。

為製得具有筆直側壁開口，必須控制氧之添加作用，如此可以存在充分聚合物以避免或最小化彎曲，並去除充分聚合物避免蝕刻止點現象。至於去除聚合物，氧比氮更有效。例如，1 sccm之 O_2 去除聚合物功效相當於15 sccm之 N_2 。因此，藉由選擇性調整 O_2 與 N_2 流速可以製得筆直且窄之高縱橫比開口。

該氣體混合物包括一種惰性載體氣體為佳。氬係特別適用之惰性載體氣體，其有助於氟侵蝕該氧化矽。不過，可以使用其他惰性氣體諸如He、Ne、Kr及/或Xe作為該載體氣體。為使該電漿蝕刻反應器保持儘可能之低壓力，導入該反應器之載體氣體數量愈低愈好。例如，就中密度電漿反應器而言，可將150至300 sccm數量之氬供應至該反應器。因為濺鍍該氧化物之故，該載體氣體最好可以促進該氧化物蝕刻速率。

該氟碳包括 C_nF_m 為佳，其中n至少為2，m大於n，例如 C_4F_8 或 C_3F_6 。雖然含氬之氟碳類可聚合，惟為避免蝕刻止點現象必須使用無氬氟碳氣體，如此可以經由使用氮與氧之協成組合控制聚合程度製得深且窄開口。供應至電漿反應器之氟碳氣體數量必須充分以達到所需之聚合程度。例

五、發明說明(6)

如，在一個中密度電漿反應器中，可以供應數量為3至15 sccm之氟碳氣體，以5至15 sccm為佳，以6-7 sccm更佳。

氮有助於去除聚合物，但是其效果比氧差。此外，氧藉由形成CO去除聚合物，而N產生CN(氰化物氣體)。因為聚合物去除作用對於氮較不敏感，可以選擇性調整一種蝕刻方法，藉由改變氮之流速製得筆直且窄開口。例如，若考慮特定氧流速會形成尺寸開口之蝕刻止點，可以添加氮直到克服蝕刻止點問題為止。就中密度電漿反應器而言，可以供0至100 sccm數量之氮。例如，就0.25微米接點開口而言，以4至7 sccm供應氧、以150至160 sccm供應氮以及以5至8 sccm供應C₄F₈時，氮之流速可自20至60 sccm。

本發明方法適於獲得至少5:1之極高縱橫比，該方法尤其適於製造縱橫比最高達10:1之小於0.3微米開口。例如，可以製得深度大於2.1微米之0.25微米開口筆直壁。

該反應器壓力保持得愈低愈好。通常，過低之反應器壓力會致使電漿耗竭，然而反應器壓力過高會造成蝕刻止點問題。就中密度蝕刻反應器而言，該反應器壓力低於200毫托耳(mTorr)為佳，諸如20至40毫托耳。因為半導體基材進行蝕刻電漿時之電漿局限之故，基材表面壓力可能會自30至100毫托耳，例如45至65毫托耳。

進行蝕刻時，承載該半導體賞材之基材載體最好充分冷卻該基材，避免該基材上任何光阻燃燒，例如使該基材保持140°C以下。在中密度電漿反應器中，將該基材載體冷

五、發明說明(7)

卻至-10至40°C即足夠。在雙板電漿反應器或三極管型反應器中，該基材載體可能包括一個底部電極(諸如ESC)其上有一個賞材(諸如矽晶圓)其係經靜電扣住，而且於所需壓力下在該晶圓與ESC上方表面間供應氮使之冷卻。為使該晶圓保持所需溫度，例如60至120°C，介於該晶圓與該夾盤間之He可以維持10至30托耳壓力。

該電漿反應器包括一個中密度平行板或三極管型電漿反應器為佳。此等反應器中，必須使承載該半導體基材之頂部電極電極與底部電極間間隙保持約1.3至2.5厘米之距離。供應至頂部電極與底部電極之總功率在約1000至4000瓦範圍中。適用之反應器為LAM 4520XL反應器，其中頂部電極係以27 MHz驅動之噴淋矽電極，而底部電極係以2 Mhz驅動之靜電扣。

可以各種方式形成氧化矽，而且包括摻雜劑，諸如F、B、P、As等。例如，該氧化矽可為未摻雜矽酸玻璃(USG)、矽酸硼磷玻璃(BPSG)、矽酸磷玻璃(PSG)、spin on 玻璃(SOG)、摻雜或未摻雜TEOS、氟化氧化矽(SiOF)、熱氧化物或其他氧化矽形式。

本發明方法特別適於蝕刻經由氧化矽通至下層導電或半導電層之深且窄開口。此層可為金屬，諸如Al、Ti、Cu、Mo或其合金；一種金屬氮化物，諸如氮化鈦、摻雜或未摻雜多晶或單晶矽；一種金屬矽化物，諸如矽化鈦、矽化鎢、矽化鈷、矽化鉬等。在蝕刻氣體混合物中添加氧之實例中，下層導電材料不包括會被氧侵襲之材料(諸如氮化

五、發明說明(8)

矽)為佳。

現在參考下列舉例說明本發明各方面之實施例描述本發明。下表列出在平行板電漿反應器中處理6或8吋矽晶圓相關資料。該資料包括上下電極之功率(以瓦計)及溫度(以 $^{\circ}\text{C}$ 計)、各種氣體之流速(以sccm計)、室壓(以毫托耳計)、氮晶圓回冷壓力(以托耳計)、介於上下電極間之間距(以厘米計)及使用Hitachi S7280 CD-SEM測得之CD測量值。如下列結果所示,以氮代替CO蝕刻提供較佳之蝕刻率,而且令人驚異地達到深且窄開口,然而使用CO產生低蝕刻率並且形成蝕刻止點。

表1列出在LAM 4520XL單晶圓電漿蝕刻反應器上處理之200毫米晶圓之資料。此試驗中,蝕刻0.25微米經製圖氧化物晶圓150秒,但是最後一片晶圓蝕刻270秒以提供50%過蝕刻。圖1a與b顯示使用2000瓦底部電極功率、1000瓦頂部電極功率、150 sccm之Ar、6.5 sccm之 C_4F_8 、6 sccm之 O_2 、20 sccm之 N_2 、1.3厘米間隙、 15°C 底部電極溫度與 20°C 頂部電極溫度在晶圓中央與驟緣之各向異性蝕刻開口。表2列出重複試驗期間之試驗分佈,而表3重複試驗期間在25片晶圓馬拉松式運轉回合獲得之資料。圖2a與2b顯示該馬拉松式運轉回合期間第三片晶圓中央與邊緣之蝕刻外形。已確認該晶圓自中央至邊緣之均勻度可為使用本發明氟碳、氧、氮與氫氣化學組成之四分之一微米接點所接受。

表 1

說明	晶圓 ID	接點大小	E ER	C ER	E sel PR	C sel PR	E Prof	C Prof	Lag E	Lag C
2000b/1000i/20N ₂ /8C ₄ F ₈ /7O ₂ /160Ar	晶圓 ID	微米	邊緣 a/min	中央	邊緣	中央	程度	程度		
150"	ma0dsxg	0.50	5920	5920	3.43	3.43			0.00	0.00
	ma0dsxg	0.35	5920	5920	3.43	3.43				0.00
	ma0dsxg	0.30	5920	5920	3.59	3.43				0.00
2000b/1000i/20N ₂ /5C ₄ F ₈ /4O ₂ /160Ar	m10ding	0.50	5920	5760	4.20	4.09			0.00	0.00
150"	m10ding	0.35	5120	5120	3.64	3.27			13.0	11.0
	m10ding	0.30	5120	5120	3.27	3.64			14.0	11.0
2000b/1000i/30N ₂ /8C ₄ F ₈ /6O ₂ /160Ar	my0du8g	0.50	6240	5920	3.98	4.74				
150"	my0du8g	0.35	5920	5920	3.43	3.78			5.1	0.00
	my0du8g	0.30	5280	5600	3.06	3.24			15.3	5.4
2000b/1000i/50N ₂ /8C ₄ F ₈ /7O ₂ /160Ar	mt0dwcg	0.50	6240	6400	3.31	3.39				
150"	mt0dwcg	0.35	5600	5600	2.97	2.97			10.2	12.5
	mt0dwcg	0.30	6080	6080	2.97	3.22			2.5	5.0
2000b/1000i/50N ₂ /8C ₄ F ₈ /7O ₂ /160Ar	m50dvig	0.50	6080	6240	3.52	3.98				
150"	m50dvig	0.35	5760	5440	3.67	3.15			5.2	12.8
	m50dvig	0.30	5920	5760	3.43	3.67			2.6	7.6
2000b/1000i/50N ₂ /8C ₄ F ₈ /7O ₂ /160Ar	m00sgfi	0.50	6240	6080	4.43	4.32				
150"	m00sgfi	0.35	6080	5920	4.32	4.20			2.5	2.6
	m00sgfi	0.30	5920	5760	3.78	3.33			5.1	5.2
2000b/1000i/50N ₂ /5C ₄ F ₈ /4O ₂ /150Ar	m40dvig	0.50	4800	4800	3.41	3.41				
150"	m40dvig	0.35	4320	4160	2.50	2.95			10.0	13.3
	m40dvig	0.30	4320	0	2.76	0.00			10.0	0.00
2300b/1000i/20N ₂ /6.5C ₄ F ₈ /6O ₂ /150Ar	ms0sgni	0.50	6800	6400	3.86	3.64				
150"	ms0sgni	0.35	6000	6200	3.41	4.56			11.7	3.1
	ms0sgni	0.30	6200	6000	3.52	3.41			8.8	6.2
2000b/1000i/20N ₂ /6.5C ₄ F ₈ /6O ₂ /150Ar	m91pkx2	0.25	0	0	0.00	0.00	89.5	89.0		
頂部電極溫度 10°C										
底部電極溫度 15°C										

五、發明說明 (10)

表 2

晶圓 #	試驗
1	P/S 開放區蝕刻速率
2	IBM III 晶圓部分蝕刻 SEM 蝕刻速率試驗
3	數位晶圓輪廓重現性試驗
4-23	光阻擬件晶圓
24	數位晶圓輪廓重現性試驗
25	IBM III 晶圓部分蝕刻 SEM 蝕刻速率試驗

(請先閱讀背面之注意事項再填寫本頁)

裝
訂
線

A7
B7

五、發明說明 (11)

表 3

說明	晶圓 Id	接點 大小	邊緣 ER	中央 ER	邊緣 sel PR	中央 sel PR	邊緣 Prof	中央 Prof	Lag 邊緣	Lag 中央
2000b/1000r/20N ₂ /6.5C ₄ F ₈ /6O ₂ /150Ar	marathon		6500				88.6	88.7		
2000b/1000r/20N ₂ /6.5C ₄ F ₈ /6O ₂ /150Ar	run 1 open		6400	6400	4.55	4.55				
2000b/1000r/20N ₂ /6.5C ₄ F ₈ /6O ₂ /150Ar	run 2	0.50	5600	5600	3.57	3.98			12.5	12.5
150"	run 2	0.35	5600	5760	3.57	4.62			12.5	10.0
2000b/1000r/20N ₂ /6.5C ₄ F ₈ /6O ₂ /150Ar	run 2	0.30	5600				88.7	88.7		
2000b/1000r/20N ₂ /6.5C ₄ F ₈ /6O ₂ /150Ar	dec run 3	0.25					88.6	88.7		
2000b/1000r/20N ₂ /6.5C ₄ F ₈ /6O ₂ /150Ar	dec run 24	0.25								
2000b/1000r/20N ₂ /6.5C ₄ F ₈ /6O ₂ /150Ar	run 25	0.50	6400	6240	4.55	3.98				
150"	run 25	0.35	5760	5760	3.67	3.67			10.0	7.6
	run 25	0.30	5920	5920	3.78	3.78			7.5	5.1

頂部電極溫度10°C
底部電極溫度15°C
第1回合開放區蝕刻速率均勻度為3% b。

五、發明說明 (12)

下表中，使用 Process Speciaty晶圓與IBM III晶圓試驗開放區蝕刻率、接觸蝕刻率、光阻選擇性與氧化物均勻度。此外，評估氣體流速以測定該方法製得之接點彎曲。表4列出固定條件，表5列出各種氣體流速的改變。獲得最佳結果之該方法秘訣係2200瓦底部電極、1200瓦頂部電極、150 sccm之Ar、6.5 sccm之C₄F₈、6 sccm之O₂、20 sccm之N₂、1.3厘米之間隙、15℃底部電極與20℃頂部電極。全部方法秘訣列於表6。

表 4

Ar	160 sccm
Vat 值	open
底部功率	2200 瓦
頂部功率	1200 瓦
底部電極溫度	15 °C
頂部電極溫度	20 °C
間隙	1.3 厘米
局限環	2
IBM III 晶圓之蝕刻時間	130 秒
P/S 晶圓之蝕刻時間	60 秒

經濟部智慧財產局員工消費合作社印製

(請先閱讀背面之注意事項再填寫本頁)

裝
訂
線

五、發明說明 (13)

表 5

回 合	C ₄ F ₈ 流(sccm)	O ₂ 流(sccm)	N ₂ 流(sccm)
1	7.5	8.0	31.5
2	6.5	6.0	13.0
3	8.5	6.0	13.0
4	6.5	10.0	13.0
5	8.5	10.0	13.0
6	6.5	6.0	50.0
7	8.5	6.0	50.0
8	6.5	10.0	50.0
9	8.5	10.0	50.0
10	5.81821	8.0	31.5
11	9.18179	8.0	31.5
12	7.5	4.63641	31.5
13	7.5	11.3636	31.5
14	7.5	8.0	0.386833
15	7.5	8.0	62.6132
16	7.5	8.0	31.5

(請先閱讀背面之注意事項再填寫本頁)

裝
訂
線

五、發明說明 (14)

表 6

步驟	1	2	3	4	5	6	7	8
壓力(mT)	0	0	0	0	0	200	200	200
ESC 功 率	2000	700	700	700	700	-2000	0	0
(V)								
頂 部 功 率	-		0	700	1200			
(瓦)								
底 部 功 率	-		500	1200	1200	0		
(瓦)								
間隙(厘米)	1.3	1.3	1.3	1.3	1.3	7.33	7.33	7.33
Ar (sccm)	300	300	300	300	300	450	450	450
C ₄ F ₈ (sccm)	6.5	6.5	6.5	6.5	6.5			
N ₂ (sccm)	20	20	20	20	20			
O ₂ (sccm)	6	6	6	6	6			
Heclamp(	-	15	15	15	15	3	3	3
托耳)								
完成	時間	安定	時間	時間	時間	時間	安定	時間
	15	30	3	3	*	5	10	5
升降機位置	下	下	下	下	下	下	下	下

頂部電極溫度=20℃
底部電極溫度=15℃
* 在最後步驟中舉起四個針型升降機位置以減少 ESC 晶圓膠黏可能性並且促進晶圓運送可靠度。
步驟4係用以蝕刻穿過晶圓上之BARC層。
光阻選擇性與接觸蝕刻率列於表7-9，其中表7顯示0.5微米接點結果，表8顯示0.35微米接點結果而表9顯示0.3微米接點結果。

經濟部智慧財產局員工消費合作社印製

(請先閱讀背面之注意事項再填寫本頁)

裝
訂
線

五、發明說明 (15)

表 7

氣 流	邊緣 ER	中央 ER	邊緣 Sel	中央 Sel
7.5C ₄ F ₈ /8O ₂ /31.5N ₂	7200.0	6830.8	5.7	5.4
6.5C ₄ F ₈ /6O ₂ /13N ₂	6276.9	4615.4	5.9	5.2
8.5C ₄ F ₈ /6O ₂ /13N ₂	2953.8	2215.4	2.8	2.5
6.5C ₄ F ₈ /10O ₂ /13N ₂	5538.5	5538.5	3.4	3.1
6.5C ₄ F ₈ /10O ₂ /13N ₂	6276.9	7384.6	4.4	4.5
6.5C ₄ F ₈ /6O ₂ /50N ₂	6461.5	6276.9	4.5	5.0
8.5C ₄ F ₈ /6O ₂ /50N ₂	6830.8	6276.9	4.7	5.0
6.5C ₄ F ₈ /10O ₂ /50N ₂	4430.8	4246.2	3.5	2.9
8.5C ₄ F ₈ /10O ₂ /50N ₂	6646.2	6646.2	3.1	3.1
5.8C ₄ F ₈ /8O ₂ /31.5N ₂	4984.6	4800.0	3.1	3.0
9.1C ₄ F ₈ /8O ₂ /31.5N ₂	7384.6	7753.8	5.9	7.2
7.5C ₄ F ₈ /4.6O ₂ /31.5N ₂	4800.0	4246.2	4.5	4.8
7.5C ₄ F ₈ /11.3O ₂ /31.5N ₂	5169.2	5353.8	3.2	3.3
7.5C ₄ F ₈ /8O ₂ /0N ₂	3876.9	2769.2	3.6	3.1
7.5C ₄ F ₈ /8O ₂ /62N ₂	5907.7	5723.1	4.7	4.6
7.5C ₄ F ₈ /8O ₂ /31.5N ₂	6830.8	6461.5	4.2	4.5

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (16)

表 8

氣 流	邊緣 ER	中央 ER	邊緣 Sel	中央 Sel	邊緣 lag	中央 lag
7.5C ₄ F ₈ /8O ₂ /31.5N ₂	6092.3	6092.3	4.2	4.9	15.4	10.8
6.5C ₄ F ₈ /6O ₂ /13N ₂	6276.9	4984.6	5.9	5.6	0.0	-8.0
8.5C ₄ F ₈ /6O ₂ /13N ₂	2584.6	1661.5	2.4	1.3	12.5	25.0
6.5C ₄ F ₈ /10O ₂ /13N ₂	4800.0	4984.6	3.0	3.1	13.3	10.0
6.5C ₄ F ₈ /10O ₂ /13N ₂	6461.5	6830.8	4.5	4.7	-2.9	7.5
6.5C ₄ F ₈ /6O ₂ /50N ₂	5538.5	5538.5	4.4	4.4	14.3	11.8
8.5C ₄ F ₈ /6O ₂ /50N ₂	6461.5	6092.3	4.0	4.2	5.4	2.9
6.5C ₄ F ₈ /10O ₂ /50N ₂	3692.3	3692.3	2.6	2.6	16.7	13.0
8.5C ₄ F ₈ /10O ₂ /50N ₂	5907.7	5723.1	2.7	2.6	11.1	13.9
5.8C ₄ F ₈ /8O ₂ /31.5N ₂	4430.8	4246.2	2.7	2.6	11.1	11.5
9.1C ₄ F ₈ /8O ₂ /31.5N ₂	7015.4	7200.0	4.9	5.7	5.0	7.1
7.5C ₄ F ₈ /4.6O ₂ /31.5N ₂	4430.8	4061.5	4.1	3.8	7.7	4.3
7.5C ₄ F ₈ /11.3O ₂ /31.5N ₂	4800.0	4800.0	3.0	3.3	7.1	10.3
7.5C ₄ F ₈ /8O ₂ /0N ₂	3323.1	2030.8	3.8	2.3	14.3	26.7
7.5C ₄ F ₈ /8O ₂ /62N ₂	5353.8	4984.6	4.3	4.0	9.4	12.9
7.5C ₄ F ₈ /8O ₂ /31.5N ₂	6092.3	5538.5	4.2	4.4	10.8	14.3

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (17)

表 9

氣 流	邊緣 ER	中央 ER	邊緣 Sel	中央 Sel	邊緣 lag	中央 lag
$7.5C_4F_8/8O_2/31.5N_2$	6461.5	6461.5	4.5	4.5	10.3	5.4
$6.5C_4F_8/6O_2/13N_2$	5907.7	4800.0	4.7	3.8	5.9	-4.0
$8.5C_4F_8/6O_2/13N_2$	2215.4	1661.5	1.8	1.9	25.0	25.0
$6.5C_4F_8/10O_2/13N_2$	4800.0	5538.5	3.0	3.4	13.3	0.0
$6.5C_4F_8/10O_2/13N_2$	6646.2	7015.4	4.6	3.9	-5.9	5.0
$6.5C_4F_8/6O_2/50N_2$	5907.7	5538.5	4.7	4.4	8.6	11.8
$8.5C_4F_8/6O_2/50N_2$	6092.3	5723.1	4.2	4.6	10.8	8.8
$6.5C_4F_8/10O_2/50N_2$	3876.9	3876.9	2.7	3.1	12.5	8.7
$8.5C_4F_8/10O_2/50N_2$	6461.5	6092.3	3.0	3.1	2.8	8.3
$5.8C_4F_8/8O_2/31.5N_2$	4800.0	4615.4	2.7	2.6	3.7	3.8
$9.1C_4F_8/8O_2/31.5N_2$	6830.8	7200.0	5.4	5.7	7.5	7.1
$7.5C_4F_8/4.6O_2/31.5N_2$	4061.5	3323.1	3.8	3.1	15.4	21.7
$7.5C_4F_8/11.3O_2/31.5N_2$	4615.4	4984.6	2.8	3.1	10.7	6.9
$7.5C_4F_8/8O_2/0N_2$	3138.5	1292.3	2.9	1.5	19.0	53.3
$7.5C_4F_8/8O_2/62N_2$	5353.8	5353.8	3.3	3.7	9.4	6.5
$7.5C_4F_8/8O_2/31.5N_2$	6461.5	5353.8	4.5	3.7	5.4	17.1

表10顯示開放區蝕刻之蝕刻率與均勻度。開放區蝕刻意指影響蝕刻率最明顯之因素為 C_8F_8 流與 C_4F_8 與 O_2 氣體之交互作用。 C_4F_8 流增加則蝕刻率提高。 C_4F_8 與 O_2 之交互作用 C_4F_8 與 O_2 會提高蝕刻率。此方向與0.3微米蝕刻率方向不同。因為開放區蝕刻率不考慮接點爆裂，所以此等方向與小接點蝕刻率不同。大部分聚合條件之均勻度高，而 C_4F_8 流顯示對於均勻度之影響最大。

五、發明說明 (18)

表 10

run	均勻度 3 s %	蝕刻率 A/分鐘
1	7.2	6808
2	7.5	6779
3	40.1	6253
4	8.4	6126
5	5.6	7385
6	8.7	6541
7	6.4	7335
8	11.5	5020
9	8.1	7123
10	65.5	5405
11	7.3	7510
12	6.7	7018
13	11.3	6351
14	33.5	7190
15	8.9	6794
16	7.6	7060

前文已描述本發明原則、較佳具體實例與操作模式。不過，本發明不應受限於所討論之特定具體實例。因此，必須將上述具體實例視為例證而非限制，而且在不悖離下列申請專利範圍界定之本發明範圍之下，熟知本技藝者可由此等具體實例認知各種變化。

四、中文發明摘要(發明之名稱：使用氟碳氣體化學蝕刻二氧化矽之方法)

一種半導體製造方法，其中在經摻雜與未經摻雜氧化矽中電漿蝕刻深且窄之0.6微米窄及較小之開口。該蝕刻氣體包括氟碳、氧與氮反應物，其共同操作以蝕刻該氧化矽，同時提供充分聚合物累積以製得各向異性蝕刻開口，並避免蝕刻開口縱橫比為5：1及以上之蝕刻止點。該方法適於蝕刻0.25微米及更小之接點或通孔開口，而且可以在一個具有噴淋頭電極之平行板電漿反應器中進行。

英文發明摘要(發明之名稱：METHOD FOR ETCHING SILICON DIOXIDE USING FLUOROCARBON GAS CHEMISTRY)

A semiconductor manufacturing process wherein deep and narrow 0.6 micron and smaller openings are plasma etched in doped and undoped silicon oxide. The etching gas includes fluorocarbon, oxygen and nitrogen reactants which cooperate to etch the silicon oxide while providing enough polymer build-up to obtain anisotropically etched openings and avoid etch stop of etched openings having aspect ratios of 5:1 and higher. The process is useful for etching 0.25 micron and smaller contact or via openings and can be carried out in a parallel plate plasma reactor having a showerhead electrode.

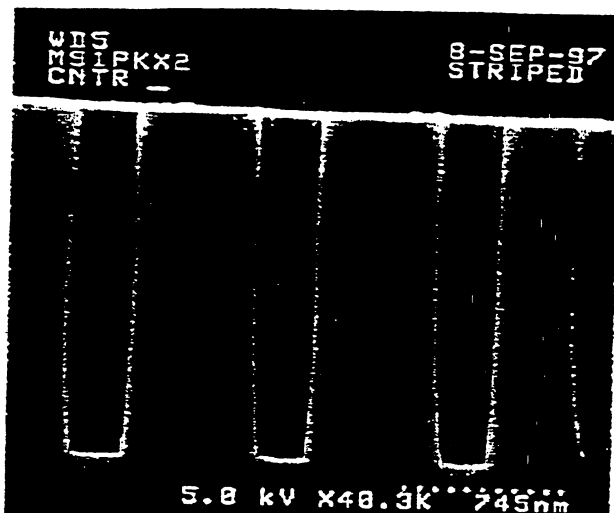


圖 1a

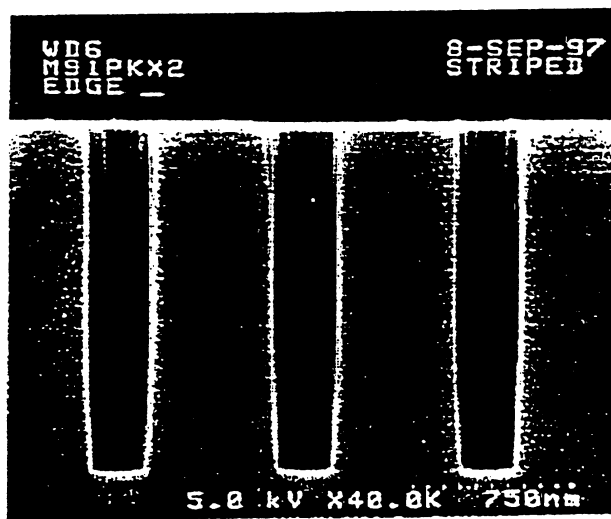


圖 1b



圖 2a

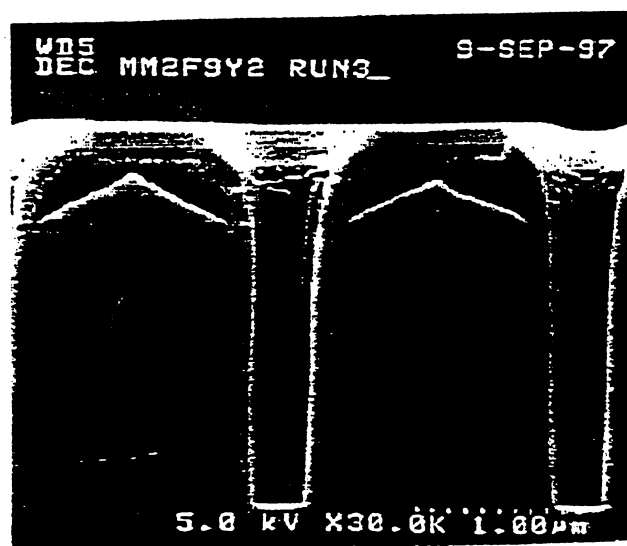


圖 2b

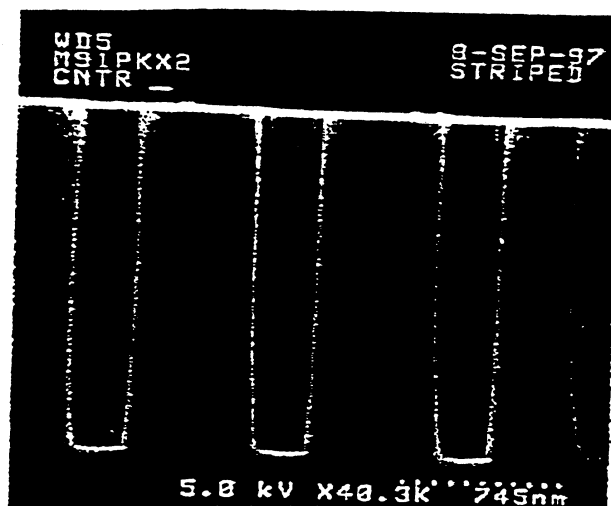


圖 3

六、申請專利範圍

1. 一種蝕刻氧化矽層之方法，包含步驟為：

將一種半導體基材導至一電漿蝕刻反應器內，該半導體基材包含一種位於氧化矽層下之導電或半導體層；及

蝕刻氧化矽層以露出導電或半導體層，並提供自氧化矽層通至該導電或半導體層之開口，該開口係小於 0.3 微米且縱橫比為至少 5 : 1，該蝕刻作用係將氧化矽層露於電漿蝕刻反應器中之呈離子化狀態的無氫蝕刻氣體下進行，該蝕刻氣體包括氟碳、氮與氧反應物及惰性載氣，氧與氮之存量係有效於避免聚合物累積在蝕刻步驟期間於開口中造成蝕刻止點。

2. 如申請專利範圍第 1 項之方法，其中氧化矽層包含經摻雜或未經摻雜之二氧化矽。
3. 如申請專利範圍第 1 項之方法，其中該蝕刻步驟係於中密度電漿反應器中進行。
4. 如申請專利範圍第 1 項之方法，其中係以無彎曲方式蝕刻開口，同時提供縱橫比至多為 10 : 1 之開口。
5. 如申請專利範圍第 1 項之方法，其中該蝕刻氣體主要由 C_4F_8 、氫、氮與氧組成。
6. 如申請專利範圍第 1 項之方法，其中該導電或半導體層包含一種含金屬層，其選自包括經摻雜與未經摻雜多晶或單晶矽、鋁、銅、鈦、鎢、鉬或其合金、氮化鈦、矽化鈦、矽化鎢、矽化鈷及矽化鉬所組成者。
7. 如申請專利範圍第 1 項之方法，其中該開口係 0.25 微米

六、申請專利範圍

或更小型開口。

8. 如申請專利範圍第1項之方法，其中該氟碳氣體包含無氫之 C_nF_m ，其中n至少為2且m大於n。
9. 如申請專利範圍第1項之方法，其中該載氣係選自Ar、He、Ne、Kr、Xe或其混合物組成者。
10. 如申請專利範圍第1項之方法，其中以3至15 sccm之流速將氧供應至該電漿反應器。
11. 如申請專利範圍第1項之方法，其中以1至100 sccm之流速將氮供應至該電漿反應器。
12. 如申請專利範圍第1項之方法，其中以3至15 sccm之流速將氟碳氣體供應至該電漿反應器。
13. 如申請專利範圍第1項之方法，其中分別以5至10 sccm、5至10 sccm及20至60 sccm流速將氟碳、氧與氮氣體供應至該電漿反應器。
14. 如申請專利範圍第1項之方法，蝕刻步驟後另外以金屬裝填該開口。
15. 如申請專利範圍第1項之方法，其中進行該蝕刻步驟直到達到200%過蝕刻為止。
16. 如申請專利範圍第1項之方法，另外包含在氧化矽層上形成光阻、該光阻層製圖形成數個開口之步驟，蝕刻步驟在該氧化矽中形成通孔與接點開口。
17. 如申請專利範圍第1項之方法，其中形成縱橫比至少5:1之開口。
18. 如申請專利範圍第1項之方法，其中於蝕刻步驟期間，

六、申請專利範圍

蝕刻氣體中之氧與沉積於該開口之聚合物反應並且形成CO，蝕刻氣體中之氮與沉積於該開口中之聚合物反應並形成CN。

19. 如申請專利範圍第1項之方法，其中蝕刻步驟期間該電漿反應器之壓力小於200毫托耳。
20. 如申請專利範圍第1項之方法，其中蝕刻期間該半導體基材包含一種矽晶圓，而該晶圓保持不高於130℃溫度。