

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2011-75313

(P2011-75313A)

(43) 公開日 平成23年4月14日(2011.4.14)

(51) Int.Cl.	F I	テーマコード (参考)
GO 1 R 31/26 (2006.01)	GO 1 R 31/26 J	2 G 0 0 3
HO 1 R 33/76 (2006.01)	HO 1 R 33/76 5 0 5 A	5 E 0 2 4

審査請求 未請求 請求項の数 8 O L (全 9 頁)

(21) 出願番号 特願2009-224929 (P2009-224929)
 (22) 出願日 平成21年9月29日 (2009. 9. 29)

(71) 出願人 505005049
 スリーエム イノベイティブ プロパティ
 ズ カンパニー
 アメリカ合衆国, ミネソタ州 5 5 1 3 3
 - 3 4 2 7, セント ポール, ポスト オ
 フィス ボックス 3 3 4 2 7, スリーエ
 ム センター
 (74) 代理人 100099759
 弁理士 青木 篤
 (74) 代理人 100092624
 弁理士 鶴田 準一
 (74) 代理人 100102819
 弁理士 島田 哲郎
 (74) 代理人 100112357
 弁理士 廣瀬 繁樹

最終頁に続く

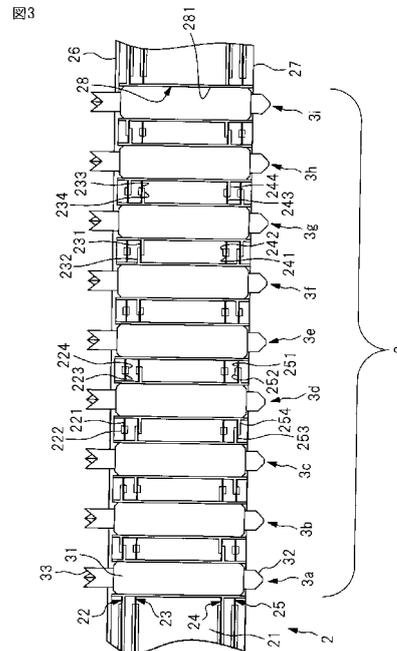
(54) 【発明の名称】 ICデバイス検査用ソケット

(57) 【要約】

【課題】コンタクトピンの交換作業性を低下させることなく、ICデバイスの検査時には高い信号伝送効率を発揮できるICデバイス検査用ソケットを提供する。

【解決手段】基板2は、ガラスエポキシ樹脂等の誘電体からなる基材21に積層された層状の高誘電体22-25を有し、各高誘電体の両側には銅等の導電層が形成される。コンタクトピン3の各々は、基板2の面26又は27に略垂直に延びて基板2を貫通する。基板2を構成する基材21、各高誘電体及び各導電層には各コンタクトピンを圧入可能な貫通孔28が形成されており、さらに各貫通孔28の内面には銅等の導電性材料281が形成されている。

【選択図】 図3



【特許請求の範囲】

【請求項 1】

基板と、
 前記基板に形成された貫通孔に摩擦力によって保持される複数の導電性のコンタクトピンと、を有し、
 前記基板は、
 基材と、
 前記基材に積層され、該基材よりも高い誘電率を有する少なくとも 1 つの層状誘電体と、
 前記基材に積層され、前記層状誘電体の両側に形成された導電層とを有し、
 前記複数のコンタクトピンの少なくとも 1 つは前記導電層のいずれか 1 つに電氣的に接続されている、IC デバイス検査用ソケット。

10

【請求項 2】

前記基板の前記貫通孔の内表面は導電性材料が形成され、該導電性材料が前記導電層の少なくとも 1 つに導通接続される、請求項 1 に記載の IC デバイス検査用ソケット。

【請求項 3】

前記層状誘電体は前記基板の表面近傍に配置される、請求項 1 又は 2 に記載の IC デバイス検査用ソケット。

【請求項 4】

前記基板はさらに、該基板の裏面近傍に配置された層状誘電体を有する、請求項 3 に記載の IC デバイス検査用ソケット。

20

【請求項 5】

前記コンタクトピンは、前記貫通孔内に圧入されるピンボディと、該ピンボディの各端部から突出する接触部とを有し、前記ピンボディの軸方向長さは前記基板の厚さと略等しい、請求項 1 ~ 4 のいずれか 1 項に記載の IC デバイス検査用ソケット。

【請求項 6】

前記基板を支持するガイドボディをさらに有し、
 前記ガイドボディは、
 検査すべき IC デバイスを前記基板上の所定位置に配置するためのガイド部と、
 前記 IC デバイスを検査する検査装置の所定位置に前記 IC デバイス検査用ソケットを配置するための位置決め部とを有する、請求項 1 ~ 5 のいずれか 1 項に記載の IC デバイス検査用ソケット。

30

【請求項 7】

前記導電層は電源層及びグラウンド層を有し、
 前記複数のコンタクトピンは、
 前記電源層に電氣的に接続される電源ピンと、
 前記グラウンド層に接続されるグラウンドピンと、
 前記電源層及び前記グラウンド層のいずれにも接続されない信号ピンとを含む、請求項 1 ~ 6 のいずれか 1 項に記載の IC デバイス検査用ソケット。

【請求項 8】

請求項 1 ~ 7 のいずれか 1 項に記載の IC デバイス検査用ソケットを有する検査装置。

40

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、CPU やメモリ等の半導体集積回路（以降、IC と略称）デバイスの検査に使用される IC ソケットに関し、特に、半導体パッケージテスト用のコンデンサ機能を具備した IC デバイス検査用ソケットに関する。

【背景技術】

【0002】

BGA（ボールグリッドアレイ）デバイス等の IC デバイスの信号伝送特性等の評価試

50

験を行う際には、そのICデバイスの端子の各々に導通接続可能な接触子を備えたICソケットが使用される。近年、ICデバイスではその処理速度の高速化に伴い、扱う信号が高周波化している。信号の高速化に対応して、ICソケットも高速信号を伝送できることが求められている。

【0003】

高速信号を伝送するためには、ICソケットに含まれるコンタクトピンの自己インダクタンスを下げるのが好ましい。このため、一般にコンタクトピンは太くかつ短いものが好ましいとされている。

【0004】

高速信号に対応する他の方法が、特許文献1に記載されている。特許文献1には、「本発明のLSIソケット101は、プリント基板102、ポゴピン103、ポゴピン支持筐体部104の3つの部品から構成されている。プリント基板102には、印加される電圧値が異なる第1の電源ピン105と第2の電源ピン106、GNDピン107、信号ピン108用となるポゴピン103がそれぞれ挿入される複数のスルーホール109が設けられており、信号ピン108が貫通するスルーホール109以外の全てのスルーホール109内面にメッキ層116が形成されている」と記載されている。

10

【0005】

特許文献2には、「一般的に、電源用プローブのバイパス用チップコンデンサは、検査用ソケット下面側の配線基板上において、電気的な距離ができるだけデバイスに近い配線パターン上に実装される」及び「チップコンデンサを被検査デバイスの直下であり検査ソケットの上部である位置に実装する事が必要となった」と記載されている。

20

【先行技術文献】

【特許文献】

【0006】

【特許文献1】国際公開第2005/006003号パンフレット

【特許文献2】特開2009-85948号公報

【発明の概要】

【発明が解決しようとする課題】

【0007】

上述のようにコンタクトピンは太くかつ短いものが好ましいとされているが、ICデバイスの端子間のピッチの狭小化によってコンタクトピンの太さには制限がある。一方、コンタクトピンは高価であることから、繰り返し使用により信頼性が低下したコンタクトピンは随時交換されることが一般的であり、コンタクトピンの交換時の作業性を考慮するとコンタクトピンは一定以上の長さを有する必要がある。

30

【0008】

或いは、ICソケットの筐体やICソケットに組み込まれるコンタクトピンに直接、コンデンサを接続することにより信号の高周波化に対応していた。しかし、ICソケットの筐体やコンタクトピンに直接コンデンサを接続することでICソケットが占める体積が大きくなり、ICソケットのコンタクトピンを高密度に配置することの妨げとなる虞がある。また、ICソケットの筐体や該基板の周辺にコンデンサを配置・接続できたとしても、コンタクトピンから数ミリメートル離れた位置にしかコンデンサを配置・接続できない場合があり、その場合はコンデンサまでの配線長による自己インダクタンスによってコンデンサの効果が有効に作用しない虞がある。

40

【0009】

そこで本発明は、コンタクトピンの交換作業性を低下させることなく、ICデバイスの検査時には高い信号伝送効率を発揮できるICデバイス検査用ソケットを提供する。

【課題を解決するための手段】

【0010】

上記目的を達成するために、本発明は、基板と、前記基板に形成された貫通孔に摩擦力によって保持される複数の導電性のコンタクトピンと、を有し、前記基板は、基材と、前

50

記基材に積層され、該基材よりも高い誘電率を有する少なくとも1つの層状誘電体と、前記基材に積層され、前記層状誘電体の両側に形成された導電層とを有し、前記複数のコンタクトピンの少なくとも1つは前記導電層のいずれか1つに電氣的に接続されている、ICデバイス検査用ソケットを提供する。

【発明の効果】

【0011】

本発明に係るICデバイス検査用ソケットによれば、コンデンサを構成する高誘電体及び導電層とそれらを包埋する基材とにより実質一体物の基板が形成されるので、コンタクトピンとコンデンサとの距離を極めて短くすることができ、ICソケットの性能を高めることができる。また各コンタクトピンは基板に圧入され保持されているので、基板はコンタクトピンの支持体としても作用し、コンタクトピンを支持するための他の部材が不要となる。

10

【図面の簡単な説明】

【0012】

【図1】本発明の実施形態に係るICソケットの斜視図である。

【図2】図1のII-II線に沿った断面図である。

【図3】図2のIII部の拡大図である。

【発明を実施するための形態】

【0013】

図1は、本発明の一実施形態に係るICデバイス検査用ソケット（以降、ICソケットと略称する）1を示す斜視図であり、図2は図1のII-II断面を示す図である。ICソケット1は、基板2と、基板2に圧入等により保持された複数の導電性のコンタクトピン3と、基板2を支持するガイドボディ4とを有する。ガイドボディ4は、検査すべきICデバイス（図示せず）を基板2上の所定位置に配置するためのガイド部又はガイド壁41を有し、さらにICソケット1を該ICデバイスを検査する検査装置（図示せず）の所定位置に配置するための位置決め部（本実施形態では図2に示す位置決めピン42）を有する。なおガイドボディ4は、必要に応じてICソケット1に組み込まれる。また基板2は、位置決め手段と協働して位置決めを行う孔や切欠きを有していてもよい。

20

【0014】

図2のIII部の拡大図である図3に示すように、基板2は、ガラスエポキシ樹脂等の誘電体からなる基材21に積層（好ましくは包埋）された少なくとも1つ（図示例では4つ）の層状の誘電体22-25を有し、各層状誘電体の両側には銅等の導電層が形成される。従って各層状誘電体とその両面の導電層は、協働してコンデンサを構成する。つまり基板2は、基材21を構成する材料と、導電層と、層状誘電体とを積層して構成されている。またコンデンサの容量を高めるためには各層状誘電体の誘電率は高い程好ましく、各層状誘電体は基材21の誘電率よりも高い誘電率を有する高誘電体であることが好ましい。例えば高誘電体としてスリーエム社製のEmbedded Capacitor Material（ECM）が使用可能である。ECMは、高誘電材料を柔軟性のあるシート状に形成したものである。このような基板は、印刷回路板を作製する方法によって、作製することができる。

30

【0015】

基板2を構成する材料は、ガラス繊維の代わりに紙を含んでもよいし、エポキシ樹脂の代わりにフェノール樹脂やポリアミド樹脂を含んでもよい。また導電層を構成する材料として、銅以外に銀や金を使用してもよい。層状誘電体は、ポリマーを含むことができる。好ましくは、層状誘電体はポリマーと複数の粒子とを含み、具体的には樹脂と粒子とを混合することによって作製される。好適な樹脂としては、エポキシ、ポリイミド、ポリフッ化ビニリデン、シアノエチルプルラン、ベンゾシクロブテン、ポリノルボルネン、ポリテトラフルオロエチレン、アクリレート、及びそれらの混合物が挙げられる。粒子は、誘電性（又は絶縁性）粒子を含み、その代表例としては、チタン酸バリウム、チタン酸バリウムストロンチウム、酸化チタン、チタン酸鉛ジルコニウム、及びそれらの混合物が挙げられる。

40

50

【 0 0 1 6 】

各誘電体層の厚みは、例えば 0.5 マイクロメートル以上とすることができ、20 マイクロメートル以下とすることができる。該厚みはより薄い方が、キャパシタの静電容量を高くできるので好ましく、例えば 15 マイクロメートル以下、或いは 10 マイクロメートル以下とすることができる。但し該厚みはより厚い方が、接着強度の点からは好ましく、例えば 1 マイクロメートル以上とすることができる。

【 0 0 1 7 】

また誘電体の比誘電率は高い程好ましく、例えば 10 以上、或いは 12 以上とすることができる。比誘電率の上限には特に制限はないが、例えば 30 以下、20 以下、或いは 16 以下とすることができる。

10

【 0 0 1 8 】

また、層状誘電体として高誘電率を有する材料を使用すると、隣接する 2 つのコンデンサ間の距離を小さくできるというメリットを有する。2 つのコンデンサが隣接すると、1 つのコンデンサを構成する電源層と隣接する他のコンデンサを構成するグラウンド層との間でも静電容量が構成される。静電容量を構成したい導電層間に高誘電体を使用すると、1 つのコンデンサを構成する導電層間の距離と、2 つのコンデンサの隣接距離とを同じくしても、1 つのコンデンサが生じる静電容量が大きくなる。そのため、隣接するコンデンサ間の距離を相対的に短くすることができ、基板の薄型化に貢献する。

【 0 0 1 9 】

各高誘電体の両面に形成された導電層のうち、一方の導電層は IC ソケットの電源ピンと電氣的に接続された電源層を構成し、他方の導電層は IC ソケットのグラウンドピンと電氣的に接続されたグラウンド (G N D) 層を構成する。詳細には、基板 2 の図示しない IC デバイス側の面 (図 2 では上面) 2 6 に最も近い第 1 の高誘電体 2 2 の上面 2 2 1 には第 1 の電源層 2 2 2 が形成され、下面 2 2 3 には第 1 の G N D 層 2 2 4 が形成される。同様に、第 1 の高誘電体 2 2 の直下の第 2 の高誘電体 2 3 の上面 2 3 1 には第 2 の電源層 2 3 2 が形成され、下面 2 3 3 には第 2 の G N D 層 2 3 4 が形成される。さらに、基板 2 の図示しない検査装置側の面 (図 2 では下面) 2 7 に最も近い第 4 の高誘電体 2 5 の上面 2 5 1 には第 4 の電源層 2 5 2 が形成され、下面 2 5 3 には第 4 の G N D 層 2 5 4 が形成される。同様に、第 4 の高誘電体 2 5 の直上の第 3 の高誘電体 2 4 の上面 2 4 1 には第 3 の電源層 2 4 2 が形成され、下面 2 4 3 には第 3 の G N D 層 2 4 4 が形成される。ここで

20

30

【 0 0 2 0 】

なお各層状高誘電体及びその両面の導電層は、基板 2 に全面的に配置される。従って、基板 2 の面積と略等しい面積のコンデンサが形成可能である。

【 0 0 2 1 】

コンタクトピン 3 の各々は、基板 2 の面 2 6 又は 2 7 に略垂直に延びて基板 2 を貫通する。詳細には、基板 2 を構成する基材 2 1、各高誘電体及び各導電層には各コンタクトピンを圧入可能な貫通孔 2 8 が形成されており、さらに各貫通孔 2 8 の内面には銅、金又は銀等の導電性材料 2 8 1 がメッキ等により形成されている。導電性材料 2 8 1 が上記導電層のいずれか 1 つに導通接続されることにより、貫通孔 2 8 内に圧入されたコンタクトピン 3 のピンボディ 3 1 は、コンタクトピンが信号ピンである場合を除き、導電性材料 2 8 1 を介していずれかの導電層に電氣的に接続されることになる。なお信号ピン用の孔の内面にも導電性材料 2 8 1 を形成してもよいが、しなくともよい。

40

【 0 0 2 2 】

各貫通孔 2 8 の寸法は、該貫通孔内に保持されたコンタクトピン 3 が、IC ソケット 1 を検査装置の基板に配置したときに生ずるコンタクトピン 3 の内蔵パネの反力によって脱落しないように決定される。例えば、コンタクトピンの圧入保持力は 0.1 N 以上である

50

ことが好ましい。また各貫通孔 2 8 の寸法は、コンタクトピンの保守・交換時等には該貫通孔からコンタクトピンが比較的容易に抜き出すことができるように決定され、またコンタクトピンを基板から引き抜いたときに貫通孔 2 8 内面の導電性材料 2 8 1 が剥離しないように決定される。例えば、コンタクトピンの圧入保持力は 2 . 0 N 以下であることが好ましい。

【 0 0 2 3 】

コンタクトピン 3 の各々は、基板 2 に圧入保持される略円筒状のピンボディ 3 1 と、ピンボディ 3 1 の一端（図示例では下端）から突出して図示しない検査装置に電氣的に当接すなわち導通接続可能な第 1 接触部 3 2 と、ピンボディ 3 1 の他端（図示例では上端）から突出して図示しない IC デバイスに電氣的に当接すなわち導通接続可能な第 2 接触部 3 3 とを有する。コンタクトピンとしては種々の形態が可能であるが、例えばポゴピンと呼ばれるタイプのように、両接触部 3 2、3 3 がピンボディ 3 1 に対して図示しないスプリング等によってピンボディ 3 1 の軸方向に変位可能なものが好適である。

10

【 0 0 2 4 】

コンタクトピン 3 のピンボディ 3 1 は、円筒状であることが好ましい。このようなコンタクトピンでは、ピンボディ 3 1 の外周表面と貫通孔 2 8 とが広い面積で接するので、コンタクトピンを貫通孔 2 8 に対して略同軸上に配置することが容易となる。さらに導電性材料 2 8 1 とコンタクトピンとの接触面積が増え、電氣的に安定した接続を実現できる。

【 0 0 2 5 】

コンタクトピン 3 は、上述の電源層に電氣的に接続される電源ピンと、GND 層に接続されるグラウンド（GND）ピンと、いずれの層にも接続されない信号ピンとに分類される。例えば図 3 に示すように、コンタクトピン 3 b 及び 3 i の各々は第 1 の電源層 2 2 2 及び第 3 の電源層 2 4 2 の双方に接続されて第 1 電源ピンとして作用し、コンタクトピン 3 c 及び 3 f の各々は第 2 の電源層 2 3 2 及び第 4 の電源層 2 5 2 の双方に接続されて第 2 電源ピンとして作用する。同様に、コンタクトピン 3 a 及び 3 h の各々は第 1 の GND 層 2 2 4 及び第 3 の電源層 2 4 4 の双方に接続されて第 1 GND ピンとして作用し、コンタクトピン 3 d 及び 3 g の各々は第 2 の GND 層 2 3 4 及び第 4 の電源層 2 5 4 の双方に接続されて第 2 GND ピンとして作用する。またコンタクトピン 3 e はいずれの導電層にも接続されておらず、信号ピンとして作用する。

20

【 0 0 2 6 】

本発明に係る実施形態では、コンデンサを構成する高誘電体及び導電層とそれらを包埋する基材とにより実質一体物の基板が形成される。従ってコンタクトピンとコンデンサとの距離を極めて短くすることができ、IC ソケットの性能を高めることができる。また各コンタクトピンは基板に摩擦力によって保持（好ましくは圧入）されているので、基板はコンタクトピンの支持体としても作用し、コンタクトピンを支持するための他の部材が不要となる。つまり、コンタクトピンは、実質的に基板のみによって保持及び位置決めされる。また高誘電体を使用することにより、基板のさらなる薄型化が図られる。

30

【 0 0 2 7 】

図 3 に示すように、基板 2 は高誘電体を挟む電源層と GND 層とで構成されるコンデンサを、基板 2 の上面 2 6 及び下面 2 7 に成るべく近い位置（すなわち表層側）に具備することが好ましい。この理由は、基板 2 の表面と導電層との距離が小さい方が、IC デバイス検査時において良好な信号伝送特性が得られるからである。より具体的に言えば、基板 2 の上面 2 6 と高誘電体 2 2、2 3 との距離が短い程検査対象である IC デバイスの入力感度が上昇し、一方基板 2 の下面 2 7 と高誘電体 2 4、2 5 との距離は短い程該 IC デバイスの出力感度が上昇する。本発明では、基板が電源層と GND 層とに挟まれた高誘電体を内包した実質一体物として構成されているので、コンデンサを基板の表面近傍に配置した構成を容易に実現することができ、より正確な IC デバイスの検査ができるようになる。

40

【 0 0 2 8 】

上述のようにコンタクトピンは実質的に基板のみによって保持されるため、コンデンサ

50

を任意の位置に配置することができる。また基板は、その厚さ方向の中心付近に、層状高誘電体とその両面に形成された導電層とからなるコンデンサをさらに有してもよい。

【0029】

コンタクトピンの長さは、信号の伝送特性等の観点からは短い方が好ましい。しかし、コンタクトピンの長さが短い程、ピンの交換作業性や組立性は落ちることになる。しかし本発明によれば、上記基板2の構成により、信号伝送特性に関しては実際より短いポゴピンを使用した場合と同様の効果が得られるので、比較的長いコンタクトピンを使用してもICソケットの性能低下を考慮する必要はない。

【0030】

ピンボディ31の長さが基板2の厚さよりも長ければ、結果的にコンタクトピン長さも長くなって信号伝送特性が低下する。一方ピンボディ31の長さが基板2の厚さよりも短すぎてピンボディ31の軸方向端部がある導電層よりも基板厚さ方向について基板内部側に位置する場合、コンタクトピンからその導電層に至る経路が複雑になってICソケットの性能低下につながる。従って各コンタクトピン3のピンボディ31の軸方向長さは、基板2の厚さと概ね同等であることが好ましい。

10

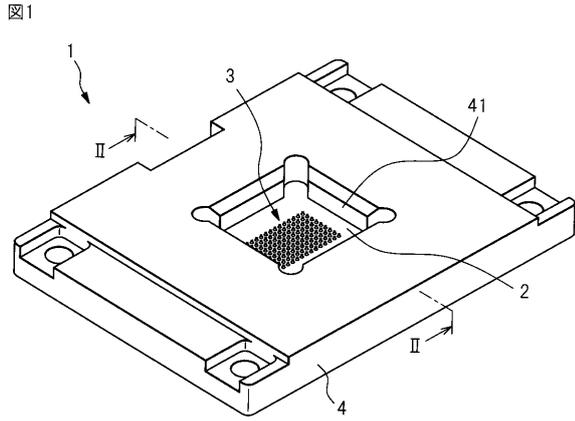
【符号の説明】

【0031】

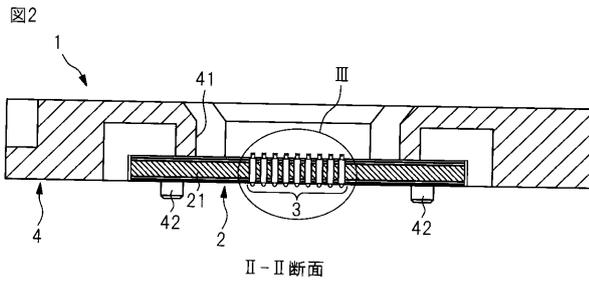
- 1 ICソケット
- 2 基板
- 21 基材
- 22 - 25 高誘電体
- 222、232、242、252 電源層
- 224、234、244、254 GND層
- 28 貫通孔
- 3 コンタクトピン
- 31 ピンボディ
- 32 第1接触部
- 33 第2接触部
- 4 ガイドボディ

20

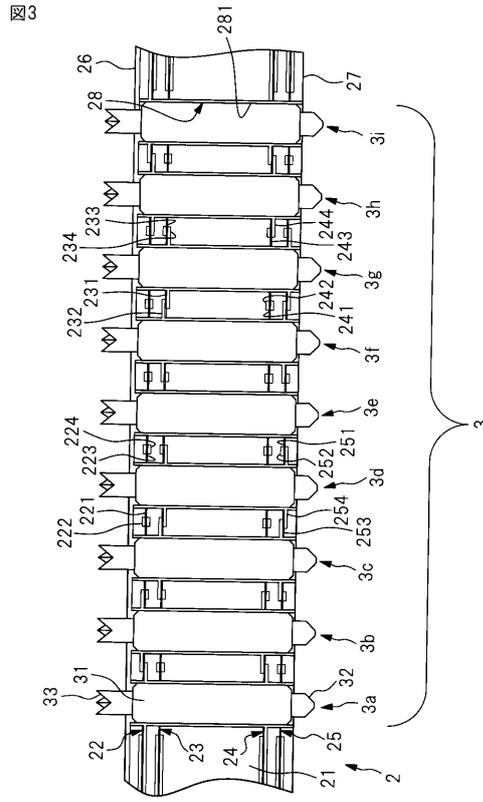
【 図 1 】



【 図 2 】



【 図 3 】



フロントページの続き

(74)代理人 100147599

弁理士 丹羽 匡孝

(74)代理人 100157211

弁理士 前島 一夫

(72)発明者 椿 裕一

神奈川県相模原市南橋本3丁目8-8 住友スリーエム株式会社内

Fターム(参考) 2G003 AE03 AG01 AG08 AH04 AH05 AH09

5E024 CA18 CB05