

[19]中华人民共和国专利局

[51]Int.Cl⁶

H01L 21/00



[12] 发明专利申请公开说明书

H01L 21/335 H01L 29/786

[21] 申请号 97104828.2

[43]公开日 1997年10月15日

[11] 公开号 CN 1162189A

[22]申请日 97.2.23

[30]优先权

[32]96.2.23 [33]JP[31]61893/96

[32]96.2.23 [33]JP[31]61894/96

[71]申请人 株式会社半导体能源研究所

地址 日本神奈川县

[72]发明人 山崎舜平 宫永昭治

小山润 福永健司

[74]专利代理机构 中国专利代理(香港)有限公司

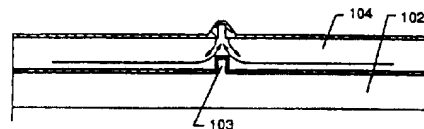
代理人 萧掬昌 王忠忠

权利要求书 5 页 说明书 25 页 附图页数 16 页

[54]发明名称 薄膜半导体及其制造方法、半导体器件及其制造方法

[57]摘要

本发明涉及一种薄膜半导体，可以认为该薄膜半导体基本上是单晶，本发明还涉及一种包括由薄膜半导体构成的有源层的半导体器件。在与非晶硅膜的下表面接触的绝缘膜上有意形成至少一个凹凸图形，从而形成至少一个加速结晶的金属元素在此分凝的点。因此，在凹凸图形所在位置选择地形成了晶核，该方法能控制晶体直径。于是获得结晶硅膜。用激光照射或用有与激光相同能量的强光照射结晶硅膜，可以提高其结晶度，从而获得其中基本上没有晶界的单畴区。



权 利 要 求 书

1. 一种形成于表面上形成有绝缘膜的衬底上的薄膜半导体, 所述薄膜半导体包括可基本认为是单晶的单畴区, 该区的结晶度可通过激光照射或通过能量与激光能量相等的强光照射而得以提高, 其特征在于:
- 5 所述单畴区由聚集的大量基本平行于衬底的柱状或针状晶体形成;
在与薄膜晶体管的下表面接触的所述绝缘膜上有意形成至少一个凹凸图形。
2. 根据权利要求 1 的薄膜半导体, 其特征在于: 单畴区中基本上没有晶
- 10 界。
3. 一种形成于表面上形成有绝缘膜的衬底上的薄膜半导体, 所述薄膜半导体包括基本没有晶界的单畴区, 该区的结晶度可通过激光照射或通过能量与激光能量相等的强光照射而得以提高, 其特征在于:
- 15 所述单畴区由聚集的大量基本平行于衬底的柱状或针状晶体形成;
在与薄膜晶体管的下表面接触的所述绝缘膜上有意形成至少一个凹凸图形。
4. 一种包括下列步骤的方法制造的薄膜晶体管:
- 在具有绝缘表面的衬底上溅射形成氧化硅膜;
- 使所述氧化硅膜构图成所要求形状, 有意形成凹凸图形;
- 20 在所述氧化硅膜上低压热 CVD 形成非晶硅膜;
- 在所述氧化硅膜和/或所述非晶硅膜上形成加速结晶的金属元素;
- 通过热处理使所述非晶硅结晶成结晶硅膜;
- 用激光照射或用有与所述激光相同能量的强光照射所述结晶硅膜, 使所述结晶硅膜变成单畴区。
- 25 5. 根据权利要求 1 - 4 的薄膜晶体管, 其特征在于: 所述单畴区的膜厚为 150 - 450 埃。
6. 根据权利要求 1 - 4 的薄膜晶体管, 其特征在于: 所述单畴区的外部是由激光照射或有与激光相同能量的强光照射形成的凸面。
7. 根据权利要求 1 - 4 的薄膜晶体管, 其特征在于: 所述单畴区的外部的膜厚大于单畴区的厚度。
- 30

8. 根据权利要求 1 - 4 的薄膜晶体管, 其特征在于: 以 $1 \times 10^{15} - 1 \times 10^{21}$ 原子/cm³ 的浓度向构成单畴区的薄膜半导体中加入氢。

9. 根据权利要求 1 - 4 的薄膜晶体管, 其特征在于: 所述单畴区包括: 为在所述凹凸图形上的垂直生长区的第一区; 及

5 为横向生长区的第二区, 该区由起始于所述垂直生长区且基本沿平行于硅膜表面的方向晶体生长所得,

其中所述垂直生长区含高于所述横向生长区浓度的金属元素。

10. 一种制造薄膜半导体的方法, 包括下列步骤:

在具有绝缘表面的衬底上溅射形成氧化硅膜;

10 使所述氧化硅膜构图成所要求形状, 有意形成凹凸图形;

在所述氧化硅膜上低压热 CVD 形成非晶硅膜;

在所述氧化硅膜和/或所述非晶硅膜上形成加速结晶的金属元素;

通过热处理使所述非晶硅结晶成结晶硅膜;

用激光照射或用有与所述激光相同能量的强光照射所述结晶硅膜,

15 其中通用激光照射或用有与激光相同能量的强光照射使所述结晶硅膜形成单畴区。

11. 根据权利要求 10 的制造薄膜半导体的方法, 其特征在于, 结晶硅膜由聚集的大量柱状或针状晶体基本平行于所述衬底形成。

12. 根据权利要求 10 的制造薄膜半导体的方法, 其特征在于, 借助利用
20 人造石英靶的溅射法进行形成氧化硅膜的步骤。

13. 根据权利要求 10 的制造薄膜半导体的方法, 其特征在于, 加速结晶的金属元素是选自由 Fe、Co、Ni、Ru、Rh、Pd、Os、Ir、Pt、Cu 和 Au 组成的元素组中的一种或多种元素。

14. 一种具有有源层的半导体器件, 所述有源层由形成于具有绝缘膜的衬
25 底上的薄膜半导体构成, 所述绝缘膜形成于衬底的表面上, 所述薄膜半导体包括其结晶度可通过激光照射或通过能量与激光能量相等的强光照射而得以提高的单畴区, 其特征在于,

所述单畴区由聚集的大量基本平行于衬底的柱状或针状晶体形成;

在与只由单畴区构成的所述有源层的下表面接触的所述绝缘膜上有意形
30 成至少一个凹凸图形。

15. 根据权利要求 14 的半导体器件，其特征在于，所述有源层基本上没有晶界。

16. 一种具有有源层的半导体器件，所述有源层由形成于具有绝缘膜的衬底上的薄膜半导体构成，所述绝缘膜形成于衬底的表面上，所述薄膜半导体包括基本没有晶界且其结晶度可通过激光照射或通过能量与激光能量相等的强光照射而得以提高的单畴区，其特征在于，

所述单畴区由聚集的大量基本平行于衬底的柱状或针状晶体形成；

在与只由单畴区构成的所述有源层的下表面接触的所述绝缘膜上有意形成至少一个凹凸图形。

10 17. 一种由下列步骤制造的半导体器件：

在具有绝缘表面的衬底上溅射形成氧化硅膜；

使所述氧化硅膜构图成所要求形状，有意形成至少一个凹凸图形；

在所述氧化硅膜上低压热 CVD 形成非晶硅膜；

在所述非晶硅膜上形成加速结晶的金属元素；

15 通过热处理使所述非晶硅结晶成结晶硅膜；

用激光照射或用有与所述激光相同能量的强光照射所述结晶硅膜，使所述结晶硅膜变成单畴区，其中由所述单畴区构成有源层。

18. 一种具有由薄膜半体制成的有源层的半导体器件，所述半导体器件由包括下列步骤的方法制造：

20 在具有绝缘表面的衬底上溅射形成氧化硅膜；

使所述氧化硅膜构图成所要求形状，有意形成至少一个凹凸图形；

在所述氧化硅膜上低压热 CVD 形成非晶硅膜；

在所述非晶硅膜上形成加速结晶的金属元素；

通过热处理使所述非晶硅结晶成结晶硅膜；

25 用激光照射或用有与所述激光相同能量的强光照射所述结晶硅膜，使所述结晶硅膜变成单畴区；

只利用所述单畴区形成有源层；

利用汽相法形成覆盖所述有源层且含硅作主要成分的绝缘膜；

30 在含卤素的气氛中进行热处理用于吸杂，除去加速所述有源层的所述结晶的金属元素，同时在所述有源层和所述含硅作主要成分的绝缘膜间界面处形成

热氧化膜；及

在氮气气氛中进行热处理，从而提高所述含硅作主要成分的绝缘膜的质量，所述绝缘膜包括热氧化膜。

19. 根据权利要求 18 的半导体器件，其特征在于，
5 层叠膜包括含硅作主要成分的所述绝缘膜和作栅绝缘膜的所述热氧化膜，及

靠近所述有源层和所述栅绝缘膜间界面处有高浓度的卤族元素。

20. 根据权利要求 14 - 19 的半导体器件，其特征在于，有源层的厚度在 150 - 450 埃范围内。

10 21. 根据权利要求 14 - 19 的半导体器件，其特征在于，以 $1 \times 10^{15} - 1 \times 10^{21}$ 原子/cm³ 的浓度向有源层中加入氢。

22. 一种具有有源层的半导体器件，所述有源层由绝缘膜上的薄膜半导体制成，绝缘形成于 IC 上侧上，IC 集成于硅衬底上，其特征在于，

15 所述薄膜半导体包括基本没有晶界且其结晶度可通过激光照射或通过能量与激光能量相等的强光照射而得以提高的单畴区；

所述单畴区由聚集的大量基本平行于衬底的柱状或针状晶体形成；及

在与由单畴区构成的有源层的下表面接触的所述绝缘膜上有意形成至少一个凹凸图形。

23. 一种制造具有有源层的半导体器件的方法，所述有源层由薄膜半导体
20 构成，所述方法包括下列步骤：

在具有绝缘表面的衬底上溅射形成氧化硅膜；

使所述氧化硅膜构图成所要求形状，有意形成至少一个凹凸图形；

在所述氧化硅膜上低压热 CVD 形成非晶硅膜；

在所述非晶硅膜上形成加速结晶的金属元素；

25 通过热处理使所述非晶硅结晶成结晶硅膜；

用激光照射或用有与所述激光相同能量的强光照射所述结晶硅膜，其中，

用激光照射或用有与所述激光相同能量的强光照射所述结晶硅膜使所述
结晶硅膜变成单畴区；及

只利用所述单畴区形成所述有源层。

30 24. 一种制造具有有源层的半导体器件的方法，所述有源层由薄膜半导体

构成，所述方法包括下列步骤：

- 在具有绝缘表面的衬底上溅射形成氧化硅膜；
- 使所述氧化硅膜构图成所要求形状，有意形成至少一个凹凸图形；
- 在所述氧化硅膜上低压热 CVD 形成非晶硅膜；
- 5 在所述非晶硅膜上形成加速结晶的金属元素；
- 通过热处理使所述非晶硅结晶成结晶硅膜；
- 用激光照射或用有与所述激光相同能量的强光照射所述结晶硅膜，使所述结晶硅膜变成单畴区；
- 只利用所述单畴区形成所述有源层；
- 10 利用汽相法形成覆盖所述有源层且含硅作主要成分的绝缘膜；
- 在含卤素的气氛中进行热处理用于吸杂，除去加速结晶的金属元素，同时在所述有源层和所述含硅作主要成分的绝缘膜界面处形成热氧化膜；及
- 在氮气气氛中进行热处理，从而提高所述含硅作主要成分的绝缘膜的质量，所述绝缘膜包括热氧化膜。
- 15 25. 根据权利要求 23 或 24 的制造半导体器件的方法，其特征在于，所述结晶硅膜由聚集的大量柱状或针状晶体基本平行于所述衬底形成。
- 26. 根据权利要求 23 或 24 的制造薄膜半导体的方法，其特征在于，借助利用人造石英靶的溅射法进行形成氧化硅膜的步骤。
- 27. 根据权利要求 23 或 24 的制造薄膜半导体的方法，其特征在于，加速
- 20 结晶的金属元素是选自由 Fe、Co、Ni、Ru、Rh、Pd、Os、Ir、Pt、Cu 和 Au 组成的元素组中的一种或多种元素。

薄膜半导体及其制造方法、
半导体器件及其制造方法

5

本发明涉及一种薄膜半导体，具有可认为基本是单晶（此后称之为“单畴区”）的区，并形成于具有绝缘表面的衬底上，还涉及一种用该薄膜半导体作有源层的半导体器件。特别涉及一种由结晶硅膜构成有源层的薄膜晶体管。

近年来，由在具有绝缘表面的衬底上形成的薄膜硅膜（其厚度为几百到几千埃）构成薄膜晶体管的技术引起了人们的极大关注。薄膜晶体管已广泛用于诸如 IC 和液晶显示器件等电子器件。

薄膜晶体管的最重要部分也可说是薄膜晶体管的“心脏”，是沟道形成区和联接沟道形成区与源/漏区的结部分。即，有源层是影响薄膜晶体管性能的最关键部分。

15 对于构成薄膜晶体管的有源层的薄膜半导体，一般利用等离子 CVD 或低压热 CVD 法形成非晶硅膜。

用非晶硅膜的薄膜晶体管目前已能实际应用，但在需要更高速度时，必须使用高结晶度薄膜硅（此后称之为结晶硅膜）制作的薄膜晶体管。

20 例如，在有源矩阵型液晶显示器件或无源型液晶显示器件中，外围电路中必须有驱动设置于像素区的像素 TFT 的驱动电路、处理图像信号的电路和记录各种信息的存储电路。

另外，在上述电路中，需要处理和控制在图像信号的电路和记录各种信息的存储电路具有比用单晶片制作的已有集成电路好的性能。因此，在利用形成于衬底上的薄膜半导体集成上述电路时，必须在衬底上形成比单晶的结晶度高的结晶硅膜。

25 已知在衬底上形成结晶硅膜的方法有本发明者公开于日本特许公开 6 - 232059 和 6 - 244103 中的技术。公开于上述文献中的技术包括利用能加速硅结晶的金属元素在 550℃ 热处理约 4 小时形成结晶度极佳的结晶硅膜。

然而，即使对薄膜晶体管的有源层使用上述技术，在所得薄膜晶体管用作构成运算电路、存储器电路等各种电路的晶体管时，仍不能满足需要，因为作

为有源层其结晶度还不足以满足所需特性的要求。

特别是，要求结晶度可与单晶相比的结晶硅膜基本上没有晶界。这是因为晶界可作为阻止电子在晶体间流进流出的通路势垒能级。

在使用上述技术时，本发明者把晶体生长工艺分为四步，即如下所述的第一至第四步。下面参照图 3 (A) - 3 (F) 进行说明。

参见图 3 (A)，在衬底表面上形成氧化硅膜 301 作缓冲层。再于其上形成非晶硅膜 303。由于氧化硅膜表面上的表面粗糙度或灰尘使其表面上形成了凹凸部分 302 (图中仅示出了凸起部分)。

把含加速结晶的金属元素的溶液滴到非晶硅膜 303 表面上，并进行旋涂。这样得到图 3 (A) 所示状态，其中镍层 304 在非晶硅膜 303 表面上铺开。

此后，在 500 - 700 °C 的温度范围进行热处理，使非晶硅膜 303 结晶。然而，用玻璃衬底时，考虑到玻璃衬底的耐热性，最好在 650 °C 以下进行热处理。

这样，如图 3 (B) 中箭头所示，金属元素各向同性地向非晶硅膜 303 内部扩散，到达该膜与氧化硅膜 301 的界面。这是第一步。

然后，在金属元素移动到氧化硅膜 301 和非晶硅膜 303 间的界面后，在凹凸部分 302 分凝。这是第二步。发生这种现象的原因是，金属元素要寻找能级稳定位置，因此，此时，凹凸部分 302 便充当了分凝点 (图 3 (C))。

这样，因为金属元素的浓度很高，于是便作为分凝点的在凹凸部分 302 产生了晶核。金属元素为镍时，根据本发明者的研究，在镍浓度为 1×10^{20} 原子/cm³ 以上时产生晶核。

晶体的生长起始于晶核。首先，在基本垂直于硅膜表面的方向进行结晶。这是第三步。(图 3 (D))。

在基本垂直于硅膜表面的方向进行结晶的区 305 (此后称之为垂直生长区) 中，进行结晶时，以很高浓度聚集的金属元素上推到硅膜表面。因此，金属元素也会聚集在位于凹凸部分 302 上边的非晶硅膜 303 表面上。结果，与其它区相比，获得了为含高浓度金属元素区的垂直生长区 305。

然后，晶体从与垂直生长区 305 接触的非晶硅膜 303 的界面 306 在基本平行于衬底的方向开始生长 (图 3 (E) 中箭头所指方向)。这是第四步。晶体 307 为柱状或针状晶体，其高度大约等于非晶硅膜 303 的膜厚 (图 3 (E))。

因为晶体 307 沿基本平行于衬底的方向生长，所以当与对面的晶体相碰时

生长便会停止。这样，如图 3（F）所示，碰撞发生的边界便变成晶界 308。这样形成的晶体区 309 变成结晶度较均匀的区域（此后称之为“横向生长区”）。

这样，在常规结晶形态中，由于以此方式有规律地形成了大量分凝点，晶核密度高，各晶粒妨碍了彼此的生长。结果，粒径变小。

5 即，在用由上述技术形成的结晶硅膜形成薄膜晶体管的有源层时，例如，不可避免地将晶料边界引入了硅膜内部。因此，实际上不可能得到等同于单晶的结晶度。

通过减小晶核密度可经增大晶粒直径，但晶核的位置取决于金属元素的分凝点。根据常规技术，有规律地形成将变成分凝点的点（例如，图 3（A）所示的凹凸部分 302），无法控制其位置。

本发明的目的是在表面上有绝缘层的衬底上形成结晶度像单晶一样好的单畴区。另一个目的是获得具有由单畴区构成的有源层的半导体器件。

所以根据本发明的一个方案，提供一种形成于表面上有绝缘层的衬底上的薄膜半导体，其特征在于：

15 所述薄膜半导体包括可基本认为是单晶的单畴区，该区的结晶度可通过激光照射或通过其能量与激光能量相等的强光照射而得以提高，其中：所述单畴区由聚集的大量基本平行于衬底的柱状或针状晶体形成；

在与薄膜晶体管的下表面接触的所述绝缘膜上有意形成凹凸图形。

20 根据本发明的另一方案，提供一种只利用上述单畴区作有源层的半导体器件。特点是单畴区内基本上没有晶界。

根据本发明的再一个方案，提供一种制造薄膜晶体管的方法，包括下列步骤：

在具有绝缘表面的衬底上溅射形成氧化硅膜；

使所述氧化硅膜构图成所要求形状，有意形成凹凸图形；

25 在所述氧化硅膜上低压热 CVD 形成非晶硅膜；

形成加速非晶硅膜结晶的金属元素；

通过热处理使所述非晶硅结晶成结晶硅膜；

用激光照射或用有与所述激光能量相同的强光照射所述结晶硅膜，

30 其中：通过用激光照射或用有与激光相同能量的强光照射，使所述结晶硅膜形成单畴区。另外一特征为用上述步骤形成的单畴区构成有源层。

本发明者将用本发明所获得的区域定义为可以认为基本是单晶的区域，即，单畴区。这样，单畴区定义为基本无晶界区，其中几乎没有由于跃迁和堆垛层错引起的晶体缺陷。

“基本无晶界”是指即使存在晶界，该区在电学上也不活泼。这种电惰性晶界包括 {111} 孪晶界、{111} 堆垛层错、{221} 孪晶界、{221} 扭曲孪晶边界等。（见 R. Simokawa Y. Hayashi; Jpn. j. Appl. Phys. 27 (1987) pp. 751 到 758）。

本发明者假定包含于单畴区中的晶界是电惰性晶界的可能性极高。即，相信明显的晶界为不会电驱动载流子运动的电惰性区。

因此，本发明者研究了一种加大晶粒直径用以减少晶界的方法。结果首次发现了控制晶核的方法。

该方法包括首先给与非晶硅膜的下表面接触的绝缘膜提供一极光滑的表面态。从而利用人造石英靶的溅射形成氧化硅膜，用作非晶硅膜下的缓冲层（作为参考，图 14 给出了人造石英靶的组分）。这样形成的氧化硅膜致密且光滑，含极少在常规工艺中将变成分凝点的凹凸部分。

然后，将这样得到的氧化硅膜构图，有意形成凹凸图形。即，有意形成加速结晶的金属元素的分凝点，从而可以控制产生晶核的位置。

即，本发明的优点是，在设计器件时，可以在所要求的位置按所要求的尺寸设计晶体。这极有利于工业生产。

本发明的特征还在于，用低压热 CVD 法形成非晶硅膜。由低压热 CVD 法形成的该非晶硅膜几乎不含氢，且比由等离子 CVD 法形成的非晶硅膜更致密。因此，根据本发明的非晶硅膜的特征在于它几乎不含天然晶核。

大量天然晶核会妨碍对晶核的控制。因此，如果天然晶核少的话，便很容易控制晶核。

然后，还研究了将这样所得的大尺寸晶体转变成单晶的方法（更准确地说，是形成单畴区的方法）。结果发现，通过用激光照射或用有与激光相同能量的强光照射这样所得的晶体，便可以获得单畴区。

图 1 (A) - 1 (F) 是展示具有单畴区的薄膜半导体的形成步骤的剖面图；

图 2 (A) - 2 (C) 展示了单畴区的结构；

图 3 (A) - 3 (F) 是展示具有单畴区的薄膜半导体的形成步骤的剖面图;

图 4 (A) - 4 (E) 展示了半导体器件的制作工艺;

图 5 是说明 SOI 技术的缺陷的示意图;

5 图 6 展示了单畴区的结构;

图 7 展示了形成于单畴区上的有源层;

图 8 (A) - 8 (E) 展示了半导体器件的制作工艺;

图 9 (A) - 9 (D) 展示了半导体器件的制作工艺;

图 10 (A) 和 10 (B) 展示了半导体器件的制作工艺;

10 图 11 (A) - 11 (D) 展示了半导体器件的制作工艺;

图 12 (A) 和 12 (B) 展示了 DRAM 的结构;

图 13 (A) 和 13 (B) 展示了 DRAM 的结构;

图 14 是展示人造石英靶组分的表;

图 15 (A) - 15 (D) 展示了半导体器件的制作工艺;

15 图 16 (A) - 16 (F) 应用产品的示意图。

下面将结合实施例详细说明本发明的的构成。但应该明白, 本发明并不只限于此。

实施例 1

本实施例描述了单畴区的形成工艺, 这是本发明最重要的思想。图 1 (A)
20 - 1 (F) 是具有绝缘表面的衬底上形成的硅的剖面图。

参见图 1 (A), 用溅射法在玻璃衬底 101 上形成氧化硅膜 102 。也可以用石英衬底或硅衬底代替玻璃衬底。溅射中使用人造石英靶。利用人造石英靶形成的氧化硅膜 102 的表面极平坦且光滑。更具体地, 例如, 表面粗糙高度在 30 埃范围内, 其宽度为 100 埃以上。即使用 AFM (原子力显微镜) 观察, 也很
25 难发现不规则。

在形成了氧化硅膜 102 后, 进行构图, 有意形成凹凸图形 103 。在本实施例中, 为有意形成凸起部分而形成微型岛状方形图形。然而, 为形成凹下部分而形成的图形具有同样的作用。凹凸图形 103 的高度约相当于将在此后形成的非晶硅膜厚的一半。

30 在构图成所要求形状后, 利用等离子 CVD 法、溅射法或低压热 CVD 法, 形

成 100 - 750 埃 (最好是 150 - 450 埃) 厚的非晶硅膜 104。在使用低压热 CVD 法时, 用气态乙硅烷 (Si_2H_6) 或丙硅烷 (Si_3H_8) 作淀积膜的气体。

把非晶硅膜 104 的厚度控制在上述范围内, 不仅可以有效地进行激光照射转变成单晶的步骤, 而且可以用这样获得的结晶硅膜作半导体器件的有源层来
5 制造低截止电流半导体器件。

由低压热 CVD 法形成的非晶硅膜在以后的结晶步骤产生的天然晶核的比例很低。天然晶核的比例也即不受如镍等加速非晶硅膜结晶的金属元素产生晶核的比例的影响。

从在以后的结晶步骤获得大直径晶体的角度看, 上述作用是有利的, 因为
10 这样便可以减小使晶体间相互影响 (相互碰撞, 阻止晶体生长) 的比例。

在形成非晶硅 104 时, 必须十分注意用作缓冲层的氧化硅膜 102 的表面的清洁度。与参考常规技术的上述说明一样, 沾污会提供产生晶核的金属元素的分凝点, 金属元素的作用是加速结晶化。

在形成非晶硅膜 104 后, 在氧气氛中用 UV (紫外) 光照射, 在非晶硅膜
15 104 的表面上形成非常薄的氧化膜 (图中未示出)。提供该氧化膜为的是改善非晶硅膜对在以后为引入金属元素而涂敷溶液步骤中所用溶液的润湿性。

然后, 在非晶硅膜 104 表面上, 滴上含一定浓度的加速结晶的金属元素的溶液, 形成未图示的含水膜。金属元素是选自由 Fe、Co、Ni、Ru、Rh、Pd、Os、Ir、Pt、Cu 和 Au 组成的组中的一种或多种元素, 但根据本发明
20 者的研究, 发现 Ni (镍) 是最有效的。

考虑到在以后加热步骤中残留杂质的问题, 最好使用硝酸镍溶液。尽管也可以用醋酸镍溶液, 但醋酸镍溶液含碳, 恐怕碳会在以后的步骤中作为残留物留在膜内。

参见图 1 (A), 用旋涂机进行旋涂, 使镍层 105 形成于具有氧化膜 (未
25 示出) 的非晶硅膜 104 上, 此氧化膜 (未示出) 夹在镍层与非晶硅膜之间。

这时在位于凹凸图形 103 上边的非晶硅膜 104 中形成与凹凸图形 103 相应的凹凸部分 106。这样, 由于表面张力, 凹凸部分 106 的外围趋于形成一种镍局部聚集区。这样, 在以后的结晶步骤中, 它可以使第四步结晶 (即在基本平行于衬底方向上的结晶) 很容易地进行。

30 按本实施例, 要在非晶硅膜 104 上进行溶液涂敷步骤。然而, 在形成非晶

硅膜 104 前在缓冲层即氧化硅膜 102 上进行该步骤也同样有效。而且，该溶液可以加到氧化硅 102 和非晶硅膜 104 的表面上。

在实现了图 1 (A) 所示状态后，在惰性气体气氛中，在 450 °C 温度下，加热所得结构约 1 小时去氢。然后，在 500 - 700 °C 的温度范围内，最好在 550 - 600 °C 温度范围内，热处理 4 - 8 小时，使非晶硅膜 104 结晶。然而，对于在玻璃衬底上形成膜的情况，考虑到玻璃的耐热性，热处理温度最好不高于 650 °C。结晶是以以下所述方式进行的。

第一步，加热激活镍，使之按箭头所指方向 (图 1 (B)) 各向同性地扩散到非晶膜 104 内。

10 然后，第二步，镍在氧化硅膜 102 和非晶硅膜 104 之间的界面处迁移，在凹凸图形 103 分凝。即，凹凸图形 103 是作有意形成的分凝点 (图 1 (C))。

镍在分凝点即凹凸图形 103 处的浓度变为约 1×10^{20} 原子/cm³ 以上，于是产生了便于在基本垂直于硅膜表面的方向结晶的晶核。在第三步中形成的垂直生长区 107 含很高浓度的镍 (图 1 (D))。

15 第四步，晶体从上述垂直生长区 107 开始生长，生长在基本平行于硅膜的方向进行。这样形成的横向生长区 108 由大量聚集且基本在一个方向取向的柱状或针状晶体构成，因此，从结晶度的观点来看，该区优于垂直生长区 107。

20 因为分凝点是有控制地有意形成的，所以可以不受其它晶粒影响使晶体直径变大。即，通过适当地设计形成分凝点的位置，可以在要求的位置获得要求尺寸的晶体。

然而，因为晶粒直径的极限取决于热处理的温度和时间，所以应根据生产成本等适当地确定晶粒大小。而且，还应考虑在以后的将晶体转变成单晶步骤中晶体生长的问题。

25 这样便得到了如图 1 (F) 所示的结晶硅膜 109。应该注意的是，本发明基本不同于已知图形外延 (graphoepitaxy) 技术。

图形外延是通过使底涂层膜表面变成规则的形状，而使结晶硅膜统一取向，从而利用非晶硅膜的从最稳定表面开始结晶的性质的一种技术。

30 本发明的特征在于，底膜的表面形态改变，以改变表面能级，由此产生加速结晶的金属元素的易分凝区。因此，本发明不同于为形成晶核而改变表面形态的图形外延技术。

图 2 (A) 是从上面看结晶硅膜 109 的平面图。参见图 2 (A)，在本实施例中，在第三步形成的垂直生长区 201 (相当于图 1 (D) 中的区 107) 为微方形岛状图形。在第四步形成的横向生长区 202 (相当于图 1 (F) 中的区 109) 从产生于中心处用作垂直生长区 201 的晶核开始生长。因为本实施例中的垂直生长区 201 可当成点，所以可以形成基本为六角形的横向生长区 202。

对横向生长区为六角形的原因可以作如下解释。对于硅膜的晶体形态，都知道由 (111) 面包围的晶核通常生长成六角形晶粒。

在本实施例中，用镍作加速结晶的金属元素。本发明者已指出，在结晶期间硅化镍形成于柱状或针状晶体的前边缘部分和侧表面部分上。

还知道，(111) 面是硅化镍的稳定面。考虑到这种情况，便能理解为什么作为晶核的垂直生长区 201 主要被 (111) 面即硅化镍的稳定面所包围的原因。

这样，便可以容易地理解为什么从一点即垂直生长区 201 开始生长的横向生长区在第四步中结晶生长成接近六角形。

以上方式形成的横向生长区 202 可以分成示于图 2 (A) 中的六部分 A - F。在这种情况下，这六部分 A - F 显然是分立的晶粒。这是因为如滑移位错等缺陷形成于 A - F 相互碰撞的区中，并由此形成了晶界。

图 2 (B) 是取自区 A - F 的放大的单个部分的放大图。参见图 2 (B)，区 A - F 中每一区皆由大量柱状或针状晶体聚集而成。因此，宏观上看因为这些晶体密集地聚集在一起使每区皆表现为单个晶粒。

柱状或针状晶体皆是基本上没有内部晶界的单畴。

而且，因为每一晶体皆是靠从内部消除如镍等杂质生长的，所以金属硅化物形成于晶体的表面上。这样，如图 2 (B) 所示，金属元素即镍在晶界 203 分凝。

因此，示于图 2 (B) 的情况示出了大量单畴聚集形成了提高了结晶度的区，但区 A - F 并不构成单个的单畴区。

为了实现本发明，必须有一提高横向生长区 202 的结晶度的附加步骤。在本发明中，这一步被特别称为“单晶形成步骤”。

根据本发明的单晶形成步骤具体包括用激光照射或用有相同能量的强光

照射这样获得的结晶硅膜。

为实现上述目的，最好是用发射紫外区的激光的准分子激光器。更具体地，可用 KrF 准分子激光器(波长 248nm)、XeCl 准分子激光器(波长 308nm) 等。另外，用由紫外线灯发出的强光也可以获得同样的效果。

5 在用激光照射结晶硅膜时，所照射的表面被局部加热到达到瞬时产生熔化状态的高温。如图 2 (B) 所示，然而，实际上，在柱状或针状晶体的晶界部分 203 分凝的金属硅化物首先熔化，柱状或针状晶体不容易熔化。

10 即，在用激光照射构成示于图 2 (B) 结构的横向生长区时，晶界 203 首先但暂时熔化，然后重结晶。参见图 2 (C)，其中虚线 204 表示的是图 2 (B) 中晶界 203 的暂时分离和复合形成的接合界面。

在本例中，靠近晶界 203 的硅晶格重新排列进行复合，使硅原子能很好匹配。这样，图 2 (B) 所示的分立区 A - F 内聚集的大量柱状或针状晶体基本上没有晶界。如图 2 (C) 所示。

15 而且，因为存在于针状或柱状晶体中的如位错和堆叠层错等晶体缺陷极大的减少，所以起先为柱状或针状晶体的那些部分的结晶度也极大提高。

在这种情况下，区 A - F 中的每一区的体积皆因硅晶格的重新排列而变大。结果，观察到图 2 (A) 中所示的晶界处(即单畴区外围部分)硅膜升高，区 A - F 在此相互碰撞。硅膜的升高是在进行激光照射处理时表现出来的特性。

20 在晶界处发生硅膜升高，这是一种获得高晶体内结晶度的已知现象，但为什么会如此的原因尚不清楚。

而且，在用 500 埃厚的非晶硅膜时，例如，SEM 观察表明，硅膜的升高约为 500 埃。

25 通过上述工艺步骤这样形成的结晶硅膜可产生结晶度极大提高并与单晶的结晶度相同的单畴区。

本发明的另一方案包括利用上述单畴区单独形成以薄膜晶体管为代表的半导体器件的有源层。

在制造有源矩阵型液晶显示器件时，图 7 示出了在具有绝缘表面的衬底上按矩阵形设置的有源层 24。

30 参见图 7，虚线 22 表示存在垂直生长区的部分。因为在形成有源层 24 后，

观察不到其中横向生长区碰撞而形成的晶界的部分 23，所以由虚线表示该区。

如图 7 所示，薄膜晶体管的有源层 24 按矩阵形的图形形成，以此方式可以使有源层中不包括垂直生长区和晶界。

图 7 是局部图，但对于形成于衬底 21 上的整个有源层来说是同样的。即，
5 只利用无晶界的单畴区可以形成几百万薄膜晶体管的有源层。

实施例 2

本实施例与实施例 1 所述情况相似，只是用有与激光能量相同的强光代替激光照射。已知的 RTA（快速热退火）技术用于本实施例。

RTA 是一种用由灯等产生的如红外光或紫外光等强光照射工件的方法。该
10 方法的特征在于，能在大约几到几十秒的短时间内完成该处理，并能高速加热和冷却。这样，便能只加热最外表面上的薄膜。更具体地，例如，能在约 1000℃ 的极高温下只对玻璃衬底表面上的薄膜退火。

利用该方法，处理时间短，所发在生产时可以极大地提高产量。因此，该方法对于提高生产率来说是很有有效的。

15 实施例 3

本实施例是用在实施例 1 中所述的工艺步骤所得的单畴区构成的薄膜晶体管的有源层的实例。尽管在本实施例中说明的是顶栅型结构，但也可以用于底栅型结构中。

参见图 4（A），根据实施例 1 中所述的工艺步骤形成包括单畴区的薄膜
20 晶体管，并构图。形成只由单畴区构成的有源层 403。同样，像实施例 1 所述的那样，参考标号 401 表示的是玻璃衬底，参考标号 402 表示的是氧化硅膜。

然后，利用等离子 CVD 法形成作栅绝缘膜的氧化硅膜 404，其厚为 1500 埃。也可以用氧氮化硅膜或氮化硅膜代替氧化硅膜。

此后，利用溅射法形成 5000 埃厚的铝膜 405，以制备栅电极。在铝膜 405
25 中加有 0.2wt%浓度的钪。也可用如钽或钼等金属代替铝。这样便可获得图 4（A）所示的状态。

在形成铝膜 405 后，形成极薄阳极氧化膜（图中未示出）。用由氨水中和的含 3%酒石酸的 1,2-亚乙基二醇作电解液，形成阳极氧化膜。这样，用铝膜 405 作阳极，用铂作阴极，在电解液中进行阳极氧化。

30 该步形成的阳极氧化膜是致密的，它的作用是使在此后形成的光刻胶掩模

与铝膜紧密接触。在本实施例中，图中未示出的阳极氧化膜厚约 100 埃。通过所加电压可以控制该膜厚。

使铝膜 405 构图，形成岛形铝膜 406 作为栅极 409 的底层。如图 4 (B) 所示，只留下该步骤中所用的部分光刻胶 (未图示) 。

5 实现了图 4 (B) 所示的状态后，再利用铝膜图形 406 作阳极进行阳极氧化。此时用 3 % 的草酸水溶液作电解液。在阳极氧化步骤中，因为图中未示出的光刻胶掩模仍存在，所以只在铝膜图形 406 的侧面上进行阳极氧化。这样，形成阳极氧化膜 407 ，如图 4 (C) 所示。

在该步骤所得的阳极氧化膜 407 是多孔的，可以生长几百微米厚。

10 然而，在本实施例中，通过控制阳极氧化的时间周期形成了 7000 埃厚的多孔阳极氧化膜 407 。

如图 4 (C) 所示，在形成多孔阳极氧化膜 407 后，除去图中未示出的光刻胶掩模。然后在与先前形成致密阳极氧化膜相同的条件下再进行阳极氧化，形成另一致密阳极氧化膜 408 。然而，阳极氧化膜 408 的厚度为 800 埃。

15 在该步，因为电解液渗透到多孔阳极氧化膜 407 内，所以形成了如图 4 (C) 所示的阳极氧化膜 408 。

如果形成的阳极氧化膜 408 的厚度为 1500 埃或更厚，便可以在以后的注入杂质离子步骤中形成偏移栅区。

20 致密的阳极氧化膜 408 的作用是防止以后步骤中在栅极 409 表面产生小丘。

在形成了阳极氧化膜 408 后，注入杂质离子，形成源/漏区。在本步，注入 P 离子形成 N 沟道薄膜晶体管。

这样，便得到了源区 410 和漏区 411 ，其中掺有高浓度的杂质(图 4 (C))。

25 在利用醋酸、磷酸和硝酸的混合酸选择地除去了多孔氧化膜 407 后，再注入 P 离子，但剂量低于先前形成源/漏区 410 和 411 所用的剂量。

以此方式，能够形成含低于源区 410 和漏区 411 杂质浓度的杂质的低杂质浓度区 412 和 413 。以自对准的方式形成区 414 ，作为沟道形成区(图 4 (D))。

在注入杂质离子后，用激光、红外光或紫外光照射，使该注入了离子的区退火。

30 于是便形成了源区 410 、低浓度杂质区 412 、沟道形成区 414 、低浓度杂

质区 413 和漏区 411。低浓度杂质区 413 为普通已知的 LDD（轻掺杂漏）区。

在 300 - 350 °C 的温度范围进行 0.5-1 小时的等离子氢化处理。通过该处理步骤，把氢以按原子计 5 % (1×10^{21} 原子/cm³) 以下即 $1 \times 10^{15} - 1 \times 10^{21}$ 原子/cm³ 的浓度掺入有源层 403。

- 5 因为这样掺入到有源层 403 中的氢是活泼的，所以能通过中和硅的悬空键或有源层/栅绝缘膜的界面密度而被去除。

在实现了图 4 (D) 所示状态后，形成层间绝缘膜 415。层间绝缘膜 415 是由氧化硅膜或氮化硅膜、氧氮化硅膜、树脂膜、或这些膜的叠层构成的。最好用氮化硅膜，因为该膜能防止先前掺入的氢被重新排除到器件外。

- 10 然后，在形成了接触孔后，形成源极 416 和漏极 417。在有源矩阵型液晶显示器中形成像素 TFT 时，没有必要从栅极 409 抽取引出电极，但对于用于外围驱动电路的 TFT 电路，同时必须形成从栅极 409 抽取的引出电极。

在 350 °C 的氢气氛中进行热处理，使整个器件氢化，得到如图 4 (E) 所示的完成了的薄膜晶体管。

- 15 这样得到的薄膜晶体管包括由单畴区构成的有源层。因此，能取得能使器件高速工作的极佳场效应迁移率。而且，因为沟道区和漏的结部分没有晶界或镍化合物的分凝等发生，所以可以制造高可靠薄膜晶体管。

实施例 4

- 20 近来，包含形成于具有氧化硅膜的硅衬底上的单晶即称作 SOI 结构的结构已引起人们的极大关注。由于低能耗器件的突破，对于 SOI 结构的研究迅速发展。

实际上，根据本发明的单畴区其结晶度与单晶一样好。因此，能很容易地将它应用于 SOI 技术。在本发明中，考虑了与本发明相比 SOI 结构还存在的问题。

- 25 SOI 技术中仍存在的问题概括于图 5 中。参见图 5，可以看出，这些问题包括那些关于结晶性的问题，例如硅膜和固定电荷的界面态密度，还包括那些由外部因素引起的问题，例如金属污染和硼浓度。

在本发明中，用激光或用具有与激光相同能量的强光照射结晶硅膜，提高结晶度，并使晶体彼此重新复合（形成单晶）。

- 30 激光退火的作用是可以除去或极大地减少对结晶度产生不利影响的因

素，例如管道密度、界面态密度、固定电荷、穿透渡越等等。

而且，在图 5 所示的沉积物是硅化物基物质时，在用激光照射下可以容易地熔化和蒸发。在沉积物是氧化物基物质时，可望实现使温度升高以引起氧分离并扩散的激光作用。因此，可以消除氧化物。

5 实施例 5

本实施例与实施例 1 所述情况相似，只是改变了形成于氧化硅膜上的作缓冲层的凹凸图形。

本实施例中形成矩形槽形图形代替实施例 1 中的微方形岛状图形。尽管在本实施例中形成凹下部分，但形成凸起部分也可获得同样的效果。

10 这里略去了非晶硅膜的结晶步骤，因为该步骤与实施例 1 中所述步骤相同。结晶后晶粒的形状见图 6。

参见图 6，横向生长区 602 是从提供来作晶核的垂直生长区 601 开始形成的。本实施例与实施例 1 的不同在于晶核可认为一条线，而不是一个点。

15 这样，所得晶粒便大概呈延长的六角形。横向生长区 602 由八个区 A - H 构成。然而，因为垂直生长区 601 长度 Y 远长于宽度 X，所以当在石英衬底上形成膜时，区 A - C 和 F - H 与区 D 和 E 比起来相当小。

形成上述形状的内凹和凸起图形的优点是，区 D 和 E 变成比实施例中所得区大的单畴区。即，通过只利用这些区形成薄膜晶体管的有源层，可以在单个单畴中形成有同样结晶度的大量有源层。

20 实施例 6

本实施例是用实施例 3 中所述的 TFT 形成 CMOS 结构的实例。本实施例的制造工艺步骤示于图 8 - 10。本发明形成的结晶硅膜的应用范围很广泛，形成 CMOS 结构的方法并不只限于本实施例所述这样。

25 首先，根据实施例 1 所述，在玻璃衬底 31 上形成氧化硅膜 32，并在其上得到包括单畴区的结晶硅膜。使这样得到的结晶硅膜构图，从而得到分别由单畴区构成的有源层 33 和有源层 34，它们分别用于 N 沟道型 TFT 和 P 沟道型 TFT。

30 在形成有源层 33 和 34 后，利用等离子 CVD 法形成作栅绝缘膜的氧化硅膜 35。该膜的厚度为 500 - 2000 埃，最好为 1000 - 1500 埃。而且，也可以用如氮化硅膜或氮化硅膜之类的其它绝缘膜作栅绝缘膜代替氧化硅膜。

于是，便得到图 8（A）所示状态。为了简化说明，下面说明形成一对 N 沟道型薄膜晶体管 and P 沟道型薄膜晶体管的情况。通常，一个单元包括形成于单个玻璃衬底上的几百个以上的 N 沟道型薄膜晶体管和 P 沟道型薄膜晶体管。

在得到图 8（A）所示状态后，形成构成栅极 1 和 2 的铝膜 36，如图 8
5（B）所示。在铝膜中掺入了 0.2wt%浓度的钪，用以抑制小丘和晶须的产生。铝膜可以利用如溅射法和电子束蒸发淀积法形成。

小丘和晶须是铝的不正常生长所致的脊骨状或针状突起。小丘和晶须会引起相邻布线或相间布线间的短路和串线。

也可以用其它可阳极氧化的金属如钽代替铝膜。

10 在形成了铝膜 36 后，用铝膜 36 作阳极，在电解液中进行阳极氧化，形成薄且致密的阳极氧化膜 37。

在本实施例中，用由氨中和的含 3%酒石酸的 1,2-亚乙基二醇作电解液。利用本阳极氧化法可以得到致密的阳极氧化膜。通过所加电压可以控制膜厚。

15 在本实施例中，阳极氧化 37 的厚度为约 100 埃。阳极氧化膜 37 可以增强在以后步骤形成的光刻胶掩模的粘附性。于是得到图 8（B）所示状态。

然后，形成光刻胶掩模 38 和 39。利用光刻胶掩模 38 和 39，使铝膜 36 和形成于铝膜之上的阳极氧化膜 37 构图，形成图形 40 和 41（图 8（C））。

20 然后，用 3%草酸溶液作电解液，用保留的铝膜图形 40 和 41 作阳极，进行阳极氧化。

在阳极氧化步骤中，只在保留的铝膜图形 40 和 41 的侧面上选择地进行阳极氧化。这是因为致密的阳极氧化膜及光刻胶掩模 38 和 39 仍存在于铝膜图形 40 和 41 的上表面上。

25 通过本阳极氧化步骤，形成了多孔阳极氧化膜 42 和 43。其厚度可以是约几百微米。

本实施例中，累积阳极氧化的距离为 7000 埃，这相当于膜厚。以后将形成的低浓度杂质区的长度取决于该累积阳极氧化的距离。由经验知，多孔阳极氧化膜 42 和 43 的生长距离最好在 6000 - 8000 埃范围内。于是便得到图 8（D）所示状态。

30 此时形成栅极 1 和 2。在得到了图 8（D）所示状态后，除去光刻胶掩模

38 和 39。

用由氨中和的含 3 % 酒石酸的 1,2 - 亚乙基二醇作电解液, 再进行阳极氧化。在该步, 电解液渗透到多孔阳极氧化膜 42 和 43 中。结果获得示于图 8 (E) 的致密阳极化膜 44 和 45。

5 致密阳极氧化膜 44 和 45 的厚度在 500 - 4000 埃范围内。改变加电压的时间可以控制该膜的厚度。先前形成的致密阳极氧化膜 37 的保留部分与阳极氧化膜 44 和 45 构成一体。

参见图 8 (E), 将 P (磷) 作为形成 N 型导电结构的杂质离子掺入整个表面。

10 本次掺杂的剂量是 $0.2-5 \times 10^{15}/\text{cm}^2$, 最好是 $1-2 \times 10^{15}/\text{cm}^2$ 。掺杂方法可以是等离子掺杂或离子掺杂。

图 8 (E) 所示步骤的结果是, 形成了重注入 P 离子的区 46、47、48 和 49。

此后, 用混有铝的酸除去多孔阳极氧化膜 42 和 43。此时, 刚好在阳极氧化膜 42 和 43 之下的有源层区基本上是本征的, 这是因为没有离子注入其中。

15 然后, 形成光刻胶掩模 50, 覆盖构成右侧的 P 沟道薄膜晶体管的部分。于是便得到了图 9 (A) 所示状态。

在得到了图 9 (A) 所示状态后, 如图 9 (B) 所示再注入 P 离子。P 离子的注入是以低剂量 $0.1-5 \times 10^{14}/\text{cm}^2$ 进行的, 但剂量最好为 $0.3-1 \times 10^{14}/\text{cm}^2$ 。

20 即, 控制示于图 9 (B) 的步骤中 P 离子注入的剂量, 使之低于示于图 8 (E) 的步骤的注入剂量。

这样, 轻掺杂区 52 和 54 便变成低浓度杂质区。区 51 和 55 为以较高浓度注入磷离子的高浓度杂质区。

进行了该步骤, 区 51 变成 N 沟道型薄膜晶体管的源区。区 52 和 54 为低浓度杂质区, 区 55 为漏区。区 53 基本上是本征沟道形成区。低浓度杂质区 54 为普通已知的 LDD (轻掺杂漏) 区。

尽管图中未特别示出, 但由阳极氧化膜 44 掩蔽离子注入的区存在于沟道形成区 53 及低浓度杂质区 52 和 54 之间。该区标为偏移栅区, 且延伸相当于阳极氧化膜 44 膜厚的距离。

30 偏移栅区基本为本征的, 因为没有离子注入其中, 但因为其上没加栅电

压，它不构成沟道。这样，它用作减小电场强度和抑制退化的电阻器。然而，在其距离（偏移栅区宽度）短时，它不能用作有效的偏移栅区。而且，没有明显区分有效作用极限的界线。

5 然后，除去光刻胶掩模 50，形成覆盖图 9（C）中左边的 N 沟道型薄膜晶体管的光刻胶掩模 56。

参见图 9（C），注入 B（硼）离子作为形成 P 型导电的杂质。本实施例中 B 离子的剂量约为 $0.2-10 \times 10^{15}/\text{cm}^2$ ，最好为 $1-2 \times 10^{15}/\text{cm}^2$ 。图 9（C）中 B 离子的剂量高于图 8（E）中的 P 离子剂量。

10 在本步骤形成的区 57 和 61 含形成 N 型或 P 型导电的杂质，但实际上它们只是作接触盘（此后称接触盘）用于与引出电极接触。更具体地，与在左边的 N 型薄膜晶体管不同，区 57 和 61 显然与源/漏有区别。

本发明者定义区 58 和区 60 分别为 P 沟道薄膜晶体管的源区和漏区。

15 区 58 和 60 是只将 B 离子注入基本是本征区形成的。因此，因为除 B 离子外没有其它离子存在，所以容易控制杂质浓度，实现很好的自对准 PI 结。而且，可以将由离子注入引起的结晶度变差抑制在较低水平。

利用阳极氧化膜 45 能形成偏移栅区。然而，由经验可知，P 沟道型薄膜晶体管几乎不退化。因此，不必特别提供偏移栅区。

20 以此方式形成 P 沟道型薄膜晶体管的源区 58 和漏区 60。因区 59 中没有特别注入杂质，因而变成沟道形成区。与上述一样，形成接触盘 57 和 61，分别从源区 58 和漏区 60 引出电流。

完成了图 9（C）所示步骤后，除去光刻胶掩模 56，实现图 9（D）所示状态。然后用激光照射，激活注入的杂质，并对注入杂质离子的区退火。

25 于是，激光照射对所示的 N 沟道薄膜晶体管的一对源/漏区 51 和 55 及 P 沟道薄膜晶体管的一对源/漏区 58 和 60 产生作用，这些区之间结晶性不存在很大差异。

因为 P 沟道薄膜晶体管的源/漏区 58 和 60 没有在离子注入时受很大损伤，所以这两区之间的结晶性也不存大很大差异。

30 所以在图 9（D）所示状态对两薄膜晶体管的源/漏区进行激光照射退火时，能修正退火效果间的差异。即，能够修正 N 和 P 沟道薄膜晶体管特性上的差异。

实现图 9 (D) 所示状态后, 形成 4000 埃厚的层间绝缘膜 62 , 如图 10 (A) 所示。层间绝缘膜 62 可以是氧化硅膜、氧氮化硅膜或氮化硅膜。而且, 还可以是多层结构。可以利用等离子 CVD 或热 CVD 形成该硅化物膜。

然后, 在形成了接触孔后, 形成 N 沟道薄膜晶体管 (NTFT) 的源极 63 和漏极 64 。还同时形成 P 沟道薄膜晶体管 (PTFT) 的源极 65 和漏极 66 (图 10 (B)) 。

此后, 进行构图, 使 N 沟道薄膜晶体管的漏极 64 可以与 P 沟道薄膜晶体管的漏极 66 连接。进一步连接两 TFT 的栅极, 从而完成 CMOS 结构。

本实施例的 CMOS 型薄膜电路可以用于有源矩阵型液晶显示器件和有源矩阵型 EL 显示器件。

在图 8 (E)、9 (B) 和 9 (C) 所示的杂质注入步骤中, 重要的是用构成栅绝缘膜的氧化硅膜 35 覆盖有源层。

在这种状态下注入杂质离子, 便可以抑制有源层的表面粗糙度和污染。这对于提高产生率和器件的可靠性是极为有利的。

15 实施例 7

本实施例是实施例 1 中所述的结晶硅膜形成于硅晶片上的实例。必须在硅晶片的表面上提供绝缘层, 通常该层为热氧化层。

一般在 700 - 1300 °C 的温度范围内进行热处理, 处理的时间取决于所要求的氧化膜的厚度。

20 硅晶片的热氧化一般是在 O_2 、 $O_2 - H_2O$ 、 H_2O 或燃烧过的 $O_2 - H_2$ 气氛中进行的。在加入了如 HCl 或 Cl_2 等卤素的气氛中氧化也已被广泛实际应用。

硅晶片是如 IC 等半导体器件所不可缺少的一种衬底。目前已研制出了在晶片上形成各种半导体元件的各种技术。

25 利用本实施例, 把结晶性与单晶一样好的结晶硅膜与利用硅晶片的常规技术相结合, 可以进一步扩大结晶硅膜的应用范围。

实施例 8

本实施例是实施例 7 的一种特殊情况, 其中利用根据本发明的结晶硅膜的 TFT 形成于 IC 上, 该 IC 正在硅晶片上形成。图 11 (A) - 11 (D) 概括地示出了制造工艺。

30 图 11 (A) 示出了通过普通工艺形成于硅晶片上的 MOS - FET。其中包

括硅衬底 71 及绝缘膜 72 和 73，这些绝缘膜一般是氧化膜，用于使各元件间相互隔离。在将杂质离子注入硅衬底 71 使之导电后，通过扩散工艺形成源区 74 和漏区 75。所以，在硅衬底 71 是 P 型时，注入使之成为 N 型导电的杂质，即磷。相反，在硅衬底是 N 型时，注入使之成为 P 型导电的杂质，即硼。

5 区 76 为沟道形成区。在该区中，通过控制在离子注入后的扩散工艺中形成的部分氧化膜的厚度，使之覆盖硅表面，该氧化膜可以作栅绝缘膜。用单一导电类型的多晶硅膜作栅极 77。

用如不与源极 79 和漏极 80 电短路的结构中的氧化硅膜之类的绝缘膜 78 覆盖栅极 77。（图 11（A））。

10 在实现了图 11（A）所示状态后，形成层间绝缘膜 81。氧化硅膜、氮化硅膜等皆可用作层间绝缘膜。在形成层间绝缘膜 81 后，形成接触孔，形成到漏极的引出布线 82（图 11（B））。

然后，在实现了图 11（B）所示状态后，进行抛光。也就是说利用 CMP（化学机械抛光）技术使暴露的表面平面化。这样使层间绝缘膜 81 平面化，
15 除去引出布线 82 的突出部分。

在图 11（C）中，平面化的表面 84 形成于平面化的层间绝缘膜 83 上。再也观察不到引出布线 85 的突出部分，并形成引出布线 86 与之互连。

此后，形成层间绝缘膜 87。本发明可应用于层间绝缘膜 87。也即，在层间绝缘膜 87 上形成利用单畴区作有源层的薄膜晶体管。

20 首先，根据实施例 1，利用单畴区形成有源 88。然后，形成栅绝缘膜 89，再形成栅极 90。然后，注入使有源层为单一导电类型的杂质。

在杂质注入后，形成侧壁 91，以便在以后步骤形成低浓度杂质区。侧壁 91 的形成方法如下。

25 利用氧化硅膜等，形成覆盖栅极 90 的绝缘膜（图中未示出），其厚度不小于栅极 90 的厚度。然后，进行各向异性干腐蚀，除去这样淀积的绝缘膜。于是绝缘膜便只留在栅极 90 的侧面上，形成侧壁 91。

此时，再进行杂质注入。第二次注入杂质的区变成源区和漏区，被侧壁 91 掩蔽的区构成含低于源区和漏区杂质浓度的杂质区。进行热处理或用激光照射，将这样形成的杂质区激活。

30 以上述方式，在构成有源层后，形成氧化硅膜或氮化硅膜作层间绝缘膜

92。然后，在形成接触孔后，又形成源极 93 和漏极 94。

如本实施例所述，将本发明应用于 IC，可以实现如图 11（D）所示的三维结构的集成电路。因为根据本发明形成于 IC 上面的 TFT 具有与形成于单晶上的 TFT 一样好的性能，所以可以毫无损失地保持 IC 原有的性能，这样便可以容易地生产高集成度的集成电路。

实施例 9

本实施例是将本发明制造的 TFT 应用于 DRAM（动态随机存取存储器）中的实例。下面结合图 12（A）和 12（B）对此加以说明。

DRAM 是把将要记录的信息作为一个电荷存储于电容中的存储器。一个电荷形式的信息在与电容串联的 TFT 的控制下输入输出。包括构成 DRAM 单个存储单元的 TFT 和电容的电路示于图 12（A）中。

在通过字线 1201 提供栅信号时，TFT1203 设定为导通状态。此时，电容 1204 从位线 1202 侧充电以写入信息，或充电的电容放电以读出信息。

图 12（B）示出了 DRAM 的剖面结构。基体 1205 是由石英或硅衬底制造的。如果用硅衬底，则构成称作 SOI 结构。

在基体 1205 上形成氧化硅膜 1206 作基底膜，应用本发明在其上形成 TFT。如果基体 1205 是硅衬底，则可以用热氧化膜作基底膜 1206。还形成由根据实施例 1 形成的单畴区构成的有源层 1207。

有源层 1207 由栅绝缘膜 1208 覆盖着，其上形成有栅极 1209。在其上叠置了层间绝缘膜 1210 后，形成源极 1211。位线 1202 和电极 1212 与源极 1211 同时形成。并形成包括绝缘膜有保护膜 1213。

电极 1212 保持着固定电动势，从而在电极 1212 和位于电极 1212 下的有源层的漏区之间形成电容 1214。也即，存储元件通过写入或读出由 TFT 在电容中积累的电荷进行工作。

DRAM 的特征在于，单个存储器可以由极少的元件即 TFT 和电容构成。所以用于高集成度地构成大规模存储器。而且，因为可以将其价格控制在很低水平，所以可以大量应用之。

例如，在利用本发明在硅衬底上形成 SOI 结构时，因为结面积小，所以可以使 TFT 的漏电流最小。这可以大大加长数据记忆延续时间。

另外，形成于 SOI 衬底上的 DRAM 单元还有一个特征，即因为能将电容值

设定的很低，所以它能在低电压下工作。

实施例 10

本实施例是在 SRAM（静态随机存取存储）器中使用由本发明制造的 TFT 的实例。对此的说明见图 13（A）和 13（B）。

5 SRAM 是一种存储器，它利用如存储元件的触发器等双稳态电路，根据双稳态即双稳态电路的导通 - 截止或截止 - 导通记录二元信息值（0 或 1）。这种存储器的优点是，只要加电能它便能保持记忆。

存储器电路由 N - MOS 或 C - MOS 构成。示于图 13（A）的 SRAM 是一种包括作无源负载元件的大电阻的电路。

10 在存储器中形成有字线 1301 和位线 1302。负载 1303 由大电阻构成。两结驱动晶体管 1304 和两对存取晶体管 1305 构成了 SRAM。

图 13（B）示出了 TFT 的剖面结构。衬底 1306 为石英衬底或硅衬底。氧化硅膜 1307 形成于衬底 1306 上作基底膜，利用本发明将 TFT 形成于其上。还形成由根据实施例 1 形成的单畴区构成的有源层 1308。

15 有源层 1308 由栅绝缘膜 1309 覆盖着，其上形成有栅极 1310。在其上叠置了层间绝缘膜 1311 后，形成源极 1312。位线 1302 与漏极 1313 与源极 1312 同时形成。

在所得结构上再形成层间绝缘膜 1314，并形成多晶硅膜 1315 作高阻负载。并形成包括绝缘膜的保护膜。

20 上述构成的 SRAM 能高速工作，可靠性高，而且能容易地嵌入系统。

实施例 11

本实施例是利用实施例 3 的半导体器件和实施例 6 的 CMOS 结构在同一基体上集成有源矩阵区和驱动有源矩阵区的外围电路的实例。

25 一种构成源有矩阵型集成液晶显示器件的基本构成如下。更具体地，在有源矩阵区中，给按矩阵设置的每个像素提供至少一个用于开关的薄膜晶体管，在有源矩阵区的外围中有驱动有源矩阵区的外围电路。这些电路全部集成于单个玻璃衬底上（或石英衬底或硅衬底）。

通过将本发明应用于上述构成，便可以由具有与形成于单晶上的 MOS - FET 同样性能的薄膜晶体管构成有源矩阵区和外围电路。

30 也就是说，有源矩阵区的像素 TFT 由图 4（E）所示的薄膜晶体管构成，

而外围电路由示于图 8 - 10 的 MOS 结构构成。

因为存储在像素电极中的电荷必须保持一定时间，所以要求尽可能的低地抑制有源阵区的薄膜晶体管的截止电流值。

因为根据本发明的薄膜晶体管包括由单畴区构成的有源层，所以基本上没有构成截止电流优先流过的通道（电流通路）的晶界。因此，能提供小截止电流的薄膜晶体管。

另一方面，CMOS 电路已广泛用于外围驱动电路。为了实现高性能 CMOS 电路，构成 CMOS 电路的 N 沟道型和 P 沟道型晶体管的特性必须尽可能的一致。

在实施例 6 中参照图 8 - 10 所述的 CMOS 电路最适于实现这种目的。

利用包括具有最佳特性的电路便可以这样形成集成液晶显示器件。

实施例 12

本实施例是与实施例 3 相似的实例，只是栅绝缘膜在不同的步骤中形成。

首先，与实施例 1 中所述相同的工艺形成包括单畴区的薄膜半导体，只选择地利用单畴区形成半导体器件的有源层。

然后，利用以 CVD 或 PVD 工艺为代表的汽相淀积工艺形成厚 200 - 1500 埃（本实施例中为 800 埃）的绝缘膜（本实施例中为氧化硅膜），该膜含硅作为其主要成分，以此覆盖有源层。该膜的厚度取决于最终耐受的绝缘电压。也可以用氮化硅膜或氮化硅膜代替氧化硅膜。

在形成了氧化硅膜后，在含卤素的气氛中进行热处理。热处理的主要目的是通过吸杂除去残留在有源层内的金属残留物，例如镍。热处理的温度可以在 600 - 1100 °C 范围内，但为了充分吸杂，一般在超过 700 °C 的温度下进行热处理（最好在 800 - 1000 °C 范围内）。

在用玻璃作衬底时，考虑到衬底的耐热性，必须在 600 - 650 °C 温度范围内进行上述热处理。在用高耐热性材料例如石英作衬底时，加热温度的上限可以升高到约 1100 °C（最好为 1000 °C）。

在本实施例中，在加入了 0.5-10%（本实施例中为 3%）氯化氢（HCl）的氧气气氛中对石英衬底进行热处理。如果 HCl 的浓度高于上述范围，则结晶硅膜的表面会变粗糙。在本实施例中，在 950 °C 的温度下，热处理 0.5 小时。

为了制备含卤素的气氛，应在氧气气氛中加入选自自由 HCl、HF、HBr、Cl₂、NF₃、F₂、和 Br₂ 组成的材料组中的至少一种或多种。

上述步骤的结果是，卤素的吸杂作用影响了金属元素，吸杂使有源层中的镍元素浓度降低到了 1×10^{17} 原子/cm³ 或更低（较好为 1×10^{16} 原子/cm³ 或更低，最好为在自旋密度或更低）。上述浓度是由 SIMS（二次离子质谱仪）观察到的值。

- 5 进行热氧化反应，由此在有源层和氧化硅膜的界面处形成约 200 埃厚的热氧化膜。将最终有源层的膜厚设定在 200 - 300 埃范围（一般为 250 埃）内，便可以有效地降低截止电流。

在本实施例中，在含卤素的气氛中的上述热处理之后，还要在氮气气氛中，在 950 °C 下，进行 1 小时附加热处理。以此方式，提高热氧化膜和含硅的绝缘膜的膜质量。

相信镍会在构成有源层的结晶硅膜的晶界分凝。于是，因除去镍而产生了大量悬空键。大量悬空键通过 950 °C 的热处理而复合，形成俘获密度减小的晶界。

- 15 在含卤素气氛中进行热处理，结果是在靠近有源层和栅绝缘膜间界面处，残留有高浓度的卤素。根据 SIMS 的结果，残留卤素的浓度为 1×10^{19} 原子/cm³ - 1×10^{20} 原子/cm³。

上述形成于有源层和氧化硅膜间界面处的热氧化膜与上述氧化硅膜一起构成栅绝缘膜。因为有源层界面处的缺陷数量、点阵间硅原子数减少，所以有源层和栅绝缘膜间的界面态极佳。

- 20 如上所述，根据本实施例，通过进行热处理，可以降低如镍等金属元素的浓度。从提高半导体器件可靠性观点出发，对于半导体器件来说非常重要是，减少如镍等金属元素的浓度。改善有源层的结晶态，可以形成界面态极佳的栅绝缘膜。

如上所述，可以获得电特性极佳、可靠高的半导体器件。

25 实施例 13

本实施例是改善有源层和栅绝缘膜间界面态的实例。在用玻璃衬底时本技术特别有效。

- 30 首先，用与实施例 1 中所述相同的工艺形成包括单畴区的薄膜半导体，只选择地利用单畴区形成半导体器件的有源层。然后，利用 CVD 或 PVD 工艺形成厚 200 - 1500 埃的氧化硅膜。

在 500 - 700 °C (一般为 640 - 659 °C) 温度范围内进行热处理。设置这样的温度范围目的是能形成热氧化膜, 而且玻璃衬底不发生任何形变或翘曲。热处理可以在只含氧的气氛中或在含卤素的气氛中进行。也可以在含水蒸汽的湿气氛中进行。

5 在本实施例的条件下进行热处理时, 热处理大约 0.5-2 小时, 可以形成薄于几十埃例如 10 - 90 埃的热氧化膜。在膜厚达到饱和值后, 便不再进行热氧化膜的生长。

 根据本发明的认识, 固定电荷、缺陷密度等集中在很靠近有源层和栅绝缘膜间界面处 (即从界面到有源层侧和栅绝缘膜侧所测长度在约 10 - 30 埃的
10 区)。因此, 不能夸大该区确定有源层和栅绝缘膜间界面态的作用。

 所以, 为了使有源层和栅绝缘膜间界面态极佳, 只需仅仅热氧化有源层的界面处宽度为 10 - 30 埃 (有源层厚度减小 10 - 30 埃, 而最新研究结果是 20 - 60 埃厚的热氧化膜) 的区, 除去固定电荷、缺陷密度等。换言之, 仅仅形成薄于约几十埃厚的热氧化膜, 便可使界面态极佳。

15 通过本实施的热氧化步骤, 便可在耐热层很差的衬底如玻璃衬底上制造性能极佳的半导体器件。

实施例 14

 本实施例是用结晶硅膜 (多晶硅膜) 作栅极的实例。下面将参照图 15 (A) - 15 (D) 进行说明。

20 参见图 15 (A), 该结构包括玻璃衬底 1501、基底膜 1502、由利用实施例 1 中所述工艺得到的单畴区构成的有源层 1503、栅绝缘膜 1504 和由单一导电类型的多晶硅膜构成的栅极 1505。

 掺入使有源层 1503 形成单一导电类型的杂质离子。以此方式, 通过杂质注入步骤形成杂质区 1506 和 1507。

25 杂质离子注入完成后, 形成 0.5-1 微米厚的氮化硅膜 1508。用低压热 CVD、等离子 CVD、和溅射法中的一种可形成该膜。也可以用氧化膜代替氮化硅膜。

 于是得到 15 (B) 所示状态。在得到 15 (B) 所示状态后, 利用深腐蚀工艺腐蚀氮化硅膜 1508, 只留下栅极 1505 侧壁上的氮化硅膜。这样留下的氮化硅膜作侧壁 1509。

30 除去除用作掩模的栅极 1505 和侧壁 1509 的区外的栅绝缘膜 1504, 从而

得到图 15 (C) 所示状态。

然后, 对图 15 (C) 所示结构注入杂质离子。在这种情况下, 掺杂剂量设定为高于先前离子注入的剂量。因为没有对刚好在侧壁 1509 下的区 1510 和 1511 进行离子注入, 所以这些区的杂质离子浓度保持不变。然而, 给暴露区 5 1512 和 15113 又重注入了杂质离子。

这样进行离子注入两次, 从而能形成含浓度低于源区 1512 和漏区 1513 的杂质的轻掺杂漏区 (LDD 区) 1510 和 1511 及源/漏区。刚好在栅极 1505 下的区是未掺杂区, 由它构成沟道形成区 1514 。

在通过上述工艺步骤得到图 15 (C) 所示状态后, 形成图中未示出的 300 埃厚的钛膜, 并使之与硅膜反应。然后, 在除去了钛膜后, 进行如灯退火等的 10 热处理, 在源区 1512 、漏区 1513 和栅极 1505 的暴露表面上形成硅化钛膜 1515 - 1517 (图 15 (D)) 。

也可以用钼膜、钨膜、钨膜等代替上述钛膜。

然后, 形成 5000 埃厚的氧化硅膜作层间绝缘 1518 , 形成源布线 1519 、 15 漏布线 1520 和栅布线 1521 。从而完成图 15 (D) 所示结构的 TFT 。

根据本实施例结构的 TFT 中, 布线通过硅化钛膜 1515 - 1517 与 TFT 相连。因此, 欧姆接触极佳。

实施例 15

这里所说半导体器件是指利用半导体工作的器件, 它包括实施例 11 所述 20 实例的有源矩阵型电光器件 (液晶显示器件、 EL 显示器件、 EC 显示器件等), 及电光器件嵌入其中的应用产品。

在本实施例中, 将参照附图对应用产品进行说明。利用本发明的半导体器 25 件包括 TV 摄像机、头戴式显示器、汽车导航系统、投影式显示器 (包括前面型和背面型) 、视频摄像机、个人计算机等。下面结合图 16 (A) - 16 (F) 进行简要说明。

图 16 (A) 示出了由主体 2001 、摄像机 2002 、图像接受机 2003 、操作开关 2004 、和显示器 2005 构成的汽车计算机。本发明应用于如显示器 2005 中或嵌入该显示器内的集成电路中。

图 16 (B) 示出了由主体 2101 、显示器 2102 、条带部分 2103 构成的头 30 戴式显示器。利用了两种较小型显示器 2102 。

图 16 (C) 示出了由主体 2201 、 显示器 2202 、 操作开关 2203 和天线 2204 构成的汽车导航系统。本发明应用于例如显示器 2202 或装入该显示器中的集成电路。显示器 2202 用作监视器，但因为它用于显示地图，其图像清晰度范围较宽。

5 图 16 (D) 是由主体 2301 、 语音输出部分 2302 、 语音输入部分 2303 、 显示器 2304 、 操作开关 2305 和天线 2306 构成的手提电话。本发明应用于例如显示器 2304 或装于该显示器中的集成电路。

图 16 (E) 示出了由主体 2401 、 显示器 2402 、 语音输入部分 2304 、 操作开关 2404 、 电池 2405 和图像接受机 2406 构成的视频摄像机。本发明应用
10 于例如显示器 2304 或装于该显示器中的集成电路。

图 16 (F) 是由主体 2501 、 光源 2502 、 反射式显示器 2503 、 光系统 (包括光束分裂器和偏振器) 2504 和荧光屏 2505 构成的前面型投影显示器。因为荧光屏 2505 用作会议用的大面积显示器，所以显示器 2503 需要高清晰度。

除上述的电光器件外，本发明还可应用于例如背面型投影显示器或如便携式终端等手提信息终端设备。如上所述，本发明的应用范围极广，本发明可应用
15 于各种合任何类型的显示介质。

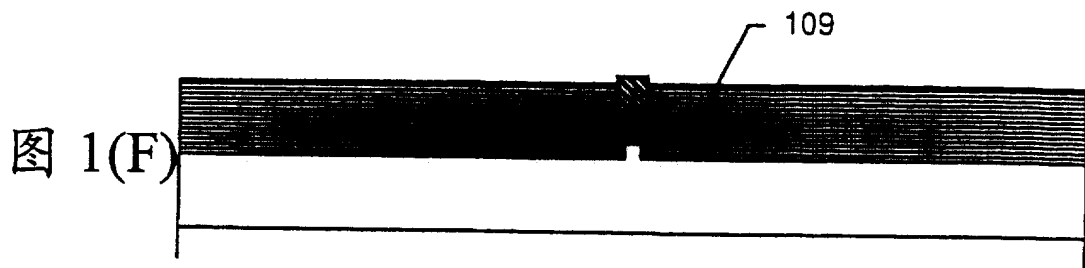
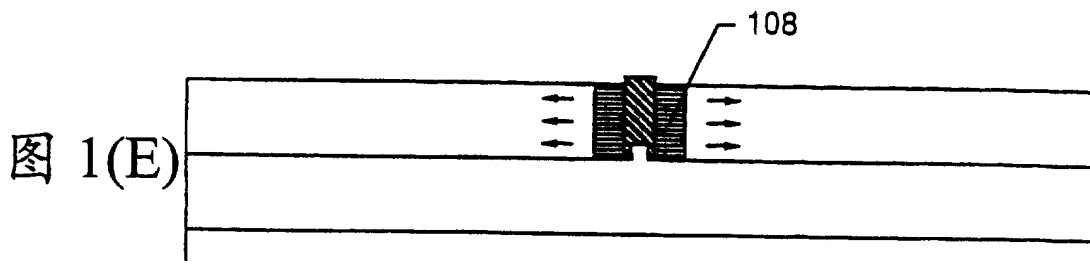
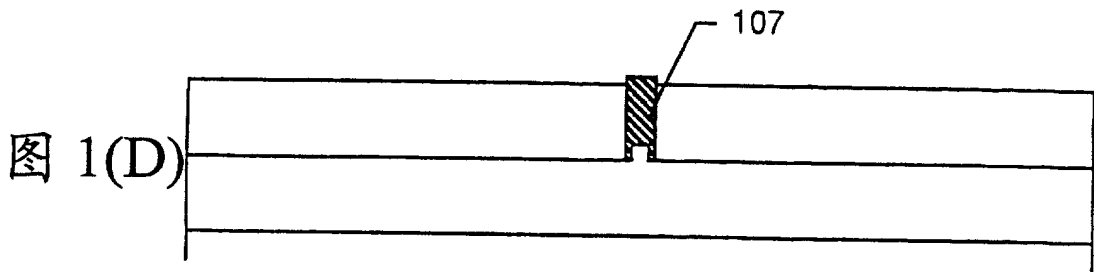
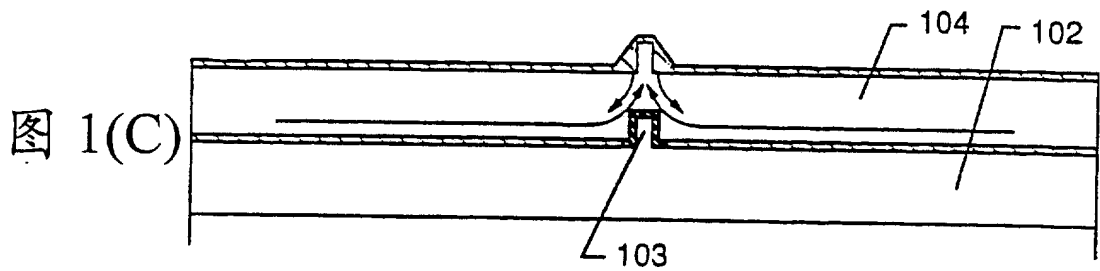
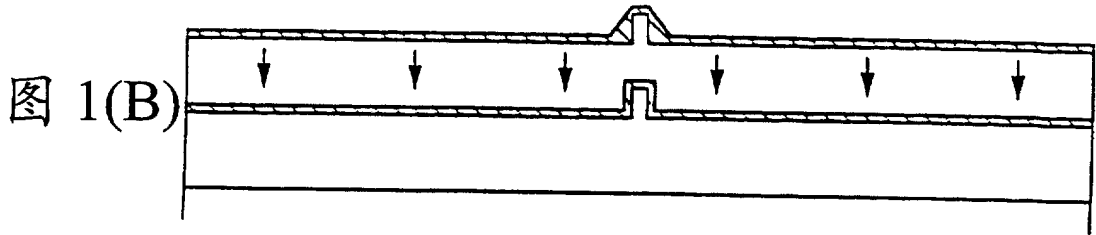
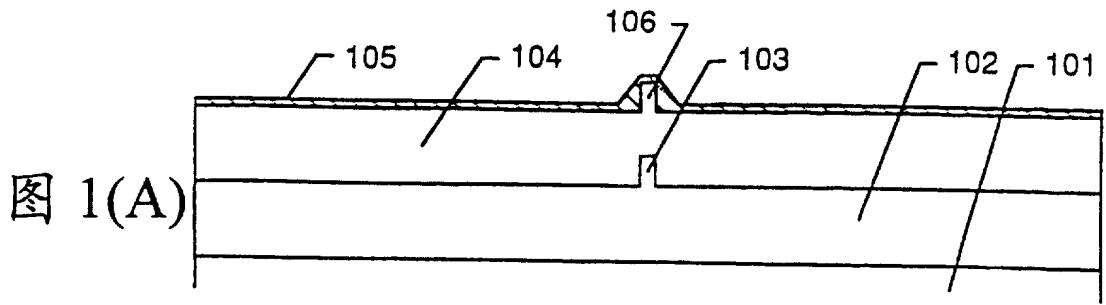
如上所述，本发明的特征在于，通过有意形成晶核点，可以控制晶粒直径。本发明还有一特征是，这样形成的较大直径的晶粒通过激光照射等可以转变成单晶。

20 本发明的效果是，可以在表面上有绝缘膜的衬底上形成被认为基本是单晶的单畴区。也就是说，利用具有与单晶一样好的高结晶度的结晶硅膜，可以构成如薄膜晶体管等半导体器件的有源层。

所以可以获得性能与已知用单晶片的集成电路相同的半导体电路。

25 尽管结合特定的实施例对本发明作了详细说明，但显然，在不脱离本发明精神实质和范围的情况下，本领域的普通技术人员可以作出各种变化和改型。

说明书附图



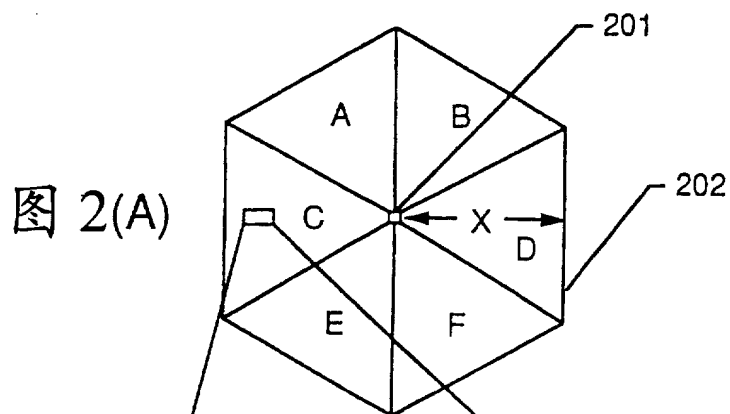
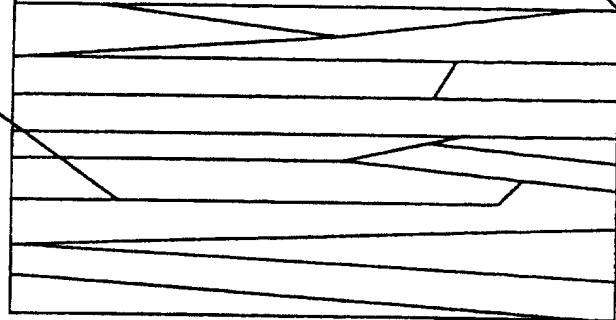


图 2(A)

203

图 2(B)

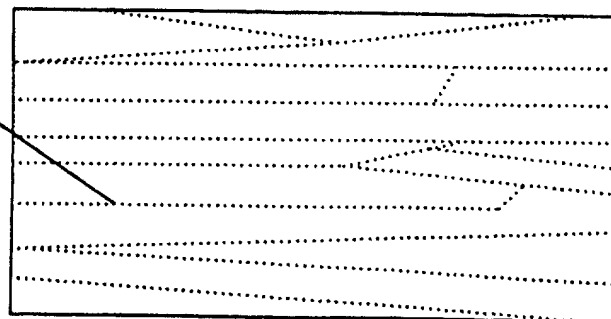


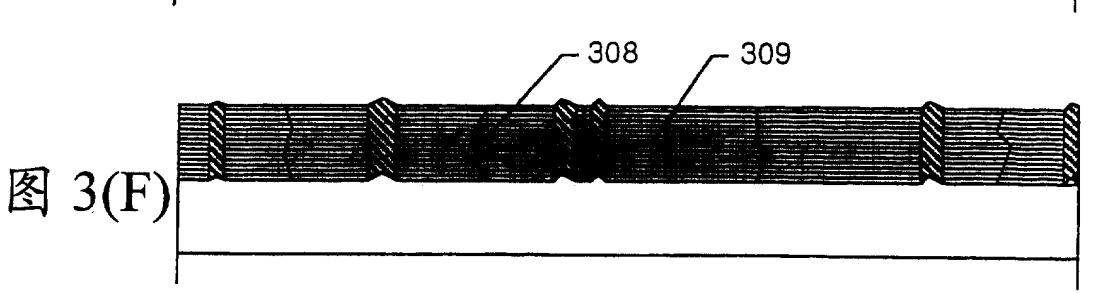
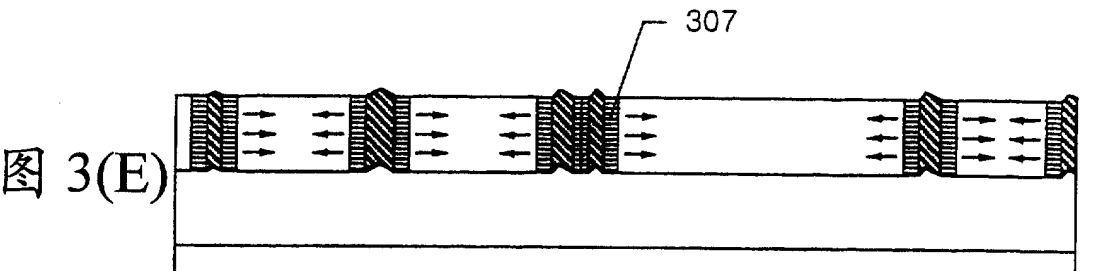
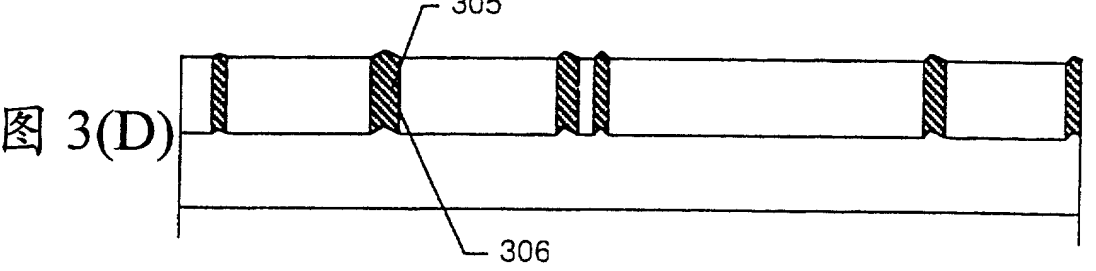
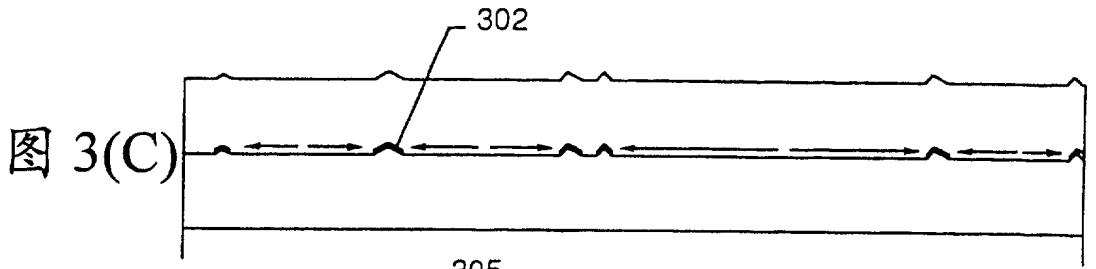
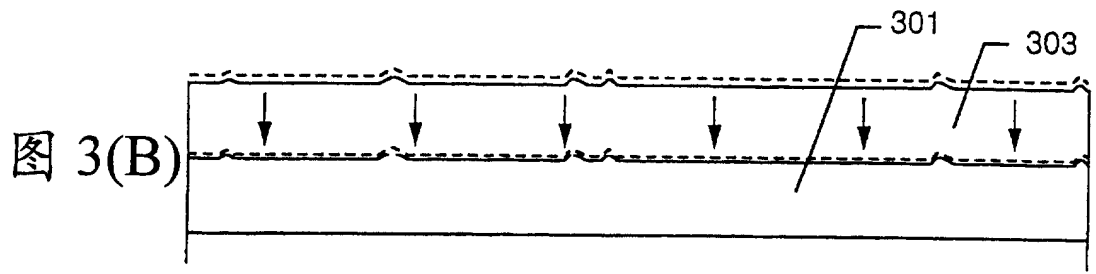
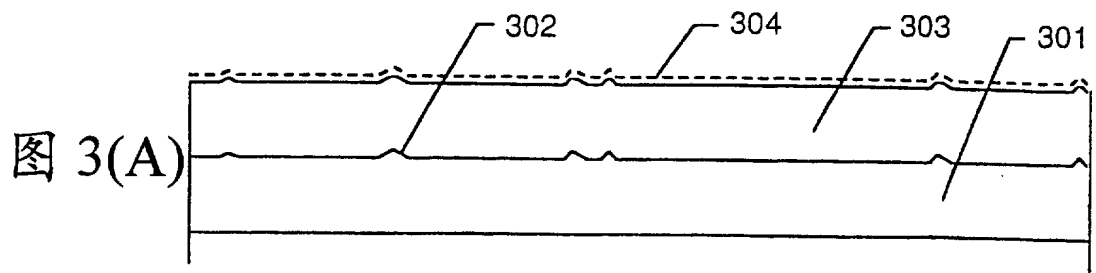
激光照射
或强光照射

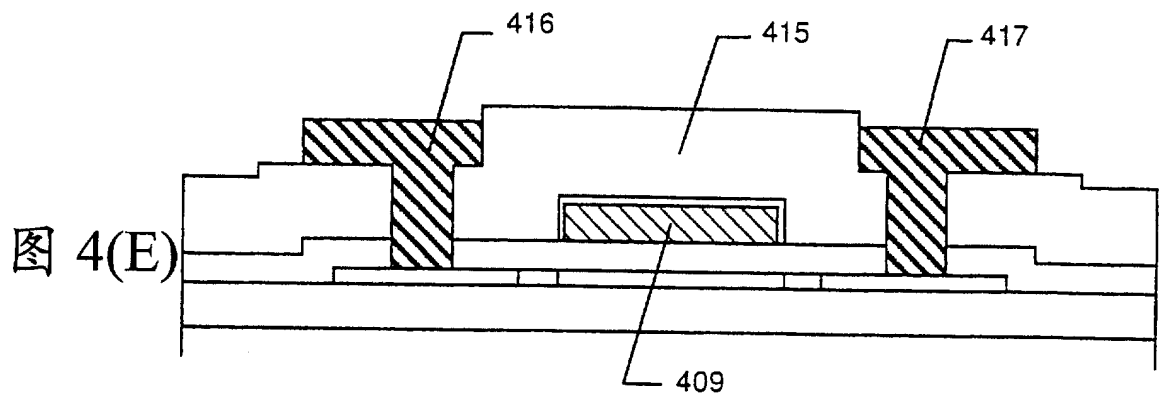
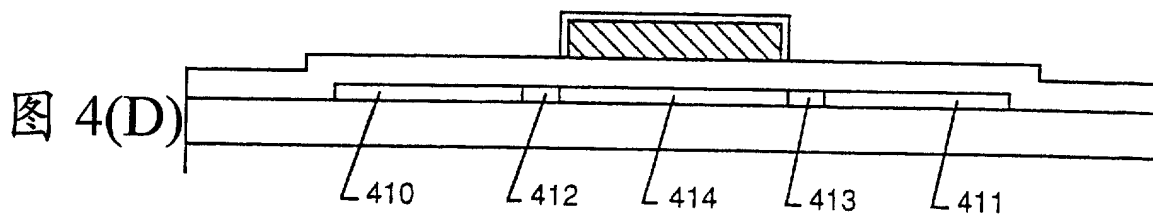
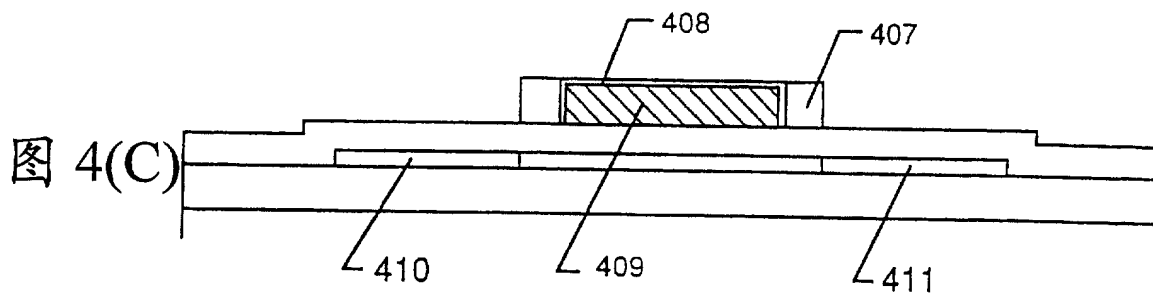
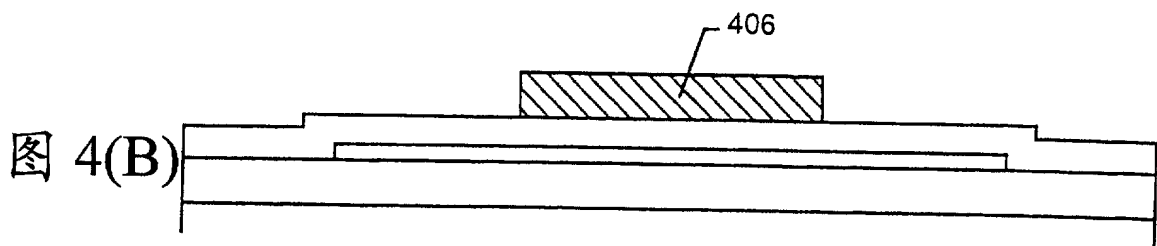
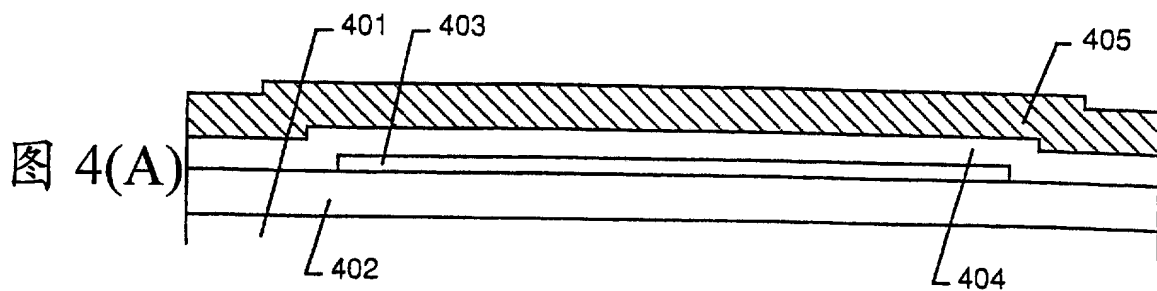


204

图 2(C)







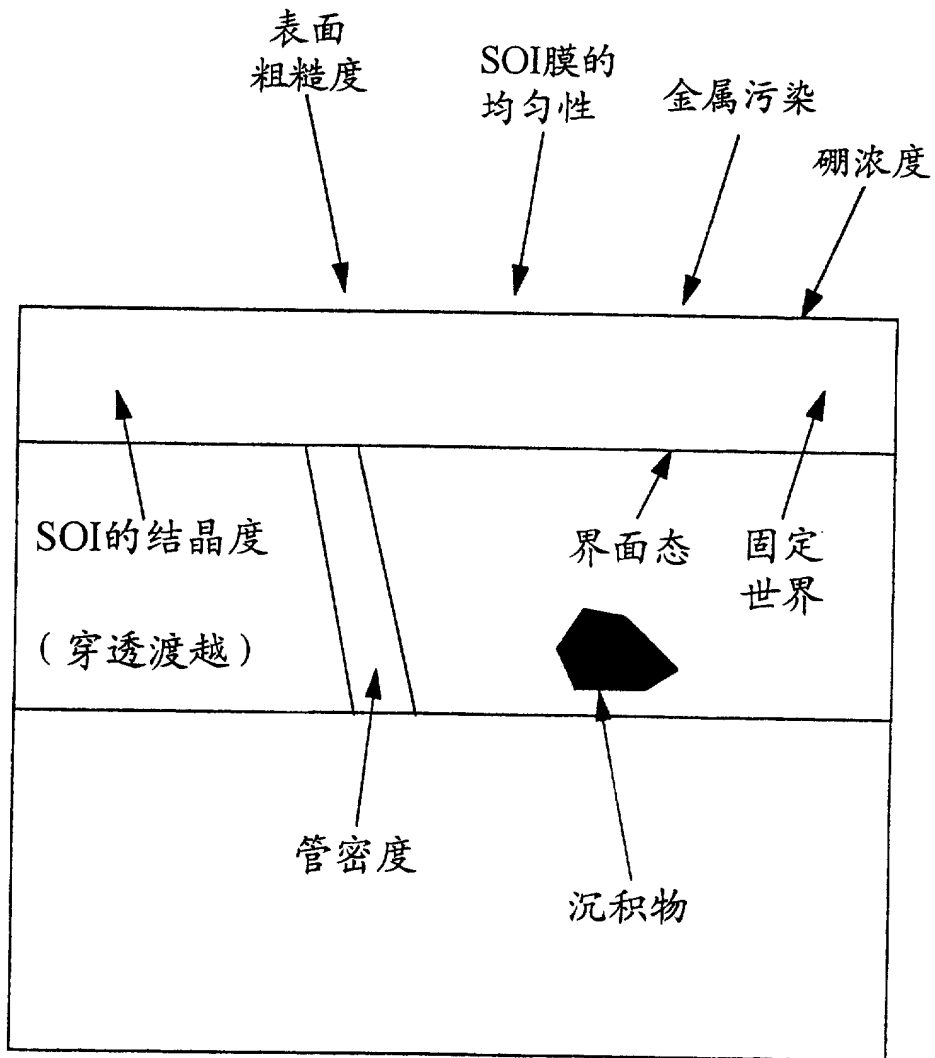


图 5

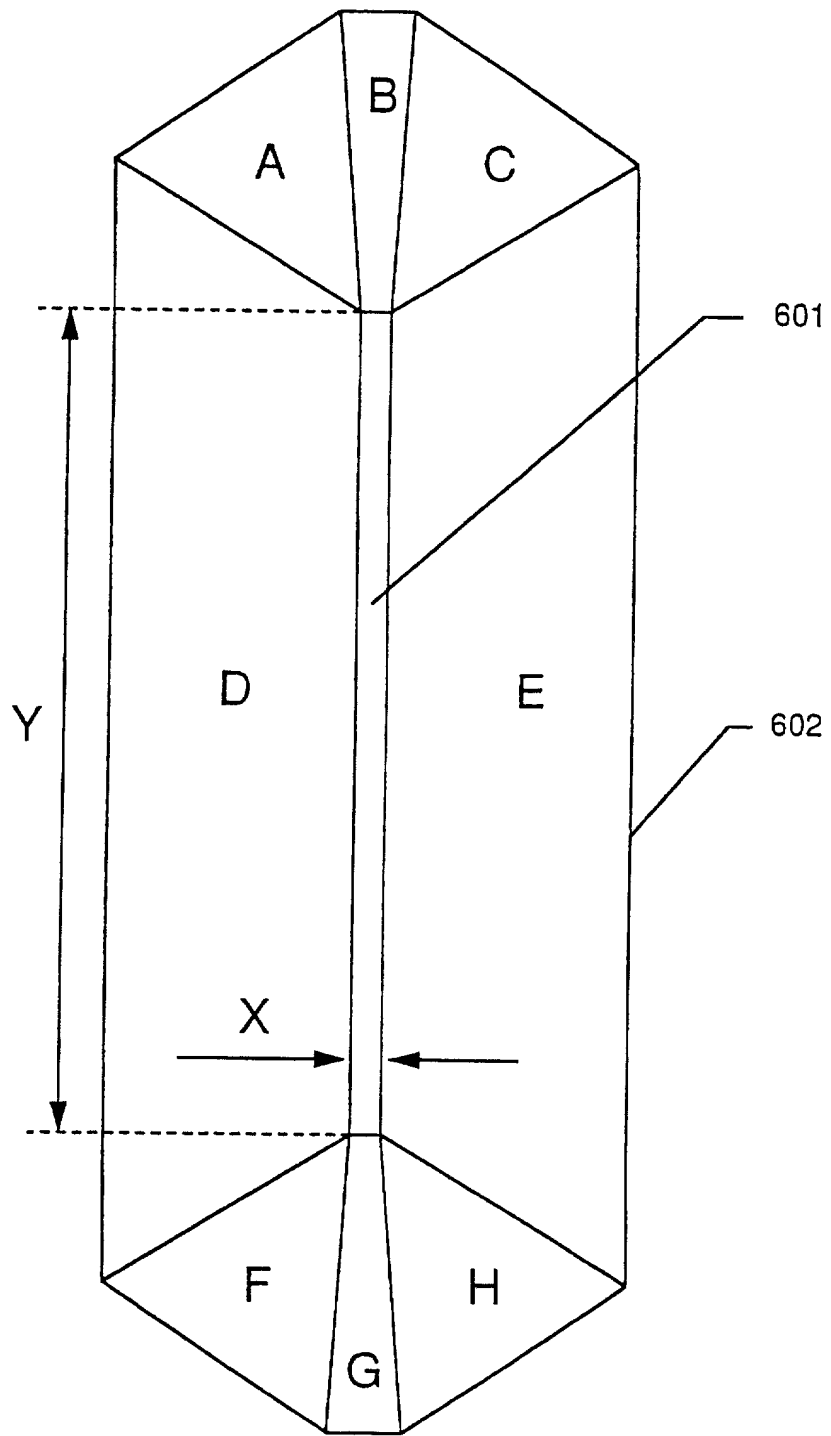


图 6

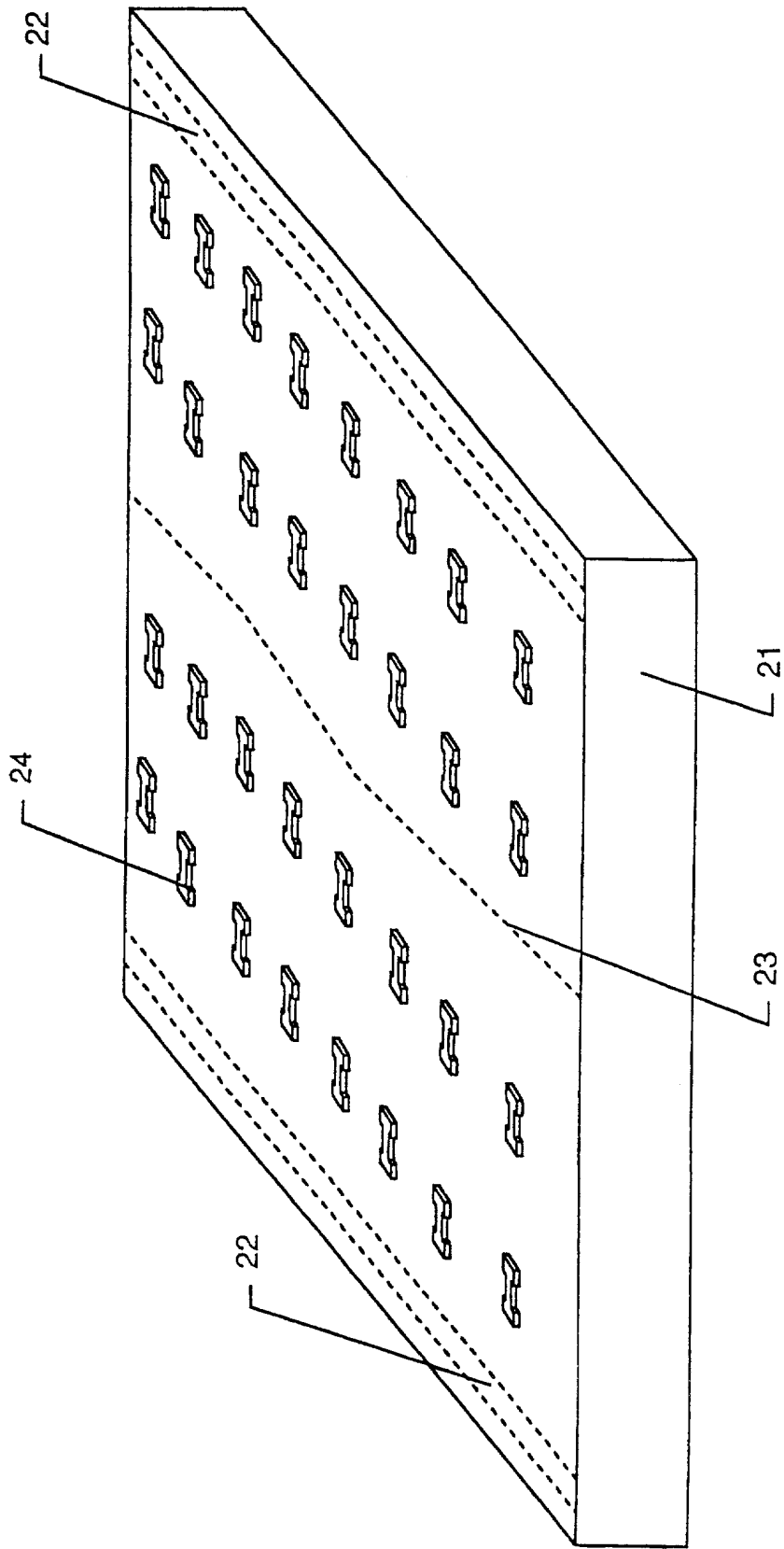
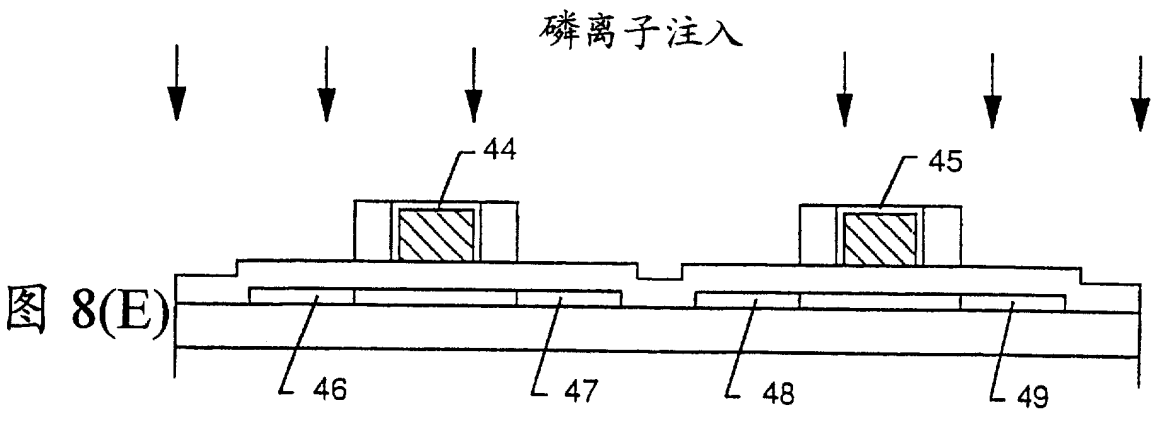
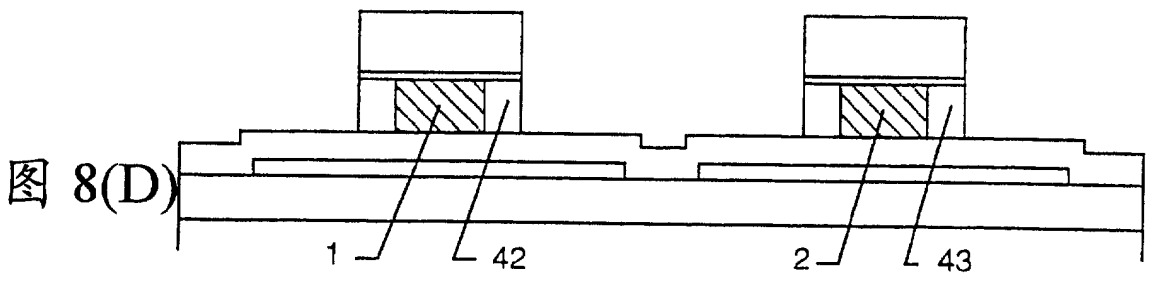
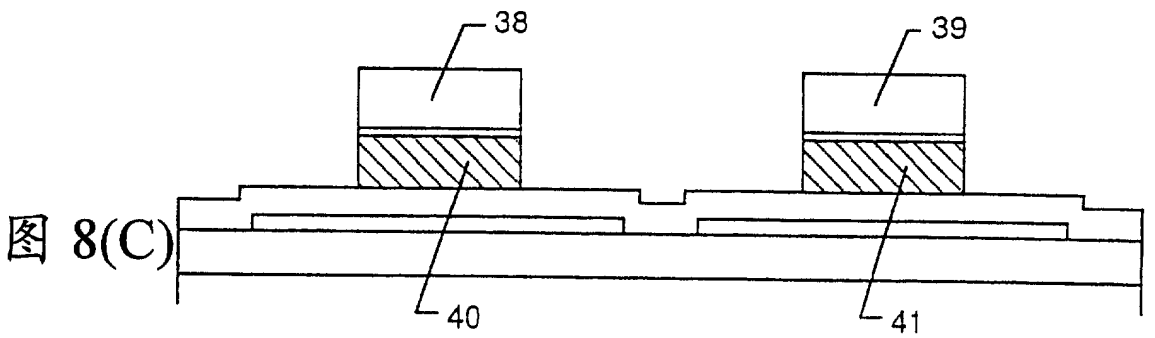
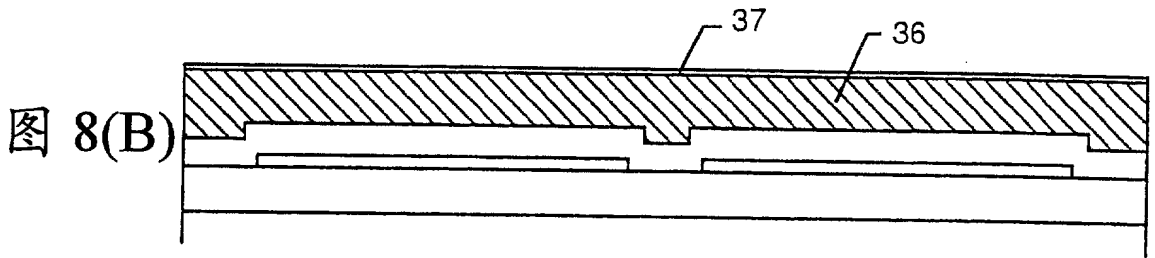
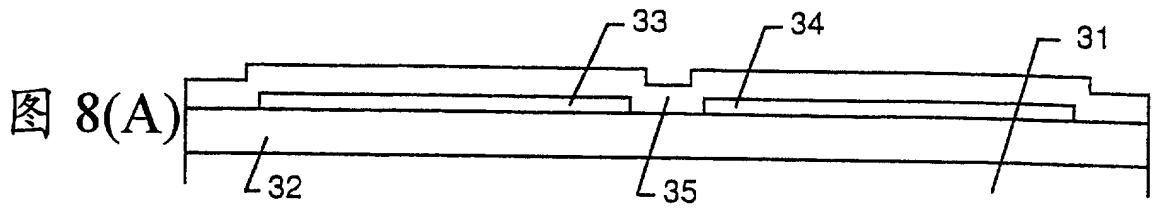
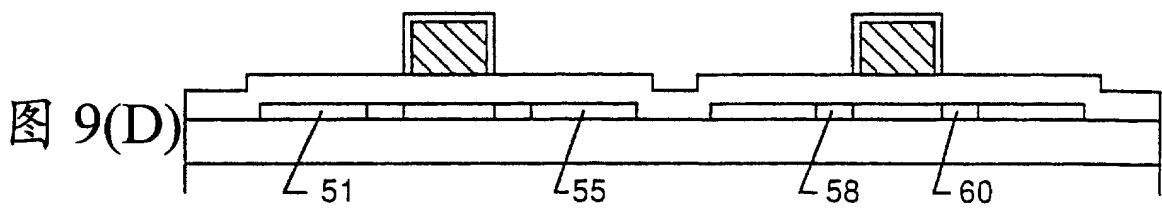
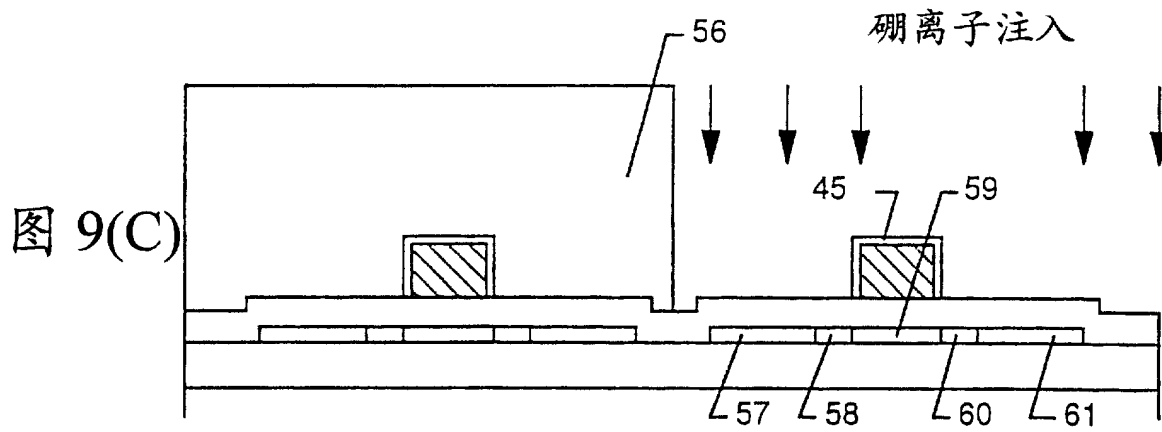
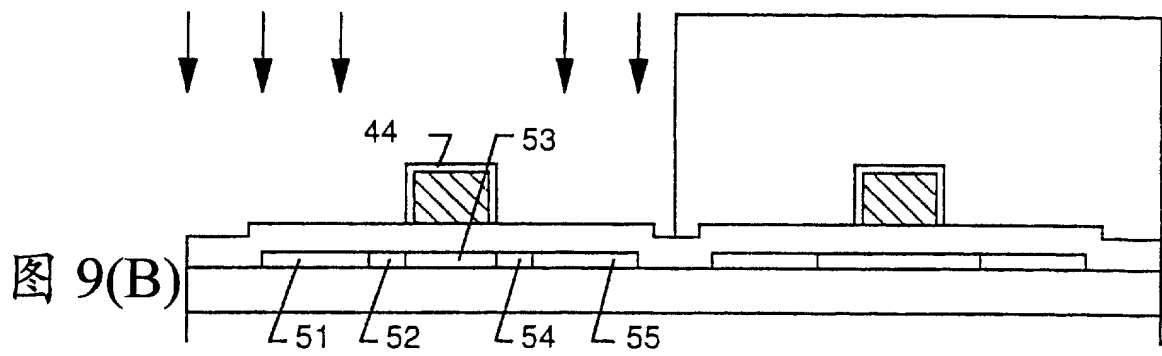
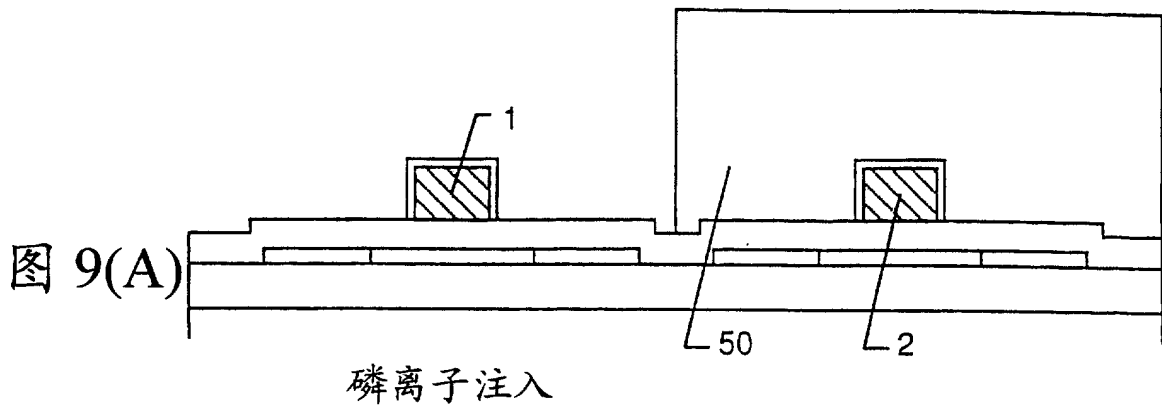
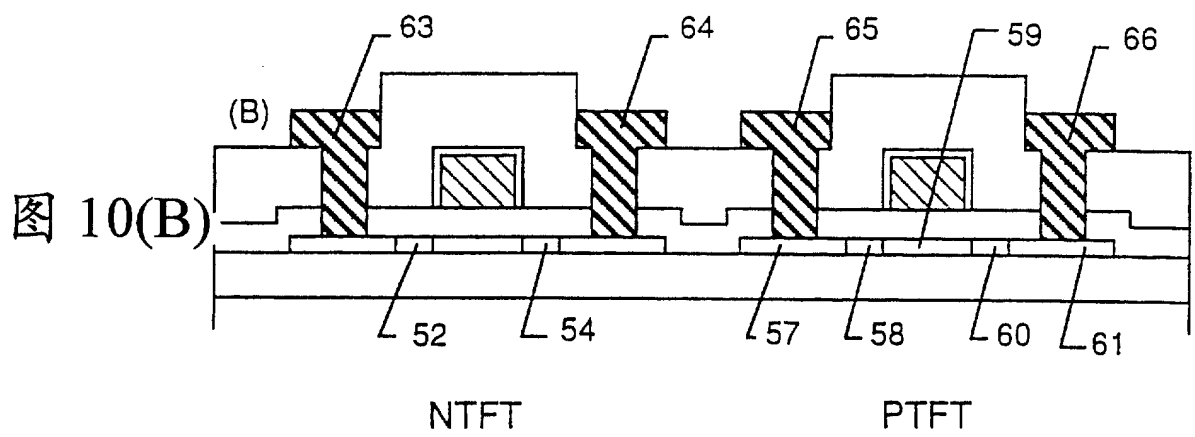
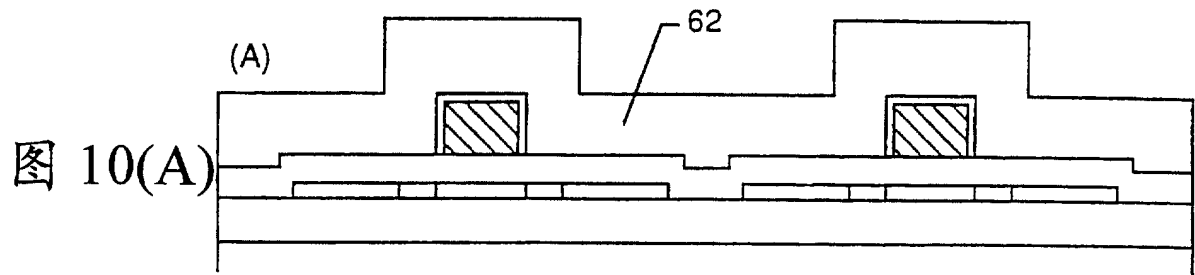


图 7







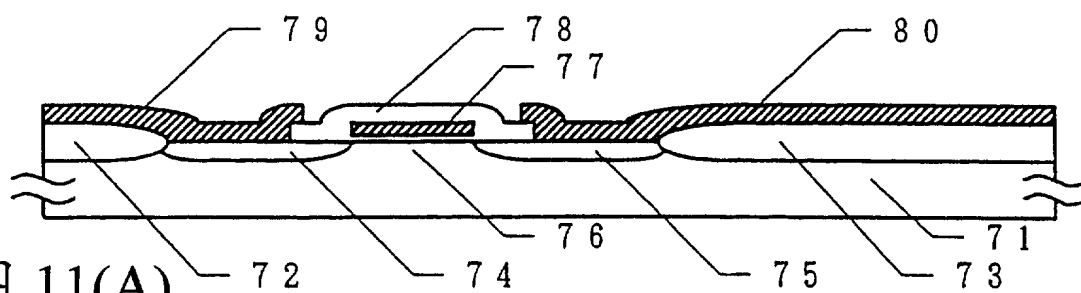


图 11(A)

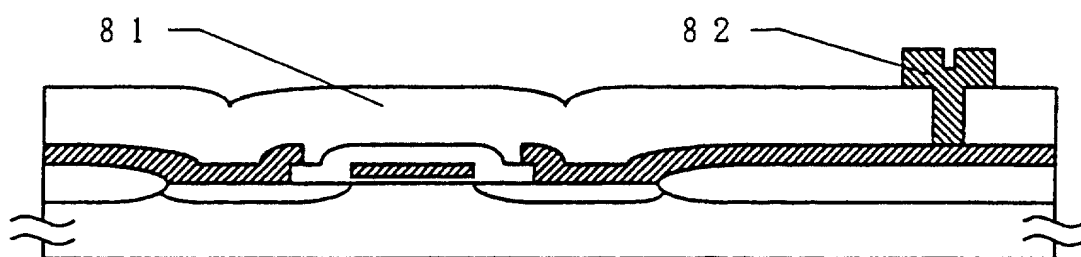


图 11(B)

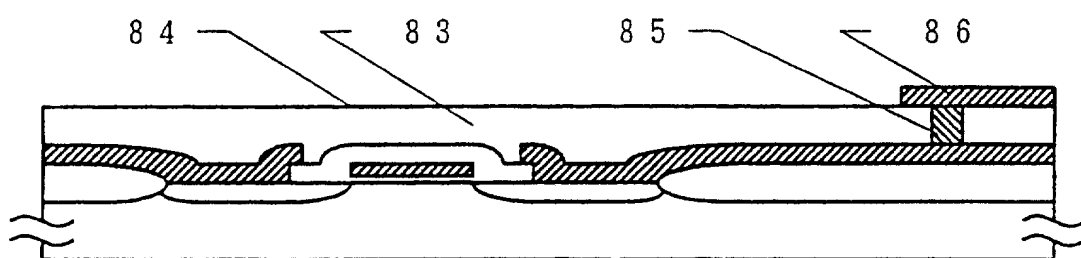


图 11(C)

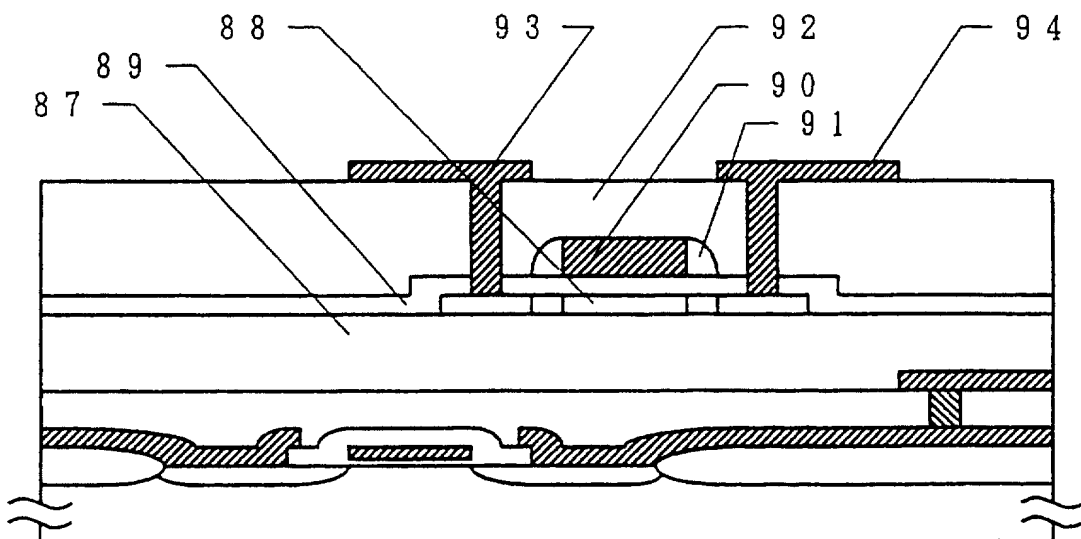


图 11(D)

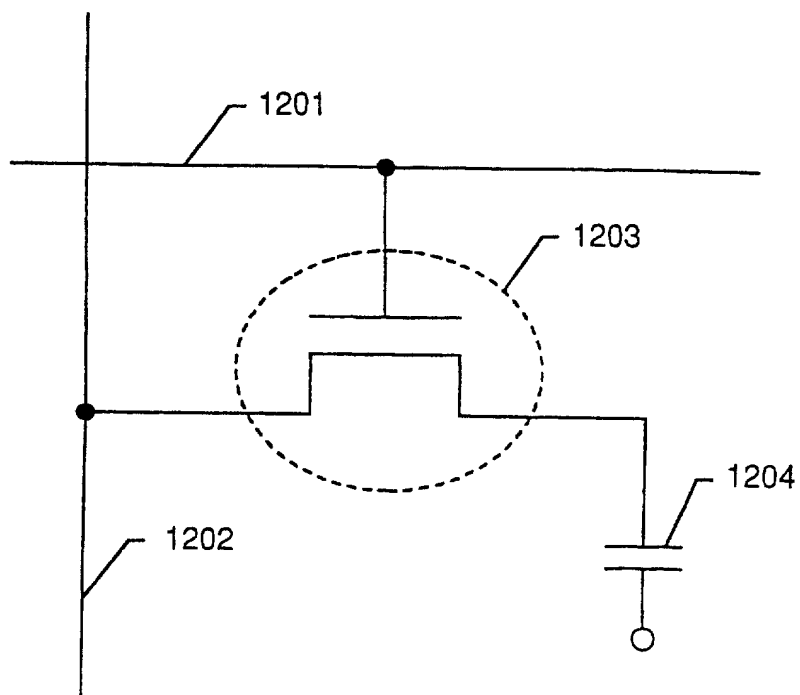


图 12(A)

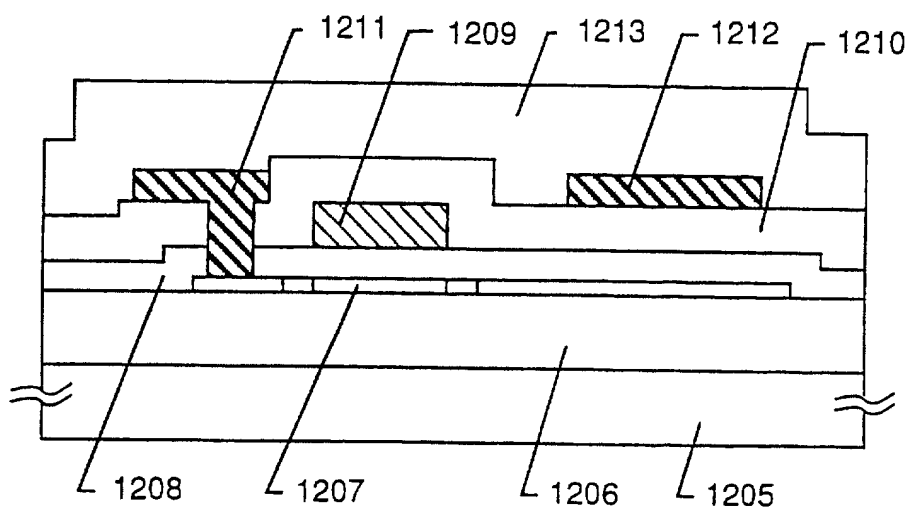


图 12(B)

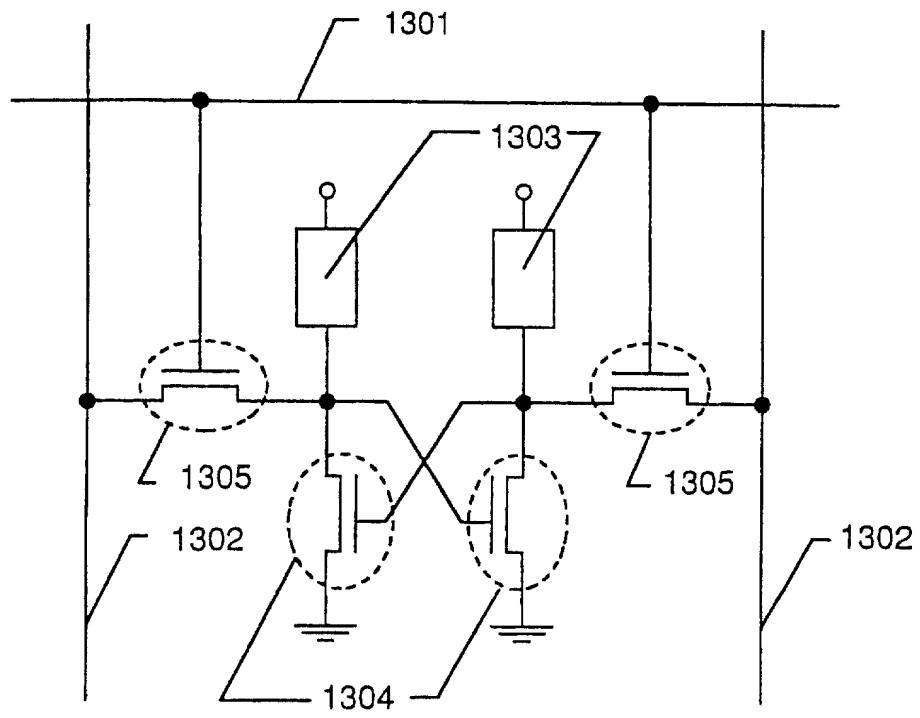


图 13(A)

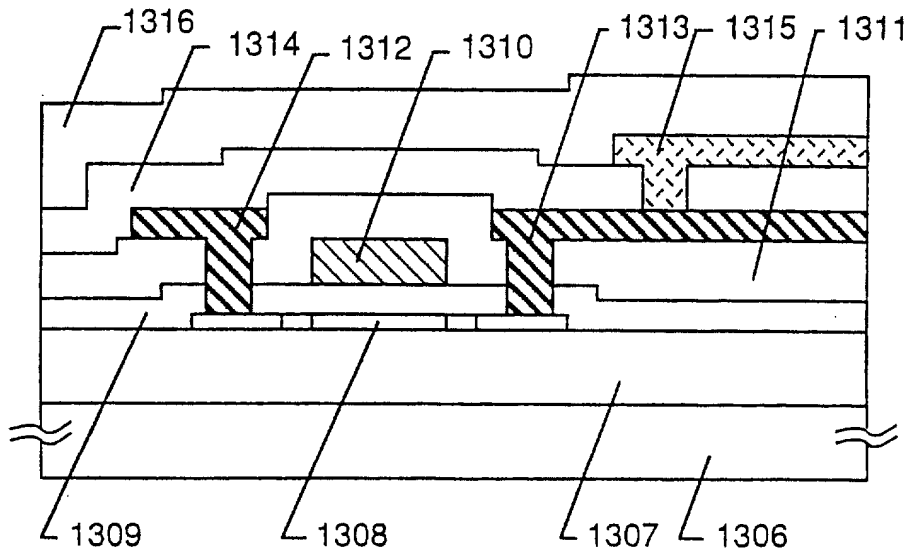


图 13(B)

元素	浓度 (ppm)	元素	浓度 (ppm)
Fe	0.045	Ca	0.16
Ni	0.016	Mn	<0.001
Na	>0.005	Al	0.004
K	>0.004	U ^{*2}	<0.000031
Ti ^{*1}	<0.05	Th ^{*2}	<0.00016
Mg	>0.005	F ^{*3}	310
Cu	0.009	Cl ^{*2}	<0.73
Cr	0.003	OH ^{*4}	ND

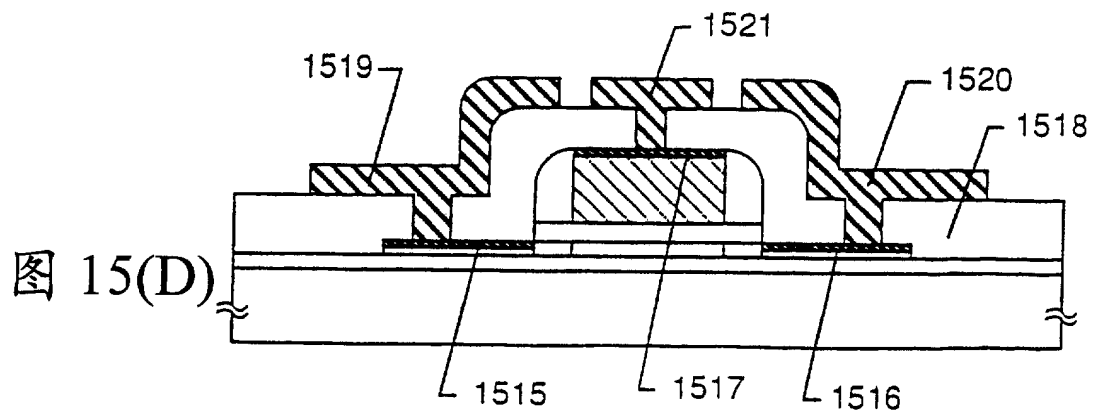
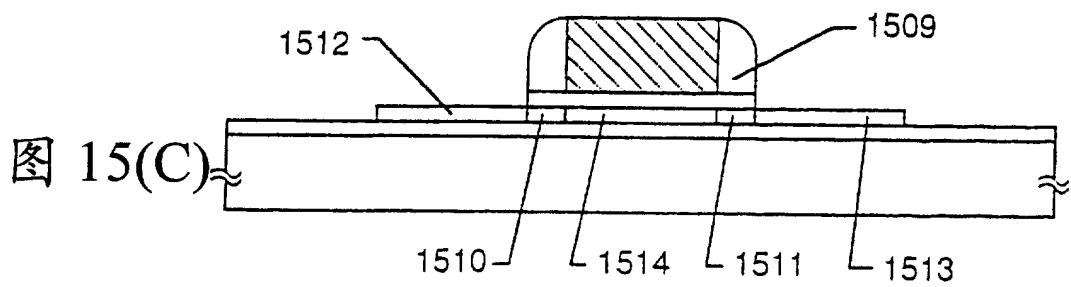
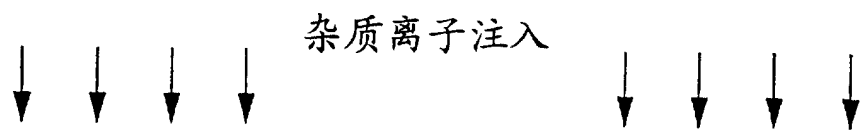
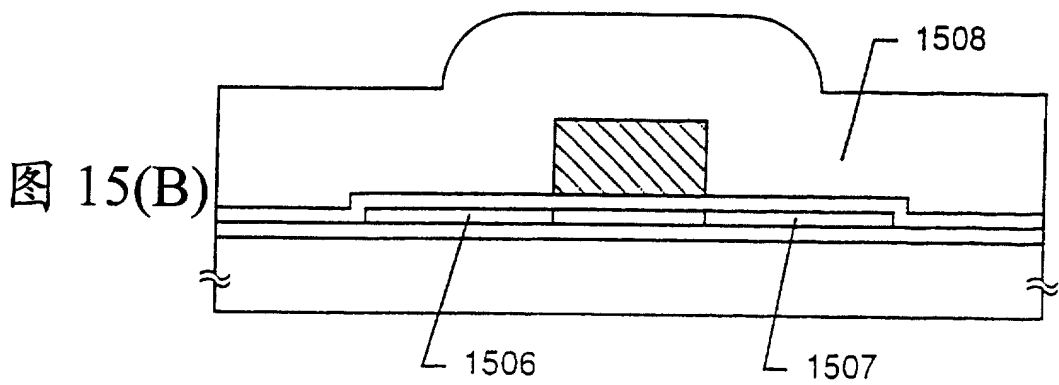
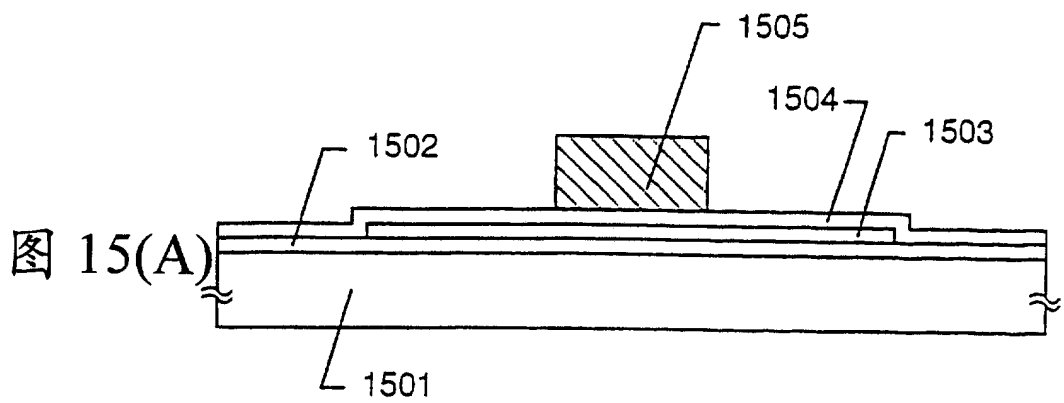
方法: 极化塞曼无焰原子吸收谱

*1 ICP 发射谱

*2 辐射分析

*3 EPMA

图 14



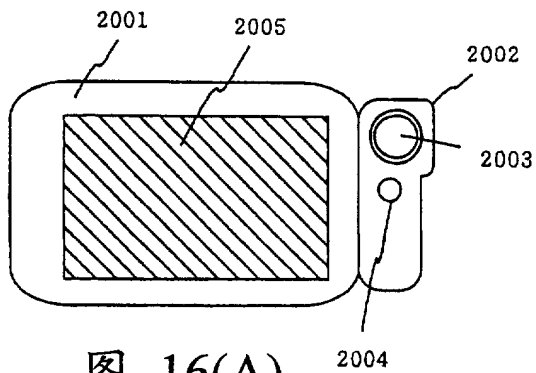


图 16(A)

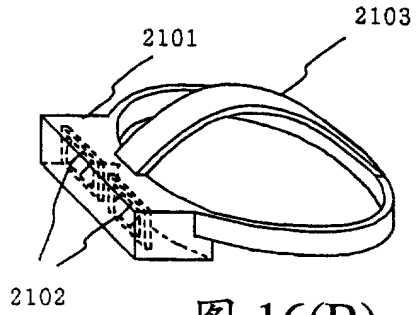


图 16(B)

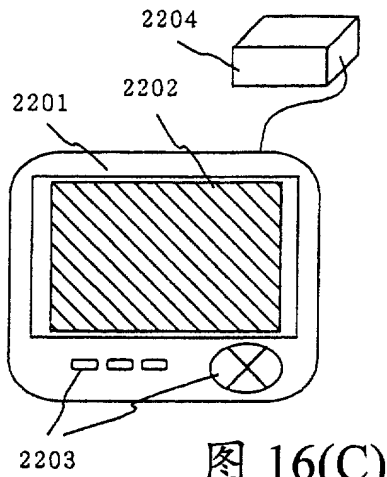


图 16(C)

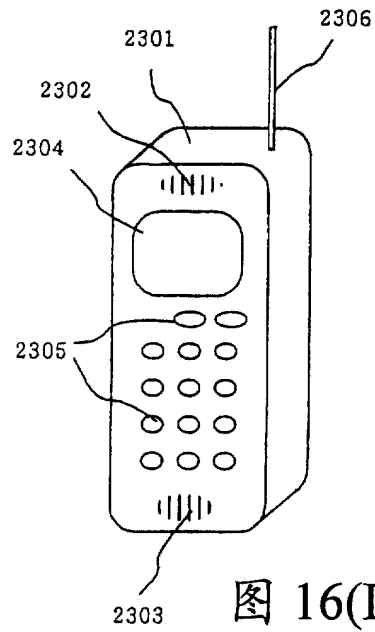


图 16(D)

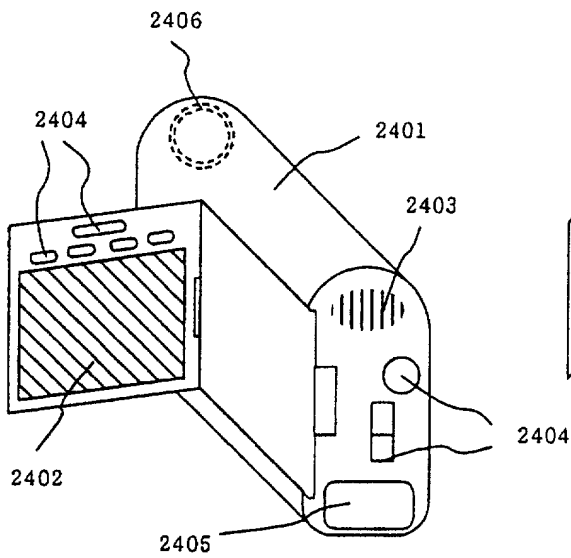


图 16(E)

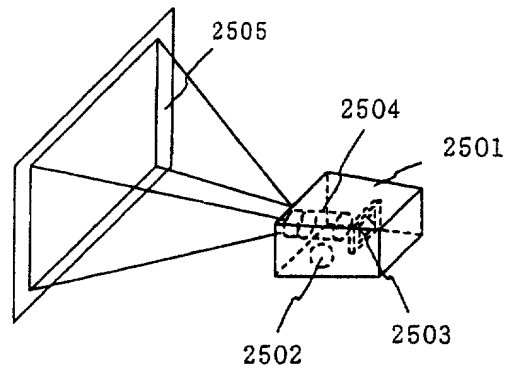


图 16(F)