(19)国家知识产权局

(12)发明专利

(10)授权公告号 CN 113741799 B
(45)授权公告日 2025.02.07

(21)申请号 202011074103.4
(22)申请日 2020.10.09
(65)同一申请的已公布的文献号
申请公布号 CN 113741799 A
(43)申请公布日 2021.12.03
(30)优先权数据
63/030,912 2020.05.27 US
17/035,885 2020.09.29 US
(73)专利权人 旺宏电子股份有限公司
地址 中国台湾新竹科学工业园区力行路16号
(72)发明人 李永骏 王韦程
(74)专利代理机构 中科专利商标代理有限责任公司 11021
专利代理师 任岩
(51)Int.Cl.
G06F 3/06(2006.01)
(56)对比文件
CN 109522237 A,2019.03.26
审查员 耿喆

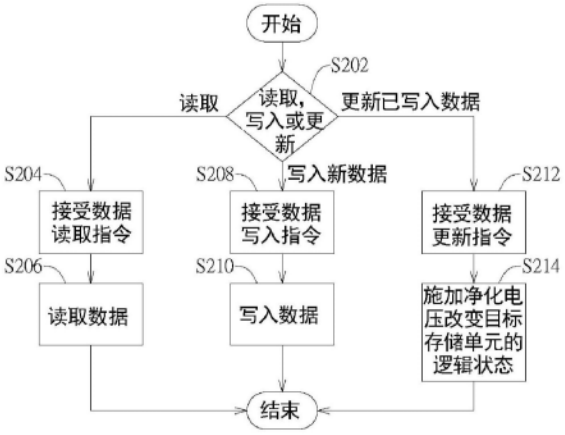
权利要求书3页 说明书11页 附图14页

(54)发明名称

存储器装置

(57)摘要

本发明公开了一种存储器装置,包括一存储器阵列及一净化单元。存储器阵列包括多个存储器页面,各存储器页面包括多个存储单元。净化单元施加一第一读取电压及一第二读取电压,由目标存储器页面中找出欲净化的至少一第一目标存储单元及至少一第二目标存储单元,施加一第一编程电压至该至少一第一目标存储单元,以改变至少一第一目标存储单元的逻辑状态至较高阈值电压的逻辑状态,施加一第二编程电压至该至少一第二目标存储单元,以改变至少一第二目标存储单元的逻辑状态至较高阈值电压的逻辑状态。



CN 113741799 B

1.一种存储器装置,其中,包括:

一存储器阵列,包括多个存储器页面,各该存储器页面包括多个存储单元,各该存储单元包括一第一存储位于高位数据页、一第二存储位于中位数据页及一第三存储位于低位数据页,这些存储单元包括阈值电压由低至高的一第一逻辑状态、一第二逻辑状态、一第三逻辑状态、一第四逻辑状态、一第五逻辑状态、一第六逻辑状态、一第七逻辑状态及一第八逻辑状态;以及

一净化单元,接收对应于一逻辑地址的一数据更新指令,于接收该数据更新指令前,该逻辑地址对应至其中一目标存储器页面的一实体地址,该净化单元施加一第一读取电压及一第二读取电压,由该目标存储器页面中找出欲净化的至少一第一目标存储单元及至少一第二目标存储单元,施加一第一编程电压至该至少一第一目标存储单元,以改变该至少一第一目标存储单元的逻辑状态至该第五、该第六、该第七及该第八逻辑状态其中之一,施加一第二编程电压至该至少一第二目标存储单元,以改变该至少一第二目标存储单元的逻辑状态至该第五、该第六、该第七及该第八逻辑状态其中之一,其中该第一编程电压不同于该第二编程电压;

其中,该净化单元利用施加编程击发、以增量步阶脉冲编程的方式施加编程电压改变存储区块中存储器页面的存储单元的逻辑状态,将存储单元的逻辑状态净化到具有较高阈值电压的第五、第六、第七或第八逻辑状态,包括:

净化该低位数据页及该中位数据页,但保留该高位数据页的数据;

净化该高位数据页及该低位数据页,但保留该中位数据页的数据;

净化该高位数据页及该中位数据页,但保留该低位数据页的数据;

净化该高位数据页、该中位数据页及低位数据页;

净化该低位数据页,但保留该高位数据页及该中位数据页的数据,继续净化该中位数据页,但保留该高位数据页的数据;或者

净化该低位数据页,但保留该高位数据页及该中位数据页的数据,继续净化该高位数据页,但保留该中位数据页的数据;

其中,若欲净化该低位数据页及该中位数据页,但保留该高位数据页的数据,则施加该第一编程电压以改变该至少一第一目标存储单元的逻辑状态以及施加该第二编程电压以改变该至少一第二目标存储单元的逻辑状态包括:施加一编程击发,以增量步阶脉冲编程的方式施加该第一编程电压,使三个该第一目标存储单元的逻辑状态由该第一逻辑状态、该第二逻辑状态及该第三逻辑状态改变为该第八逻辑状态;以增量步阶脉冲编程的方式施加该第二编程电压,使该第二目标存储单元的逻辑状态由该第四逻辑状态改变为第五逻辑状态、第六逻辑状态及该第七逻辑状态;

若欲净化该高位数据页及该低位数据页,但保留该中位数据页的数据,则施加该第一编程电压以改变该至少一第一目标存储单元的逻辑状态以及施加该第二编程电压以改变该至少一第二目标存储单元的逻辑状态包括:施加一编程击发,以增量步阶脉冲编程的方式施加该第一编程电压,使二个该第一目标存储单元的逻辑状态由该第一逻辑状态及该第二逻辑状态改变为该第五逻辑状态;以增量步阶脉冲编程的方式施加该第二编程电压,使二个该第二目标存储单元的逻辑状态由该第三逻辑状态及该第四逻辑状态改变为第七逻辑状态;

若欲净化该高位数据页及该中位数据页,但保留该低位数据页的数据,则施加该第一编程电压以改变该至少一第一目标存储单元的逻辑状态以及施加该第二编程电压以改变该至少一第二目标存储单元的逻辑状态包括:施加一编程击发,以增量步阶脉冲编程的方式施加该第一编程电压,使该第一目标存储单元的逻辑状态由该第一逻辑状态改变为该第六逻辑状态;以增量步阶脉冲编程的方式施加该第二编程电压,使三个该第二目标存储单元的逻辑状态由该第二逻辑状态、该第三逻辑状态及该第四逻辑状态改变为第五逻辑状态;

若欲净化该高位数据页、该中位数据页及低位数据页,则施加该第一编程电压以改变该至少一第一目标存储单元的逻辑状态以及施加该第二编程电压以改变该至少一第二目标存储单元的逻辑状态包括:施加一编程击发,以增量步阶脉冲编程的方式施加该第一编程电压,使四个该目标存储单元的逻辑状态由该第一逻辑状态、该第二逻辑状态、该第三逻辑状态、该第四逻辑状态改变为较高阈值电压的逻辑状态“0”;

若欲净化该低位数据页,但保留该高位数据页及该中位数据页的数据,继续净化该中位数据页,但保留该高位数据页的数据,则施加该第一编程电压以改变该至少一第一目标存储单元的逻辑状态以及施加该第二编程电压以改变该至少一第二目标存储单元的逻辑状态包括:施加一编程击发,以增量步阶脉冲编程的方式施加该第一编程电压,使二个该第一目标存储单元的逻辑状态由该第三逻辑状态及该第四逻辑状态改变为该第八逻辑状态及该第七逻辑状态;施加一编程击发,以增量步阶脉冲编程的方式施加该第二编程电压,使二个该第二目标存储单元的逻辑状态由该第一逻辑状态及该第二逻辑状态改变为该第八逻辑状态;

若欲净化该低位数据页,但保留该高位数据页及该中位数据页的数据,继续净化该高位数据页,但保留该中位数据页的数据,则施加该第一编程电压以改变该至少一第一目标存储单元的逻辑状态以及施加该第二编程电压以改变该至少一第二目标存储单元的逻辑状态包括:施加一编程击发,以增量步阶脉冲编程的方式施加该第一编程电压,使二个该第一目标存储单元的逻辑状态由该第三逻辑状态及该第四逻辑状态改变为较高阈值电压的该第七逻辑状态;施加一编程击发,以增量步阶脉冲编程的方式施加该第二编程电压,使二个该第二目标存储单元的逻辑状态由该第一逻辑状态及该第二逻辑状态改变为较高阈值电压的该第五逻辑状态。

2.根据权利要求1所述的存储器装置,其中,施加该第一编程电压以改变该至少一第一目标存储单元的逻辑状态以及施加该第二编程电压以改变该至少一第二目标存储单元的逻辑状态包括:

若欲净化该低位数据页,但保留该高位数据页及该中位数据页的数据,

以增量步阶脉冲编程的方式施加该第一编程电压,使该第一目标存储单元的逻辑状态由该第三逻辑状态改变为该第八逻辑状态,以及

以增量步阶脉冲编程的方式施加该第二编程电压,使该第二目标存储单元的逻辑状态由该第四逻辑状态改变为该第七逻辑状态。

3.根据权利要求1所述的存储器装置,其中,施加该第一编程电压以改变该至少一第一目标存储单元的逻辑状态以及施加该第二编程电压以改变该至少一第二目标存储单元的逻辑状态包括:

若欲净化该中位数据页,但保留该高位数据页及该低位数据页的数据,

施加一编程击发,以增量步阶脉冲编程的方式施加该第一编程电压,使该第一目标存储单元的逻辑状态由该第一逻辑状态改变为该第八逻辑状态,以及

以增量步阶脉冲编程的方式施加该第二编程电压,使该第二目标存储单元的逻辑状态由该第四逻辑状态改变为该第五逻辑状态。

4.根据权利要求1所述的存储器装置,其中,施加该第一编程电压以改变该至少一第一目标存储单元的逻辑状态以及施加该第二编程电压以改变该至少一第二目标存储单元的逻辑状态包括:

若欲净化该高位数据页,但保留该中位数据页及该低位数据页的数据,

施加一编程击发,以增量步阶脉冲编程的方式施加该第一编程电压,使该第一目标存储单元的逻辑状态由该第一逻辑状态改变为该第六逻辑状态,以及

以增量步阶脉冲编程的方式施加该第二编程电压,使该第二目标存储单元的逻辑状态由该第二逻辑状态改变为该第五逻辑状态。

存储器装置

技术领域

[0001] 本发明是有关于一种存储器装置,且特别是有关于一种存储器数据管理方法及使用其的存储器装置。

背景技术

[0002] 近年来,闪存逐渐取代传统硬盘作为消费类电子产品中的存储单元。与硬盘相比,闪存具有性能好、功耗低、抗冲击以及体积小等优点。

[0003] 然而,闪存不同于传统硬盘,闪存具有异区更新(out-of-place update)的特性,在擦除操作(erase operation)前,已写入数据的数据页(page)系无法重新写入。当用户要更新闪存中已写入数据的数据页上的数据时,需在闪存中找出一新的空白数据页,将更新的数据写入此新的空白数据页,并让原对应(map)已写入数据的数据页的逻辑地址重新对应至此新的空白数据页,以完成数据更新。

[0004] 也就是说,在闪存中,当存储数据需要更新时,文件系统将会把新的复本写入一个新的闪存区块的数据页,将档案指针重新指向。由于闪存具有上述的特性,因此,在每次更新闪存的存储数据后,便会在闪存中留下一个或多个数据复本。

[0005] 闪存的擦除指令(erase command)无法针对单一存有这些数据复本的存储器数据页进行擦除,因此,黑客可以通过留在存储器中的这些数据复本重建数据,造成数据安全风险。再者,若采用垃圾收集(garbage collection)后擦除存有这些数据复本的存储器数据页的存储器区块的方法,可能会缩短存储器的生命周期,并影响存储器的处理效能。因此,如何在数据更新后进行有效的数据清理系为目前业界努力的方向之一。

发明内容

[0006] 本发明系有关于一种存储器数据管理方法及使用其的存储器装置,通过施加电压改变存储区块中的存储单元的逻辑状态,改变存储单元存储的数据内容,使原被写入数据无法被正确读取,进而达到「删除」数据的目的。此外,本发明可提高存储器的数据安全性,避免黑客取得原写入数据而重建数据,亦可减少擦除存储器的存储区块的次数,提高存储器的生命周期,且增加存储器使用的效能。另外,本发明更可在读取数据页时,减少施加的读取电压,提高存储器效能。

[0007] 根据本发明的一方面,提出一种存储器数据管理方法。该存储器包括多个存储器页面,各存储器页面包括多个存储单元,各该存储单元包括一第一存储位于高位存储页、一第二存储位于中位存储页及一第三存储位于低位存储页,这些存储单元包括阈值电压由低至高的一第一逻辑状态、一第二逻辑状态、一第三逻辑状态、一第四逻辑状态、一第五逻辑状态、一第六逻辑状态、一第七逻辑状态及一第八逻辑状态。该数据管理方法包括以下步骤。接收对应于一逻辑地址的一数据更新指令,于接收该数据更新指令前,该逻辑地址对应(map)至其中一目标存储器页面的一实体地址。施加一第一读取电压及一第二读取电压,由该目标存储器页面中找出欲净化的至少一第一目标存储单元及至少一第二目标存储单元;

施加一第一编程电压至该至少一第一目标存储单元,以改变该至少一第一目标存储单元的逻辑状态至该第五、该第六、该第七及该第八逻辑状态其中之一,施加一第二编程电压至该至少一第二目标存储单元,以改变该至少一第二目标存储单元的逻辑状态至该第五、该第六、该第七及该第八逻辑状态其中之一,其中该第一编程电压不同于该第二编程电压。

[0008] 根据本发明的另一方面,提出一种存储器装置。存储器装置包括一存储器阵列及一净化单元。存储器阵列包括多个存储器页面,各该存储器页面包括多个存储单元,各该存储单元包括一第一存储位于高位存储页、一第二存储位于中位存储页及一第三存储位于低位存储页,这些存储单元包括阈值电压由低至高的一第一逻辑状态、一第二逻辑状态、一第三逻辑状态、一第四逻辑状态、一第五逻辑状态、一第六逻辑状态、一第七逻辑状态及一第八逻辑状态。净化单元接收对应于一逻辑地址的一数据更新指令,于接收该数据更新指令前,该逻辑地址对应至其中一目标存储器页面的一实体地址。净化单元施加一第一读取电压及一第二读取电压,由该目标存储器页面中找出欲净化的至少一第一目标存储单元及至少一第二目标存储单元,施加一第一编程电压至该至少一第一目标存储单元,以改变该至少一第一目标存储单元的逻辑状态至该第五、该第六、该第七及该第八逻辑状态其中之一,施加一第二编程电压至该至少一第二目标存储单元,以改变该至少一第二目标存储单元的逻辑状态至该第五、该第六、该第七及该第八逻辑状态其中之一,其中该第一编程电压不同于该第二编程电压。

[0009] 为了对本发明的上述及其他方面有更佳的了解,下文特举实施例,并配合所附附图详细说明如下:

附图说明

[0010] 图1绘示依据本发明一实施例的一种存储器系统的示意图;

[0011] 图2绘示依据本发明一实施例的一种存储器数据管理方法的流程图;

[0012] 图3至图9分别绘示依据本发明一实施例的对三阶存储单元(Triple-Level Cell, TLC)施加净化电压操作的示意图;

[0013] 图10A-图10C至图11A-图11C分别绘示依据本发明一实施例的对三阶存储单元(TLC)施加净化电压操作的示意图。

[0014] 【符号说明】

[0015] 10:存储器系统

[0016] 102:主控制器

[0017] 104:净化单元

[0018] 106:控制单元

[0019] 108:存储器阵列

[0020] 110,110′,120,120′,130,130′,140,140′,150,150′,160,160′,170,170′:存储区块

[0021] 111,111′,121,121′,131,131′,141,141′,151,151′,161,161′,171,171′181,181′,191,191′:存储器电压分布

[0022] S202～S214:流程步骤

[0023] P1～P15:数据页

[0024] X:被净化的数据页

[0025] V_{R1},V_{R2},V_{R3},V_{R4},V_{R5},V_{R6},V_{R7}:读取电压

[0026] V_t:电压

具体实施方式

[0027] 为使本发明的目的、技术方案和优点更加清楚明白,以下结合具体实施例,并参照附图,对本发明进一步详细说明。

[0028] 以下提出各种实施例进行详细说明,然而,实施例仅用以作为范例说明,并不会限缩本发明欲保护的范围。此外,实施例中的附图省略部份元件,以清楚显示本发明的技术特点。在所有附图中相同的标号将用于表示相同或相似的元件。

[0029] 请同时参照图1及图2。图1绘示依据本发明一实施例的一种存储器系统10的示意图。图2绘示依据本发明一实施例的一种存储器数据管理方法的流程图。存储器系统10包括一主控制器(host machine)102、一净化单元(sanitizer)104、一控制单元106及一存储器阵列108。主控制器102可用以传送读取、写入(编程)、擦除或数据更新指令至控制单元106。净化单元104用以负责管理本发明的数据管理方法。存储器阵列108例如是NAND闪存或任一形式的闪存或存储装置。存储器阵列108可以包括多个存储区块,各存储区块包括多个存储器页面(数据页),各存储器页面包括多个存储单元。主控制器102、净化单元104及控制单元106可以例如是通过使用一芯片、芯片内的一电路区块、一固件电路、含有多个电子元件及导线的电路板或存储复阵列程序代码的一存储媒体来实现,也可通过计算机系统、嵌入式系统、手持式装置、服务器等电子装置执行对应软件、固件或程序来实现。

[0030] 于步骤S202,控制单元106判断主控制器102传送的指令系为读取数据、写入新数据或是更新已写入的数据。当主控制器102传送的指令系为读取数据,于步骤S204,控制单元106接收数据读取指令,并于步骤S206,控制单元106读取存储于存储器阵列108中的数据。

[0031] 当主控制器102传送的指令系为写入新数据,于步骤S208,控制单元106接收数据写入指令,并于步骤S210,控制单元106对存储器阵列108进行编程,将欲写入的新数据写入(编程)至存储器阵列108。上述的新数据系指此数据未存储于存储器阵列108中,闪存转换层(Flash Translation Layer,FTL)无法在存储器阵列108中找到对应此数据的存储区块。即此数据没有任何的复本存于存储器阵列108中。

[0032] 当主控制器102传送的指令系为更新已写入的数据,于步骤S212,控制单元106接收对应于一逻辑地址的数据更新指令,净化单元104亦接收对应于此逻辑地址的数据更新指令以进行数据更新。由于闪存转换层纪录了已写入数据所在的存储器页面的一实体地址与一逻辑地址的对应关系,于接收该数据更新指令前,该逻辑地址对应(map)至一实体地址。于步骤S214,将已写入数据所在的存储器页面视为目标存储器页面,净化单元104对存储器阵列108施加一净化电压至目标存储器页面,改变目标存储器页面中的存储单元的一目标存储单元的逻辑状态。通过施加净化电压改变目标存储器页面中的存储单元的逻辑状态,再次编程存储单元,进而改变存储单元的数据,以达到相似于删除数据的效果。如此,黑客无法通过数据复本重建数据。于本发明中,「净化」一词表示通过改变目标存储器页面中的存储单元的逻辑状态,再次编程目标存储单元,以改变目标存储单元中的数据,进而达到

相似于「删除」数据的效果。

[0033] 请参照图3至图9。图3至图9分别绘示依据本发明一实施例的对三阶存储单元(Triple-Level Cell,MLC)施加净化电压操作的示意图。此外,图3至图9进一步说明施加净化电压改变一目标存储器页面中的至少一存储单元的逻辑状态的情况。

[0034] 图3至图9中的存储区块110、120、130、140、150、160、170具有相同的配置。上述各存储区块包括多条字线(word line),一条字线可包括第一数据页、第二数据页以及第三数据页。一个数据页可包括一个以上的存储单元。各存储区块中的存储单元系为三阶存储单元,包括第一存储位、第二存储位以及第三存储位,可存储三个位的数据。在一条字线中存储三数据页的数据相当于在相同的字符在线的存储单元存储3位的数据。上述三阶存储单元包括阈值电压由低至高的第一逻辑状态、第二逻辑状态、第三逻辑状态、第四逻辑状态、第五逻辑状态、第六逻辑状态、第七逻辑状态及第八逻辑状态,也就是说,第一逻辑状态的阈值电压小于第二逻辑状态的阈值电压、第二逻辑状态的阈值电压小于第三逻辑状态的阈值电压,依此类推。举例来说,第一逻辑状态系为“111”、第二逻辑状态系为“110”、第三逻辑状态系为“100”、第四逻辑状态系为“000”、第五逻辑状态系为“010”、第六逻辑状态系为“011”、第七逻辑状态系为“001”及第八逻辑状态系为“101”。举例来说,第一数据页系一高位数据页,第二数据页系一中位数据页,第三数据页系一低位数据页。上述存储区块的第一字线包括高位数据页P1、中位数据页P3及低位数据页P6,第二字线包括高位数据页P2、中位数据页P5及低位数据页P9,第三字线包括高位数据页P4、中位数据页P8及低位数据页P12,第四字线包括高位数据页P7、中位数据页P11及低位数据页P14,第五字线包括高位数据页P10、中位数据页P13及低位数据页P15。应当理解的是,为简化附图,存储区块110、120、130、140、150、160、170仅绘示部份的数据页。

[0035] 请参照图3。在本实施例中,存储区块110系为「净化」前的一存储区块,存储区块110′系为存储区块110被「净化」后的存储区块。存储区块110的高位数据页P1、中位数据页P3、低位数据页P6、高位数据页P2、中位数据页P5、低位数据页P9、高位数据页P4、中位数据页P8及低位数据页P12已被写入数据,而高位数据页P7、中位数据页P11、低位数据页P14、高位数据页P10、中位数据页P13及低位数据页P15尚未被写入数据。

[0036] 图3的存储单元电压分布111表示第二字线的高位数据页P2、中位数据页P5及低位数据页P9已被写入数据。此时,若欲「净化」低位数据页P9,但保留高位数据页P2及中位数据P5的数据,净化单元104将施加第二读取电压V_{R2}、第三读取电压V_{R3}及第四读取电压V_{R4},找出位于第三逻辑状态(“100”)的第一目标存储单元及位于第四逻辑状态(“000”)的第二目标存储单元。随后,施加一编程击发,以增量步阶脉冲编程的方式施加一第一编程电压,使第一目标存储单元的逻辑状态由第三逻辑状态(“100”)改变为较高阈值电压的第八逻辑状态(“10X”),并增量步阶脉冲编程的方式施加一第二编程电压,使第二目标存储单元的逻辑状态由第四逻辑状态(“000”)改变为较高阈值电压的第七逻辑状态(“00X”)。因为第一目标存储单元被施加编程击发,第一目标存储单元的逻辑状态被编程至较高的阈值电压(逻辑状态向右移动),高于第五读取电压V_{R5},低位数据页P9的存储单元的数据已经由0改变为1,无法再以第五读取电压V_{R5}正确的读取出低位数据页的存储单元的数据。此外,因为第二目标存储单元被施加编程击发,第二目标存储单元的逻辑状态被编程至较高的阈值电压(逻辑状态向右移动),高于第五读取电压V_{R5},低位数据页P9的存储单元的数据已经由0改变为1,

无法再以第五读取电压V_{R5}正确的读取出低位数据页的存储单元的数据。其中,第五读取电压V_{R5}大于第二读取电压V_{R2}及第四读取电压V_{R4}。

[0037] 然而,对高位数据页P2及中位数据页P5来说,高位数据页P2及中位数据页P5的存储单元的数据仍系为1,高位数据页P2及中位数据页P5的存储单元的数据并未被改变,仍可以读取电压V_{R3}及读取电压V_{R7}正确的读取高位数据页P2的存储单元的数据,并以读取电压V_{R6}正确的读取中位数据页P5的存储单元的数据。如此,可「删除」低位数据页P9的写入数据,同时保留高位数据页P2及中位数据页P5的写入数据。

[0038] 图3的存储单元电压分布111′表示在第二字线的低位数据页P9被「净化」且保留高位数据页P2及中位数据页P5的写入数据后,第二字线的高位数据页P2及中位数据页P5的存储单元的电压分布。存储区块110′表示低位数据页P9被「净化」且保留高位数据页P2及中位数据页P5的写入数据的存储区块,低位数据页P9被标示X表示其数据已经无法被正确读取,相当于原写入在低位数据页P9的数据已经被删除。

[0039] 在本实施例中,在「净化」低位数据页P9后,仅须施加读取电压V_{R6},便可读取中位数据页P5的数据,与须施加第二读取电压V_{R2}、第四读取电压V_{R4}及第六读取电压V_{R6}以读取中位数据页P5的数据的常规方法相比,本发明可提高存储器的读取效能。其中,读取电压V_{R6}大于读取电压V_{R4}。

[0040] 请参照图4。在本实施例中,存储区块120系为「净化」前的一存储区块,存储区块120′系为存储区块120被「净化」后的存储区块。存储区块120的高位数据页P1、中位数据页P3、低位数据页P6、高位数据页P2、中位数据页P5、低位数据页P9、高位数据页P4、中位数据页P8、低位数据页P12已被写入数据,而高位数据页P7、中位数据页P11、低位数据页P14、高位数据页P10、中位数据页P13及低位数据页P15尚未被写入数据。

[0041] 图4的存储单元电压分布121表示第二字线的高位数据页P2、中位数据页P5及低位数据页P9已被写入数据。此时,若欲「净化」中位数据页P5,但保留高位数据页P2及低位数据页P9的数据,净化单元104施加第一读取电压V_{R1}、第三读取电压V_{R3}、第四读取电压V_{R4},找出位于第一逻辑状态(“111”)的第一目标存储单元及位于第四逻辑状态(“000”)的第二目标存储单元。随后,施加一编程击发,以增量步阶脉冲编程的方式施加一第一编程电压,使第一目标存储单元的逻辑状态由第一逻辑状态(“111”)改变为较高阈值电压的第八逻辑状态(“1X1”),并施加一第二编程电压,使第二目标存储单元的逻辑状态由第四逻辑状态(“000”)改变为较高阈值电压的第五逻辑状态(“0X0”)。因为第一目标存储单元被施加编程击发,第一目标存储单元的逻辑状态被编程至较高的阈值电压(逻辑状态向右移动),高于第二读取电压V_{R2},中位数据页P5的存储单元的数据已经由1改变为0,无法再以第二读取电压V_{R2}正确的读取出中位数据页的存储单元的数据。此外,因为第二目标存储单元被施加编程击发,第二目标存储单元的逻辑状态被编程至较高的阈值电压(逻辑状态向右移动),高于第四读取电压V_{R4},中位数据页P5的存储单元的数据已经由0改变为1,无法再以第四读取电压V_{R4}正确的读取出中位数据页的存储单元的数据。其中,第四读取电压V_{R4}大于第二读取电压V_{R2}。

[0042] 然而,对高位数据页P2及低位数据页P9来说,高位数据页P2及低位数据页P9的存储单元的数据仍系为1,高位数据页P2及低位数据页P9的存储单元的数据并未被改变,仍可以读取电压V_{R3}及读取电压V_{R7}正确的读取高位数据页P2的存储单元的数据,并以读取电压

V_{R5}正确的读取低位数据页P9的存储单元的数据。如此,可「删除」中位数据页P5的写入数据,同时保留高位数据页P2的写入数据。

[0043] 图4的存储单元电压分布121′表示在第二字线的中位数据页P5被「净化」且保留高位数据页P2及低位数据页P9的写入数据后,第二字线的高位数据页P2及低位数据页P9的存储单元的电压分布。存储区块120′表示中位数据页P5被「净化」且保留高位数据页P2及低位数据页P9的写入数据的存储区块,中位数据页P5被标示X表示其数据已经无法被正确读取,相当于原写入在中位数据页P5的数据已经被删除。

[0044] 在本实施例中,在「净化」中位数据页P5后,仅须施加读取电压V_{R5},便可读取低位数据页P9的数据,与须施加第一读取电压V_{R1}及第五读取电压V_{R5}以读取低位数据页P9的数据的常规方法相比,本发明可提高存储器的读取效能。其中,第五读取电压V_{R5}大于第一读取电压V_{R1}。

[0045] 请参照图5。在本实施例中,存储区块130系为「净化」前的一存储区块,存储区块130′系为存储区块130被「净化」后的存储区块。存储区块130的高位数据页P1、中位数据页P3、低位数据页P6、高位数据页P2、中位数据页P5、低位数据页P9、高位数据页P4、中位数据页P8及低位数据页P12已被写入数据,而高位数据页P7、中位数据页P11、低位数据页P14、高位数据页P10、中位数据页P13及低位数据页P15尚未被写入数据。

[0046] 图5的存储单元电压分布131表示第二字线的高位数据页P2、中位数据页P5及低位数据页P9已被写入数据。此时,若欲「净化」高位数据页P2,但保留中位数据页P5及低位数据页P9的数据,净化单元104将施加第一读取电压V_{R1}及第二读取电压V_{R2},找出位于第一逻辑状态(“111”)的第一目标存储单元及位于第二逻辑状态(“110”)的第二目标存储单元。随后,施加一编程击发,以增量步阶脉冲编程的方式施加一第一编程电压,使第一目标存储单元的逻辑状态由第一逻辑状态(“111”)改变为较高阈值电压的第六逻辑状态(“X11”),并施加一第二编程电压,使第二目标存储单元的逻辑状态由第二逻辑状态(“110”)改变为较高阈值电压的第五逻辑状态(“X10”)。因为第一目标存储单元被施加编程击发,第一目标存储单元的逻辑状态被编程至较高的阈值电压(逻辑状态向右移动),高于第三读取电压V_{R3},高位数据页P2的存储单元的数据已经由1改变为0,无法再以第三读取电压V_{R3}正确的读取出高位数据页的存储单元的数据。此外,因为第二目标存储单元被施加编程击发,第二目标存储单元的逻辑状态被编程至较高的阈值电压(逻辑状态向右移动),高于第三读取电压V_{R3},高位数据页P2的存储单元的数据已经由1改变为0,无法再以第三读取电压V_{R3}正确的读取出高位数据页的存储单元的数据。

[0047] 然而,对中位数据页P5及低位数据页P9来说,中位数据页P5及低位数据页P9的存储单元的数据仍系为1,中位数据页P5及低位数据页P9的存储单元的数据并未被改变,仍可以读取电压V_{R4}及读取电压V_{R6}正确的读取中位数据页P5的存储单元的数据,并以读取电压V_{R5}正确的读取低位数据页P9的存储单元的数据。如此,可「删除」高位数据页P2的写入数据,同时保留中位数据页P5及低位数据页P9的写入数据。

[0048] 图5的存储单元电压分布131′表示在第二字线的高位数据页P2被「净化」且保留中位数据页P5及低位数据页P9的写入数据后,第二字线的中位数据页P5及低位数据页P9的存储单元的电压分布。存储区块130′表示高位数据页P2被「净化」且保留中位数据页P5及低位数据页P9的写入数据的存储区块,高位数据页P2被标示X表示其数据已经无法被正确读取,

相当于原写入在高位数据页P2的数据已经被删除。

[0049] 在本实施例中,在「净化」高位数据页P2后,仅须施加读取电压V_{R4}及读取电压V_{R6},便可读取中位数据页P5的数据,与须施加第二读取电压V_{R2}、第四读取电压V_{R4}及第六读取电压V_{R6}以读取中位数据页P5的数据的常规方法相比,本发明可提高存储器的读取效能。同时,在「净化」高位数据页P2后,仅须施加读取电压V_{R5},便可读取低位数据页P9的数据,与须施加第一读取电压V_{R1}及第五读取电压V_{R5}以读取低位数据页P9的数据的常规方法相比,本发明可提高存储器的读取效能。其中,第六读取电压V_{R6}大于第五读取电压V_{R5},第五读取电压V_{R5}大于第四读取电压V_{R4}。

[0050] 请参照图6。在本实施例中,存储区块140系为「净化」前的一存储区块,存储区块140′系为存储区块140被「净化」后的存储区块。存储区块140的高位数据页P1、中位数据页P3、低位数据页P6、高位数据页P2、中位数据页P5、低位数据页P9、高位数据页P4、中位数据页P8及低位数据页P12已被写入数据,而高位数据页P7、中位数据页P11、低位数据页P14、高位数据页P10、中位数据页P13及低位数据页P15尚未被写入数据。

[0051] 图6的存储单元电压分布141表示第二字线的高位数据页P2、中位数据页P5及低位数据页P9已被写入数据。此时,若欲「净化」中位数据页P5及低位数据页P9,但保留高位数据页P2的数据,净化单元104将施加第三读取电压V_{R3}及第四读取电压V_{R4},找出位于第一逻辑状态(“111”)、第二逻辑状态(“110”)及第三逻辑状态(“100”)的三个第一目标存储单元及位于第四逻辑状态(“000”)的第二目标存储单元。随后,施加一编程击发,以增量步阶脉冲编程的方式施加一第一编程电压,使三个第一目标存储单元的逻辑状态由第一逻辑状态(“111”)、第二逻辑状态(“110”)及第三逻辑状态(“100”)改变为较高阈值电压的第八逻辑状态(“1XX”),并施加一第二编程电压,使第二目标存储单元的逻辑状态由第四逻辑状态(“000”)改变为较高阈值电压的第五逻辑状态(“0XX”)、第六逻辑状态(“0XX”)或第七逻辑状态(“0XX”)。因为三个第一目标存储单元被施加编程击发,三个第一目标存储单元的逻辑状态被编程至较高的阈值电压(逻辑状态向右移动),高于第三读取电压V_{R5},低位数据页P9的存储单元的数据已经由0改变为1,无法再以第一读取电压V_{R1}及第五读取电压V_{R5}正确的读取出低位数据页的存储单元的数据。此外,因为第二目标存储单元被施加编程击发,第二目标存储单元的逻辑状态被编程至较高的阈值电压(逻辑状态向右移动),高于第四读取电压V_{R4},中位数据页P5的存储单元的数据已经由0改变为1,无法再以第四读取电压V_{R4}正确的读取出中位数据页的存储单元的数据。其中,第四读取电压V_{R4}大于第一读取电压V_{R1}。

[0052] 然而,对高位数据页P2来说,高位数据页P2的存储单元的数据仍系为1,高位数据页P2的存储单元的数据并未被改变,仍可以读取电压V_{R7}正确的读取高位数据页P2的存储单元的数据。如此,可「删除」中位数据页P5及低位数据页P9的写入数据,同时保留高位数据页P2的写入数据。

[0053] 图6的存储单元电压分布141′表示在第二字线的中位数据页P5及低位数据页P9被「净化」且保留高位数据页P2的写入数据后,第二字线的高位数据页P2的存储单元的电压分布。存储区块140′表示中位数据页P5及低位数据页P9被「净化」且保留高位数据页P2的写入数据的存储区块,中位数据页P5及低位数据页P9被标示X表示其数据已经无法被正确读取,相当于原写入在中位数据页P5及低位数据页P9的数据已经被删除。

[0054] 在本实施例中,在「净化」中位数据页P5及低位数据页P9后,仅须施加读取电压V_{R7},

便可读取高位数据页P2的数据,与须施加第三读取电压V_{R3}及第七读取电压V_{R7}以读取高位数据页P2的数据的常规方法相比,本发明可提高存储器的读取效能。其中,第七读取电压V_{R7}大于第三读取电压V_{R3}。

[0055] 请参照图7。在本实施例中,存储区块150系为「净化」前的一存储区块,存储区块150′系为存储区块150被「净化」后的存储区块。存储区块150的高位数据页P1、中位数据页P3、低位数据页P6、高位数据页P2、中位数据页P5、低位数据页P9、高位数据页P4、中位数据页P8及低位数据页P12已被写入数据,而高位数据页P7、中位数据页P11、低位数据页P14、高位数据页P10、中位数据页P13及低位数据页P15尚未被写入数据。

[0056] 图7的存储单元电压分布151表示第二字线的高位数据页P2、中位数据页P5及低位数据页P9已被写入数据。此时,若欲「净化」高位数据页P2及低位数据页P9,但保留中位数据页P5的数据,净化单元104将施加第二读取电压V_{R2}及第四读取电压V_{R4},找出位于第一逻辑状态(“111”)及第二逻辑状态(“110”)的二个第一目标存储单元及位于第三逻辑状态(“100”)及第四逻辑状态(“000”)的二个第二目标存储单元。随后,施加一编程击发,以增量步阶脉冲编程的方式施加一第一编程电压,使二个第一目标存储单元的逻辑状态由第一逻辑状态(“111”)及第二逻辑状态(“110”)改变为较高阈值电压的第五逻辑状态(“X1X”),并施加一编程电压,使二个第二目标存储单元的逻辑状态由第三逻辑状态(“100”)及第四逻辑状态(“000”)改变为较高阈值电压的第七逻辑状态(“X0X”)。因为二个第一目标存储单元被施加编程击发,二个第一目标存储单元的逻辑状态被编程至较高的阈值电压(逻辑状态向右移动),高于第三读取电压V_{R3},高位数据页P2的存储单元的数据已经由1改变为0,无法再以第三读取电压V_{R3}正确的读取出高位数据页的存储单元的数据。此外,因为第二目标存储单元被施加编程击发,第二目标存储单元的逻辑状态被编程至较高的阈值电压(逻辑状态向右移动),高于第五读取电压V_{R5},低位数据页P9的存储单元的数据已经由0改变为1,无法再以第五读取电压V_{R5}正确的读取出低位数据页的存储单元的数据。其中,第五读取电压V_{R5}大于第三读取电压V_{R3}。

[0057] 然而,对中位数据页P5来说,中位数据页P5的存储单元的数据仍系为1,中位数据页P5的存储单元的数据并未被改变,仍可以读取电压V_{R6}正确的读取中位数据页P5的存储单元的数据。如此,可「删除」高位数据页P2及低位数据页P9的写入数据,同时保留中位数据页P5的写入数据。

[0058] 图7的存储单元电压分布151′表示在第二字线的高位数据页P2及低位数据页P9被「净化」且保留中位数据页P5的写入数据后,第二字线的中位数据页P5的存储单元的电压分布。存储区块150′表示高位数据页P2及低位数据页P9被「净化」且保留中位数据页P5的写入数据的存储区块,高位数据页P2及低位数据页P9被标示X表示其数据已经无法被正确读取,相当于原写入在高位数据页P2及低位数据页P9的数据已经被删除。

[0059] 在本实施例中,在「净化」高位数据页P2及低位数据页P9后,仅须施加读取电压V_{R6},便可读取中位数据页P5的数据,与须施加第二读取电压V_{R2}、第四读取电压V_{R4}及第六读取电压V_{R6}以读取中位数据页P5的数据的常规方法相比,本发明可提高存储器的读取效能。其中,第六读取电压V_{R6}大于第二读取电压V_{R2}及第四读取电压V_{R4}。

[0060] 请参照图8。在本实施例中,存储区块160系为「净化」前的一存储区块,存储区块160′系为存储区块160被「净化」后的存储区块。存储区块160的高位数据页P1、中位数据页

P3、低位数据页P6、高位数据页P2、中位数据页P5、低位数据页P9、高位数据页P4、中位数据页P8及低位数据页P12已被写入数据，而高位数据页P7、中位数据页P11、低位数据页P14、高位数据页P10、中位数据页P13及低位数据页P15尚未被写入数据。

[0061] 图8的存储单元电压分布161表示第二字线的高位数据页P2、中位数据页P5及低位数据页P9已被写入数据。此时，若欲「净化」高位数据页P2及中位数据页P5，但保留低位数据页P9的数据，净化单元104将施加第一读取电压V_{R1}及第四读取电压V_{R4}，找出位于第一逻辑状态（“111”）的第一目标存储单元以及位于及第二逻辑状态（“110”）、第三逻辑状态（“100”）及第四逻辑状态（“000”）的三个第二目标存储单元。随后，施加一编程击发，以增量步阶脉冲编程的方式施加一第一编程电压，使第一目标存储单元的逻辑状态由第一逻辑状态（“111”）改变为较高阈值电压的第六逻辑状态（“XX1”），并施加一第二编程电压，使第二目标存储单元的逻辑状态由第二逻辑状态（“110”）、第三逻辑状态（“100”）及第四逻辑状态（“000”）改变为较高阈值电压的第五逻辑状态（“XX0”）。因为第一目标存储单元被施加编程击发，第一目标存储单元的逻辑状态被编程至较高的阈值电压（逻辑状态向右移动），高于第三读取电压V_{R3}，高位数据页P2的存储单元的数据已经由1改变为0，无法再以第三读取电压V_{R3}正确的读取出高位数据页的存储单元的数据。此外，因为第二目标存储单元被施加编程击发，第二目标存储单元的逻辑状态被编程至较高的阈值电压（逻辑状态向右移动），高于第四读取电压V_{R4}，中位数据页P5的存储单元的数据已经由0改变为1，无法再以第四读取电压V_{R4}正确的读取出中位数据页的存储单元的数据。其中，第四读取电压V_{R4}大于第三读取电压V_{R3}。

[0062] 然而，对低位数据页P9来说，低位数据页P9的存储单元的数据仍系为1，低位数据页P9的存储单元的数据并未被改变，仍可以读取电压V_{R5}正确的读取低位数据页P9的存储单元的数据。如此，可「删除」高位数据页P2及中位数据页P5的写入数据，同时保留低位数据页P9的写入数据。

[0063] 图8的存储单元电压分布161′表示在第二字线的高位数据页P2及中位数据页P5被「净化」且保留低位数据页P9的写入数据后，第二字线的低位数据页P9的存储单元的电压分布。存储区块160′表示高位数据页P2及中位数据页P5被「净化」且保留低位数据页P9的写入数据的存储区块，高位数据页P2及中位数据页P5被标示X表示其数据已经无法被正确读取，相当于原写入在高位数据页P2及中位数据页P5的数据已经被删除。

[0064] 在本实施例中，在「净化」高位数据页P2及中位数据页P5后，仅须施加读取电压V_{R5}，便可读取低位数据页P9的数据，与须施加第一读取电压V_{R1}及第五读取电压V_{R5}以读取低位数据页P9的数据的常规方法相比，本发明可提高存储器的读取效能。其中，第五读取电压V_{R5}大于第一读取电压V_{R1}。

[0065] 请参照图9。在本实施例中，存储区块170系为「净化」前的一存储区块，存储区块170′系为存储区块170被「净化」后的存储区块。存储区块170的高位数据页P1、中位数据页P3、低位数据页P6、高位数据页P2、中位数据页P5、低位数据页P9、高位数据页P4、中位数据页P8及低位数据页P12已被写入数据，而高位数据页P7、中位数据页P11、低位数据页P14、高位数据页P10、中位数据页P13及低位数据页P15尚未被写入数据。

[0066] 图9的存储单元电压分布171表示第二字线的高位数据页P2、中位数据页P5及低位数据页P9已被写入数据。此时，若欲「净化」高位数据页P2、中位数据页P5及低位数据页P9，

净化单元104将施加第四读取电压V_{R4},找出位于第一逻辑状态(“111”)、第二逻辑状态(“110”)、第三逻辑状态(“100”)及第四逻辑状态(“000”)的四个目标存储单元。随后,施加一编程击发,以增量步阶脉冲编程的方式施加一编程电压,使位于第一逻辑状态(“111”)的目标存储单元的逻辑状态由第一逻辑状态(“111”)改变为较高阈值电压的逻辑状态(“0”),使位于第二逻辑状态(“110”)的第一目标存储单元的逻辑状态由第二逻辑状态(“110”)改变为较高阈值电压的逻辑状态(“0”),使位于第三逻辑状态(“100”)的目标存储单元的逻辑状态由第三逻辑状态(“100”)改变为较高阈值电压的逻辑状态(“0”),亦使位于第四逻辑状态(“000”)的目标存储单元的逻辑状态由第四逻辑状态(“000”)改变为较高阈值电压的逻辑状态(“0”)。因为四个目标存储单元被施加编程击发,目标存储单元的逻辑状态被编程至较高的阈值电压(逻辑状态向右移动),高于第四读取电压V_{R4},高位数据页P2、中位数据页P5及低位数据页P9的存储单元的数据已经由1改变为0,无法再以第四读取电压V_{R4}正确的读取出高位数据页、中位数据页及低位数据页的存储单元的数据。如此,可「删除」高位数据页P2、中位数据页P5及低位数据页P9的写入数据。

[0067] 图9的存储单元电压分布171′表示在第二字线的高位数据页P2、中位数据页P5及低位数据页P9被「净化」后,第二字线的存储单元的电压分布。存储区块170′表示高位数据页P2、中位数据页P5及低位数据页P9被「净化」的存储区块,高位数据页P2、中位数据页P5及低位数据页P9被标示X表示其数据已经无法被正确读取,相当于原写入在高位数据页P2、中位数据页P5及低位数据页P9的数据已经被删除。

[0068] 请参照图10A-图10C。在本实施例中,图10A的存储单元电压分布181表示第二字线的高位数据页P2、中位数据页P5及低位数据页P9已被写入数据。图10B的存储单元电压分布181′表示在第二字线的低位数据页P9被「净化」且保留高位数据页P2以及中位数据页P5的写入数据后,第二字线的存储单元的高位数据页P2及中位数据页P5的电压分布。图10C的存储单元电压分布181”表示在第二字线的低位数据页P9被「净化」后,继续对中位数据页P5「净化」且保留高位数据页P2的写入数据后,第二字线的存储单元的高位数据页P2的电压分布。在图10B中,若欲「净化」低位数据页P9,但保留高位数据页P2及中位数据页P5的数据,净化单元104将施加第二读取电压V_{R2}、第三读取电压V_{R3}以及第四读取电压V_{R4},找出位于第三逻辑状态(“100”)以及位于第四逻辑状态(“000”)的两个第一目标存储单元与位于第一逻辑状态(“111”)以及第二逻辑状态(“110”)的两个第二目标存储单元。随后,以增量步阶脉冲编程方式施加一第一编程电压使第三逻辑状态(“100”)的存储单元的逻辑状态由第三逻辑状态(“100”)改变为较高阈值电压的第八逻辑状态(“10X”),亦使第四逻辑状态(“000”)的存储单元的逻辑状态由第四逻辑状态(“000”)改变为较高阈值电压的第七逻辑状态(“00X”)。如此,可「删除」低位数据页P9的写入数据,同时保留高位数据页P2及中位数据页P5的写入数据。

[0069] 在图10C,若欲「净化」中位数据页P5,但保留高位数据页P2的数据,净化单元104以增量步阶脉冲编程方式施加一第二编程电压使第一逻辑状态(“11X”)的存储单元的逻辑状态由第一逻辑状态(“11X”)改变为较高阈值电压的第八逻辑状态(“1XX”),亦使第二逻辑状态(“11X”)的存储单元的逻辑状态由第二逻辑状态(“11X”)改变为较高阈值电压的第八逻辑状态(“1XX”)。如此,可「删除」中位数据页P5的写入数据,同时保留高位数据页P2的写入数据。此外,在读取高位数据页P2,可以增加读取数据页效能。

[0070] 请参照图11A-图11C。在本实施例中,图11A的存储单元电压分布191表示第二字线的高位数据页P2、中位数据页P5及低位数据页P9已被写入数据。图11B的存储单元电压分布191′表示在第二字线的低位数据页P9被「净化」且保留高位数据页P2以及中位数据页P5的写入数据后,第二字线的存储单元的高位数据页P2及中位数据页P5的电压分布。图11C的存储单元电压分布191”表示在第二字线的低位数据页P9被「净化」后,继续对高位数据页P2「净化」且保留中位数据页P5的写入数据后,第二字线的存储单元的中位数据页P5的电压分布。在图11B中,若欲「净化」低位数据页P9,但保留高位数据页P2及中位数据页P5的数据,净化单元104将施加第二读取电压V_{R2}以及第四读取电压V_{R4},找出位于第三逻辑状态(“100”)以及位于第四逻辑状态(“000”)的两个第一目标存储单元与位于第一逻辑状态(“111”)以及第二逻辑状态(“110”)的两个第二目标存储单元。随后,以增量步阶脉冲编程方式施加一第一编程电压使第三逻辑状态(“100”)的存储单元的逻辑状态由第三逻辑状态(“100”)改变为较高阈值电压的第七逻辑状态(“00X”),亦使第四逻辑状态(“000”)的存储单元的逻辑状态由第四逻辑状态(“000”)改变为较高阈值电压的第七逻辑状态(“00X”)。如此,可「删除」低位数据页P9的写入数据,同时保留高位数据页P2及中位数据页P5的写入数据。

[0071] 在图11C,若欲「净化」高位数据页P2,但保留中位数据页P5的数据,净化单元104将以增量步阶脉冲编程方式施加一第二编程电压,使第一逻辑状态(“11X”)及第二逻辑状态(“11X”)的存储单元由逻辑状态(“11X”)改变为较高阈值电压的第五逻辑状态(“X1X”)。如此,可「删除」高位数据页P2的写入数据,同时保留中位数据页P5的写入数据。此外,在读取中位数据页P5,可以增加读取数据页效能。

[0072] 本发明对三阶存储单元(TLC)施加净化电压操作并不限于上述实施例所示内容,本领域技术人员在参照上述实施例后,应当理解对三阶存储单元施加净化电压操作的各种情况。更可理解本发明除可应用于三阶存储单元之外,更可应用于每个存储单元存储4个位或更多位的存储器。

[0073] 依据本发明所提出的利用施加编程击发、以增量步阶脉冲编程的方式施加编程电压改变存储区块中存储器页面的存储单元的逻辑状态,编程存储单元的逻辑状态,改变存储单元存储的数据内容,使原被写入数据无法被正确读取,进而达到「删除」数据的目的。此外,本发明可提高使用存储器的数据安全性,避免黑客取得原写入数据而重建数据。本发明更可以针对特定数据页执行「删除」数据的操作,不需对特定数据页的存储区块执行垃圾回收以及擦除操作,可减少擦除存储器的存储区块的次数,提高存储器的生命周期。此外,在读取数据页时,更可减少施加的读取电压,可提高存储器效能。另外,将存储单元的逻辑状态净化到具有较高阈值电压的第五、第六、第七或第八逻辑状态,可避免在已知的三阶存储单元的闪存(3D TLC-type NAND Flash)结构中容易发生的横向电荷迁移(lateral charge migration)现象所导致的数据保持(data retention)特性变差或数据保持时间(data retention time)变差的问题,进而提高存储器的可靠度。

[0074] 以上所述的具体实施例,对本发明的目的、技术方案和有益效果进行了进一步详细说明,所应理解的是,以上所述仅为本发明的具体实施例而已,并不用于限制本发明,凡在本发明的精神和原则之内,所做的任何修改、等同替换、改进等,均应包含在本发明的保护范围之内。

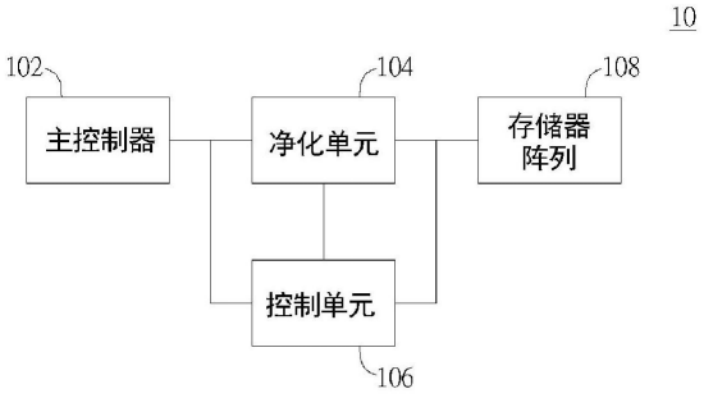

10
102
104
108
主控制器
净化单元
存储器
阵列
控制单元
106

图1

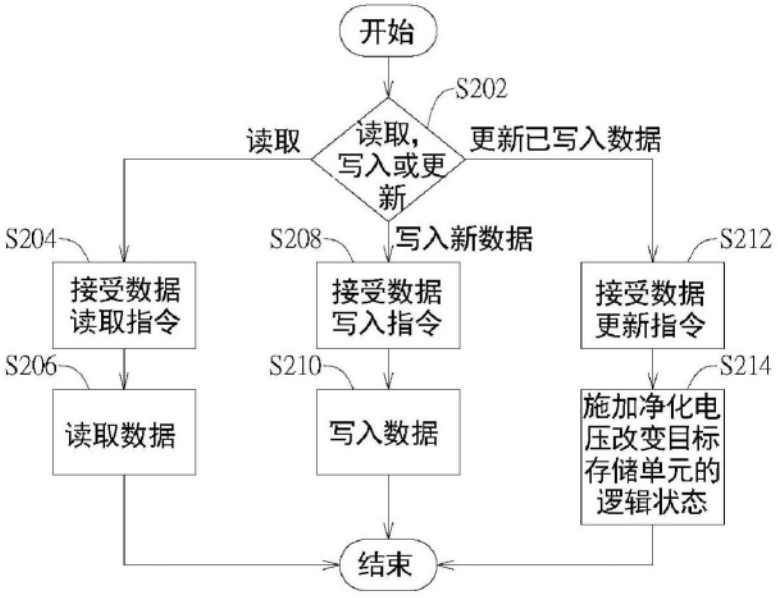

开始
S202
读取,
写入或更
新
读取
更新已写入数据
写入新数据
S204
S208
S212
接受数据
读取指令
接受数据
写入指令
接受数据
更新指令
S206
S210
S214
读取数据
写入数据
施加净化电
压改变目标
存储单元的
逻辑状态
结束

图2

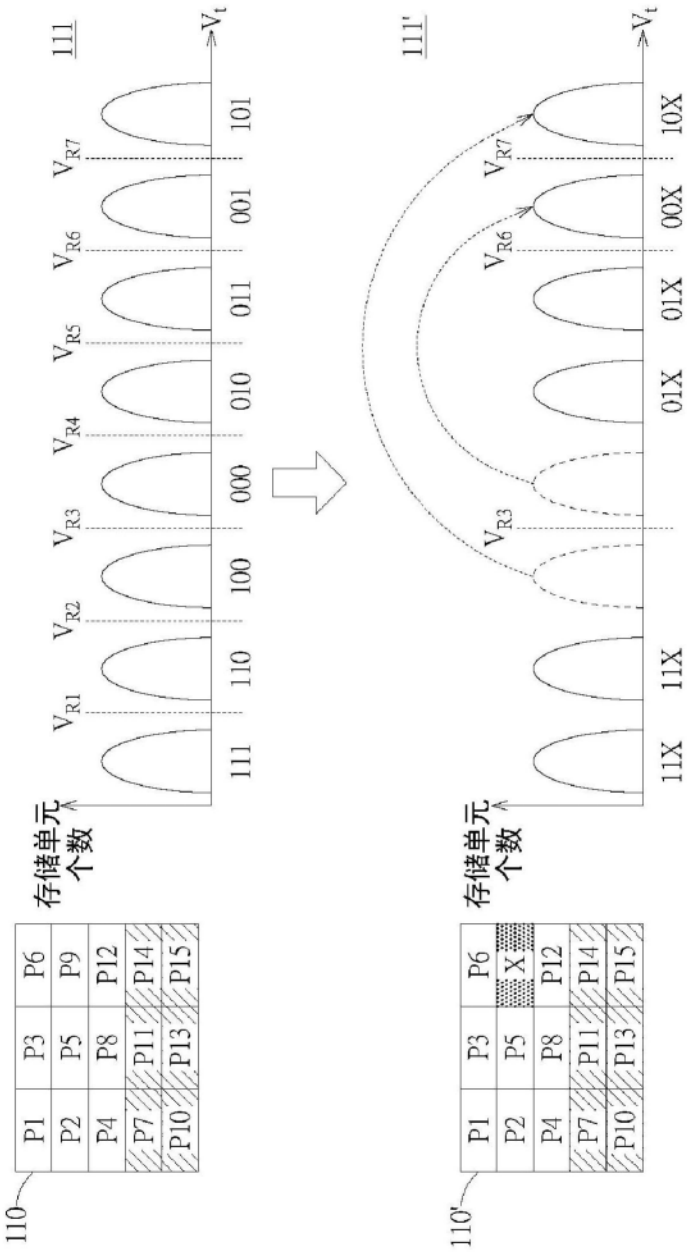

111
V_t
V_{R1}
V_{R2}
V_{R3}
V_{R4}
V_{R5}
V_{R6}
V_{R7}
111
110
100
000
010
011
001
101
存储单元个数
P1 P3 P6
P2 P5 P9
P4 P8 P12
P7 P11 P14
P10 P13 P15
110
111'
V_t
V_{R3}
V_{R6}
V_{R7}
11X
11X
01X
01X
00X
10X
存储单元个数
P1 P3 P6
P2 P5 X
P4 P8 P12
P7 P11 P14
P10 P13 P15
110'

图3

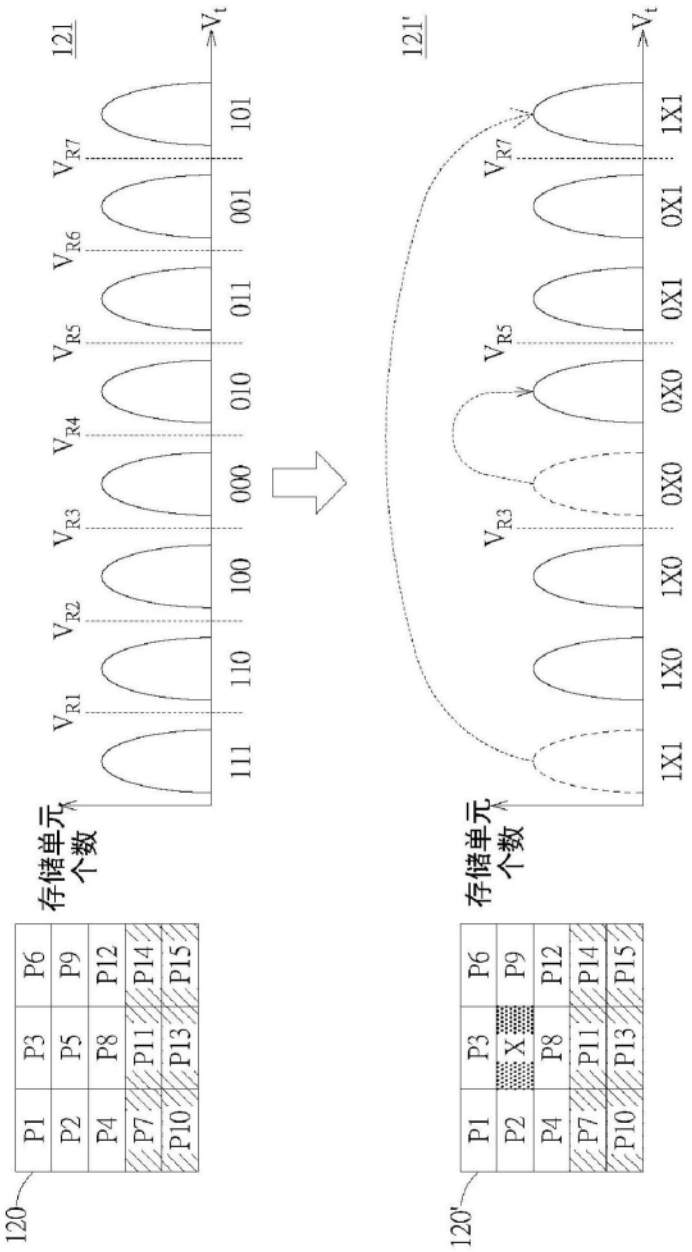

121
V_t
V_{R1}
V_{R2}
V_{R3}
V_{R4}
V_{R5}
V_{R6}
V_{R7}
111
110
100
000
010
011
001
101
存储单元个数
P1
P2
P3
P4
P5
P6
P7
P8
P9
P10
P11
P12
P13
P14
P15
120
121'
1X1
1X0
1X0
0X0
0X0
0X1
0X1
1X1
X
120'

图4

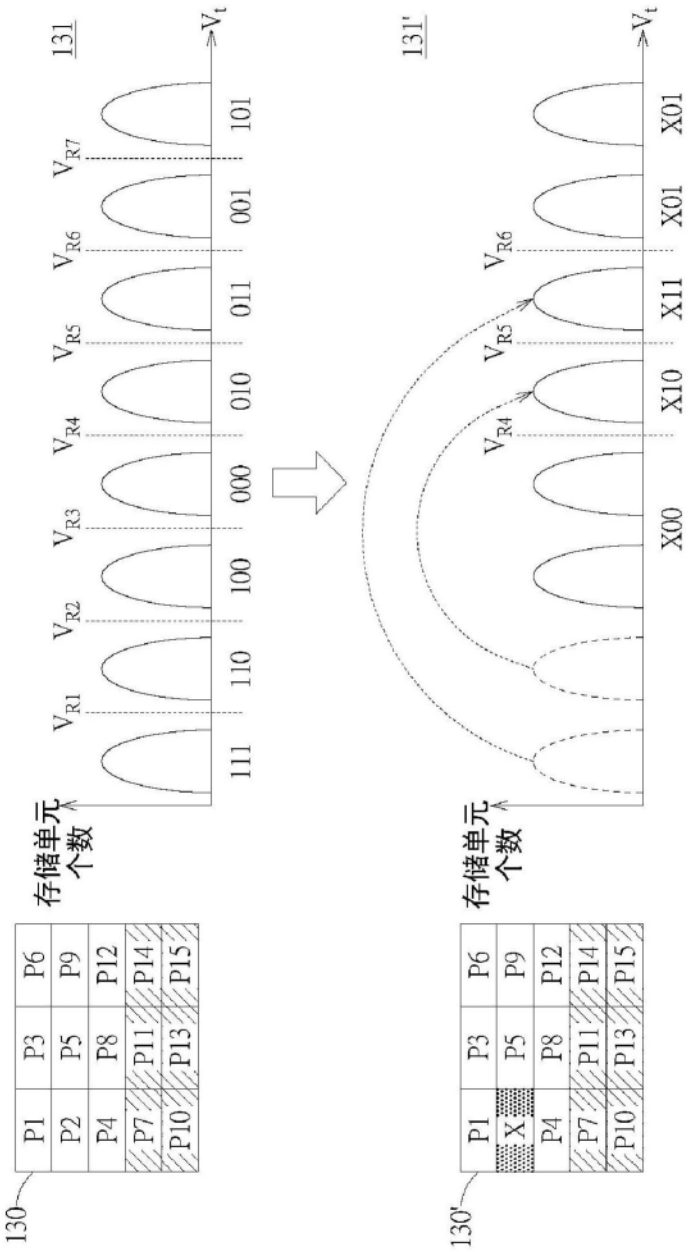

131
131'
V_t
V_{R1}
V_{R2}
V_{R3}
V_{R4}
V_{R5}
V_{R6}
V_{R7}
111
110
100
000
010
011
001
101
X00
X10
X11
X01
X01
存储单元个数
存储单元个数
130
130'
P1
P2
P3
P4
P5
P6
P7
P8
P9
P10
P11
P12
P13
P14
P15
X

图5

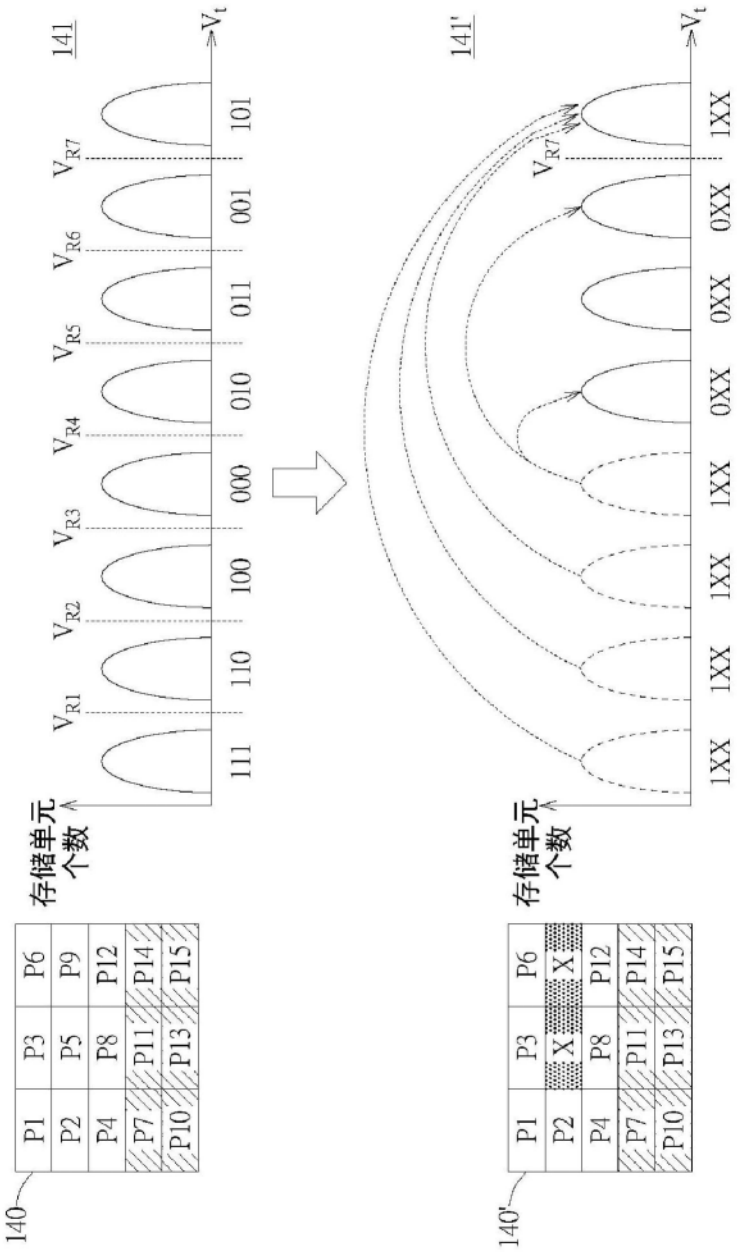

141
V_t
V_{R1}
V_{R2}
V_{R3}
V_{R4}
V_{R5}
V_{R6}
V_{R7}
111
110
100
000
010
011
001
101
存储单元个数
P1 P3 P6
P2 P5 P9
P4 P8 P12
P7 P11 P14
P10 P13 P15
140
141'
V_t
V_{R7}
1XX
1XX
1XX
1XX
0XX
0XX
0XX
存储单元个数
P1 P3 P6
P2 X X
P4 P8 P12
P7 P11 P14
P10 P13 P15
140'

图6

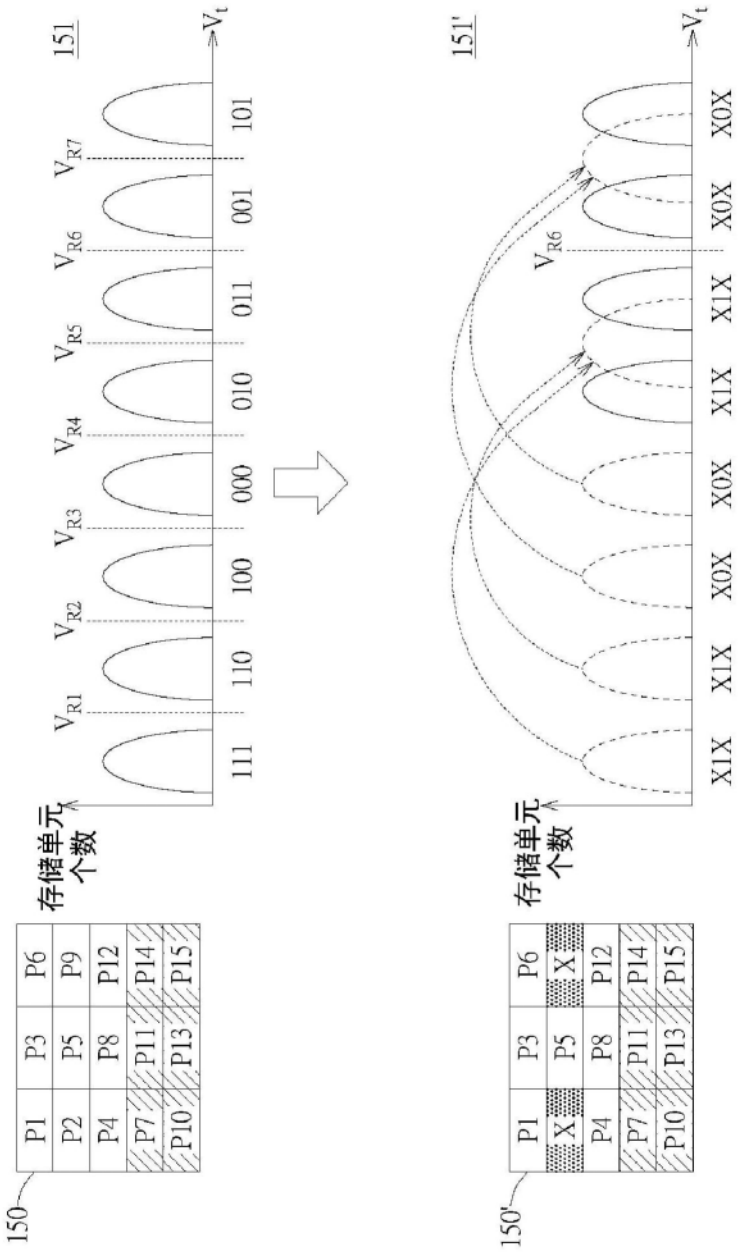

151
V_t
V_{R1}
V_{R2}
V_{R3}
V_{R4}
V_{R5}
V_{R6}
V_{R7}
111
110
100
000
010
011
001
101
存储单元个数
P1 P3 P6
P2 P5 P9
P4 P8 P12
P7 P11 P14
P10 P13 P15
150
151'
V_t
V_{R6}
X1X X1X X0X X1X X1X X0X
存储单元个数
P1 P3 P6
X P5 X
P4 P8 P12
P7 P11 P14
P10 P13 P15
150'

图7

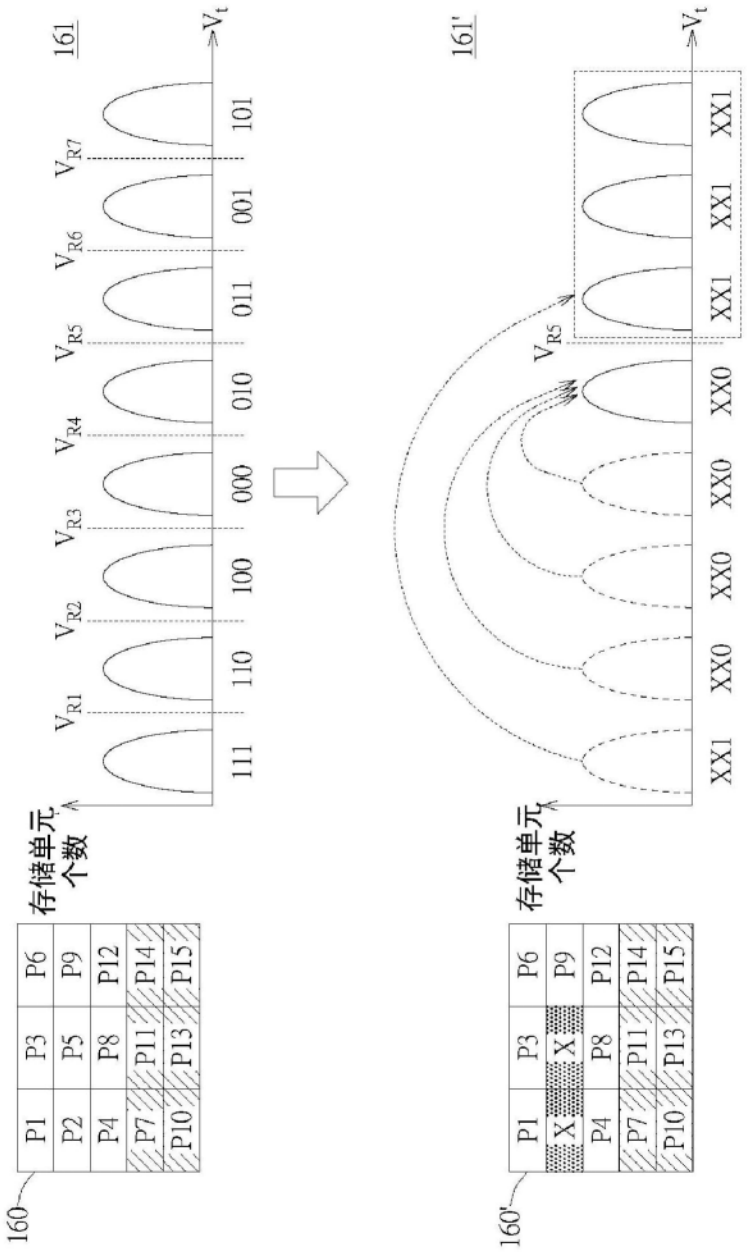

161
V_t
V_{R1}
V_{R2}
V_{R3}
V_{R4}
V_{R5}
V_{R6}
V_{R7}
111
110
100
000
010
011
001
101
存储单元个数
P1 P3 P6
P2 P5 P9
P4 P8 P12
P7 P11 P14
P10 P13 P15
160
161'
V_t
V_{R5}
XX1
XX0
XX0
XX0
XX0
XX1
XX1
XX1
存储单元个数
P1 P3 P6
X X P9
P4 P8 P12
P7 P11 P14
P10 P13 P15
160'

图8

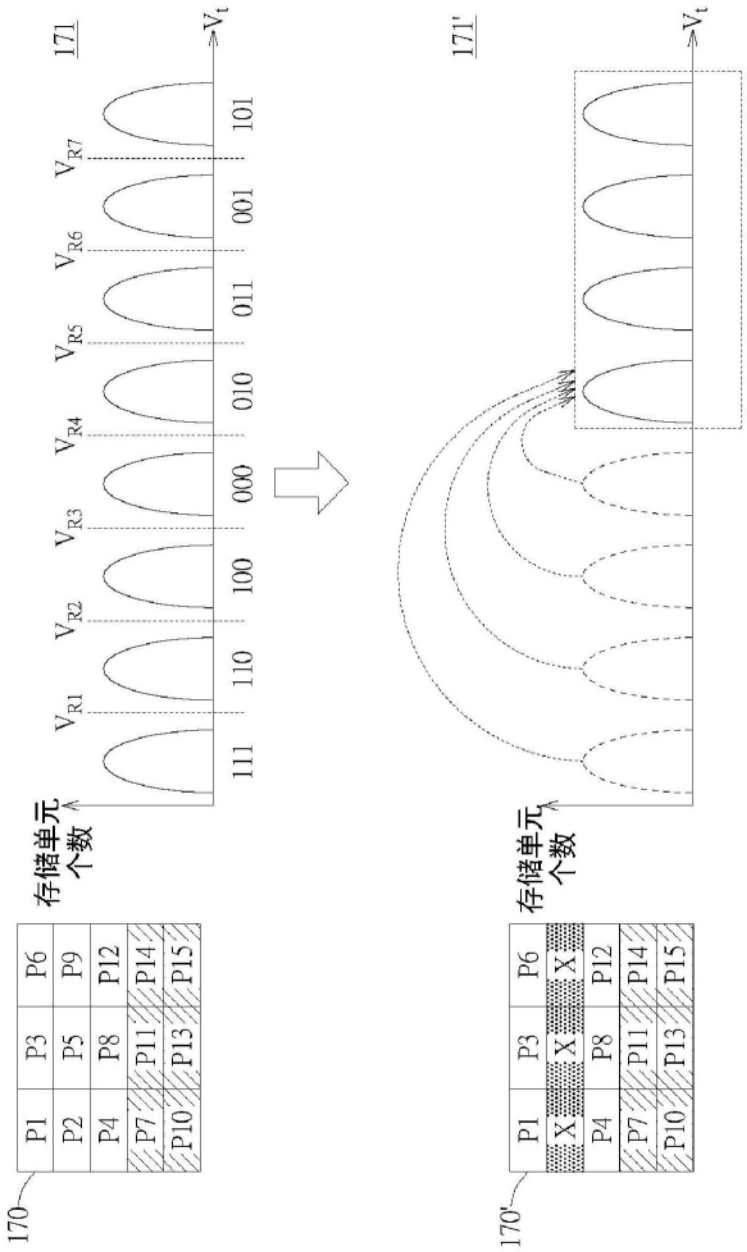

171
V_t
V_{R1}
V_{R2}
V_{R3}
V_{R4}
V_{R5}
V_{R6}
V_{R7}
111
110
100
000
010
011
001
101
存储单元个数
P1 P3 P6
P2 P5 P9
P4 P8 P12
P7 P11 P14
P10 P13 P15
170
171'
V_t
存储单元个数
P1 P3 P6
X X X
P4 P8 P12
P7 P11 P14
P10 P13 P15
170'

图9

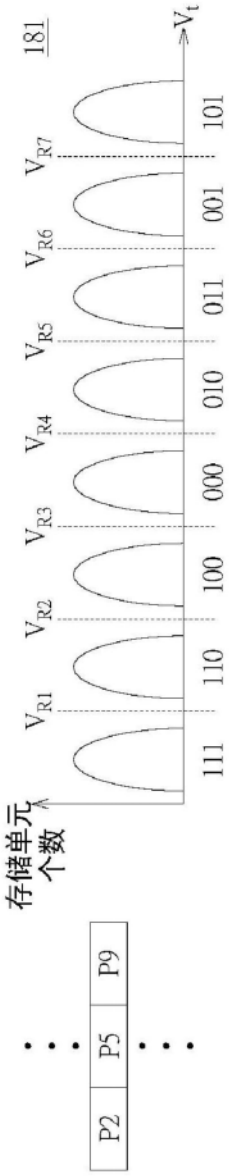

181
存储单元个数
V_t
V_{R1}
V_{R2}
V_{R3}
V_{R4}
V_{R5}
V_{R6}
V_{R7}
111
110
100
000
010
011
001
101
P2
P5
P9

图10A

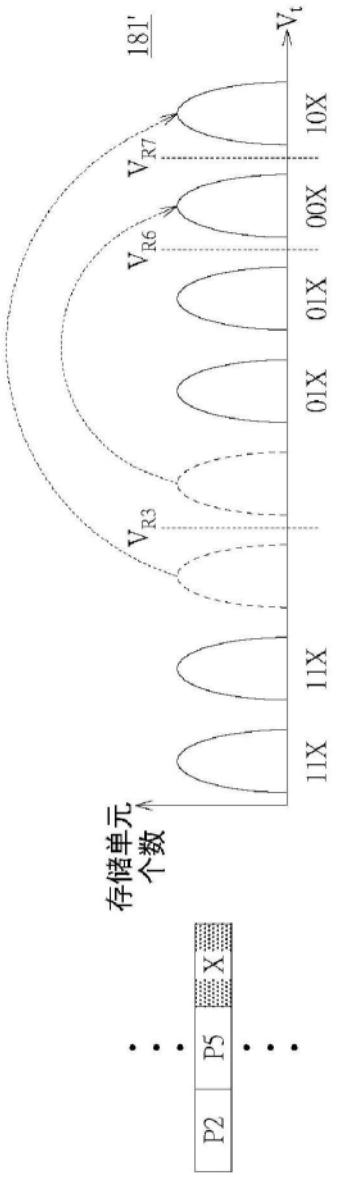


图10B

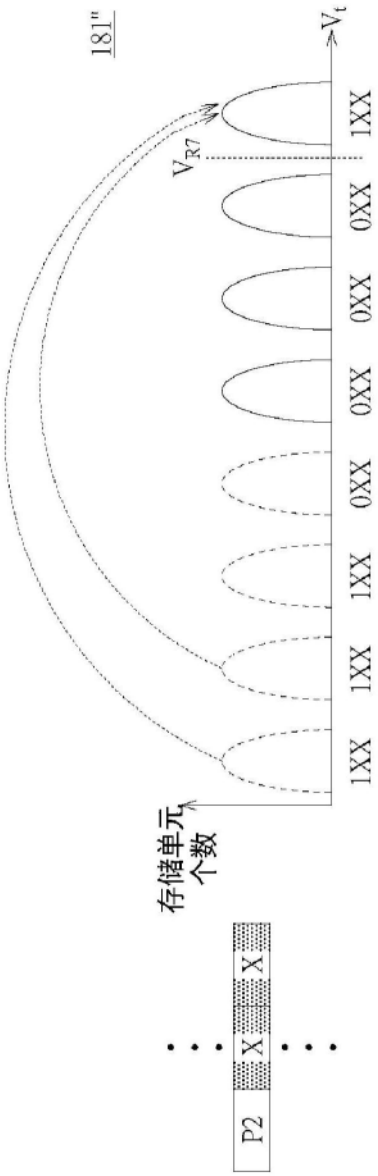


图10C

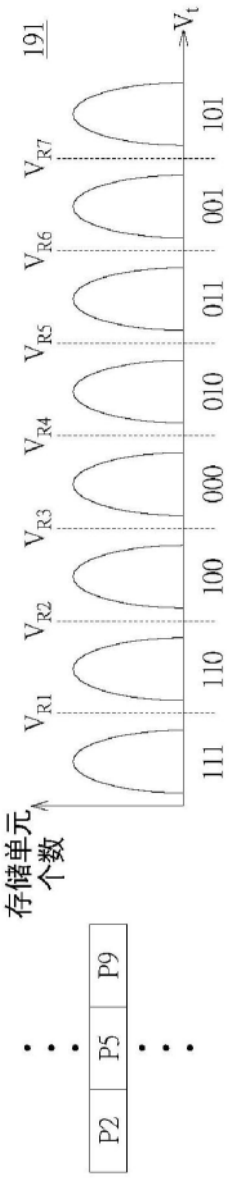

191
V_t
V_{R1}
V_{R2}
V_{R3}
V_{R4}
V_{R5}
V_{R6}
V_{R7}
111
110
100
000
010
011
001
101
存储单元个数
P2
P5
P9

图11A

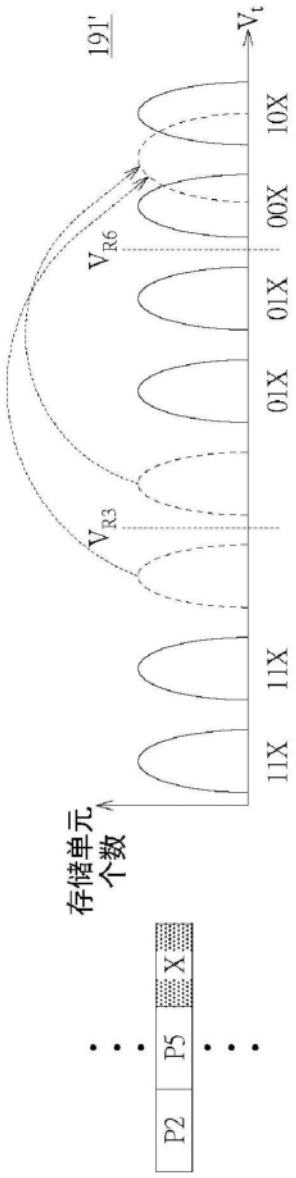


图11B

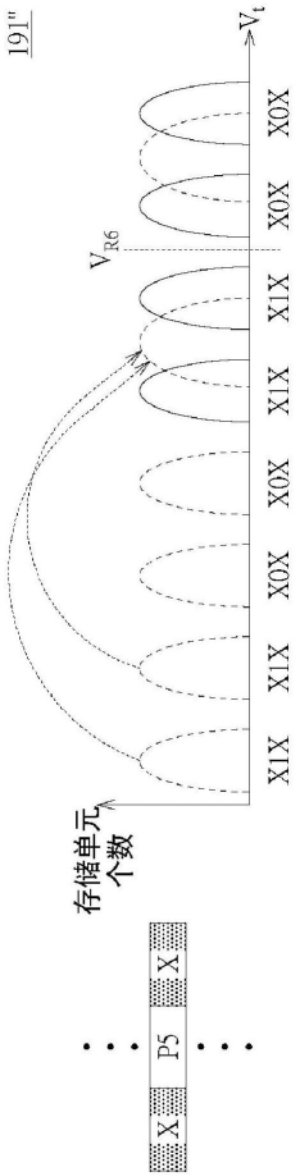


图11C