

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4635191号
(P4635191)

(45) 発行日 平成23年2月16日(2011.2.16)

(24) 登録日 平成22年12月3日(2010.12.3)

(51) Int.Cl.

F I

H O 1 L 27/14 (2006.01)

G O 1 T 1/00 (2006.01)

G O 1 T 1/24 (2006.01)

H O 1 L 31/10 (2006.01)

H O 1 L 31/09 (2006.01)

H O 1 L 27/14 K

G O 1 T 1/00 B

G O 1 T 1/24

H O 1 L 31/10 H

H O 1 L 31/00 A

請求項の数 6 (全 9 頁) 最終頁に続く

(21) 出願番号 特願2003-360408 (P2003-360408)
 (22) 出願日 平成15年10月21日(2003.10.21)
 (65) 公開番号 特開2005-129558 (P2005-129558A)
 (43) 公開日 平成17年5月19日(2005.5.19)
 審査請求日 平成18年10月18日(2006.10.18)

(73) 特許権者 304023318
 国立大学法人静岡大学
 静岡県静岡市駿河区大谷836
 (73) 特許権者 000236436
 浜松ホトニクス株式会社
 静岡県浜松市東区市野町1126番地の1
 (74) 代理人 100088155
 弁理士 長谷川 芳樹
 (74) 代理人 100092657
 弁理士 寺崎 史朗
 (74) 代理人 100108257
 弁理士 近藤 伊知良
 (72) 発明者 畑中 義式
 静岡県浜松市和合町936番地の537

最終頁に続く

(54) 【発明の名称】 超解像画素電極の配置構造及び信号処理方法

(57) 【特許請求の範囲】

【請求項1】

センサー素子の寸法により決まる解像度以上の解像度を得るために複数のセンサー部をずらせて配置した高エネルギーX線及びガンマ線の検出装置において、複数のセンサー部と、該センサー部が載置される複数の電極部と、増幅部と、前記電極部と前記増幅部とを接続する複数の配線部とからなり、各電極部と各配線部による合成静電容量を各センサー間で一致させるために、前記センサー部が載置される前記電極部及び前記配線部のパターンの面積を各センサー間で概ね一致させてなる超解像画素電極の配置構造。

【請求項2】

センサー素子の寸法により決まる解像度以上の解像度を得るために複数のセンサー部をずらせて配置した高エネルギーX線及びガンマ線の検出装置において、複数のセンサー部と、該センサー部が載置される複数の電極部と、増幅部と、前記電極部と前記増幅部とを接続する複数の配線部とからなり、各電極部と各配線部による合成静電容量を各センサー間で一致させるために、センサー部を載置する電極部にセンサー部が載置されないダミー部を設け、各電極部のパターンを同一形状として、各電極部における静電容量を等しくしてなる超解像画素電極の配置構造。

【請求項3】

センサー素子の寸法により決まる解像度以上の解像度を得るために複数のセンサー部をずらせて配置した高エネルギーX線及びガンマ線の検出装置において、複数のセンサー部と、該センサー部が載置される複数の電極部と、増幅部と、前記電極部と前記増幅部とを接

10

20

続する複数の配線部とからなり、各電極部と各配線部による合成静電容量を各センサー間で一致させるために、センサー部を載置する電極部にセンサー部が載置されないダミー部を設け、各電極部のパターンを同一面積として、各電極部における静電容量を等しくしてなる超解像画素電極の配置構造。

【請求項 4】

複数のセンサー部を配置した高エネルギー X 線及びガンマ線の検出装置において、複数のセンサー部と、該センサー部が載置される複数の電極部と、増幅部と、前記電極部と前記増幅部とを接続する複数の配線部とからなり、各電極部とこれに接続される各配線部による合成静電容量を各センサー間で一致させるために、各配線部の幅を異ならせることにより各配線部の面積をほぼ等しくして、各配線部の長さの違いによる静電容量差を打ち消すようにしてなる超解像画素電極の配置構造。

10

【請求項 5】

前記複数のセンサー部と、前記複数の電極部と、前記複数の配線部と、前記増幅部とからなる検出装置を 1 ブロックとし、同様の検出装置 1 ブロックとを対向配置にしてセンサー部の画素数を倍増してなる請求項 1 乃至 4 のいずれか一項に記載の超解像画素電極の配置構造。

【請求項 6】

前記複数のセンサー部からの信号抽出を、時系列において第 1 のブロックの第 1 センサー部の次には、対向ブロックの第 1 センサー部から行い、その次には第 1 のブロックの第 2 センサー部から行うようにして、順次これを最終センサー部まで繰り返し、隣接配線部からの漏洩信号の影響を軽減してなる請求項 5 記載の超解像画素電極の配置構造における信号処理方法。

20

【発明の詳細な説明】

【技術分野】

【0001】

高エネルギー X 線・ガンマ線の検出のために用いる半導体検出器に関する。

【背景技術】

【0002】

高エネルギー X 線・ガンマ線は透過力が高いので、その吸収能力の高い原子量の大きい物質で出来た検出器を用いる。例えば、CdTe, CdZnTe, HgI₂, PbI₂, TlBr などである。これらの材料で出来た検出素子を、リニヤー状、または 2 次元に配置して、それぞれの素子に付いている電極より電流を読み出す。読み出した電流を前置増幅しそれを信号処理を行って、2 次元に配置された画像信号として構成される。

30

【0003】

通常は、リニヤーセンサーの場合、各素子は一列に並べられ、信号は平行等間隔の配線で前置増幅器に導かれる。リニヤーセンサーにおいて解像度を上げるために、センサー部をずらして配置することが特開平 5 - 236210 号公報において提案されている。

半導体検出器の場合、前置増幅器とセンサーとの間の静電容量は読み取り信号に大きく影響を与えるが、可視光線のセンサーの場合は信号電流量が大きくとれるので、影響は少なく、後段の信号処理において調整されることも出来る。

40

【特許文献 1】特開平 5 - 236210 号公報

【発明の開示】

【発明が解決しようとする課題】

【0004】

高エネルギー X 線・ガンマ線の検出のために用いる半導体検出器として、化合物半導体の CdTe, CdZnTe, TlBr, HgI₂ が画像検出器として用いられる場合、単結晶のそれらの材料小片を素子として、リニヤー状、または 2 次元状に配置して、それぞれの電極からの電流を増幅器に導き増幅し、必要な信号レベルにして信号処理を行う。このとき、素子から増幅器までの配線にかかわる技術である。

50

これらの素子をリニヤー状、または２次元状に並べるとき、空間解像度は素子の単位面積あたりの数で決まってくる。したがって、解像度を高くするためには、各素子を高密度に配置しなければならないが、ボンディングなど配置技術上の制約により、限界がある。

この解決方法として、素子を千鳥配置として、素子間隔を保ちながらまばらに配置する。このように、まばらな配置とするとときに、素子の欠けたところの信号は、時間的に空間的に別の素子の信号をもって補い、それを総合するときに高解像度とする技術を超解像画素構成と呼ぶ。シリコンなどを用いた可視光線の領域で用いるものでは、増幅部分はセンサーと積層構造とすることも出来ることと、微細加工技術も十分微細化が出来るので、配線上の問題はあまり生じない。

【０００５】

10

図１は、リニヤー状のセンサー部１から増幅部５への接続を示すものである。図１ - a はセンサー部１と増幅部５が一体となったセンサーでセンサー部１と増幅部５が平面状に形成されたものであり、図１ - b はセンサー部１と増幅部５が積層二階建て構造となってセンサーからの信号が直接増幅部分に接続されたものである。

しかしながら、高エネルギーX線・ガンマ線の検出器の場合、高エネルギーの入射X線・ガンマ線が増幅器に入射すると集積増幅器を損傷するので、素子部分と増幅部分とを空間的に隔離して、増幅部分は放射線からシールド保護しなければならない。このために、素子と増幅器を配線により結合することとなる。

この場合には、前置増幅器とセンサーとの間の配線による静電容量が大きくなり、読み取り信号に大きく影響を与えることになる。

20

【課題を解決するための手段】

【０００６】

ここで、静電容量の絶対値よりも、各センサーにおける相対値に着目し、各センサーにおける静電容量を等しくすることを目的とする。これは、静電容量の大小により信号電圧に変動が現れるために、後段での信号処理が困難となるからである。

このためには、センサ部を千鳥配置とすると、増幅器までの配線による静電容量を各素子についてまったく同じとなるように電極の形状は同じとする。

また、増幅器に配線が絞り込まれるとき配線の長さの違いによる容量の違いを、配線の幅の調整によって行う。

【発明の効果】

30

【０００７】

千鳥配置など超解像画素電極配置を採用する際に、静電容量の差による感度差を軽減することができるから、有用である。

【発明を実施するための最良の形態】

【０００８】

図２に示すようにセンサー感光部の配置を千鳥配置、画素ずらせ配置などとして、高解像度を狙ったものが従来からあるが、可視光線の場合が想定されており、特に静電容量の均一化、信号読み取りにおける配線の特別工夫は考えられていない。

以下に、各センサーにおける静電容量を等しくする構成を示す。

【実施例１】

40

【０００９】

図３にセンサーを載置する基板上の電極部３のパターンを示す。図３ - a は従来パターンであり、電極部３の長さが異なるために静電容量が均一ではない。本発明による図３ - b の改良パターンは静電容量を均一化するために、千鳥配置の場合であっても電極部３は偶数番であっても奇数番であっても同じようにパターン化される。すなわち、配線の長さの違いにより静電容量が異なり、このため同一の電荷から発生する電圧が異なることとなり出力変動が生ずるため、電極構造は同じとされて、素子がマウントされた部分はセンサー部１として配置され、素子がマウントされなかった部分はダミー部２として電極部３がそのまま残される。マウントされた素子は千鳥状に配置されることとなる。

この変形として、図３ - c に示すようにダミー部２をセンサー部１より小さな面積とす

50

る、すなわち電極部 3 の引き出し線と同じ幅にすることも考えられる。この場合には、センサーの密度を高めることができる。

【 0 0 1 0 】

ガンマ線の検出のためにCdTe結晶の画像検出センサーについて述べる。CdTeは機械的衝撃に対して弱く、素子の特性を劣化させないようにボンディングするのは細心の注意を要する。画像検出のために多数の素子を密接して配置するには作製上困難を伴う。千鳥配置にする場合、素子間隔を取ることが出来、作製上極めて大きな利点がある。このとき、2列の千鳥配置をA列とB列とする。隣り合う電極は静電容量が同じとなるように、形状を同じとして、かつ、増幅器までの接続配線の静電容量を合わせるように、配線の幅を調節し中央と両端との静電容量の差をなくす。また、配線はその直下に適当な間隔を保ち、アース電極によりシールドされ、配線はストリップラインとして増幅器に結合される。増幅器の部分は放射線の照射から保護されるように、鉛などの金属シールドによってカバーされる。このカバーの厚さはエネルギーの大きさによって決められる必要があるが1 mmから1 cm程度の厚さのものである。素子の共通電極側は適切な導電材で接地電位に接続する。センサー上面から見たシールド領域を図 1 1 に示す。

10

【 0 0 1 1 】

これまで、静電容量を均一化するために、電極部 3 の形状を同一にすること、配線部の長さに応じて幅を調節すること、を提案した。しかしながら、静電容量の均一化には他の構成も考えられる。

図 4 に示すのは、電極部 3 の面積を変化させることにより静電容量の均一化を図るものである。図 4 に示す電極部 3 は、素子列の中央から両端に向けて電極線幅を減少させ、増幅器の入力につながる電極部 3 と配線部 4 の合成容量が同じとなるように、調整されている。千鳥配置のそれぞれにおいて素子のマウント位置は千鳥になっているが増幅器からみて、静電容量はまったく同じである。

20

【 実施例 2 】

【 0 0 1 2 】

さらに、高解像度にするために千鳥配置の基盤を向かい合わせに配置し、画素数を倍増させる例を図 5 に示す。

図 5 は千鳥の 2 列の素子列を向かい合わせて配置し 4 分の 1 ピッチずらせて配置している例である。互いの 2 列の千鳥の素子を合わせると 4 素子で空間的に 1 ピッチを構成するので、互いに隣接する素子の信号の影響を避けることが出来る。

30

【 0 0 1 3 】

千鳥配置の 1 ブロックと同じものを、向かい合わせに配置して、配置の位置を 4 分の 1 ピッチだけずらせた配置とすると簡単に画素ずらせ配置が構成できる。

また、向かい合わせの素子列に対する増幅器を隔離して設置することにより、同時に高エネルギー線が両増幅器に入射することなく、一時障害を受けなかった増幅器の信号で障害を受けた信号を補完することにより、高エネルギー放射線妨害を修復することが出来る。

40

このときの千鳥配置の 2 列を C 列と D 列とする。向かい合わせに配置するために位置決め用の凹凸 1 1 を設けておくこと位置合わせに有用である。

【 0 0 1 4 】

X線またはガンマ線照射の空間的分布を検出するために、対象物が移動するとき、B列、A列、C列、D列の順番に放射線照射が移動するものとする。A列信号はメモリーの1a, 5a, 9a, ...番地に、B列信号は3b, 7b, 11b, ...番地に、C列信号は4c, 8c, 12c, ...番地に、D列信号は2d, 6d, 10d, ...番地に記録される。対象物の移動時間単位を素子の配置の空間の移動単位と合わせて考えれば、B列信号を3単位遅らせ、A列信号を2単位、C列信号を1単位遅らせてD列信号の時間と合成して出力信号とす

50

れば、1, 2, 3, 4, 5, 6, ...の合成信号が得られる。

このとき、素子からの信号の読み取りのタイミングと位相に関して、本発明は隣り合う素子からの影響を避けることと、均一な信号の得られるように、配線静電容量を合わせるように工夫される。

【0015】

2列の千鳥配置のブロックを向かい合わせて配置することにより4列の千鳥配置となる。そして向かい合わせのブロックを四分の1ピッチずらせて配置することにより、この4列の各素子互いに4分の1ピッチずつずれた配置となる。千鳥配置の列をA列B列でひとつのブロックの千鳥配置が出来ているとき、A列とB列は2分の1ピッチずれた配置となっている。このブロックを向かい合わせの配置としてA列に対して4分の1ピッチずれた配置としたものをC列D列とするとA列に対してD列は4分の1ピッチずれたものとなり、D列とB列は4分の1ピッチずれ、B列とC列はやはり4分の1ピッチずれたものとなる。このように、各素子は互いの列間において4分の1ピッチずれた配置を形成することが出来る。

10

【0016】

各素子からの信号の読み出しにおいて、読み出しの順番をA列D列B列C列の順番に読み出すことにより、隣接する配線の読み出しの時間間隔を挿入することが出来、隣接する電極からの信号の妨害を防ぐことが出来る。すなわち、A, D, B, Cを互いに4分の1周期の位相差を持たせて読み出しを行うならば、AとB、CとDとは互いに影響を避けるような信号読み出しをすることが出来る。AとB列、及びCとD列の読み出した信号は向かい合わせの増幅器によって増幅され、信号処理されるが空間的に離れている。このことはまた、散乱放射線などによる致命的な影響を受けにくい構造となることと、もし影響を受けた場合にも信号の修復が容易である。これらのことは、放射線検出器特有のことであって、通常の可視光線の検出器においては、考慮する必要のないことである。

20

放射線検出器の特殊性として、高エネルギーの放射線が増幅器に入射すると増幅器が損傷するためにセンサー部分と隔離して配置しなければならないことと、散乱放射線による影響を避けるために、空間的に離れた位置に増幅器が一对となって配置されていることは画像信号の修復を行う場合に極めて大きな利点がある。

【実施例3】

【0017】

センサーの電極部から増幅部への配線部については、ここまで1次元センサーすなわちリニヤー状のラインセンサーにおけるものを述べてきた。しかし、昨今は2次元センサーに大きな需要がある。そこで、2次元センサーにおける増幅部への接続についても提案するものである。

30

図6においては2次元センサー9から引き出された電極部はセンサー下面に2次元に配置されている。この2次元をフレキシブル配線10により1列ごとに増幅部5に接続する。2次元端子を $S(m, n)$ とすると、 $S(1, j)$ (ここで $j = 1 \dots n$ までの整数)を1つのフレキシブル配線10に接続し、 m 個のフレキシブル配線10を用いるものとする。図6では、増幅部5手前の端子から $S(1, 1), S(1, 2) \dots S(2, 1), S(2, 2) \dots$ と接続されているが、他に手前から $S(1, 1), S(2, 1), S(3, 1) \dots S(1, 2), S(2, 2), S(3, 2) \dots$ と接続することも考えられる。

40

図7に示す引き出し線の配置はプリント基板においては一般的である。この場合にも静電容量を均一化する構造が採用できる。

多層基盤において、各段の配線を図8に示すように配置し、この各段の基盤を図9に示すように重ね合わせて、センサー部1からの配線を垂直方向に貫き接続する。これらの配線においても、静電容量を均一にするための先に述べた構造が採用できる。

また、図10に示すように1乃至4段目のパターンを図8とは逆に配置することも可能である。

【産業上の利用可能性】

【0018】

50

配線の静電容量を均一にすることにより、センサーの感度むらが減少し、後段での信号処理が簡単になる。また、同一のセンサー基盤を対向配置にすることにより、素子数を簡単に倍増できるとともに、信号取り出しの順序を対向基盤の各々から交互に取り出すことにより、隣接する配線による漏洩信号の影響が少なくなり、画像の鮮明化が図れる。

【図面の簡単な説明】

【 0 0 1 9 】

【図 1】従来のセンサー

【図 2】千鳥配置と画素ずらせ配置

【図 3】素子のマウント基盤を同一パターンとし静電容量を均一にした例

【図 4】素子のマウント基盤の面積を変化させた例

10

【図 5】千鳥の 2 列の素子列を向かい合わせに 4 分の 1 ピッチずらせて配置した例

【図 6】フレキシブル配線を用いる 2 次元ピンからの引き出し線の配置

【図 7】一層配線基盤における接続ピンからの引き出し線の配置

【図 8】多層配線基盤の各段における配線部の引き出し線の配置

【図 9】多層基盤におけるセンサー側面から見た配線引き出し構造 (1)

【図 10】多層基盤におけるセンサー側面から見た配線引き出し構造 (2)

【図 11】センサー上面から見たシールド領域

【符号の説明】

【 0 0 2 0 】

1 センサー部

20

2 ダミー部

3 電極部

4 配線部

5 増幅部

6 シールド

7 増幅部基盤

8 センサー基盤

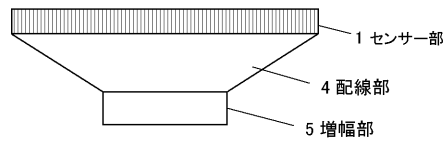
9 2 次元センサー

10 フレキシブル基盤

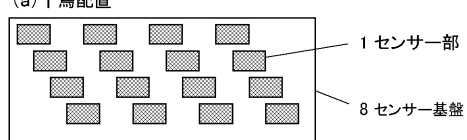
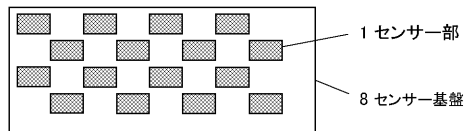
11 位置決め用凹凸

30

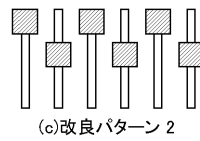
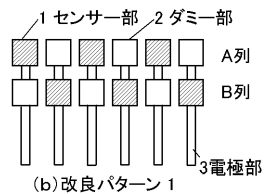
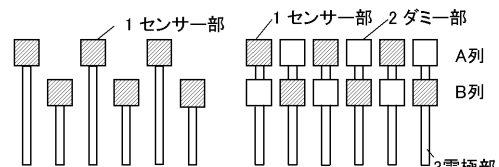
【図 1】



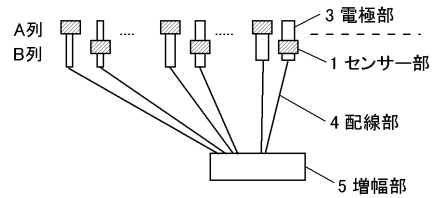
【図 2】



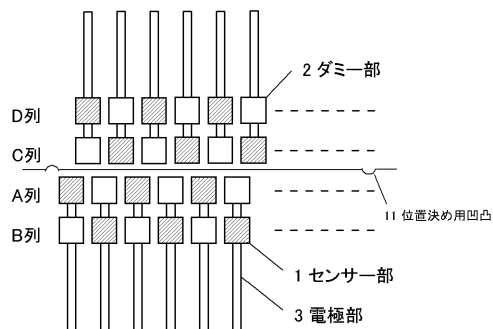
【図 3】



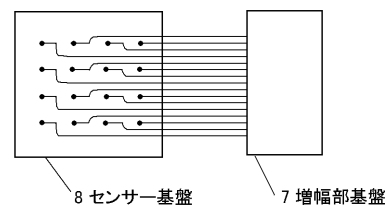
【図 4】



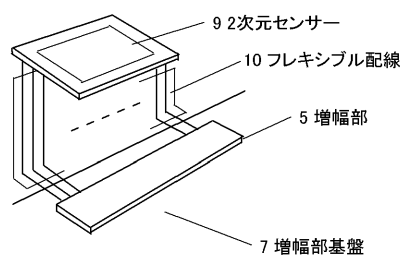
【図 5】



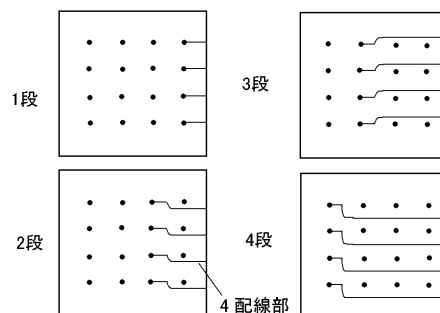
【図 7】



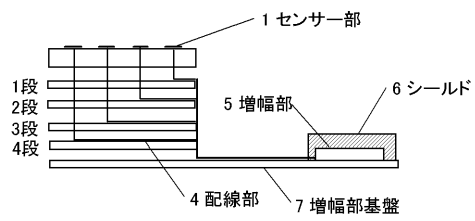
【図 6】



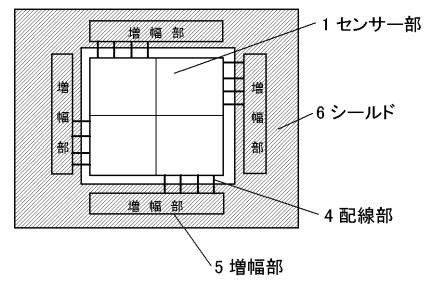
【図 8】



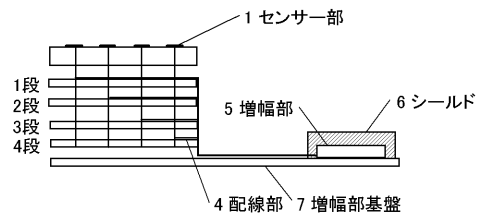
【図 9】



【図 11】



【図 10】



 フロントページの続き

(51)Int.Cl. F I
H 0 4 N 5/32 (2006.01) H 0 4 N 5/32

(72)発明者 青木 徹
 静岡県浜松市城北 2 丁目 3 3 番 2 2 号

(72)発明者 富田 康弘
 静岡県浜松市市野町 1 1 2 6 番地の 1 浜松ホトニクス株式会社内

審査官 栗野 正明

(56)参考文献 特開 2 0 0 3 - 0 5 7 3 5 0 (J P , A)
 特開昭 6 3 - 2 7 2 0 7 1 (J P , A)
 特開昭 6 1 - 0 3 9 5 7 3 (J P , A)
 特開平 0 5 - 2 3 6 2 1 0 (J P , A)
 特開 2 0 0 0 - 3 2 4 4 0 6 (J P , A)
 実開平 0 2 - 1 1 8 9 5 2 (J P , U)
 特開 2 0 0 2 - 3 1 4 0 6 0 (J P , A)
 特開平 0 7 - 1 6 1 9 5 6 (J P , A)
 特開昭 6 1 - 2 9 5 6 5 6 (J P , A)
 特開昭 6 1 - 0 5 5 9 5 9 (J P , A)
 特開平 0 7 - 0 5 0 7 4 3 (J P , A)

(58)調査した分野(Int.Cl. , D B 名)
 H 0 1 L 2 7 / 1 4
 G 0 1 T 1 / 0 0
 G 0 1 T 1 / 2 4
 H 0 1 L 3 1 / 0 9
 H 0 1 L 3 1 / 1 0
 H 0 4 N 5 / 3 2