(12) NACH DEM VERTRAG ÜBER DIE INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES PATENTWESENS (PCT) VERÖFFENTLICHTE INTERNATIONALE ANMELDUNG

(19) Weltorganisation für geistiges Eigentum
Internationales Büro

(43) Internationales Veröffentlichungsdatum
16. August 2007 (16.08.2007)

PCT

(10) Internationale Veröffentlichungsnummer
WO 2007/090528 A1

(51) Internationale Patentklassifikation:
G01R 31/28 (2006.01) *G01R 31/309* (2006.01)

(21) Internationales Aktenzeichen: PCT/EP2007/000690

(22) Internationales Anmeldedatum:
26. Januar 2007 (26.01.2007)

(25) Einreichungssprache: Deutsch

(26) Veröffentlichungssprache: Deutsch

(30) Angaben zur Priorität:
10 2006 005 800.3 8. Februar 2006 (08.02.2006) DE

(71) Anmelder *(für alle Bestimmungsstaaten mit Ausnahme von US)*: **ATG TEST SYSTEMS GMBH** [DE/DE]; Zum Schlag 3, 97877 Wertheim/Reicholzheim (DE).

(72) Erfinder; und

(75) Erfinder/Anmelder *(nur für US)*: **ROMANOV, Victor** [RU/DE]; Konrad-Adenauer-Str. 22, 97877 Wertheim (DE). **ROTHAUG, Uwe** [DE/DE]; Lengfurter Str. 16a, 97828 Marktheidenfeld (DE).

(74) Anwälte: **GANAHL, Bernhard** usw.; Huber & Schüssler, Postfach 82 02 86, 81802 München (DE).

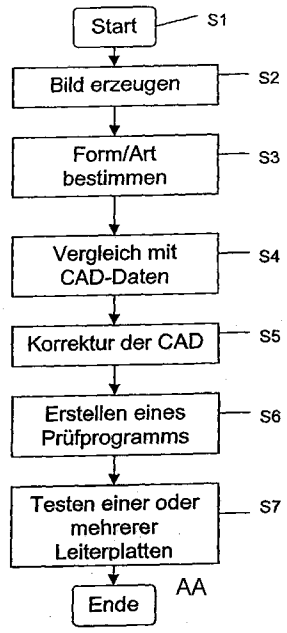
(81) Bestimmungsstaaten *(soweit nicht anders angegeben, für jede verfügbare nationale Schutzrechtsart)*: AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LV, LY, MA, MD, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, SV, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) Bestimmungsstaaten *(soweit nicht anders angegeben, für jede verfügbare regionale Schutzrechtsart)*: ARIPO (BW,

[Fortsetzung auf der nächsten Seite]

(54) Title: METHOD AND DEVICE FOR TESTING UNEQUIPPED CIRCUIT BOARDS

(54) Bezeichnung: VERFAHREN UND VORRICHTUNG ZUM TESTEN VON UNBESTÜCKTEN LEITERPLATTEN



S1. start
S2. generation of image
S3. determination of form/type
S4. comparison with CAD data
S5. correction of CAD
S6. development of a test program
S7. testing of at least one circuit board
AA end

(57) **Abstract:** The invention relates to a method and a device for testing unequipped circuit boards. According to the inventive method, deviations between circuit board test points of a series of circuit boards are determined in relation to the CAD data pertaining to said circuit boards, by scanning the surface of the circuit board using a method producing an image and subjecting said image to an automatic image analysis, so that it can be compared with the CAD data. The CAD data is then corrected accordingly such that the circuit board can be tested in a finger tester on the basis of the corrected CAD data, the test fingers of the finger tester being controlled according to the determined deviations.

(57) **Zusammenfassung:** Die Erfindung betrifft ein Verfahren und eine Vorrichtung zum Testen von unbestückten Leiterplatten. Mit dem erfindungsgemäßen Verfahren werden Abweichungen von Leiterplattentestpunkten einer Reihe Leiterplatten bezüglich der zu dieser Leiterplatte gehörenden CAD-Daten ermittelt, indem die Oberfläche der Leiterplatte mit einem Bild gebenden Verfahren abgetastet wird und dieses Bild einer automatischen Bildanalyse unterzogen wird, so dass es mit den CAD-Daten verglichen werden kann. Die CAD-Daten werden dann entsprechend korrigiert, so dass anhand der korrigierten CAD-Daten die Leiterplatte in einem Fingertester getestet werden kann, wobei Prüffinger des Fingertesters nach Maßgabe der ermittelten Abweichungen angesteuert werden.

WO 2007/090528 A1

GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), eurasisches (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), europäisches (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, LV, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

Veröffentlicht:

— *mit internationalem Recherchenbericht*

— *vor Ablauf der für Änderungen der Ansprüche geltenden Frist; Veröffentlichung wird wiederholt, falls Änderungen eintreffen*

Zur Erklärung der Zweibuchstaben-Codes und der anderen Abkürzungen wird auf die Erklärungen ("Guidance Notes on Codes and Abbreviations") am Anfang jeder regulären Ausgabe der PCT-Gazette verwiesen.

23/01/2007

Internationale Patentanmeldung
Anwaltsakte: WO-5876
atg test systems GmbH

Verfahren und Vorrichtung zum Testen von unbestückten Leiterplatten

Die vorliegende Erfindung betrifft ein Verfahren und eine Vorrichtung zum Testen von unbestückten Leiterplatten.

Prüfvorrichtungen zum Testen von Leiterplatten können grundsätzlich in zwei Gruppen eingeteilt werden, den Fingertestern und den Paralleltestern. Die Paralleltester sind Prüfvorrichtungen, die mittels eines Adapters alle oder zumindest die meisten Leiterplattentestpunkte einer zu prüfenden Leiterplatte gleichzeitig kontaktieren. Fingertester sind Prüfvorrichtungen zum Testen von unbestückten oder bestückten Leiterplatten, die mit zwei oder mehreren Prüffingern die einzelnen Kontaktstellen sequentiell bzw. seriell abtasten. Das serielle Testen mit einem Fingertester ist prinzipbedingt langsamer als das parallele Testen mit einem Paralleltester.

Die Prüffinger sind in der Regel an einem Schlitten befestigt, welcher entlang von Traversen verfahrbar ist, wobei die Traversen wiederum auf Führungsschienen geführt und verfahrbar sind. Die Schlitten können somit an jede beliebige Stelle eines in der Regel rechteckförmigen Prüffeldes positioniert werden. Gleichermaßen gibt es Prüfvorrichtungen mit ortsfesten Traversen, an welchen Schlitten verfahrbar ausgebildet sind. An diesen Schlitten sind Prüffinger angeordnet, die eine gewisse Länge aufweisen und an einem Ende schwenkbar am Schlitten befestigt sind. Durch die Schwenkbewegung des Prüffingers kann ein gewisser Bereich quer zur Traverse abgetastet werden. Mit beiden Typen von Fingertestern können alle Leiterplattentestpunkte einer zu prüfenden Leiterplatte kontaktiert und damit getestet werden.

Ein Fingertester ist in der EP 0 468 153 A1 und ein Verfahren zum Prüfen von Leiterplatten mittels eines Fingertesters ist in der EP 0 853 242 A1 beschrieben.

Das wesentliche Kriterium um Fingertester am Markt erfolgreich durchsetzen zu können, ist die Geschwindigkeit, mit welcher eine zu prüfende Leiterplatte getestet werden kann. Um diese Prüfgeschwindigkeit zu beschleunigen sind bereits spezielle Prüfverfahren (z. B. EP 0 853 242 A1 bzw. die korrespondierende US 5,977,776) oder spezielle Prüfsonden (z. B. US 5,804,982 bzw. US 6,344,751) entwickelt worden. Eine solche Prüfsonde zum schnellen Kontaktieren eines Leiterplattentestpunktes einer zu testenden Leiterplatte geht aus der US 5,113,133 hervor.

Aus der WO 92/11541 geht ein Bildgewinnungssystem für eine Vorrichtung zum Testen von Leiterplatten hervor. Dieses Bildgewinnungssystem weist ähnlich wie bei einem X-Y-Schreiber eine verfahrbare Traverse auf, auf welcher ein Prüfkopf mit einer vertikal beweglichen Prüfnadel angeordnet ist. Neben der Prüfnadel ist eine Kamera bestehend aus einer Linse und einem CCD-Element angeordnet. Das von der Kamera erzeugte Bild wird auf einem Monitor dargestellt. Ein Bediener kann anhand des am Bildschirm dargestellten Bildes den Prüfkopf derart steuern, dass er während einer Lernphase alle zu testenden Kontaktpunkte abfährt und die entsprechenden Koordinaten programmiert. Während des Tests fährt die Vorrichtung selbsttätig die einzelnen Kontaktpunkte ab und kontaktiert sie mit der Prüfnadel.

Mit dieser bekannten Vorrichtung wird somit mit Hilfe einer Kamera die Bewegung der Kontaktfinger bezüglich einer Leiterplatte gelernt. Bei aktuellen Leiterplatten ist dies praktisch nicht mehr möglich, da die Leiterplatten so viele Leiterplattentestpunkte aufweisen, die jeweils mit einem Kontaktfinger kontaktiert werden müssen, dass ein solcher Lernvorgang weder mit einem wirtschaftlich vertretbaren Zeitaufwand durchgeführt werden kann, noch aufgrund des Umfangs der Anzahl der Kontaktvorgänge es praktisch nicht möglich ist, dies fehlerfrei auszuführen. Deshalb werden bei aktuellen Fingertestern die Prüffinger anhand von CAD-Daten der zu testenden Leiterplatte gesteuert. Für diese CAD-Daten gibt es unterschiedliche Formate. Das am weitesten verbreitete Format sind die sogenannten Gerber-Daten.

Damit die Positionierung der Prüffinger korrekt ausgeführt werden kann, sind bei aktuellen Fingertestern vor dem eigentlichen Prüfen der zu prüfenden Leiterplatte zwei Kalibriervorgänge auszuführen. Bei einem ersten Prüfvorgang werden die Prüfköpfe, die jeweils aus einem Schlitten und einem Kontaktfinger ausgebildet sind, bezüglich der Prüfvorrichtung kalibriert und in einem zweiten Kalibriervorgang werden die CAD-

Daten einer zu testenden Leiterplatte in Übereinstimmung mit einer tatsächlichen Leiterplatte, die in die Prüfvorrichtung eingelegt ist, gebracht.

Beim ersten Kalibriervorgang wird in die Prüfvorrichtung eine Kalibrierplatte eingelegt, die eine großflächige Leiterplatte ist, auf welcher mittels der Leiterbahnen ein Gitter auf der Oberfläche der Leiterplatte ausgebildet ist. Mit den Kontaktfingern werden die Kreuzungspunkte des Gitters kontaktiert. Anhand dieser Kontakte kann die jeweilige Position der Kontaktfinger ermittelt und die Prüfvorrichtung kalibriert werden.

Der zweite Kalibriervorgang wird in der Regel für jede zu prüfende Leiterplatte ausgeführt. Hierbei wird eine Leiterplatte einer Charge in die Prüfvorrichtung eingelegt und dann werden mittels der Prüffinger oder mittels einer über der Leiterplatte beweglichen Kamera markante Leiterplattentestpunkte des Musters der zu testenden Leiterplattentestpunkte detektiert und deren Lage in der Prüfvorrichtung bestimmt. Sind die Leiterplattentestpunkte erfasst, so können die CAD-Daten der Leiterplattentestpunkte der zu testenden Leiterplatte in Übereinstimmung mit den Koordinaten der physikalischen Leiterplatte gebracht werden, d.h., dass die für eine Charge typischen Verzüge und Versätze des Musters der Leiterplattentestpunkte erfasst und abgespeichert werden.

Sind beide Kalibriervorgänge durchgeführt, so können die Leiterplattentestpunkte der zu testenden Leiterplatte erfolgreich angesteuert und mittels der Prüffinger kontaktiert werden.

Aus der WO 03/096037 geht ein Verfahren hervor, bei dem die Kontaktspitzen während des Prüfvorganges mittels einer optischen Detektionseinrichtung überwacht und deren Bewegung zumindest beim Anfahren eines Teils der Leiterplattentestpunkte einer zu testenden Leiterplatte mittels des von der optischen Detektionseinrichtung ermittelten Ergebnisses derart automatisch korrigiert werden, dass die Kontaktspitze sicher und mit den jeweiligen Leiterplattentestpunkt kontaktiert wird. Hierdurch werden Leiterplattentestpunkte exakt kontaktiert, selbst, wenn die entsprechenden Positionierdaten noch nicht kalibriert oder noch nicht exakt kalibriert sind.

Aus den sich hierbei ergebenden Korrekturdaten können Kalibrierdaten berechnet werden. Diese Kalibrierdaten ersetzen die beiden bei herkömmlichen Fingertestern üblichen Kalibriervorgänge, da sie die örtliche Relation zwischen den Kontaktspitzen

der Prüffinger und den physikalischen Leiterplattentestpunkten der zu testenden Leiterplatten eindeutig festlegen.

Weiterhin ist aus der DE 42 21 075 A1 bzw. der korrespondieren US 5,596,283 ein Testverfahren für Leiterplatten bekannt, bei welchen ein Fingertester mit einer Einrichtung zum Ausrichten der Leiterplatte gegenüber dem Messsystem versehen ist. Diese Ausricht-Einrichtung weist eine Kamera zum Detektieren der Leiterplatte auf. Hiermit werden vorbestimmte Schaltungsbestandteile bzw. Strukturen über Leiterbahnen und Anschlüsse auf der Oberfläche der Leiterplatte gesucht. Diese Merkmale bzw. Bestandteile der Leiterplatte werden automatisch lokalisiert und eine Ausrichtungstransformation zwischen dem Koordinatensystem der Leiterplatte und dem Koordinatensystem des Bewegungssystems wird durchgeführt.

Mit diesen bekannten Systemen wird somit eine exakte Positionierung der Prüffinger bezüglich der Leiterplattentestpunkte erzielt.

Aus der DE 197 03 982 A1 ist ein Verfahren zum Prüfen von Leiterplatten bekannt, das mit einem Fingertester ausgeführt wird. Nach dem Einlegen einer zu prüfenden Leiterplatte in den Fingertester wird die Leiterplatte optisch abgetastet und das Muster von auf der Leiterplatte angeordneten Prüfpunkten erfasst. Es wird eine Abweichung gegenüber einer idealen Leiterplatte, die ideal in die Prüffinger eingelegt ist, ermittelt und ein Koordinatensystem des Fingertesters nach Maßgabe der ermittelten Abweichung korrigiert. Die Prüffinger des Fingertesters werden nach dem korrigierten Koordinatensystem verfahren.

Trotz dieser automatischen Kalibrierverfahren ist es immer noch notwendig, die Daten zum Ansteuern der Prüffinger manuell zu korrigieren. Eine solche manuelle Korrektur ist erforderlich, da die tatsächlich zu prüfenden Leiterplatten nicht nur Abweichungen der Ist-Position der einzelnen Leiterplattentestpunkte gegenüber ihren von den CAD-Daten vorgegebenen Soll-Positionen aufweisen, sondern die einzelnen Leiterplattentestpunkte manchmal auch mit unterschiedlicher Form oder in unterschiedlicher Art (Pad-Feld bzw. Durchkontaktierung) gegenüber den CAD-Daten ausgeführt sind. Dies ist ein Problem, das zumindest schon so lange besteht, wie mehrlagige Leiterplatten hergestellt werden. Denn beim Herstellen von mehrlagigen Leiterplatten werden die ursprünglichen CAD-Daten, die die gesamte Leiterplatte definieren in mehrere separate Konstruktionszeichnungen für die einzelnen Lagen um-

gesetzt. Diese Konstruktionszeichnungen für die einzelnen Lagen werden oftmals in einem anderen Datenformat als die die gesamte Leiterplatte beschreibenden CAD-Daten erstellt. Bei entsprechenden Datentransformationen können Ungenauigkeiten entstehen. Zudem werden von den Fertigungsspezialisten manchmal auch Änderungen vorgenommen, bei denen beispielsweise SMD-Pads durch Durchkontaktierungen und umgekehrt, ersetzt werden, um die Fertigung einer Leiterplatte zu vereinfachen. Diese Änderungen finden jedoch in der Regel keinen Eingang in die die gesamte Leiterplatte beschreibenden CAD-Daten. Weiterhin wird aus fertigungstechnischen Gründen manchmal das Muster, mit welchen ein Lötstopplack auf den einzelnen Lagen aufgebracht wird, geändert. Dies kann beim Testen von Leiterplatten insbesondere dann Auswirkungen haben, wenn Lötstopplack der äußeren Oberfläche einer Leiterplatte verändert wird, denn dann werden hierdurch auch die Formen der einzelnen Leiterplattentestpunkte, insbesondere der Pad-Felder, geändert. So kommt es manchmal vor, dass rechteckige SMD-Pad-Felder in kreisförmige SMD-Pad-Felder oder langgestreckte streifenförmige z.B. in quadratische SMD-Pad-Felder geändert werden.

Diese Abweichungen eines konkreten zu testenden Leiterplattentyps gegenüber den entsprechenden CAD-Daten machen es notwendig, die Steuerungsdaten eines Fingertesters für einen jeden Typ von Leiterplatten bzw. für eine jede Charge von Leiterplatten manuell abzugleichen.

In der Praxis wird zunächst ein Testvorgang ohne manuellen Abgleich durchgeführt. Wenn Problemen auftreten, was meistens der Fall ist, werden die Problemstellen manuell identifiziert und entsprechend korrigiert. Bis alle Problemstellen behoben worden sind, muss dieser Vorgang mehrfach wiederholt werden. Dies kann je nach Komplexität des Leiterplattentyps mehrere Stunden bis zu einem Tag dauern. Wenn anstelle von Pad-Feldern Durchkontaktierungen an einer Leiterplatte ausgebildet sind, kann es zudem passieren, dass ein Prüffinger mit seiner aus dünnem Draht ausgebildeten Kontaktspitze in diese Durchkontaktierung einfährt und bei einer weiteren seitlichen Bewegung des Prüffingers abgerissen wird. Dies führt dann zu einem Ausfall der gesamten Testvorrichtung und erzeugt zusätzliche Materialkosten durch den Austausch der Prüfsonde.

Mit der Erfindung soll ein Verfahren und eine Vorrichtung geschaffen werden, mit welcher die oben beschriebenen Probleme wesentlich vermindert bzw. vollständig beseitigt werden.

Diese Aufgabe wird durch ein Verfahren mit den Merkmalen des Anspruchs 1 und durch eine Vorrichtung mit den Merkmalen des Anspruchs 12 gelöst. Vorteilhafte Ausgestaltungen der Erfindung sind in den entsprechenden Unteransprüchen angegeben.

Das erfindungsgemäße Verfahren zum Testen von unbestückten Leiterplatten umfasst folgende Schritte:

- Erfassen vorbestimmter Bereiche einer zu testenden Leiterplatte mit einem bildgebenden Verfahren,
- Ermitteln von Form und/oder Typ von in den vorbestimmten Bereichen liegenden Leiterplattentestpunkten mittels automatischer Bildanalyse,
- Vergleichen der ermittelten Form und/oder Art der Leiterplattentestpunkte mit entsprechenden CAD-Daten der Leiterplatte und Ermitteln von Abweichungen der zu testenden Leiterplatte von den CAD-Daten, und
- Testen der Leiterplatte mit einem Fingertester, wobei Prüffinger des Fingertesters nach Maßgabe der ermittelten Abweichungen angesteuert werden.

Mit dem erfindungsgemäßen Verfahren werden Abweichungen von den CAD-Daten vor dem eigentlichen Durchführen eines Testvorganges ermittelt. Beim Testen der Leiterplatte mit einem Fingertester werden die Prüffinger nach Maßgabe der ermittelten Abweichung angesteuert, wodurch die oben beschriebenen Probleme vermieden werden. Insbesondere erfolgen keine Fehlkontaktierungen und kein Eintauchen einer Prüfnadel in eine Durchkontaktierung, die zu einer Beschädigung der Prüfnadel führen kann.

Vorzugsweise werden beim Erfassen mit dem bildgebenden Verfahren Bilddaten erzeugt, aus welchen beim Ermitteln von Form und/oder Typ der Leiterplattentestpunkte Bildausschnitte ausgewählt werden, die jeweils einen oder eine vorbestimmte Gruppe von Leiterplattentestpunkten darstellen, so dass die Bildausschnitte mit vorgegebenen Mustern verglichen werden können, wobei anhand des Mustervergleichs der Typ der Leiterplattentestpunkte ermittelt wird.

Nach dem Ermitteln des Typs der Leiterplattentestpunkte kann die Form der Leiterplattentestpunkte durch Analysieren der entsprechenden Bildausschnitte ermittelt werden. Mit dem Begriff Form wird bei dem vorliegenden Verfahren auch die Größe der Leiterplattentestpunkte bezeichnet, die automatisch festgestellt wird.

Vorzugsweise werden die ermittelten Abweichungen verwendet, um die CAD-Daten zu korrigieren, so dass beim Testen der Leiterplatten die Prüffinger anhand der korrigierten CAD-Daten angesteuert werden können.

Das bildgebende Verfahren kann ein optisches Verfahren sein, das mittels eines optischen Sensors, insbesondere einer oder mehrerer Kameras, die Oberfläche der zu testenden Leiterplatte abtastet. Das bildgebende Verfahren kann jedoch auch ein elektromechanisches Verfahren sein, bei welchem die Oberfläche der zu testenden Leiterplatte mit einer derart hohen Auflösung elektrisch abgetastet wird, dass ein Bild der Oberfläche erzeugt wird. Derartige Verfahren sind beispielsweise aus der US 5,625,297 bzw. der DE 40 12 839 B4 oder der EP 0 989 409 A1 bekannt.

Das Erfassen der vorbestimmten Bereiche der zu testenden Leiterplatte mit einem Bild gebenden Verfahren kann innerhalb einer Prüfvorrichtung ausgeführt werden. Hierzu kann jedoch auch eine separate Abtastvorrichtung vorgesehen werden, die vorzugsweise einen handelsüblichen optischen Büro-Scanner umfasst, der mit einer Einrichtung zur automatischen Bildanalyse verbunden ist, mit welcher die Abweichungen von den CAD-Daten ermittelt werden können.

Die Erfindung wird nachfolgend anhand von Ausführungsbeispielen näher erläutert. Die Ausführungsbeispiele sind in den beigefügten Zeichnungen dargestellt. Die Zeichnungen zeigen in:

Figur 1 eine in einem Fingertester integrierte Vorrichtung zum Ausführen des erfindungsgemäßen Verfahrens mit jeweils einer Kamera zum Abtasten der Ober- bzw. Unterseite einer zu testenden Leiterplatte in einer schematisch vereinfachten Schnittansicht;

Figur 2 eine in einem Fingertester integrierte Vorrichtung zum Ausführen des erfindungsgemäßen Verfahrens mit mehreren Kameras, die an den

Prüfsonden angeordnet sind, in einer schematisch vereinfachten Schnittdarstellung,

Figur 3 einen Ausschnitt einer zu prüfenden Leiterplatte in einem vergrößerten Darstellung,

Figur 4a-4e jeweils Muster für Leiterplattentestpunkte bzw. für vorbestimmte Anordnungen von Leiterplattentestpunkten, und

Figur 5 das erfindungsgemäße Verfahren in einem Ablaufdiagramm.

Eine Vorrichtung zum Ausführen des erfindungsgemäßen Verfahrens ist schematisch in Figur 1 gezeigt. Die Vorrichtung ist eine Vorrichtung 1 zum Prüfen von Leiterplatten 2, insbesondere ist diese Vorrichtung ein Fingertester 1. Die zu prüfende Leiterplatte 2 wird von einem Halterrahmen 3 gehalten. Dieser Halterahmen 3 begrenzt einen rechteckigen, ebenflächigen Aufnahmebereich zum Aufnehmen einer Leiterplatte 2. Dieser Aufnahmebereich bildet ein Prüffeld, in dem Leiterplattentestpunkte einer zu prüfenden Leiterplatte kontaktiert werden können. Im Bereich oberhalb und unterhalb des Aufnahmebereichs sind Traversen 4 angeordnet, die sich über den Aufnahmebereich hinweg erstrecken. Vorzugsweise sind oberhalb und unterhalb des Aufnahmebereichs jeweils mehrere Traversen 4 angeordnet, die zueinander parallel ausgerichtet sind. Die Traversen 4 werden mit ihren Enden in Schienen 5 gehalten. Die Schienen 5 verlaufen senkrecht zur Zeichenebene der Figur 1, d.h. senkrecht zu den Traversen 4 bzw. parallel zur Ebene des Aufnahmebereichs. Die Traversen 4 können in den Schienen 5 verfahrbar ausgebildet sein.

An den Traversen 4 sind im vorliegenden Ausführungsbeispiel jeweils zwei Schlitten 6 angeordnet, die entlang der Traversen 4 hin und her verfahren werden können. An die Schlitten 6 ist an der zum Aufnahmebereich zugewandten Seite jeweils ein Prüfkopf 7 angeordnet. An dem zum Aufnahmebereich weisenden Ende des Prüfkopfes 7 ist jeweils eine Prüfsonde 8 angeordnet. Jede Prüfsonde 8 ist mit einer Prüfnadel 9 versehen, die jeweils eine zum Aufnahmebereich weisende Prüfspitze 10 aufweist, mit welcher ein Leiterplattentestpunkt einer zu testenden Leiterplatte 2 kontaktiert werden kann. Der Prüfkopf 7 ist am Schlitten 6 in eine Richtung senkrecht zu der zu prüfenden Leiterplatte 2 bzw. senkrecht zur Ebene des Aufnahmebereiches beweglich ausgebildet. Hierzu kann ein Linearmotor vorgesehen werden, wie er beispiels-

weise in der deutschen Patentanmeldung DE 101 60 119.0 beschrieben ist. Anstelle des Linearmotors kann prinzipiell auch ein anderer Stellmechanismus verwendet werden. Der Prüfkopf 7 kann auch mit einem Drehmechanismus derart versehen sein, dass die den Prüffinger darstellende Prüfsonde 8 um eine zur Leiterplatte 2 bzw. zur Ebene des Aufnahmebereichs senkrecht stehende Achse geschwenkt werden kann. Bei einer solchen Ausführungsform können die Traversen 4 ortsfest angeordnet sein.

Die Prüfvorrichtung 1 weist eine Steuereinrichtung 11 auf. Die Steuereinrichtung 11 ist über Leitungen 12 mit den Stellgliedern, die sich jeweils aus einem Schlitten 6 und einem Prüfkopf 7 zusammensetzen, verbunden. Die Steuereinrichtung 11 steuert selbsttätig die Bewegung der Stellglieder bzw. der Prüfnadeln 9 zum Kontaktieren von Leiterplattentestpunkten auf einer zu testenden Leiterplatte 2.

Die Prüfvorrichtung 1 weist eine Detektionseinrichtung auf, umfassend zwei Kameras 13 und eine Bilderzeugungseinrichtung 14, die über Leitungen 15 mit den Kameras 13 verbunden ist.

Im vorliegenden Ausführungsbeispiel sind zwei Kameras vorgesehen, wobei eine jede der beiden Kameras 13 eine der beiden Oberflächen der zu testenden Leiterplatte 2 derart zugeordnet ist, dass sie die Oberfläche der Leiterplatte fast vollständig abtasten kann. In der Bilderzeugungseinrichtung 14 werden die Signale der Kameras 13 empfangen und zu Digitalbildern der Oberfläche der Leiterplatte 2 zusammengesetzt.

Die Bilderzeugungseinrichtung 14 ist mit einer Auswerteeinrichtung 16 verbunden, welcher die von der Leiterplatte 2 erfassten Bilder in Form von elektronischen Bilddateien übermittelt werden. In der Auswerteeinrichtung erfolgt eine automatische Bildanalyse der erfassten Bilder zur Erzeugung von Steuerungsdaten für die Steuereinrichtung 11.

Im folgenden Ausführungsbeispiel sind die beiden Kameras 13 ortsfest angeordnet. Nach der Erfindung ist es jedoch auch möglich, anstelle einer ortsfesten Kamera auch eine oder mehrere Kameras vorzusehen, die an den Traversen verschiebbar und unabhängig von den Stellgliedern angeordnet sind, so dass mit der bzw. den

Kameras die gesamte Oberfläche der zu testenden Leiterplatte abgefahren und abgetastet werden kann.

Nachfolgend wird anhand von Figur 3, 4a-4e und Figur 5 die Funktionsweise der erfindungsgemäßen Vorrichtung näher erläutert.

Figur 3 zeigt einen Ausschnitt eines Bildes, das von einer zu testenden Leiterplatte 2 aufgenommen worden ist. Dieser Ausschnitt zeigt Leiterplattentestpunkte 17 unterschiedlicher Art und Form und an der Oberfläche der Leiterplatte 2 verlaufende Leiterbahnen 18. Die Leiterplattentestpunkte sind als Padfelder unterschiedlicher Form und als Durchkontaktierung ausgebildet. So gibt es kleine quadratische Padfelder 17/1, größere quadratische Padfelder 17/2, streifenförmige Padfelder 17/3, großflächige rechteckförmige Padflächen 17/4, Durchkontaktieren mit einem Kupferring 17/5 und Durchkontaktieren ohne Kupferring 17/6. Weiterhin gibt es Padfelder mit der Form eines Kreises oder eines Ovales und es gibt auch rechteckförmige Durchkontaktierungen mit und ohne Kupferring. Weiterhin sind Padfelder in freier Form bekannt, dies gilt insbesondere für größere Padfelder.

Das erfindungsgemäße Verfahren beginnt mit dem Schritt S1 (Figur 5), nachdem eine Leiterplatte 2, insbesondere die erste Leiterplatte einer Charge von zu prüfenden Leiterplatten bzw. die erste Leiterplatte eines Typs von Leiterplatten, in die Prüfvorrichtung 1 eingelegt ist.

Danach werden mit den Kameras 13 und der Bilderzeugungseinrichtung 14 jeweils ein Bild der beiden Oberflächen der zu testenden Leiterplatte 2 erzeugt (Schritt S2).

Diese Bilder werden von der Bilderzeugungseinrichtung 14 an die Auswerteeinrichtung 16 übermittelt. In der Auswerteeinrichtung 16 werden die Form und/oder der Typ der einzelnen Leiterplattentestpunkte 17 bestimmt (Schritt S3). Hierzu werden zunächst die Bilder mit einem an sich bekannten Korrelationsverfahren mit den CAD-Daten der zu testenden Leiterplatte derart in Übereinstimmung gebracht, dass anhand der CAD-Daten die Positionen in den Bildern bestimmt sind, an welchen Leiterplattentestpunkte 17 angeordnet sein sollen. An diesen Positionen werden von den Bildern Ausschnitte 19 ausgeschnitten, die auch ein Stück der Umgebung dieser Position beinhalten, so dass bei einer Verschiebung des Leiterplattentestpunktes gegenüber seiner Soll-Position und/oder bei einer Abwandlung seiner Form dieser

möglichst noch vollständig im Bildausschnitt 19 enthalten ist. Diese Bildausschnitte 19 werden mit entsprechenden Mustern verglichen. Diese Muster sind jeweils einem Typ von Leiterplattentestpunkten zugeordnet, so dass bei Übereinstimmung eines Musters mit einem Bildausschnitt 19 der entsprechende Typ des Leiterplattentestpunktes bestimmt ist. So stimmt zum Beispiel der Bildausschnitt 19/1 mit dem in Figur 4a gezeigten Muster überein, das dem Leiterplattentestpunkt des Typs quadratisches Padfeld zugeordnet ist. Der Bildausschnitt 19/2 stimmt im Wesentlichen mit dem Muster aus Figur 4b überein, wobei das Vergleichsverfahren, das beispielsweise ein Korrelationsverfahren oder ein Pruning-Verfahren ist, gewisse Abweichung, die zum Beispiel durch kurze Leiterbahnsegmente vorgenommen werden, toleriert.

Der Bildausschnitt 19/3 stimmt mit dem Muster aus Figur 4c überein, der einer Durchkontaktierung mit Kupferrand zugeordnet ist. Der Bildausschnitt 19/4 stimmt mit dem Muster nach Figur 4d überein, der einer Durchkontaktierung ohne Kupferrand zugeordnet ist. Auf diese Art und Weise können die Typen der einzelnen Leiterplattentestpunkte identifiziert werden.

Ein solcher Bildausschnitt kann einen oder mehrere Leitenplattentestpunkte umfassen. So weist der Bildausschnitt 19/5 eine Reihe von streifenförmigen Leiterplattentestpunkten 17/3 auf. Dieser Bildausschnitt stimmt mit dem Muster aus Figur 4e überein. Hierdurch wird der Typ von mehreren Leiterplattentestpunkten gleichzeitig identifiziert. Auf diese Weise wird eine vorbestimmte Auswahl von Leiterplattentestpunkten identifiziert. Nachdem der Typ der einzelnen Leiterplattentestpunkte bestimmt ist, können deren Form nochmals näher analysiert und insbesondere die Größe der Leiterplattentestpunkte bestimmt werden.

Im nächsten Schritt (S4) werden die derart identifizierten Leiterplattentestpunkte mit den CAD-Daten verglichen. Hierbei werden Abweichungen registriert.

Sobald alle Abweichungen ermittelt worden sind, werden die CAD-Daten gemäß den registrierten Abweichungen korrigiert (Schritt S5), sofern die Abweichungen innerhalb eines vorbestimmten Toleranzbereiches liegen. Ansonsten wird das Verfahren angehalten und eine Fehlermitteilung ausgegeben.

Die korrigierten CAD-Daten werden dann an die Steuereinrichtung 11 übermittelt. Die Steuereinrichtung 11 berechnet ein Prüfprogramm (Schritt S6), in dem festgelegt ist

wann welcher Leiterplattentestpunkt der zu testenden Leiterplatte mit welchem Prüffinger kontaktiert wird, wobei auch der Ort des Kontaktierungsvorgangs hierin festgelegt ist.

Die Steuereinrichtung 11 steuert die Bewegung der Stellglieder bzw. der Prüfnadel 9 anhand dieses neu berechneten Prüfprogrammes beim Testen der zu testenden Leiterplatte (Schritt S7). Dieses so erstellte Prüfprogramm wird zum Testen mehrerer Leiterplatten, insbesondere aller Leiterplatten einer Charge bzw. aller Leiterplatten eines Typs, verwendet. Die Steuerung der Stellglieder bzw. der Prüfnadel 9 erfolgt somit nach Maßgabe der korrigierten CAD-Daten. Dieses anhand der korrigierten CAD-Daten erstellte Prüfprogramm wird zum Testen aller Leiterplatten einer Charge bzw. aller Leiterplatten eines Typs von Leiterplatten verwendet.

Anstelle des Berechnens eines neuen Prüfprogramms ist es auch möglich, anhand der registrierten Abweichungen eine Korrekturdatei zu erstellen, die einem aufgrund der ursprünglichen, nicht korrigierten CAD-Daten erstellten Prüfprogramm hinzugefügt wird. Dieses Prüfprogramm bezieht dann bei der Steuerung der Stellglieder bzw. Prüfnadel 9 diese Korrekturdatei mit ein, so dass die Ansteuerung der Prüffinger des Fingertesters nach Maßgabe der ermittelten Abweichungen erfolgt.

Das Verfahren ist oben anhand einer Ausführungsform erläutert worden, bei welcher Bildausschnitte der erfassten Abbildung der Leiterplatte mit entsprechenden Mustern verglichen werden. Alternativ ist es auch möglich, anhand der CAD-Daten ein synthetisches Bild der Oberfläche der Leiterplatte zu erstellen. Dieses synthetische Bild wird nachfolgend als CAD-Bild bezeichnet. Das mit dem bildgebenden Verfahren von der Leiterplatte erfasste Bild kann dann in seiner Gesamtheit mit dem CAD-Bild verglichen werden, wobei Abweichungen zwischen diesen beiden Bildern in der oben erläuterten Art und Weise analysiert werden, um die Form und/oder Art der entsprechenden Leiterplattentestpunkte zu bestimmen. Auch hierbei werden die Ausschnitte des Bildes, die vom CAD-Bild abweichen, mit entsprechenden Mustern verglichen.

Figur 2 zeigt ein weiteres Ausführungsbeispiel einer erfindungsgemäßen Prüfvorrichtung 1, bei welcher jede Prüfsonde 8 mit einer Kamera 20 versehen ist, mit welcher die Oberfläche einer zu testenden Leiterplatte abgetastet werden kann. Über Leitungen 12 ist eine Steuereinrichtung 11 mit den Stellgliedern (Schlitten 6, Prüfköpfe 7) und den Sensoren (Kamera 20, Prüfnadel 9) elektrisch verbunden. An die

Steuereinrichtung 11 ist eine kombinierte Bilderzeugungs-/Auswerteeinrichtung 21 angeschlossen. Der Aufbau dieser Prüfvorrichtung ist aus der WO 03/096037 bekannt, auf welche diesbezüglich verwiesen wird. Das erfindungsgemäße Verfahren wird bei dieser Prüfvorrichtung genau so angewandt, wie bei dem oben beschriebenen Ausführungsbeispiel, wobei die Oberfläche der Leiterplatte 2 mit den in die Prüfsonden 8 integrierten Kameras 20 erfasst wird.

Alternativ ist es auch möglich, die Oberfläche einer zu testenden Leiterplatte mit einer separaten Abtastvorrichtung, die unabhängig von der Prüfvorrichtung für Leiterplatten ausgebildet ist, abzutasten, das entsprechende Bild mit einem automatischen Bildanalyseverfahren zu analysieren und mit den CAD-Daten zu vergleichen, um in vorbestimmten Bereichen Abweichungen zu ermitteln. Hierzu kann ein handelsüblicher optischer Scanner verwendet werden, der ein Bild der Oberfläche der zu testenden Leiterplatte erzeugt, das an eine entsprechende Auswerteeinrichtung übermittelt wird.

Anstelle optischer Abtastverfahren können auch elektromechanische Abtastverfahren verwendet werden. Ein solches elektromechanisches Abtastverfahren ist zum Beispiel aus der DE 40 12 839 B4 bekannt, bei welchem Leiterstrukturen an der Oberfläche der zu testenden Leiterplatten mit derart eng beieinander liegenden Testpunkten abgetastet werden, dass aus den hiermit ermittelten elektrischen Signalen ein Bild der Oberfläche der Leiterplatte erzeugt werden kann. Aus der EP 0 989 409 A1 geht ein Verfahren hervor, bei welchem die Oberfläche einer zu testenden Leiterplatte mit einer Sonde abgestrichen wird, die eine Vielzahl von Kontaktelementen aufweist, die bürstenartig an der Sonde angeordnet sind, so dass mit einer sehr hohen Auflösung die Oberfläche der Leiterplatte elektrisch abgetastet wird. Eine solche Sonde wird auch als Kontaktbürste bezeichnet. Auch aus diesen Signalen kann ein Bild der Oberfläche der Leiterplatte erzeugt werden. Die derart elektromechanisch erzeugten Bilder können in gleicher Weise, wie bei den obigen Ausführungsbeispielen, analysiert und mit den CAD-Daten bzw. einem CAD-Bild verglichen werden.

Die vorbestimmten Bereiche der Leiterplatte, die mit dem bildgebenden Verfahren erfasst werden, können Teilbereiche der Leiterplatte oder auch die gesamte Oberfläche der Leiterplatte umfassen. Üblicherweise werden Leiterplatten mittels mehreren Masken hergestellt, mit welchen bei der Herstellung die Metallschichten belichtet werden. Die Masken bestimmen daher die Form der Leiterstruktur. Weiterhin gibt es Masken zum Belichten von Lötstopplack, der auf der Oberfläche der Leiterplatte auf-

getragen wird und auch freiliegende Bereiche der Leiterstrukturen begrenzen und damit Leiterplattentestpunkte definieren kann. Es hat sich gezeigt, dass im Fall von Abweichungen gegenüber dem CAD-Daten diese Abweichungen gehäuft an Leiterplattentestpunkten auftreten, die mit einer oder einigen wenigen Masken hergestellt worden sind. Daher ist es zweckmäßig, mit dem erfindungsgemäßen Verfahren zumindest jeweils einen von einer jeden Maske definierten Leiterplattentestpunkt zu untersuchen. Hierzu werden zumindest die Bereiche einer zu testenden Leiterplatte mit dem bildgebenden Verfahren erfasst, die derartig definierte Leiterplattentestpunkte aufweisen.

Bezugszeichenliste

1	Fingertester
2	Leiterplatte
3	Halterahmen
4	Traverse
5	Schiene
6	Schlitten
7	Prüfkopf
8	Prüfsonde
9	Prüfnadel
10	Prüfspitze
11	Steuereinrichtung
12	Leitung
13	Kamera
14	Bilderzeugungseinrichtung
15	Leitung
16	Auswerteeinrichtung
17	Leiterplattentestpunkt
18	Leiterbahn
19	Ausschnitt
20	Kamera
21	Bilderzeugungs-/Auswerteeinrichtung

23/01/2007

Internationale Patentanmeldung
Anwaltsakte: WO-5876
atg test systems GmbH

Patentansprüche

1. Verfahren zum Testen von unbestückten Leiterplatten, umfassend folgende Schritte:
- Erfassen vorbestimmter Bereiche einer zu testenden Leiterplatte (2) mit einem bildgebenden Verfahren,
- Ermitteln von Form und/oder Art von in den vorbestimmten Bereichen liegenden Leiterplattentestpunkten mittels automatischer Bildanalyse,
- Vergleichen der ermittelten Form und/oder Art der Leiterplattentestpunkte mit entsprechenden CAD-Daten der Leiterplatte (2) und Ermitteln von Abweichungen der zu testenden Leiterplatte (2) von den CAD-Daten, und
- Testen der Leiterplatte (2) mit einem Fingertester (1), wobei Prüffinger (7, 8) des Fingertesters nach Maßgabe der ermittelten Abweichungen angesteuert werden.

2. Verfahren nach Anspruch 1,
dadurch gekennzeichnet,
dass beim Erfassen mit dem bildgebenden Verfahren Bilddaten der vorbestimmten Bereiche der zu testenden Leiterplatte (2) erzeugt werden,
beim Ermitteln von Form und/oder Typ der Leiterplattentestpunkte in diesen Bilddaten zunächst Bildausschnitte (19) ermittelt werden, die jeweils einen oder eine vorbestimmte Gruppe von Leiterplattentestpunkten darstellen, und dann diese Bildausschnitte (19) mit vorgegebenen Mustern verglichen werden, wobei anhand des Mustervergleichs der Typ der Leiterplattentestpunkte ermittelt wird.

3. Verfahren nach Anspruch 2,
dadurch gekennzeichnet,
dass nach dem Ermitteln des Typs der Leiterplattentestpunkte die Form der

Leiterplattentestpunkte durch Analysieren der entsprechenden Bildausschnitte (19) ermittelt wird.

4. Verfahren nach Anspruch 2 oder 3,
dadurch gekennzeichnet,
dass der Vergleich der Bildausschnitte (19) mit den Mustern mittels eines Korrelations-Verfahrens durchgeführt wird.

5. Verfahren nach einem der Ansprüche 1 bis 4,
dadurch gekennzeichnet,
dass anhand der ermittelten Abweichungen die CAD-Daten korrigiert werden (S5) und mit den korrigierten CAD-Daten ein Prüfprogramm zum Ansteuern der Prüffinger (7, 8) beim Testen der Leiterplatte (2) erstellt wird.

6. Verfahren nach einem der Ansprüche 1 bis 4,
dadurch gekennzeichnet,
dass anhand der ermittelten Abweichungen eine Korrekturdatei für ein Prüfprogramm erstellt wird, mit dem beim Testen der Leiterplatten (2) die Prüffinger (7, 8) angesteuert werden.

7. Verfahren nach einem der Ansprüche 1 bis 6,
dadurch gekennzeichnet,
dass als bildgebendes Verfahren ein optisches Verfahren, bei dem mit einem optischen Sensor (13, 20) die vorbestimmten Bereiche der zu testenden Leiterplatte (2) erfasst werden, verwendet wird.

8. Verfahren nach einem der Ansprüche 1 bis 6,
dadurch gekennzeichnet,
dass als bildgebendes Verfahren ein elektromechanisches Verfahren verwendet wird, bei welchen die Oberfläche der zu testenden Leiterplatte (2) mit einer derart hohen Auflösung elektrisch abgetastet wird, dass ein Bild der Oberfläche erzeugt wird.

9. Verfahren nach einem der Ansprüche 1 bis 8,
dadurch gekennzeichnet,

dass das Erfassen der vorbestimmten Bereiche im Fingertester (1) ausgeführt wird.

10. Verfahren nach einem der Ansprüche 1 bis 8,
dadurch gekennzeichnet,
dass das Erfassen der vorbestimmten Bereiche in einer vom Fingertester (1) unabhängigen Vorrichtung ausgeführt wird.

11. Verfahren nach einem der Ansprüche 1 bis 10,
dadurch gekennzeichnet,
dass zum Test von Leiterplatten (2), die mittels mehrerer Masken hergestellt worden sind, welche die Form der Leiterplattentestpunkte definieren, die vorbestimmten Bereiche, die mit dem bildgebenden Verfahren erfasst werden, zumindest einen von einer jeden Maske definierten Leiterplattentestpunkt umfassen.

12. Verfahren nach einem der Ansprüche 1 bis 10,
dadurch gekennzeichnet,
dass die vorbestimmten Bereiche, die mit dem bildgebenden Verfahren erfasst werden, alle Leiterplattentestpunkte umfassen.

13. Vorrichtung zum Ausführen des Verfahrens nach einem der Ansprüche 1 bis 12, umfassend
eine Einrichtung (13, 14, 20, 21) zum Erfassen vorbestimmter Bereiche einer zu testenden Leiterplatte (2) mit einem bildgebenden Verfahren, und
eine Auswerteeinrichtung (16, 21)
- zum Ermitteln von Form und/oder Art von in den vorbestimmten Bereichen liegenden Leiterplattentestpunkten mittels automatischer Bildanalyse,
- zum Vergleichen der ermittelten Form und/oder der ermittelten Art der Leiterplattentestpunkte mit entsprechenden CAD-Daten der Leiterplatte, und
- zum Ermitteln von Abweichungen der zu testenden Leiterplatte von den CAD-Daten.

14. Vorrichtung nach Anspruch 13,
dadurch gekennzeichnet,

dass die Auswerteeinrichtung (16, 21) zum Korrigieren der CAD-Daten ausgebildet ist.

15. Vorrichtung nach Anspruch 13 oder 14,
dadurch gekennzeichnet,
dass die Einrichtung zum Erfassen vorbestimmter Bereiche einer zu testenden Leiterplatte mit einem bildgebenden Verfahren einen optischen Sensor (13, 20) aufweist.

16. Vorrichtung nach Anspruch 13 oder 14,
dadurch gekennzeichnet,
dass die Einrichtung zum Erfassen vorbestimmter Bereiche einer zu testenden Leiterplatte mit einem bildgebenden Verfahren einen elektrischen Sensor mit mehreren Kontaktelementen aufweist.

17. Vorrichtung nach Anspruch 16,
dadurch gekennzeichnet,
dass der Sensor eine Kontaktbürste ist.

18. Vorrichtung nach einem der Ansprüche 13 bis 17,
dadurch gekennzeichnet,
dass die Vorrichtung Bestandteil eines Fingertesters ist.

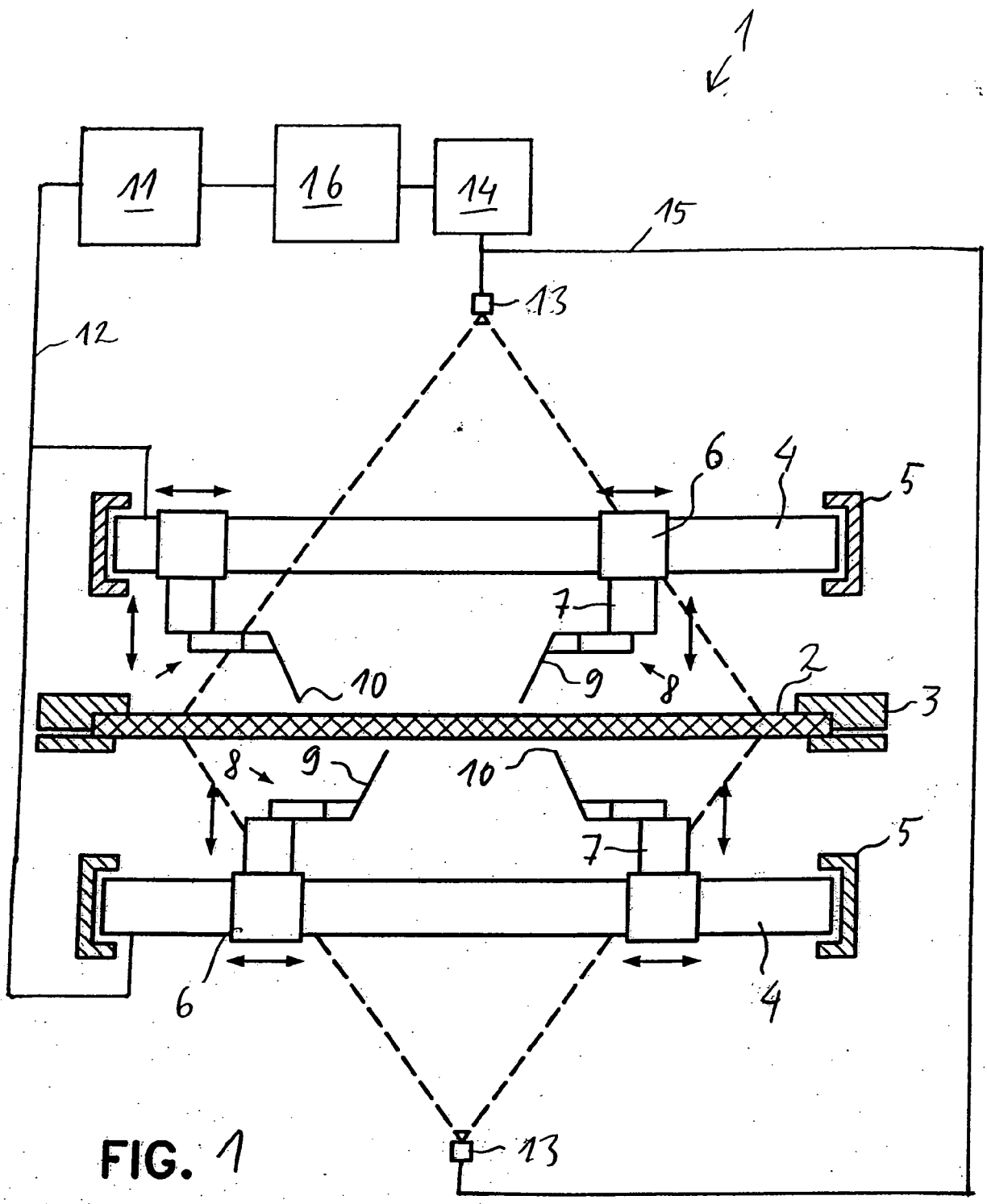


FIG. 1

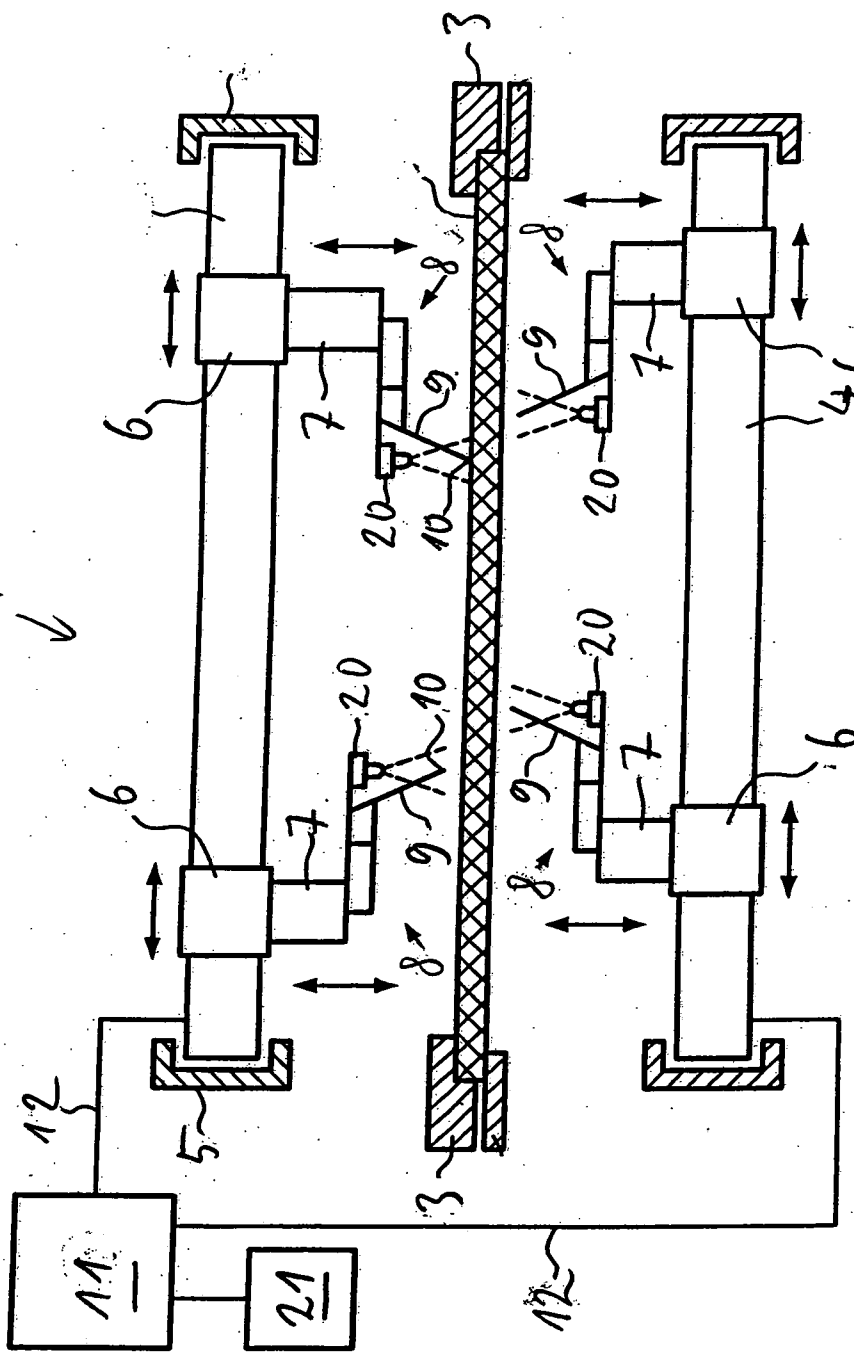


FIG. 2

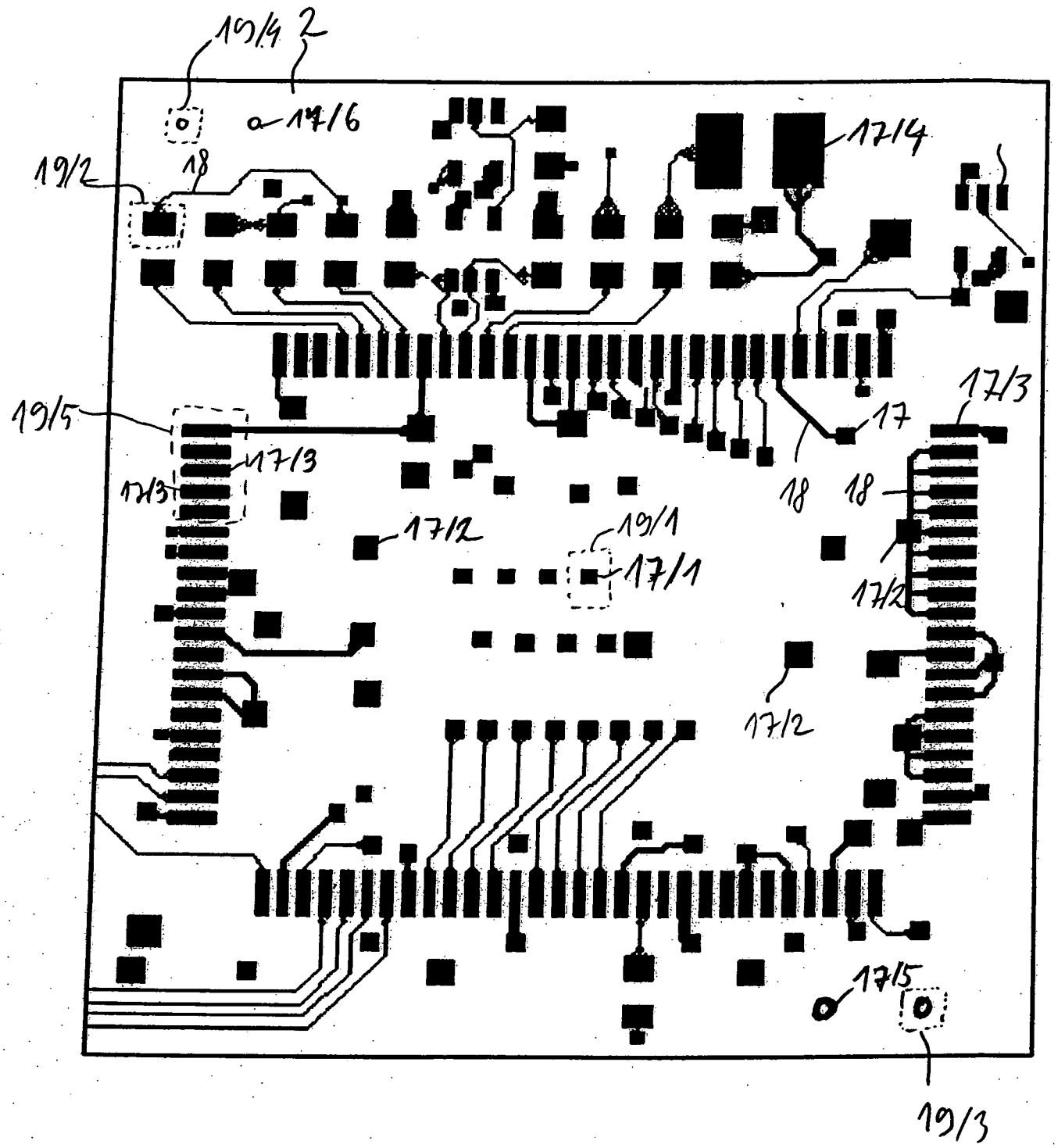

19/4
2
1716
1714
19/2
18
19/5
1713
1713
1712
19/1
1711
17
1713
18
18
1712
1712
1715
19/3

FIG. 3

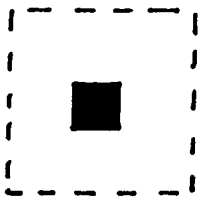


Fig. 4a

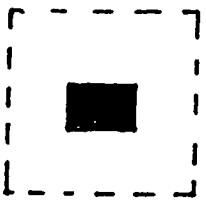


Fig. 4b

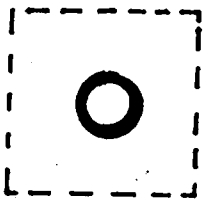


Fig. 4c

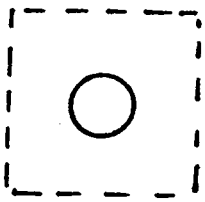


Fig. 4d



Fig. 4e

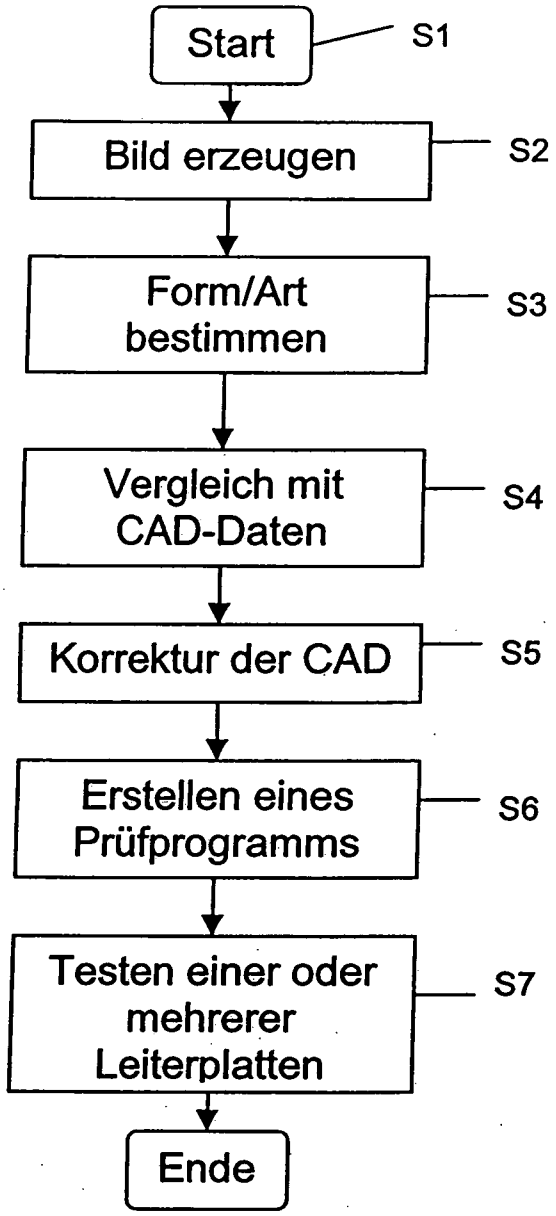

Start
S1
Bild erzeugen
S2
Form/Art bestimmen
S3
Vergleich mit CAD-Daten
S4
Korrektur der CAD
S5
Erstellen eines Prüfprogramms
S6
Testen einer oder mehrerer Leiterplatten
S7
Ende

Fig. 5

INTERNATIONAL SEARCH REPORT

International application No
PCT/EP2007/000690

A. CLASSIFICATION OF SUBJECT MATTER
INV. G01R31/28 G01R31/309

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
G01R

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practical, search terms used)
EPO-Internal, WPI Data, COMPENDEX, INSPEC, IBM-TDB

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	WO 03/096037 A (ATG TEST SYSTEMS GMBH [DE]; ROTHAUG UWE [DE]; YUSUK OLEH [DE]) 20 November 2003 (2003-11-20) the whole document	1-18
A	WO 01/91053 A (ATG TEST SYSTEMS GMBH [DE]; ROMANOV VICTOR [DE]; BIAZIK ANDREJ [PL]; P) 29 November 2001 (2001-11-29) abstract	1-18
A	DE 41 34 193 A1 (ATG ELECTRONIC GMBH [DE]) 15 October 1992 (1992-10-15) the whole document	1-18
A	DE 197 03 982 A1 (ATG TEST SYSTEMS GMBH [DE]) 6 August 1998 (1998-08-06) cited in the application abstract	1-18

-/--

[X] Further documents are listed in the continuation of Box C.

[X] See patent family annex.

* Special categories of cited documents :

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier document but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art.

"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
11 July 2007	18/07/2007

Name and mailing address of the ISA/	Authorized officer
European Patent Office, P.B. 5818 Patentlaan 2 NL – 2280 HV Rijswijk Tel. (+31–70) 340–2040, Tx. 31 651 epo nl, Fax: (+31–70) 340–3016	Dogueri, Kerem

INTERNATIONAL SEARCH REPORT

International application No
PCT/EP2007/000690

C(Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	CHESTNEY J A ET AL: "CONTROL AND INTEGRATION TECHNIQUES IN A FULLY AUTOMATED MANUFACTURING CELL FOR CARBON COMPOSITES" IEE PROCEEDINGS: CONTROL THEORY AND APPLICATIONS, IEE, STEVENAGE, HERTS, GB, vol. 143, no. 2, 1 March 1996 (1996-03-01), pages 159-163, XP000592314 ISSN: 1350-2379 page 160, right-hand column, paragraph 6 - page 161, left-hand column, paragraph 1 -----	1-18

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No
PCT/EP2007/000690

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
WO 03096037 A	20-11-2003	AT 347700 T	15-12-2006
		AU 2003227690 A1	11-11-2003
		CN 1650181 A	03-08-2005
		DE 10220343 A1	27-11-2003
		EP 1502123 A1	02-02-2005
		JP 2005532535 T	27-10-2005
		TW 239405 B	11-09-2005
		US 2005083038 A1	21-04-2005
WO 0191053 A	29-11-2001	AU 5631301 A	03-12-2001
		CN 1430768 A	16-07-2003
		DE 10025751 A1	06-12-2001
		EP 1285408 A1	26-02-2003
		JP 2004503919 T	05-02-2004
		TW 235840 B	11-07-2005
		US 2003059102 A1	27-03-2003
DE 4134193 A1	15-10-1992	NONE	
DE 19703982 A1	06-08-1998	NONE	

INTERNATIONALER RECHERCHENBERICHT

Internationales Aktenzeichen
PCT/EP2007/000690

A. KLASSIFIZIERUNG DES ANMELDUNGSGEGENSTANDES
INV. G01R31/28 G01R31/309

Nach der Internationalen Patentklassifikation (IPC) oder nach der nationalen Klassifikation und der IPC

B. RECHERCHIERTE GEBIETE

Recherchierter Mindestprüfstoff (Klassifikationssystem und Klassifikationssymbole)
G01R

Recherchierte, aber nicht zum Mindestprüfstoff gehörende Veröffentlichungen, soweit diese unter die recherchierten Gebiete fallen

Während der internationalen Recherche konsultierte elektronische Datenbank (Name der Datenbank und evtl. verwendete Suchbegriffe)
EPO-Internal, WPI Data, COMPENDEX, INSPEC, IBM-TDB

C. ALS WESENTLICH ANGESEHENE UNTERLAGEN

Kategorie*	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
X	WO 03/096037 A (ATG TEST SYSTEMS GMBH [DE]; ROTHAUG UWE [DE]; YUSUK OLEH [DE]) 20. November 2003 (2003-11-20) das ganze Dokument	1-18
A	WO 01/91053 A (ATG TEST SYSTEMS GMBH [DE]; ROMANOV VICTOR [DE]; BIAZIK ANDREJ [PL]; P) 29. November 2001 (2001-11-29) Zusammenfassung	1-18
A	DE 41 34 193 A1 (ATG ELECTRONIC GMBH [DE]) 15. Oktober 1992 (1992-10-15) das ganze Dokument	1-18
A	DE 197 03 982 A1 (ATG TEST SYSTEMS GMBH [DE]) 6. August 1998 (1998-08-06) in der Anmeldung erwähnt Zusammenfassung	1-18

-/--

[X] Weitere Veröffentlichungen sind der Fortsetzung von Feld C zu entnehmen [X] Siehe Anhang Patentfamilie

* Besondere Kategorien von angegebenen Veröffentlichungen :
"A" Veröffentlichung, die den allgemeinen Stand der Technik definiert, aber nicht als besonders bedeutsam anzusehen ist
"E" älteres Dokument, das jedoch erst am oder nach dem internationalen Anmeldedatum veröffentlicht worden ist
"L" Veröffentlichung, die geeignet ist, einen Prioritätsanspruch zweifelhaft erscheinen zu lassen, oder durch die das Veröffentlichungsdatum einer anderen im Recherchenbericht genannten Veröffentlichung belegt werden soll oder die aus einem anderen besonderen Grund angegeben ist (wie ausgeführt)
"O" Veröffentlichung, die sich auf eine mündliche Offenbarung, eine Benutzung, eine Ausstellung oder andere Maßnahmen bezieht
"P" Veröffentlichung, die vor dem internationalen Anmeldedatum, aber nach dem beanspruchten Prioritätsdatum veröffentlicht worden ist
"T" Spätere Veröffentlichung, die nach dem internationalen Anmeldedatum oder dem Prioritätsdatum veröffentlicht worden ist und mit der Anmeldung nicht kollidiert, sondern nur zum Verständnis des der Erfindung zugrundeliegenden Prinzips oder der ihr zugrundeliegenden Theorie angegeben ist
"X" Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann allein aufgrund dieser Veröffentlichung nicht als neu oder auf erfinderischer Tätigkeit beruhend betrachtet werden
"Y" Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann nicht als auf erfinderischer Tätigkeit beruhend betrachtet werden, wenn die Veröffentlichung mit einer oder mehreren anderen Veröffentlichungen dieser Kategorie in Verbindung gebracht wird und diese Verbindung für einen Fachmann naheliegend ist
"&" Veröffentlichung, die Mitglied derselben Patentfamilie ist

Datum des Abschlusses der internationalen Recherche	Absendedatum des internationalen Recherchenberichts
11. Juli 2007	18/07/2007

Name und Postanschrift der Internationalen Recherchenbehörde	Bevollmächtigter Bediensteter
Europäisches Patentamt, P.B. 5818 Patentlaan 2 NL – 2280 HV Rijswijk Tel. (+31-70) 340-2040, Tx. 31 651 epo nl, Fax: (+31-70) 340-3016	Dogueri, Kerem

INTERNATIONALER RECHERCHENBERICHT

Internationales Aktenzeichen
PCT/EP2007/000690

C. (Fortsetzung) ALS WESENTLICH ANGESEHENE UNTERLAGEN

Kategorie*	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
A	CHESTNEY J A ET AL: "CONTROL AND INTEGRATION TECHNIQUES IN A FULLY AUTOMATED MANUFACTURING CELL FOR CARBON COMPOSITES" IEE PROCEEDINGS: CONTROL THEORY AND APPLICATIONS, IEE, STEVENAGE, HERTS, GB, Bd. 143, Nr. 2, 1. März 1996 (1996-03-01), Seiten 159-163, XP000592314 ISSN: 1350-2379 Seite 160, rechte Spalte, Absatz 6 - Seite 161, linke Spalte, Absatz 1	1-18

INTERNATIONALER RECHERCHENBERICHT

Angaben zu Veröffentlichungen, die zur selben Patentfamilie gehören

Internationales Aktenzeichen
PCT/EP2007/000690

Im Recherchenbericht angeführtes Patentdokument	Datum der Veröffentlichung	Mitglied(er) der Patentfamilie	Datum der Veröffentlichung
WO 03096037 A	20-11-2003	AT 347700 T	15-12-2006
		AU 2003227690 A1	11-11-2003
		CN 1650181 A	03-08-2005
		DE 10220343 A1	27-11-2003
		EP 1502123 A1	02-02-2005
		JP 2005532535 T	27-10-2005
		TW 239405 B	11-09-2005
		US 2005083038 A1	21-04-2005
WO 0191053 A	29-11-2001	AU 5631301 A	03-12-2001
		CN 1430768 A	16-07-2003
		DE 10025751 A1	06-12-2001
		EP 1285408 A1	26-02-2003
		JP 2004503919 T	05-02-2004
		TW 235840 B	11-07-2005
		US 2003059102 A1	27-03-2003
DE 4134193 A1	15-10-1992	KEINE	
DE 19703982 A1	06-08-1998	KEINE	