

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2018 年 12 月 13 日 (13.12.2018)



(10) 国际公布号
WO 2018/223500 A1

(51) 国际专利分类号:

H01L 29/786 (2006.01) **G02F 1/1362** (2006.01)

H01L 27/12 (2006.01) **G02F 1/1368** (2006.01)

H01L 21/77 (2017.01)

(21) 国际申请号: PCT/CN2017/093846

(22) 国际申请日: 2017 年 7 月 21 日 (21.07.2017)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:

201710428424.1 2017 年 6 月 8 日 (08.06.2017) CN

(71) 申请人: 深圳市华星光电半导体显示技术有限公司 (SHENZHEN CHINA STAR OPTOELECTRONICS SEMICONDUCTOR DISPLAY TECHNOLOGY CO.,

LTD.) [CN/CN]; 中国广东省深圳市光明新区公明街道塘明大道 9-2 号, Guangdong 518000 (CN)。

(72) 发明人: 姜春生 (JIANG, Chunsheng); 中国广东省深圳市光明新区公明街道塘明大道 9-2 号, Guangdong 518132 (CN)。武岳 (WU, Yue); 中国广东省深圳市光明新区公明街道塘明大道 9-2 号, Guangdong 518132 (CN)。

(74) 代理人: 深圳市威世博知识产权代理事务所 (普通合伙) (CHINA WISPRO INTELLECTUAL PROPERTY LLP.); 中国广东省深圳市南山区高新区粤兴三道 8 号中国地质大学产学研基地中地大楼 A806, Guangdong 518057 (CN)。

(81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU,

(54) Title: PREPARATION METHOD FOR THIN FILM TRANSISTOR, ARRAY SUBSTRATE, AND LIQUID CRYSTAL DISPLAY PANEL

(54) 发明名称: 一种薄膜晶体管的制备方法、阵列基板和液晶显示面板

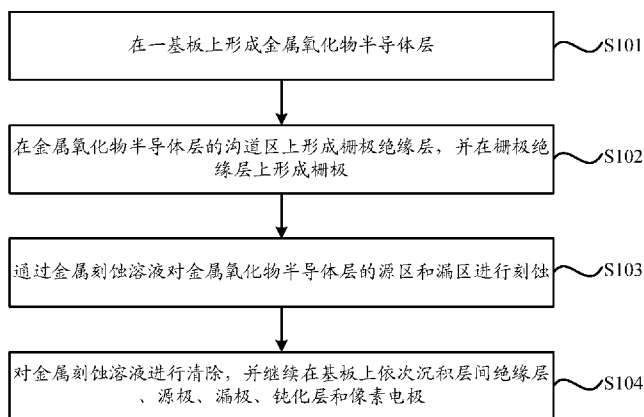


图 2

- S101 Form a metal oxide semiconductor layer on a substrate
S102 Form a gate insulating layer on a channel area of the metal oxide semiconductor layer, and form a gate on the gate insulating layer
S103 Etch a source area and a drain area of the metal oxide semiconductor layer with a metal etching solution
S104 Clear the metal etching solution, and continue to deposit an inter-layer insulating layer, a source, a drain, a passivation layer, and a pixel electrode on the substrate in sequence

(57) Abstract: A preparation method for a thin film transistor (200, 300), an array substrate, and a liquid crystal display panel. The preparation method for the thin film transistor comprises forming a metal oxide semiconductor layer (22) on a substrate (20), forming a gate insulating layer (23) on a channel area (223) of the metal oxide semiconductor layer, and forming a gate (24) on the gate insulating layer; etching a source area (221) and a drain area (222) of the metal oxide semiconductor layer with a metal etching solution, such that the metal oxide semiconductor layer at the source area and the drain area is converted as a conductor; and then clearing away the



CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。

(84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告 (条约第21条(3))。

metal etching solution. By etching one metal element in a metal oxide semiconductor with a metal etching solution while reserving other metal elements, a metal oxide conductor is formed from the metal oxide semiconductor, such that the stability of the metal oxide conductor after conversion can be improved, and the performance of a thin film transistor can be improved.

(57) 摘要: 一种薄膜晶体管(200、300)的制备方法、阵列基板和液晶显示面板。该薄膜晶体管的制备方法包括在一基板(20)上形成金属氧化物半导体层(22), 在金属氧化物半导体层的沟道区(223)上形成栅极绝缘层(23), 并在栅极绝缘层上形成栅极(24); 通过金属刻蚀溶液对金属氧化物半导体层的源区(221)和漏区(222)进行刻蚀, 以使源区和漏区处的金属氧化物半导体层转变为导体; 再清除掉金属刻蚀溶液。利用金属刻蚀溶液将金属氧化物半导体中的一种金属元素刻蚀掉, 保留其他的金属元素, 使得金属氧化物半导体形成金属氧化物导体, 能够提高转换后金属氧化物导体的稳定性, 提高薄膜晶体管性能。

一种薄膜晶体管的制备方法、阵列基板和液晶显示面板

【技术领域】

本发明涉及半导体显示技术领域，具体而言涉及一种薄膜晶体管的制备方法、阵列基板和液晶显示面板。

【背景技术】

在高分辨高框架的现实装置中，每一个子像素的薄膜晶体管需要有足够快的速度去转换子像素，因此需要低寄生电容及高迁移率的薄膜晶体管。氧化物半导体薄膜晶体管由于其较高的迁移率而引起了广泛重视。但到目前为止，氧化物半导体薄膜晶体管主要采用了常规的属于底栅的 ESL 和 BCE 结构。然而，由于上述常规结构的薄膜晶体管具有相对较大的寄生电容及不易小尺寸化的缺点，越来越不能适用于大尺寸以及高分辨的显示器中。因此，顶栅型薄膜晶体管在大尺寸及高分辨的显示装置中的应用显得尤为重要。

顶栅薄膜晶体管的结构如图 1 所示。在玻璃基板 11 表面设置有阻挡层 12，在阻挡层 12 表面设置有氧化物半导体层 13，在氧化物半导体层 13 上方设置有栅极绝缘层 14 及栅极 15，在阻挡层 12、氧化物半导体层 13 及栅极 15 表面覆盖有层间介质 16，源漏极 17,18 设置在所述栅极 15 两侧并与氧化物半导体层 13 电连接。顶栅型薄膜晶体管的制程中，为了减小源漏极 17,18 (Source/Drain)与氧化物半导体层 13 的沟道区(channel)的接触阻抗，源漏极 17,18 与栅极 15 之间的氧化物半导体层 13 需要进行导体化处理，即使源漏极 17,18 与栅极 15 之间的氧化物半导体层 13 形成导体。

在导体化的技术中，一般运用 H_2 ， NH_3 ， CF_4 ， SF_6 ，He，Ar， N_2 等气体对氧化物半导体层的表面进行处理。然而采用第三方气体进行处理往往会引入杂质气体，比如 H，F 等离子，这些离子在后续的制程会扩散至氧化物半导体层，影响薄膜晶体管的特性；另一方面，若采用惰性气体，又往往达不到预想的导体化效果，源漏极 (Source/Drain)与氧化物半导体层的沟道区(channel)的接触阻抗仍然较高，会导致薄膜晶体管开态电流较低等问题。

【发明内容】

有鉴于此，本发明提供一种薄膜晶体管的制备方法、阵列基板和液晶显示面板，该制备方法提高转换后金属氧化物导体的稳定性。

为解决上述技术问题，本发明提出的一个技术方案是：提供一种液晶显示面板，该液晶显示面板包括：

包括阵列基板、彩膜基板以及夹置在所述阵列基板和彩膜基板之间的液晶，其中，所述阵列基板包括：基板，以及若干个设置在所述基板上的薄膜晶体管；其中，所述薄膜晶体管包括：

设置在所述基板上的阻挡绝缘层；

设置在所述阻挡绝缘层上的金属氧化物半导体层，所述金属氧化物半导体层包括源区、漏区和沟道区；

设置在所述金属氧化物半导体层的沟道区上的栅极绝缘层和栅极；

设置在所述金属氧化物半导体层、栅极绝缘层和栅极上的层间绝缘层、源极、漏极、钝化层和像素电极；所述源极与所述金属氧化物半导体层的源区连接，所述漏极与所述金属氧化物半导体层的漏区接触，所述像素电极与所述漏极接触；

其中，所述金属氧化物半导体层的源区和漏区是经过金属刻蚀溶液刻蚀的；

其中，所述基板与所述阻挡绝缘层之间还设置有屏蔽金属；

所述金属氧化物半导体层为铟镓锌氧化物 IGZO 半导体层，所述金属刻蚀溶液为铜刻蚀溶液。

本发明还提出的一个技术方案：提供一种阵列基板，该阵列基板包括基板，以及若干个设置在所述基板上的薄膜晶体管；其中，所述薄膜晶体管包括：

设置在所述基板上的阻挡绝缘层；

设置在所述阻挡绝缘层上的金属氧化物半导体层，所述金属氧化物半导体层包括源区、漏区和沟道区；

设置在所述金属氧化物半导体层的沟道区上的栅极绝缘层和栅极；

设置在所述金属氧化物半导体层、栅极绝缘层和栅极上的层间绝缘层、源极、漏极、钝化层和像素电极；所述源极与所述金属氧化物半导体层的源区连接，所述漏极与所述金属氧化物半导体层的漏区接触，所述像素电极与所述漏极接触；

其中，所述金属氧化物半导体层的源区和漏区是经过金属刻蚀溶液刻蚀的。

本发明还提出的另一个技术方案，提供一种薄膜晶体管的制备方法，该制

备方法包括：

在一基板上形成金属氧化物半导体层，所述金属氧化物半导体层包括源区、漏区和沟道区；

在所述金属氧化物半导体层的沟道区上形成栅极绝缘层，并在所述栅极绝缘层上形成栅极；

通过金属刻蚀溶液对所述金属氧化物半导体层的源区和漏区进行刻蚀，以使所述源区和漏区处的金属氧化物半导体层转变为导体；

对所述金属刻蚀溶液进行清除，并继续在所述基板上依次沉积层间绝缘层、源极、漏极、钝化层和像素电极。

有益效果：区别于现有技术，本发明实施例的薄膜晶体管的制备方法利用金属刻蚀溶液对金属氧化物半导体进行处理，将金属氧化物半导体中容易被金属刻蚀溶液刻蚀掉的金属元素清除，保留其他金属元素，即能够将金属氧化物半导体转变为导体，且由于清除掉的是金属元素，使得金属氧化物半导体两侧的氧化硅中的氧元素不会扩展仅转变的导体中，进而提升了转换后金属氧化物导体的稳定性，提高薄膜晶体管性能。

【附图说明】

图 1 是现有技术中薄膜晶体管的结构示意图；

图 2 是本发明阵列基板的制备方法一实施例的流程示意图；

图 3 是图 2 中步骤 S101 一实施方式的流程示意图；

图 4a-图 4b 是图 1 中步骤 S101 至步骤 S103 各步骤中薄膜晶体管的截面示意图；

图 5 是图 2 中步骤 S104 一实施方式的流程示意图；

图 6a-图 6d 是图 5 中各个步骤中薄膜晶体管的截面示意图；

图 7 是图 2 中步骤 S101 另一实施方式的流程示意图；

图 8 是根据图 7 所示的流程制备得到的薄膜晶体管的截面示意图；

图 9 是本发明阵列基板一实施例的结构示意图。

【具体实施方式】

下面将结合本发明实施例中的附图，对本发明实施例中的技术方案进行清楚、完整地描述，说明书及说明书附图中，相同结构采用相同标号，显然，所

描述的实施例仅是本发明的一部分实施例，而不是全部的实施例。基于本发明中的实施例，本领域普通技术人员在没有做出创造性劳动前提下所获得的所有其他实施例，都属于本发明保护的范围。

参阅图 2，图 2 是本发明阵列基板的制备方法一实施例的流程示意图。如图 2 所示，本实施例的制备方法包括如下步骤：

S101、在一基板 20 上形成金属氧化物半导体层 22。

具体的，基板 20 可以是 PEN(Polyethylene naphthalene，聚萘二甲酸乙二醇酯)、PET(Polyethylene terephthalate，聚对苯二甲酸乙二醇酯)或 PI(Polyimide，聚酰亚胺)或玻璃制成的。

通过溅镀、化学气相沉积等方式在基板 20 上形成金属氧化物半导体层 22，在对该金属氧化物半导体进行图案化处理，形成图案化的金属氧化物半导体层 22。其中，将金属氧化物半导体层 22 划分为源区 221、漏区 222 和沟道区 223，源区 221 和漏区 222 分别位于沟道区 223 的两侧。

进一步，如图 3 所示，该步骤具体可包括：

S1011、在一基板 20 上形成阻挡绝缘层 21。

在基板 20 上先通过化学气相沉积等方式沉积一阻挡绝缘层 21，以使金属氧化物半导体层 22 与基板 20 之间相互隔离，避免基板 20 对金属氧化物半导体的性能造成影响。

S1012、在阻挡绝缘层 21 上形成金属氧化物半导体层 22。

通过溅镀、化学气相沉积等方式在阻挡绝缘层 21 上沉积金属氧化物半导体层 22，并采用一道光罩对该金属氧化物半导体层 22 进行图案化处理，形成图案化的金属氧化物半导体层 22，其中，金属氧化物半导体层 22 可以是铟镓锌氧化物 IGZO 半导体层，也可以是其他金属氧化物半导体材料层，值得注意的是，金属氧化物半导体层 22 的半导体材料需要满足低载流子浓度和高迁移率。本实施例中，将金属氧化物半导体层 22 划分为源区 221、漏区 222 和沟道区 223，源区 221 和漏区 222 分别位于沟道区 223 的两侧，请参阅图 4a。

本实施例中，对金属氧化物半导体层 22 进行图案化处理可以采用显影、湿刻、干刻等方式，本实施例不做具体限制。

S102、在金属氧化物半导体层 22 的沟道区 223 上形成栅极绝缘层 23，并在栅极绝缘层 23 上形成栅极 24。

通过化学气相沉积等方式在基板 20 上沉积栅极绝缘层 23，栅极绝缘层 23

在金属氧化物半导体层 22 上以及未设有金属氧化物半导体的基板 20 上。进一步通过溅镀等方式在栅极绝缘层 23 上形成一栅极金属层，该栅极金属层的材料包括但不限于金、银、铜或铁等材料。

通过一道光罩对栅极绝缘层 23 和栅极金属层进行图案化处理，使图案化的栅极绝缘层 23 和栅极金属层位于金属氧化物半导体的沟道区 223 上，请参阅图 4b，即在栅极绝缘层 23 上形成了栅极 24。

在其他实施例中，可以先对栅极绝缘层 23 图案化处理，使图案化的栅极绝缘层 23 位于金属氧化物半导体层 22 的沟道区 223 上，再在基板 20 上沉积栅极金属层，对栅极金属层进行刻蚀，保留覆盖在栅极绝缘层 23 上的栅极金属层，以形成栅极 24。

S103、通过金属刻蚀溶液对金属氧化物半导体层 22 的源区 221 和漏区 222 进行刻蚀。

利用金属刻蚀溶液对步骤 S102 制备得到的阵列基板的半成品进行处理，其中，金属刻蚀溶液是能够对金属氧化物半导体层 22 中部分金属元素进行刻蚀，对另一部分金属元素不会刻蚀的酸溶液。金属刻蚀溶液接触金属氧化物半导体层 22 暴露出的漏区 222 和源区 221 的部分，对金属氧化物半导体层 22 的漏区 222 和源区 221 处的能被金属刻蚀溶液清除的金属元素进行清除，保留不能被金属刻蚀溶液清除的其他金属元素，进而使得漏区 222 和源区 221 的金属氧化物半导体层 22 转变为导体，此时从薄膜晶体管的结构与图 4b 相同，区别在于金属氧化物半导体层 22 的漏区 222 和源区 221 处为金属氧化物导体。

金属刻蚀溶液的 PH 值根据实际需求进行调整，本实施例中，对金属刻蚀溶液滴定氨水，将金属刻蚀溶液的 PH 值调整在 3.8 至 4.5 之间。

本实施例中，金属刻蚀溶液的选择可以根据金属氧化物半导体的性质进行选择，本实施例中，金属氧化物半导体为 IGZO 半导体层，则对应的金属刻蚀溶液可以为铜刻蚀溶液；当利用铜刻蚀溶液处理阵列基板 20 时，IGZO 半导体层的源区和漏区处的镓元素被铜刻蚀溶液清除，保留铟元素和锌元素，进而使得 IGZO 半导体的源区和漏区 2 处转变为铟元素和锌元素的氧化物导体。

S104、对金属刻蚀溶液进行清除，并继续在基板 20 上依次沉积层间绝缘层 25、源极 261、漏极 262、钝化层 27 和像素电极 28。

对经过金属刻蚀溶液处理后的阵列基板进行处理，将阵列基板 20 上的金属刻蚀溶液清除，再在阵列基板上依次沉积层间绝缘层 25、源极 261、漏极 262、

钝化层 27 和像素电极 28，以形成完整的薄膜晶体管。

进一步参阅图 5，该步骤可具体包括：

S1041、对金属刻蚀溶液进行清除。

对经过金属刻蚀溶液处理后的阵列基板进行酸洗，进而清除金属刻蚀溶液。为了避免阵列基板上金属刻蚀溶液残留，在对阵列基板进行酸洗时，可以持续一段时间，即持续对阵列基板进行酸洗，直至将金属刻蚀溶液完全清除。本实施例中，对金属刻蚀溶液的清除持续时间可以为 10 秒至 20 秒；此外，本实施例对金属刻蚀溶液进行酸洗采用的材料不做具体限定。

S1042、在导体化的金属氧化物半导体层 22、栅极 24 和阻挡绝缘层 21 上沉积层间绝缘层 25。

利用化学气相沉积等方式在基板 20 上沉积层间绝缘层 25，层间绝缘层 25 覆盖在栅极 24、被金属刻蚀溶液处理过的金属氧化物半导体层 22 以及未设置金属氧化物半导体层 22 的阻挡绝缘层 21 上。可选的，层间绝缘层 25 远离基板 20 的上表面可选为一平整面。

S1043、利用第一道光罩对层间绝缘层 25 进行图案化处理，以形成第一接触孔图案。

利用一道光罩对层间绝缘层 25 图案化处理，即在层间绝缘层 25 上设置用于第一接触孔，第一接触孔用于使后续步骤中制备得到的源极 261 和漏极 262 能够与经过金属刻蚀溶液处理过的金属氧化物半导体接触，因此第一接触孔的位置对应与金属氧化物半导体层 22 的漏区 222 和源区 221 的位置，第一接触孔将金属氧化物半导体层 22 的漏区 222 和源区 221 部分暴露，请参阅图 6a。

本实施例中，对层间绝缘层 25 进行图案化处理可以采用显影、湿刻、干刻等方式，本实施例不做具体限制。

S1044、在层间绝缘层 25 上沉积第一导电层，并利用第二道光罩对第一导电层进行图案化处理，以形成漏极 262 和源极 261。

通过溅镀等方式在基板 20 上形成第一导电层，并利用一道光罩对第一导电层进行图案化处理，以使第一导电层形成漏极 262 和源极 261，第一导电层的材料包含但不限于金、银、铜或铁等材料。其中，漏极 262 对应于金属氧化物半导体层 22 的漏区 222，通过步骤 S1043 中形成的第一接触孔与漏区 222 处的部分金属氧化物半导体层接触，源极 261 对应于金属氧化物半导体层 22 的源区 221，通过步骤 S1043 中形成的第一接触孔与源区 221 处的部分金属氧化物半导体层

接触，请参阅图 6b。

本实施例中，对第一导电层进行图案化处理可以采用显影、湿刻、干刻等方式，本实施例不做具体限制。

S1045、在层间绝缘层 25 和第一导电层上沉积钝化层 27，利用第三道光罩对钝化层 27 进行图案化处理，以形成第二接触孔图案，第二接触孔图案对应于漏极 262。

通过化学气相沉积等方式在基板 20 上沉积钝化层 27，此时钝化层 27 覆盖在暴露出的层间绝缘层 25 上，以及步骤 S1044 中形成的漏极 262 和源极 261 上。进一步，通过一道光罩对钝化层 27 进行图案化处理，以在钝化层 27 上形成第二接触孔，第二接触孔用于使后续步骤中制备的像素电极 28 与漏极 262 连接，因此第二接触孔的位置对应与步骤 S1044 中形成的漏极 262 的位置，得到的薄膜晶体管 200 的结构请参阅图 6c。

本实施例中，对钝化层 27 进行图案化处理可以采用显影、湿刻、干刻等方式，本实施例不做具体限制。

S1046、在钝化层 27 上沉积第二导电层，利用第四道光罩对第二导电层进行图案化处理以形成像素电极 28。

通过溅镀或化学气相沉积等方式，在钝化层 27 上沉积第二导电层，并利用一道光罩对该第二导电层进行图案化处理，保留第二导电层中与像素单元对应的部分，以形成像素电极 28。第二导电层通过步骤 S1045 中制备的第二接触孔与漏极 262 连接，请参阅图 6d。本实施例中，第二导电层为 ITO 导电层，对应的像素电极 28 即为 ITO 像素电极 28。

本实施例中，对第二导电层进行图案化处理可以采用显影、湿刻、干刻等方式，本实施例不做具体限制。

本实施例中，利用金属刻蚀溶液对金属氧化物半导体进行处理，将金属氧化物半导体中容易被金属刻蚀溶液刻蚀掉的金属元素清除，保留其他金属元素，即能够将金属氧化物半导体转变为导体，且由于清除掉的是金属元素，使得金属氧化物半导体两侧的氧化硅中的氧元素不会扩展仅转变的导体中，进而提升了转换后金属氧化物导体的稳定性，提高薄膜晶体管性能。

进一步的，如图 7 所示，在步骤 S101 的步骤 S1011 之前还可以包括如下步骤：

S1013、在基板 20 上形成屏蔽金属 29。

在基板 20 上先通过溅射等方式层级一金属层，再对该金属层进行图案化处理，形成屏蔽金属 29。再执行步骤 S1011、步骤 S1012 以及后续的步骤 S102、步骤 S103 和步骤 S104，此时的薄膜晶体管 300 的结构如图 8 所示。

进一步的，本发明还公开一阵列基板实施例，本实施例的阵列基板包括基板以及若干个设置在基板上的薄膜晶体管。

本实施例的阵列基板上的薄膜晶体管包括设置在基板上的阻挡绝缘层；设置在阻挡绝缘层上的金属氧化物半导体层，金属氧化物半导体层包括源区、漏区和沟道区；设置在金属氧化物半导体层的沟道区上的栅极绝缘层和栅极；设置在金属氧化物半导体层、栅极绝缘层和栅极上的层间绝缘层、源极、漏极、钝化层和像素电极；源极与金属氧化物半导体层的源区连接，漏极与金属氧化物半导体层的漏区接触，像素电极与漏极接触。其中，金属氧化物半导体层的源区和漏区是经过金属刻蚀溶液刻蚀的。

此外，本实施例的阵列基板上的薄膜晶体管也可以是由图 2 至图 7 所示的薄膜晶体管的制备方法实施例制备得到的，具体的薄膜晶体管的结构如图 6d 或图 8 所示，具体请参考上述方法实施例中的记载，此处不再赘述。

进一步，本发明还提供一液晶显示面板实施例，如图 9 所示，该液晶显示面板 400 包括阵列基板 41、彩膜基板 42 以及设置在阵列基板 41 和彩膜基板 42 之间的液晶层 43，本实施例中的阵列基板 41 上设置有若干个薄膜晶体管，该薄膜晶体管是由图 3 至图 7 所示的制备方法实施例制备得到的，具体的薄膜晶体管的结构如图 6d 或图 8 所示，具体请参考上述方法实施例中的记载，此处不再赘述。

以上仅为本发明的实施例，并非因此限制本发明的专利范围，凡是利用本发明说明书及附图内容所作的等效结构或等效流程变换，或直接或间接运用在其他相关的技术领域，均同理包括在本发明的专利保护范围。

权利要求

1. 一种液晶显示面板，其中，包括阵列基板、彩膜基板以及夹置在所述阵列基板和彩膜基板之间的液晶，其中，所述阵列基板包括：基板，以及若干个设置在所述基板上的薄膜晶体管；其中，所述薄膜晶体管包括：

设置在所述基板上的阻挡绝缘层；

设置在所述阻挡绝缘层上的金属氧化物半导体层，所述金属氧化物半导体层包括源区、漏区和沟道区；

设置在所述金属氧化物半导体层的沟道区上的栅极绝缘层和栅极；

设置在所述金属氧化物半导体层、栅极绝缘层和栅极上的层间绝缘层、源极、漏极、钝化层和像素电极；所述源极与所述金属氧化物半导体层的源区连接，所述漏极与所述金属氧化物半导体层的漏区接触，所述像素电极与所述漏极接触；

其中，所述金属氧化物半导体层的源区和漏区是经过金属刻蚀溶液刻蚀的；

其中，所述基板与所述阻挡绝缘层之间还设置有屏蔽金属；

所述金属氧化物半导体层为铟镓锌氧化物 IGZO 半导体层，所述金属刻蚀溶液为铜刻蚀溶液。

2. 根据权利要求 1 所述的液晶显示面板，其中，所述金属刻蚀溶液的 PH 值范围为[3.8,4.5]。

3. 根据权利要求 1 所述的液晶显示面板，其中，所述金属氧化物半导体层为铟镓锌氧化物 IGZO 半导体层，所述金属刻蚀溶液为铜刻蚀溶液。

4 根据权利要求 3 所述的液晶显示面板，其中，所述金属氧化物半导体层的源区和漏区是经过金属刻蚀溶液刻蚀具体为：

所述铟镓锌氧化物 IGZO 半导体层的源区和漏区经过所述铜刻蚀溶液刻蚀，保留铟元素和锌元素。

5. 一种阵列基板，其中，包括基板，以及若干个设置在所述基板上的薄膜晶体管；其中，所述薄膜晶体管包括：

设置在所述基板上的阻挡绝缘层；

设置在所述阻挡绝缘层上的金属氧化物半导体层，所述金属氧化物半导体层包括源区、漏区和沟道区；

设置在所述金属氧化物半导体层的沟道区上的栅极绝缘层和栅极；

设置在所述金属氧化物半导体层、栅极绝缘层和栅极上的层间绝缘层、源极、漏极、钝化层和像素电极；所述源极与所述金属氧化物半导体层的源区连接，所述漏极与所述金属氧化物半导体层的漏区接触，所述像素电极与所述漏极接触；

其中，所述金属氧化物半导体层的源区和漏区是经过金属刻蚀溶液刻蚀的。

6. 根据权利要求 5 所述的薄膜晶体管，其中，所述基板与所述阻挡绝缘层之间还设置有屏蔽金属。

7. 根据权利要求 5 所述的薄膜晶体管，其中，所述金属刻蚀溶液的 PH 值范围为[3.8,4.5]。

8. 根据权利要求 5 所述的薄膜晶体管，其中，所述金属氧化物半导体层为铟镓锌氧化物 IGZO 半导体层，所述金属刻蚀溶液为铜刻蚀溶液。

9. 根据权利要求 8 所述的薄膜晶体管，其中，所述金属氧化物半导体层的源区和漏区是经过金属刻蚀溶液刻蚀具体为：

所述铟镓锌氧化物 IGZO 半导体层的源区和漏区经过所述铜刻蚀溶液刻蚀，保留铟元素和锌元素。

10. 一种薄膜晶体管的制备方法，其中，包括：

在一基板上形成金属氧化物半导体层，所述金属氧化物半导体层包括源区、漏区和沟道区；

在所述金属氧化物半导体层的沟道区上形成栅极绝缘层，并在所述栅极绝缘层上形成栅极；

通过金属刻蚀溶液对所述金属氧化物半导体层的源区和漏区进行刻蚀，以使所述源区和漏区处的金属氧化物半导体层转变为导体；

对所述金属刻蚀溶液进行清除，并继续在所述基板上依次沉积层间绝缘层、源极、漏极、钝化层和像素电极。

11. 根据权利要求 10 所述的制备方法，其中，所述金属刻蚀溶液的 PH 值范围为[3.8,4.5]。

12. 根据权利要求 10 所述的制备方法，其中，所述金属氧化物半导体层为铟镓锌氧化物 IGZO 半导体层，所述金属刻蚀溶液为铜刻蚀溶液；

所述通过金属刻蚀溶液对所述金属氧化物半导体层的源区和漏区进行刻蚀，包括：

通过所述铜刻蚀溶液对所述 IGZO 半导体层的源区和漏区的镓元素进行刻

蚀，保留铟元素和锌元素。

13. 根据权利要求 10 所述的制备方法，其中，所述对所述金属刻蚀溶液进行清除，包括：

对所述基板、金属氧化物半导体层、栅极绝缘层和栅极进行酸洗，以清除所述金属刻蚀溶液。

14. 根据权利要求 10 所述的制备方法，其中，在所述在一基板上形成金属氧化物半导体层之前，包括：

在一基板上形成屏蔽金属；

所述在一基板上形成金属氧化物半导体层，包括：

在所述屏蔽金属和所述基板未形成所述屏蔽金属的区域上沉积阻挡绝缘层；

在所述阻挡绝缘层上形成金属氧化物半导体层。

15. 根据权利要求 10 所述的制备方法，其中，所述在所述基板上依次沉积层间绝缘层、源极、漏极、钝化层和像素电极，包括：

在所述导体化的金属氧化物半导体层、栅极和阻挡绝缘层上沉积层间绝缘层；

利用第一道光罩对所述层间绝缘层进行图案化处理，以形成第一接触孔图案，所述第一接触孔图案对应于所述金属氧化物半导体层的漏区和源区；

在所述层间绝缘层上沉积第一导电层，并利用第二道光罩对所述第一导电层进行图案化处理，以形成漏极和源极，所述漏极和源极分别对应于所述金属氧化物半导体层的漏区和源区；

在所述层间绝缘层和第一导电层上沉积钝化层，利用第三道光罩对所述钝化层进行图案化处理，以形成第二接触孔图案，所述第二接触孔图案对应于所述漏极；

在所述钝化层上沉积第二导电层，利用第四道光罩对所述第二导电层进行图案化处理以形成所述像素电极。

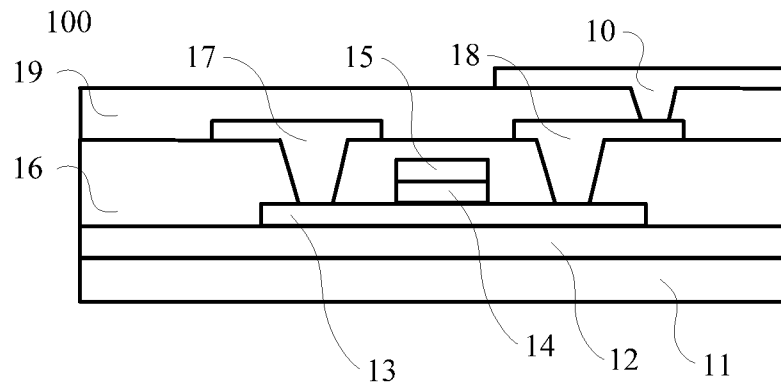


图 1

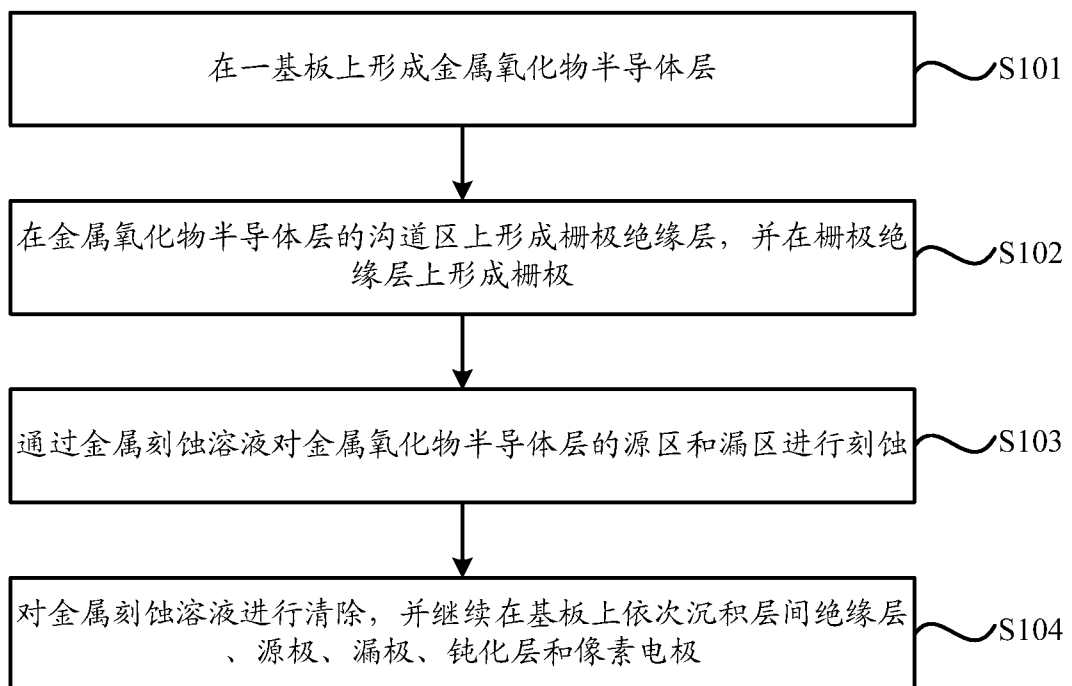


图 2

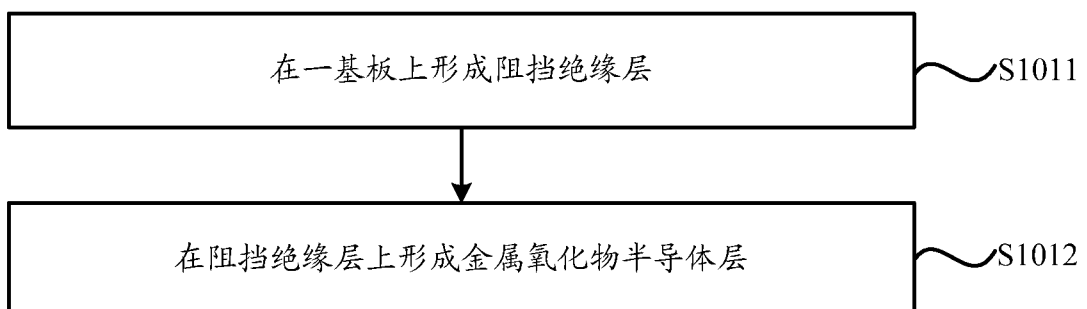


图 3

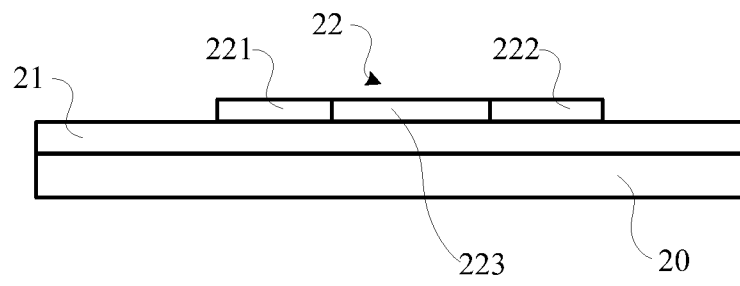


图 4a

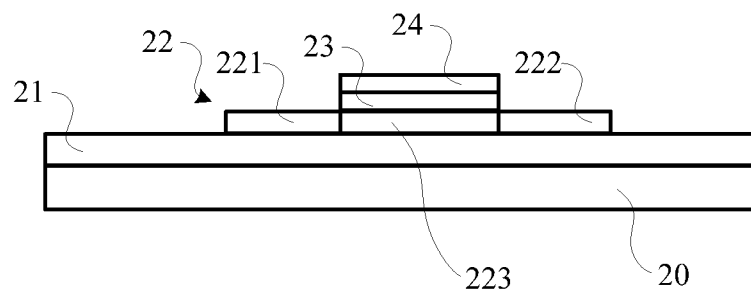


图 4b

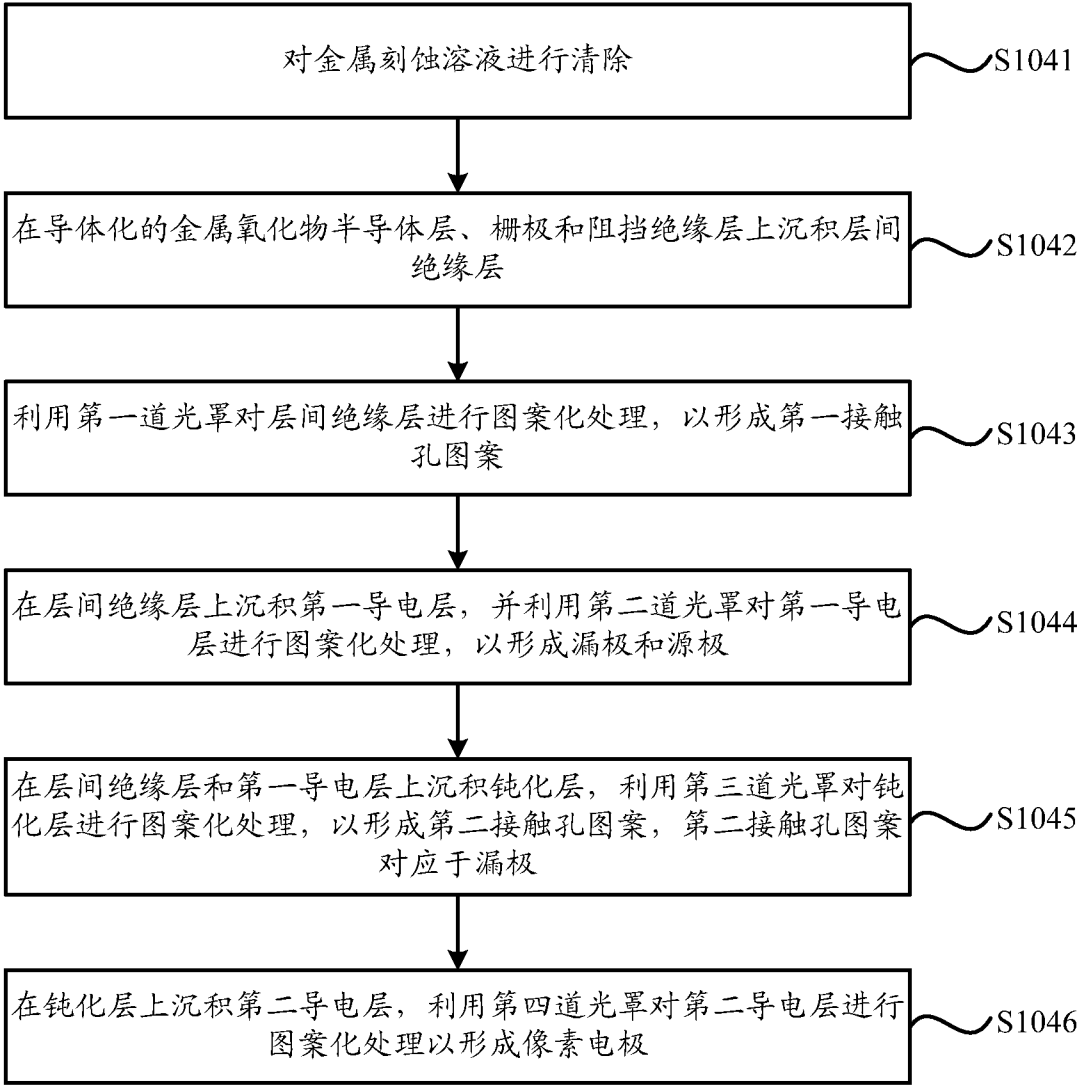


图 5

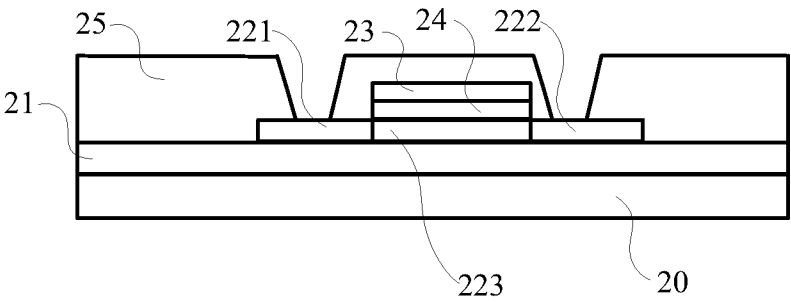


图 6a

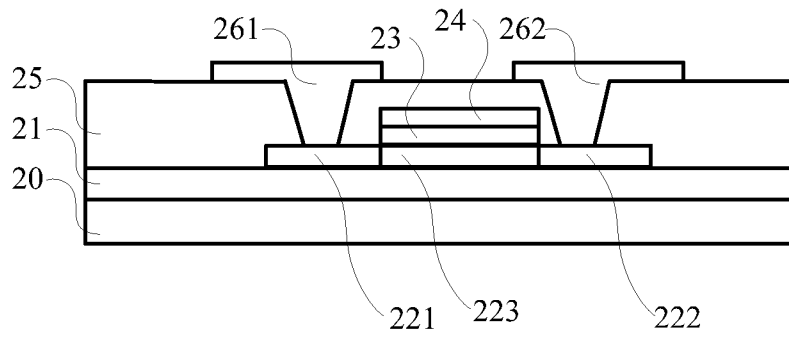


图 6b

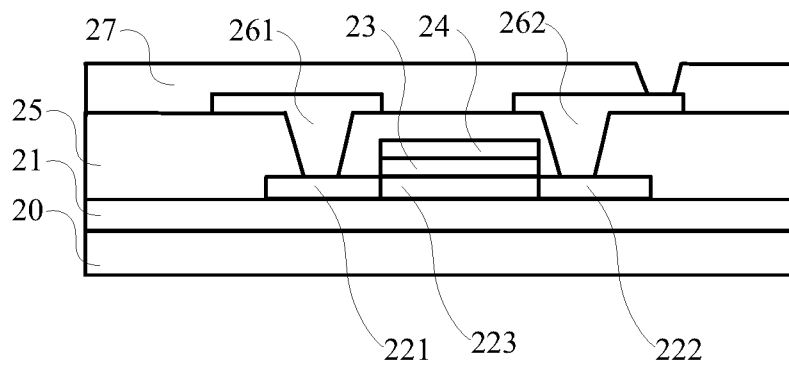


图 6c

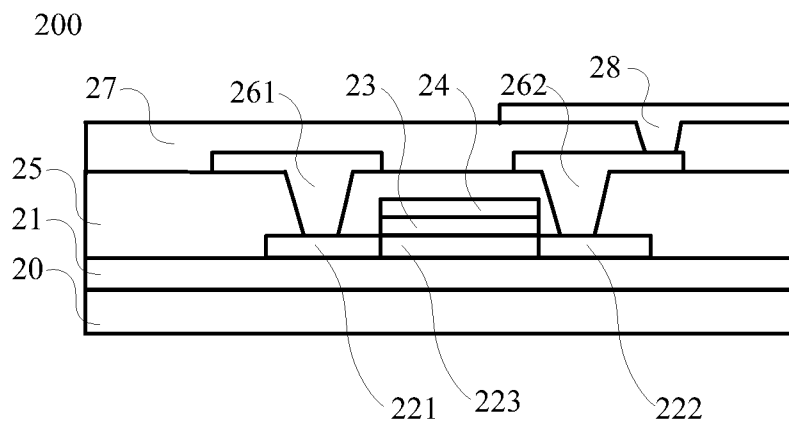


图 6d

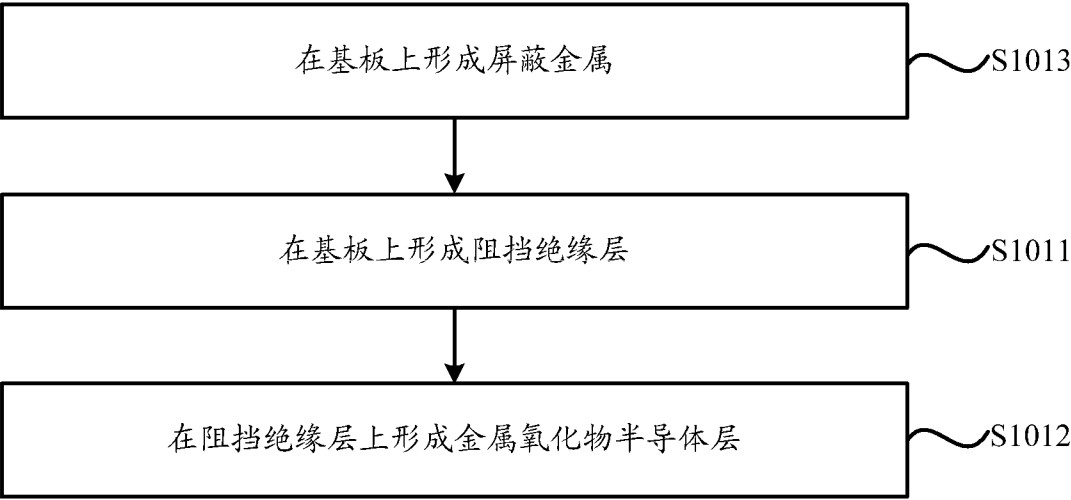


图 7

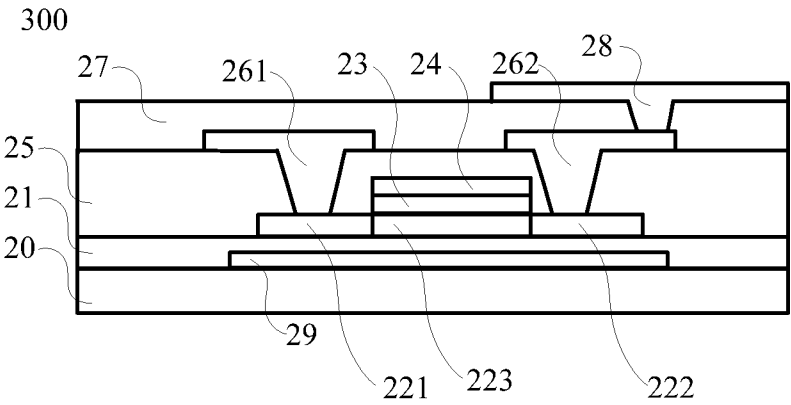


图 8

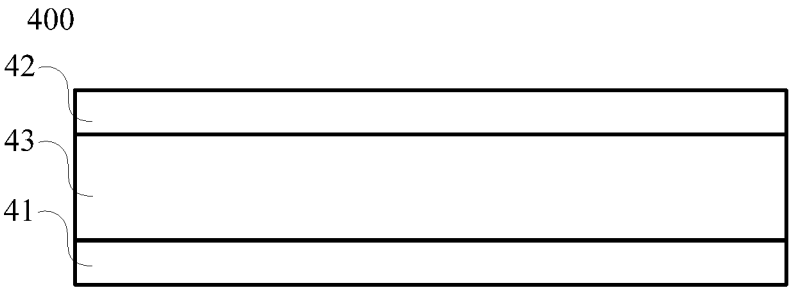


图 9

INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2017/093846

A. CLASSIFICATION OF SUBJECT MATTER

H01L 29/786 (2006.01) i; H01L 27/12 (2006.01) i; H01L 21/77 (2017.01) i; G02F 1/1362 (2006.01) i; G02F 1/1368 (2006.01) i
According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L; G02F

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CPRSABS; CNABS; CNTXT; DWPI; SIPOABS; CNKI; IEEE: 金属氧化物半导体, IGZO, 铟, In, 镓, Ga, 锌, Zn, 氧化物, 液, 剂, 组合物, 混合物, 导体化, 导电, 电阻率, 电阻, 电导率, 阻值, 低阻, 阻抗, 源, 漏, 汲, 薄膜晶体管, TFT, metal oxide semiconductor, indium, gallium, zinc, oxide, liquid, compound, mixture, solution, reagent, etchant, solvent, conductor, conductive, resistance, conductance, impedance, source, drain, thin film transistor

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CN 106024608 A (BOE TECHNOLOGY GROUP CO., LTD.) 12 October 2016 (12.10.2016), description, paragraphs [0004]-[0065], and figures 2A-5	5-7, 10, 11, 13-15
A	CN 104716193 A (KUNSHAN NEW FLAT PANEL DISPLAY TECHNOLOGY CENTER CO., LTD. et al.) 17 June 2015 (17.06.2015), entire document	1-15

☐ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier application or patent but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 25 February 2018	Date of mailing of the international search report 23 March 2018
Name and mailing address of the ISA State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No. (86-10) 62019451	Authorized officer TIAN, Shufeng Telephone No. (86-10) 62089264

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2017/093846

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 106024608 A	12 October 2016	WO 2017202115 A1	30 November 2017
CN 104716193 A	17 June 2015	None	

国际检索报告

国际申请号

PCT/CN2017/093846

A. 主题的分类 H01L 29/786(2006.01)i; H01L 27/12(2006.01)i; H01L 21/77(2017.01)i; G02F 1/1362(2006.01)i; G02F 1/1368(2006.01)i 按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类											
B. 检索领域 检索的最低限度文献(标明分类系统和分类号) H01L;G02F 包含在检索领域中的除最低限度文献以外的检索文献 在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用)) CPRSABS;CNABS;CNTXT;DWPI;SIPOABS;CNKI;IEEE: 金属氧化物半导体, IGZO, 铟, In, 镓, Ga, 锌, Zn, 氧化物, 液, 剂, 组合物, 混合物, 导体化, 导电, 电阻率, 电阻, 电导率, 阻值, 低阻, 阻抗, 源, 漏, 汲, 薄膜晶体管, TFT, metal oxide semiconductor, indium, gallium, zinc, oxide, liquid, compound, mixture, solution, reagent, etchant, solvent, conductor, conductive, resistance, conductance, impedance, source, drain, thin film transistor											
C. 相关文件 <table border="1"> <thead> <tr> <th>类 型*</th> <th>引用文件, 必要时, 指明相关段落</th> <th>相关的权利要求</th> </tr> </thead> <tbody> <tr> <td>X</td> <td>CN 106024608 A (京东方科技集团股份有限公司) 2016年 10月 12日 (2016 - 10 - 12) 说明书第[0004]-[0065]段, 图2A-5</td> <td>5-7、10-11、13-15</td> </tr> <tr> <td>A</td> <td>CN 104716193 A (昆山工研院新型平板显示技术中心有限公司 等) 2015年 6月 17日 (2015 - 06 - 17) 全文</td> <td>1-15</td> </tr> </tbody> </table>			类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求	X	CN 106024608 A (京东方科技集团股份有限公司) 2016年 10月 12日 (2016 - 10 - 12) 说明书第[0004]-[0065]段, 图2A-5	5-7、10-11、13-15	A	CN 104716193 A (昆山工研院新型平板显示技术中心有限公司 等) 2015年 6月 17日 (2015 - 06 - 17) 全文	1-15
类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求									
X	CN 106024608 A (京东方科技集团股份有限公司) 2016年 10月 12日 (2016 - 10 - 12) 说明书第[0004]-[0065]段, 图2A-5	5-7、10-11、13-15									
A	CN 104716193 A (昆山工研院新型平板显示技术中心有限公司 等) 2015年 6月 17日 (2015 - 06 - 17) 全文	1-15									
☐ 其余文件在C栏的续页中列出。 ☒ 见同族专利附件。											
* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件 “T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件											
国际检索实际完成的日期 2018年 2月 25日		国际检索报告邮寄日期 2018年 3月 23日									
ISA/CN的名称和邮寄地址 中华人民共和国国家知识产权局(ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088 传真号 (86-10)62019451		受权官员 田书凤 电话号码 (86-10)62089264									

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2017/093846

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	106024608	A	2016年 10月 12日	WO	2017202115	A1	2017年 11月 30日
CN	104716193	A	2015年 6月 17日	无			